



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

⑤① Int. Cl.³: H 05 K 3/46

Erfindungspatent für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978



⑫ **PATENT SCHRIFT** A5

⑪

630 212

⑳ Gesuchsnummer: 8372/78

㉓ Inhaber:
Contraves AG, Zürich

㉔ Anmeldungsdatum: 07.08.1978

㉔ Patent erteilt: 28.05.1982

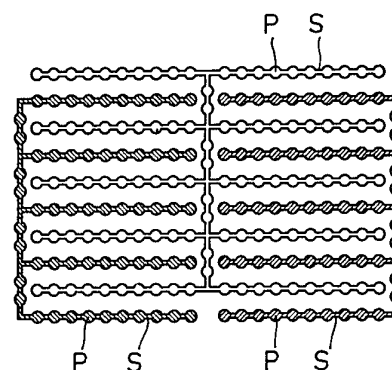
㉔ Patentschrift
veröffentlicht: 28.05.1982

㉔ Erfinder:
Hans Jürgen Reuter, Wallisellen

㉔ Verfahren zur Auslegung von elektrisch leitenden Schichten zur Herstellung von gedruckten Schaltungen, sowie mehrschichtiges Basismaterial zur Ausführung des Verfahrens.

㉔ In mindestens einer Zwischenebene des Basismaterials werden kammartige Flächengitter mit zueinander parallelen und gleichbeabstandeten Stegen (5) derart angeordnet, dass die elektrisch leitenden Stege berührungslos ineinander greifen. Flächengitter und deren Anordnungen in weiteren Zwischenebenen, werden zu den ersten und den anderen vorangehenden derart verschoben, dass sich die parallelen elektrisch leitenden Stege (5) nicht überdecken.

Die Erfindung wird zur Herstellung eines universell anwendbaren, vorfabrizierten und damit ab Lager beziehbaren, mehrschichtigen Basismaterials angewendet.



PATENTANSPRÜCHE

1. Verfahren zur Auslegung von elektrisch leitenden Schichten eines mehrschichtigen, flächigen Basismaterials zur Herstellung von gedruckten Schaltungen, wobei auf zwei Aussenebenen und mindestens einer Zwischenebene des Basismaterials je eine leitende Schicht angeordnet ist und die leitenden Schichten durch Isolierschichten getrennt werden, und wobei die auf den Zwischenebenen angeordneten leitenden Schichten als einander gleiche, kammartige Flächengitter mit zueinander parallelen und gleichbeabstandeten Stegen ausgebildet sind, dadurch gekennzeichnet, dass in mindestens einer Ebene mindestens zwei Flächengitter so zueinandergelegt werden, dass die elektrisch leitenden Stege berührungsgloss ineinandergreifen und die Flächengitter in weiteren Ebenen nacheinander und schrittweise in der Reihenfolge wachsender Entfernung von der ersten Ebene derart angeordnet werden, dass die parallelen elektrisch leitenden Stege (S) sich nicht überdecken.

2. Mehrschichtiges flächiges Basismaterial zur Ausführung des Verfahrens nach Anspruch 1, gekennzeichnet durch die im Anspruch 1 genannten Merkmale.

Die Erfindung betrifft ein Verfahren zur Auslegung von elektrisch leitenden Schichten eines mehrschichtigen flächigen Basismaterials zur Herstellung von gedruckten Schaltungen, wobei auf zwei Aussenebenen und mindestens einer Zwischenebene des Basismaterials je eine leitende Schicht angeordnet ist und die leitenden Schichten durch Isolierschichten getrennt werden, gemäss dem Oberbegriff des Patentanspruchs 1.

Die Auslegung innenliegender, elektrisch leitender Schichten in einem flächigen Basismaterial, als eine Art Universalverfahren, findet man beispielsweise in der DE-A 1 926 590 beschrieben, bei dem die einzelnen Isolierplatten oder Folien, welche beim Zusammenbau zu einer Art mehrschichtigen Leiterplatte die inneren Ebenen bilden, mit einem aus einer sich wiederholenden gleichartigen Anordnung von Anschlusspunkten und Verbindungsleitern gebildeten Universalraster bedruckt sind. Die universelle Verbindung des gezeigten Rasters beruht darauf, dass es möglich ist, eine praktisch beliebige Auswahl der metallisierten Flächen zu isolieren, oder anders ausgedrückt, durch Unterbrechen einzelner Leiter nur ausgewählte Flächen untereinander zu verbinden. Damit werden diese Universalraster vor dem Zusammenbau zu einer mehrschichtigen Leiterplatte auf die zu realisierende Schaltung konditioniert, dies mit einem wesentlich geringeren Arbeitsaufwand als es bei einer Neuauferfertigung des entsprechenden Leiterbildes nötig wäre. Das fertiggestellte Basismaterial, also die mehrschichtige Leiterplatte, ist für eine dichte Anordnung von elektrischen Komponenten nicht geeignet, da für jeden Anschluss ein durch die Schichten hindurch verbindender Stift benötigt wird, sie ist auch nur noch für diese einzige vorgesehene Schaltung verwendbar.

Ein Layoutverfahren, in dem universelle Leiterbilder Anwendung finden, ist beispielsweise aus der DE-A 2 629 303 bekannt, bei dem die Leitungsführungsvorlage, das ist ein vergrössertes Layout oder eine Zeichnung eines gedruckten Leitermusters, welches auf photographischem Weg zur Bildung eines «Werkzeugoriginals» verkleinert wird, als spezielles Muster für eine bestimmte Art von Schaltungskarte oder als universelles Muster für viele Schaltungskartenarten ausgelegt ist. Die erforderlichen Änderungen zur Bildung einer speziellen Leitungsführungsvorlage eines Schaltungsmusters sind von einem relativ geringen Ausmass im Vergleich zu dem Zeichnungsaufwand, der zur Herstellung einer vollständigen Leitungsführungsvorlage erforderlich ist. Damit werden die Uni-

versalraster der Innenebenen ebenfalls auf nur eine vorgesehene Schaltung konditioniert, sodass das fertiggestellte Basismaterial, die mehrschichtige Leiterplatte, auch in diesem Fall nur für eine enge Anwendung, nämlich für eine einzige Schaltung verwendbar ist. Diese Lehre zeigt also ein universelles Layoutverfahren, bei dem die universell verwendbaren Druckvorlagen nach der Funktion der zu realisierenden Schaltung abgeändert werden. In der zitierten DE-A 2 629 303 wird unter anderem angegeben: die Anwendung von universellen Schaltungen, vorgefertigt und als zusammengebaute Einheit getestet, für eine Vielzahl von Anwendungsgebieten ohne die Notwendigkeit, rechnerische oder empirische Entwurfsarbeit leisten zu müssen, befreit den Schaltungskartenentwerfer von der sehr umfangreichen Aufgabe, die normalerweise mit der Schaffung von speziellen Mehrschichtkarten verbunden ist. Aus den vorangehenden Ausführungen ist jedoch zu erkennen, dass diese Aussage nicht zutrifft: die Platten sind in der Tat nicht universell anwendbar, sie ist zwar für gewisse, dafür vorgesehene Arten von einander ähnlichen Schaltungen ohne Änderung, für andere Schaltungen jedoch nicht ohne Änderung verwendbar, das heisst, für beliebige Schaltungen ist eine solche vorgefertigte Einheit nicht anwendbar und daher nicht universell.

Obwohl diese Layoutverfahren, die zum Teil symmetrische Raster als universelle Leiterbilder verwenden, um den Aufwand der Auslegung von Leiterbahnen zu verkleinern, schon ein sehr rationelles Vorgehen darstellen, ist das Endprodukt, die mehrschichtige Leiterplatte, nur eng problemorientiert verwendbar. Eine Lagerhaltung hängt von den gebrauchten Stückzahlen der dieser vorgefertigten Leiterplatten zugehörigen Schaltungen ab, zwischen Bedarf und Nachlieferung, bei verhältnismässig kleinen Änderungen in der Schaltung, liegt der ganze Fabrikationsvorgang. Das Arbeiten mit mehrschichtigen Leiterplatten birgt immer noch eine in sich gegebene Schwerfälligkeit.

Es ist die Aufgabe dieser Erfindung, ein ohne Änderung universell anwendbares, vorfabriziertes und damit ab Lager beziehbares Basismaterial zu schaffen, zur Herstellung von ein- oder zweiseitigen gedruckten Schaltungen, im Additiv- oder Subtraktivverfahren oder Multiwire-Verfahren mit mindestens einer Zwischenebene eines elektrisch leitenden Flächengitters, welches nach Bedarf zur Stromversorgung, Abschirmung, Wärmeleiter und/oder Wärmeverteiler verwendet werden kann.

Damit soll ein mehrschichtiges Basismaterial zur Verfügung stehen, das bezüglich der konstruktiven Freiheit annähernd wie ein übliches Basismaterial ohne Zwischenschichten zur Herstellung von ein- und zweiseitigen Leiterplatten verwendet werden kann. Da durch die eingesetzten Flächengitter zum Beispiel die Stromversorgung oder Abschirmung nicht mehr auf der Oberfläche der Leiterplatte angeordnet werden muss, steht diese vollumfänglich der Leiterführung der vorgesehenen Schaltung zur Verfügung. Dadurch ist eine intensive Flächennutzung möglich. Die konstruktiven Freiheiten zur Ausführung einer gegebenen Schaltung, also die Platzierung der Bauelemente mit der nötigen Leiterführung zu denselben, sollen möglichst gross sein, das heisst, es sollen viele Stellen für Anschlussbohrungen zu den Innenebenen sowie Zonen für die Durchstiegsbohrungen von der einen zur anderen äusseren Schaltungsebene systematisch und möglichst dicht über die gesamte Nutzfläche der Leiterplatte verteilt sein, wobei die Zonen für die Durchstiegsbohrungen im Verhältnis zur elektrisch leitenden Fläche so gross wie möglich gehalten werden soll, damit elektrische Komponenten beliebiger Kontaktmesser und Kontaktformen verwendet werden können. Die konstruktiven Freiheiten zur Ausführung einer gegebenen Schaltung sind gross, man ist lediglich durch einen Anschlussplan, der die Topologie des eingebetteten Rasters nach aussen

vermittelt, in der Wahl der Anschluss- oder Durchstiegsstellen eingeschränkt. Im Sinne der Erfindung erlauben die gebotenen konstruktiven Freiheiten, dass bei der Auslegung einer beliebigen Schaltung keine konstruktiven Kompromisse wegen dem eingebetteten Raster eingegangen werden müssen.

Diese Aufgabe wird durch die im kennzeichnenden Teil des unabhängigen Patentanspruchs 1 angegebenen Erfindung gelöst.

Im folgenden wird die Erfindung unter Bezugnahme auf die Zeichnungen näher beschrieben. Die Dimensionierung der Leiterflächen und ihre Abstände zueinander sind im Prinzip frei wählbar.

Wegen der weitverbreiteten Normierung der elektrischen Bauelemente wird eine Ausführungsform auf den am meisten verwendeten Massstab, den Zehntelzollraster, bezogen. In allen Figuren werden gleiche Begriffe, wie beispielsweise Ebene oder Anschlussstelle, mit gleichen Bezugszeichen versehen.

Fig. 1 zeigt ein Flächengitter mit frei dimensionierten Stellen für Anschlussbohrungen P.

Fig. 2 zeigt zwei Flächengitter der Figur 1 funktionell ineinandergelegt.

Fig. 3 zeigt ein weiteres, aus Figur 1 abgeleitetes Flächengitter.

Fig. 4 zeigt die Flächengitter aus den Figuren 1 und 3 funktionell ineinandergelegt.

Fig. 5 zeigt ein Flächengitter, bei dem die Stellen für die Anschlussbohrungen P einen Abstand von $2,54 \text{ mm} = 0,1 \text{ Zoll}$ oder einem ganzzahligen Vielfach davon aufweisen.

Fig. 6 zeigt ein ähnliches, auf den Zehntelzollraster abgestimmtes Flächengitter, welches funktionell mit dem Flächengitter in Figur 5 in Beziehung steht.

Fig. 7 zeigt die Flächengitter der Figuren 5 und 6 funktionell ineinandergelegt.

Die Figuren 1 und 2 zeigen ein Ausführungsbeispiel von funktionell zusammenwirkenden Flächengittern. Die kammartig angeordneten, parallelen Leiterstege S der Figur 1 sind in freier Dimensionierung, nach den Massstäben eines beliebigen Rasters voneinander beabstandet, ebenso wie die Anordnung der Stellen für die Anschlussbohrungen P. In Figur 2 sind zwei derartige Flächengitter in der gleichen Ebene funktionell ineinandergelegt und bilden so einen einschichtigen Raster, der beispielsweise die Funktion eines Stromversorgungsrasters im Innern einer Leiterplatte übernehmen kann. Die gewünschte elektrischen Potentiale werden an die gegenseitig isolierten Flächengitter angelegt, sodass zwischen zwei benachbarten Stegen die vorgesehene Potentialdifferenz abgegriffen werden kann. Solche Rasterebenen können bei entsprechender Dimensionierung, das heisst, bei grösserem Abstand E der Leiterstege eines Flächengitters, wobei E ein beliebiger oder allgemeiner Abstand ist, in mehreren Schichten, die jeweils durch ein Dielektrikum getrennt sind, übereinander angeordnet werden.

Figur 3 zeigt eine Variante eines Flächengitters, das im Zusammenwirken mit zwei Flächengittern, wie sie in Figur 1 abgebildet sind, einen einschichtigen Raster mit drei getrennten stromleitenden Systemen ergibt. Dieser in Figur 4 dargestellte Raster dient beispielsweise für eine aus 3 Potentialen bestehende Stromversorgung, wobei solche Raster, ebenfalls übereinander angeordnet und jeweils durch ein Dielektrikum getrennt, ein komplexeres universelles Innenleitersystem ergeben. Dabei können einigen Flächengittern vielgenutzte Signalfolgen, wie es zum Beispiel eine Taktfrequenz ist, zugewiesen werden und auf diese Weise über die gesamte Nutzfläche verteilt,

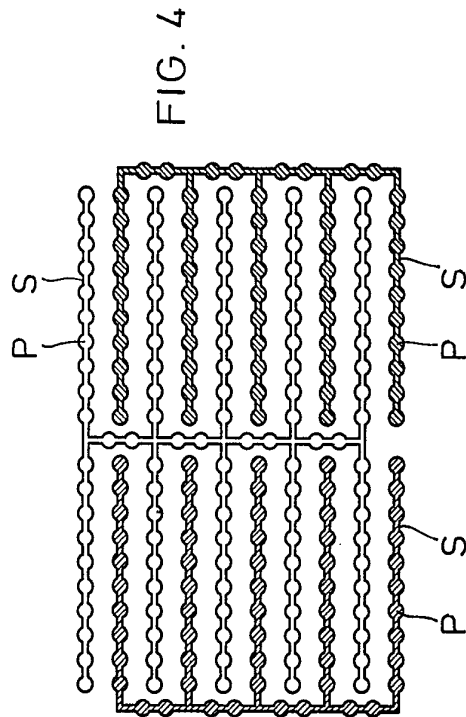
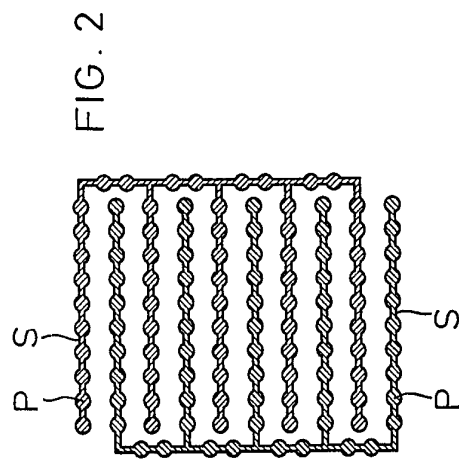
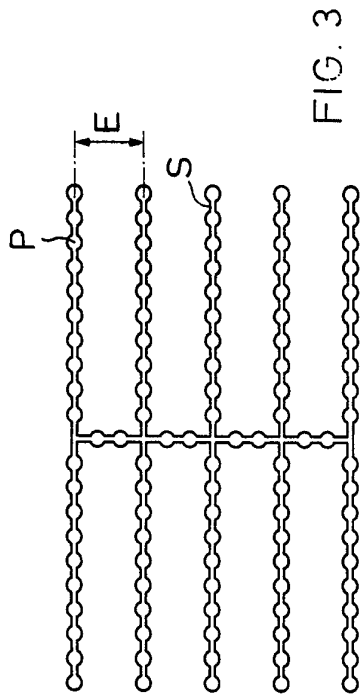
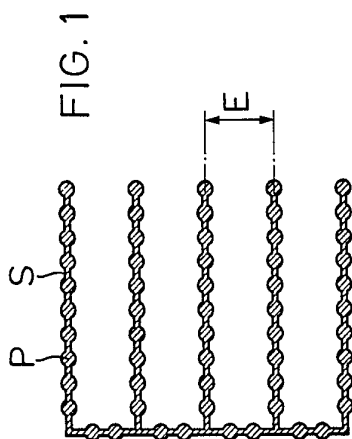
durch kürzeste Leiterführung mit einem beliebig platzierten Bauelement kontaktiert werden.

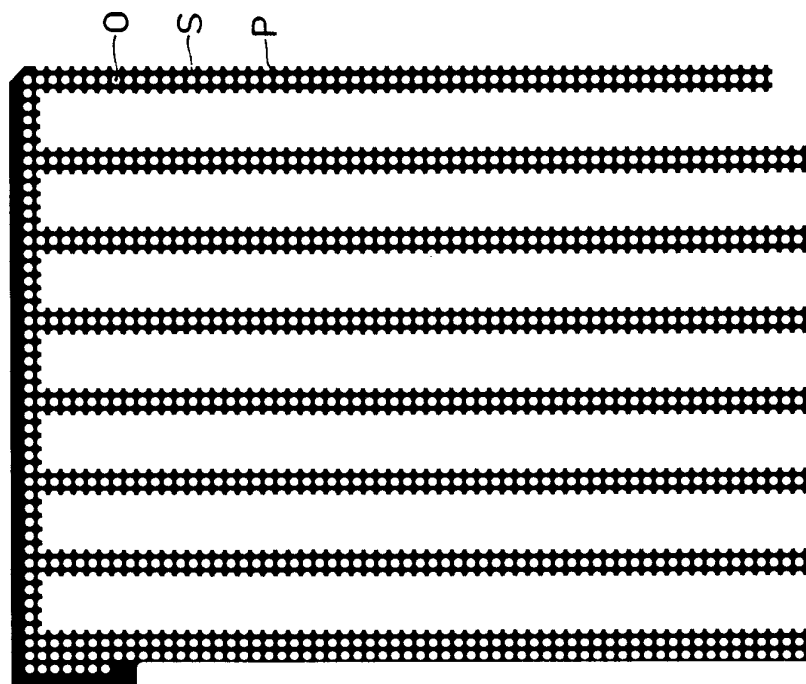
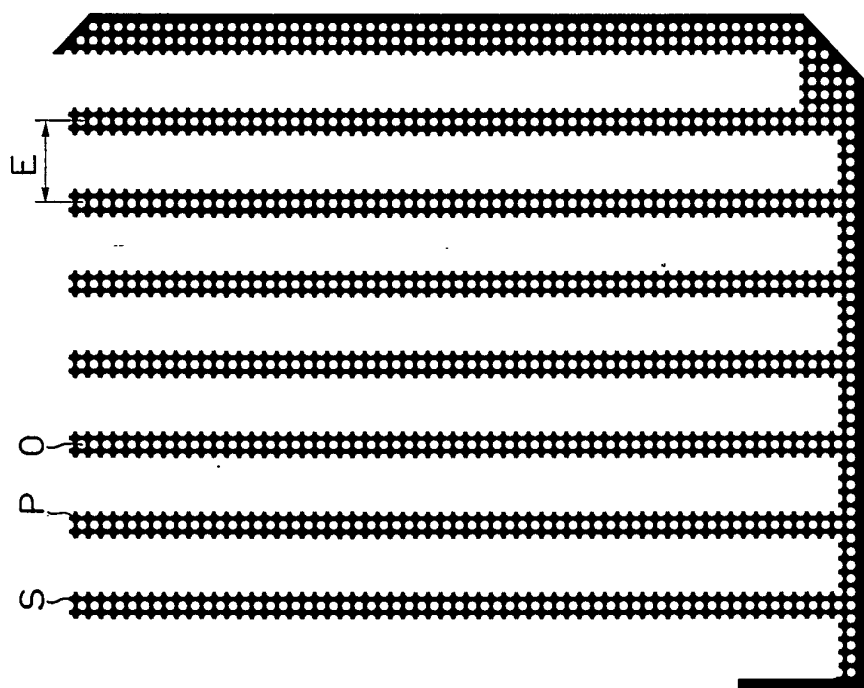
Auf den Aussenebenen des Basismaterials sind von einer Anschlussbohrung an den Raster bis zum Anschluss an eine elektrische Komponente nur kürzeste Leiterführungen notwendig, da sich die Rasteranschlussbohrungen gleichmässig über die gesamte Nutzfläche des Basismaterials verteilen und sich damit meist in unmittelbarer Nähe eines frei platzierten elektrischen Bauelements befinden.

Die Figur 5 und 6 zeigen ein Ausführungsbeispiel von zwei nicht gleichen aber ähnlichen, funktionell zusammenwirkenden Flächengittern. Sie unterscheiden sich lediglich in den Randbereichen, welche als eine Art geometrischer Abschluss eines Flächengitters ausgelegt sind, der innere Bereich mit den parallelen Stromleitungsstege ist bei beiden Flächengittern deckungsgleich. Die schwarzen Flächenteile stellen eine stromleitende Beschichtung mit Stellen für Anschlussbohrungen P dar, die weissen Flächenteile tragen keine stromleitende Beschichtung. Die Dimensionierung ist gemäss dem gewählten Beispiel nach dem Zehntelzollraster, hier beispielsweise speziell für DIL-Gehäuse, ausgelegt. In den stromleitenden Stegen sind Stellen 0 für die Durchstiegsbohrungen angebracht, damit soll eine Variante mit grösserem Leiterquerschnitt gezeigt werden, ohne an Fläche für die Durchstiege einzubüssen.

Werden, wie in Figur 7 gezeigt, diese beiden Flächengitter funktionell ineinandergelegt, so erhält man einen einschichtigen Raster mit zwei stromleitenden Systemen. Man erkennt ausserdem die auf ein Basismaterial bestimmter Grösse ausgelegte Dimensionierung. Dies ist beispielsweise eine Ausrichtung eines universell anwendbaren, vorfabrizierten Basismaterials mit einem inneren einschichtigen Raster. Die parallelen stromleitenden Stege weisen einen Abstand von $3 \times 2,54 \text{ mm} = 3 \times 0,1 \text{ Zoll}$ auf, dies ist der Abstand, der in zwei parallelen Reihen verlaufenden Anschlüsse eines DIL-Bauelementes. Auf solch einem vorfabrizierten, ab Lager beziehbaren Basismaterial ist eine grosse Bestückungsdichte von DIL-Bauelementen möglich, ohne konstruktive Veränderungen anbringen zu müssen.

Um diese einschichtigen Raster in mehreren Schichten übereinander anzuordnen, müssen die Leiterabstände E eines Flächengitters entsprechend dimensioniert werden. Sollen beispielsweise zwei wie in Figur 7 abgebildete Raster übereinander angeordnet werden, so verdoppelt man die Leiterabstände der einzelnen Flächengitter, zum Beispiel in Figur 6 von 6 auf 12 Zehntelzoll ($2,54 \text{ mm}$). Beim Ineinanderlegen zu einem einschichtigen Raster resultieren, gleiche Abstände vorausgesetzt, Leiterabstände von 6 Zehntelzoll ($6 \times 2,54 \text{ mm}$). Legt man zwei solche Raster übereinander und verschiebt den einen gegen den andern derart, dass die Leiterstege aller Flächengitter gleich beabstandet sind, so entsteht ein zweischichtiger Raster mit $E = 3 \text{ Zehntelzoll}$ ($3 \times 2,54 \text{ mm}$) beabstandeten stromleitenden Stegen, hier speziell auf DIL-Komponenten ausgelegt. Die Verbindungsstege der Leiterstege in den Flächengittern, also die «Kammrücken», können beim Anordnen in mehreren Ebenen gegeneinander verschoben oder aber übereinanderliegend angeordnet werden. Werden sie übereinandergelegt, so können die entsprechenden Anschlussstellen P_N wegen Kurzschlussbildung nicht benützt werden, hingegen kann man die gemeinsamen Durchstiegsstellen ausnützen. Es ist auch möglich, in der ersten Ebene zusätzlichen Ebenen nur ein Flächengitter anzuordnen; prinzipiell kann bei entsprechender Dimensionierung der verwendeten Flächengitter ein N-schichtiger Raster mit Ebenen verschiedener Flächengitteranzahl aufgebaut werden.





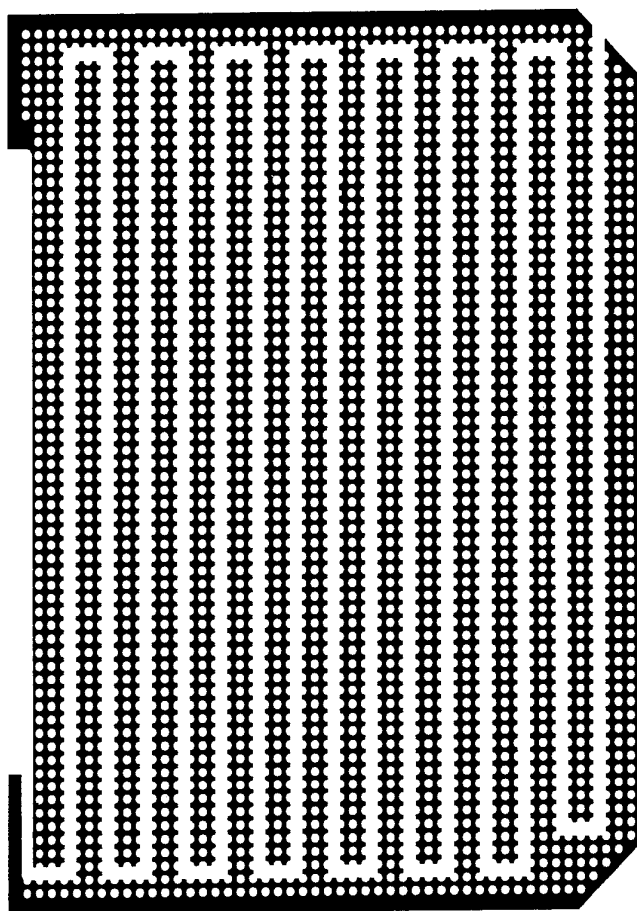


FIG. 7