

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-123330

(P2007-123330A)

(43) 公開日 平成19年5月17日(2007.5.17)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/304 (2006.01)	HO 1 L 21/304 6 4 7 Z	5 F O 4 6
HO 1 L 21/027 (2006.01)	HO 1 L 21/304 6 4 8 H	
	HO 1 L 21/304 6 4 2 A	
	HO 1 L 21/30 5 7 2 B	

審査請求 有 請求項の数 9 O L (全 15 頁)

(21) 出願番号	特願2005-309769 (P2005-309769)	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成17年10月25日(2005.10.25)	(74) 代理人	100090516 弁理士 松倉 秀実
		(74) 代理人	100113608 弁理士 平川 明
		(74) 代理人	100105407 弁理士 高田 大輔
		(74) 代理人	100089244 弁理士 遠山 勉
		(72) 発明者	王 純志 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

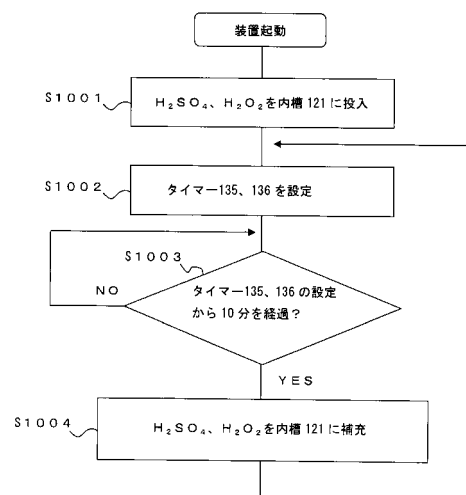
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】半導体基板の表面に形成される窒化膜に対するSPM溶液のエッチングを抑制する。

【解決手段】半導体装置の製造方法は、硫酸および過酸化水素水を含む溶液を加熱し、溶液に所定量の硫酸および所定量の過酸化水素水を所定間隔で補充し、溶液の硫酸を所定の濃度以上に維持し、半導体基板を溶液に浸漬し、半導体基板を洗浄する。また、半導体装置の製造方法は、半導体基板上にレジスト膜を形成し、レジスト膜にレジストパターンを形成し、レジストパターンをマスクとして半導体基板を加工し、硫酸および過酸化水素水を含む溶液を加熱し、溶液に所定量の硫酸および所定量の過酸化水素水を所定間隔で補充し、溶液の硫酸を所定の濃度以上に維持し、半導体基板を溶液に浸漬し、レジストパターンを除去する。

【選択図】 図10



本実施形態の装置の処理フロー図

【特許請求の範囲】

【請求項 1】

硫酸および過酸化水素水を含む溶液を加熱するステップと、
前記溶液に所定量の硫酸および所定量の過酸化水素水を所定間隔で補充するステップと

、
前記溶液の硫酸を所定の濃度以上に維持するステップと、
半導体基板を前記溶液に浸漬し、前記半導体基板を洗浄するステップと、を有する半導体装置の製造方法。

【請求項 2】

前記洗浄は前記半導体基板の表面に付着している不純物を除去する請求項 1 に記載の半導体装置の製造方法。 10

【請求項 3】

半導体基板上にレジスト膜を形成するステップと、
前記レジスト膜にレジストパターンを形成するステップと、
前記レジストパターンをマスクとして前記半導体基板を加工するステップと、
硫酸および過酸化水素水を含む溶液を加熱するステップと、
前記溶液に所定量の硫酸および所定量の過酸化水素水を所定間隔で補充するステップと

、
前記溶液の硫酸を所定の濃度以上に維持するステップと、
前記半導体基板を前記溶液に浸漬し、前記レジストパターンを除去するステップと、を有する半導体装置の製造方法。 20

【請求項 4】

前記加工は前記半導体基板にイオン注入を行う請求項 3 に記載の半導体装置の製造方法

【請求項 5】

前記所定の濃度は 7.5 ～ 8 質量%である請求項 1 又は 3 に記載の半導体装置の製造方法

【請求項 6】

前記溶液中の硫酸と過酸化水素は所定の体積比とする請求項 1 又は 3 に記載の半導体装置の製造方法。 30

【請求項 7】

前記加熱は所定の温度で行う請求項 1 又は 3 に記載の半導体装置の製造方法。

【請求項 8】

前記所定の体積比は 4 : 1 ～ 100 : 1 である請求項 6 に記載の半導体装置の製造方法。

【請求項 9】

前記所定の温度は 100 ～ 140 である請求項 7 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関する。 40

【背景技術】

【0002】

近年、LSI (Large Scale Integration) の微細化に伴い MOS (Metal Oxide Semiconductor) トランジスタのゲート長が短くなっている。そのため、短チャネル効果が顕著となり、トランジスタの正常な動作が得られなくなる。そこで、トランジスタを正常に動作させるため、ソース/ドレイン拡散領域をより精度良く形成させる手法が用いられる。まず、ゲート電極の側面にサイドウォールスペーサを形成する。サイドウォールスペーサは CVD (chemical vapor deposition) - 酸化膜 (以下、酸化膜とも称する) や CVD - 窒化膜 (以下、窒化膜とも称する) などの膜種が用いられる。そして、ゲート電極の側面にサイドウォールスペーサを形成した後、不純物をイオン注入することによりソース/ 50

ドレイン拡散領域を形成する。

【0003】

ここで、MOSトランジスタのエクステンション領域にイオン注入する場合、フォトリソレジスト膜（以下、レジストとも称する）を用いる。そして、濃硫酸と過酸化水素水との混合液であるSPM（sulfuric acid hydrogen peroxidemixture）溶液を用いてレジストを剥離する。また、サイドウォールを形成する際のドライエッチング処理後に、金属除去処理としてSPM溶液が用いられる。このように、サイドウォールスペーサを形成する窒化膜が半導体基板の表面にある状態でSPM溶液を用いた処理が数回行われる。また、フォトリソグラフィ工程では、窒化膜をパターニングする。このフォトリソグラフィ工程において、現像が終わった段階でパターンに不具合が発生した場合、レジストをSPM溶液で除去し、もう一度レジスト塗布からやり直すことがある。この場合も、シリコン窒化膜が半導体基板の表面にある状態でSPM溶液を用いた処理が行われる。なお、下記の特許文献1は、キャパシタに窒化膜を使用した場合のレジスト剥離に関する技術を開示している。また、下記の特許文献2は、硫酸と過酸化水素水の混合液の洗浄方法に関する技術を開示している。

10

【特許文献1】特開2002-76272号公報

【特許文献2】特開2001-118821号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

20

しかし、上記従来技術では、半導体基板の表面に形成される窒化膜のSPM溶液によるエッチングを抑制することができない。本発明の目的は、半導体基板の表面に形成される窒化膜のSPM溶液によるエッチングを抑制することである。

【課題を解決するための手段】

【0005】

本発明は前記課題を解決するために、以下の手段を採用した。すなわち、本発明による半導体装置の製造方法は、硫酸および過酸化水素水を含む溶液を加熱するステップと、前記溶液に所定量の硫酸および所定量の過酸化水素水を所定間隔で補充するステップと、前記溶液の硫酸を所定の濃度以上に維持するステップと、半導体基板を前記溶液に浸漬し、前記半導体基板を洗浄するステップとを有する。

30

【発明の効果】

【0006】

本発明によれば、半導体基板の表面に形成される窒化膜に対するSPM溶液のエッチングを抑制することができる。

【発明を実施するための最良の形態】

【0007】

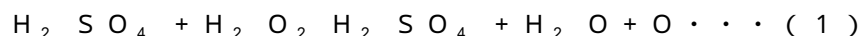
以下、図面を参照して本発明を実施するための最良の形態（以下、実施形態という）に係る検出方法について説明する。以下の実施形態の構成は例示であり、本発明は実施形態の構成に限定されない。

【0008】

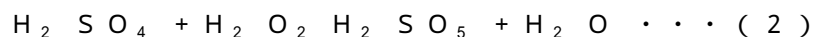
40

< 発明の骨子 >

以下に、SPM溶液を用いたレジスト剥離方法を説明する。まず、硫酸と過酸化水素水を混合する。次に、以下の式（1）で示すように、発熱反応により活性酸素が生成する。



そして、以下の式（2）で示すように、ペルオキソー硫酸（ H_2SO_5 ）が生成する。



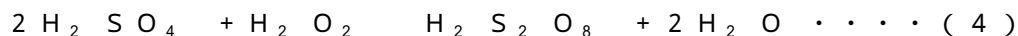
ペルオキソー硫酸は、以下の式（3）で示すように、 H_2O と反応することにより活性酸素を生成する。



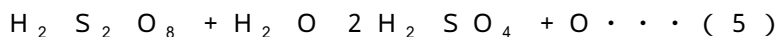
また、以下の式（4）で示すように、硫酸と過酸化水素水との混合によりペルオキソ二

50

硫酸 ($\text{H}_2\text{S}_2\text{O}_8$) が生成される。ペルオキシ二硫酸は酸化剤として作用する。



ペルオキシ二硫酸は、以下の式 (5) で示すように、 H_2O と反応することにより活性酸素を生成する。



上記に示す反応により活性酸素が生成され、活性酸素等によって有機物であるレジストが分解される。また、SPM溶液を用いた洗浄により、半導体基板に付着した有機系のパーティクルと称される微粒子や金属不純物の除去も行われる。

【0009】

SPM溶液中の過酸化水素水は、レジストを分解する際に消費され水となる。またSPM溶液は高温であり、SPM溶液中の過酸化水素水は水と酸素に分解する。そのため、SPM溶液中の過酸化水素濃度の低下により、レジスト剥離能力が低下する。レジスト剥離能力の低下を防止するため、過酸化水素水を一定時間間隔でSPM溶液中に補充することでレジスト剥離能力を維持することができる。

【0010】

そこで、SPM溶液中に過酸化水素水を補充する。しかし、SPM溶液中に過酸化水素水を補充した場合、硫酸濃度が時間とともに低下する。窒化膜で形成されたサイドウォールスペースが半導体基板の表面に存在する場合、SPM溶液を用いた処理を行うことによりサイドウォールスペースの窒化膜がエッチングされる。

【0011】

図1は、SPM溶液中の硫酸濃度と窒化膜エッチング量との関係を示した図である。図1に示すように、SPM溶液中の硫酸濃度が上昇した場合、窒化膜に対するエッチング量が低下する。一方、SPM溶液中の硫酸濃度が低下した場合、窒化膜に対するエッチング量が上昇する。このようにSPM溶液中の硫酸濃度により、SPM溶液の窒化膜に対するエッチング量が変化する。すなわち、SPM溶液中の硫酸濃度が上昇した状態でSPM溶液を用いた処理を行った場合、サイドウォールスペースの窒化膜のエッチングは抑制される。一方、SPM溶液中の硫酸濃度が低下した状態でSPM溶液を用いた処理を行った場合、サイドウォールスペースの窒化膜のエッチングは促進される。

【0012】

したがって、SPM溶液中の硫酸濃度が上昇した場合と低下した場合で、サイドウォールスペースの膜厚にバラツキが生じる。サイドウォールスペースの膜厚のバラツキは、半導体基板におけるソース/ドレイン拡散領域の形成に影響を与える。すなわち、半導体基板のソース/ドレインにおける横方向への拡散領域にバラツキが生じ、ゲート(電極)幅に対する空乏層幅がばらつき、トランジスタ性能のバラツキを発生させる原因となる。また、窒化膜のパターニングのやり直しをする際、レジスト剥離にSPM溶液を使用する。この窒化膜のパターニングを数回繰り返した場合、窒化膜厚が減少する。窒化膜厚の減少は、窒化膜のパターニングの形成ができなくなる原因となる。

【0013】

本実施形態では、SPM溶液を用いて半導体基板のレジスト剥離処理または洗浄処理を行う工程において、SPM溶液に硫酸および過酸化水素水を所定の間隔で補充する。SPM溶液に硫酸および過酸化水素水を補充することでSPM溶液中の硫酸濃度を所定濃度に維持する。SPM溶液中の硫酸濃度を所定濃度に維持することにより、SPM溶液による半導体基板に形成された窒化膜のエッチングを抑制することができる。ただし、SPM溶液による本来の、有機物やパーティクル除去能力を維持するためには、硫酸濃度の上限を97.4%程度に定めればよい。

【0014】

以下に、本実施形態の半導体装置の製造方法について、図面を参照して説明する。図2は、本実施形態の半導体装置の製造方法におけるエクステンション領域13およびポケット領域12を形成する工程の断面図である。図2(a)に示すように、半導体基板1にはnMOS領域2およびpMOS領域3が形成されている。また、半導体基板1には素子分

10

20

30

40

50

離領域 4 が形成されている。さらに、半導体基板 1 の表面上にゲート絶縁膜 5 が形成されている。そして、ゲート絶縁膜 5 上にゲート電極 6 が形成されている。

【0015】

次に、図 2 (b) に示すように、半導体基板 1 に形成されたゲート電極 6 の側面にノッチ型サイドウォールスペーサ 7 を形成する。以下、図 3 から図 6 を用いて、半導体基板 1 にノッチ型サイドウォールスペーサ 7 を形成する工程を説明する。図 3 は、サイドウォール酸化膜 8 を形成した半導体基板 1 の断面図である。図 4 は、サイドウォール窒化膜 9 を形成した半導体基板 1 の断面図である。図 5 は、サイドウォールスペーサ 10 を形成した半導体基板 1 の断面図である。図 6 は、ノッチ型サイドウォールスペーサ 7 を形成した半導体基板 1 の断面図である。

10

【0016】

まず、図 3 に示すように、例えば T E O S (Tetra Ethyl Ortho Silicate) をソースとして用いる減圧 C V D 法により、厚さ 15 n m のサイドウォール酸化膜 8 をゲート電極 6 上及び半導体基板 1 上に形成する。そして、図 4 に示すように、シラン (S i H₄) とアンモニア (N H₃) を用いて C V D 法により、例えば厚さ 5 n m のサイドウォール窒化膜 9 をサイドウォール酸化膜 8 上に形成する。次に、半導体基板 1 の上面に対して略垂直方向に異方性エッチングする。図 5 に示すように、異方性エッチングによりサイドウォール窒化膜 9 をゲート電極 6 の側壁に残すことができる。

【0017】

このようにして、ゲート電極 6 の側面にサイドウォールスペーサ 10 が形成される。そして、異方性エッチング後、半導体基板 1 の表面に付着している N a、A l などの金属不純物を除去するために S P M 溶液を用いた処理を行う。S P M 溶液を用いた処理は、S P M 溶液に半導体基板 1 を浸漬させることにより行う。さらに、サイドウォール窒化膜 9 をマスクとしてサイドウォール酸化膜 8 を W E T エッチングする。W E T エッチングは、H F、B H F などの酸化膜エッチング溶液を用いて行う。図 6 に示すように、W E T エッチングによりノッチ型サイドウォールスペーサ 7 が形成される。なお、サイドウォール窒化膜は、成膜条件や、反応に用いるガス種によって膜密度、ストレス等の性状が異なる。また、各膜質に依存して S P M 溶液の適正濃度も決定される。

20

【0018】

次に、n M O S 領域 2 にポケット領域 1 2 およびエクステンション領域 1 3 を形成する工程を説明する。図 2 (c) に示すように、ノッチ型サイドウォールスペーサ 7 が形成されたゲート電極 6 と p M O S 領域 3 を覆うレジストパターン 1 1 とをマスクとして、n M O S 領域 2 にポケット領域 1 2 を形成する。n M O S 領域 2 にポケット領域 1 2 を形成する場合、例えばインジウムまたはボロンを用いてイオン注入を行う。

30

【0019】

そして、図 2 (c) に示すように、ノッチ型サイドウォールスペーサ 7 が形成されたゲート電極 6 と p M O S 領域 3 を覆うレジストパターン 1 1 をマスクとして、n M O S 領域 2 にエクステンション領域 1 3 を形成する。n M O S 領域 2 にエクステンション領域 1 3 を形成する場合、例えば砒素を用いてイオン注入を行う。

【0020】

さらに、n M O S 領域 2 にポケット領域 1 2 およびエクステンション領域 1 3 を形成した後、p M O S 領域 3 を覆っているレジストパターン 1 1 を剥離する。レジストパターン 1 1 の剥離は、O₂ ガスと C F₄ ガスとフォーミングガスを用いてレジストパターン 1 1 の灰化処理を行う。あるいはレジストパターン 1 1 の剥離は、O₂ ガスのみを用いてレジストパターン 1 1 の灰化処理を行う。この灰化処理は、最適化された灰化処理条件で行う。そして、灰化されたレジストパターン 1 1 を除去するために W E T 処理を行う。W E T 処理は、S P M 溶液を用いてレジストパターン 1 1 の剥離を行う。

40

【0021】

次に、p M O S 領域 3 にポケット領域 1 2 およびエクステンション領域 1 3 を形成する処理を説明する。図 2 (d) に示すように、ノッチ型サイドウォールスペーサ 7 が形成さ

50

れたゲート電極 6 と n M O S 領域 2 を覆うレジストパターン 1 1 をマスクとして、p M O S 領域 3 にポケット領域 1 2 を形成する。p M O S 領域 3 にポケット領域 1 2 を形成する場合、例えばアンチモンを用いてイオン注入を行う。

【 0 0 2 2 】

そして、図 2 (d) に示すように、ノッチ型サイドウォールスペーサ 7 が形成されたゲート電極 6 と n M O S 領域 2 を覆うレジストパターン 1 1 をマスクとして、p M O S 領域 3 にエクステンション領域 1 3 を形成する。p M O S 領域 3 にエクステンション領域 1 3 を形成する場合、例えばボロンを用いてイオン注入を行う。

【 0 0 2 3 】

さらに、p M O S 領域 3 にポケット領域 1 2 およびエクステンション領域 1 3 を形成した後、n M O S 領域 2 を覆っているレジストパターン 1 1 を剥離する。レジストパターン 1 1 の剥離は、図 2 (c) で説明した p M O S 領域 3 を覆っているレジストパターン 1 1 を剥離した処理と同様である。

10

【 0 0 2 4 】

次に、図 7 を用いて、半導体基板 1 に n M O S トランジスタ 1 7 および p M O S トランジスタ 1 8 を形成する工程を説明する。図 7 (a) は、ノッチ型サイドウォールスペーサ 7 を形成した半導体基板 1 の断面図である。図 7 (b) は、n M O S 領域 2 にソース/ドレイン拡散領域 1 5 を形成した半導体基板 1 の断面図である。図 7 (c) は、p M O S 領域 3 にソース/ドレイン拡散領域 1 5 を形成した半導体基板 1 の断面図である。図 7 (d) は、n M O S トランジスタ 1 7 および p M O S トランジスタ 1 8 を形成した半導体基板 1 の断面図である。

20

【 0 0 2 5 】

まず、図 7 (a) に示すように、ノッチ型サイドウォールスペーサ 7 の側面にサイドウォール 1 4 を形成する。例えば、半導体基板 1 の表面およびゲート電極 6 の側面に形成されたノッチ型サイドウォールスペーサ 7 の表面に酸化膜を堆積させ、異方性エッチングを行うことによりサイドウォール 1 4 を形成する。

【 0 0 2 6 】

そして、図 7 (b) に示すように、サイドウォール 1 4 を形成した後のゲート電極 6 と p M O S 領域 3 を覆うレジストパターン 1 1 をマスクとして、n M O S 領域 2 にソース/ドレイン拡散領域 1 5 を形成する。n M O S 領域 2 にソース/ドレイン拡散領域 1 5 を形成する場合、例えばリンを用いてイオン注入を行う。

30

【 0 0 2 7 】

次に、図 7 (c) に示すように、サイドウォール 1 4 を形成した後のゲート電極 6 と n M O S 領域 2 を覆うレジストパターン 1 1 をマスクとして、p M O S 領域 3 にソース/ドレイン拡散領域 1 5 を形成する。p M O S 領域 3 にソース/ドレイン拡散領域 1 5 を形成する場合、例えばボロンを用いてイオン注入を行う。

【 0 0 2 8 】

さらに、図 7 (d) に示すように、ゲート電極 6 上およびソース/ドレイン拡散領域 1 5 上にシリサイド 1 6 を形成する。例えば、シリサイド 1 6 の形成は、スパッタリングによりコバルトを成膜した後にアニール（熱処理）を行う。このように、n M O S トランジスタ 1 7 および p M O S トランジスタ 1 8 が半導体基板 1 に形成される。

40

【 0 0 2 9 】

本実施形態の半導体製造方法によれば、S P M 溶液の窒化膜に対するエッチングを抑制し、ノッチ型サイドウォールスペーサ 7 の膜厚を均一化させることができる。ノッチ型サイドウォールスペーサ 7 の膜厚の均一化は、半導体基板 1 のソース/ドレイン拡散領域 1 5 を所定の位置に形成することができる。すなわち、半導体基板のソース/ドレインにおける横方向への拡散領域のパラツキを抑制することで、トランジスタ性能のパラツキを抑制することができる。例えば、ソースとドレインの間を流れる電流のパラツキを抑制させたトランジスタの製造が可能となる。

【 0 0 3 0 】

50

上記実施形態では、半導体基板 1 に形成されたノッチ型サイドウォールスペーサ 7 の窒化膜の SPM 溶液によるエッチングを抑制することができる。上記実施形態では、ノッチ型サイドウォールスペーサ 7 にノッチ 22 を形成している。しかし、ノッチ型サイドウォールスペーサ 7 にノッチ 22 を形成しない場合にも、本実施形態の半導体製造方法を適用できる。すなわち、ノッチ 22 の形成を伴わないサイドウォールスペーサ 10 が形成された半導体基板 1 を SPM 溶液で洗浄した場合でも、サイドウォールスペーサ 10 の窒化膜の SPM 溶液によるエッチングを抑制することができる。

【0031】

以下に、本実施形態の半導体装置の製造方法におけるフォトリソグラフィ工程でのレジスト除去について説明する。図 8 は、本実施形態の半導体装置の製造方法におけるフォトリソグラフィ工程の断面図である。

10

【0032】

まず、図 8 (a) に示すように、半導体基板 1 に熱酸化膜 19 を成膜する。そして、熱酸化膜 19 上に CVD - 窒化膜 20 を成膜する。例えば、熱酸化膜 19 は熱酸化により成膜する。また、例えば、CVD - 窒化膜 20 は CVD により成膜する。そして、図 8 (b) に示すように、CVD - 窒化膜 20 上にレジスト膜 21 を塗布する。次に、図 8 (c) に示すように、フォトリソグラフィ工程によりレジスト膜 21 を開口し、レジストパターン 11 を形成する。このレジストパターン 11 の形成時に、レジストパターン 11 が所望の寸法とならない場合がある。この場合、パターニングをやり直す必要がある。図 8 (d) に示すように、パターニングのやり直しは、SPM 溶液を用いたレジスト剥離処理を行い、レジストパターン 11 を除去する。そして、図 8 (e) に示すように、再度、CVD - 窒化膜 20 の上にレジスト膜 21 を塗布する。レジストパターン 11 が所望の寸法とならない場合、パターニングのやり直しは何回も繰り返される。パターニングのやり直しが何回も繰り返されることにより、半導体基板 1 に成膜された CVD - 窒化膜 20 が SPM 溶液によりエッチングされる。

20

【0033】

本実施形態によれば、フォトリソグラフィ工程におけるレジスト除去の際の SPM 溶液による窒化膜のエッチングを抑制できる。パターニングのやり直しが発生した場合、すなわちレジスト除去の繰り返しが発生した場合でも、SPM 溶液による窒化膜のエッチングを抑制できる。そのため、パターニング形成時に影響を与えることのない半導体装置の製造方法を提供することができる。

30

【0034】

図 9 は、本実施形態の半導体装置の製造方法に用いる装置（以下、本実施形態の装置という。）の構成図である。図 9 において、処理槽 120 は硫酸と過酸化水素の混合液からなる SPM 溶液の入った液槽である。処理槽 120 は、内槽 121 と外槽 122 を有している。内槽 121 に半導体基板 1 を浸漬させ、半導体基板 1 を洗浄する。内槽 121 に半導体基板 1 を浸漬させた場合、内槽 121 から溢れた SPM 溶液を外槽 122 に貯める。

【0035】

SPM 予備槽 123 は、内槽 121 に投入する硫酸を温めるための液槽である。バルブ 124 は、SPM 予備槽 123 に硫酸を投入する硫酸投入管 131 に設けられたバルブである。バルブ 124 を開くことにより、SPM 予備槽 123 に硫酸が投入される。バルブ 125 は、SPM 予備槽 123 から内槽 121 に硫酸を投入する硫酸投入管 131 に設けられたバルブである。バルブ 125 を開くことにより、内槽 121 に硫酸が投入される。バルブ 126 は、内槽 121 に過酸化水素水を投入する過酸化水素水投入管 132 に設けられたバルブである。バルブ 127 は、内槽 121 に硫酸を補充する硫酸補充管 133 に設けられたバルブである。バルブ 128 は、内槽 121 に過酸化水素水を補充する過酸化水素水補充管 134 に設けられたバルブである。バルブ 127 およびバルブ 128 にはタイマー 135、136 が設けられている。タイマー 135 は、所定の間隔で硫酸を内槽 121 に補充するため、バルブ 127 の開閉を制御する。タイマー 136 は、所定の間隔で過酸化水素水を内槽 121 に補充するため、バルブ 128 の開閉を制御する。バルブ 12

40

50

7 およびバルブ 1 2 8 が開かれると、内槽 1 2 1 に硫酸および過酸化水素水が投入される。

【 0 0 3 6 】

循環パイプ 1 3 7 は S P M 溶液を循環させるためのパイプである。循環パイプ 1 3 7 は、外槽 1 2 2 に貯まっている S P M 溶液を内槽 1 2 1 に戻す。循環パイプ 1 3 7 には、ポンプ 1 3 8 およびフィルター 1 3 9 が設けられている。ポンプ 1 3 8 は、S P M 溶液を外槽 1 2 2 から内槽 1 2 1 に循環させている。フィルター 1 3 9 は、循環パイプ 1 3 7 を通る S P M 溶液中のゴミを取る。内槽 1 2 1 の底部には循環パイプ 1 3 7 と繋がるパイプ 1 4 0 が設けられている。また、パイプ 1 4 0 には、バルブ 1 2 9 が設けられている。バルブ 1 2 9 は通常閉じられており、内槽 1 2 1 の S P M 溶液を廃棄する際にバルブ 1 2 9 は開かれる。バルブ 1 2 9 が開かれると、内槽 1 2 1 の S P M 溶液は循環パイプ 1 3 7 に流れる。さらに、S P M 溶液を廃棄するため、循環パイプ 1 3 7 には廃棄パイプ 1 4 1 が設けられている。また、廃棄パイプ 1 4 1 には廃棄バルブ 1 3 0 が設けられている。バルブ 1 2 9 と廃棄バルブ 1 3 0 を開くことにより、内槽 1 2 1 の S P M 溶液および外槽 1 2 2 の S P M 溶液は、廃棄パイプ 1 4 1 を通り廃棄される。

10

【 0 0 3 7 】

図 9 に従って、本実施形態の装置の動作を説明する。初期状態では、内槽 1 2 1 は空の状態である。まず、本実施形態の装置が起動すると、内槽 1 2 1 に硫酸および過酸化水素水が投入される。硫酸および過酸化水素水の内槽 1 2 1 への投入は、バルブ 1 2 4、1 2 5 および 1 2 6 を開くことにより行う。バルブ 1 2 4 が開かれると、硫酸が S P M 予備槽 1 2 3 に投入される。S P M 予備槽 1 2 3 に投入された硫酸は、S P M 予備槽 1 2 3 で温められる。そして、バルブ 1 2 5 が開かれると、S P M 予備槽 1 2 3 で温められた硫酸が内槽 1 2 1 に投入される。さらに、バルブ 1 2 6 が開かれると、過酸化水素水が内槽 1 2 1 に投入される。内槽 1 2 1 で濃硫酸と過酸化水素水は混合され S P M 溶液となる。本実施形態では、S P M 溶液は濃硫酸と過酸化水素水とを 9 : 1 の比率で混合している。

20

【 0 0 3 8 】

そして、この S P M 溶液で満たされた内槽 1 2 1 に半導体基板 1 を浸漬してレジスト剥離などを行う。また、S P M 溶液は、例えば 1 3 5 に加熱する。さらに、S P M 溶液は 7 2 0 ~ 2 8 8 0 分の間で循環しながら使用される。一般的に S P M 溶液の循環使用が 7 2 0 ~ 2 8 8 0 分間を超えた時点で、S P M 溶液の交換を行う。ここで、S P M 溶液を交換する時間をライフタイムという。本実施形態では、S P M 溶液の循環使用が 2 0 0 0 分を超えた時点で S P M 溶液の交換を行っている。本実施形態の半導体装置の製造方法によれば、所定の時間間隔で所定量の濃硫酸及び過酸化水素水を内槽 1 2 1 に補充する。所定の時間間隔は、例えば 1 0 分に 1 回とする。そして、必要があれば半導体基板 1 を内槽 1 2 1 に投入する前に、所定量の濃硫酸及び過酸化水素水を内槽 1 2 1 に補充する。

30

【 0 0 3 9 】

初期状態では、例えば 2 7 L の 9 8 % 濃硫酸、3 L の 3 1 % 過酸化水素水を内槽 1 2 1 に投入する。内槽 1 2 1 で濃硫酸と過酸化水素水は混合されて S P M 溶液となる。そして、S P M 溶液を加熱する。次に、S P M 溶液の加熱を開始してから 1 0 分後に、2 7 0 m L の 9 8 % 濃硫酸、3 0 m L の 3 1 % 過酸化水素水を内槽 1 2 1 に補充する。内槽 1 2 1 への濃硫酸と過酸化水素の補充は、バルブ 1 2 7 とバルブ 1 2 8 を開くことにより行う。

40

【 0 0 4 0 】

また、必要ならば、例えば半導体基板 1 を内槽 1 2 1 に投入する前に、1 3 5 m L の 9 8 % 濃硫酸、1 5 m L の 3 1 % 過酸化水素水を内槽 1 2 1 に補充する。半導体基板 1 を内槽 1 2 1 に投入する前の濃硫酸と過酸化水素の補充も、バルブ 1 2 7 とバルブ 1 2 8 を開くことにより行う。

【 0 0 4 1 】

図 1 0 は、本実施形態の装置の処理フロー図である。まず、本実施形態の装置を起動する (S 1 0 0 1)。そして、硫酸および過酸化水素水を内槽 1 2 1 に投入する (S 1 0 0 2)。次に、タイマー 1 3 5、1 3 6 を設定する。例えば、タイマー 1 3 5、1 3 6 の設

50

定時間は10分とする。このタイマー135、136の設定時間は自由に設定することができる。そして、内槽121に半導体基板1を投入し、SPM溶液による半導体基板1のレジスト剥離処理または洗浄処理が行われる。次に、タイマー135、136を設定してから10分が経過したか否かを判定する(S1003)。タイマー135、136を設定してから10分が経過している場合は、硫酸および過酸化水素水を内槽121に補充する(S1004)。一方、タイマー135、136を設定してから10分が経過していない場合は、S1003の処理を行う。S1004の処理を行った場合は、S1002の処理を再び行う。

【0042】

半導体基板1のレジスト剥離処理または洗浄処理は、硫酸および過酸化水素水を内槽121に投入し、タイマー135、136を設定した後に行われる。硫酸および過酸化水素水を内槽121に補充する状態の下、半導体基板1のレジスト剥離処理または洗浄処理が行われる。半導体基板1のレジスト剥離処理が行われた場合、アンモニア水と過酸化水素水と純水を混合した溶液を用いて半導体基板1に残存するレジストの除去を行う。

10

【0043】

このように、本実施形態の装置は、タイマー135、136を設定してから10分を経過した後、内槽121に硫酸および過酸化水素水を補充する処理を行う。内槽121に硫酸および過酸化水素水を補充することにより、SPM溶液の濃度をレジスト剥離処理に適した濃度に保つことができる。また、SPM溶液が窒化膜を過度にエッチングすることを抑制できる。すなわち、SPM溶液のレジスト剥離能力を維持しながら、窒化膜のエッチングを抑制することができる。また、内槽121に硫酸および過酸化水素水を補充することにより、SPM溶液の濃度を半導体基板1の洗浄処理に適した濃度に保つことができる。すなわち、SPM溶液の洗浄能力を維持しながら、窒化膜のエッチングを抑制することができる。

20

【0044】

図11は、本実施形態の装置における内槽121のSPM溶液を交換する処理のフロー図である。まず、本実施形態の装置を起動する(S1101)。そして、硫酸および過酸化水素水を内槽121に投入する(S1102)。次に、タイマー135、136を設定する。例えば、タイマー135、136の設定時間を2000分とする。このタイマー135、136の設定時間は自由に設定することができる。

30

【0045】

そして、内槽121に半導体基板1を投入し、SPM溶液による半導体基板1の洗浄処理を行う。次に、タイマー135、136を設定してから2000分が経過したか否かを判定する(S1103)。タイマー135、136を設定してから2000分が経過している場合は、内槽121への半導体基板1の投入を停止する。そして、内槽121および外槽122に貯まっているSPM溶液を排出する(S1104)。一方、タイマー135、136を設定してから2000分が経過していない場合は、S1103の処理を行う。S1104の処理を行った場合は、S1102の処理を再び行う。

【0046】

本実施形態の装置の内槽121に半導体基板1を浸漬する時間は20分としている。例えば、1槽の内槽121に半導体基板1を20分間浸漬させてもよいし、2槽の内槽121に半導体基板1を10分ずつ浸漬させてもよい。図1に示すように、SPM溶液中の硫酸濃度が75.8質量(wt)%以上ならば、窒化膜エッチング量は1nm以下になる。したがって、内槽121におけるSPM溶液中の硫酸濃度を75.8wt%以上に維持すれば、半導体基板1の特性の変動を抑えることができる。また、半導体基板1の特性の変動を抑えることにより、性能が安定したトランジスタを形成することができる。

40

【0047】

図12は、SPM溶液のライフタイムと窒化膜のエッチング量との関係を示した図である。従来の技術は、65mLの31%過酸化水素水を4分に1回、内槽121に補充する。本実施形態の半導体装置の製造方法では、270mLの98%濃硫酸および30mLの

50

31%過酸化水素水を10分に1回、内槽121に補充する。本実施形態の半導体装置の製造方法では、ライフタイムが2000分を経過しても、窒化膜のエッチング量が1nm以下である。一方、従来技術では、ライフタイムが2000分を経過した時点では、窒化膜のエッチング量が5nm付近まで上昇している。このように、本実施形態の半導体装置の製造方法では、ライフタイムが2000分を経過しても、窒化膜のエッチング量が1nm以下に抑えられていることがわかる。

【0048】

<変形例>

上記のように、本実施形態の装置は、内槽121に硫酸を投入する前にSPM予備槽123で硫酸を温めている。しかし、SPM予備槽123で硫酸を温めずに内槽121に直接硫酸を投入してもよい。この場合、SPM予備槽123を設けない装置により、半導体基板1のレジスト剥離処理および洗浄処理を行う。

10

【図面の簡単な説明】

【0049】

【図1】SPM溶液中の硫酸濃度と窒化膜エッチング量との関係を示した図である。

【図2】本実施形態の半導体装置の製造方法におけるエクステンション領域13およびポケット領域12を形成する工程の断面図である。

【図3】サイドウォール酸化膜8を形成した半導体基板1の断面図である。

【図4】サイドウォール窒化膜9を形成した半導体基板1の断面図である。

【図5】サイドウォールスペーサ10を形成した半導体基板1の断面図である。

20

【図6】ノッチ型サイドウォール7を形成した半導体基板1の断面図である。

【図7】半導体基板1にnMOSトランジスタ17およびpMOSトランジスタ18を形成する工程の断面図である。

【図8】本実施形態の半導体装置の製造方法におけるフォトリソグラフィ工程の断面図である。

【図9】本実施形態の装置の構成図である。

【図10】本実施形態の装置の処理フロー図である。

【図11】本実施形態の装置における内槽121のSPM溶液を交換する処理のフロー図である。

【図12】SPM溶液のライフタイムと窒化膜のエッチング量との関係を示した図である

30

【符号の説明】

【0050】

- 1 半導体基板
- 2 nMOS領域
- 3 pMOS領域
- 4 素子分離領域
- 5 ゲート絶縁膜
- 6 ゲート電極
- 7 ノッチ型サイドウォール
- 8 サイドウォール酸化膜
- 9 サイドウォール窒化膜
- 10 サイドウォールスペーサ
- 11 レジストパターン
- 12 ポケット領域
- 13 エクステンション領域
- 14 サイドウォール
- 15 ソース/ドレイン拡散領域
- 16 シリサイド
- 17 nMOSトランジスタ

40

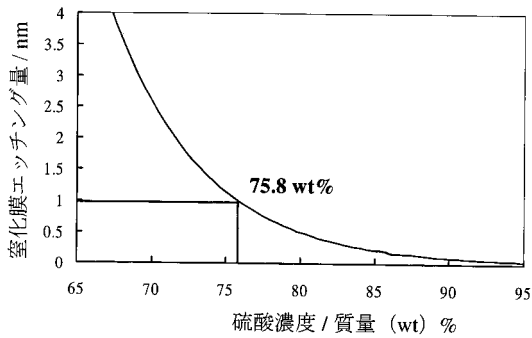
50

- 18 pMOSトランジスタ
- 19 熱酸化膜
- 20 CVD-窒化膜
- 21 レジスト膜
- 22 ノッチ
- 120 処理槽
- 121 内槽
- 122 外槽
- 123 SPM予備槽
- 124、125、126、127、128、129 バルブ
- 130 廃棄バルブ
- 131 硫酸投入管
- 132 過酸化水素水投入管
- 133 硫酸補充管
- 134 過酸化水素水補充管
- 135、136 タイマー
- 137 循環パイプ
- 138 ポンプ
- 139 フィルター
- 140 パイプ
- 141 廃棄パイプ

10

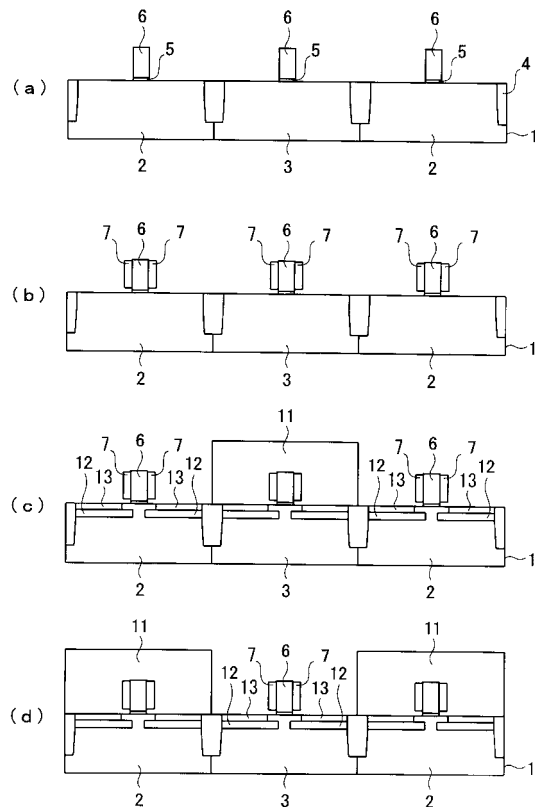
20

【図1】



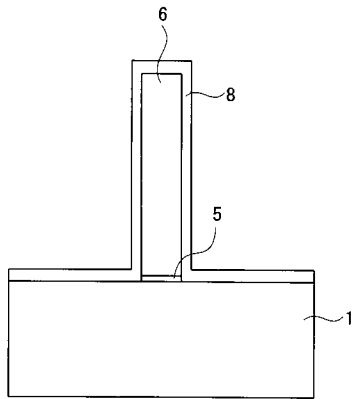
SPM溶液中の硫酸濃度と酸化膜エッチング量との関係を示した図

【図2】



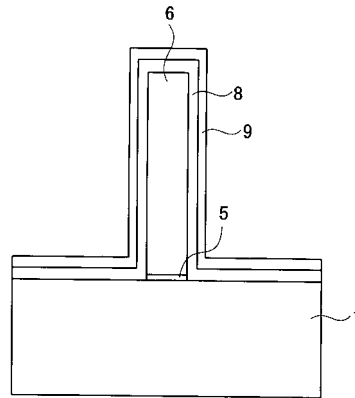
本実施形態の半導体装置の製造方法におけるエクステンション領域13およびポケット領域12を形成する工程の断面図

【 図 3 】



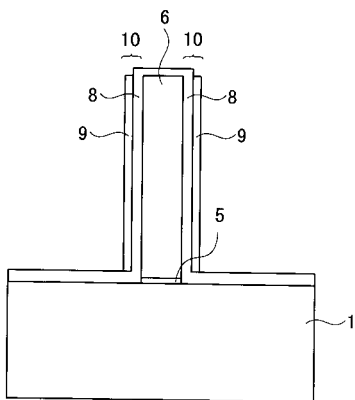
サイドウォール酸化膜 8 を形成した半導体基板 1 の断面図

【 図 4 】



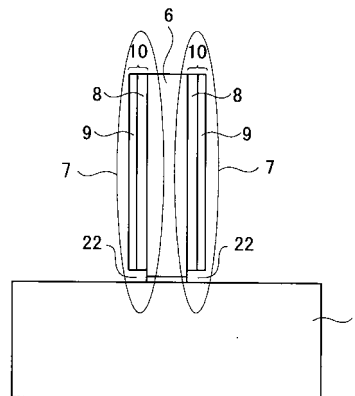
サイドウォール窒化膜 9 を形成した半導体基板 1 の断面図

【 図 5 】



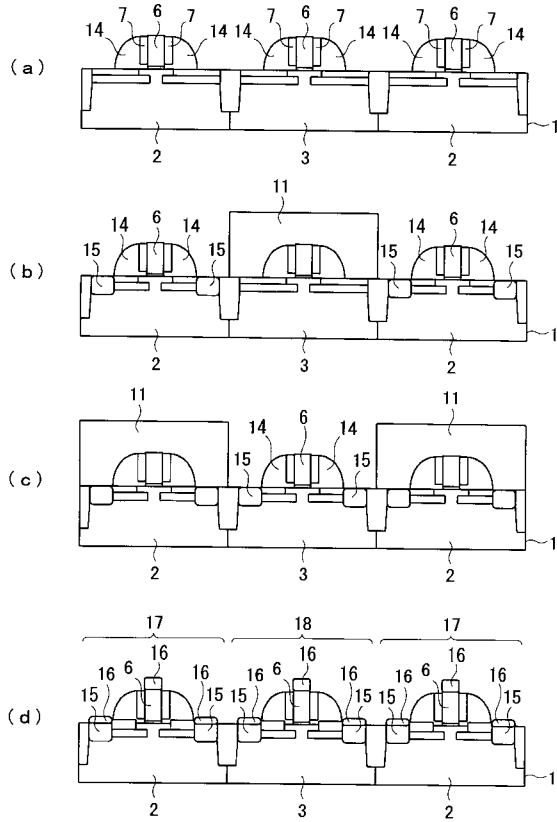
サイドウォールスペーサ 10 を形成した半導体基板 1 の断面図

【 図 6 】



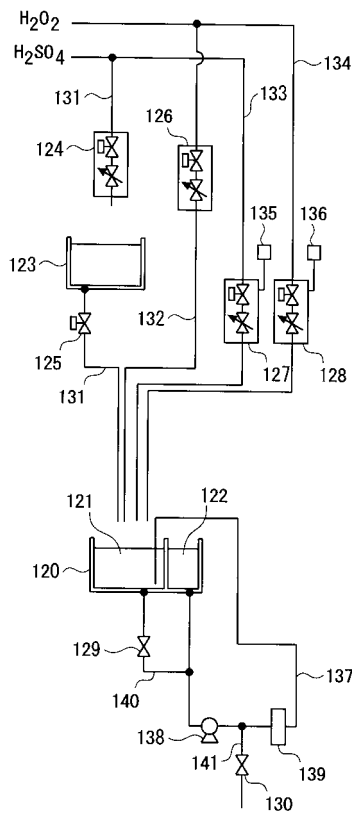
ノッチ型サイドウォール 7 を形成した半導体基板 1 の断面図

【 図 7 】



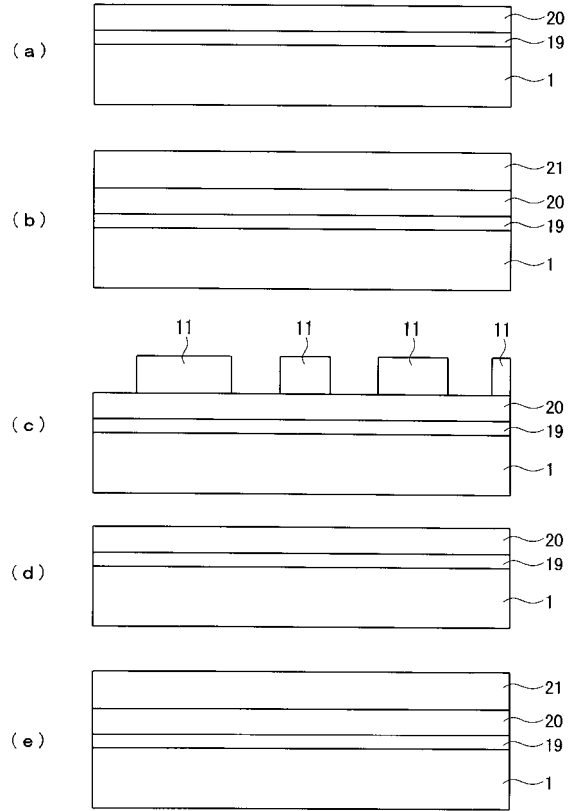
半導体基板 1 に nMOS トランジスタ 17 および pMOS トランジスタ 18 を形成する工程の断面図

【 図 9 】



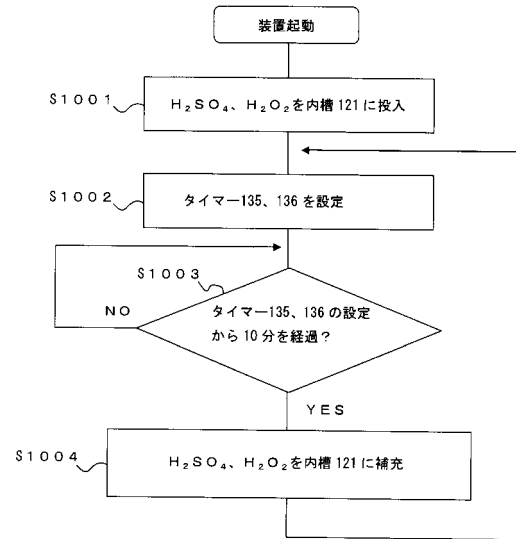
本実施形態の装置の構成図

【 図 8 】



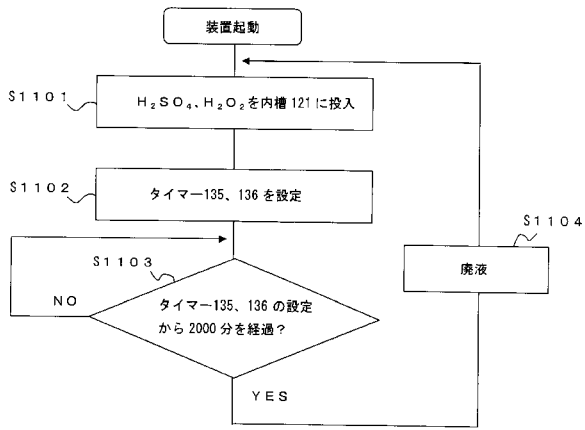
本実施形態の半導体装置の製造方法におけるフォトリソグラフィ工程の断面図

【 図 10 】



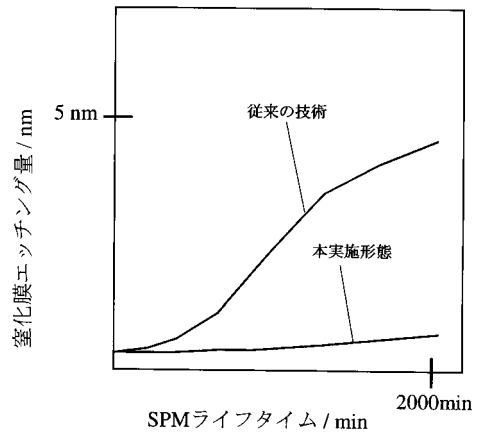
本実施形態の装置の処理フロー図

【 図 1 1 】



本実施形態の装置における内槽121のSPM溶液を交換する処理のフロー図

【 図 1 2 】



SPM溶液のライフタイムと窒化膜のエッチング量との関係を示した図

フロントページの続き

- (72)発明者 早見 由香
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 小薄 雅利
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- (72)発明者 山野 雅臣
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
- Fターム(参考) 5F046 MA02 MA07