



(12)实用新型专利

(10)授权公告号 CN 206805342 U

(45)授权公告日 2017.12.26

(21)申请号 201720497708.1

(22)申请日 2017.05.05

(73)专利权人 茂硕电源科技股份有限公司
地址 518000 广东省深圳市南山区松白路
关外小白芒桑泰工业园

(72)发明人 邓勇 王华轶 胡思敏

(74)专利代理机构 深圳市精英专利事务所
44242

代理人 林燕云

(51) Int. Cl.
G05F 1/625(2006.01)

(ESM)同样的发明创造已同日申请发明专利

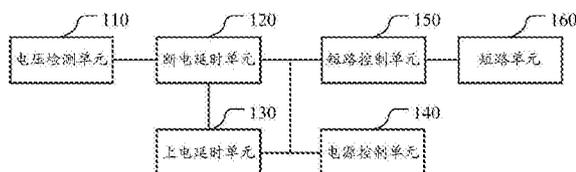
权利要求书3页 说明书9页 附图1页

(54)实用新型名称

一种时序控制电路

(57)摘要

本实用新型实施例提供了一种时序控制电路,连接于交流电源与电源控制芯片之间,该电路包括电压检测单元、断电延时单元、上电延时单元、短路控制单元、电源控制单元以及短路单元。其中,电压检测单元与交流电源连接;断电延时单元与电压检测单元连接;上电延时单元与电压检测单元连接;短路控制单元与断电延时单元以及上电延时单元连接;电源控制单元与上电延时单元以及电源控制芯片连接;短路单元与前述短路控制单元连接。实施本实用新型实施例,可实现对抑制电阻的时序控制,防止电路在快速启动或者关断的过程中损坏抑制电阻,延长了抑制电阻的使用寿命,提高了电路的可靠性。



1. 一种时序控制电路,连接于交流电源与电源控制芯片之间,其特征在于,所述电路包括:

电压检测单元,与所述交流电源连接,用于接收所述交流电源的输入电压,并根据所述输入电压输出第一电平信号;

断电延时单元,与所述电压检测单元连接,用于根据所述第一电平信号输出第二电平信号;

上电延时单元,与所述电压检测单元连接,用于根据所述第一电平信号输出第三电平信号;

短路控制单元,与所述断电延时单元以及所述上电延时单元连接,用于接收所述第二电平信号以及所述第三电平信号,根据所述第二电平信号以及所述第三电平信号输出短路控制信号;

电源控制单元,与所述上电延时单元以及所述电源控制芯片连接,用于接收所述第三电平信号,根据所述第三电平信号判断是否启动所述电源控制芯片;

短路单元,与所述短路控制单元连接,用于接收所述短路控制信号,并根据所述短路控制信号判断是否短路设置于所述交流电源火线上的抑制电阻。

2. 如权利要求1所述的电路,其特征在于,当所述第一电平信号为高电平时,所述断电延时单元输出的第二电平信号为高电平信号,所述上电延时单元延时输出的第三电平信号为高电平信号。

3. 如权利要求1所述的电路,其特征在于,当所述第一电平信号为低电平时,所述断电延时单元延时输出的第二电平信号为低电平信号,所述上电延时单元输出的第三电平信号为低电平信号。

4. 如权利要求1所述的电路,其特征在于,所述电压检测单元包括:

输入电压采集单元,与所述交流电源连接,用于采集所述交流电源产生的输入电压;

第一比较器,包括第一同相端、第一反相端以及第一输出端;所述第一同相端与所述输入电压采集单元连接,所述第一反相端与预设的第一参考电压连接,所述第一输出端用于输出所述第一电平信号;

当所述输入电压大于所述第一参考电压,所述第一电平信号为高电平信号;当所述输入电压小于所述第一参考电压,所述第一电平信号为低电平信号。

5. 如权利要求1所述的电路,其特征在于,所述断电延时单元包括:

第一二极管,所述第一二极管的正极与所述电压检测单元连接;

第一电阻,所述第一电阻的一端与所述第一二极管的负极连接,所述第一电阻的另一端接地;

第一电容,所述第一电容的一端与所述第一二极管的负极连接,所述第一电容的另一端接地;

第二比较器,其包括第二同相端、第二反相端以及第二输出端,所述第二同相端与所述第一电阻的另一端以及所述第一电容的另一端连接,所述第二反相端与预设的第二参考电压连接,所述第二输出端用于输出所述第二电平信号。

6. 如权利要求1所述的电路,其特征在于,所述上电延时单元包括:

直流电压源;

第二二极管,所述第二二极管的负极与所述电压检测单元连接;

第二电阻,所述第二电阻的一端与所述第二二极管的正极连接,所述第二电阻的另一端与所述直流电压源连接;

第二电容,所述第二电容的一端与所述第二二极管的负极连接,所述第二电容的另一端接地;

第三比较器,包括第三同相端、第三反相端以及第三输出端,所述第三同相端与所述第一电阻的另一端以及所述第一电容的另一端连接,所述第三反相端与预设的第三参考电压连接,所述第三输出端用于输出所述第三电平信号。

7. 如权利要求1所述的电路,其特征在于,所述电源控制单元包括:

直流电压源;

第三电阻;

第三二极管,所述第三二极管的负极与所述上电延时单元连接;

第一稳压管,所述第一稳压管的正极与所述第三二极管的负极连接;

第一三极管,所述第一三极管包括第一基极、第一集电极以及第一发射集,所述第一基极通过所述第三电阻与所述直流电压源连接,以及与所述第一稳压管的负极连接,所述第一集电极与所述直流电压源连接;

第四二极管,所述第四二极管的正极与所述第一发射极连接,所述第四二极管的负极与所述电源控制芯片连接;

第三电容,所述第三电容的一端与所述第四二极管的负极以及所述电源控制芯片连接,所述第三电容的另一端接地。

8. 如权利要求1所述的电路,其特征在于,所述短路控制单元包括:

第四电阻;

第五电阻;

第五二极管,所述第五二极管的正极与所述上电延时单元连接;

第六二极管,所述第六二极管的正极与所述断电延时单元连接,所述第六二极管的负极与所述第五二极管的负极连接;

第二稳压管,所述第二稳压管的负极通过所述第四电阻与所述第六二极管的负极与所述第五二极管的负极连接,所述第二稳压管的正极通过所述第五电阻接地;

第二三极管,所述第二三极管包括第二基极、第二集电极以及第二发射集,所述第二基极与所述第二稳压管的正极连接,所述第二集电极与所述短路单元连接,所述第二发射极接地。

9. 如权利要求1所述的电路,其特征在于,所述短路单元包括:

直流电压源;

第六电阻;

第七二极管,所述第七二极管的正极与所述短路控制单元连接,

继电器,所述继电器的第一端与所述交流电源的火线以及所述抑制电阻连接,所述继电器的第二端通过所述第六电阻与所述交流电源的零线连接,所述继电器的第三端与所述交流电源的火线以及所述抑制电阻连接,所述继电器的第四端与所述直流电压源连接,所述继电器的第五端与所述短路控制单元连接。

10. 如权利要求6所述的电路,其特征在于,所述上电延时单元还包括:

第七电阻;

第八二极管,所述第八二极管的负极与所述直流电压源连接,所述第八二极管的正极通过所述第七电阻接地;

第八电阻,所述第八电阻连接于所述第二二极管的负极以及所述第二电容的之间。

一种时序控制电路

技术领域

[0001] 本实用新型涉及电子技术领域,尤其涉及一种时序控制电路。

背景技术

[0002] 在开关电源应用中,当电源启动时,输入电压会给电路的电容充电,此时电容等效于短路,启动电流相当于输入电压除以回流路径的阻抗,所带来的冲击电流非常大,会给电网带来影响。因此,一般会在回流路径上串联一个抑制电阻来抑制冲击电流。但在大功率的应用中,正常工作时输入电流比较大,容易造成该抑制电阻发热。为了提高电路的可靠性,会在电路开启后对该抑制电阻进行短路以防止烧毁抑制电阻。现有设计中,在电路频繁的快速启动与关断的过程中,通常只是在电路开启后对抑制电阻进行短路,当电路关断后直接断开对抑制电阻的短路,容易导致抑制电阻损坏。因此需要对电路中的抑制电阻的短路进行时序控制,以提高抑制电阻的使用寿命,保证电路正常运行。

实用新型内容

[0003] 本实用新型提供了一种可靠性高的时序控制电路,所述电路连接于交流电源与电源控制芯片之间,所述电路包括:

[0004] 电压检测单元,与所述交流电源连接,用于接收所述交流电源的输入电压,并根据所述输入电压输出第一电平信号;

[0005] 断电延时单元,与所述电压检测单元连接,用于根据所述第一电平信号输出第二电平信号;

[0006] 上电延时单元,与所述电压检测单元连接,用于根据所述第一电平信号输出第三电平信号;

[0007] 短路控制单元,与所述断电延时单元以及所述上电延时单元连接,用于接收所述第二电平信号以及所述第三电平信号,根据所述第二电平信号以及所述第三电平信号输出短路控制信号;

[0008] 电源控制单元,与所述上电延时单元以及所述电源控制芯片连接,用于接收所述第三电平信号,根据所述第三电平信号判断是否启动所述电源控制芯片;

[0009] 短路单元,与所述短路控制单元连接,用于接收所述短路控制信号,并根据所述短路控制信号判断是否短路设置于所述交流电源火线上的抑制电阻。

[0010] 进一步地,当所述第一电平信号为高电平时,所述断电延时单元输出的第二电平信号为高电平信号,所述上电延时单元延时输出的第三电平信号为高电平信号。

[0011] 进一步地,当所述第一电平信号为低电平时,所述断电延时单元延时输出的第二电平信号为低电平信号,所述上电延时单元输出的第三电平信号为低电平信号。

[0012] 进一步地,所述电压检测单元包括:

[0013] 输入电压采集单元,与所述交流电源连接,用于采集所述交流电源产生的输入电压;

[0014] 第一比较器,包括第一同相端、第一反相端以及第一输出端;所述第一同相端与所述输入电压采集单元连接,所述第一反相端与预设的第一参考电压连接,所述第一输出端用于输出所述第一电平信号;

[0015] 当所述输入电压大于所述第一参考电压,所述第一电平信号为高电平信号;当所述输入电压小于所述第一参考电压,所述第一电平信号为低电平信号。

[0016] 进一步地,所述断电延时单元包括:

[0017] 第一二极管,所述第一二极管的正极与所述电压检测单元连接;

[0018] 第一电阻,所述第一电阻的一端与所述第一二极管的负极连接,所述第一电阻的另一端接地;

[0019] 第一电容,所述第一电容的一端与所述第一二极管的负极连接,所述第一电容的另一端接地;

[0020] 第二比较器,其包括第二同相端、第二反相端以及第二输出端,所述第二同相端与所述第一电阻的另一端以及所述第一电容的另一端连接,所述第二反相端与预设的第二参考电压连接,所述第二输出端用于输出所述第二电平信号。

[0021] 进一步地,所述上电延时单元包括:

[0022] 直流电压源;

[0023] 第二二极管,所述第二二极管的负极与所述电压检测单元连接;

[0024] 第二电阻,所述第二电阻的一端与所述第二二极管的正极连接,所述第二电阻的另一端与所述直流电压源连接;

[0025] 第二电容,所述第二电容的一端与所述第二二极管的负极连接,所述第二电容的另一端接地;

[0026] 第三比较器,包括第三同相端、第三反相端以及第三输出端,所述第三同相端与所述第一电阻的另一端以及所述第一电容的另一端连接,所述第三反相端与预设的第三参考电压连接,所述第三输出端用于输出所述第三电平信号。

[0027] 进一步地,所述电源控制单元包括:

[0028] 直流电压源;

[0029] 第三电阻;

[0030] 第三二极管,所述第三二极管的负极与所述上电延时单元连接;

[0031] 第一稳压管,所述第一稳压管的正极与所述第三二极管的负极连接;

[0032] 第一三极管,所述第一三极管包括第一基极、第一集电极以及第一发射极,所述第一基极通过所述第三电阻与所述直流电压源连接,以及与所述第一稳压管的负极连接,所述第一集电极与所述直流电压源连接;

[0033] 第四二极管,所述第四二极管的正极与所述第一发射极连接,所述第四二极管的负极与所述电源控制芯片连接;

[0034] 第三电容,所述第三电容的一端与所述第四二极管的负极以及所述电源控制芯片连接,所述第三电容的另一端接地。

[0035] 进一步地,所述短路控制单元包括:

[0036] 第四电阻;

[0037] 第五电阻;

- [0038] 第五二极管,所述第五二极管的正极与所述上电延时单元连接;
- [0039] 第六二极管,所述第六二极管的正极与所述断电延时单元连接,所述第六二极管的负极与所述第五二极管的负极连接;
- [0040] 第二稳压管,所述第二稳压管的负极通过所述第四电阻与所述第六二极管的负极与所述第五二极管的负极连接,所述第二稳压管的正极通过所述第五电阻接地;
- [0041] 第二三极管,所述第二三极管包括第二基极、第二集电极以及第二发射集,所述第二基极与所述第二稳压管的正极连接,所述第二集电极与所述短路单元连接,所述第二发射极接地。
- [0042] 进一步地,所述短路单元包括:
- [0043] 直流电压源;
- [0044] 第六电阻;
- [0045] 第七二极管,所述第七二极管的正极与所述短路控制单元连接,
- [0046] 继电器,所述继电器的第一端与所述交流电源的火线以及所述抑制电阻连接,所述继电器的第二端通过所述第六电阻与所述交流电源的零线连接,所述继电器的第三端与所述交流电源的火线以及所述抑制电阻连接,所述继电器的第四端与所述直流电压源连接,所述继电器的第五端与所述短路控制单元连接。
- [0047] 进一步地,所述上电延时单元还包括:
- [0048] 第七电阻;
- [0049] 第八二极管,所述第八二极管的负极与所述直流电压源连接,所述第八二极管的正极通过所述第七电阻接地;
- [0050] 第八电阻,所述第八电阻连接于所述第二二极管的负极以及所述第二电容的之间。
- [0051] 本实用新型实施例通过电压检测单元根据所获取的输入电压输出第一电平信号,通过断电延时单元以及上电延时单元根据第一电平信号分别输出第二电平信号以及第三电平信号,以实现时短路控制单元以及电源控制单元进行时序控制。实施本实用新型实施例,可实现对抑制电阻的时序控制,防止电路在快速启动或者关断的过程中损坏抑制电阻,延长了抑制电阻的使用寿命,提高了电路的可靠性。

附图说明

[0052] 为了更清楚地说明本实用新型实施例技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图是本实用新型的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0053] 图1为本实用新型一实施例中一种时序控制电路的原理框图;

[0054] 图2为本实用新型一实施例中一种时序控制电路的电路图。

具体实施方式

[0055] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例是本实用新型一部分实施例,而不是全部的实

例。基于本实用新型中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本实用新型保护的范围。

[0056] 请参照图1，其为本实用新型一实施例中一种时序控制电路的原理框图。所述电路连接于交流电源与电源控制芯片之间，所述电路包括但不限于电压检测单元110、断电延时单元120、上电延时单元130、短路控制单元150、电源控制单元140以及短路单元160。

[0057] 其中，所述电压检测单元110与所述交流电源连接，用于接收所述交流电源的输入电压，并根据所述输入电压输出第一电平信号。

[0058] 所述断电延时单元120与所述电压检测单元110连接，用于根据所述第一电平信号输出第二电平信号。

[0059] 所述上电延时单元130与所述电压检测单元110连接，用于根据所述第一电平信号输出第三电平信号。

[0060] 所述短路控制单元150与所述断电延时单元120以及所述上电延时单元130连接，用于接收所述第二电平信号以及所述第三电平信号，根据所述第二电平信号以及所述第三电平信号输出短路控制信号。

[0061] 所述电源控制单元140与所述上电延时单元130以及所述电源控制芯片连接，用于接收所述第三电平信号，根据所述第三电平信号判断是否启动所述电源控制芯片。

[0062] 所述短路单元160与所述短路控制单元150连接，用于接收所述短路控制信号，并根据所述短路控制信号判断是否短路设置于所述交流电源火线上的抑制电阻。

[0063] 进一步地，当所述第一电平信号为高电平时，所述断电延时单元120输出的第二电平信号为高电平信号，所述上电延时单元130延时输出的第三电平信号为高电平信号。当所述第一电平信号为低电平时，所述断电延时单元120延时输出的第二电平信号为低电平信号，所述上电延时单元130输出的第三电平信号为低电平信号。

[0064] 具体实施中，当所述第二电平信号为高电平时，所述短路控制单元150输出短路控制信号，以控制所述短路单元160对所述抑制电阻进行短路。当所述第三电平信号为高电平时，所述电源控制单元140产生电源芯片电压信号，以启动所述电压控制芯片。

[0065] 当所述第二电平信号为低电平时，所述短路控制单元150不输出短路控制信号，所述短路单元160不对所述抑制电阻进行短路。当所述第三电平信号为低电平时，所述电源控制单元140不产生电源芯片电压信号，不启动所述电压控制芯片。

[0066] 本实用新型实施例通过电压检测单元110根据所获取的输入电压输出第一电平信号，通过断电延时单元120以及上电延时单元130根据第一电平信号分别输出第二电平信号以及第三电平信号，以实现短路控制单元150以及电源控制单元140进行时序控制。实施本实用新型实施例，可实现对抑制电阻的时序控制，防止电路在快速启动或者关断的过程中损坏抑制电阻，延长了抑制电阻的使用寿命，提高了电路的可靠性。

[0067] 具体请参照图2，其为本实用新型一实施例中一种时序控制电路的电路图。

[0068] 进一步地，所述电压检测单元110包括但不限于输入电压采集单元、第一比较器U1。

[0069] 其中，所述输入电压采集单元与所述交流电源连接，用于采集所述交流电源产生的输入电压。

[0070] 具体实施中，所述电压采集单元包括第四电容C4、第九电阻R9、第十电阻R10以及

第十一电阻R11。所述输入电压采集单元通过第九二极管D9以及第十二二极管D10分别与交流回路中的火线以及零线连接。通过所述输入电压采集单元可实现对交流回路产生的交流电压的采集并进行滤波,以输送至所述第一比较器U1。

[0071] 所述第一比较器U1包括第一同相端、第一反相端以及第一输出端;所述第一同相端与所述输入电压采集单元连接,所述第一反相端与预设的第一参考电压连接,所述第一输出端用于输出所述第一电平信号。当所述输入电压大于所述第一参考电压,所述第一电平信号为高电平信号;当所述输入电压小于所述第一参考电压,所述第一电平信号为低电平信号。

[0072] 具体地,所述第一参考电压可通过电阻器与所述第一反相端电性连接,所述第一参考电压可通过电容器与大地电性连接。所述第一比较器U1还可以包括电源输入端和接地输出端。所述电源输入端通过电阻器与直流电压源VCC电性连接,且所述电源输入端通过电容器与大地连接;所述接地输出端与大地电性连接。

[0073] 具体地,所述电压检测单元110还可以包括第十二电阻R12,所述第十二电阻R12连接于所述第一同相端与所述第一输出端之间。以使所述第一比较器U1实现滞环控制,防止所述第一比较器U1反复触发。

[0074] 具体实施中,当所述电路处于断电状态时,所述输入电压逐渐变小,当所述输入电压小于所述第一参考电压,所述第一电平信号为低电平信号。当所述电路处于上电状态时,所述输入电压逐渐变大,当所述输入电压大于所述第一参考电压,所述第一电平信号为高电平信号。

[0075] 进一步地,所述断电延时单元120包括但不限于第一二极管D1、第一电阻R1、第一电容C1以及第二比较器U2。

[0076] 其中,所述第一二极管D1的正极与所述电压检测单元110连接。

[0077] 所述第一电阻R1的一端与所述第一二极管D1的负极连接,所述第一电阻R1的另一端接地。

[0078] 所述第一电容C1的一端与所述第一二极管D1的负极连接,所述第一电容C1的另一端接地。

[0079] 所述第二比较器U2其包括第二同相端、第二反相端以及第二输出端,所述第二同相端与所述第一电阻R1的另一端以及所述第一电容C1的另一端连接,所述第二反相端与预设的第二参考电压连接,所述第二输出端用于输出所述第二电平信号。

[0080] 具体地,所述第一参考电压可通过电阻器与所述第一反相端电性连接,所述第一参考电压可通过电容器与大地电性连接。

[0081] 具体地,所述断电延时单元120还可以包括第十六电阻R16,所述第十六电阻R16连接于所述第二同相端与所述第二输出端之间。以使所述第二比较器U2实现滞环控制,防止所述第二比较器U2反复触发。

[0082] 具体实施中,当所述电路处于断电状态时,所述电压检测单元110输出的第一电平信号为低电平,所述第一二极管D1截止。所述第一电容C1通过所述第一电阻R1进行放电,以使所述第二比较器U2输出的第二电平信号继续保持为高电平信号。当通过所述第一电容C1放电所产生的电压小于所述第二参考电压时,所述第二比较器U2输出的第二电平信号为低电平信号,通过所述第一电容C1的放电动作可在所述电路处于断电状态时达到延时输出第

二电平信号的效果。其中,所述第一电容C1的放电速度可通过所述第一电容C1的大小以及所述第一电阻R1的大小进行设定。

[0083] 进一步地,所述上电延时单元130包括但不限于直流电压源VCC、第二二极管D2、第二电阻R2、第二电容C2以及第三比较器U3。其中,

[0084] 所述第二二极管D2的负极与所述电压检测单元110连接。

[0085] 所述第二电阻R2的一端与所述第二二极管D2的正极连接,所述第二电阻R2的另一端与所述直流电压源VCC连接。

[0086] 所述第二电容C2的一端与所述第二二极管D2的负极连接,所述第二电容C2的另一端接地。

[0087] 所述第三比较器U3包括第三同相端、第三反相端以及第三输出端,所述第三同相端与所述第一电阻R1的另一端以及所述第一电容C1的另一端连接,所述第三反相端与预设的第三参考电压连接,所述第三输出端用于输出所述第三电平信号。

[0088] 具体地,所述第三比较器U3还可以包括电源输入端和接地输出端。所述电源输入端通过电阻器与直流电压源VCC电性连接,且所述电源输入端通过电容器与大地连接;所述接地输出端与大地电性连接。

[0089] 具体地,所述上电延时单元130还可以包括第十五电阻R15,所述第十五电阻R15连接于所述第三同相端与所述第三输出端之间。以使所述第三比较器U3实现滞环控制,防止所述第三比较器U3反复触发。

[0090] 具体实施中,所述上电延时单元130还包括第十四电阻R14以及第十三电阻R13。所述直流电压源VCC通过第十四电阻R14以及第十三电阻R13与所述第二反相端连接,以产生所述第三参考电压。

[0091] 具体实施中,当所述电路处于上电状态时,所述电压检测单元110输出的第一电平信号为高电平。一方面,第一二极管D1导通,所述第二比较器U2输出的第二电平信号为高电平信号,所述短路控制单元150输出短路控制信号,控制所述短路单元160对所述抑制电阻RT1进行短路。另一方面,所述第二二极管D2截止,所述直流电压源VCC通过所述第二电阻R2对所述第二电容C2进行充电。若所述第二电容C2的电压高于所述第三参考电压,所述第三比较器U3输出的第三电平信号为高电平信号,通过所述第二电容C2的充电动作可在所述电路处于上电状态时达到延时输出第三电平信号的效果。其中,所述第一电容C1的充电速度可通过所述第二电容C2的大小以及所述第二电阻R2的大小进行设定。

[0092] 进一步地,所述上电延时单元130还包括第七电阻R7、第八二极管D8以及第八电阻R8。其中,所述第八二极管D8的负极与所述直流电压源VCC连接,所述第八二极管D8的正极通过所述第七电阻R7接地。所述第八二极管D8可快速释放所述第二电容C2的电压。所述第八电阻R8连接于所述第二二极管D2的负极以及所述第二电容C2的之间。

[0093] 进一步地,所述电源控制单元140包括但不限于直流电压源VCC、第三电阻R3、第三二极管D3、第一稳压管ZD1、第一三极管Q1、第四二极管D4以及第三电容C3。其中,

[0094] 所述第三二极管D3的负极与所述上电延时单元130连接。

[0095] 所述第一稳压管ZD1的正极与所述第三二极管D3的负极连接。

[0096] 所述第一三极管包括第一基极、第一集电极以及第一发射集,所述第一基极通过所述第三电阻R3与所述直流电压源VCC连接,以及与所述第一稳压管ZD1的负极连接,所述

第一集电极与所述直流电压源VCC连接。

[0097] 所述第四二极管D4的正极与所述第一发射极连接,所述第四二极管D4的负极与所述电源控制芯片连接。

[0098] 所述第三电容C3的一端与所述第四二极管D4的负极以及所述电源控制芯片连接,所述第三电容C3的另一端接地。

[0099] 具体实施中,当所述第三电平信号为高电平信号时,所述第三二极管D3截止,所述第一稳压管ZD1截止,第一三极管Q1的基极电压就等于直流电压源VCC的电压,因此所述第一三极管Q1导通,所述直流电压源VCC对所述第三电容C3进行充电。当所述第三电容C3的电压高于预设的启动电压,所述电源控制芯片启动。

[0100] 特别地,所述第三电容C3的放电速度小于所述第一电容C1的放电速度,以使得电源控制芯片工作电压IC_VCC经过第三电容C3放电后低于预设的启动电压时,即所述电源控制芯片不工作后,所述短路控制单元150才停止输出所述短路控制信号,停止短路所述抑制电阻RT1,有效地保证了电路时序。例如,在电路处于断电状态时,如果电源控制芯片工作电压IC_VCC大于预设的启动电压,则短路单元160会保持短路所述抑制电阻RT1,防止下一次启动前短路单元开路,导致所述抑制电阻RT1串联进回路。

[0101] 进一步地,所述短路控制单元150包括但不限于第四电阻R4、第五电阻R5、第五二极管D5、第六二极管D6、第二稳压管ZD2以及第二三极管Q2。其中,

[0102] 所述第五二极管D5的正极与所述上电延时单元130连接;

[0103] 所述第六二极管D6的正极与所述断电延时单元120连接,所述第六二极管D6的负极与所述第五二极管D5的负极连接;

[0104] 所述第二稳压管ZD2的负极通过所述第四电阻R4与所述第六二极管D6的负极与所述第五二极管D5的负极连接,所述第二稳压管ZD2的正极通过所述第五电阻R5接地;

[0105] 所述第二三极管包括第二基极、第二集电极以及第二发射集,所述第二基极与所述第二稳压管ZD2的正极连接,所述第二集电极与所述短路单元160连接,所述第二发射极接地。

[0106] 具体实施中,当所述第二电平信号为高电平时,所述第六二极管D6导通,所述第二三极管Q2的第二发射极与第二集电极导通,所述短路控制单元150输出短路控制信号,以控制所述短路单元160对所述抑制电阻RT1进行短路。

[0107] 进一步地,所述短路单元160包括但不限于直流电压源VCC、第六电阻R6、第七二极管D7以及继电器K1。其中,

[0108] 所述第七二极管D7的正极与所述短路控制单元150连接,

[0109] 所述继电器K1的第一端与所述交流电源的火线以及所述抑制电阻RT1连接,所述继电器K1的第二端通过所述第六电阻R6与所述交流电源的零线连接,所述继电器K1的第三端与所述交流电源的火线以及所述抑制电阻RT1连接,所述继电器K1的第四端与所述直流电压源VCC连接,所述继电器K1的第五端与所述短路控制单元150连接。

[0110] 具体实施中,当所述短路控制电路输出短路控制以信号,所述继电器K1的第一端与所述继电器K1的第三端连接,以使所述抑制电阻RT1短路,防止所述抑制电阻RT1烧毁。于其他实施例中,所述继电器还替换为其他开关元器件,例如场效应管等。

[0111] 请继续参照图2,下面详细说明本实施例一种时序控制电路的工作原理。

[0112] 当所述电路处于断电状态时,所述输入电压逐渐降低,若所述输入电压小于所述第一参考电压,所述第一比较器U1输出的第一电平信号为低电平信号。此时,所述第一二极管D1截止,所述第一电容C1通过所述第一电阻R1进行放电,以使所述第二比较器U2输出的第二电平信号继续保持为高电平信号,所述短路控制单元150继续控制所述短路单元160对所述抑制电阻RT1进行短路。当通过所述第一电容C1放电所产生的电压小于所述第二参考电压时,所述第二比较器U2输出的第二电平信号为低电平信号,通过所述第一电容C1的放电动作可在所述电路处于断电状态时达到延时输出第二电平信号的效果。另一方面,所述第二二极管D2导通,所述第三比较器U3输出的第三电平信号为低电平信号,导致所述第三二极管D3截止,所述电源控制单元140不启动所述电源控制芯片。通过延时输出低电平的第二电平信号,可确保所述电源控制芯片不工作之后才停止对所述抑制电阻RT1的短路,有效保证了电路控制时序。

[0113] 当所述电路处于上电状态时,所述输入电压逐渐升高,若所述输入电压大于所述第一参考电压,所述第一比较器U1输出的第一电平信号为高电平信号。此时,所述第一二极管D1导通,以使所述第二比较器U2输出的第二电平信号为高电平信号,所述短路控制单元150控制所述短路单元160对所述抑制电阻RT1进行短路。另一方面,所述第二二极管D2截止,所述直流电压源VCC通过所述第二电阻R2对所述第二电容C2进行充电。若所述第二电容C2的电压高于所述第三参考电压,所述第三比较器U3输出的第三电平信号为高电平信号。导致所述第三二极管D3截止,所述第一稳压管ZD1截止,第一三极管Q1的基极电压就等于直流电压源VCC的电压,因此所述第一三极管Q1导通,所述直流电压源VCC对所述第三电容C3进行充电。当所述第三电容C3的电压高于预设的启动电压,所述电源控制芯片启动。通过延时输出高电平的第三电平信号,可确保所述抑制电阻RT1被短路之后,所述电源控制芯片才开始启动,有效保证了电路控制时序。

[0114] 当电路处于频繁上电或者断电状态时,通过延时输出低电平的第二电平信号,使得所述抑制电阻RT1可继续保持短路状态,直至所述第一电容C1放电所产生的电压小于所述第二参考电压。以实现在频繁上电或者断电的过程中,所述抑制电阻RT1因延时作用,不必频繁进行短路或者断路,延长了抑制电阻RT1的使用寿命,提高了电路的可靠性。

[0115] 需要说明的是,对于前述的各个方法实施例,为了简单描述,故将其都表述为一系列的动作组合,但是本领域技术人员应该知悉,本实用新型并不受所描述的动作顺序的限制,因为依据本申请,某一些步骤可以采用其他顺序或者同时进行。其次,本领域技术人员也应该知悉,说明书中所描述的实施例均属于优选实施例,所涉及的动作和模块并不一定是本申请所必须的。

[0116] 在上述实施例中,对各个实施例的描述都各有侧重,某个实施例中并没有详细描述的部分,可以参见其他实施例的相关描述。还需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另

外的相同要素。

[0117] 以上所述,仅为本实用新型的具体实施方式,但本实用新型的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本实用新型揭露的技术范围内,可轻易想到各种等效的修改或替换,这些修改或替换都应涵盖在本实用新型的保护范围之内。因此,本实用新型的保护范围应以权利要求的保护范围为准。

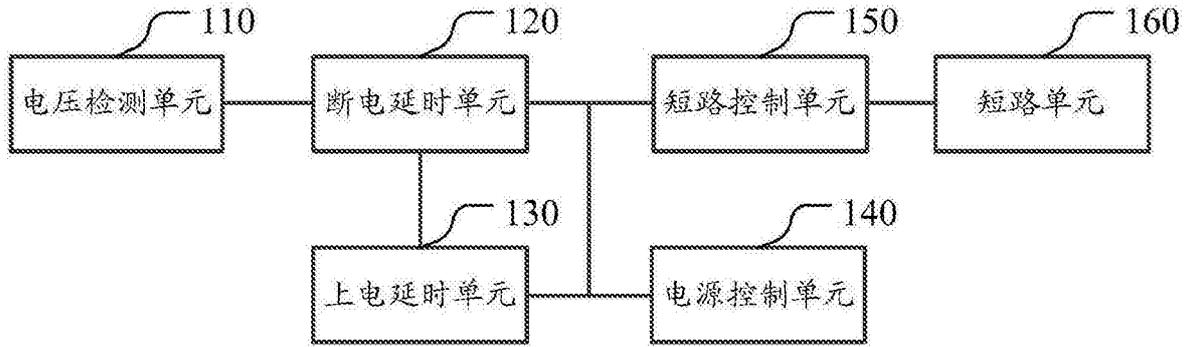


图1

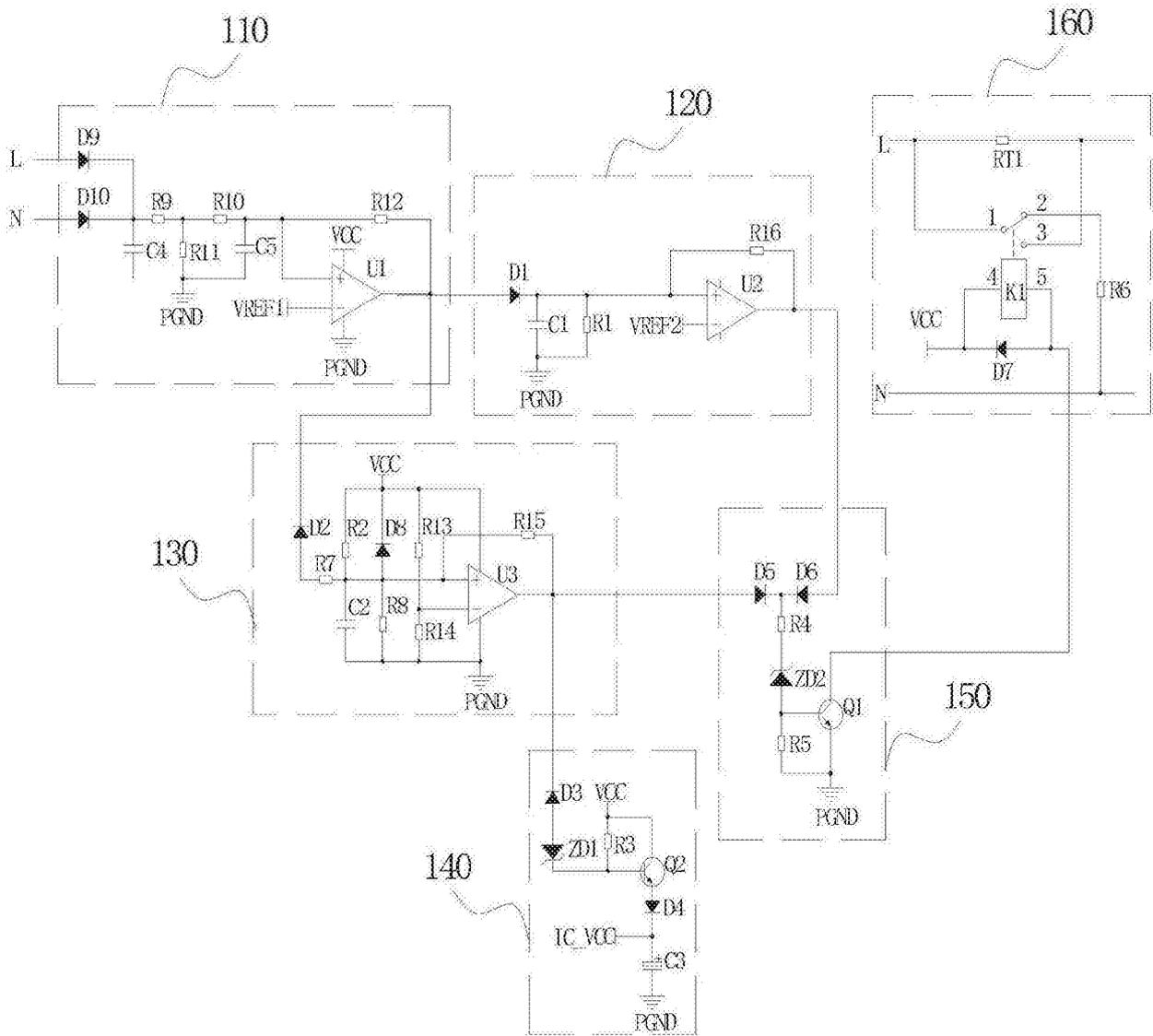


图2