

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

79053

Patent tymczasowy dodatkowy
do patentu _____

Kl. 42r¹, 11/00

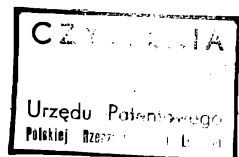
Zgłoszono: 08.08.1972 (P. 157179)

Pierwszeństwo: _____

MKP G05b 11/00

Zgłoszenie ogłoszono: 01.06.1973

Opis patentowy opublikowano: 30.06.1975



Twórca wynalazku: Karol Łosiak

Uprawniony z patentu tymczasowego: Przemysłowy Instytut Automatyki i Pomiarów,
Warszawa (Polska)

Układ do nawrotnego sterowania silnikami trójfazowymi

Przedmiotem wynalazku jest układ do nawrotnego sterowania silnikami trójfazowymi.

Dotychczas stosowane tyrystorowe układy do sterowania nawrotnego silnikami trójfazowymi wymagają stosowania układu czasowego opóźniającego impulsy sterujące w stosunku do napięcia sieci o okres czasu pozwalający na zgaśnięcie tyrystorów podczas zmiany kierunku obrotów. W układach takich silnik jest zasilany w czasie zwłoki czasowej co znacznie pogarsza dokładność sterowania.

Celem wynalazku było opracowanie układu pozwalającego na dokładne w czasie sterowanie silnikiem.

Cel ten według wynalazku został osiągnięty przez wyposażenie układu w układy odliczające formujące sygnały sterujące w ten sposób, że sygnały wyjściowe układów odliczających są opóźniane względem napięcia wejściowego o czas równy lub większy od częstotliwości sieci zasilającej trójfazowy silnik i w układy iloczynu logicznego z pamięcią sterowane sygnałami sterującymi i sygnałami wyjściowymi z układów odliczających i uruchamiające za pomocą sygnałów wyjściowych generatory impulsów szpilkowych sterujące za pośrednictwem transformatorów tyrystorami i podające po zaniku sygnałów sterujących sygnały do układów zliczających powodujące powrót całego układu do stanu wyjściowego.

Schemat blokowy układu według wynalazku przedstawiony jest na rysunku, na którym napięcie sterujące o przebiegu prostokątnym U_{ster} podaje w zależności od chwilowej wartości sygnał sterujący $+U$ dla prawego kierunku obrotów za gałąź układu składającą się z układu zliczającego 1, elementu iloczynu logicznego z pamięcią 2, generatora impulsów szpilkowych 3 i transformatora Tr 1 lub sygnał $-U$ dla lewego kierunku obrotów na drugą gałąź układu składającą się z układu zliczającego 4, układu iloczynu logicznego z pamięcią 5, generatora impulsów szpilkowych 6 i transformatora Tr 2 albo sygnał 0 dla zatrzymanego silnika. Sygnał sterujący $+U$ zostaje podany jednocześnie do układu zliczającego 1 i układu iloczynu logicznego z pamięcią 2 z którego jednak sygnał wyjściowy U_2 zostanie nadany dopiero po dojściu do układu iloczynu logicznego z pamięcią 2 również sygnału U_3 to jest sygnału wyjściowego z układu zliczającego 1 który jest opóźniany w stosunku do sygnału $+U$ o zwłokę t równą lub większą od częstotliwości sieci zasilającej silnik S.

O ile sygnał $+U$ trwa jeszcze na wejściu pamięci 3 układu iloczynu logicznego z pamięcią 2 układ ten nada sygnał U_2 uruchamiający generator impulsów szpilkowych 3 sterujący za pośrednictwem transformatora Tr 1

tyrystorami Ty1 i Ty2, przy czym jednocześnie z układu iloczynu logicznego z pamięcią 2 zostaje nadany do układu odliczającego 1 sygnał U_z powodujący powrót układu 1 do położenia wyjściowego i blokujący go w tym położeniu. Dzięki elementom pamięci w układzie iloczynu logicznego 2 sygnał wyjściowy U 2 uruchamiający układ sterowania tyrystorami Ty1 i Ty3 utrzymuje się aż do zaniku napięcia sterującego U_{ster} po czym cały układ wraca do stanu wyjściowego.

Dla sygnału $-U$ cały proces przebiega analogicznie w drugiej gałęzi układu składającej się z układu zliczającego 4, układu iloczynu logicznego z pamięcią 5 generatora impulsów szpilekowych 6 transformatora Tr 2 i tyrystorów Ty2 i Ty4.

Zastrzeżenie patentowe

Układ do nawrotnego sterowania silnikami trójfazowymi, znamienny tym, że jest wyposażony w układy odliczające (1 i 4) formujące sygnały sterujące ($+U$ i $-U$) w ten sposób, że sygnały wyjściowe (U 1) z układów odliczających (1 i 4) są opóźniane względem napięcia wejściowego (U_{ster}) o czas (t) równy lub większy od częstotliwości sieci zasilającej trójfazowy silnik (S) i w układy iloczynu logicznego z pamięcią (2 i 5) sterowane sygnałami sterującymi ($+U$) i ($-U$) oraz sygnałami wyjściowymi (U 1) z układów odliczających (1 i 4), uruchamiające za pomocą sygnałów (U2) generatory impulsów szpilekowych (3 i 6) sterujące poprzez transformatory (Tr 1) i (Tr 2) tyrystory (Ty 1, Ty 2, Ty 3 i Ty 4) i podające, po zaniku sygnałów sterujących ($+U$) lub ($-U$) sygnał (U_z) do układu zliczającego (1) lub (4) zapewniający powrót całego układu do stanu wyjściowego.

