

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成23年3月3日(2011.3.3)

【公開番号】特開2007-282066(P2007-282066A)

【公開日】平成19年10月25日(2007.10.25)

【年通号数】公開・登録公報2007-041

【出願番号】特願2006-108211(P2006-108211)

【国際特許分類】

H 0 4 L 27/36 (2006.01)

H 0 3 F 1/32 (2006.01)

【F I】

H 0 4 L 27/00 F

H 0 3 F 1/32

【手続補正書】

【提出日】平成23年1月14日(2011.1.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複素入力信号  $S_x = I_x + j Q_x$  に基づき基底ベクトル  $X_v$  を生成する多項式基底生成部と、係数ベクトル  $C_v$  との内積  $C_v \cdot X_v$  を多項式の値として出力する内積演算部とから構成される多項式プリディストータにおいて、

複素入力信号  $S_x = I_x + j Q_x$  の実部と虚部を最大  $M$  サンプル遅延させた  $2(M+1)$  個の信号に基づき、これらの重複組合せより作れる最大次数  $N$  の単項式全て、または必要に応じ一部を、基底ベクトル  $X_v$  として出力すると共に、係数ベクトル  $C_v$  として前記  $X_v$  のサイズに等しい複素数の組を用いることによって、

記憶を持つ非線形時不変システムの記述に適したボルテラ級数を、入力信号が複素数  $S_x = I_x + j Q_x$ 、かつ出力信号が複素数  $S_y = I_y + j Q_y$  となるように拡張することを特徴とする多項式プリディストータ。

【請求項2】

請求項1に記載の多項式プリディストータにおいて、上記最大次数  $N$  の単項式が、最大次数  $N$  の多項式であることを特徴とする多項式プリディストータ。

【請求項3】

請求項1または2に記載の多項式プリディストータにおいて、出力  $S_y$  に入力  $S_x$  を加える直達項を設け、 $S_y = S_x + C_v \cdot X_v$  とすることを特徴とする多項式プリディストータ。

【請求項4】

請求項1から3に記載の多項式プリディストータと、DA変換器と直交変調器から成る直交変調DA変換器と、直交変調器出力を増幅する電力増幅器と、出力信号の一部を直交復調して複素復調信号  $S_z = I_z + j Q_z$  を出力する直交復調AD変換器と、複素信号  $S_x$  と  $S_z$  の残差信号  $S_e = S_z - S_x = I_e + j Q_e$  の電力を最小化する方向へ係数ベクトル  $C_v$  の各要素を逐次更新する適応アルゴリズムとから構成されるデジタルプリディストーション送信機。

【請求項5】

送信機であって、

複素信号をアナログ信号に変換する D A 変換器と、  
前記アナログ信号を増幅して出力信号を出力する電力増幅器と、  
前記出力信号と、複素出力信号に変換する A D 変換器と、  
外部から入力される第一の複素入力信号と前記複素出力信号とに基づいて補正係数ベクトルを生成する補正係数ベクトル生成部と、  
前記第一の複素入力信号及び前記第一の複素入力信号よりも過去に入力された第二の複素入力信号を用いて、信号ベクトルを生成する信号ベクトル生成部と、前記信号ベクトルと前記補正係数ベクトルとを用いて前記複素信号を生成する生成部と、を備えるデジタルプリディスタータと、を有することを特徴とする送信機。

**【請求項 6】**

請求項 5 記載の送信機であって、  
異なる複数の第二の複素入力信号を保持するメモリを備え、前記信号ベクトル生成部は、前記第一複素入力信号と、前記メモリに保持される少なくとも一の第二の複素入力信号と、を用いて信号ベクトルを生成する、ことを特徴とする送信機。

**【請求項 7】**

請求項 6 記載の送信機であって、  
前記補正係数ベクトル生成部は、前記第一の複素入力信号と前記複素出力信号との差に基づいて残留歪み信号を生成する、ことを特徴とする送信機。