



(12) 发明专利

(10) 授权公告号 CN 101593778 B

(45) 授权公告日 2013. 12. 25

(21) 申请号 200910203857. 2

(22) 申请日 2009. 05. 20

(30) 优先权数据

2008-143301 2008. 05. 30 JP

2008-143277 2008. 05. 30 JP

(73) 专利权人 株式会社半导体能源研究所
地址 日本神奈川

(72) 发明人 山崎舜平

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 屠长存

(51) Int. Cl.

H01L 31/04 (2006. 01)

H01L 31/042 (2006. 01)

H01L 31/0376 (2006. 01)

H01L 31/0352 (2006. 01)

H01L 31/20 (2006. 01)

(56) 对比文件

CN 101567397 A, 2009. 10. 28,

US 5677236 A, 1997. 10. 14,

US 5810945 A, 1998. 09. 22,

JP 特开平 10-335683 A, 1998. 12. 18,

US 5677236 A, 1997. 10. 14,

JP 特许第 3250573 号 B2, 1994. 07. 22,

审查员 滕牧

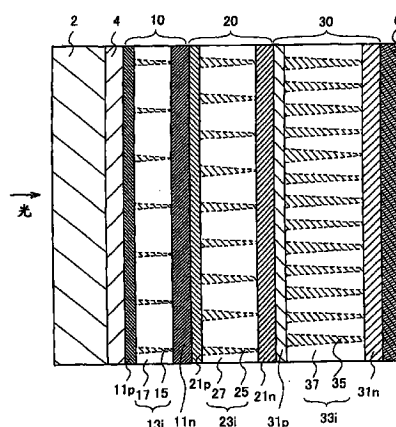
权利要求书3页 说明书42页 附图22页

(54) 发明名称

光电转换装置及光电转换装置的制造方法

(57) 摘要

本发明的目的之一在于谋求同时实现光电转换装置的高效化和生产性的提高。一种光电转换装置,包括具有半导体结的单元,该单元包括:一种导电型的第一杂质半导体层;与一种导电型相反的导电型的第二杂质半导体层;以及在非晶结构中包括贯穿第一杂质半导体层和第二杂质半导体层之间的结晶区的半导体层。将稀释气体的流量比设定为半导体材料气体的1倍以上且低于10倍,优选设定为1倍以上且6倍以下而引入到反应空间生成等离子体来形成包括结晶区的半导体层。



1. 一种光电转换装置,包括:

衬底上的包括第一杂质元素的第一半导体层;

所述第一半导体层上的包括第一非晶层和多个第一结晶的第二半导体层;

所述第二半导体层上的包括第二杂质元素的第三半导体层;

所述第三半导体层上的包括第三杂质元素的第四半导体层;

所述第四半导体层上的包括第二非晶层和多个第二结晶的第五半导体层;以及

所述第五半导体层上的包括第四杂质元素的第六半导体层,

其中,所有所述多个第一结晶贯穿所述第一半导体层和所述第三半导体层之间,并且与所述第一半导体层和所述第三半导体层接触,

其中,所有所述多个第二结晶贯穿所述第四半导体层和所述第六半导体层之间,并且与所述第四半导体层和所述第六半导体层接触,

其中所述多个第一结晶的体积在所述第二半导体层的体积中所占的比例小于所述多个第二结晶的体积在所述第五半导体层的体积中所占的比例,以及

其中光从所述第一半导体层侧进入。

2. 根据权利要求1所述的光电转换装置,还包括:

第一电极和第二电极,

其中所述第一半导体层、所述第二半导体层、所述第三半导体层、所述第四半导体层、所述第五半导体层、以及所述第六半导体层设置在所述第一电极和所述第二电极之间。

3. 根据权利要求1所述的光电转换装置,还包括:

设置在所述衬底和所述第一半导体层之间的单晶半导体层。

4. 根据权利要求1所述的光电转换装置,

其中所述多个第一结晶和所述多个第二结晶都具有针状、圆锥形状、圆柱形状、多角锥形状、或多角柱形状。

5. 根据权利要求1所述的光电转换装置,

其中所述第一半导体层、所述第三半导体层、所述第四半导体层、以及所述第六半导体层都是微晶半导体层。

6. 根据权利要求1所述的光电转换装置,

其中所述第一半导体层和所述第三半导体层中之一方以及所述第四半导体层和所述第六半导体层中之一方是n型半导体层,所述第一半导体层和所述第三半导体层中之另一方以及所述第四半导体层和所述第六半导体层中之另一方是p型半导体层,且所述第二半导体层和所述第五半导体层是i型半导体层。

7. 根据权利要求1所述的光电转换装置,

其中所述第二半导体层吸收的光的波长比所述第五半导体层吸收的光的波长短。

8. 根据权利要求1所述的光电转换装置,

其中所述第二半导体层的厚度薄于所述第五半导体层的厚度。

9. 一种光电转换装置的制造方法,包括如下步骤:

在衬底上形成包括第一杂质元素的第一半导体层;

在所述第一半导体层上形成包括第一非晶层和多个第一结晶的第二半导体层;

在所述第二半导体层上形成包括第二杂质元素的第三半导体层;

在所述第三半导体层上形成包括第三杂质元素的第四半导体层；

在所述第四半导体层上形成包括第二非晶层和多个第二晶体的第五半导体层；

在所述第五半导体层上形成包括第四杂质元素的第六半导体层；

其中，所有所述多个第一结晶形成成为贯穿所述第一半导体层和所述第三半导体层之间，并且与所述第一半导体层和第三半导体层接触；

其中，所有所述多个第二结晶形成成为贯穿所述第四半导体层和所述第六半导体层之间，并且与所述第四半导体层和所述第六半导体层接触，

其中所述多个第一结晶的体积在所述第二半导体层的体积中所占的比例小于所述多个第二结晶的体积在所述第五半导体层的体积中所占的比例，以及

其中所述第二半导体层吸收的光的波长比所述第五半导体层吸收的光的波长短。

10. 根据权利要求 9 所述的光电转换装置的制造方法，

其中所述多个第一结晶和所述多个第二结晶中的每一个是使用将包括半导体材料气体和稀释气体的反应气体引入到反应室中生成的等离子体来形成的，该稀释气体的流量比为所述半导体材料气体的 1 倍以上且 6 倍以下。

11. 根据权利要求 9 所述的光电转换装置的制造方法，

其中所述多个第一结晶和所述多个第二结晶中的每一个是使用将包括半导体材料气体和稀释气体的反应气体引入到反应室中生成的等离子体来形成的，该稀释气体的流量比为所述半导体材料气体的 1 倍以上且 6 倍以下，

并且所述半导体材料气体是氢化硅、氟化硅、或氯化硅，

并且所述稀释气体是氢。

12. 根据权利要求 9 所述的光电转换装置的制造方法，还包括如下步骤：

在单晶半导体衬底中形成脆弱层；

在所述单晶半导体衬底中形成第一杂质半导体层；

在所述单晶半导体衬底上形成第一电极；

在所述第一电极上形成绝缘层；

其间夹着所述绝缘层和所述第一电极地接合所述单晶半导体衬底和所述衬底；

在所述衬底上残留单晶半导体层地在所述脆弱层处或附近分离所述单晶半导体衬底；
以及

在所述单晶半导体层上形成第二杂质半导体层，

其中在形成所述第二杂质半导体层之后形成所述第一半导体层。

13. 根据权利要求 9 所述的光电转换装置的制造方法，还包括如下步骤：

在单晶半导体衬底中形成脆弱层；

在所述单晶半导体衬底中形成第一杂质半导体层；

在所述单晶半导体衬底上形成第一电极；

在所述第一电极上形成绝缘层；

其间夹着所述绝缘层和所述第一电极地接合所述单晶半导体衬底和衬底；

在所述衬底上残留单晶半导体层地在所述脆弱层处或附近分离所述单晶半导体衬底；
以及

在所述单晶半导体层上形成第二杂质半导体层，

其中在形成所述第二杂质半导体层之后形成所述第一半导体层；
其中所述衬底的表面和所述绝缘层的表面的各自的平均表面粗糙度为 0.5nm 以下。

光电转换装置及光电转换装置的制造方法

技术领域

[0001] 本发明涉及一种具有半导体结的光电转换装置及光电转换装置的制造方法。

背景技术

[0002] 为了应付近年的地球环境问题,以太阳能电池如住宅用太阳光发电系统等为代表的光电转换装置的市场不断扩大。使用光电转换效率高的单晶硅或多晶硅的块状光电转换装置已经实用化了。使用单晶硅或多晶硅的光电转换装置通过从大型硅锭分割出来而制造。然而,制造大型硅锭需要很长时间,所以其生产率不高。并且,由于硅原材料的供应量本身具有限制,所以不能应付市场的扩大,而处于供不应求的状态。

[0003] 在如上述那样硅原材料不足明显的情况下,使用硅薄膜的薄膜光电转换装置引人注目。一般来说,由于利用化学或物理的各种成长法在支撑衬底上形成硅薄膜,因此与块状光电转换装置相比薄膜光电转换装置可以实现省资源化、低成本化。

[0004] 长期以来进行对于使用非晶硅薄膜的光电转换装置的研究开发,并且,近年来也进行对于使用微晶硅薄膜的光电转换装置的研究开发。例如,提出一种硅薄膜太阳能电池的制造方法,其中控制高频等离子体 CVD 法的高频电力的脉冲调制,并形成微晶硅作为结晶硅(例如,参照专利文献 1)。此外,还提出一种方法,其中通过低温等离子体 CVD 法,控制反应室中的压力形成包括结晶的硅类薄膜光电转换层,从而使成膜速度比现有技术高(例如,参照专利文献 2)。

[0005] 此外,还提出一种太阳能电池的制造方法,其中对结晶半导体注入氢离子,然后采用热处理来截断结晶半导体而获得结晶半导体层(例如,参照专利文献 3)。在对结晶半导体注入预定的元素离子,并将该结晶半导体贴附到涂布在形成有绝缘层的衬底上的电极形成用膏剂的表面之后,以 300℃至 500℃进行热处理来将结晶半导体粘合到电极。接着,以 500℃至 700℃进行热处理来形成在注入到结晶半导体中的预定的元素的区域分布为层状的空隙,而且利用热应变在空隙分断结晶半导体,从而在电极上获得结晶半导体层。再者,通过在其上层形成非晶硅层制造串联型太阳能电池(tandem solar cell)。被认为在这种方法中形成成为第一发电层的单晶硅太阳能电池单元。

[0006] [专利文献 1] 日本专利申请公开 2005-50905 号公报

[0007] [专利文献 2] 日本专利中请公开 2000-124489 号公报

[0008] [专利文献 3] 日本专利申请公开 Hei10-335683 号公报

[0009] 使用非晶硅薄膜的光电转换装置被认为其制造工序简单方便且能够实现低成本化,但是由于其光电转换效率比块状光电转换装置低,且被称为斯特博勒-朗斯基效应(Staebler-Wronski Effect)的光退化的问题不能解决,因此使用非晶硅薄膜的光电转换装置不普及。

[0010] 可以使用微晶硅代替非晶硅来抑制光退化,但是由于使用多量氢气体稀释以硅烷为代表的半导体材料气体来形成微晶硅膜,因此还发生成膜速度慢的问题。再者,微晶硅的光吸收系数比非晶硅小,所以在将微晶硅应用于进行光电转换的层的情况下,需要形成比

非晶硅厚的层。由此,有如下问题:使用微晶硅的光电转换装置的生产率比使用非晶硅的光电转换装置的生产率低。

[0011] 在上述专利文献 1 中,通过控制高频等离子体 CVD 法的脉冲调制,形成结晶性及膜性质均匀的结晶硅(所例示的是微晶硅),但是与非晶硅的制造相比成膜速度慢,所以不是实用的。此外,在上述专利文献 2 中谋求提高成膜速度,但是还需要其厚度比非晶硅高几位数的硅层,不能解决生产率的问题。因此,现在不能同时实现高效化等的特性的提高和生产率的提高,且使用硅薄膜的光电转换装置的普及率达不到块状光电转换装置。

[0012] 此外,在如上述专利文献 3 那样地将电极形成用膏剂用作粘合剂贴合单晶硅衬底和其他衬底的方法中,粘合部的密接度及用作粘合剂的电极形成用膏剂的变质(粘合强度的降低)成为问题,对于完成的太阳能电池的可靠性有忧虑。

发明内容

[0013] 鉴于上述问题,本发明的一种方式的目的之一在于同时实现光电转换装置的高效化和生产率的提高。此外,本发明的一种方式的目的之一在于提供以简单方便的制造工序制造高效的光电转换装置的方法。另外,本发明的一种方式的目的之一在于提供防止光退化等所引起的特性变动的光电转换装置。

[0014] 此外,本发明的一种方式的目的之一在于提供有效利用半导体材料的省资源型光电转换装置。

[0015] 本发明的一种方式是一种包括具有半导体结的单元的光电转换装置,其中具有添加有一种导电型杂质元素的杂质半导体层、添加有与一种导电型相反的导电型的杂质元素的杂质半导体层、以及在非晶结构中包括贯穿上述杂质半导体层之间的结晶的半导体层。

[0016] 将稀释气体(典型的是氢气体)的流量比设定为半导体材料气体(典型的是硅烷)的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下而引入到反应空间生成等离子体,来在由微晶半导体形成的一种导电型杂质半导体层上形成半导体层。通过该步骤,由微晶半导体形成的杂质半导体层用作晶种,并形成从杂质半导体层在膜的形成方向上成长的结晶存在于非晶结构中的膜。通过控制半导体材料气体的稀释量,可以使结晶以一种导电型杂质半导体层和与一种导电型相反的导电型的杂质半导体层之间贯穿的方式成长。而且,在包括结晶的半导体层上形成与所述一种导电型杂质半导体层相反的导电型的杂质半导体层。通过使结晶成长到成为与具有相反的导电型的杂质半导体层的界面的半导体层表面,可以获得由结晶贯穿一对杂质半导体层之间的结构。

[0017] 本发明的一种方式是一种光电转换装置,其中包括具有半导体结的单元,并且该单元包括:包含赋予一种导电型的杂质元素的第一杂质半导体层;包含赋予与一种导电型相反的导电型的杂质元素的第二杂质半导体层;以及在非晶结构中包括贯穿第一杂质半导体层和第二杂质半导体层之间的结晶的半导体层。

[0018] 本发明的一种方式是一种光电转换装置,其中层叠多个具有半导体结的单元,并且至少一个单元包括:包含赋予一种导电型的杂质元素的第一杂质半导体层;包含赋予与一种导电型相反的导电型的杂质元素的第二杂质半导体层;以及在非晶结构中包括贯穿第一杂质半导体层和第二杂质半导体层之间的结晶的半导体层。

[0019] 本发明的一种方式是一种光电转换装置,其中层叠多个具有半导体结的单元,并

且所述单元分别包括：包含赋予一种导电型的杂质元素的第一杂质半导体层；包含赋予与一种导电型相反的导电型的杂质元素的第二杂质半导体层；以及在非晶结构中包括贯穿第一杂质半导体层和第二杂质半导体层之间的结晶的半导体层，并且从光入射一侧按照半导体层中的结晶所占的比例小的顺序，即包括在半导体层中的结晶的密度增高地配置单元。

[0020] 优选的是，在上述结构中，从光入射一侧按照包括结晶的半导体层的厚度薄的顺序，即包括结晶的半导体层的厚度增高地配置单元。

[0021] 此外，结晶优选为针状。在针状的范围内优选包括圆锥形状、圆柱形状、多角锥形状或多角柱形状。在本说明书中，也将这种方式的结晶称为针状结晶。此外，也将在添加有一种导电型杂质元素的杂质半导体层和添加有与一种导电型相反的导电型的杂质元素的杂质半导体层之间连续地存在的结晶称为贯穿的针状结晶 (Penetrating Needle-like Crystal :PNC)。

[0022] 此外，在上述结构中，第一杂质半导体层是 n 型微晶半导体，而第二杂质半导体层是 p 型微晶半导体。结晶优选以从与第一杂质半导体层的界面向上面变窄的方式成长。

[0023] 另外，本发明的一种方式是一种光电转换装置的制造方法，包括如下步骤：形成由包含赋予一种导电型的杂质元素的微晶半导体形成的第一杂质半导体层；通过将稀释气体的流量比设定为半导体材料气体的 1 倍以上且 6 倍以下的反应气体引入到反应室生成等离子体来形成膜，在第一杂质半导体层上形成半导体层，该半导体层在非晶结构中包括以从第一杂质半导体层在所述膜的形成方向上向上面变窄的方式成长的结晶；以及在包括以向上面变窄的方式成长的结晶的半导体层上形成包含赋予与所述一种导电型相反的导电型的杂质元素的第二杂质半导体层。以向上面变窄的方式成长的结晶贯穿第一杂质半导体层和第二杂质半导体层之间而形成。

[0024] 在包括结晶的半导体层中，贯穿的结晶成长在非晶结构中。此外，结晶以从与第一杂质半导体层的界面向上面变窄的方式成长而到达第二杂质半导体层。

[0025] 此外，本发明的一种方式是一种光电转换装置的制造方法，包括如下步骤：在具有透光性的衬底上形成具有透光性的第一电极；在第一电极上形成由包含赋予一种导电型的杂质元素的微晶半导体形成的第一杂质半导体层；通过将稀释气体的流量比设定为半导体材料气体的 1 倍以上且 6 倍以下的反应气体引入到反应室生成等离子体来形成膜，在第一杂质半导体层上形成第一半导体层，该第一半导体层在非晶结构中包括以从第一杂质半导体层在膜的形成方向上向上面变窄的方式成长的结晶；在第一半导体层上形成包含赋予与第一杂质半导体层相反的导电型的杂质元素的第二杂质半导体层；在第二杂质半导体层上形成由包含赋予与第二杂质半导体层相反的导电型的杂质元素的微晶半导体形成的第三杂质半导体层；在第三杂质半导体层上形成第二半导体层，该第二半导体层在非晶结构中包括以从第三杂质半导体层在膜的形成方向上向上面变窄的方式成长的结晶，且其结晶所占的比例比第一半导体层大；在第二半导体层上形成包含与赋予第三杂质半导体层相反的导电型的杂质元素的第四杂质半导体层；在第四杂质半导体层上形成包含赋予与第四杂质半导体层相反的导电型的杂质元素的第五杂质半导体层；在第五杂质半导体层上形成第三半导体层，该第三半导体层在非晶结构中包括以从第五杂质半导体层在膜的形成方向上向上面变窄的方式成长的结晶，且其结晶所占的比例比第二半导体层大；在第三半导体层上形成包含赋予与第五杂质半导体层相反的导电型的杂质元素的第六杂质半导体层；以及在

第六杂质半导体层上形成第二电极。

[0026] 在上述结构中,第一半导体层、第二半导体层及第三半导体层采用在非晶结构中使贯穿的结晶成长的结构。此外,使包括在第一半导体层中的结晶成长为以从与第一杂质半导体层的界面向上面变窄的方式成长而到达第二杂质半导体层。使包括在第二半导体层中的结晶成长为以从与第三杂质半导体层的界面向上面变窄的方式成长而到达第四杂质半导体层。使包括在第三半导体层中的结晶成长为以从与第五杂质半导体层的界面向上面变窄的方式成长而到达第六杂质半导体层。

[0027] 此外,本发明的一种方式是具有半导体结的光电转换装置,包括:具有使单晶半导体衬底薄片化的单晶半导体层的单元;以及具有包括贯穿非晶结构中的结晶的半导体层的单元。

[0028] 使单晶半导体衬底,典型的是单晶硅衬底薄片化,分离表层的单晶硅层并固定于衬底上,而用作进行光电转换的层。再者,在单晶硅层的上层叠具有在非晶结构中包括贯穿为形成内部电场而接合的一对杂质半导体层之间的结晶的半导体层的单元,而用作叠层型光电转换装置。在具有单晶半导体层的单元元件上层叠有具有非单晶半导体层的单元元件。

[0029] 对于单晶半导体衬底的薄片化应用如下方法:在照射利用电压加速的预定的元素(典型的是氢离子)来产生局部脆化之后,通过热处理等分割单晶半导体衬底的方法;以及照射产生多光子吸收的激光束并产生局部脆化来分割单晶半导体衬底的方法等。

[0030] 通过化学气相成长法,典型的是等离子体 CVD 法形成层叠在具有单晶半导体层的单元元件上的具有非单晶半导体层的单元元件。将稀释气体(典型的是氢气体)流量比设定为半导体材料气体(典型的是硅烷)的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下引入到反应空间生成等离子体,来在由微晶半导体层形成的一种导电型杂质半导体层上形成半导体层。通过该步骤,由微晶半导体形成的杂质半导体层用作晶种,并形成从杂质半导体层在膜的形成方向上成长的结晶存在于非晶结构中的膜。通过控制半导体材料气体的稀释量,可以使结晶以贯穿一种导电型杂质半导体层和与一种导电型相反的导电型的杂质半导体层之间的方式成长。而且,在包括结晶的半导体层上形成与所述一种导电型杂质半导体层相反的导电型的杂质半导体层。通过使结晶成长到成为与相反的导电型的杂质半导体层的界面的半导体层表面,可以获得由结晶贯穿一对杂质半导体层之间的结构。

[0031] 本发明的一种方式是一种光电转换装置,包括:在具有绝缘表面的衬底上隔着绝缘层设置的第一电极;设置在第一电极层上的具有单晶半导体层的第一单元元件;设置在第一单元元件上并包含赋予一种导电型的杂质元素的第一杂质半导体层;包含赋予与一种导电型相反的导电型的杂质元素的第二杂质半导体层;具有在非晶结构中包括贯穿第一杂质半导体层和第二杂质半导体层之间的结晶的非单晶半导体层的第二单元元件;以及设置在第二单元元件上的第二电极。

[0032] 在上述结构中,结晶优选是针状。

[0033] 此外,在上述结构中,第一单元元件优选具有如下结构:在表面一侧具有包含赋予一种导电型的杂质元素的杂质半导体层的单晶半导体层上层叠有包含赋予与所述一种导电型相反的导电型的杂质元素的杂质半导体层。

[0034] 此外,本发明的一种方式是一种光电转换装置的制造方法,包括如下步骤:在离单

晶半导体衬底的一个表面具有预定的深度的区域中形成脆弱层；在单晶半导体衬底的一个表面一侧引入赋予一种导电型的杂质元素来形成第一杂质半导体层；在形成有第一杂质半导体层的单晶半导体衬底的一个表面上形成第一电极；在第一电极上形成绝缘层；使形成在单晶半导体衬底的一个表面上的绝缘层和具有绝缘表面的衬底对置并将它们层叠地贴合；以脆弱层为境界分割单晶半导体衬底；在具有绝缘表面的衬底上隔着绝缘层和第一电极形成形成有第一杂质半导体层的单晶半导体层；在单晶半导体层的与形成有第一杂质半导体层的一侧相反一侧的面形成包含赋予与一种导电型相反的导电型的杂质元素的第二杂质半导体层；在第二杂质半导体层上形成由包含赋予与第二杂质半导体层相反的导电型的杂质元素的微晶半导体形成的第三杂质半导体层；通过将稀释气体的流量比设定为半导体材料气体的 1 倍以上且 6 倍以下的反应气体引入到反应室生成等离子体来形成膜，在第三杂质半导体层上形成非单晶半导体层，该非单晶半导体层在非晶结构中包括以从第三杂质半导体层在膜的形成方向上向上面变窄的方式成长的结晶；在非单晶半导体层上形成包含赋予与第三杂质半导体层相反的导电型的杂质元素的第四杂质半导体层；以及在所述第四杂质半导体层上形成第二电极。以向上面变窄的方式成长的结晶贯穿第三杂质半导体层和第四杂质半导体层之间。

[0035] 在上述结构中，包括在非单晶半导体层中的结晶连续地存在于第三杂质半导体层和第四杂质半导体层之间而贯穿，并且结晶在非晶结构中成长。此外，包括在非单晶半导体层中的结晶优选以从与第三杂质半导体层的界面向上面变窄的方式成长。

[0036] 另外，在单晶半导体衬底上隔着第一电极形成的绝缘层和具有绝缘表面的衬底的接合面的平均表面粗糙度优选为 0.5nm 以下。

[0037] 此外，在上述结构中，优选的是，作为半导体材料气体使用氢化硅、氟化硅或氯化硅，且作为稀释气体使用氢。

[0038] 注意，在本说明书中的“脆弱层”是指在分割步骤中单晶半导体衬底被分割为薄片单晶半导体层和单晶半导体衬底的区域及其附近。根据形成“脆弱层”的方法，“脆弱层”的状态不同。例如，“脆弱层”是其中的结晶结构局部地错乱而脆弱化了的区域。注意，根据情况，可能从单晶半导体衬底的表面一侧到“脆弱层”的区域也稍微脆弱化，但是本说明书中的“脆弱层”是指后面要分割的区域及其附近。

[0039] 此外，本说明书中的“光电转换层”包括呈现光电效应（内部光电效应）的半导体的层以及为形成内部电场而接合的杂质半导体层。也就是，光电转换层是指形成有以 pn 结、pin 结等为代表例子的结的半导体层。

[0040] 另外，在本说明书中，“第一”、“第二”、“第三”或“第四”等的数词是为区别因素而方便地附加到单词的。这种数词并不限制数量、配置及阶段的顺序。

[0041] 根据本发明的一种方式，通过形成在非晶结构中包括贯穿一种导电型杂质半导体层和与一种导电型相反的导电型的杂质半导体层之间的结晶的半导体层作为进行光电转换的层，可以与现有的使用非晶硅的光电转换装置相比实现高效化。此外，通过在非晶结构中形成包括在为形成内部电场而接合的一对杂质半导体层之间贯穿的结晶的半导体层，可以减少光退化等，并与现有的使用非晶硅的光电转换装置相比抑制特性变动。另外，光电转换层的厚度可以为与使用非晶硅的光电转换装置相同的程度，从而与现有的使用微晶硅的光电转换装置相比提高生产率。因此，可以提供同时实现特性的提高和生产率的提高的光

电转换装置。

[0042] 此外,层叠多个单元,该多个单元包括在非晶结构中具有贯穿一种导电型杂质半导体层和与一种导电型相反的导电型的杂质半导体层之间的结晶的半导体层,并且通过使存在于该单元所包括的半导体层中的结晶所占的比例为不同,可以扩大吸收波长区域,从而可以实现更高效化。

[0043] 另外,根据本发明的一种方式,通过形成具有单晶半导体层的单元元件和其上层的具有非单晶半导体层的单元元件作为进行光电转换的层,可以吸收广泛的范围的波长带域的光,并获得优良的光电转换特性。此外,形成在上层的单元元件采用如下结构,即包括在非晶结构中具有贯穿一种导电型杂质半导体层和与一种导电型相反的导电型的杂质半导体层之间的结晶的非单晶半导体层,从而可以与现有的使用非晶硅的光电转换装置相比实现高效化。此外,通过在非晶结构中形成包括贯穿为形成内部电场而接合的一对杂质半导体之间的结晶的半导体层,可以减少光退化等,并与现有的使用非晶硅的光电转换装置相比抑制特性变动。另外,光电转换层的厚度可以为与使用非晶硅的光电转换装置相同的程度,从而与现有的使用微晶硅的光电转换装置相比提高生产率。因此,可以提供同时实现特性的提高和生产率的提高的光电转换装置。

附图说明

[0044] 图 1 是示出根据本发明的一种方式的单元的模式图;

[0045] 图 2 是示出根据本发明的一种方式的光电转换装置的模式图;

[0046] 图 3 是可以应用于根据本发明的一种方式的光电转换装置的制造的等离子体 CVD 装置的图;

[0047] 图 4 是示出具备多个反应室的多室等离子体 CVD 装置的结构图;

[0048] 图 5A 和 5B 是示出根据本发明的一种方式的光电转换装置的另一种方式的模式图;

[0049] 图 6A 至 6C 是示出根据本发明的一种方式的光电转换装置的另一种方式的模式图;

[0050] 图 7A 至 7C 是示出集成型光电转换装置的制造步骤的截面图;

[0051] 图 8 是示出集成型光电转换装置的制造步骤的截面图;

[0052] 图 9A 至 9C 是示出集成型光电转换装置的制造步骤的截面图;

[0053] 图 10 是示出集成型光电转换装置的制造步骤的截面图;

[0054] 图 11 是示出应用根据本发明的一种方式的光电转换层的光传感装置的图;

[0055] 图 12 是根据示出本发明的一种方式的光电转换装置的模式图;

[0056] 图 13A 至 13C 是示出根据本发明的一种方式的光电转换装置的制造方法的截面图;

[0057] 图 14A 至 14C 是示出根据本发明的一种方式的光电转换装置的制造方法的截面图;

[0058] 图 15A 至 15C 是示出根据本发明的一种方式的光电转换装置的制造方法的截面图;

[0059] 图 16A 和 16B 是示出根据本发明的一种方式的光电转换装置的制造方法的截面图;

图；

[0060] 图 17A 至 17C 是示出根据本发明的一种方式的光电转换装置的另一种方式的模式图；

[0061] 图 18 是示出集成型光电转换装置的制造步骤的俯视图；

[0062] 图 19 是示出集成型光电转换装置的制造步骤的俯视图；

[0063] 图 20 是示出集成型光电转换装置的制造步骤的俯视图；

[0064] 图 21A 至 21D 是示出集成型光电转换装置的制造步骤的截面图；

[0065] 图 22A 至 22E 是示出集成型光电转换装置的制造步骤的截面图。

[0066] 本发明的选择图为图 2。

具体实施方式

[0067] 下面,关于本发明的实施方式将参照附图给予说明。但是,本发明不局限于以下说明,所属技术领域的普通技术人员可以很容易地理解一个事实,就是其方式和详细内容可以被变换为各种各样的形式而不脱离本发明的宗旨及其范围。因此,本发明不应该被解释为仅限定在下面所示的实施方式所记载的内容中。在以下说明的本发明的结构中,在不同附图之间共同使用同一附图标记表示相同部分。

[0068] 实施方式 1

[0069] 本发明的一种方式的特征之一在于:呈现光电转换的半导体层在非晶结构中包括结晶,并且该结晶贯穿为形成内部电场而接合的一对杂质半导体层之间。在本实施方式中示出多个单元元件层叠而成的光电转换装置。在将本发明的一种方式应用于串联型或堆叠型等的叠层型光电转换装置的情况下,作为至少一个单元元件所具有的呈现光电转换的层,应用在非晶结构中包括贯穿为形成内部电场而接合的一对杂质半导体层之间的结晶的半导体层。

[0070] 图 1 示出根据本发明的一种方式 of 单元元件的模式图。根据本发明的一种方式 of 单元元件具有一种结构,其中设置有半导体层 3i,其中在非晶结构 7 中包括在一种导电型杂质半导体层 1p 和与所述一种导电型相反的导电型的杂质半导体层 1n 之间连续地存在而贯穿其间的结晶 5。

[0071] 在图 1 所示的单元元件 9 的半导体层 3i 中,分散地具有结晶 5。结晶 5 是从杂质半导体层 1p 向半导体层 3i 的形成方向成长而到达杂质半导体层 1n 的结晶。上述结晶 5 包括微晶、多晶、单晶等的结晶半导体,典型地包括结晶硅,上述非晶结构 7 由非晶半导体构成,典型地由非晶硅构成。以非晶硅为代表的非晶半导体是直接迁移型,且其光吸收系数高。因此,在结晶 5 存在于非晶结构 7 中的半导体层 3i 中,非晶结构 7 与结晶 5 相比容易产生光生载流子。此外,由非晶硅构成的非晶结构的带隙为 1.6eV 至 1.8eV,而由结晶硅构成的结晶的带隙为 1.1eV 至 1.4eV 左右。根据这种关系,在非晶结构 7 中包括结晶 5 的半导体层 3i 中产生的光生载流子因扩散或漂移而移动到结晶。结晶 5 用作光生长载流子的导通路径(载流子路径;carrier path)。根据这种结构,即使生成光致缺陷(light induced defect)也光生载流子较容易流过结晶 5 中,因此光生载流子被半导体层 3i 的缺陷能级捕捉的几率降低。另外,通过将结晶 5 形成为贯穿一种导电型杂质半导体层 1p 和与所述一种导电型相反的导电型的杂质半导体层 1n 之间,作为光生载流子的电子及空穴被缺陷能级

捕捉的几率都降低而它们容易流过。由此,可以减少现有的问题的光退化所引起的特性变动,并可以维持高光电转换特性。

[0072] 此外,通过采用结晶 5 存在于非晶结构 7 中的半导体层 3i,可以根据功能进行分离,例如分离为主要产生光生载流子而进行光电转换的区域、主要成为所产生的光生载流子的导通路径的区域等。在形成现有的光电转换层的半导体层中,光电转换和载流子的导通路径的功能不被分离而进行,有时如果优先一方功能则另一方的功能下降。但是,如上所述那样通过谋求分离功能,双方功能都可以提高,从而可以提高光电转换特性。

[0073] 此外,通过采用在非晶结构 7 中包括结晶 5 的半导体层 3i,可以利用非晶结构 7 维持光吸收系数。因此,可以设定为与使用非晶硅薄膜的光电转换层相同的程度的厚度,且与使用微晶硅薄膜的光电转换装置相比提高生产率。

[0074] 存在于上述半导体层 3i 的非晶结构 7 中的结晶 5 优选为针状。具体而言,优选为以其宽度从形成内部电场而接合的一对杂质半导体层的一方(图 1 中的 1p)到另一方(图 1 中的 1n)变窄,即向上面变窄的方式成长的针状结晶。在此,“针状”包括圆锥形状、角锥形状。作为柱形状,可举出圆柱或角柱等。作为角锥,可举出三角锥、四角锥、六角锥等,并且作为角柱,可举出三角柱、四角柱、六角柱等。当然,还可以采用其他多角锥形状或多角柱形状。另外,还包括其顶端平坦的圆锥形状或角锥形状、以及其顶端尖锐的圆柱形状或角柱形状。多角锥形状或多角柱形状中的多角形状的各边可以相等或彼此不同。

[0075] 一种导电型杂质半导体层 1p 和与所述一种导电型相反的导电型的杂质半导体层 1n 的一方是 p 型半导体层,另一方是 n 型半导体层。此外,包括结晶 5 的半导体层 3i 的非晶结构 7 是 i 型半导体层。单元元件 9 采用一种导电型杂质半导体层 1p、在非晶结构 7 中包括结晶 5 的半导体层 3i 以及相反的导电型的杂质半导体层 1n 的叠层结构来形成 pin 结。

[0076] 接着,对于单元元件 9 的制造方法进行说明。结晶 5 存在于非晶结构 7 中的半导体层 3i 形成在由微晶半导体形成的杂质半导体层 1p 上。将稀释气体流量比设定为半导体材料气体的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下而引入到反应空间生成等离子体来形成半导体层 3i。通过控制半导体材料气体的稀释率及下层(杂质半导体层 1p)的结晶结构,可以获得杂质半导体层 1p 用作晶种且在非晶结构 7 中结晶 5 从杂质半导体层 1p 成长的半导体层 3i。在本发明的一种方式中,由于使结晶 5 贯穿半导体层 3i 地成长,因此从成膜初期到成膜的结束不需要半导体材料气体和稀释气体的流量比的复杂的调节而容易进行制造。此外,因为与非晶半导体的成膜条件同样,所以成膜速度不会极慢且生产率也不会大幅度地降低。当然,与形成通常的微晶半导体膜的情况相比,成膜速度高且生产率也提高。

[0077] 将用来形成半导体层 3i 的反应气体引入到反应空间中并维持预定的压力,来生成等离子体,典型地生成辉光放电等离子体。由此,在放置在反应空间中的被处理体上(杂质半导体层 1p 上)形成膜(半导体层 3i)。在半导体层 3i 的成膜初期的反应气体中,将稀释气体的流量比设定为半导体材料气体的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下,从而作为微晶半导体的杂质半导体层 1p 成为晶种,且在形成膜的方向上进行结晶成长。半导体层 3i 通过从成膜初期到成膜的结束并不调节将稀释气体的流量比设定为半导体材料气体的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下的成膜条件而进行成膜,可以形成贯穿到膜表面的结晶 5 存在于非晶结构 7 中的结构。

[0078] 采用使用以氢为代表的稀释气体稀释以硅烷为代表的半导体材料气体的反应气体,并使用等离子体 CVD 装置可以形成半导体层 3i。作为半导体材料气体,可以使用以硅烷、乙硅烷为代表的氢化硅。此外,可以使用 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 等的氯化硅或 SiF_4 等的氟化硅而代替氢化硅。氢是稀释气体的代表例子,除了使用氢化硅及氢之外,还可以使用选自氦、氩、氦、氖中的一种或多种稀有气体元素进行稀释,来形成半导体层 3i。至少在成膜初期阶段中将氢的流量设定为氢化硅的 1 倍以上且低于 10 倍,优选设定为 1 倍以上且 6 倍以下。

[0079] 此外,半导体层 3i 由 i 型半导体形成。注意,本说明书中的 i 型半导体是指如下半导体:包括在该半导体中的赋予 p 型或 n 型的杂质元素的浓度为 $1 \times 10^{20}/\text{cm}^3$ 以下,并且氧及氮的浓度为 $9 \times 10^{19}/\text{cm}^3$ 以下,并且相对于暗导电率的光导电率为 100 倍以上。该 i 型半导体也可以添加有 1ppm 至 1000ppm 的硼。换言之,i 型半导体当意图性地不添加以价电子控制为目的的杂质元素时会呈现弱 n 型的导电性,所以当应用于半导体层 3i 时,优选在进行成膜的同时或成膜之后添加赋予 p 型的杂质元素。作为赋予 p 型的杂质元素,典型的是硼,并且优选以 1ppm 至 1000ppm 的比例将 B_2H_6 、 BF_3 等杂质气体混入在半导体材料气体中。并且,例如优选将硼的浓度设定为 $1 \times 10^{14}/\text{cm}^3$ 至 $6 \times 10^{16}/\text{cm}^3$ 。

[0080] 在上层形成半导体层 3i 的杂质半导体层 1p 是包含赋予一种导电型杂质元素的半导体层,并使用微晶半导体形成。作为赋予一种导电型的杂质元素,使用赋予 n 型的杂质元素(典型的是周期表中第 15 族元素的磷、砷、锑)或赋予 p 型的杂质元素(典型的是周期表中第 13 族元素的硼或铝)。形成杂质半导体层 1p 的微晶半导体由微晶硅、微晶硅锗或微晶锗等形成。在此,使用包含赋予 n 型的杂质元素的磷的微晶硅形成杂质半导体层 1p。

[0081] 本实施方式所示的微晶半导体是包括非晶和结晶(包括单晶、多晶)的中间结构的半导体的层。微晶半导体是具有在自由能上稳定的第三状态的半导体。举个例子,微晶半导体是包括其晶粒径为 2nm 以上且 200nm 以下,优选为 10nm 以上且 80nm 以下,更优选为 20nm 以上且 50nm 以下的半导体的层。作为微晶半导体的代表例子的微晶硅的拉曼光谱偏移到低于显示单晶硅的 520/cm 的波数一侧。即,在显示单晶硅的 520/cm 和显示非晶硅的 480/cm 之间有微晶硅的拉曼光谱的峰值。此外,使该微晶硅包含至少 1 原子%或更多的氢或卤素,以便终止悬空键。进而,通过还包含氦、氩、氦或氖等的稀有气体元素来进一步促进其晶格应变,可以提高稳定性而获得良好的微晶半导体。这种微晶半导体具有晶格应变,并且由于该晶格应变,光学特性从单晶硅的间接迁移型变成直接迁移型。当至少有 10% 的晶格应变时,光学特性变成直接迁移型。注意,通过使晶格应变存在于局部,也可以呈现直接迁移和间接迁移混在一起的光学特性。例如在美国专利 4,409,134 号中公开有关于上述微晶半导体的记载。注意,在本发明的一种方式中,微晶半导体的概念不仅固定于上述晶粒径。此外,只要具有同等的物性值就可以使用其他半导体材料。

[0082] 此外,可以将具有能够生成微晶半导体的混合比的半导体材料气体和稀释气体用作反应气体并使用等离子体 CVD 法来形成微晶半导体。具体而言,可以将利用氢等稀释以硅烷为代表的半导体材料气体的反应气体引入到反应空间中,在维持预定的压力下生成等离子体,典型地生成辉光放电等离子体,在放在反应空间中的被处理体上形成微晶半导体层。半导体材料气体及稀释气体可以使用以硅烷、乙硅烷为代表的氢化硅、氟化硅、氯化硅、以氢为代表的稀释气体,再者,除了半导体材料气体及氢以外,还可以使用选自氦、氩、氦、

氛中的一种或多种稀有气体元素。将稀释气体（例如为氢）的流量设定为半导体材料气体（例如为氢化硅）的 10 倍以上且 200 倍以下，优选设定为 50 倍以上且 150 倍以下，更优选设定为 100 倍地进行稀释。例如，可以在等离子体 CVD 装置的反应室中，利用氢等稀释以硅烷为代表的半导体材料气体，并利用辉光放电等离子体来形成微晶半导体。通过施加 1MHz 至 20MHz，典型的是 13.56MHz 的高频电力、或者大于 30MHz 且到 300MHz 左右的 VHF 带的高频电力，典型的是 27.12MHz 或 60MHz，进行辉光放电等离子体的生成。此外，也可以施加频率为 1GHz 以上的高频电力。另外，也可以在半导体材料气体中，混入 CH_4 、 C_2H_6 等的碳化物气体、 GeH_4 、 GeF_4 等的锗化气体，并将带隙调节为 1.5eV 至 2.4eV、或者 0.9eV 至 1.1eV。

[0083] 形成在半导体层 3i 的上层的杂质半导体层 1n 是包含赋予一种导电型的杂质元素的半导体层。杂质半导体层 1n 包含赋予与杂质半导体层 1p 相反的导电型的杂质元素，且由硅、硅锗或锗等构成的微晶半导体或非晶半导体形成。在此，使用包含作为赋予 p 型的杂质元素的硼的微晶硅形成杂质半导体层 1n。

[0084] 通过上述步骤，可以获得具有在非晶结构中包括贯穿一对杂质半导体层之间的结晶的半导体层 3i 的单元元件 9。

[0085] 通过采用具有至少一个图 1 所示的单元元件的结构，可以提供光电转换特性提高的光电转换装置。

[0086] 图 2 示出堆叠型光电转换装置。图 2 所示的光电转换装置具有从设置有第一电极 4 的衬底 2 一侧按顺序配置有单元元件 10、单元元件 20、单元元件 30 及第二电极 6 的结构。在此，对于将衬底 2 一侧用作光入射面的例子进行说明。注意，为方便起见，将单元元件 10、单元元件 20、单元元件 30 分别表示为第一单元元件、第二单元元件、第三单元元件。

[0087] 至于图 2 所示的光电转换装置，第一单元元件 10、第二单元元件 20 及第三单元元件 30 中的至少一个单元元件具有图 1 所示的单元元件 9 的结构。在此，对于第一单元元件 10、第二单元元件 20 及第三单元元件 30 具有单元元件 9 的结构的例子进行说明。

[0088] 在图 2 中，第一单元元件 10 在 p 型的第一杂质半导体层 11p 和 n 型的第二杂质半导体层 11n 之间设置有第一半导体层 13i。第一半导体层 13i 是在非晶结构 17 中包括结晶 15 的 i 型半导体层。结晶 15 贯穿第一杂质半导体层 11p 和第二杂质半导体层 11n 之间的第一半导体层 13i 而存在。此外，第一单元元件 10 由第一杂质半导体层 11p、第一半导体层 13i 及第二杂质半导体层 11n 的叠层结构形成 pin 结。

[0089] 在第二单元元件 20 中，在 p 型的第三杂质半导体层 21p 和 n 型的第四杂质半导体层 21n 之间设置有第二半导体层 23i。第二半导体层 23i 是在非晶结构 27 中包括结晶 25 的 i 型半导体层。结晶 25 是贯穿第三杂质半导体层 21p 和第四杂质半导体层 21n 之间的第二半导体层 23i 而存在。第二单元元件 20 由第三杂质半导体层 21p、第二杂质半导体层 23i 及第四杂质半导体层 21n 的叠层结构形成 pin 结。

[0090] 在第三单元元件 30 中，在 p 型的第五杂质半导体层 31p 和 n 型的第六杂质半导体层 31n 之间设置有第三半导体层 33i。第三半导体层 33i 是在非晶结构 37 中包括结晶 35 的 i 型半导体层。结晶 35 是贯穿第五杂质半导体层 31p 和第六杂质半导体层 31n 之间的第三半导体层 33i 而存在。第三单元元件 30 由第五杂质半导体层 31p、第三杂质半导体层 33i 及第六杂质半导体层 31n 的叠层结构形成 pin 结。

[0091] 注意，作为图 2 所示的第一半导体层 13i、第二半导体层 23i 及第三半导体层 33i，

可以应用图 1 所示的半导体层 3i。作为第一杂质半导体层 11p、第三杂质半导体层 21p 及第五杂质半导体层 31p, 可以应用杂质半导体层 1p。作为第二杂质半导体层 11n、第四杂质半导体层 21n 及第六杂质半导体层 31n, 可以应用杂质半导体层 1n。

[0092] 在本实施方式中示出一个例子, 其中层叠三个单元元件, 且所有单元元件具有在非晶结构中包括结晶的半导体层。当采用这种结构时, 优选的是, 结晶所占的比例 (在半导体层的体积中结晶的体积所占的比例) 从光入射一侧的单元元件按顺序增高。例如, 在图 2 中, 当比较结晶所占的比例之际, 优选实现在第一半导体层 13i 的体积中结晶 15 的体积所占的比例 < 在第二半导体层 23i 的体积中结晶 25 的体积所占的比例 < 在第三半导体层 33i 的体积中结晶 35 的体积所占的比例。这是因为如下缘故: 因结晶所占的比例越小, 非晶结构的比例越高, 而短波长区域光容易被吸收, 并且结晶的比例越高, 长波长区域光越容易被吸收。例如, 由非晶硅构成的非晶结构的带隙为 1.6eV 至 1.8eV, 而由结晶硅构成的结晶的带隙为 1.1eV 至 1.4eV 左右。在带隙相对广的非晶结构中, 短波长区域光容易被吸收, 而在带隙相对窄的结晶中, 长波长区域光容易被吸收。在具有上述带隙的情况下发生如下现象: 结晶所占的比例越小, 非晶结构的吸收的支配性越高, 而蓝色短波长区域光被吸收; 结晶所占的比例越大, 结晶的吸收的支配性越高, 而红色长波长区域光被吸收。在采用接合多个单元元件的叠层型光电转换装置的情况下, 采用从光入射一侧的单元元件按顺序利用短波长区域光进行光电转换, 并在远离光入射一侧的单元元件中利用长波长区域光进行光电转换的结构, 从而可以有效利用范围广泛的波长带域的太阳光进行发电, 所以是优选的。

[0093] 注意, 结晶的比例越大, 为吸收光而需要的厚度越厚, 因此单元元件中的包括结晶的半导体层的厚度优选从光入射一侧依次厚。

[0094] 此外, 结晶形成光生载流子的导通路径, 并可以用来利用长波长光进行光电转换。

[0095] 图 2 所示的光电转换装置将衬底 2 一侧用作光入射面。优选的是, 存在于第二单元元件 20 的第二半导体层 23i 的结晶 25 的比例比存在于第一单元元件 10 的第一半导体层 13i 的结晶 15 的比例大。还优选的是, 存在于第三单元元件 30 的第三半导体层 33i 的结晶 35 的比例更大。在此, 第一单元元件 10 所具有的第一半导体层 13i 的厚度为 t_1 , 结晶 15 的比例为 d_1 。第二单元元件 20 所具有的第二半导体层 23i 的厚度为 t_2 , 结晶 25 的比例为 d_2 。第三单元元件 30 所具有的第三半导体层 33i 的厚度为 t_3 , 结晶 35 的比例为 d_3 。图 2 所示的光电转换装置优选满足 $d_1 < d_2 < d_3$ 。此外, 优选满足 $t_1 < t_2 < t_3$ 。通过满足上述关系, 可以高效地吸收光, 从而实现高效化。

[0096] 在图 2 所示的光电转换装置中, 作为衬底 2, 可以使用在市场上出售的各种各样的玻璃板诸如蓝板玻璃、白板玻璃、铅玻璃、强化玻璃、陶瓷玻璃等。此外, 可以使用: 铝硅酸盐玻璃、钡硼硅酸盐玻璃等的称为无碱玻璃衬底的衬底; 石英衬底; 不锈钢等的金属衬底。在此, 因为将衬底 2 用作光入射面, 所以使用具有透光性的衬底作为衬底 2。

[0097] 当将衬底 2 用作光入射面时, 作为第一电极 4, 使用氧化铟、氧化铟·锡合金 (ITO)、氧化锌等透明导电材料形成具有透光性的电极, 并且作为第二电极 6 使用铝、银、钛、钼等导电材料形成反射电极。当将第二电极 6 一侧用作光入射面时, 作为第一电极 4, 使用铝、银、钛、钼等导电材料形成反射电极, 并且使用透明导电材料形成第二电极 6。当形成反射电极时, 优选在与光电转换层接触一侧的界面上形成凹凸以提高反射率, 所以是优选的。

[0098] 此外, 作为透明导电材料, 可以使用导电高分子材料 (也称为导电聚合物) 代替氧

化铟等的氧化物金属。作为导电高分子材料,可以使用 π 电子共轭类导电高分子。例如,可以举出聚苯胺及 / 或其衍生物、聚吡咯及 / 或其衍生物、聚噻吩及 / 或其衍生物、以及它们中的两种以上的共聚物等。

[0099] 在第一电极 4 上形成第一单元元件 10。首先,在第一电极 4 上使用 p 型微晶半导体形成第一杂质半导体层 11p。接着,使用将稀释气体(典型的是氢)的流量比设定为半导体材料气体(典型的是硅烷)的 1 倍以上且低于 10 倍,优选是 1 倍以上且 6 倍以下的反应气体来生成等离子体,在第一杂质半导体层 11p 上形成第一半导体层 13i。通过控制半导体材料气体的稀释率和下层的结晶结构,在非晶结构 17 中分散地具有结晶 15 的第一半导体层 13i。使结晶 15 以贯穿第一半导体层 13i 的方式成长。而且,通过在第一半导体层 13i 上使用 n 型微晶半导体(或 n 型非晶半导体)形成第二杂质半导体层 11n,形成第一单元元件 10。

[0100] 在第一单元元件 10 上形成第二单元元件 20。在 n 型的第二杂质半导体层 11n 上使用 p 型微晶半导体形成第三杂质半导体层 21p。接着,使用将以氢为代表的稀释气体的流量设定为以硅烷为代表的半导体材料气体的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下的反应气体来生成等离子体,在第三杂质半导体层 21p 上形成第二半导体层 23i。此外,以贯穿第二半导体层 23i 的方式使结晶 25 成长。此时,优选将半导体材料气体的稀释率控制为与第一半导体层 13i 的结晶 15 相比使第二半导体层 23i 的结晶 25 的比例增高。另外,优选使第二半导体层 23i 的厚度比第一半导体层 13i 厚。而且,通过第二半导体层 23i 上使用 n 型微晶半导体(或 n 型非晶半导体)形成第四杂质半导体层 21n,形成第二单元元件 20。

[0101] 在第二单元元件 20 上形成第三单元元件 30。在 n 型的第四杂质半导体层 21n 上使用 p 型微晶半导体形成第五杂质半导体层 31p。接着,使用将以氢为代表的稀释气体的流量设定为以硅烷为代表的半导体材料气体的 1 倍以上且低于 10 倍,优选为 1 倍以上且 6 倍以下的反应气体来生成等离子体,然后在第五杂质半导体层 31p 上形成第三半导体层 33i。此外,以贯穿第三半导体层 33i 的方式使结晶 35 成长。此时,优选将半导体材料气体的稀释率控制为与第二半导体层 23i 的结晶 25 相比使第三半导体层 33i 的结晶 35 的比例增高。另外,优选使第三半导体层 33i 的厚度比第二半导体层 23i 厚。而且,通过第三半导体层 33i 上使用 n 型微晶半导体(或 n 型非晶半导体)形成第六杂质半导体层 31n,形成第三单元元件 30。

[0102] 在第三单元元件 30 上形成第二电极 6。如上所述,使用用来形成反射电极的导电材料或透明导电材料形成第二电极 6。在此,将衬底 2 一侧用作光入射面,所以使用铝、银、钛、钼等形成第二电极 6。通过上述步骤,可以形成图 2 所示的叠层型光电转换装置。

[0103] 注意,示出了第一杂质半导体层 11p、第三杂质半导体层 21p 及第五杂质半导体层 31p 为 p 型半导体层,且第二杂质半导体层 11n、第四杂质半导体层 21n 及第六杂质半导体层 31n 为 n 型半导体层的例子,但是当然可以交换 n 型半导体层和 p 型半导体层地形成。此外,示出了将衬底 2 一侧用作光入射面的例子,但是可以将第二电极 6 一侧用作光入射面。在不将衬底 2 一侧用作光入射面的情况下,可以将金属衬底等的没有透光性的衬底用作衬底 2。

[0104] 此外,在本实施方式中示出了结晶存在于第一单元元件 10 的第一半导体层 13i、

第二单元元件 20 的第二半导体层 23i 及第三单元元件 30 的第三半导体层 33i 中的例子,但是也可以采用结晶存在于上述层中的任何一层或两层中的结构。

[0105] 在本实施方式中示出了在彼此层叠的单元元件之间(例如,第一单元元件 10 的第二杂质半导体层 11n 和第二单元元件 20 的第三杂质半导体层 21p)形成 pn 结的例子,但是也可以采用在单元元件之间设置中间层的结构。例如,采用在第一单元元件 10 的第二杂质半导体层 11n 和第二单元元件 20 的第三杂质半导体层 21p 之间设置中间层的结构。此外,还可以采用在第二单元元件 20 的第四杂质半导体层 21n 和第三单元元件 30 的第五杂质半导体层 31p 之间设置中间层的结构。作为中间层,优选设置氧化锌、氧化钛、氧化镁、氧化镉、氧化镉、 $\text{InGaO}_3\text{ZnO}_5$ 及 In-Ga-Zn-O 类的非晶氧化物半导体等。

[0106] 接着,图 3 示出能够使用于形成构成根据本实施方式的光电转换装置的半导体层的等离子体 CVD 装置的一例。

[0107] 图 3 所示的等离子体 CVD 装置 621 连接于气体供应装置 610 和排气装置 611。

[0108] 图 3 所示的等离子体 CVD 装置 621 具备反应室 601、载物台 602、气体供应部 603、簇射板 604、排气口 605、上部电极 606、下部电极 607、交流电源 608 及温度控制部 609。

[0109] 反应室 601 由具有刚性的材料形成,并且构成为能够进行其内部的真空排气。在反应室 601 中具备有上部电极 606 和下部电极 607。注意,在图 3 中示出电容耦合型(平行平板型)的结构,但是只要能够在反应室 601 内部生成等离子体,就可以采用感应耦合型等其他结构。

[0110] 当利用图 3 所示的等离子体 CVD 装置进行处理时,从气体供应部 603 供应预定的气体。所供应的气体经过簇射板 604 引入到反应室 601。通过利用连接于上部电极 606 和下部电极 607 的交流电源 608,施加高频电力并使反应室 601 内的气体激发,而生成等离子体。此外,通过利用连接于真空泵的排气口 605,排气反应室 601 内的气体。另外,通过利用温度控制部 609 可以一边加热被处理物一边进行等离子体处理。

[0111] 气体供应装置 610 由填充反应气体的汽缸 612、压力调节阀 613、停止阀 614 及质量流量控制器 615 等构成。在反应室 601 内,在上部电极 606 和下部电极 607 之间具有加工为板状并设有多个细孔的簇射板 604。供应给上部电极 606 的反应气体经过内部的空心结构,然后从该细孔供应给反应室 601 内。

[0112] 连接于反应室 601 的排气装置 611 包括如下功能,即在进行真空排气及流过反应气体的情况下,将反应室 601 内控制为保持预定的压力。作为排气装置 611 的结构包括蝶阀 616、导气阀 617、涡轮分子泵 618、及干燥泵 619 等。在并联地配置蝶阀 616 和导气阀 617 的情况下,通过关闭蝶阀 616 而使导气阀 617 工作,可以控制反应气体的排气速度而将反应室 601 的压力保持为预定的范围。另外,通过使电导率高的蝶阀 616 开启,可以进行高真空排气。

[0113] 此外,在将反应室 601 内直到低于 10^{-5}pa 的压力进行超高真空排气的情况下,优选并用低温泵 620。另外,在直到作为最终真空度的超高真空进行排气的情况下,也可以对反应室 601 的内壁进行镜面加工,并且设置焙烧用加热器,以便减少从内壁的气体释放。

[0114] 此外,通过进行预涂处理以覆盖如图 3 所示的反应室 601 的内壁整体地形成膜,可以防止附着在反应室内壁的杂质元素或构成反应室内壁的杂质元素混入到膜等中。

[0115] 图 3 所示的等离子体 CVD 装置可以采用如图 4 所示那样的多室结构。图 4 所示的

装置具有如下结构：在公共室 407 周围具有装载室 401、卸载室 402、反应室 (1) 403a、反应室 (2) 403b、反应室 (3) 403c 及备用室 405。例如，反应室 (1) 403a 可以是用来形成 n 型半导体层的反应室，反应室 (2) 403b 可以是用来形成 i 型半导体层的反应室，反应室 (3) 403c 可以是用来形成 p 型半导体层的反应室。被处理体经过公共室 407 搬入于各反应室中或从各反应室中搬出。在公共室 407 和各室之间设置有闸阀 408，以避免在各反应室中进行的处理彼此干扰。衬底被装在装载室 401、卸载室 402 分别所具有的盒子 400 中，并且利用公共室 407 中的搬送机 409 搬运到反应室 (1) 403a、反应室 (2) 403b、反应室 (3) 403c。在该装置中，可以按每个形成的膜的种类分别分配反应室，所以可以连续形成多个不同膜而不使它们暴露于大气。

[0116] 在图 3、图 4 所示那样的结构的等离子体 CVD 装置的反应室（反应空间）内引入反应气体并生成等离子体，来可以形成第一杂质半导体层 11p 至第六杂质半导体层 31n。

[0117] 在形成具有 pin 结的光电转换装置的情况下，优选将对应于形成 p 层、i 层及 n 层的各半导体层的反应室设置在等离子体 CVD 装置中。

[0118] 首先，在搬入有作为被处理体的形成有第一电极 4 的衬底 2 的反应室 (1) 中引入第一反应气体并生成等离子体，在形成在衬底 2 上的第一电极 4 上形成第一杂质半导体层 11p (p 型杂质半导体层)。接着，不使形成有第一杂质半导体层 11p 的衬底 2 暴露于大气地将其从反应室 (1) 搬出，将该衬底 2 移动到反应室 (2)，在该反应室 (2) 中引入第二反应气体并生成等离子体，在第一杂质半导体层 11p 上形成第一半导体层 13i (i 型半导体层)。然后，不使形成有第一半导体层 13i 的衬底 2 暴露于大气地将其从反应室 (2) 搬出，将该衬底 2 移动到反应室 (3)，在该反应室 (3) 中引入第三反应气体并生成等离子体，在第一半导体层 13i 上形成第二杂质半导体层 11n (n 型杂质半导体层)。通过上述步骤，在衬底 2 上形成第一单元元件 10。

[0119] 与第一单元元件 10 的形成同样地，在反应室 (1) 中形成第三杂质半导体层 21p，在反应室 (2) 中形成第二半导体层 23i，并在反应室 (3) 中形成第四杂质半导体层 21n，来形成第二单元元件 20。再者，在反应室 (1) 中形成第五杂质半导体层 31p，在反应室 (2) 中形成第三半导体层 33i，并在反应室 (3) 中形成第六杂质半导体层 31n，来形成第三单元元件 30。注意，通过控制用来形成第二半导体层 23i、第三半导体层 33i 的反应气体的混合比等，可以改变在半导体层中结晶所占的比例等。

[0120] 在图 4 中例示按照层叠的膜的种类的数量 (p 型杂质半导体层、i 型半导体层及 n 型杂质半导体层)，将反应室的数量设定为 3 个的情况。

[0121] 例如，在作为光电转换层形成 pi 结、pn 结、ni 结等的情况下，形成半导体层的反应室只有两个即可。此外，也可以在应用层叠使一种导电型的杂质浓度不同的层的结构如 pp^-n 结、 p^+pp^-n 结的情况下提供四个反应室，但是只要控制引入到反应室的包含杂质元素的气体的浓度就行，因此有时两个反应室也足够。

[0122] 注意，本实施方式可以与其他实施方式适当地组合。

[0123] 实施方式 2

[0124] 在本实施方式中示出具有与上述实施方式不同的结构的光电转换装置。具体而言，示出所层叠的单元元件的数量与图 2 的光电转换装置不同的例子。

[0125] 图 5A 示出具有一个单元元件的单结型光电转换装置。该光电转换装置由在形成

有第一电极 4 的衬底 2 上包括层叠 p 型半导体的杂质半导体层 41p、i 型半导体的半导体层 43i 以及 n 型半导体的杂质半导体层 41n 来构成的单元元件 40、以及形成在该单元元件 40 上的第二电极 6 构成,并且包括至少一个半导体结。在半导体层 43i 中,结晶 45 分散地存在于非晶结构 47 中。此外,结晶 45 贯穿杂质半导体层 41p 和杂质半导体层 41n 之间的半导体层 43i。可以以使用稀释气体稀释用来形成半导体层 43i 的反应气体中的半导体材料气体的比率控制结晶 45 的比例等。注意,作为单元元件 40,可以应用上述实施方式 1 的单元元件 9,杂质半导体层 41p、半导体层 43i、杂质半导体层 41n 分别相当于杂质半导体层 1p、半导体层 3i、杂质半导体层 1n。像这样,即使采用一对电极之间具有一个单元元件的结构也可以用作光电转换装置。通过具有根据本发明的一种方式的非晶结构中包括贯穿为形成内部电场而接合的一对杂质半导体层之间的结晶的半导体层作为单元元件,可以同时实现高效化和高生产率。

[0126] 图 5B 示出层叠有两个单元元件的串联型光电转换装置。在该光电转换装置中,在形成有第一电极 4 的衬底 2 上形成单元元件 40,并且包括该单元元件 40 上的由 p 型半导体的杂质半导体层 51p、i 型半导体的半导体层 53i 及 n 型半导体的杂质半导体层 51n 的叠层构成的单元元件 50 和形成在该单元元件 50 上的第二电极 6。注意,在将本发明的一种方式应用于串联型光电转换装置的情况下,所层叠的单元元件的至少一个具有包括贯穿为形成内部电场而接合的一对杂质半导体层之间的结晶的半导体层,即可。在此示出一个例子,其中两个单元元件都具有包括贯穿为形成内部电场而接合的一对杂质半导体层之间的结晶的半导体层。在单元元件 40 的半导体层 43i 中,结晶 45 分散地存在于非晶结构 47 中,且结晶 45 贯穿杂质半导体层 41p 到杂质半导体层 41n 之间。在单元元件 50 的半导体层 53i 中,结晶 55 分散地存在于非晶结构 57 中,且结晶 45 贯穿杂质半导体层 51p 到杂质半导体层 51n 之间。优选形成为使在半导体层中结晶所占的比例和包括结晶的半导体层的厚度从光入射一侧的单元元件依次大。像这样,本发明的一种方式也可以应用于在一对电极之间具有两个单元元件的光电转换装置。通过具有根据本发明的一种方式的非晶结构中包括贯穿为形成内部电极而接合的一对杂质半导体层之间的结晶的半导体层作为单元元件,可以同时实现高效化和高生产率。

[0127] 注意,本实施方式可以与其他实施方式适当地组合。

[0128] 实施方式 3

[0129] 在本实施方式中示出具有与上述实施方式不同的结构的光电转换装置。具体而言,示出在一种导电型的杂质半导体层和本征半导体层的接合部形成与所述一种导电型的杂质半导体层相同的导电型的低浓度杂质半导体层的例子。

[0130] 图 6A 至 6C 示出形成有三个单元元件的堆叠型光电转换装置。在图 6A 中,从形成有第一电极 4 的衬底 2 一侧配置有第一单元元件 10、第二单元元件 20、第三单元元件 30 及第二电极 6,该第一单元元件 10 层叠有第一杂质半导体层 11p、第一低浓度杂质半导体层 12p⁻、第一半导体层 13i 及第二杂质半导体层 11n,该第二单元元件 20 层叠有第三杂质半导体层 21p、第三低浓度杂质半导体层 22p⁻、第二半导体层 23i 及第四杂质半导体层 21n,该第三单元元件 30 层叠有第五杂质半导体层 31p、第五低浓度杂质半导体层 32p⁻、第三半导体层 33i 及第六杂质半导体层 31n。

[0131] 在构成第一单元元件 10 的第一杂质半导体层 11p 和第一半导体层 13i 之间设置

第一低浓度杂质半导体层 $12p^-$ 。第一低浓度杂质半导体层 $12p^-$ 包含赋予与第一杂质半导体层 $11p$ 相同的导电型的杂质元素,且成为其杂质浓度比第一杂质半导体层 $11p$ 低的半导体层。同样地,在构成第二单元元件 20 的第三杂质半导体层 $21p$ 和第二半导体层 $23i$ 之间设置第三低浓度杂质半导体层 $22p^-$ 。在构成第三单元元件 30 的第五低浓度杂质半导体层 $31p$ 和第三半导体层 $33i$ 之间设置第五杂质半导体层 $32p^-$ 。第三低浓度杂质半导体层 $22p^-$ 成为具有与第三杂质半导体层 $21p$ 相同的导电型的低浓度的半导体层。此外,第五低浓度杂质半导体层 $32p^-$ 是具有与第五杂质半导体层 $31p$ 相同的导电型的低浓度的半导体层。

[0132] 由于在一种导电型杂质半导体层和 i 型半导体层的接合部具有与所述一种导电型杂质半导体层相同的导电型的低浓度杂质半导体层,因此在半导体界面中的载流子传输性改善。例如,在图 6A 中,从第一电极 4 一侧依次配置为 $pp^-inpp^-inpp^-in$ 。在各单元元件中,因 p^- 的存在而改善载流子传输性,从而可以有助于高效化。此外,通过将低浓度杂质半导体层的杂质浓度成为从一种导电型杂质半导体层到 i 型半导体层楼梯状地减少的分布或连续地减少的分布,进一步改善载流子传输性。此外,通过设置低浓度杂质半导体层而界面能级密度减少且扩散电位提高,从而光电转换装置的开路电压增高。注意,低浓度杂质半导体层由微晶半导体形成,典型地由微晶硅形成,即可。

[0133] 在图 6B 中示出从形成有第一电极 4 的衬底 2 一侧配置有第一单元元件 10、第二单元元件 20、第三单元元件 30 及第二电极 6 的例子,该第一单元元件 10 层叠有第一杂质半导体层 $11p$ 、第一半导体层 $13i$ 、第二低浓度杂质半导体层 $12n^-$ 及第二杂质半导体层 $11n$,该第二单元元件 20 层叠有第三杂质半导体层 $21p$ 、第二杂质半导体层 $23i$ 、第四低浓度杂质半导体层 $22n^-$ 及第四杂质半导体层 $21n$,该第三单元元件 30 层叠有第五杂质半导体层 $31p$ 、第三半导体层 $33i$ 、第六低浓度杂质半导体层 $32n^-$ 及第六杂质半导体层 $31n$ 。第二低浓度杂质半导体层 $12n^-$ 包含赋予与第二杂质半导体层 $11n$ 相同的导电型的杂质元素,且成为其杂质浓度比第二杂质半导体层 $11n$ 低的半导体层。同样地,第四低浓度杂质半导体层 $22n^-$ 成为具有与第四杂质半导体层 $21n$ 相同的导电型的低浓度的半导体层。此外,第六低浓度杂质半导体层 $32n^-$ 成为具有与第六杂质半导体层 $31n$ 相同的导电型的低浓度的半导体层。例如,在图 6B 中,从第一电极 4 一侧依次配置为 $pin^-npin^-npin^-n$ 。在各单元元件中,因 n^- 的存在而改善载流子传输性。

[0134] 另外,在图 6C 中示出从形成有第一电极 4 的衬底 2 一侧配置有第一单元元件 10、第二单元元件 20、第三单元元件 30 及第二电极 6 的例子,该第一单元元件 10 层叠有第一杂质半导体层 $11p$ 、第一低浓度杂质半导体层 $12p^-$ 、第一半导体层 $13i$ 、第二低浓度杂质半导体层 $12n^-$ 及第二杂质半导体层 $11n$,该第二单元元件 20 层叠有第三杂质半导体层 $21p$ 、第三低浓度杂质半导体层 $22p^-$ 、第二半导体层 $23i$ 、第四低浓度杂质半导体层 $22n^-$ 及第四杂质半导体层 $21n$,该第三单元元件 30 层叠有第五杂质半导体层 $31p$ 、第五低浓度杂质半导体层 $32p^-$ 、第三半导体层 $33i$ 、第六低浓度杂质半导体层 $32n^-$ 及第六杂质半导体层 $31n$ 。例如,在图 6C 中,从第一电极 4 一侧依次配置为 $pp^-in^-npp^-in^-npp^-in^-n$ 。在各单元元件中,因 p^- 和 n^- 的存在而改善载流子传输性。

[0135] 注意,在图 6A 至 6C 中说明了在各单元元件中分别设置低浓度杂质半导体层的例子,但是适当地在所需要的单元元件中设置低浓度杂质半导体层,即可。此外,既可以交换 p 型杂质半导体层和 n 型杂质半导体层的配置,又可以将第二电极 6 一侧用作光入射面。

[0136] 此外,第一半导体层 13i、第二半导体层 23i 及第三半导体层 33i 中的至少一层是在非晶结构中包括结晶的半导体层。结晶贯穿形成内部电场的一对杂质半导体层之间的半导体层(非晶结构)。在低浓度杂质半导体层存在于包括结晶的半导体层和一方杂质半导体层之间的情况下,结晶贯穿该低浓度杂质半导体层和另一方杂质半导体层(或另一方低浓度杂质半导体层)之间,即可。

[0137] 另外,在本实施方式中说明了堆叠型光电转换装置,但是也可以应用于上述实施方式所示的单结型光电转换装置及串联型光电转换装置。

[0138] 注意,本实施方式可以与其他实施方式适当地组合。

[0139] 实施方式 4

[0140] 在本实施方式中,对于集成型光电转换装置的例子进行说明,该集成型光电转换装置在同一衬底上形成多个光电转换单元,使多个光电转换单元串联连接并对光电转换装置进行集成化。此外,在本实施方式中,说明在纵方向上层叠三个单元元件的叠层型光电转换装置进行集成化的例子。以下,对于集成型光电转换装置的制造步骤及结构的概略进行说明。

[0141] 在图 7A 中,在衬底 702 上设置第一电极层 704。或者,准备具备有第一电极层 704 的衬底 702。第一电极层 704 由氧化铟、氧化铟·锡合金、氧化锌、氧化锡、氧化铟·锡-氧化锌合金等透明导电材料构成,并且其厚度为 40nm 至 200nm(优选为 50nm 至 100nm)。将第一电极层 704 的薄层电阻设定为 $20\ \Omega/\square$ 至 $200\ \Omega/\square$ 左右即可。

[0142] 此外,第一电极层 704 可以由导电高分子材料形成。在使用导电高分子材料形成薄膜作为第一电极层 704 的情况下,其薄膜中的薄层电阻优选为 $10000\ \Omega/\square$ 以下,并且其波长为 550nm 中的透光率优选为 70% 以上。此外,第一电极层 704 所包含的导电高分子的电阻率优选为 $0.1\ \Omega\cdot\text{cm}$ 以下。作为导电高分子,可以使用所谓 π 电子共轭类导电高分子。例如,可以举出聚苯胺及/或其衍生物、聚吡咯及/或其衍生物、聚噻吩及/或其衍生物、以及它们中的两种以上的共聚物等。

[0143] 作为共轭类导电高分子的具体例子,可以举出聚吡咯、聚(3-甲基吡咯)、聚(3-丁基吡咯)、聚(3-辛基吡咯)、聚(3-癸基吡咯)、聚(3,4-二甲基吡咯)、聚(3,4-二丁基吡咯)、聚(3-羟基吡咯)、聚(3-甲基-4-羟基吡咯)、聚(3-甲氧基吡咯)、聚(3-乙氧基吡咯)、聚(3-辛氧基吡咯)、聚(3-羧基吡咯)、聚(3-甲基-4-羧基吡咯)、聚 N-甲基吡咯、聚噻吩、聚(3-甲基噻吩)、聚(3-丁基噻吩)、聚(3-辛基噻吩)、聚(3-癸基噻吩)、聚(3-十二烷基噻吩)、聚(3-甲氧基噻吩)、聚(3-乙氧基噻吩)、聚(3-辛氧基噻吩)、聚(3-羧基噻吩)、聚(3-甲基-4-羧基噻吩)、聚(3,4-乙烯二氧噻吩)、聚苯胺、聚(2-甲苯胺)、聚(2-辛基苯胺)、聚(2-异丁基苯胺)、聚(3-异丁基苯胺)、聚(2-苯胺磺酸)、聚(3-苯胺磺酸)等。

[0144] 可以将上述导电高分子单独地用于第一电极层 704 作为导电高分子材料。此外,还可以对该导电高分子添加有机树脂而使用以调整导电高分子材料的性质。

[0145] 作为调整上述导电高分子材料的性质的有机树脂,只要能够与导电高分子互相溶化或混合分散,就可以使用选自热固性树脂、热可塑性树脂、光固性树脂中的任一种。例如,可以举出:聚对苯二甲酸乙二醇酯、聚对苯二甲酸丁二醇酯、聚萘二甲酸乙二醇酯等聚酯类树脂;聚酰亚胺、聚酰胺-酰亚胺等聚酰亚胺类树脂;聚酰胺 6、聚酰胺 66、聚酰胺 12、聚酰

胺 11 等聚酰胺树脂；聚偏二氟乙烯、聚氟化乙烯、聚四氟乙烯、乙烯-四氟乙烯共聚物、聚含氯三氟乙烯等氟树脂；聚乙烯醇、聚乙烯醚、聚乙烯醇缩丁醛、聚醋酸乙烯、聚氯乙烯等乙烯树脂；环氧树脂；二甲苯树脂；芳族聚酰胺 (aramid) 树脂；聚氨酯类树脂；聚脲类树脂；蜜胺树脂；酚醛类树脂；聚醚；丙烯类树脂；以及由这些构成的共聚物等。

[0146] 再者，为了调整第一电极层 704 的导电率，也可以通过对导电高分子材料添加成为受体的杂质或成为供体的杂质，使共轭类导电高分子的共轭电子的氧化还原电位变化。

[0147] 作为成为受体的杂质，可以使用卤素化合物、路易斯酸 (Lewis acid)、质子酸 (protonic acid)、有机氰化合物、有机金属化合物等。作为卤素化合物，可以举出氯、溴、碘、氯化碘、溴化碘、氟化碘等。作为路易斯酸，可以举出五氟化磷、五氟化砷、五氟化锑、三氟化硼、三氯化硼、三溴化硼等。作为质子酸，可以举出：盐酸、硫酸、硝酸、磷酸、硼氟化氢酸、氟化氢酸、过氯酸等无机酸；以及有机羧酸、有机磺酸等有机酸。作为有机羧酸以及有机磺酸，可以使用所述羧酸化合物以及磺酸化合物。作为有机氰化合物，可以使用在共轭键中包括两个以上的氰基的化合物。例如，可以举出四氰基乙烯、四氰基乙烯氧化物、四氰基苯、四氰基对醌二甲烷、四氰基氮杂萘 (tetracyanoazanaphthalene) 等。

[0148] 作为成为供体的杂质，可以举出碱金属、碱土金属、三级胺化合物等。

[0149] 可以通过使导电高分子溶解于水或有机溶剂（醇类溶剂、酮类溶剂、酯类溶剂、碳化氢类溶剂、芳香类溶剂等）并且利用湿法，来形成成为第一电极层 704 的薄膜。对使导电高分子溶解的溶媒没有特别的限制，使用使上述导电高分子及有机树脂等高分子树脂化合物溶解的溶媒即可。例如，将水、甲醇、乙醇、碳酸丙烯酯、N-甲基吡咯烷酮、二甲基甲酰胺、二甲基乙酰胺、环己酮、丙酮、甲乙酮、甲异丁酮、或甲苯等单独溶剂或者混合溶剂用作溶媒进行溶解，即可。

[0150] 可以在上述那样使导电高分子材料溶解于溶媒中之后，通过利用涂布法、涂敷法、液滴喷射法（也称为喷墨法）或印刷法等湿法，进行使用导电高分子材料的成膜。当要对溶解有导电高分子的溶媒进行干燥时，既可以进行处理，又可以在减压下进行热处理。此外，当添加到导电高分子材料中的有机树脂是热固性时，还进行加热处理，而当该有机树脂是光固性时，进行光照射处理，即可。

[0151] 此外，第一电极层 704 可以由包含有机化合物、以及对于该有机化合物显示电子接收性的无机化合物的复合材料的透明导电材料形成。通过在该复合材料中，使第一有机化合物、以及对于该第一有机化合物显示电子接收性的第二无机化合物复合化，可以使电阻率成为 $1 \times 10^6 \Omega \cdot \text{cm}$ 以下。注意，“复合”不仅意味着将多种材料混在一起，而且意味着通过混合多种材料，成为在多种材料之间能够进行电荷的授受的状态。

[0152] 作为用于复合材料的有机化合物，可以使用各种化合物诸如芳香胺化合物、唑啉衍生物、芳烃、高分子化合物（低聚物、树状聚合物、聚合物等）等。注意，作为用于复合材料的有机化合物，优选使用空穴传输性高的有机化合物。具体而言，优选使用具有 $10^{-6} \text{cm}^2/\text{Vsec}$ 以上的空穴迁移率的物质。但是，只要是其空穴传输性高于其电子传输性的物质，就可以使用这些以外的物质。

[0153] 具体而言，作为可以用于复合材料的有机化合物，可以应用以下例示的有机化合物。例如，可以举出 4,4'-双[N-(1-萘基)-N-苯基氨基]联苯（缩写：NPB）、4,4'-双[N-(3-甲基苯)-N-苯基氨基]联苯（缩写：TPD）、4,4',4''-三(N,N-二苯基氨基)三苯胺

(缩写:TDATA)、4,4',4''-三[N-(3-甲基苯)-N-苯基氨基]三苯胺(缩写:MTDATA)等。

[0154] 此外,可以通过作为有机化合物使用下面所示的有机化合物,获得在450nm至800nm的波长区域中没有吸收峰的复合材料。另外,可以将电阻率设定为 $1 \times 10^6 \Omega \cdot \text{cm}$ 以下,典型设定为 $5 \times 10^4 \Omega \cdot \text{cm}$ 至 $1 \times 10^6 \Omega \cdot \text{cm}$ 。

[0155] 作为在450nm至800nm的波长区域中没有吸收峰的复合材料,可以举出N,N'-二(对-甲苯基)-N,N'-二苯基-对-苯二胺(缩写:DTDPPA)、4,4'-双[N-(4-二苯基氨基苯基)-N-苯基氨基]联苯(缩写:DPAB)、4,4'-双(N-{4-[N-(3-甲基苯基)-N-苯基氨基]苯基}-N-苯基氨基)联苯(缩写:DNTPD)、1,3,5-三[N-(4-二苯基氨基苯基)-N-苯基氨基]苯(缩写:DPA3B)等的芳香胺化合物。

[0156] 此外,作为在450nm至800nm的波长区域中没有吸收峰的复合材料,可以具体地举出3-[N-(9-苯基咔唑-3-基)-N-苯基氨基]-9-苯基咔唑(缩写:PCzPCA1)、3,6-双[N-(9-苯基咔唑-3-基)-N-苯基氨基]-9-苯基咔唑(缩写:PCzPCA2)、3-[N-(1-萘基)-N-(9-苯基咔唑-3-基)氨基]-9-苯基咔唑(缩写:PCzPCN1)等的咔唑衍生物。此外,还可以使用4,4'-二(N-咔唑基)联苯(缩写:CBP)、1,3,5-三[4-(N-咔唑基)苯基]苯(缩写:TCPB)、9-[4-(N-咔唑基)]苯基-10-苯基蒽(缩写:CzPA)、2,3,5,6-三苯基-1,4-双[4-(N-咔唑基)苯基]苯等的咔唑衍生物。

[0157] 此外,作为在450nm至800nm的波长区域中没有吸收峰的复合材料,例如可以举出9,10-二(萘-2-基)-2-叔-丁基蒽(缩写:t-BuDNA)、9,10-二(萘-1-基)-2-叔-丁基蒽、9,10-双(3,5-二苯基苯基)蒽(缩写:DPPA)、9,10-二(4-苯基苯基)-2-叔-丁基蒽(缩写:t-BuDBA)、9,10-二(萘-2-基)蒽(缩写:DNA)、9,10-二苯基蒽(缩写:DPAnth)、2-叔-丁基蒽(缩写:t-BuAnth)、9,10-二(4-甲基萘-1-基)蒽(缩写:DMNA)、2-叔-丁基-9,10-双[2-(萘-1-基)苯基]蒽、9,10-双[2-(萘-1-基)苯基]蒽、2,3,6,7-四甲基-9,10-二(萘-1-基)蒽、2,3,6,7-四甲基-9,10-二(萘-2-基)蒽、9,9'-二蒽基、10,10'-二苯基-9,9'-二蒽基、10,10'-二(2-苯基苯基)-9,9'-二蒽基、10,10'-双[(2,3,4,5,6-戊苯)苯基]-9,9'-二蒽基、蒽、并四苯、红荧烯、二萘嵌苯、2,5,8,11-四(叔-丁基)二萘嵌苯等的芳烃。此外,还可以使用并五苯、晕苯等。另外,更优选使用具有 $1 \times 10^{-6} \text{cm}^2/\text{Vsec}$ 以上的空穴迁移率且碳数为14至42的芳烃。

[0158] 此外,可以用于在450nm至800nm的波长区域中没有吸收峰的复合材料的芳烃还可以具有乙烯基骨架。作为具有乙烯基骨架的芳烃,例如可以举出4,4'-双(2,2-二苯基乙烯基)联苯(缩写:DPVBi)、9,10-双[4-(2,2-二苯基乙烯基)苯基]蒽(缩写:DPVPA)等。

[0159] 此外,还可以使用高分子化合物诸如聚{4-[N-(4-二苯氨基苯)-N-苯基]氨基苯乙烯}(缩写:PStDPA)、聚{4-[N-(9-咔唑-3-基)-N-苯基氨基]苯乙烯}(缩写:PStPCA)、聚(N-乙烯基咔唑)(缩写:PVK)、聚(4-乙烯基三苯胺)(缩写:PVTPA)等。

[0160] 此外,作为用于复合材料的无机化合物,优选使用过渡金属氧化物。另外,优选使用属于元素周期表中第4族、第5族、第6族、第7族以及第8族的金属元素的氧化物。具体而言,优选使用氧化钒、氧化铌、氧化钽、氧化铬、氧化钼、氧化钨、氧化锰以及氧化镱,因为它们具有高电子接收性。特别优选使用氧化钼,因为它在大气中也稳定且其吸湿性低,容易使用。

[0161] 注意,作为使用复合材料的第一电极层 704 的制造方法,可以使用湿法和干法中的任何方法。例如,可以通过共蒸镀上述的有机化合物和无机化合物,来制造使用复合材料的第一电极层 704。注意,在使用氧化钼形成第一电极层 704 的情况下,从制造工序的方面来看,优选使用蒸镀法,因为氧化钼在真空中容易蒸发。此外,还可以通过涂布含有上述有机化合物和金属醇盐的溶液并进行焙烧,来制造第一电极层 704。作为涂布方法,可以采用喷墨法、旋涂法等。

[0162] 通过选择用于第一电极层 704 的复合材料所包含的有机化合物的种类,可以获得在 450nm 至 800nm 的波长区域中没有吸收峰的复合材料。因此,可以不吸收太阳光等的光且高效地透过光,所以可以提高光收集效率(light collection efficiency)。此外,在使用复合材料形成第一电极层 704 的情况下,可以耐受弯曲。从而,在使用具有柔性的衬底制造光电转换装置的情况下,使用复合材料形成第一电极层 704 是有效的。

[0163] 从第一电极层 704 的低电阻化的方面来看,使用 ITO 很适合。在此,为避免 ITO 的退化而在 ITO 上形成 SnO_2 膜、ZnO 膜是有效的。此外,包含 1wt% 至 10wt% 的镓的 ZnO(ZnO:Ga) 膜的透过率高,而是适合在 ITO 膜上层叠的材料。作为其组合的一例,当将 ITO 膜形成成为 50nm 至 60nm 的厚度,并且在其上形成 25nm 厚的 ZnO:Ga 膜而形成第一电极层 704 时,可以获得良好的透光性。在上述 ITO 膜和 ZnO:Ga 膜的叠层膜中,可以获得 $120\ \Omega/\square$ 至 $150\ \Omega/\square$ 的薄层电阻。

[0164] 在第一电极层 704 上按顺序层叠形成第一单元元件 711、第二单元元件 712 以及第三单元元件 713。构成第一单元元件 711、第二单元元件 712、第三单元元件 713 的光电转换层由通过等离子体 CVD 法制造的半导体构成,即由微晶半导体及非晶半导体构成。作为微晶半导体的代表例子,具有使用利用氢气体稀释 SiH_4 气体的反应气体而制造的微晶硅,除此以外还应用微晶硅锗、微晶碳化硅。此外,作为非晶半导体的代表例子,具有将 SiH_4 气体用作反应气体而制造的非晶硅,除此以外还应用非晶碳化硅、非晶锗。第一单元元件 711 至第三单元元件 713 包括 pin 结、pi 结、in 结、pn 结中的任何半导体结。

[0165] 在本实施方式所示的光电转换装置中,第一单元元件 711 采用图 2 所示的层叠有第一杂质半导体层 11p、第一半导体层 13i、第二杂质半导体层 11n 的结构。同样地,第二单元元件 712 采用层叠有第三杂质半导体层 21p、第二半导体层 23i、第四杂质半导体层 21n 的结构。再者,第三单元元件 713 采用层叠有第五杂质半导体层 31p、第三半导体层 33i、第六杂质半导体层 31n 的结构。第一单元元件 711、第二单元元件 712、第三单元元件 713 的厚度分别为 $0.5\ \mu\text{m}$ 至 $10\ \mu\text{m}$,优选为 $1\ \mu\text{m}$ 至 $5\ \mu\text{m}$ 。此外,优选使第一单元元件 711、第二单元元件 712、第三单元元件 713 的厚度依次增高,即第一单元元件 711 第二单元元件 712 第三单元元件 713。

[0166] 第一单元元件 711 的呈现光电转换的主要部分由结晶存在于非晶结构中的半导体层构成。此外,所述结晶贯穿为形成内部电场而接合的一对杂质半导体层之间。可以通过如下步骤形成结晶存在于非晶结构中的半导体层,即将稀释气体的流量比设定为半导体材料气体的 1 倍以上且低于 10 倍,优选设定为 1 倍以上且 6 倍以下而引入到反应空间中,且在由微晶半导体形成的第一杂质半导体层 11p 上形成膜。通过这样控制稀释量来形成半导体层,可以使从与第一杂质半导体层 11p 的界面向第一半导体层 13i 的形成方向成长,并到达后面要形成的第二杂质半导体层 11n 的结晶成长。

[0167] 同样地,第二单元元件 712 的呈现光电转换的主要部分是结晶存在于非晶结构中且结晶贯穿为形成内部电场而接合的一对杂质半导体层之间的半导体层。可以通过如下步骤形成包括结晶的半导体层,即将稀释气体的流量比设定为半导体材料气体的 1 倍以上且低于 10 倍,优选设定为 1 倍以上且 6 倍以下而引入到反应空间中,且在由微晶半导体形成的第三杂质半导体层 21p 上形成膜。此外,在第三单元元件 713 的呈现光电转换的主要部分中,结晶存在于非晶结构中且结晶贯穿为形成内部电场而接合的一对杂质半导体层之间。通过如下步骤形成包括结晶的半导体层 i,即将稀释气体的流量比设定为半导体材料气体的 1 倍以上且低于 10 倍,优选设定为 1 倍以上且 6 倍以下而引入到反应空间中,且在由微晶半导体形成的第五杂质半导体层 31p 上形成膜。优选的是,相对于构成呈现光电转换的主要部分的半导体层的非晶结构的结晶比例按第一单元元件 711 第二单元元件 712 第三单元元件 713 的顺序增高。

[0168] 注意,在此说明了第一单元元件 711 至第三单元元件 713 的各单元具有结晶存在于非晶结构中的半导体层的例子,但是至少一个单元具有结晶存在于非晶结构中的半导体层,即可。

[0169] 如图 7B 所示,通过利用激光加工法形成贯穿第一单元元件 711 至第三单元元件 713 的叠层体和第一电极层 704 的开口 C_0 至 C_n ,以便在同一衬底上形成多个光电转换单元。开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n 是绝缘分离用的开口,其为形成受到元件分离的多个光电转换单元而设置。此外,开口 C_1 、 C_3 、 C_5 、... C_{n-1} 是用来形成将分离了的第一电极和后面在第一单元元件 711 至第三单元元件 713 的叠层体上形成的第二电极连接的开口。通过形成开口 C_0 至 C_n ,将第一电极层 704 分割成第一电极 T_1 至 T_m ,而将第一单元元件 711 至第三单元元件 713 的叠层体分割成多结单元 (multijunction cell) K_1 至 K_m 。对在形成开口的激光加工法中使用的激光器的种类没有限制,但是优选使用 Nd-YAG 激光器、受激准分子激光器等。在任何情况下,通过在层叠有第一电极层 704 和第一单元元件 711 至第三单元元件 713 的状态下进行激光加工,可以防止当加工时第一电极层 704 从衬底 702 剥离。

[0170] 如图 7C 所示地填充开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n ,并且形成覆盖开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n 的顶端部分的绝缘树脂层 Z_0 至 Z_m 。绝缘树脂层 Z_0 至 Z_m 通过丝网印刷法利用具有绝缘性的树脂材料诸如丙烯类、酚醛类、环氧类、聚酰亚胺类等来形成即可。例如,通过丝网印刷法利用树脂组成物以填充开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n 的方式形成绝缘树脂图案,该树脂组成物是在苯氧基树脂中混合环己胺、异佛尔酮、高阻碳黑、氧相二氧化硅、分散剂、防沫剂、以及均化剂而形成的。在形成绝缘树脂图案之后,在设定为 160°C 的烘箱中进行二十分钟的热固化,而获得绝缘树脂层 Z_0 至 Z_m 。

[0171] 接着,形成图 8 所示的第二电极 E_0 至 E_m 。第二电极 E_0 至 E_m 由导电材料形成。第二电极 E_0 至 E_m 也可以通过溅射法或真空蒸镀法形成由铝、银、钼、钛、铬等构成的导电层,但是也可以利用可喷射形成的导电材料而形成。在利用可喷射形成的导电材料形成第二电极 E_0 至 E_m 的情况下,通过丝网印刷法、喷墨法、分配器法等直接形成预定的图案。例如,可以使用以 Ag、Au、Cu、W、Al 等金属导电粒子为主要成分的导电材料形成第二电极 E_0 至 E_m 。在利用大面积衬底制造光电转换装置的情况下,优选使第二电极 E_0 至 E_m 低电阻化。从而,作为金属的粒子,使用电阻率低的金、银、铜中的任何一种粒子,优选使用将电阻率低的银、铜溶解或分散于溶媒中的导电材料。此外,优选使用导电粒子的平均粒径为 5nm 至 10nm 的纳

米膏,以便将导电材料充分填充到受到激光加工的开口 C_1 、 C_3 、 C_5 、... C_{n-1} 中。

[0172] 此外,也可以通过喷射形成包括导电材料的周围被其他导电材料覆盖的导电粒子的导电材料,来形成第二电极 E_0 至 E_m 。例如,也可以使用如下导电粒子,即在利用 Ag 覆盖 Cu 的周围的导电粒子中,在 Cu 和 Ag 之间设置由 Ni 或 NiB(硼化镍)构成的缓冲层。作为溶媒,使用醋酸丁酯等酯类、异丙醇等醇类、丙酮等有机溶剂等。通过调整溶液的浓度并添加表面活性剂等,适当地调整喷射形成的导电材料的表面张力和粘度。

[0173] 优选的是,将喷墨法中使用的喷嘴的直径设定为 $0.02\mu\text{m}$ 至 $100\mu\text{m}$ (优选为 $30\mu\text{m}$ 以下),并且将从该喷嘴喷射的导电材料的喷射量设定为 0.001pl 至 100pl (优选为 10pl 以下)。作为喷墨法,有两种方式即按需(on-demand)型和连续型,可以使用其中的任何一种方式。再者,作为在喷墨法中使用的喷嘴,有两种加热方式即利用压电体的因电压施加而变形的性质的压电方式、以及利用设置在喷嘴中的加热器使喷射物(在此为导电材料)沸腾来喷射该喷射物的加热方式,可以使用其中的任何一种方式。为了将液滴滴落在所希望的地方,优选使被处理体和喷嘴的喷射口之间的距离尽可能接近,优选设定为 0.1mm 至 3mm (更优选为 1mm 以下)左右。喷嘴和被处理体一边保持其相对距离,其中的一方一边移动而可以描画所希望的图案。

[0174] 也可以在减压下进行喷射导电材料的步骤。这是因为如下缘故:通过在减压下进行导电材料的喷射步骤,在喷射导电材料而到达被处理体的过程中,包含在该导电材料中的溶媒挥发,而可以省略或缩短后面的干燥和焙烧步骤。此外,通过在包含导电材料的组成物的焙烧步骤中,积极地使用以 10% 至 30% 的分压比混合有氧的气体,可以降低形成第二电极 E_0 至 E_m 的导电层的电阻率,并且可以谋求实现该导电层的薄膜化及平滑化。

[0175] 在喷射形成第二电极 E_0 至 E_m 的组成物之后,通过利用激光束照射、快热退火(RTA)、加热炉等,在常压或减压下进行干燥和焙烧步骤中的一方或双方。尽管干燥步骤和焙烧步骤都是加热处理步骤,但是,例如干燥是在 100°C 下进行 3 分钟,焙烧是在 200°C 至 350°C 下进行 15 分钟至 120 分钟。根据本步骤,通过使组成物中的溶媒挥发或者化学性地去除组成物中的分散剂,来使周围的树脂硬化收缩,而加速熔合和熔接。在氧气氛、氮气氛、或者大气的气氛中进行干燥和焙烧的处理。但是,优选在氧气氛中进行该处理,因为溶解或分散有导电粒子的溶媒容易被去除。

[0176] 纳米膏为将粒径为 5nm 至 10nm 的以纳米粒子为代表的导电粒子分散或溶解在有机溶剂中而成的,还包括分散剂、称为粘合剂的热固性树脂。粘合剂具有避免当焙烧时发生裂缝或不均匀焙烧的功能。通过干燥步骤或者焙烧步骤,同时进行有机溶剂的蒸发、分散剂的分解除去、以及因粘合剂产生的硬化收缩,使纳米粒子彼此熔合以及/或者熔接而硬化。通过干燥步骤或者焙烧步骤,纳米粒子生长到几十 nm 至一百几十 nm 。通过使邻近的纳米粒子的成长粒子彼此熔合以及/或者熔接而互相链接,来形成金属链锁体(metal hormogone)。另一方面,留下的有机成分的大部分(大约 80% 至 90%)被挤出到该金属链锁体的外部,结果形成包含该金属链锁体的导电层、以及覆盖其外面的由有机成分构成的膜。而且,通过当在包含氮和氧的气氛中焙烧纳米膏时,使包含在气体中的氧与包含在由有机成分构成的膜中的碳、氢等反应,可以去除由有机成分构成的膜。此外,当在焙烧气氛中不包含氧时,可以另行利用氧等离子体处理等来去除由有机成分构成的膜。通过在包含氮和氧的气氛中焙烧或干燥纳米膏之后进行氧等离子体处理,可以去除由有机成分构成的

膜。所以可以谋求留下的包含金属链锁体的导电层的平滑化、薄膜化以及低电阻化。注意, 由于通过在减压下喷射包含导电材料的组成物而使组成物中的溶媒挥发, 因此也可以缩短后面的加热处理(干燥或焙烧)时间。

[0177] 第二电极 E_0 至 E_m 与多结单元 K_1 至 K_m 的最上层的第三单元元件 713 的第六杂质半导体层 31n 接触。通过将第二电极 E_0 至 E_m 与第六杂质半导体层 31n 的接触成为欧姆接触, 可以降低接触电阻。此外, 由微晶半导体形成第六杂质半导体层 31n, 并且将该第六杂质半导体层 31n 的厚度设定为 30nm 至 80nm, 从而可以进一步降低接触电阻。

[0178] 将各第二电极 E_0 至 E_m 形成为在开口 C_1 、 C_3 、 C_5 、... C_{n-1} 中分别与第一电极 T_1 至 T_m 连接。换言之, 将与第二电极 E_0 至 E_m 相同材料填充到开口 C_1 、 C_3 、 C_5 、... C_{n-1} 中。通过如此, 例如第二电极 E_1 可以与第一电极 T_2 电连接, 而第二电极 E_{m-1} 可以与第一电极 T_m 电连接。换言之, 可以使第二电极与相邻的第一电极电连接, 而使各多结单元 K_1 至 K_m 串联电连接。

[0179] 密封树脂层 708 由环氧树脂、丙烯树脂、硅酮树脂形成。在第二电极 E_0 和第二电极 E_m 上的密封树脂层 708 中形成开口部 709、开口部 710, 以便能够在该开口部 709、开口部 710 与外部布线连接。

[0180] 通过如此, 在衬底 702 上形成由第一电极 T_1 、多结单元 K_1 以及第二电极 E_1 构成的光电转换单元 S_1 、... 由第一电极 T_m 、多结单元 K_m 以及第二电极 E_m 构成的光电转换单元 S_m 。第一电极 T_m 在开口 C_{n-1} 中与相邻的第二电极 E_{m-1} 连接, 而可以制造 m 个光电转换单元串联电连接的光电转换装置。注意, 第二电极 E_0 成为光电转换单元 S_1 中的第一电极 T_1 的取出电极。

[0181] 图 9A 至 9C 以及图 10 示出根据本实施方式的光电转换装置的另一种方式。在图 9A 中, 与上述同样地制造衬底 702、第一电极层 704、第一单元元件 711 至第三单元元件 713。并且, 通过印刷法在第一单元元件 711 至第三单元元件 713 上形成第二电极 E_1 至 E_q 。

[0182] 如图 9B 所示, 通过激光加工法形成贯穿第一单元元件 711 至第三单元元件 713 和第一电极层 704 的开口 C_0 至 C_n 。开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n 是用来形成光电转换单元的绝缘分离用开口, 而开口 C_1 、 C_3 、 C_5 、... C_{n-1} 是用来形成夹着第一单元元件 711 至第三单元元件 713 的第一电极 T_1 至 T_m 和第二电极 E_1 至 E_q 的连接开口。通过形成开口 C_0 至 C_n , 将第一电极层 704 分割成第一电极 T_1 至 T_m , 而将第一单元元件 711 至第三单元元件 713 分割成多结单元 K_1 至 K_m 。当进行激光加工时, 有可能在开口的周边留下渣滓。该渣滓是被加工物的飞沫。通过激光束加热到高温的飞沫本来不是优选的, 因为附着到第一单元元件 711 至第三单元元件 713 的表面的飞沫引起该膜的损伤。为防止飞沫的附着等, 通过按照开口的图案形成第二电极, 然后进行激光加工, 至少可以防止对第一单元元件 711 至第三单元元件 713 的叠层体的损伤。

[0183] 如图 9C 所示, 填充开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n , 并且通过印刷法例如丝网印刷法形成覆盖开口 C_0 、 C_2 、 C_4 、... C_{n-2} 、 C_n 的顶端部分的绝缘树脂层 Z_0 至 Z_m 。

[0184] 接着, 如图 10 所示, 填充开口 C_1 、 C_3 、 C_5 、... C_{n-1} , 利用丝网印刷法形成连接到第一电极 T_1 至 T_m 的布线 B_0 至 B_m 。布线 B_0 至 B_m 由与第二电极相同材料形成, 而使用热固性碳膏。注意, 布线 B_m 形成在绝缘树脂层 Z_m 上, 而用作取出布线。通过如此, 例如第二电极 E_1 可以与第一电极 T_2 电连接, 而第二电极 E_{q-1} 可以与第一电极 T_m 电连接。换言之, 第二电极可以与相邻的第一电极电连接, 而各多结单元 K_1 至 K_m 可以串联电连接。

[0185] 最后,通过印刷法形成密封树脂层 708。在密封树脂层 708 中,在布线 B_0 和布线 B_m 上分别形成开口部 709、开口部 710,以便在该部分与外部电路连接。通过如此,在衬底 702 上形成由第一电极 T_1 、多结单元 K_1 及第二电极 E_1 构成的光电转换单元 S_1 、... 由第一电极 T_m 、多结单元 K_m 及第二电极 E_{q-1} 构成的光电转换单元 S_m 。并且,第一电极 T_m 在开口 C_{n-1} 中与相邻的第二电极 E_{q-2} 连接,而可以制造 m 个光电转换单元串联电连接的光电转换装置。注意,布线 B_0 成为光电转换单元 S_1 中的第一电极 T_1 的取出电极。

[0186] 因为根据本发明的一种方式集成型光电转换装置具有在非晶结构中包括在膜的形成方向上贯穿的多个结晶的半导体层作为进行光电转换层的主要层,所以可以防止光退化所引起的特性变动并提高光电转换特性。另外,由于由非晶结构形成进行光电转换的主要的层,因此可以维持光吸收系数并以与使用非晶硅薄膜的光电转换装置的光电转换层相等的厚度形成,从而可以同时实现高生产率。

[0187] 此外,通过形成为层叠有多个单元元件的叠层型(串联型或堆叠型等的多结型)光电转换装置,且从靠近于光入射一侧依次增高在半导体层中结晶所占的比例或光电转换层的厚度,可以使靠近于光入射一侧的单元元件容易吸收短波长区域光,并使远离光入射一侧的单元元件容易吸收长波长区域光。因此,可以高效地吸收广泛的范围的光来谋求高效化。

[0188] 实施方式 5

[0189] 本实施方式示出作为光电转换装置的另一种方式的光传感装置的例子。

[0190] 图 11 示出根据本实施方式的光传感装置的一例。图 11 所示的光传感装置在受光部分中具有光电转换层 225,并且具有在由薄膜晶体管 211 构成的放大电路中放大其输出而输出的功能。在衬底 201 上设置有光电转换层 225 以及薄膜晶体管 211。作为衬底 201,可以使用具有透光性的衬底例如玻璃衬底、石英衬底、陶瓷衬底等中的任何一种。

[0191] 在衬底 201 上设置有绝缘层 202,该绝缘层 202 通过溅射法或等离子体 CVD 法利用由选自氧化硅、氮氧化硅、氮化硅、氧氮化硅中的一种或多种构成的单层或多个层形成。绝缘层 202 是为了缓和膜应力并防止杂质污染而设置的。在绝缘层 202 上设置有构成薄膜晶体管 211 的结晶半导体层 203。在结晶半导体层 203 上设置有栅极绝缘层 205、栅电极 206 来构成薄膜晶体管 211。

[0192] 在薄膜晶体管 211 上设置有层间绝缘层 207。层间绝缘层 207 既可以由单层绝缘层形成,又可以由不同材料的绝缘层的叠层膜形成。在层间绝缘层 207 上形成电连接到薄膜晶体管 211 的源区以及漏区的布线。在层间绝缘层 207 上还形成有电极 221、电极 222 及电极 223,该电极 221、电极 222 及电极 223 通过与该布线相同材料及相同步骤形成。电极 221 至电极 223 由金属膜例如低电阻金属膜形成。作为这种低电阻金属膜,可以使用铝合金、或者纯铝等。此外,作为由这种低电阻金属膜和高熔点金属膜构成的叠层结构,也可以采用依次层叠钛层、铝层、钛层而形成的三层结构。也可以利用单层导电层而代替由高熔点金属膜和低电阻金属膜构成的叠层结构来形成电极 221 至电极 223。作为这种单层导电层,可以使用如下单层膜:由选自钛、钨、钽、钼、钽、钴、镍、锌、钇、铈、钡、钕、铟、铂中的元素、或者以上述元素为主要成分的合金材料或化合物材料构成的单层膜;或者由这些的氮化物例如氮化钛、氮化钨、氮化钽、氮化钼构成的单层膜。

[0193] 对层间绝缘层 207、栅极绝缘层 205、以及绝缘层 202 进行蚀刻加工,以使它们的端

部成为锥形状。通过层间绝缘层 207、栅极绝缘层 205、以及绝缘层 202 的端部被加工为锥形状,取得如下效果:形成在这些膜上的保护层 227 的覆盖率提高,而不容易使水分、杂质等进入。

[0194] 在层间绝缘层 207 上形成光电转换层 225。作为光电转换层 225,可以应用层叠有图 1 所示的杂质半导体层 1p、半导体层 3i、杂质半导体层 1n 的结构。注意,将杂质半导体层 1p 的至少一部分形成为与电极 222 接触。杂质半导体层 1p 由微晶半导体形成,且在该杂质半导体层 1p 上形成结晶存在于非晶结构中的半导体层 3i。在半导体层 3i 上形成杂质半导体层 1n。

[0195] 将稀释气体(典型的是氢气体)的流量比设定为半导体材料气体(典型的是硅烷)的 1 倍以上且低于 10 倍,优选设定为 1 倍以上且 6 倍以下形成半导体层 3i,并且使结晶以从杂质半导体层 1p 的界面向膜的形成方向,并到达形成在上层的杂质半导体层 1n 的方式成长。通过使结晶以上述方式成长,该结晶用作载流子路经,从而可以提高光电流特性。

[0196] 保护层 227 例如由氮化硅形成,并且被形成在光电转换层 225 上。通过利用保护层 227,可以防止水分、有机物等杂质混入到薄膜晶体管 211 和光电转换层 225 中。在保护层 227 上设置有由聚酰亚胺、丙烯等有机树脂材料形成的层间绝缘层 228。在层间绝缘层 228 上形成有电连接到电极 221 的电极 231、经由形成在层间绝缘层 228 以及保护层 227 中的接触孔电连接到光电转换层 225 的上层(杂质半导体层 1n)以及电极 223 的电极 232。作为电极 231 以及电极 232,可以使用钨、钛、钽、银等。

[0197] 在层间绝缘层 228 上通过丝网印刷法或喷墨法利用环氧树脂、聚酰亚胺、丙烯、酚醛树脂等有机树脂材料设置有层间绝缘层 235。在层间绝缘层 235 中,在电极 231 以及电极 232 上设置有开口部。在层间绝缘层 235 上例如通过印刷法利用镍膏设置有电连接到电极 231 的电极 241 及电连接到电极 232 的电极 242。

[0198] 由于在图 11 所示的用作光传感装置的光电转换装置中,构成光电转换层的主要部分的层采用在膜的形成方向上贯穿的结晶存在于非晶结构中的结构,因此可以采用与现有的非晶硅薄膜相等的厚度来获得与现有的使用非晶硅薄膜的光电转换装置相比优越的光电转换特性。注意,虽然图 11 示出在受光部分中具有光电转换层 225 并且在由薄膜晶体管 211 构成的放大电路中放大其输出而输出的光传感装置,但是如果省略根据放大电路的结构,则可以用作光传感器。

[0199] 实施方式 6

[0200] 本发明的另一种方式是一种光电转换装置,包括:具有作为呈现光电转换的层的单晶半导体层的单元;以及具有作为呈现光电转换的层的在非晶结构中结晶在成膜方向上连续地存在而贯穿的半导体层的单元。在本实施方式中,说明串联型光电转换装置的一例,其中层叠有具有单晶半导体层的单元以及具有包括在成膜方向上贯穿的结晶的半导体层的单元。

[0201] 图 12 所示的光电转换装置具有从设置有第一电极 104 的衬底 100 一侧按顺序配置有第一单元元件 110、第二单元元件 130 及第二电极 142 的结构。第一单元元件 110 及第二单元元件 130 被夹在由第一电极 104 和第二电极 142 构成的一对电极之间。此外,在第二电极 142 上设置有辅助电极 144。在此,说明将第二电极 142 一侧用作光入射面的例子。

[0202] 第一单元元件 110 由包括一种导电型的第一杂质半导体层 111n⁺ 的单晶半导体层 113n 和与一种导电型相反的导电型的第二杂质半导体层 115p 的叠层结构构成。构成第一单元元件 110 的单晶半导体层 113n 的厚度为 1 μm 以上且 10 μm 以下,优选为 2 μm 以上且 8 μm 以下。

[0203] 单晶半导体层 113n 是使单晶半导体衬底薄片化的单晶半导体层。典型的是,由使单晶硅衬底薄片化的单晶硅层形成单晶半导体层 113n。另外,还可以使用多晶半导体衬底(典型的是多晶硅衬底)而代替单晶半导体衬底。在此情况下,单晶半导体层 113n 由多晶半导体层(典型的是多晶硅层)形成。

[0204] 以单晶硅为代表的单晶半导体没有晶界,所以其转换效率比多晶半导体、微晶半导体或非晶半导体高。由此,可以获得优良的光电转换特性。

[0205] 第二单元元件 130 由一种导电型的第三杂质半导体层 131n、在非晶结构 137 中包括结晶 139 的非单晶半导体层 133i、和与一种导电型相反的导电型的第四杂质半导体层 135p 的叠层结构构成。第二单元元件 130 的非单晶半导体层 133i 的厚度为 0.1 μm 以上且 0.5 μm 以下,优选为 0.2 μm 以上且 0.3 μm 以下。

[0206] 注意,在第一单元元件 110 和第二单元元件 130 的接合部中,通过一种导电型的第二杂质半导体层 115p 和与该第二杂质半导体层 115p 相反的导电型的第三杂质半导体层 131n 彼此接触,形成 pn 结。

[0207] 在非单晶半导体层 133i 中,结晶 139 分散地存在于非晶结构 137 中。结晶 139 以在为形成内部电场而接合的一对杂质半导体层之间连续地存在而贯穿的方式成长,具体的是,从第三杂质半导体层 131n 向非单晶半导体层 133i 的成膜方向成长,并到达第四杂质半导体层 135p。结晶 139 的形状优选是针状。在此的“针状”与上述实施方式 1 所说明的同样。

[0208] 结晶 139 包括微晶、多晶、单晶等的结晶半导体,典型地包括结晶硅。非晶结构 137 由非晶半导体构成,典型地由非晶硅构成。以非晶硅为代表的非晶半导体是直接跃迁型,且其光吸收系数高。因此,在结晶 139 存在于非晶结构 137 中的非单晶半导体层 133i 中,非晶结构 137 与结晶 139 相比容易产生光生载流子。此外,由非晶硅构成的非晶结构的带隙为 1.6eV 至 1.8eV,而由结晶硅构成的结晶的带隙为 1.1eV 至 1.4eV 左右。根据这种关系,产生在结晶 139 被包括在非晶结构 137 中的非单晶半导体层 133i 中的光生载流子因扩散或漂移而移动到结晶 139。结晶 139 用作光生长载流子的导通路径(载流子路径)。根据这种结构,即使生成光致缺陷也光生载流子较容易流过在结晶 139 中,因此光生载流子被非单晶半导体 133i 的缺陷能级捕捉的几率降低。另外,通过将结晶 139 形成为贯穿第三杂质半导体层 131n 和与第四杂质半导体层 135p 之间,作为光生载流子的电子及空穴被缺陷能级捕捉的几率都降低而它们容易流过。由此,可以减少现有的问题的光退化所引起的特性变动。

[0209] 此外,通过采用结晶 139 存在于非晶结构 137 中的非单晶半导体层 133i,可以根据功能进行分离,例如分离为主要产生光生载流子而进行光电转换的区域、主要成为所产生的光生载流子的导通路径的区域等。在形成现有的光电转换层的非晶半导体层和微晶半导体层中,光电转换和载流子的导通路径的功能不被分离而进行,有时如果优先一方功能则另一方的功能下降。但是,如上所述那样通过谋求分离功能,双方功能都可以提高,从而可

以提高光电转换特性。

[0210] 此外,通过采用在非晶结构 137 中包括结晶 139 的非单晶半导体层 133i,可以利用非晶结构 137 维持光吸收系数。因此,可以设定为与使用非晶硅薄膜的光电转换层相同的程度的厚度,且与使用微晶硅薄膜的光电转换装置相比提高生产率。

[0211] 作为构成第一单元元件 110 的单晶半导体层 113n,典型地应用单晶硅,并且其带隙为 1.1eV。此外,结晶(典型的是结晶硅)存在于构成第二单元元件 130 的非单晶半导体层 133i 的非晶结构(典型的是非晶硅)中,并且非晶结构(典型的是非晶硅)的带隙在 1.6eV 至 1.8eV 的范围内,而结晶(典型的是结晶硅)的带隙在 1.1eV 至 1.4eV 左右的范围内。第二单元元件 130 具有带隙比单晶半导体层 113n 宽的区域。由此,可以由第一单元元件 110 利用长波长区域光发电,还可以由第二单元元件 130 利用短波长区域光发电。太阳光具有广泛的范围的波长带域,所以通过采用本发明的一种方式的结构可以高效地进行发电。也就是,顶部单元具有防止光退化等所引起的特性变动的结构,并且通过使用单晶半导体层构成底部单元可以实现优良的光电转换特性。此外,由于层叠波长的感度带域不同的单元元件并在光入射一侧配置短波长区域的感度高的单元元件,因此可以提高发电效率。

[0212] 在第一单元元件 110 中,一种导电型的第一杂质半导体层 111n⁺ 和与所述一种导电型相反的导电型的第二杂质半导体层 115p 中的一方是 n 型半导体,而另一方是 p 型半导体。单晶半导体层 113n 由 n 型半导体、p 型半导体、n 型半导体和 i 型半导体的叠层或 p 型半导体和 i 型半导体的叠层构成。在本实施方式中,通过使用 n 型半导体形成包括第一杂质半导体层 111n⁺ 的单晶半导体层 113n,并使用 p 型半导体形成第二杂质半导体层 115p,来形成 pn 结。此外,在第二单元元件 130 中,一种导电型的第三杂质半导体层 131n 和与所述一种导电型相反的导电型的第四杂质半导体层 135p 中的一方是 n 型半导体,而另一方是 p 型半导体。另外,非单晶半导体层 133i 的非晶结构是 i 型半导体。在本实施方式中,通过使用 n 型半导体形成第三杂质半导体层 131n,并使用 p 型半导体形成第四杂质半导体层 135p,来形成 pin 结。

[0213] 此外,第一单元元件 110 和第二单元元件 130 因 p 型的第二杂质半导体层 115p 和 n 型的第三杂质半导体层 131n 接合而在接合的界面形成复合中心,且产生复合电流。

[0214] 第一单元元件 110 形成使单晶半导体衬底薄片化并分离表层而固定于支撑衬底上的单晶半导体层 113n,然后在单晶半导体层 113n 上形成第二杂质半导体层 115p。此外,在单晶半导体层 113n 的与第二杂质半导体层 115p 相反的面一侧形成第一杂质半导体层 111n⁺。

[0215] 作为单晶半导体层 113n,典型地应用单晶硅。此时,成为单晶硅层。例如,单晶半导体层 113n 可以通过在利用离子注入法或离子掺杂法对单晶半导体衬底照射由电压加速的离子之后进行热处理来分离单晶半导体衬底的一部分而获得。另外,也可以应用在将产生多光子吸收的激光束照射到单晶半导体衬底之后分离单晶半导体衬底的一部分的方法。

[0216] 注意,在本说明书中,“离子注入”是指对由原料气体生成的离子进行质量分离并将其照射到对象物,来添加构成该离子的元素的方式。“离子掺杂”是指不对由原料气体生成的离子进行质量分离地将其照射到对象物,来添加构成该离子的元素的方式。

[0217] 第一杂质半导体层 111⁺ 是包含赋予一种导电型的杂质元素的半导体层,通过对单晶半导体层 113n 或在薄片化之前的单晶半导体衬底引入赋予一种导电型的杂质元素来形

成。作为赋予一种导电型的杂质元素,使用赋予n型的杂质元素或赋予p型的杂质元素。作为赋予n型的杂质元素,可以典型地举出周期表中第15族元素的磷、砷或锑等。作为赋予p型的杂质元素,可以典型地举出周期表中第13族元素的硼或铝等。在本实施方式中,引入赋予n型的杂质元素的磷来形成n型的第一杂质半导体层111n⁺。

[0218] 在单晶半导体层113n上形成的第二杂质半导体层115p是包含赋予与第一杂质半导体层111n⁺相反的导电型的杂质元素的半导体层。第二杂质半导体层115p通过CVD法等形成包含赋予一种导电型的杂质元素的微晶半导体层或非晶半导体层。或者,在单晶半导体层113n的与第一杂质半导体层111n⁺相反的表面一侧引入赋予一种导电型的杂质元素形成。

[0219] 第二单元元件130在由微晶半导体形成的第三杂质半导体层131n上形成结晶139存在于非晶结构137中的非单晶半导体层133i,并在该非单晶半导体层133i上形成第四杂质半导体层135p。

[0220] 将稀释气体的流量比设定为半导体材料气体的1倍以上且低于10倍,优选设定为1倍以上且6倍以下而引入到反应空间,维持预定的压力,并生成等离子体,典型地生成辉光放电等离子体形成非单晶半导体层133i。由此,在放置在反应空间中的被处理体上(第三杂质半导体层131n上)形成膜(非单晶半导体层131i)。通过控制半导体材料气体的稀释率及下层(第三杂质半导体层131n)的结晶结构,第三杂质半导体层131n用作晶种,并向膜的形成方向进行结晶成长。然后,可以获得在非晶结构137中结晶139从第三杂质半导体层131n成长的非单晶半导体层133i。在本发明的一种方式中,由于使结晶139以贯穿非单晶半导体层133i的方式成长,因此从成膜初期到成膜的结束不需要半导体材料气体和稀释气体的流量比的复杂的调节,而容易进行制造。此外,其成膜条件与非晶半导体的成膜条件相同,所以成膜速度不会极慢且生产率不会大幅度地降低。当然,与形成通常的微晶半导体膜的情况相比,其成膜速度快,并且生产率也提高。

[0221] 可以利用使用稀释气体对半导体材料气体进行稀释的反应气体并采用等离子体CVD装置形成非单晶半导体层133i。作为半导体材料气体,可以使用以硅烷、乙硅烷为代表的氢化硅而代替氢化硅。此外,可以使用SiH₂Cl₂、SiHCl₃、SiCl₄等的氯化硅或SiF₄等的氟化硅。稀释气体的代表例子是氢。除了氢之外,还可以使用选自氦、氩、氦及氙中的一种或多种稀有气体元素作为稀释气体并例如对氢化硅进行稀释来形成非单晶半导体层133i。在进行稀释时,将稀释气体(例如为氢)的流量比设定为半导体材料气体(例如为硅烷)的1倍以上且低于10倍,优选设定为1倍以上且6倍以下。

[0222] 此外,非单晶半导体层133i由i型半导体形成。注意,对于i型半导体的说明与上述实施方式1同样。

[0223] 其上层形成有非单晶半导体层133i的第三杂质半导体层131n是包含赋予一种导电型的杂质元素的半导体层,由微晶半导体,具体而言,微晶硅、微晶锗或微晶碳化硅等形成。此外,第三杂质半导体层131n呈现与第一单元元件110的第二杂质半导体层115p相反的导电型。在本实施方式中,由包含赋予n型的杂质元素的磷的微晶硅形成第三杂质半导体层131n。注意,关于根据本实施方式6的微晶半导体的说明与上述实施方式1同样。

[0224] 在非单晶半导体层133i上形成的第四杂质半导体层135p是包含赋予与第三杂质半导体层131n相反的导电型的杂质元素的半导体层,由微晶半导体(例如,微晶硅、微晶

锗、微晶碳化硅等)或非晶半导体(非晶硅、非晶锗、非晶碳化硅等)形成。在本实施方式中,使用包含赋予p型的杂质元素的硼的微晶硅形成第四杂质半导体层135p。

[0225] 通过上述步骤,可以获得具有单晶半导体层113n的第一单元元件110和具有在非晶结构中包括贯穿一对杂质半导体层之间的结晶的非单晶半导体层133i的第二单元元件130。

[0226] 第一电极104设置在衬底100上。此外,在衬底100和第一电极104之间设置有绝缘层102。第二电极142设置在最上层的单元元件上。在此,设置在第二单元元件130的第四杂质半导体层135p上。另外,辅助电极144设置在第二电极142上。注意,在本实施方式中,将第二电极142一侧用作光入射面。因此,辅助电极144设置为当俯视时成为梳形、梳齿形或格子形。

[0227] 接着,参照图13A至16B说明图12所示的光电转换装置的制造方法。注意,关于根据本发明的一种方式的光电转换装置的制造方法,对于单晶半导体衬底的薄片化应用可获得所希望的厚度的单晶半导体层的方法,即可。在本实施方式中,应用在单晶半导体衬底中具有预定的深度处形成局部脆化的区域的脆弱层,并以该脆弱层为境界分割单晶半导体衬底而薄片化的方法。

[0228] 准备单晶半导体衬底112n(参照图13A)。

[0229] 作为单晶半导体衬底112n,典型地应用单晶硅衬底。另外,作为单晶半导体衬底112n,还可以应用已知的单晶半导体衬底。例如,可以应用单晶锗衬底、单晶硅锗衬底等。另外,可以应用多晶半导体衬底代替单晶半导体衬底112n,而典型地可以应用多晶硅衬底。因此,在应用多晶半导体衬底代替单晶半导体衬底的情况下,以下的说明中的“单晶半导体”可以替换成“多晶半导体”。

[0230] 对单晶半导体衬底112n的尺寸(面积、平面形状及厚度等)可以根据在制造光电转换装置的步骤中使用的装置的规格等设定,即可。例如,作为单晶半导体衬底112n的平面形状,可以应用一般流通的圆形状的衬底、加工成所希望的形状的衬底。另外,作为单晶半导体衬底112n的厚度,既可以设定为根据一般流通的SEMI标准的厚度,又可以设定为当从晶圆切出时适当地调节的厚度。当从晶圆切出时,通过将切出来的单晶半导体衬底的厚度设定得厚,可以减少当进行切出时作为切割边浪费的材料。

[0231] 另外,作为单晶半导体衬底112n,优选使用大面积衬底。作为单晶硅衬底,一般流通直径为100mm(4英寸)、直径为150mm(6英寸)、直径为200mm(8英寸)、直径为300mm(12英寸)等,并且近年来直径为400mm(16英寸)的大面积的衬底也开始流通。另外,也期待今后进行16英寸以上的大口径化,并已经将直径为450mm(18英寸)的大口径化估计在内作为下一代衬底。作为单晶半导体衬底112n,优选应用直径为300mm以上的衬底,例如优选应用直径为400mm或直径为450mm的衬底。通过谋求单晶半导体衬底112n的大口径化或大面积化,可以提高生产率。另外,当制造太阳能发电模块时,可以缩小因排列多个单元元件而产生的缝隙(非发电领域)的面积。

[0232] 在本实施方式中示出使用n型单晶硅衬底作为单晶半导体衬底112n的例子。

[0233] 在离单晶半导体衬底112n的一个表面具有预定的深度的区域中形成脆弱层114(参照图13B)。

[0234] 脆弱层114是在后面的分割步骤中单晶半导体衬底112n被分割为单晶半导体层

和单晶半导体衬底的境界及其附近。考虑后面要分割的单晶半导体层的厚度决定形成脆弱层 114 的深度。

[0235] 作为形成脆弱层 114 的方法,应用照射由电压加速的离子(典型的是氢离子)的离子注入法或离子掺杂法、或者利用多光子吸收的方法等。

[0236] 在图 13B 中示出从单晶半导体衬底 112n 的一个表面一侧照射由电压加速的离子来在单晶半导体衬底 112n 的具有预定的深度的区域中形成脆弱层 114 的例子。通过如下步骤形成脆弱层 114:对单晶半导体衬底 112n 照射由电压加速的离子(典型的是氢离子),将该离子或构成离子的元素(例如,氢离子的氢)引入到单晶半导体衬底 112n 中,来使单晶半导体衬底 112n 的局部区域的结晶结构错乱而脆弱化。

[0237] 注意,可以采用进行质量分离的离子注入装置或不进行质量分离的离子掺杂装置形成脆弱层 114。

[0238] 脆弱层 114 通过控制照射的离子的加速电压及/或倾角(tiltangle)(衬底的倾斜角度)等决定形成在单晶半导体衬底 112n 中的深度(在此是指从单晶半导体衬底 112n 的照射表面一侧到脆弱层 114 的厚度方向的深度)。因此,考虑薄片化而获得的单晶半导体层的所希望的厚度来决定加速离子的电压及/或倾角。

[0239] 作为上述要照射的离子,优选利用使用包含氢的原料气体生成的氢离子。通过对单晶半导体衬底 112n 照射氢离子,将氢引入到单晶半导体衬底 112n 中,而在单晶半导体衬底 112n 的具有预定的深度的区域中形成脆弱层 114。例如,通过利用包含氢的原料气体生成氢等离子体,并且利用电压使生成在该氢等离子体中的离子加速并将其照射,可以形成脆弱层 114。另外,也可以利用由包含以氦为代表的稀有气体的原料气体生成的离子代替氢或与氢一起利用该离子,来形成脆弱层 114。注意,通过照射特定的离子,容易倾注性地使单晶半导体衬底 112n 中的具有相同的深度的区域脆弱化,所以是优选的。

[0240] 例如,对单晶半导体衬底 112n 照射由氢生成的离子,形成脆弱层 114。通过调整照射的离子的加速电压、倾角及剂量,可以在单晶半导体衬底 112n 的具有预定的深度的区域中形成高浓度的氢掺杂区域的脆弱层 114。脆弱层 114 的氢掺杂浓度可以根据离子的加速电压、倾角及剂量等而控制。在使用由氢生成的离子的情况下,优选使脆弱层 114 包含当换算成氢原子时其峰值是 $1 \times 10^{19} \text{atoms/cm}^3$ 以上的氢。局部的氢的高浓度掺杂区域的脆弱层 114 失去结晶结构并形成微小的空洞,而成为多孔结构。在这种脆弱层 114 中,通过较低温(大约 700℃ 以下)的热处理使微小的空洞的体积发生变化,来可以沿脆弱层 114 或该脆弱层 114 近旁分割单晶半导体衬底 112n。

[0241] 注意,优选在单晶半导体衬底 112n 的受到离子照射的面上形成保护层,以便防止单晶半导体衬底 112n 受到损伤。图 13B 示出如下例子,即在单晶半导体衬底 112n 的至少一个表面上形成能够用作保护层的绝缘层 101,并且从形成有该绝缘层 101 的面一侧照射由电压加速的离子。通过对绝缘层 101 照射离子,并且将穿过绝缘层 101 的离子或构成离子的元素引入到单晶半导体衬底 112n,而在单晶半导体衬底 112n 的具有预定的深度的区域中形成脆弱层 114。

[0242] 形成氧化硅层、氮化硅层、氮氧化硅层或氧氮化硅层等的绝缘层作为绝缘层 101 即可。例如,通过暴露于臭氧水、过氧化氢溶液或臭氧气氛进行氧化处理,可以在单晶半导体衬底 112n 表面上形成厚度为 2nm 至 5nm 左右的化学氧化物作为绝缘层 101。也可以通过

热氧化法、氧自由基处理或氮自由基处理,在单晶半导体衬底 112n 表面上形成厚度为 2nm 至 10nm 左右的绝缘层 101。另外,也可以通过等离子体 CVD 法形成厚度为 2nm 至 50nm 左右的绝缘层 101。

[0243] 注意,氧氮化硅层是指如下层:在其组成中氧的含量比氮的含量多,并且在使用卢瑟福背散射光谱学法(RBS:RutherfordBackscattering Spectrometry)以及氢前方散射法(HFS:HydrogenForward Scattering)进行测量的情况下,在 50 原子%以上且 70 原子%以下的范围包含氧,在 0.5 原子%以上且 15 原子%以下的范围包含氮,在 25 原子%以上且 35 原子%以下的范围包含硅,在 0.1 原子%以上且 10 原子%以下的范围包含氢。另外,氮氧化硅层是指如下层:在其组成中氮的含量比氧的含量多,并且在使用 RBS 及 HFS 进行测量的情况下,在 5 原子%以上且 30 原子%以下的范围包含氧,在 20 原子%以上且 55 原子%以下的范围包含氮,在 25 原子%以上且 35 原子%以下的范围包含硅,在 10 原子%以上且 30 原子%以下的范围包含氢。但是,当将构成氧氮化硅或氮氧化硅的原子的总计设定为 100 原子%时,氮、氧、硅及氢的含有比率包含在上述范围内。

[0244] 将赋予一种导电型的杂质元素引入到单晶半导体衬底 112n,并在单晶半导体衬底 112n 的一个表面一侧形成第一杂质半导体层 111n⁺(参照图 13C)。

[0245] 第一杂质半导体层 111n⁺通过离子掺杂法、离子注入法、热扩散法或激光掺杂法引入赋予一种导电型的杂质元素而形成。另外,第一杂质半导体层 111n⁺形成在后面分割单晶半导体衬底 112n 而成为单晶半导体层的表面一侧(与单晶半导体层的分割表面相反一侧的表面一侧)。

[0246] 在本实施方式中示出引入赋予 n 型的杂质元素(例如为磷)形成 n 型的第一杂质半导体层 111n⁺的例子。例如,使用不对所生成的离子进行质量分离而利用电压加速来将离子流照射到衬底的离子掺杂装置,并以磷化氢(PH₃)为原料气体引入磷。此时,也可以对包含磷等的赋予一种导电型的杂质元素的原料气体添加氢或氦。若使用离子掺杂装置,则可以增大离子束的照射面积,而可以当单晶半导体衬底 112n 的面积为对角超过 300mm 的尺寸时也高效地进行处理。例如,通过形成其长边的长度超过 300mm 的线状离子束,并从单晶半导体衬底 112n 的一端到另一端照射该线状离子束而进行处理,而可以以均匀的深度形成第一杂质半导体层 111n⁺。

[0247] 从形成有绝缘层 101 的面一侧到单晶半导体衬底 112n 引入 n 型杂质元素(例如为磷),并且在单晶半导体衬底 112n 的一个表面一侧形成 n 型的第一杂质半导体层 111n⁺。n 型杂质元素穿过绝缘层 101 引入到单晶半导体衬底 112n,并且在与绝缘层 101 接触的表面一侧形成第一杂质半导体层 111n⁺。在形成第一杂质半导体层 111n⁺之后,去除不需要的绝缘层 101。当通过热扩散法等形成第一杂质半导体层 111n⁺时,在形成脆弱层 114 之后去除绝缘层 101,即可。

[0248] 注意,在使用 n 型单晶半导体衬底 112n 的情况下,通过引入 n 型杂质元素,形成相对于单晶半导体衬底 112n 高浓度 n 型区域的第一杂质半导体层 111n⁺。为了与 n 型及 n 区域等区别,将高浓度 n 型区域也表示为 n⁺型及 n⁺区域。同样地,在使用 p 型半导体衬底作为单晶半导体衬底 112n,并引入 p 型杂质元素形成第一杂质半导体层 111n⁺的情况下,将第一杂质半导体层 111n⁺也表示为 p⁺型及 p⁺区域。

[0249] 在单晶半导体衬底 112n 的形成有第一杂质半导体层 111n⁺的表面上形成第一电

极 104(参照图 14A)。

[0250] 作为第一电极 104, 例如使用铜、铝、钛、钼、钨、钽、铬或镍等的金属材料。通过使用这种金属材料并采用蒸镀法或溅射法形成 100nm 以上厚的第一电极 104。注意, 当在形成有第一杂质半导体层 111n⁺ 的单晶半导体衬底 112n 的表面上形成有自然氧化层等时, 在去除它之后形成第一电极 104。此外, 当如在本实施方式中后面所述那样, 利用热处理使单晶半导体衬底 112n 薄片化时, 使用具有可耐受该热处理的耐热性的材料形成第一电极 104。例如, 需要后面要固定的衬底 100 的应变点温度左右的耐热性。

[0251] 第一电极 104 也可以采用金属材料和金属材料的氮化物的叠层结构。例如, 作为第一电极 104, 形成如下叠层结构: 氮化钽层和铜层; 氮化钽层和铝层; 氮化钽层和钨层; 氮化钛层和钛层; 或氮化钨层和钨层等。注意, 优选从与单晶半导体衬底 112n(第一杂质半导体层 111n⁺) 接触的面一侧层叠氮化物层及金属材料层形成第一电极 104。通过形成氮化物层, 提高金属材料层和单晶半导体衬底 112n 的紧密性, 结果, 使第一电极 104 和单晶半导体衬底 112n 的紧密性优良。

[0252] 将第一电极 104 的表面的平均表面粗糙度 (Ra 值) 设定为 0.5nm 以下, 优选为 0.3nm 以下。当然, 越降低 Ra 值越优选。通过使第一电极 104 的表面的平滑性优良, 后面可以优良地贴合到衬底 100。注意, 本说明书中的平均表面粗糙度 (Ra 值) 是指将 JIS B0601 所定义的中心线平均粗糙度扩大为三维以使它能够应用于平面的平均表面粗糙度。

[0253] 在第一电极 104 上形成绝缘层 102(参照图 14B)。

[0254] 作为绝缘层 102, 可以形成单层结构或两层以上的叠层结构, 但是, 优选的是, 后面要贴合于衬底 100 而形成接合的面 (接合面) 的平滑性优良, 更优选的是, 具有亲水性。具体而言, 通过形成接合面的平均表面粗糙度 (Ra 值) 为 0.5nm 以下, 优选为 0.3nm 以下的绝缘层 102, 可以优良地进行与衬底 100 的贴合。无须置言, 平均表面粗糙度 (Ra 值) 越小越优选。

[0255] 例如, 作为形成绝缘层 102 的接合面的层, 通过等离子体 CVD 法、光 CVD 法或热 CVD 法 (还包括减压 CVD 法、常压 CVD 法) 等的 CVD 法形成氧化硅层、氮化硅层、氧氮化硅层或氮氧化硅层等。通过采用等离子体 CVD 法形成绝缘层 102, 可以形成具有优选的平滑性的层, 所以是优选的。

[0256] 具体而言, 作为具有平滑性并可形成亲水性表面的层, 优选采用通过使用有机硅烷气体并采用等离子体 CVD 法形成的氧化硅层。通过使用这种氧化硅层, 可以获得与衬底的牢固的接合。作为有机硅烷气体, 可以使用四乙氧基硅烷 (TEOS: 化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)、四甲基硅烷 (TMS: 化学式 $\text{Si}(\text{CH}_3)_4$)、四甲基环四硅氧烷 (TMCTS)、八甲基环四硅氧烷 (OMCTS)、六甲基二硅氮烷 (HMDS)、三乙氧基硅烷 ($\text{SiH}(\text{OC}_2\text{H}_5)_3$)、三二甲基氨基硅烷 ($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$) 等的含硅化合物。

[0257] 此外, 作为具有平滑性并可形成亲水性表面的层, 还可以使用通过使用硅烷、乙硅烷、或丙硅烷等的硅烷气体并采用等离子体 CVD 法来形成的氧化硅、氧氮化硅、氮化硅、氮氧化硅。例如, 作为形成绝缘层 102 的接合面的层, 可以应用将硅烷和氨用作原料气体并采用等离子体 CVD 法来形成的氮化硅层。注意, 还可以对所述硅烷和氨的原料气体添加氢, 并且, 也可以将一氧化二氮添加到原料气体来形成氮氧化硅层。

[0258] 在任何情况下, 只要是如下绝缘层就可以应用而不局限于包含硅的绝缘层, 该绝

缘层的接合面具有平滑性,具体地,具有接合面的平均表面粗糙度(Ra值)为0.5nm以下,优选为0.3nm以下的平滑性。注意,在绝缘层102采用叠层结构的情况下,除了形成接合面的层之外不局限于此。此外,在本实施方式中,需要将绝缘层102的成膜温度设定为形成在单晶半导体衬底112n中的脆弱层114不变化的温度,优选设定为350℃以下的成膜温度。

[0259] 作为绝缘层102的一例,形成从第一电极104一侧层叠50nm厚的氧氮化硅层、50nm厚的氮氧化硅层及50nm厚的氧化硅层的叠层结构。可以通过等离子体CVD法形成形成绝缘层102的叠层结构。在上述情况下成为接合面的氧化硅层的成膜之后的表面的Ra值为0.4nm以下,优选为0.3nm以下,例如将TEOS用作原料气体并采用等离子体CVD法形成。此外,通过绝缘层102包括包含氮的硅绝缘层,具体而言,氮化硅层或氮氧化硅层,可以防止来自后面要贴合的衬底100的杂质扩散。

[0260] 使单晶半导体衬底112n的一个表面一侧和衬底100的一个表面一侧相对而重叠并贴合(参照图14C)。

[0261] 作为衬底100,只要是可耐受根据本发明的一种方式的光电转换装置的制造工序的衬底就没有特别的限制,例如使用具有绝缘表面的衬底或绝缘衬底。具体而言,可举出在电子工业中使用的各种玻璃衬底诸如铝硅酸盐玻璃、铝硼硅酸盐玻璃、钡硼硅酸盐玻璃、石英衬底、陶瓷衬底或蓝宝石衬底等。当使用能够大面积化且廉价的玻璃衬底时,可以实现低成本化和生产率的提高,所以是优选的。

[0262] 优选在贴合单晶半导体衬底112n和衬底100之前对单晶半导体衬底112n一侧及衬底100一侧的接合面进行充分的清洁。这是为了防止因存在于接合面的微小的尘土等的微粒而产生贴合不良。例如,优选通过使用频率为100kHz至2MHz的超声波和纯水的超声波清洗、兆频超声波清洗或使用氮、干燥空气和纯水的两个流体清洗(two fluid cleaning)等,对接合面进行清洗而清洁化。注意,也可以对用于清洗的纯水添加二氧化碳等并将电阻率降低到5MΩ cm以下,来防止产生静电。

[0263] 使单晶半导体衬底112n一侧的接合面和衬底100一侧的接合面接触并通过使范德华力或氢键起作用形成接合。在图14C中,使形成在单晶半导体衬底112n上的绝缘层102的表面和衬底100的一个表面接触而接合。例如,通过推压重叠了的单晶半导体衬底112n和衬底100的一部分,可以在接合面的整个区域中使范德华力或氢键展开。在接合面的一方或双方具有亲水表面的情况下,羟基、水分子用作粘合剂,在后面的热处理中水分子扩散,残留成分形成硅烷醇基(Si-OH),而由氢键形成接合。再者,通过使氢脱离来形成硅氧烷键(O-Si-O),该接合部成为共价键,而实现更牢固的接合。

[0264] 单晶半导体衬底112n一侧的接合面和衬底100一侧的接合面的平均表面粗糙度(Ra值)分别为0.5nm以下,优选为0.3nm以下。此外,单晶半导体衬底112n一侧的接合面和衬底100一侧的接合面的平均表面粗糙度(Ra值)的总计为0.7nm以下,优选为0.6nm以下,更优选为0.4nm以下。再者,单晶半导体衬底112n一侧的接合面和衬底100一侧的接合面的相对于纯水的接触角分别为20°以下,优选为10°以下,更优选为5°以下。单晶半导体衬底112n一侧的接合面和衬底100一侧的接合面的相对于纯水的接触角的总计为30°以下,优选为20°以下,更优选为10°以下。当接合面满足这些条件时,可以进行优良的贴合,而可以形成更牢固的接合。

[0265] 注意,也可以在对接合面照射原子束或离子束,对接合面进行等离子体处理或

自由基处理之后,进行贴合。可以通过进行上述那样的处理,使接合面活化,从而可以进行优良的贴合。例如,既可以照射氩等惰性气体中性原子束或惰性气体离子束来使接合面活化,又可以通过将氧等离子体、氮等离子体、氧自由基或氮自由基暴露于接合面来进行活化。通过谋求接合面的活化,绝缘层和玻璃衬底等的以不同的材料为主要成分的基体也可以通过低温(例如为 400℃ 以下)处理形成接合。另外,也可以通过使用含臭氧水、含氧水、含氢水、或纯水等对接合面进行处理,可以使接合面具有亲水性并增加该接合面的羟基,从而也可以形成牢固的接合。

[0266] 在将单晶半导体衬底 112n 和衬底 100 贴合之后,优选进行热处理及 / 或加压处理。通过进行热处理及 / 或加压处理可以提高接合强度。当进行热处理时,其温度范围是衬底 100 的应变点温度以下,且是不使形成在单晶半导体衬底 112n 中的脆弱层 114 的体积变化的温度,优选为 200℃ 以上且低于 410℃。优选在进行贴合的装置中或地方连续地进行该热处理。在进行加压处理的情况下,考虑衬底 100 及单晶半导体衬底 112n 的耐压性而以在垂直于接合面的方向上施加压力的方式进行处理。此外,也可以与提高接合强度的热处理连续地进行热处理,来以后面所述的脆弱层 114 为境界分割单晶半导体衬底 112n。

[0267] 另外,也可以在衬底 100 一侧形成绝缘层如氧化硅层、氮化硅层、氧氮化硅层或氮氧化硅层等,且隔着该绝缘层地贴合于单晶半导体衬底 112n。例如,也可以将形成在衬底 100 一侧的绝缘层和形成在单晶半导体衬底 112n 一侧的绝缘层 102 用作接合面而贴合。

[0268] 使单晶半导体衬底 112n 薄片化,分离表层,来形成固定于衬底 100 上的单晶半导体层 113n(参照图 15A)。

[0269] 在像本实施方式那样地形成脆弱层 114 的情况下,可以通过热处理分割单晶半导体衬底 112n。通过采用加热炉或使用高频产生装置的利用微波等的高频的介电加热等进行热处理。用来分割单晶半导体衬底 112n 的优选的热处理温度为 410℃ 以上且低于单晶半导体衬底 112n 的应变点温度及衬底 100 的应变点温度。通过进行 410℃ 以上的热处理,在形成在脆弱层 114 的微小的空洞中产生体积变化,并可以以脆弱层 114 或脆弱层 114 的近旁为境界分割单晶半导体衬底 112n。

[0270] 此外,也可以采用以激光束的照射或灯的照射等为代表的快速热退火(RTA;Rapid Thermal Annealing)进行热处理。当进行快速热退火处理时,可以加热到稍微高于单晶半导体衬底 112n 的应变点及衬底 100 的应变点的温度。

[0271] 注意,分离的单晶半导体层 113n 的与第一电极 104 接触的表面一侧形成有第一杂质半导体层 111n⁺。通过当上述分割之际的热处理,可以使第一杂质半导体层 111n⁺所包含的杂质元素活化。

[0272] 通过以脆弱层 114 为境界分割单晶半导体衬底 112n,可以从该单晶半导体衬底 112n 分离单晶半导体层 113n。此时,可以获得从单晶半导体衬底 112n 分离单晶半导体层 113n 的单晶半导体衬底 117。分离的单晶半导体衬底 117 在进行再生处理之后可以重复利用。单晶半导体衬底 117 既可以用作制造光电转换装置的单晶半导体衬底,又可以用于其他用途。通过反复作为用于分离单晶半导体层 113n 的单晶半导体衬底利用单晶半导体衬底 117 的周期,也可以利用一个成为原料的单晶半导体衬底制造出多个光电转换装置。

[0273] 此外,通过以脆弱层 114 为境界分割单晶半导体衬底 112n,有时在薄片化了的单晶半导体层 113n 的分割面(分离面)上产生凹凸。分割面的凹凸可以反映于要层叠在单

晶半导体层 113n 上的层,且完成的光电转换装置的光入射面可以采用凹凸结构。形成在光入射面一侧的凹凸可以用作表面纹理 (surface texture),并还可以提高光的吸收率。如上所述,通过照射由电压加速的离子并利用热处理分割,可以不进行化学蚀刻等地形成表面纹理结构。因此,可以一边谋求成本的缩减及步骤的缩短,一边实现光电转换效率的提高。

[0274] 另外,也可以在形成固定于衬底 100 上的单晶半导体层 113n 之后,通过进行热处理或激光处理谋求单晶半导体层 113n 的结晶性恢复及损伤恢复。优选利用加热炉、RTA 等以与上述用来分割的热处理相比高温或长时间进行热处理。当然,以不超过衬底 100 的应变点左右的温度进行。此外,作为激光处理的光源(激光振荡器),使用以 YAG 激光器及 YVO₄ 激光器为代表的固体激光器的第二谐波(532nm)、第三谐波(355nm)或第四谐波(266nm)、以及受激准分子激光器(XeCl(308nm)、KrF(248nm)、ArF(193nm))。例如,通过将 YAG 激光器的第二谐波的波长为 532nm 的激光束照射到单晶半导体层 113n,恢复单晶半导体层 113n 的结晶性。通过对单晶半导体层 113n 进行热处理或激光处理,可以谋求因形成脆弱层 114 或分割单晶半导体衬底 112n 而损害的结晶性的恢复及损伤的恢复。

[0275] 此外,也可以在使单晶半导体衬底薄片化之后,利用固相成长(固相外延成长)或气相成长(气相外延成长)等的外延成长技术来谋求单晶半导体层 113n 的厚膜化。通过利用外延成长技术,可以使薄片化而形成的单晶半导体层的厚度减薄。结果,可以将单晶半导体层分离的单晶半导体衬底残留得厚,还可以增加反复利用的次数。因此,可以有效地利用半导体衬底并有助于省资源化。

[0276] 例如,可以在薄片化而形成的单晶半导体层上形成非单晶半导体层之后,通过热处理进行固相成长来使单晶半导体层 113n 厚膜化。此外,在薄片化而形成的单晶半导体层上使用利用氢等的稀释气体对半导体材料气体进行稀释的反应气体并采用等离子体 CVD 法形成半导体层,从而可以在该半导体层的形成的同时进行气相成长来使单晶半导体层 113n 厚膜化。除此之外,可以在薄片化而形成的单晶半导体层上将结晶性高的第一半导体层(例如为以微晶半导体的成膜条件形成的半导体层)形成得薄,并将其结晶性比该第一半导体层低的第二半导体层(例如为其成膜速度比第一半导体层快的半导体层)形成得厚,然后通过热处理进行固相成长来使单晶半导体层 113n 厚膜化。注意,上述结晶性高的第一半导体层所受到的薄片化而形成的单晶半导体层的结晶性的影响大,并会进行气相成长。但是,其结晶性不局限于单晶,只要在后面要形成的结晶性低的第二半导体层的关系中具有高结晶性就行。

[0277] 注意,在很多情况下,在薄片化而形成的单晶半导体层上利用外延成长而厚膜化的区域除非对厚膜化时的反应气体添加赋予一种导电型的杂质元素,否则不受到成为晶种的区域所呈现的导电型的影响。在此情况下,图 15A 的单晶半导体层 113n 采用在 n 型的单晶半导体区域上层叠 i 型的单晶半导体区域的结构。此外,通过使用添加赋予一种导电型的杂质元素的反应气体,可以将外延成长的区域成为 n 型半导体或 p 型半导体。例如,图 15A 的单晶半导体层 113n 采用在 n 型的单晶半导体区域上层叠 p 型的单晶半导体区域的结构。

[0278] 在单晶半导体层 113n 上形成第二杂质半导体层 115p(参照图 15B)。

[0279] 第二杂质半导体层 115p 通过 CVD 法等形成包含赋予与所述第一杂质半导体层 111n⁺ 相反的导电型的杂质元素的半导体层。或者,也可以通过离子掺杂法、离子注入法或激光掺杂法,对单晶半导体层 113n 的表面一侧(单晶半导体层 113n 的分割面一侧)引入

赋予一种导电型的杂质元素（赋予与第一杂质半导体层 111n⁺ 相反的导电型的杂质元素）形成第二杂质半导体层 115p。

[0280] 在本实施方式中，为了形成 n 型的第一杂质半导体层 111n⁺，通过等离子体 CVD 法形成包含赋予 p 型的杂质元素（例如为硼）的半导体层并形成 p 型的第二杂质半导体层 115p。例如，在此，对包含半导体材料气体（例如为硅烷）及稀释气体（例如为氢）的反应气体添加包含赋予 p 型的杂质元素的气体的掺杂气体（例如为乙硼烷）来形成第二杂质半导体层 115p。

[0281] 在等离子体 CVD 装置的反应室中，对包含硅烷及氢的反应气体添加包含硼的掺杂气体（例如为乙硼烷）来通过辉光放电等离子体形成第二杂质半导体层 115p。通过施加 1MHz 以上且 20MHz 以下，典型的是 13.56MHz 的高频电力或大于 30MHz 至 300MHz 左右的 VHF 带的高频电力，典型的是 27.12MHz、60MHz，进行辉光放电等离子体的生成。将衬底的加热温度设定为 100℃ 以上且 300℃ 以下，优选设定为 120℃ 以上且 220℃ 以下。通过改变各种气体的流量、施加的电力等的成膜条件，可以形成微晶半导体或非晶半导体。另外，通过使用包含赋予 n 型的杂质元素的掺杂气体代替上述包含硼的掺杂气体，可以形成 n 型半导体层。

[0282] 注意，在形成第二杂质半导体层 115p 之前，去除形成在单晶半导体层 113n 上的自然氧化层等的与半导体不同的材料层。可以通过使用氢氟酸的湿蚀刻或干蚀刻去除自然氧化层。此外，当形成第二杂质半导体层 115p 之际，在引入半导体材料气体之前，使用氢和稀有气体的混合气体例如氢和氦的混合气体或氢、氦和氙的混合气体进行等离子处理体来可以去除自然氧化层及大气气氛元素（氧、氮或碳）。

[0283] 据此，形成第一单元元件 110。第一单元元件 110 的进行光电转换的主要部分由单晶半导体层形成。

[0284] 在第二杂质半导体层 115p 上形成第三杂质半导体层 131n、非单晶半导体层 133i 及第四杂质半导体层 135p（参照图 15C）。

[0285] 第三杂质半导体层 131n 通过 CVD 法等形成包含赋予与所述第二杂质半导体层 115p 相反的导电型的杂质元素的半导体层。在本实施方式中，通过等离子体 CVD 法形成包含赋予 n 型的杂质元素（例如为磷）的微晶半导体层，来形成 n 型的第三杂质半导体层 131n。

[0286] 如上所述，将稀释气体的流量比设定为半导体材料气体的 1 倍以上且低于 10 倍，优选设定为 1 倍以上且 6 倍以下而引入到反应空间，维持预定的压力，并生成等离子体，典型地生成辉光放电等离子体，从而在第三杂质半导体层 131n 上形成非单晶半导体层 133i。通过控制半导体材料气体的稀释量形成膜，可以形成在非晶结构 137 中结晶 139 从第三杂质半导体层 131n 成长的非单晶半导体层 133i。

[0287] 第四杂质半导体层 135p 通过 CVD 法等形成包含赋予与所述第三杂质半导体层 131n 相反的导电型的杂质元素的半导体层。在本实施方式中，通过等离子体 CVD 法形成包含赋予 p 型的杂质元素（例如为硼）的微晶半导体层，来形成 p 型的第四杂质半导体层 135p。

[0288] 据此，形成第二单元元件 130。第二单元元件 130 的进行光电转换的主要部分由在非晶结构中包括在厚度方向上连续地存在而贯穿的结晶的非单晶半导体层形成。

[0289] 在第四杂质半导体层 135p 上形成第二电极 142（参照图 16A）。

[0290] 在本实施方式中,将第二电极 142 一侧用作光入射面,所以使用透明导电材料并采用溅射法或真空蒸镀法形成第二电极 142。作为透明导电材料,使用氧化铟·锡合金、氧化锌、氧化锡、氧化铟·氧化锌合金等的氧化物金属。此外,也可以使用导电高分子材料代替氧化物金属等的透明导电材料。作为导电高分子材料,可以使用 π 电子共轭类导电高分子。例如,可以举出聚苯胺及 / 或其衍生物、聚吡咯及 / 或其衍生物、聚噻吩及 / 或其衍生物、或者由这些中的两种以上构成的共聚物等。在使用导电高分子材料的情况下,使导电高分子溶解于溶剂并通过湿法如涂布法、涂敷法、液滴喷射法或印刷法等形成第二电极 142。

[0291] 注意,优选使用荫罩 (shadow mask) 等选择性地形成第二电极 142,以能够用作使第一电极 104 的一部分露出的蚀刻用掩模。

[0292] 对设置在第一电极 104 上的第一单元元件 110 及第二单元元件 130 选择性地蚀刻来使第一电极 104 的一部分露出。然后,形成与第二电极 142 连接的辅助电极 144 (参照图 16B)。

[0293] 在本实施方式中,以第二电极 142 为掩模对第一单元元件 110 及第二单元元件 130 进行蚀刻来使第一电极 104 的一部分露出。以获得充分高的第一电极 104 和层叠在该第一电极 104 上的层 (单晶半导体层 113n、第二杂质半导体层 115p、第三杂质半导体层 131n、非单晶半导体层 133i 及第四杂质半导体层 135p) 的蚀刻选择比的条件进行上述蚀刻,即可。例如,通过使用 NF_3 、 SF_6 等的氟类气体的干蚀刻,可以对第一单元元件 110 及第二单元元件 130 进行蚀刻。注意,在本实施方式中示出将第二电极 142 用作掩模的例子,不需要新的蚀刻用掩模。当然,也可以使用抗蚀剂或绝缘层形成掩模。

[0294] 将第二电极 142 一侧用作光入射面,所以选择性地形成辅助电极 144 以能够从第二电极 142 一侧吸收光。注意,对于辅助电极 144 的形状没有限制,但是覆盖光入射面的面积优选尽量小,例如,优选形成成为当俯视时成为格子形、梳形、或梳齿形。使用镍、铝、银、铅锡 (焊锡) 等并采用印刷法等形成辅助电极 144。例如,使用镍膏、银膏并采用丝网印刷法形成辅助电极 144。

[0295] 在使用导电膏并采用丝网印刷法形成电极的情况下,其厚度会为几 μm 至几百 μm 左右。但是,图 16B 及图 12 是模式图而不一定图示实际上的尺寸。

[0296] 据此,可以形成图 12 所示的叠层型光电转换装置。

[0297] 注意,也可以在形成辅助电极 144 的步骤中形成与第一电极 104 接触的辅助电极。实施者可以适当地决定与第二电极 142 连接的辅助电极 144 和与第一电极 104 连接的辅助电极的有无及形状。此外,通过形成辅助电极,连接电极的自由度提高,从而可以容易制造串联连接的集成型光电转换装置模块等。

[0298] 此外,也可以在第二电极 142 上形成用作反射防止层的钝化层。例如,形成氮化硅层、氮氧化硅层或氟化镁层等,即可。通过形成用作反射防止层的钝化层,可以减少光入射面的反射。

[0299] 此外,在本实施方式中示出了第一杂质半导体层 111n⁺、单晶半导体层 113n 及第三杂质半导体层 131n 为 n 型半导体,且第二杂质半导体层 115p 及第四杂质半导体层 135p 为 p 型半导体的例子,但是也可以交换 n 型半导体和 p 型半导体而形成。

[0300] 在本实施方式中,示出了在第一单元元件 110 上形成第二单元元件 130 的例子,该第二单元元件 130 具有在膜的厚度方向上贯穿的结晶存在于非晶结构中的非单晶半导体

层。但是,还可以在第二单元元件 130 上层叠具有非单晶半导体层的单元元件。在此情况下,优选的是,在半导体层中结晶所占的比例越靠近于光入射一侧越小。这是因为如下缘故:结晶的比例越小,非晶结构的支配性越高,且适应于短波长区域光的吸收。

[0301] 注意,对于根据本发明的半导体层的形成,可以使用上述实施方式 1 中的图 3、图 4 所示的等离子体 CVD 装置。具体的说明与上述实施方式 1 同样。在本实施方式中,可以在如图 3、图 4 所示那样的结构的等离子体 CVD 装置的反应室(反应空间)中引入反应气体生成等离子体来形成第二杂质半导体层 115p 至第四杂质半导体层 135p。

[0302] 示出形成第二杂质半导体层 115p 至第四杂质半导体层 135p 的一例。首先,对搬入有作为被处理体的直到单晶半导体层 113n 形成的衬底 100 的反应室(1)引入第一反应气体生成等离子体,在单晶半导体层 113n 上形成第二杂质半导体层 115p(p 型半导体层)。接着,不暴露于大气地从反应室(1)搬出衬底 100,将该衬底 100 移动到反应室(2),对该反应室(2)引入第二反应气体生成等离子体,在第二杂质半导体层 115p 上形成第三杂质半导体层 131n(n 型半导体层)。接着,不暴露于大气地从反应室(2)搬出衬底 100,将该衬底 100 移动到反应室(3),对该反应室(3)引入第三反应气体生成等离子体,在第三杂质半导体层 131n 上形成非单晶半导体层 133i(i 型半导体层)。然后,不暴露于大气地从反应室(3)搬出衬底 100,将该衬底 100 移动到反应室(1),对该反应室(1)引入第四反应气体生成等离子体,在非单晶半导体层 133i 上形成第四杂质半导体层 135p(p 型半导体层)。

[0303] 注意,本实施方式可以与其他实施方式适当地组合。

[0304] 实施方式 7

[0305] 在本实施方式中,说明与上述实施方式不同的光电转换装置的制造方法。

[0306] 在上述实施方式 6 中参照图 13B 至图 14B 说明如下例子:(1)在单晶半导体衬底 112n 的一个表面上形成绝缘层 101,在单晶半导体衬底 112n 的具有预定的深度的区域中形成脆弱层 114。再者,在从形成有绝缘层 101 的面一侧引入赋予一种导电型的杂质元素形成第一杂质半导体层 111n⁺之后,去除绝缘层 101 并层叠形成第一电极 104、绝缘层 102。

[0307] 在此,脆弱层 114、第一杂质半导体层 111n⁺、第一电极 104 及绝缘层 102 的形成顺序及形成方法不仅是一个,至少可以举出如下(2)至(4)。

[0308] (2)在单晶半导体衬底的一个表面上形成绝缘层,从形成有该绝缘层的面一侧引入赋予一种导电型的杂质元素形成第一杂质半导体层 111n⁺,在单晶半导体衬底的具有预定的深度的区域中形成脆弱层。在单晶半导体衬底上去除绝缘层的表面上形成第一电极和绝缘层。

[0309] (3)在单晶半导体衬底的一个表面上形成第一电极,在单晶半导体衬底的具有预定的深度的区域中形成脆弱层。从形成有第一电极的面一侧引入赋予一种导电型的杂质元素形成第一杂质半导体层,在第一电极上形成绝缘层。

[0310] (4)在单晶半导体衬底的一个表面上形成第一电极,从形成有该第一电极的面一侧引入赋予一种导电型的杂质元素形成第一杂质半导体层,在单晶半导体衬底的具有预定的深度的区域中形成脆弱层。在第一电极上形成绝缘层。

[0311] 如上所述,根据本发明的一种方式的制造顺序不局限于一个而实施者可以适当地决定。

[0312] 注意,本实施方式可以与其他实施方式适当地组合。

[0313] 实施方式 8

[0314] 在本实施方式中示出与上述实施方式不同的结构的光电转换装置。具体而言,示出如下例子:在一种导电型的杂质半导体层和非单晶半导体层的接合部形成具有与所述一种导电型的杂质半导体层相同的导电型的低浓度的杂质半导体层。

[0315] 图 17A 至 17C 示出层叠有两个单元元件的串联型光电转换装置。在图 17A 中,从隔着绝缘层 102 形成有第一电极 104 的衬底 100 一侧配置有第一单元元件 110、第二单元元件 130 及第二电极 142。在第一单元元件 110 中,从与第一电极 104 接触的一侧配置有形成有第一杂质半导体层 $111n^+$ 的单晶半导体层 113n 及第二杂质半导体层 115p。在第二单元元件 130 中,从与第一单元元件 110 的第二杂质半导体层 115p 接触的一侧配置有第三杂质半导体层 131n、低浓度杂质半导体层 $132n^-$ 、具有在膜的形成方向上贯穿的结晶的非单晶半导体层 133i 及第四杂质半导体层 135p。注意,在此不图示辅助电极 144。

[0316] 在构成第二单元元件 130 的第三杂质半导体层 131n 和非单晶半导体层 133i 之间设置低浓度杂质半导体层 $132n^-$ 。低浓度杂质半导体层 $132n^-$ 是包含赋予与第三杂质半导体层 131n 相同的导电型的杂质元素且其杂质浓度比第三杂质半导体层 131n 低的半导体层。

[0317] 在一种导电型杂质半导体层和 i 型半导体层的接合部具有与所述一种导电型杂质半导体层相同的导电型的低浓度的杂质半导体层,从而改善半导体接合界面的载流子传输性。例如,在图 17A 中,从第一电极 104 一侧配置为 n^+npnn^-ip (或 n^+nipnn^-ip)。在构成在非单晶半导体层中进行光电转换的主要部分的第二单元元件 130 中,因 n^- 的存在而改善载流子传输性,并可以有助于高效化。此外,将低浓度的杂质半导体层中的杂质浓度采用从一种导电型杂质半导体层到 i 型半导体层楼梯状地减少或连续地减少的分布,从而进一步改善载流子传输性。此外,通过设置低浓度杂质半导体层,界面能级密度减少且扩散电位提高,因此光电转换装置的开路电压提高。注意,使用微晶半导体,典型地使用微晶硅形成低浓度杂质半导体层,即可。

[0318] 图 17B 示出一个例子,其中从隔着绝缘层 102 形成有第一电极 104 的衬底 100 一侧配置有第一单元元件 110、第二单元元件 130 和第二电极 142,该第一单元元件 110 层叠有形成有第一杂质半导体层 $111n^+$ 的单晶半导体层 113n 及第二杂质半导体层 115p,该第二单元元件 130 层叠有第三杂质半导体层 131n、非单晶半导体层 133i、低浓度杂质半导体层 $134p^-$ 及第四杂质半导体层 135p。注意,在此不图示辅助电极 144。

[0319] 低浓度杂质半导体层 $134p^-$ 是包含赋予与第四杂质半导体层 135p 相同的导电型的杂质元素且其杂质浓度比第四杂质半导体层 135p 低的半导体层。例如,在图 17B 中,从第一电极 104 一侧配置为 n^+npnip^-p (或 $n^+nipnip^-p$)。在第二单元元件 130 中,因 p^- 的存在而改善载流子传输性。

[0320] 此外,图 17C 示出一个例子,其中从隔着绝缘层 102 形成有第一电极 104 的衬底 100 一侧配置有第一单元元件 110、第二单元元件 130 和第二电极 142,该第一单元元件 110 层叠有形成有第一杂质半导体层 $111n^+$ 的单晶半导体层 113n 及第二杂质半导体层 115p,该第二单元元件 130 层叠有第三杂质半导体层 131n、低浓度杂质半导体层 $132n^-$ 、非单晶半导体层 133i、低浓度杂质半导体层 $134p^-$ 及第四杂质半导体层 135p。例如,在图 17C 中,从第一电极 104 一侧配置为 $n^+npnn^-ip^-p$ ($n^+nipnn^-ip^-p$)。在第二单元元件 130 中,因 n^- 及 p^- 的存在而改善载流子传输性。

[0321] 注意,在本实施方式中说明了串联型光电转换装置,但是也可以应用于在第二单元元件 130 上层叠进行光电转换的主要部分的能隙比第二单元元件 130 窄的单元的堆叠型光电转换装置。

[0322] 注意,本实施方式可以与其他实施方式适当地组合。

[0323] 实施方式 9

[0324] 在本实施方式中,说明一种集成型光电转换装置的例子,其中在相同的衬底上形成多个光电转换单元,并且将该多个光电转换单元串联连接并使光电转换装置集成化。下面,参照俯视图及截面图进行说明。

[0325] 在图 18 所示的俯视图中,在相同的衬底 1000 上设置有受到元件分离的多个底部单元 $B_1 \dots B_n$ 。底部单元 $B_1 \dots B_n$ 是具有使单晶半导体衬底薄片化并固定到衬底的单晶半导体层的单元。

[0326] 图 18 示出多个长条形的底部单元被设置为条形的例子的俯视图。通过使预先加工为能够分离成所希望的形状及个数的单晶半导体衬底薄片化并在衬底 1000 上固定单晶半导体层,可以形成这种底部单元 $B_1 \dots B_n$ 。在底部单元 $B_1 \dots B_n$ 和衬底 1000 之间设置电极。

[0327] 图 21A 至 21D 示出受到形成元件分离了的多个底部单元的一例的截面图。图 21A 至 21D 对应于沿图 18 的虚线 XY 截断的截面。在此,使用设置在衬底 1000 上的多个底部单元 $B_1 \dots B_n$ 中的相邻的底部单元 B_2 及底部单元 B_3 来进行说明。

[0328] 在单晶半导体衬底 1100 上层叠形成第一电极层 1004 及绝缘层 1002,并在单晶半导体衬底 1100 的具有预定的深度的区域中形成脆弱层 1014(参照图 21A)。在第一电极层 1004 上设置绝缘层 1002,以使接合面的平滑性为良好而容易贴合于衬底。注意,虽然不图示,在单晶半导体衬底 1100 的与第一电极层 1004 接触的一侧形成一种导电型的第一杂质半导体层。

[0329] 从层叠形成有第一电极层 1004 及绝缘层 1002 的一侧选择性地蚀刻单晶半导体衬底 1100,以形成为所希望的形状(参照图 21B)。蚀刻单晶半导体衬底 1100 来形成槽,并形成具有所希望的形状及面积的凸部。在此,在图 18 所示的长条形的形状中形成凸部。下面,选择性地蚀刻被处理体来形成槽也称为“槽加工”。

[0330] 当槽加工之际,利用掩模选择性地覆盖需要残留的区域进行蚀刻。此外,优选的是,从绝缘层 1002 一侧比形成有脆弱层 1014 的深度深地蚀刻。通过比脆弱层 1014 深地蚀刻进行槽加工,可以使凸部薄片化并将分割为多个的单晶半导体层容易贴合于衬底 1000。

[0331] 通过光刻法及蚀刻法进行槽加工,即可。通过光刻法形成抗蚀剂掩模,通过干蚀刻及湿蚀刻对抗蚀剂掩模之下方的单晶半导体衬底 1100 进行蚀刻。此外,由于槽加工,抗蚀剂掩模之下的绝缘层 1002 及第一电极层 1004 受到蚀刻,并形成分离的绝缘层 I_1 至 I_n (图 21A 至 21D 所示的是绝缘层 I_2 、 I_3) 和分离的第一电极 E_1 至 E_n (图 21A 至 21D 所示的是第一电极 E_2 、 E_3)。

[0332] 使单晶半导体衬底 1100 的形成有绝缘层 I_2 、 I_3 的一侧和衬底 1000 对置,重叠并贴合(参照图 21C)。单晶半导体衬底 1100 受到槽加工,且处于形成有绝缘层及第一电极的凸部贴合于衬底 1000 的状态。

[0333] 使单晶半导体衬底 1100 薄片化并分离形成有绝缘层 I_1 至 I_n 及第一电极 E_1 至 E_n 的表层,来在衬底 1000 上形成单晶半导体层 S_1 至 S_n 。在此,由于槽加工而形成的凸部贴合

于衬底 1000 上。结果,分割为多个的单晶半导体层 S_1 至 S_n 、第一电极 E_1 至 E_n 及绝缘层 I_1 至 I_n 的叠层体形成在衬底 1000 上。在图 21D 中,将单晶半导体衬底 1100 的形成有第一电极 E_2 及绝缘层 I_2 的凸部和形成有第一电极 E_3 及绝缘层 I_3 的凸部贴合于衬底 1000 并薄片化,并且在衬底 1000 上设置有单晶半导体层 S_2 、第一电极 E_2 及绝缘层 I_2 的叠层体和单晶半导体层 S_3 、第一电极 E_3 及绝缘层 I_3 的叠层体。注意,在单晶半导体层没有所希望的厚度的情况下,利用外延成长技术来厚膜化,即可。

[0334] 通过对如上所述那样在形成在衬底 1000 上的单晶半导体层的表面一侧引入与第一杂质半导体层相反的导电型的杂质元素形成第二杂质半导体层,可以如图 18 所示那样地形成受到元件分离了的多个底部单元 $B_1 \dots B_n$ 。在图 22A 中,在衬底 1000 上设置有相邻的底部单元 B_2 及底部单元 B_3 。

[0335] 在图 22A 中,底部单元 B_2 及底部单元 B_3 相当于图 12 所示的第一单元元件 110,并且具有在包括一种导电型的第一杂质半导体层的单晶半导体层上层叠有与所述第一杂质半导体层相反的导电型的第二杂质半导体层的结构。使单晶半导体衬底薄片化来形成单晶半导体层。形成在单晶半导体层上的第二杂质半导体层既可以在单晶半导体层的表面一侧引入赋予一种导电型的杂质元素形成,又可以通过等离子体 CVD 法形成。构成底部单元的单晶半导体层的厚度为 $1 \mu\text{m}$ 以上且 $10 \mu\text{m}$ 以下,优选为 $2 \mu\text{m}$ 以上且 $8 \mu\text{m}$ 以下。当使单晶半导体衬底薄片化来形成的单晶半导体层的厚度薄时,优选利用外延成长技术来厚膜化。

[0336] 接触于底部单元 B_2 的下方地设置第一电极 E_2 ,并接触于底部单元 B_3 的下方地设置第一电极 E_3 。此外,在第一电极 E_2 和衬底 1000 之间设置有绝缘层 I_2 ,并在第一电极 E_3 和衬底 1000 之间设置有绝缘层 I_3 。

[0337] 在图 22B 中,通过等离子体 CVD 法,覆盖多个底部单元 B_1 至 B_n (所图示的是底部单元 B_2 、 B_3) 上地形成在衬底 1000 上的整个表面形成顶部单元的半导体层 1030。顶部单元相当于图 12 所示的第二单元元件 130,并具有层叠有一种导电型的第三杂质半导体层、非单晶半导体层、与第三杂质半导体层相反的导电型的第四杂质半导体层的结构。由第三杂质半导体层、非单晶半导体层及第四杂质半导体层的叠层结构形成 nip 结(或 pin 结)。在非单晶半导体层中,多个结晶分散地存在于非晶结构中。一对杂质半导体层(第三杂质半导体层及第四杂质半导体层)为形成内部电场而接合于非单晶半导体层,且结晶贯穿非单晶半导体层。构成顶部单元的非单晶半导体层的厚度为 $0.1 \mu\text{m}$ 以上且 $0.5 \mu\text{m}$ 以下,优选为 $0.2 \mu\text{m}$ 以上且 $0.3 \mu\text{m}$ 以下。

[0338] 如图 19、图 22C 所示,通过激光加工法,形成贯穿形成顶部单元的半导体层的开口 C_1 至 C_n ,并形成受到元件分离了的多个顶部单元 $T_1 \dots T_n$ 。通过激光加工法,以贯穿相邻的底部单元之间(例如为底部单元 B_2 和底部单元 B_3 之间)的方式形成开口 C_1 至 C_n (例如为开口 C_3),并形成受到元件分离了的顶部单元 $T_1 \dots T_n$ (例如为顶部单元 T_2 及顶部单元 T_3)。像这样,通过以贯穿相邻的底部单元之间的方式形成开口 C_1 至 C_n 来形成受到元件分离了的顶部单元 $T_1 \dots T_n$,形成受到元件分离了的光电转换单元 P_1 至 P_n 。此外,以使元件分离的底部单元 B_1 至 B_n 的一个端部露出的方式形成开口 C_1 至 C_n 。通过使底部单元 B_1 至 B_n 的一个端部露出,使底部单元 B_1 至 B_n 之下的第一电极 E_1 至 E_n 露出。

[0339] 作为顶部单元形成的半导体层薄,即为几 100nm 左右。因此,可以通过激光加工容易贯穿而形成开口。此外,形成底部单元的半导体层厚,即为几 μm 左右,因此不容易受到

激光加工。因此,形成顶部单元的半导体层被去除,且底部单元的端部残留而露出。

[0340] 在图 22D 中,覆盖多个顶部单元 T_1 至 T_n 上及开口 C_1 至 C_n 地在衬底 1000 的整个表面上形成透明电极层 1042。透明电极层 1042 以填充开口 C_1 至 C_n 的方式形成,所以在开口 C_1 至 C_n 中与露出的底部单元 B_1 至 B_n 的端部接触。透明电极层 1042 可以应用形成图 12 所示的第二电极 142 的材料,并且使用透明导电材料并采用溅射法或真空蒸镀法形成。此外,也可以使用导电高分子材料形成透明电极层 1042。

[0341] 如图 20、图 22E 所示,通过激光加工法,形成贯穿透明导电层 1042 的开口 H_1 至 H_n 、开口 H_1 至 H_m ,并形成受到元件分离了的第二电极 D_1 至 D_n 。通过将开口 H_1 至 H_n 形成在与开口 C_1 至 C_n 偏离的位置上,可以使相邻的底部单元彼此电连接。在图 22E 中,由第二电极 D_2 使光电转换单元 P_2 和光电转换单元 P_3 电连接。第二电极 D_2 形成在光电转换单元 P_2 上,且在开口 C_3 中与露出的光电转换单元 P_3 之下的第一电极 E_3 接触。光电转换单元 P_2 和光电转换单元 P_3 串联连接。在本实施方式中采用在开口 C_{q+1} 中使第二电极 D_q 和第一电极 E_{q+1} 电连接的结构。

[0342] 注意,当形成开口 H_1 至 H_n 之际,如图 22E 所示,有时下方的顶部单元也被去除。但是,至少形成透明电极层 1042 选择性地被去除且受到元件分离了的第二电极,即可。

[0343] 据此,可以获得在相同的衬底上使多个光电转换单元 P_1 至 P_n 串联连接的集成型光电转换装置。

[0344] 根据本实施方式的光电转换装置是多个光电转换单元串联连接的集成型光电转换装置。如本实施方式那样地,通过将光电转换单元分离为多个并使该光电转换单元串联连接,可以提供可获得所希望的电压的集成型光电转换装置。此外,构成根据本实施方式的光电转换装置的各光电转换单元具有在底部单元上层叠有顶部单元的结构。底部单元的主要部分由单晶半导体层形成,并且顶部单元由多个结晶存在于非晶结构中的非单晶半导体层形成。因此,具有其范围广泛的吸收波长带域,且也几乎不会产生光退化所引起的特性降低,所以可以获得光电转换特性提高的集成型光电转换装置。

[0345] 注意,本实施方式可以与其他实施方式自由地组合。

[0346] 本说明书根据 2008 年 5 月 30 日在日本专利局受理的日本专利申请编号 2008-143277 以及 2008 年 5 月 30 日在日本专利局受理的日本专利申请编号 2008-143301 而制作,所述申请内容包括在本说明书中。

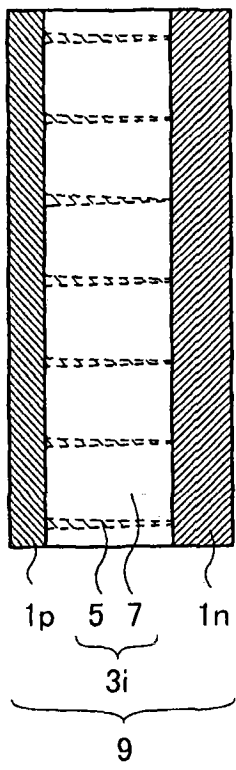


图 1

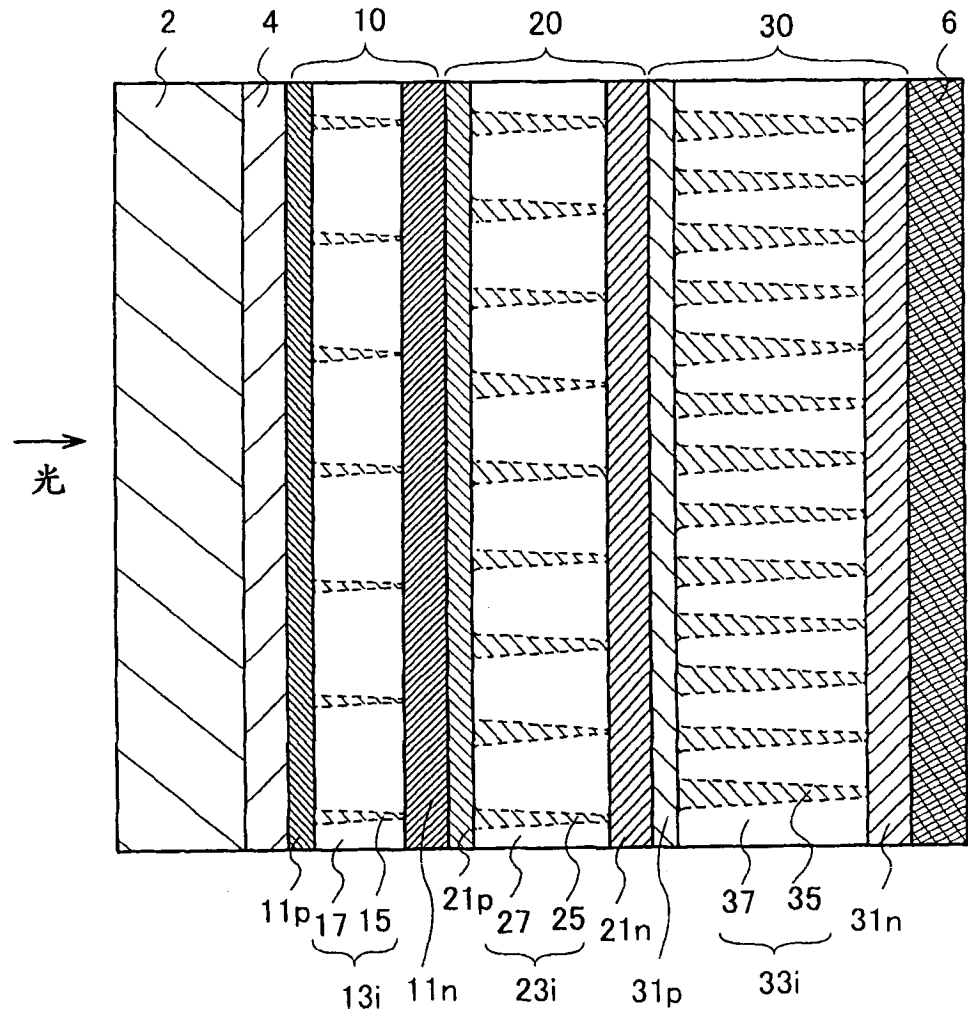


图 2

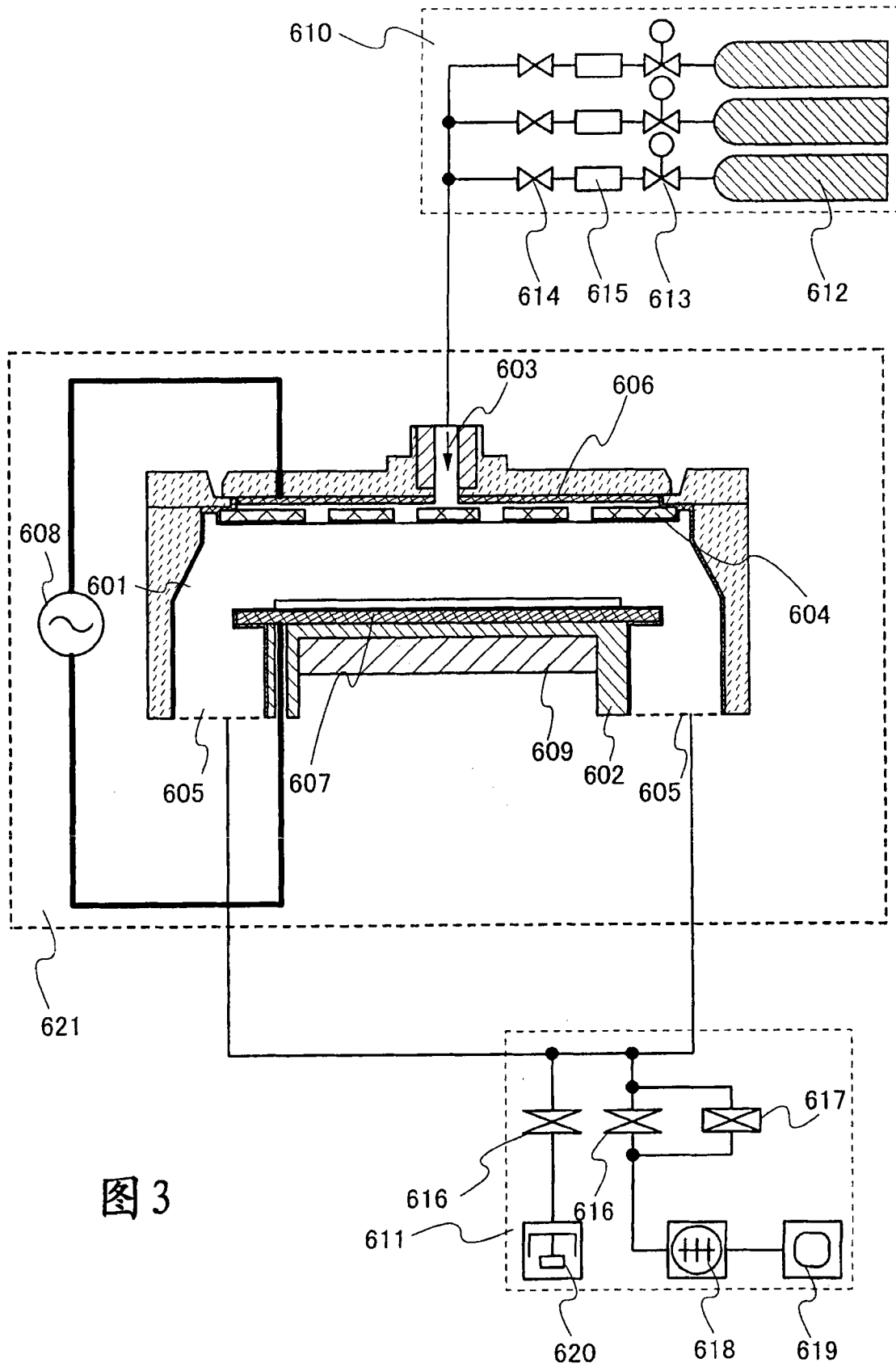


图 3

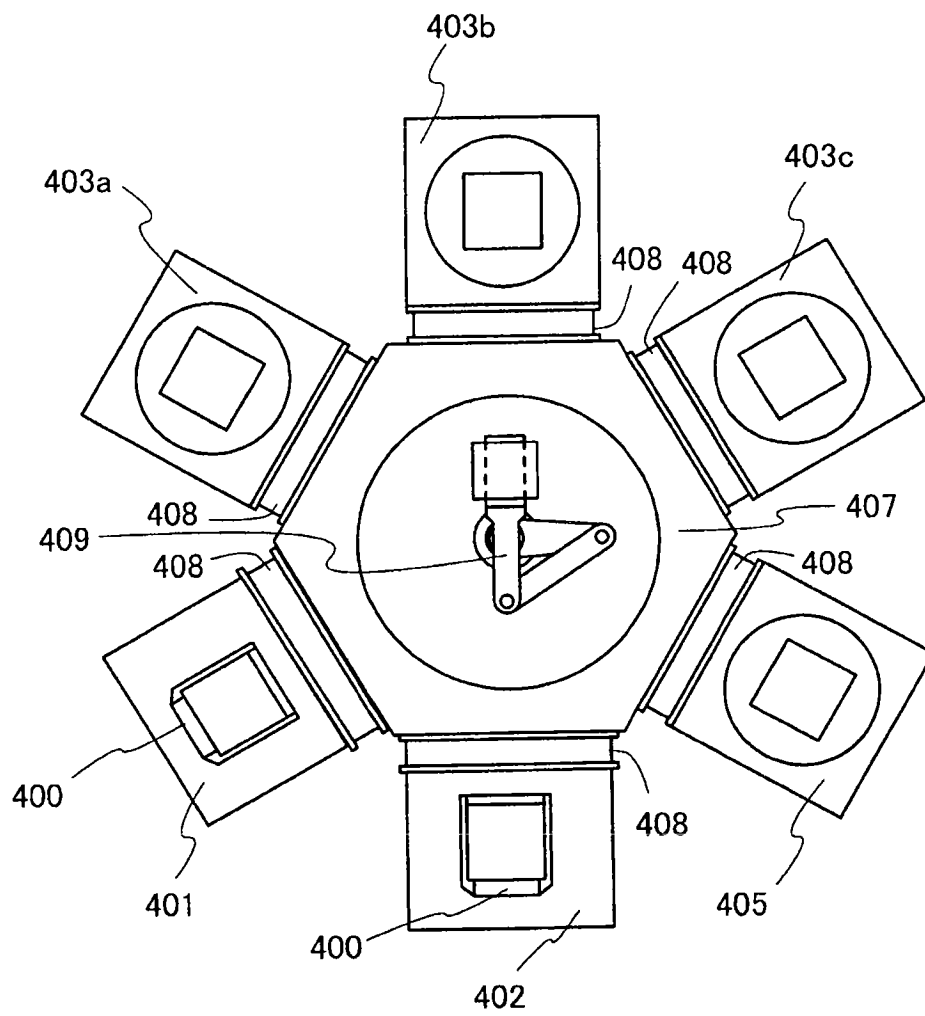


图 4

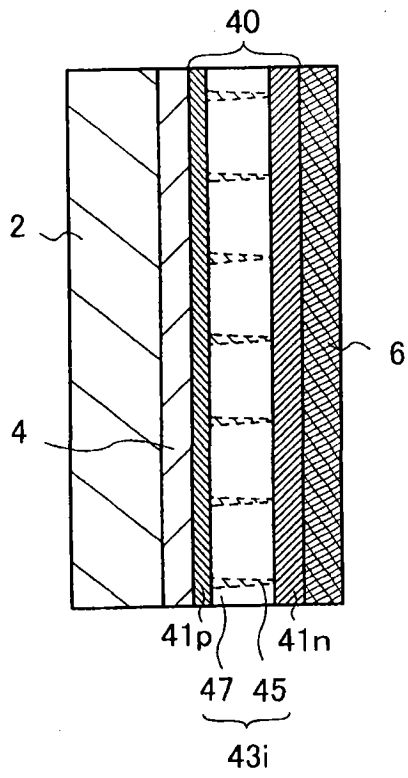


图 5A

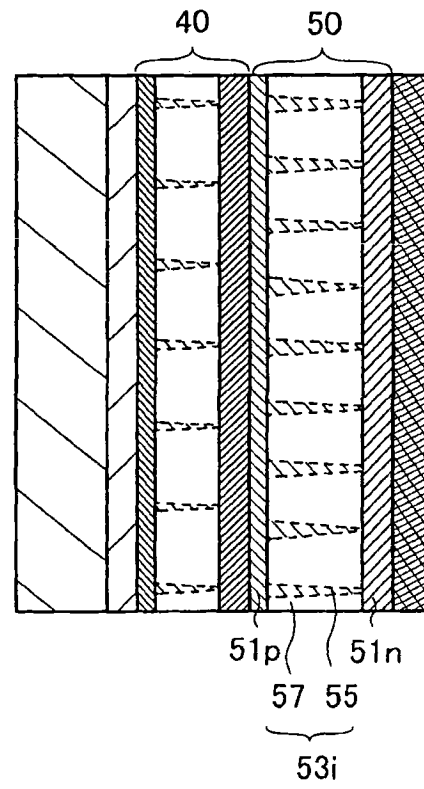


图 5B

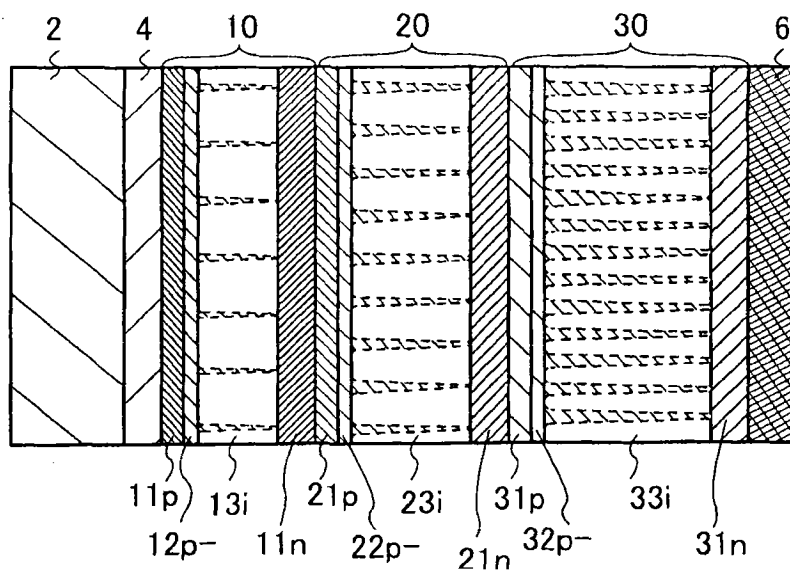


图 6A

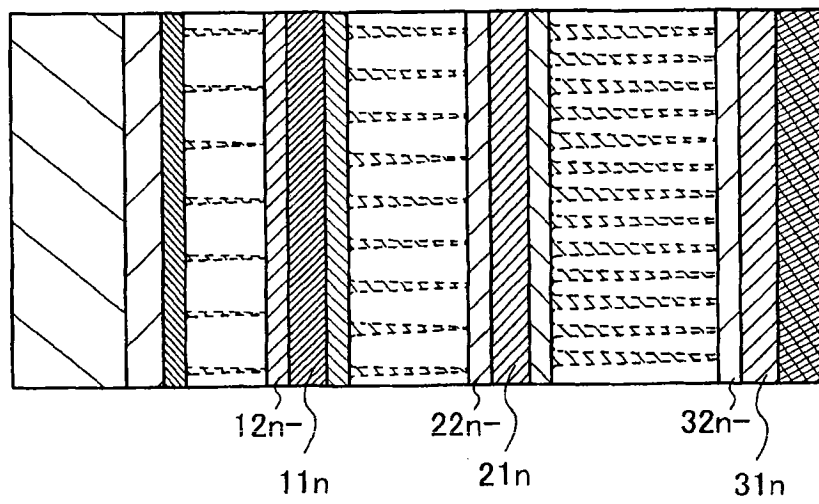


图 6B

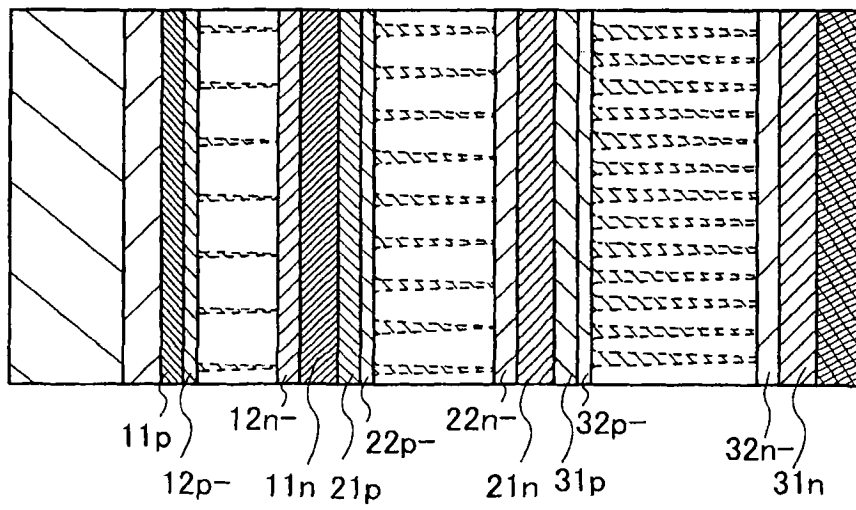


图 6C

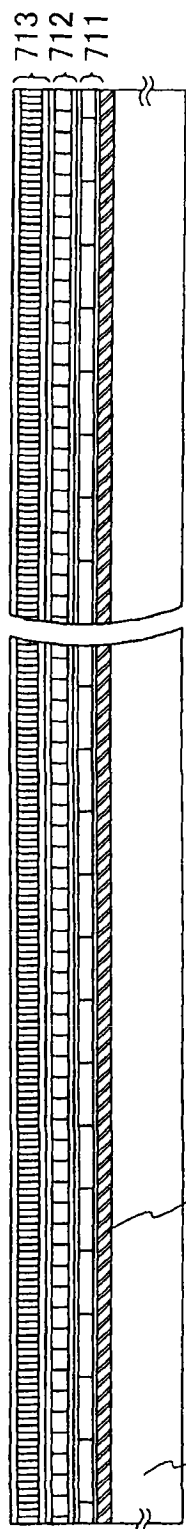


图 7A

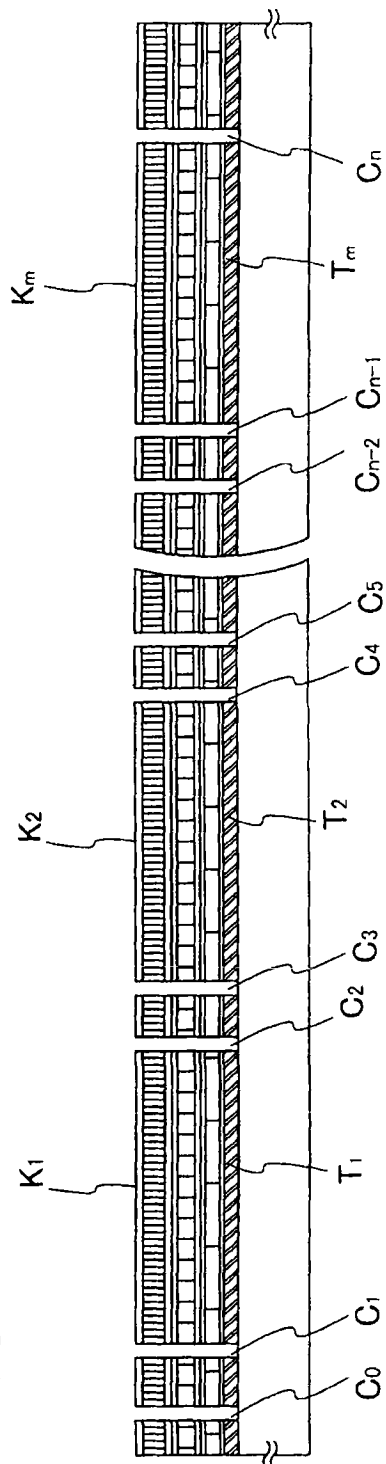


图 7B

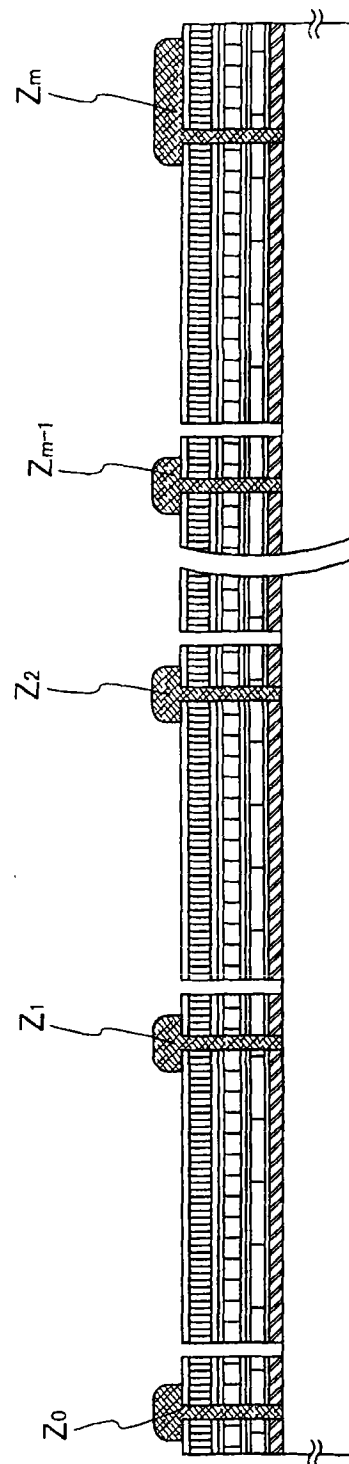


图 7C

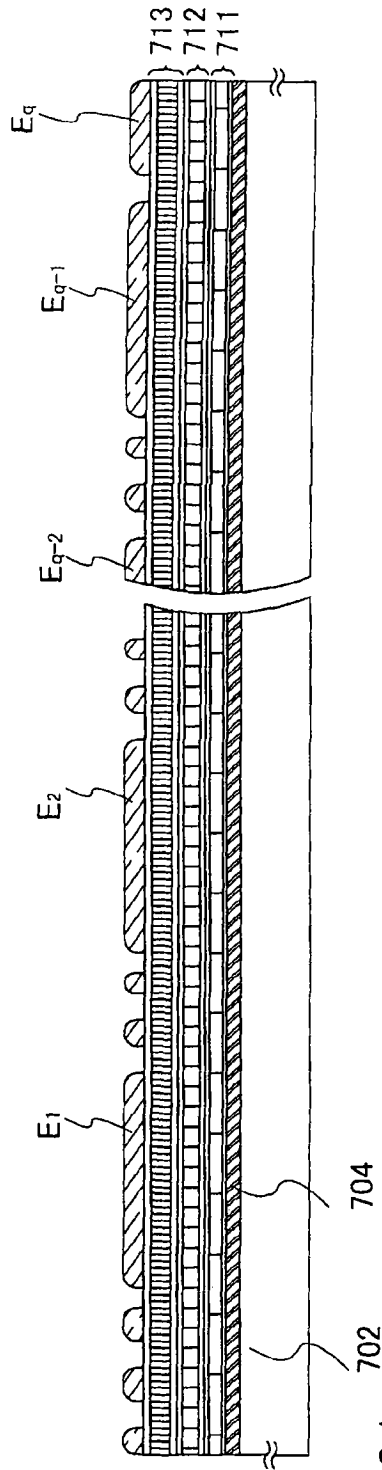


图 9A

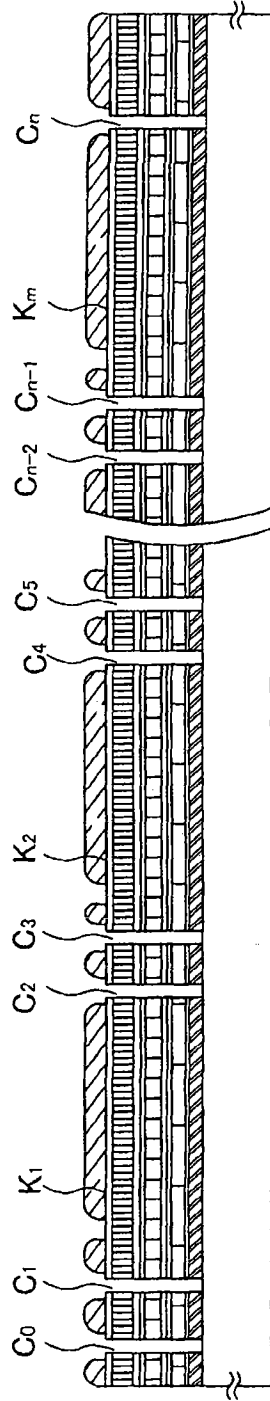


图 9B

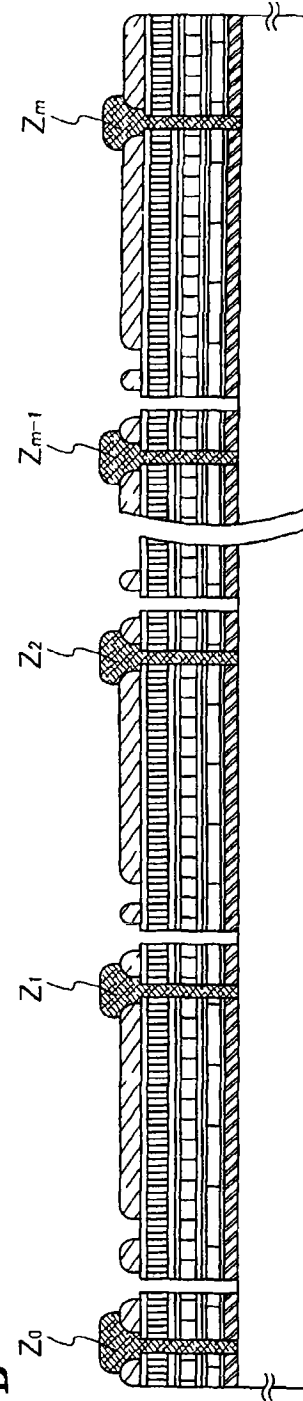


图 9C

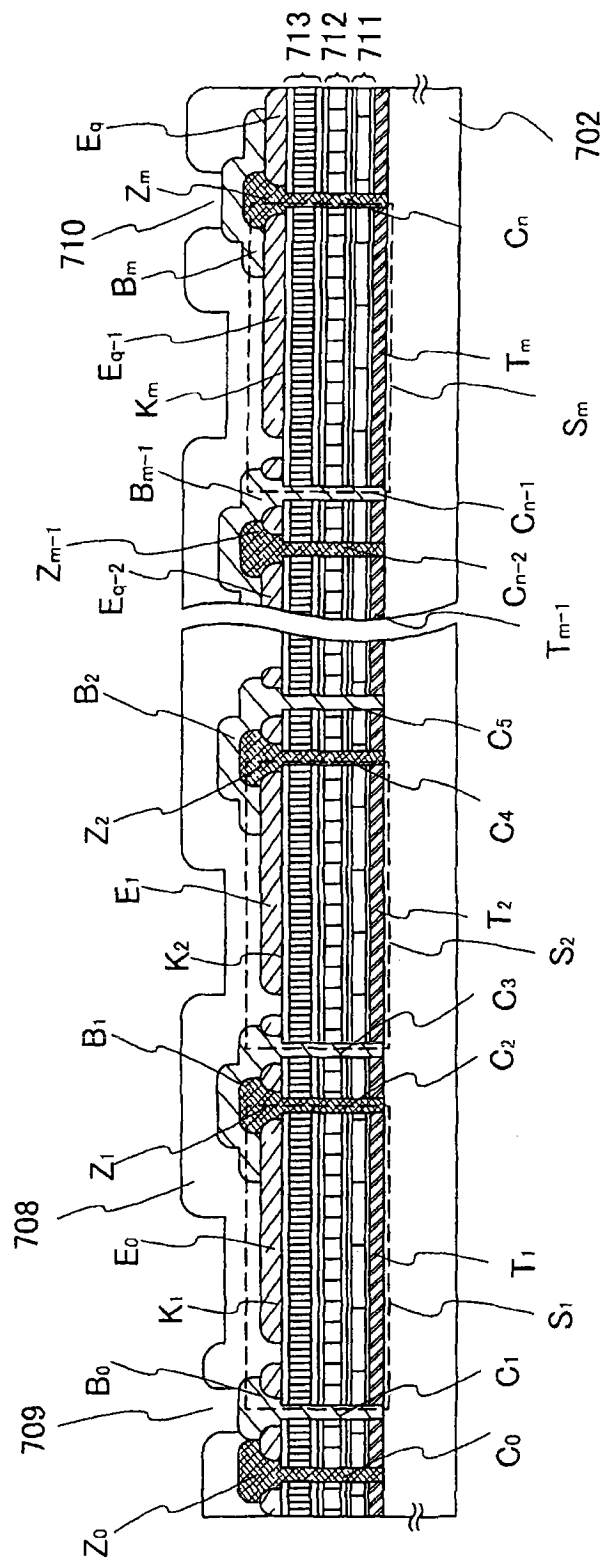


图10

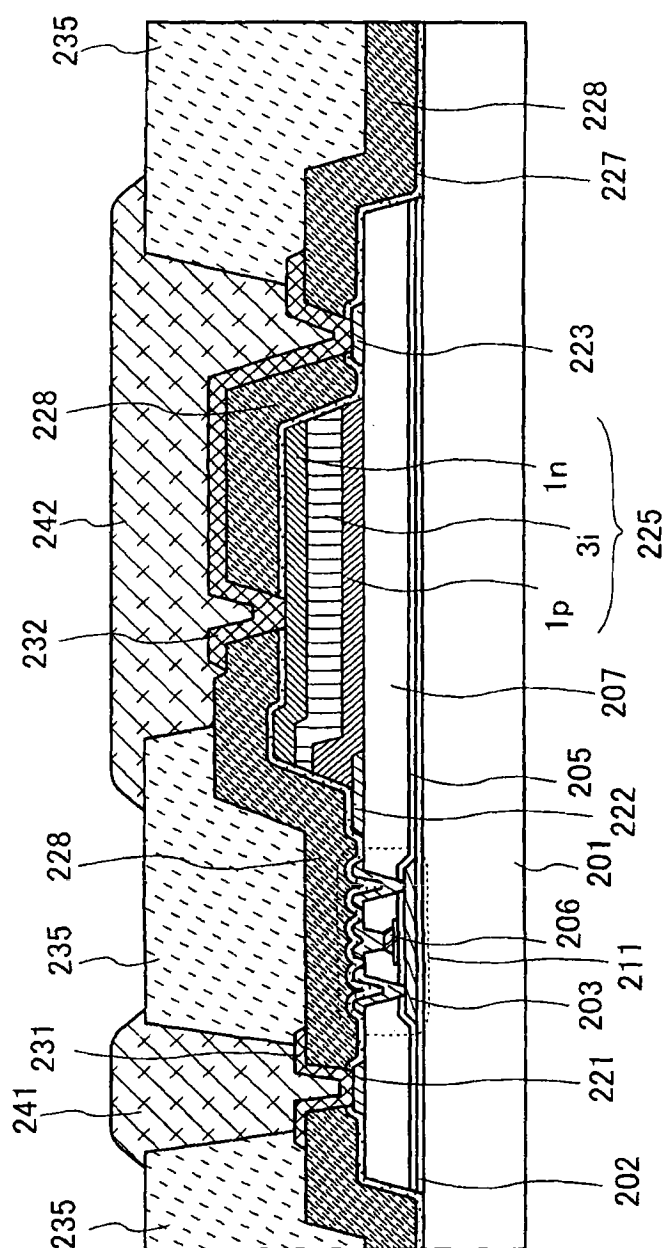


图 11

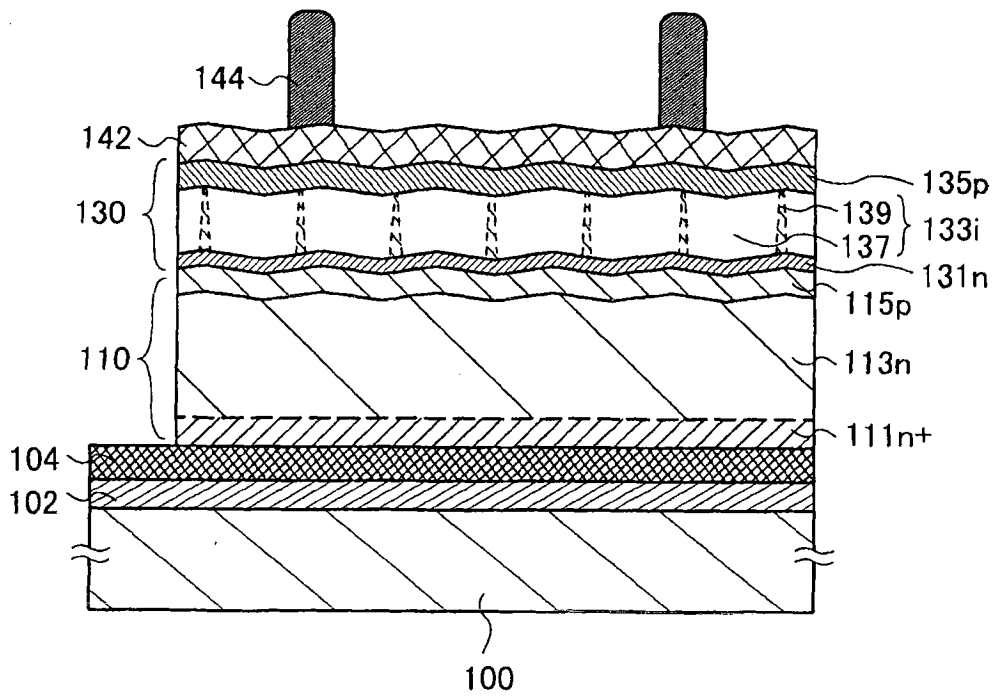


图 12

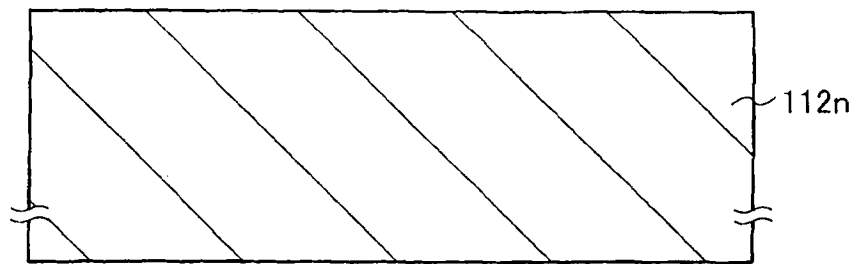


图 13A

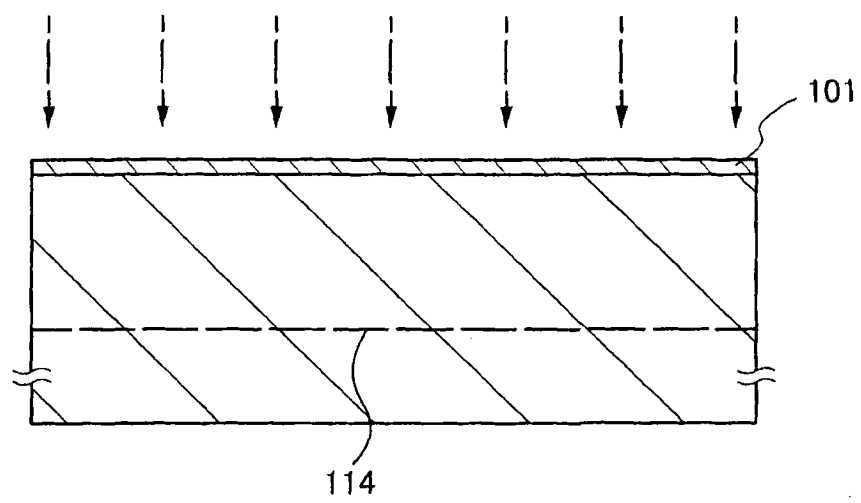


图 13B

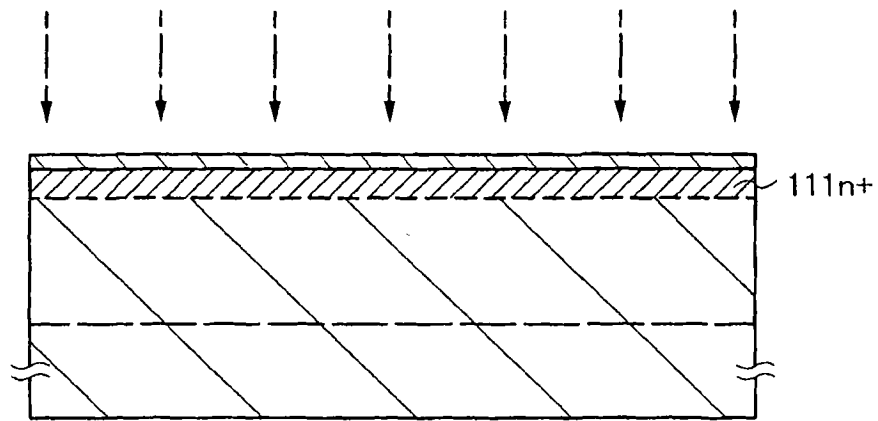


图 13C

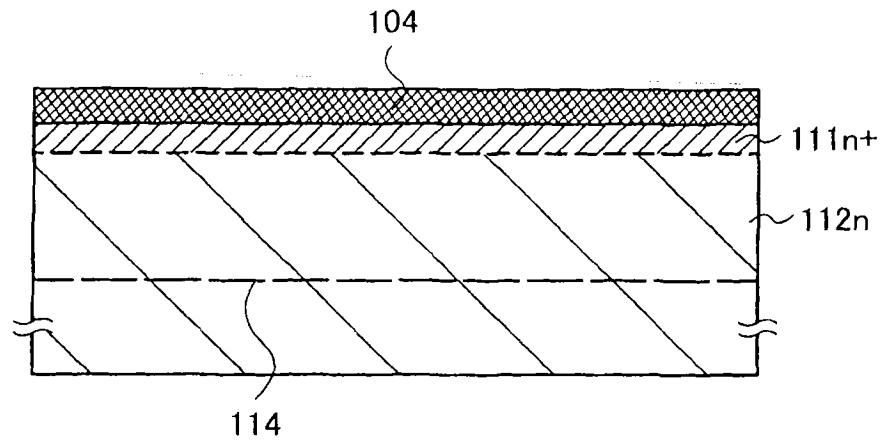


图 14A

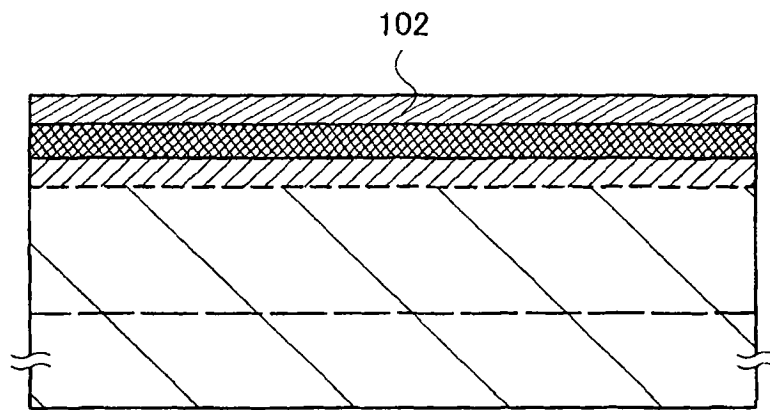


图 14B

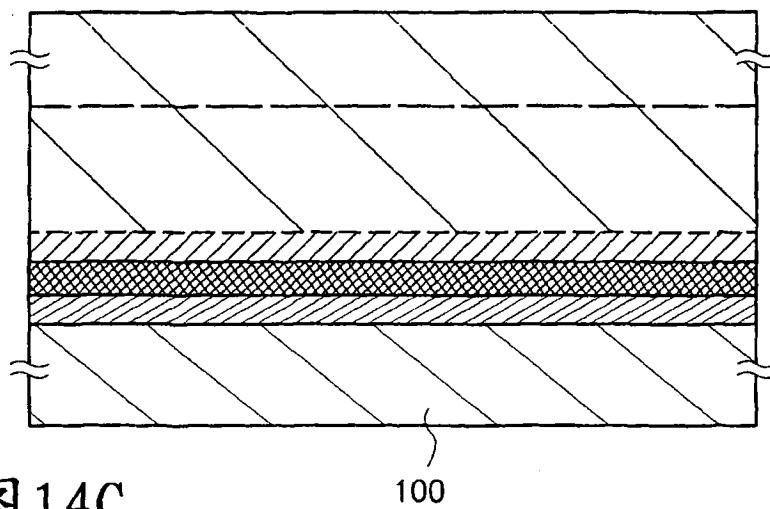


图 14C

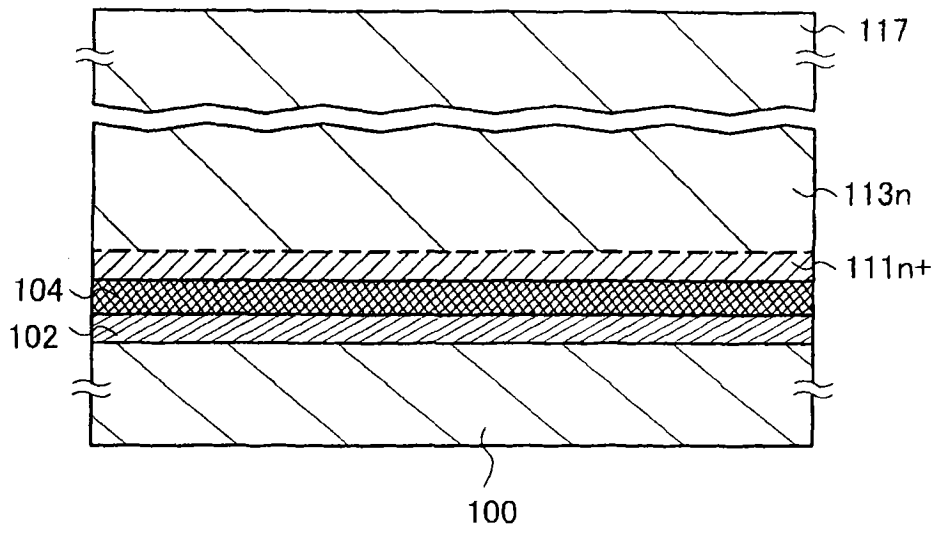


图 15A

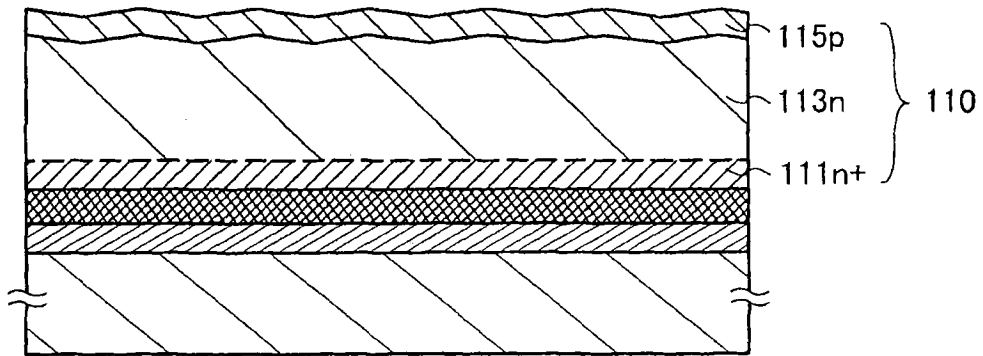


图 15B

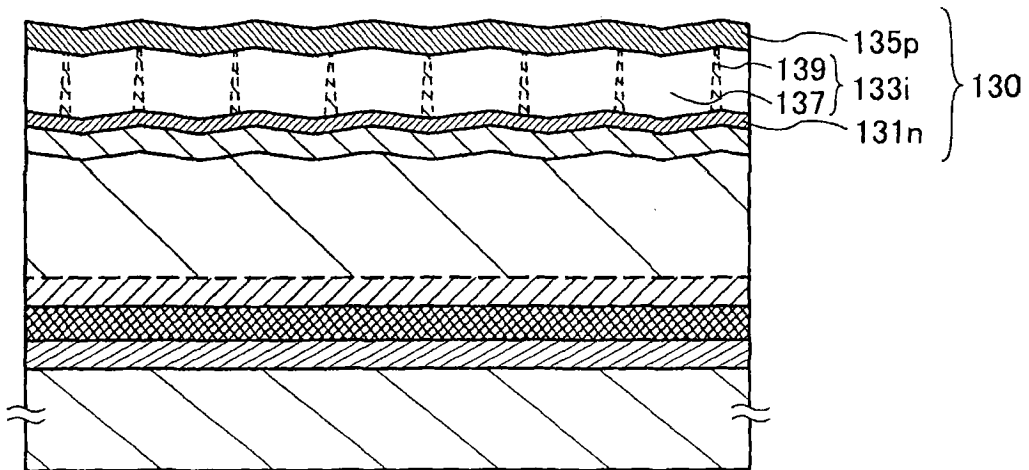


图 15C

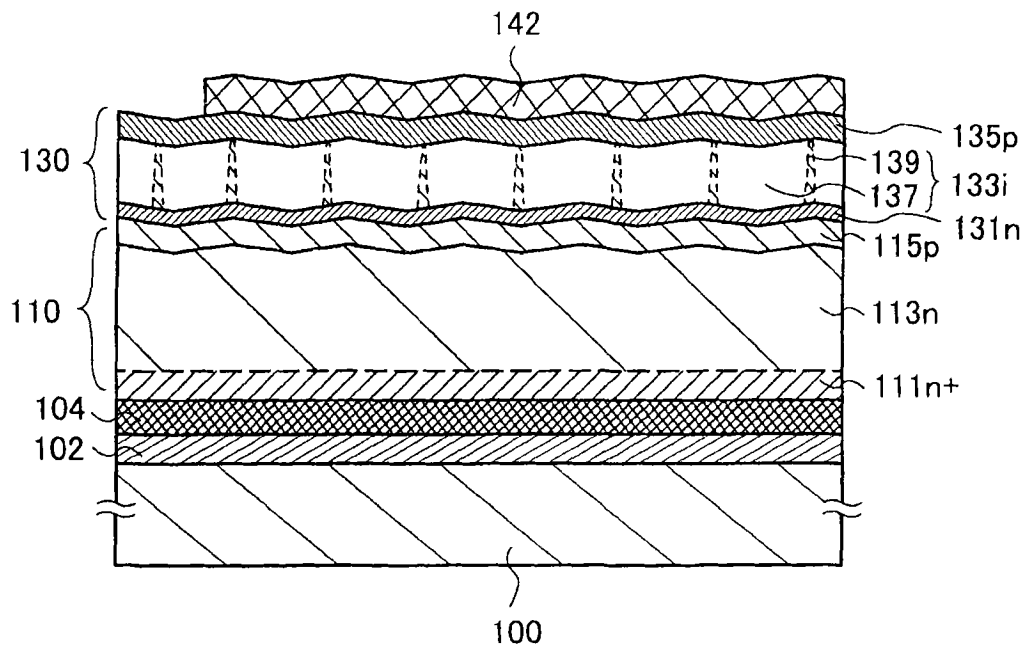


图 16A

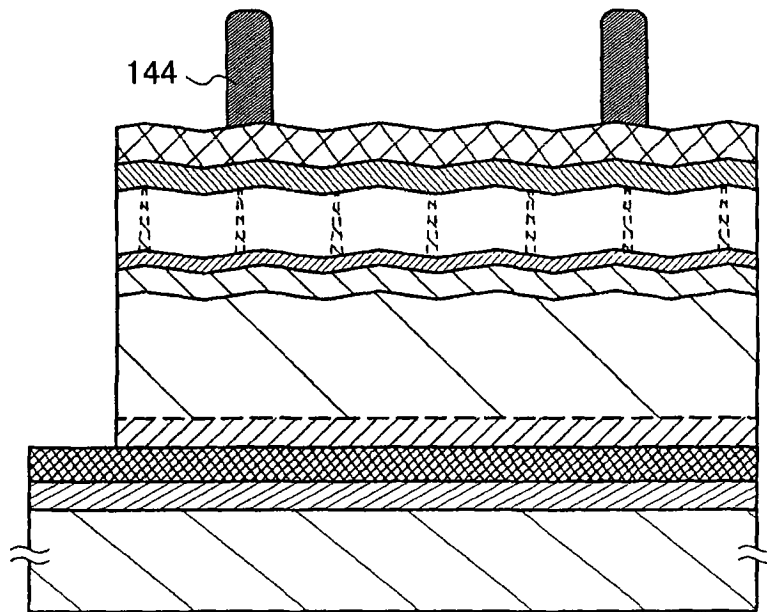


图 16B

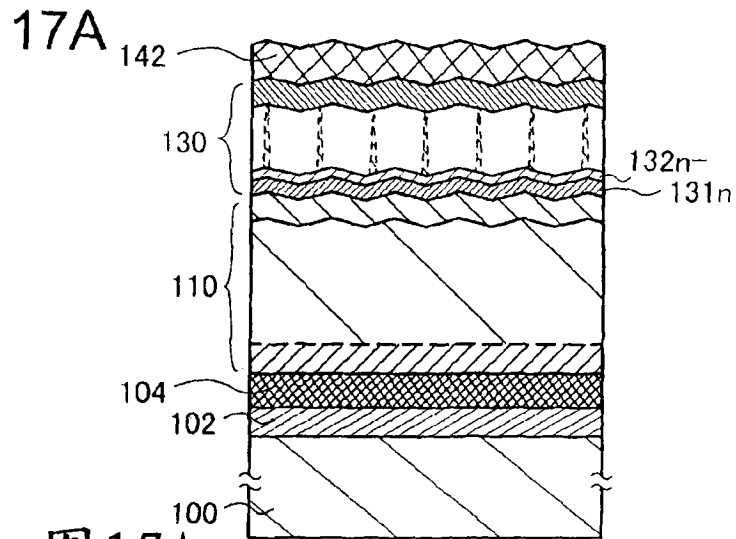


图 17A

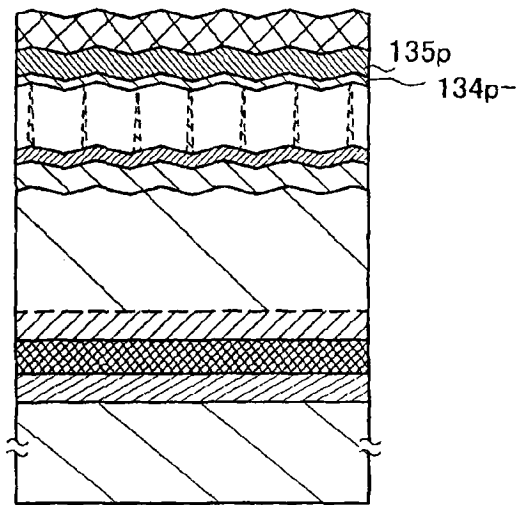


图 17B

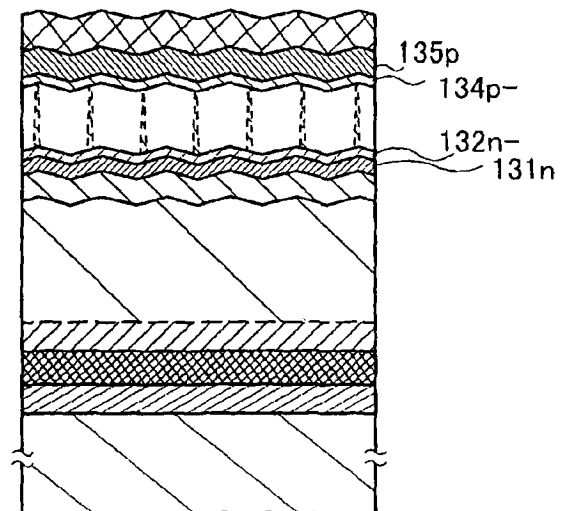


图 17C

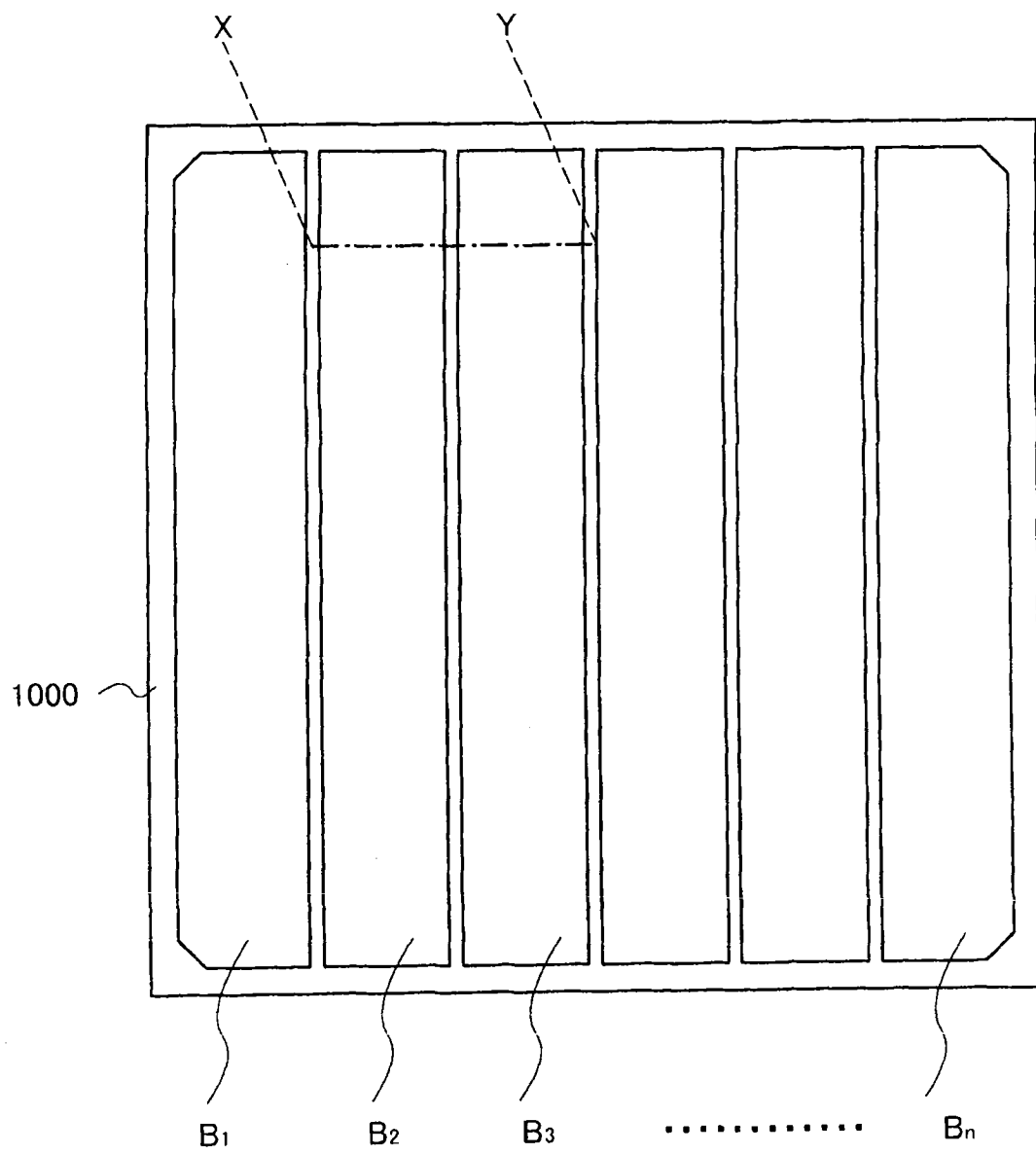


图 18

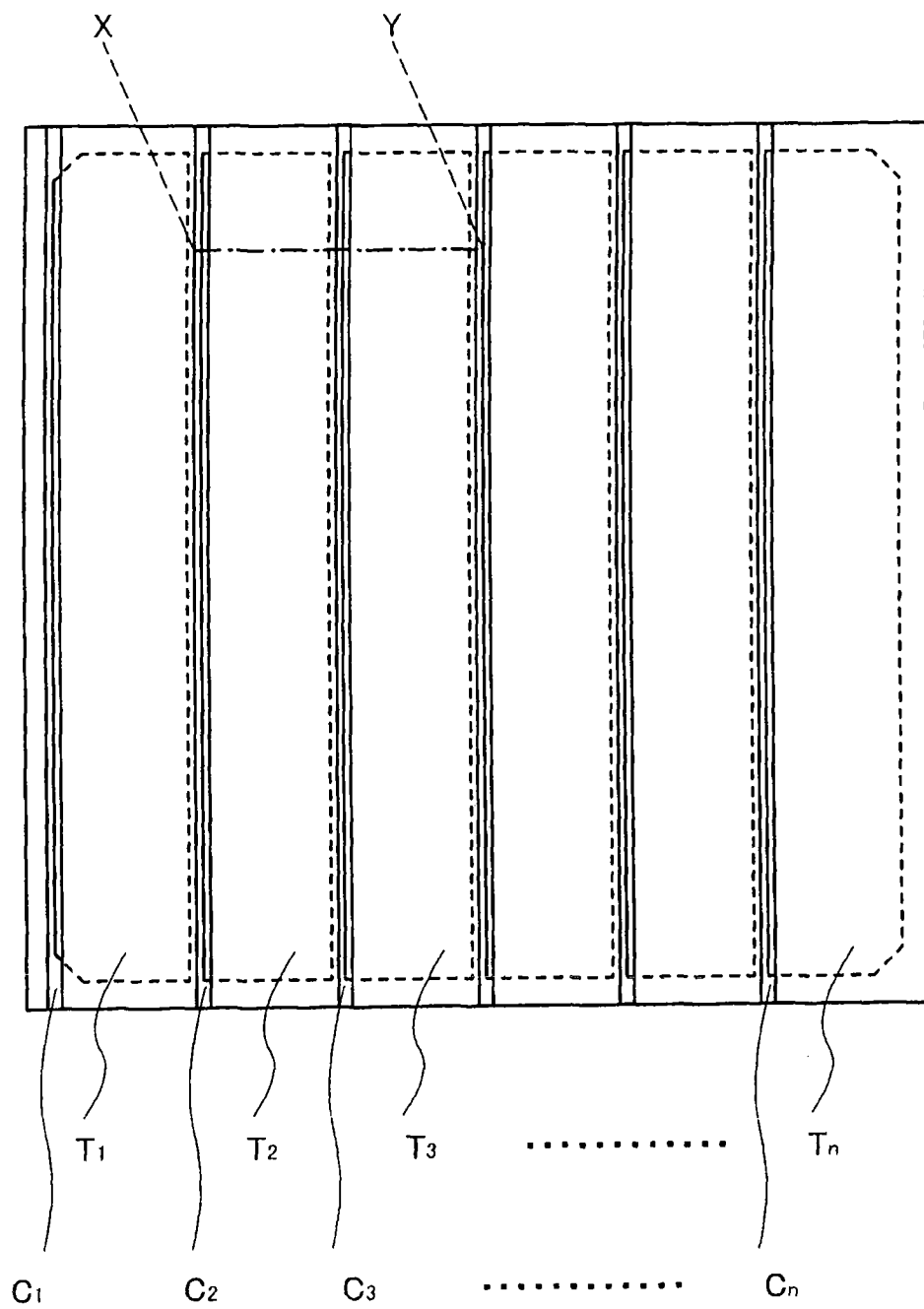


图 19

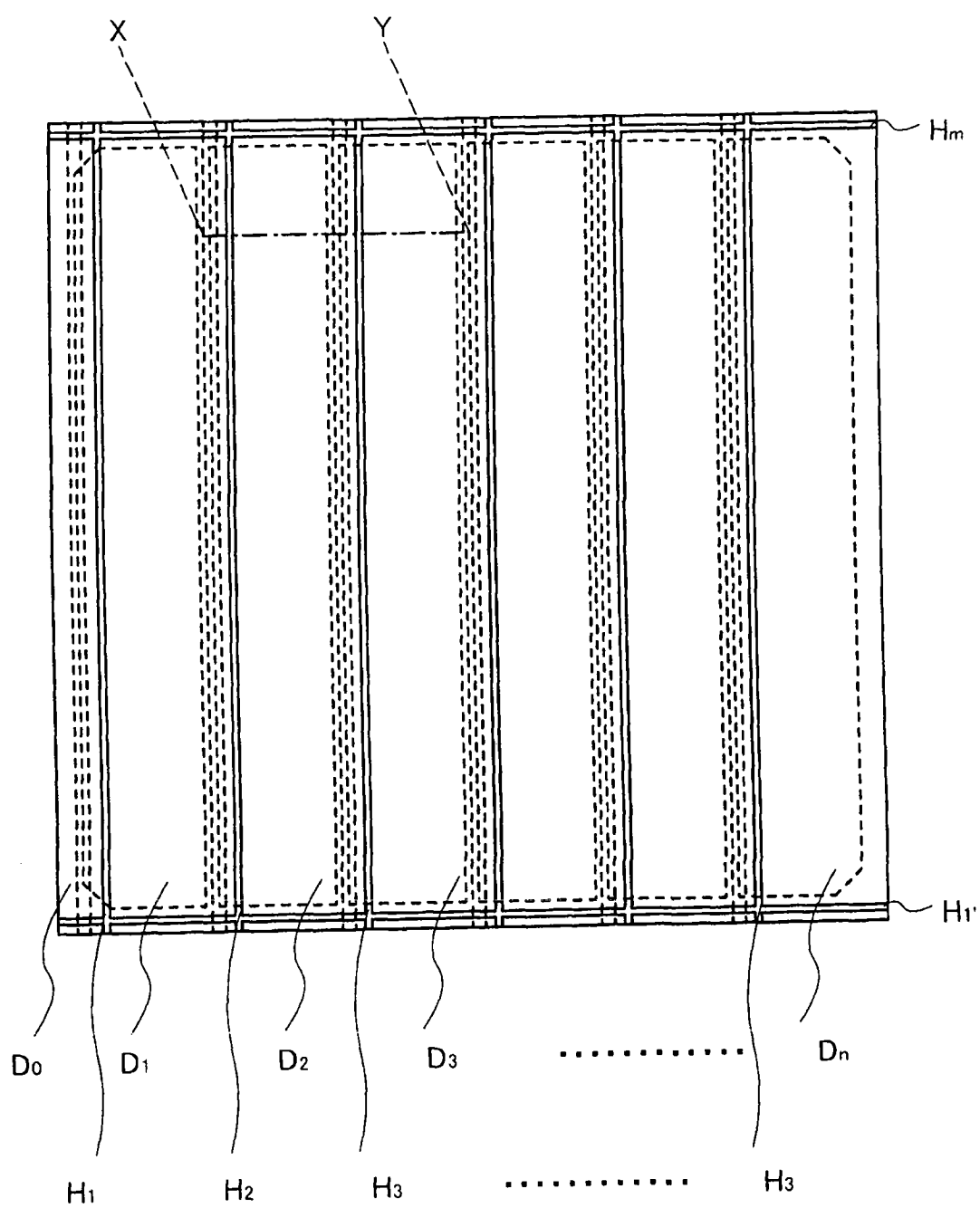


图 20

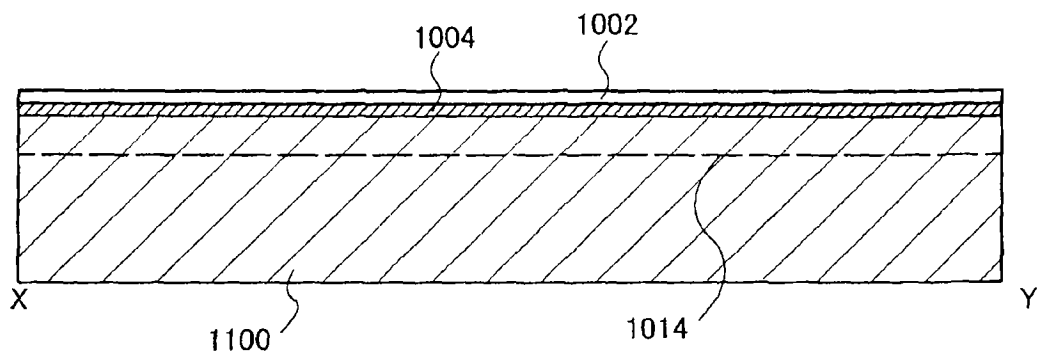


图 21A

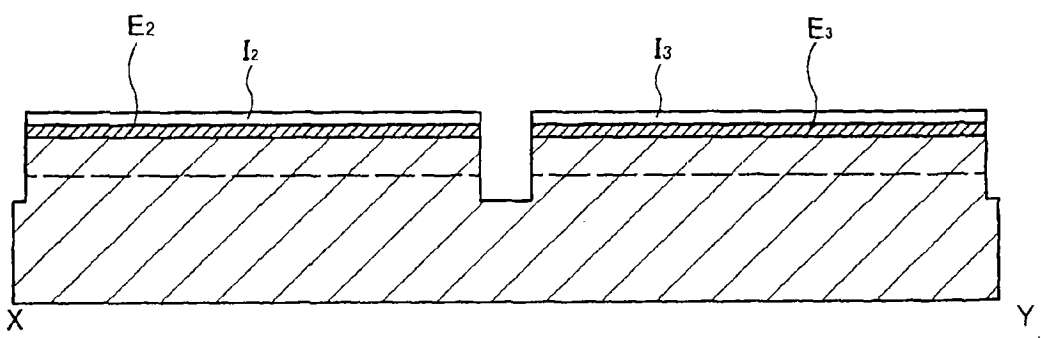


图 21B

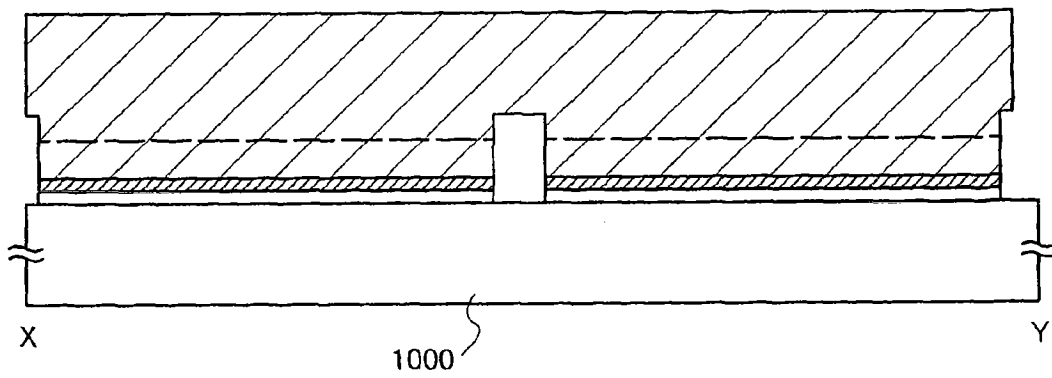


图 21C

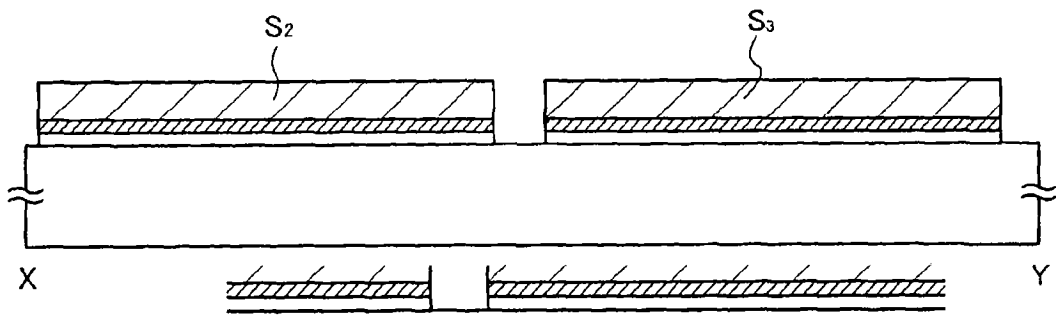


图 21D

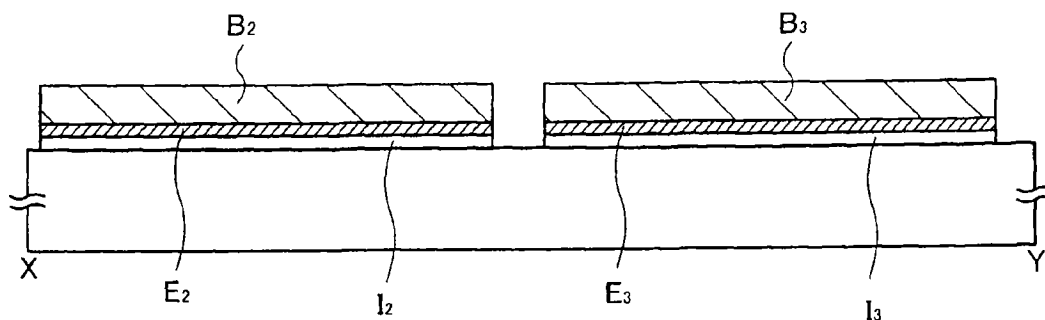


图 22A

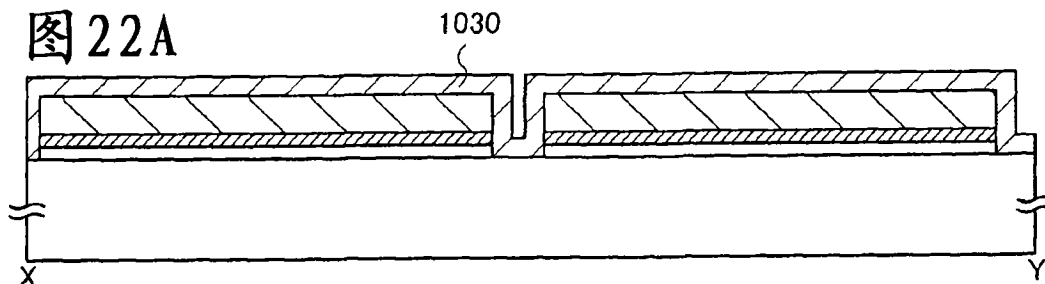


图 22B

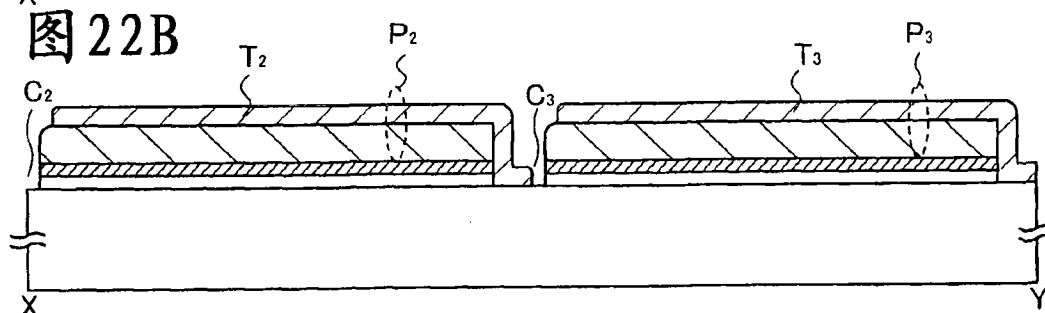


图 22C

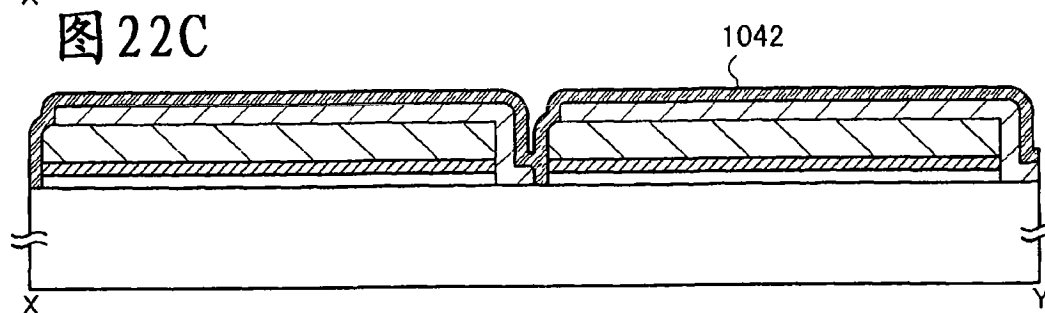


图 22D

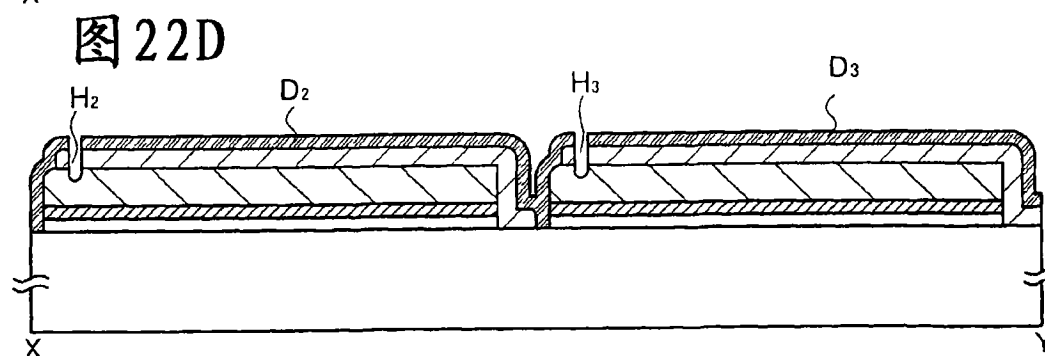


图 22E