(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 11 月 15 日 (15.11.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/205311 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01)

(21) 国际申请号: PCT/CN2017/085838

(22) 国际申请日: 2017 年 5 月 25 日 (25.05.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710319935.X 2017年5月9日 (09.05.2017) CN

(71) 申请人: 深 圳 市 华 星 光 电 技 术 有 限 公 司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中 国 广 东 省 深 圳 市 光 明 新 区 塘 明 大 道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 安 立 扬 (AN, Liyang); 中 国 广 东 省 深 圳 市 光 明 新 区 塘 明 大 道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 北 京 聿 宏 知 识 产 权 代 理 有 限 公司(YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中 国 北 京 市 西 城 区 宣 武 门 外 大 街 6 号 庄 胜 广 场 第 一 座 西 翼 713 室 吴 大 建 / 陈伟, Beijing 100052 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) **Title:** PIXEL UNIT AND ARRAY SUBSTRATE HAVING SAME

(54) **发明名称**: 像素单元及包含其的阵列基板

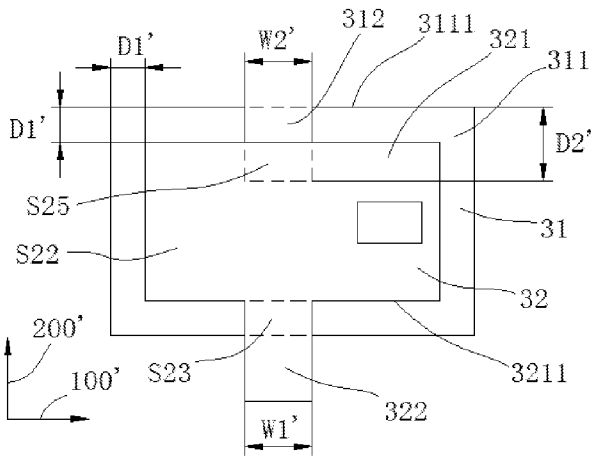


图 5

(57) **Abstract:** Provided is a pixel unit. A storage capacitor is provided at an array substrate. The storage capacitor comprises a first electrode (21) provided at a first metal layer and a second electrode (22) provided at a second metal layer. An insulating layer is provided between the first electrode (21) and the second electrode (22). The second electrode (22) and the first electrode (21) overlap with each other to form a first overlapped region. Provided a displacement of the second electrode (22) with respect to the first electrode (21) is within a preset distance range, an area of the first overlapped region remains consistent, thereby preventing inconsistency in storage capacitances resulting from differences in assembling precision, and accordingly preventing moiré from occurring as a result thereof. Also provided is an array substrate comprising the pixel unit.

WO 2018/205311 A1

[见续页]

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

— 发明人资格(细则4.17(iv))

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种像素单元，存储电容设置在阵列基板上，存储电容包括设置在第一金属层的第一电极（21）和设置在第二金属层的第二电极（22），在第一电极（21）和第二电极（22）之间设置有绝缘层，第二电极（22）和第一电极（21）相互重叠形成第一重叠区域，若第二电极（22）相对于第一电极（21）的偏移在预设距离范围内，第一重叠区域的面积保持一致，避免了由于对组精度差异引起的存储电容差异，从而避免了由此产生的水痕。还提供一种包括像素单元的阵列基板。

像素单元及包含其的阵列基板

相关申请的交叉引用

本申请要求享有于 2017 年 05 月 09 日提交的名称为“像素单元及包含其的阵列基板”的中国专利申请 CN201710319935.X 的优先权，该申请的全部内容通过引用并入本文中。

技术领域

本发明属于液晶显示技术领域，具体涉及一种像素单元及包含其的阵列基板。

背景技术

水痕缺陷是液晶面板较常见的一类问题，通常将不均匀的画面，如雨点状、团状、雾状的缺陷称为水痕缺陷。产生水痕的原因有多种，包括液晶盒间隙不均、金属蚀刻不均匀、不同区域的对组精度差异等。不同区域的对组精度差异会造成不同区域的像素单元的存储电容不一致，从而产生水痕。

在液晶面板显示图像的过程中，像素单元的存储电容起到至关重要的作用。存储电容能够有限减小馈通效应（feedthrough），保持液晶分子两端的电压，使像素单元显示画面更加稳定。在充电率允许的情况下，设计中会尽可能保证较大的存储电容，以使画面显示更均匀、稳定。图 1 为现有技术中一种常见的小尺寸像素（pixel）设计示意图，存储电容 10 包括位于第一金属层的第一电极 11 和位于第二金属层的第二电极 12，第二电极 12 包括第二区域 121 和连接至漏电极的第三区域 122。同时，在第一电极 11 和第二电极 12 之间设置有绝缘层。其中，第二电极 12 与第一电极 11 的重叠区域的面积决定了存储电容的大小。在图 1 中，第二电极 12 与第一电极 11 的重叠区域由第二区域 121 和第三区域 122 共同与第一电极 11 的重叠区域构成。常规设计中，沿阵列基板法线方向观测，第二区域 121 的面积小于第一电极 11 的面积，即第一电极 11 的周向边缘 110 较第二区域 121 的周向边缘向外偏离至少 2.5 微米，这种设置主要考虑了 4 掩膜制程的特点及对组精度的影响。

在阵列基板制程中，不同区域的对组精度差异，导致不同区域像素单元的存储电容的第二电极相对于第一电极发生偏移，但偏移量不超过 2.5 微米。采用如

图 1 所示的设置。对于像素尺寸较大的产品来说，第三区域 122 与第一电极 11 的重叠区域可以忽略不计，即第二电极 12 与第一电极 11 的重叠区域的面积由第二区域 121 与第一电极 11 的重叠区域的面积构成。这样，即使第二电极相对于第一电极发生了偏移，第二电极 12 与第一电极 11 的重叠区域的面积也不会改变，从而存储电容也不会改变。图 2a、2b、2c 分别为第二电极 12 相对于第一电极 11 位置对正、下移、上移时，第二电极 12 与第一电极 11 的位置关系示意图，从中可以看出，无论是第二电极相对于第一电极下移还是上移，第二电极 12 与第一电极 11 的重叠区域的面积均保持不变，即存储电容保持不变。这样，也就避免了由于存储电容改变而产生的水痕。

但是，对于像素尺寸较小的产品来说，第三区域 122’与第一电极 11 的重叠区域不能够忽略不计。这样，当第二电极 12’相对于第一电极 11 发生相对偏移时，第二电极 12’与第一电极 11 的重叠区域的面积会发生改变，如图 3a、图 3b、图 3c 所示。图 3a 为第二电极 12’与第一电极 11 处于正常位置时示意图，此时，二者重叠区域的面积为 S1；当第二电极 12’相对于第一电极 11 向下偏移时，二者重叠区域的面积为 S2，显然，S2 小于 S1，如图 3b 所示；当第二电极 12’相对于第一电极 11 向上偏移时，二者重叠区域的面积为 S3，显然，S3 大于 S1，如图 3c 所示。重叠区域面积的差异导致了存储电容的改变。这种变化量对像素尺寸较大的产品影响较小，但对像素尺寸较小的产品影响很大。这是因为，小尺寸的像素的存储电容相对较小，但漏电极的线宽与大尺寸像素的漏电极线宽基本一致，所以，偏移导致的电容值的变化在小尺寸像素中表现的更加明显。不同区域的对组精度的差异，导致不同区域的存储电容产生差异。这种差异在低灰阶显示时会引发水痕，造成产品品质下降。。

发明内容

针对现有技术中存在的问题，本发明提出了一种像素单元，通过设置存储电容的第一电极或第二电极的结构，使得当不同区域的像素单元的第一电极和第二电极之间的对组精度存在差异情况下，不同像素单元的存储电容保持一致，从而避免了由于存储电容差异而产生的水痕。

一种像素单元，所述像素单元的存储电容设置在阵列基板上，所述存储电容包括设置在第一金属层的第一电极和设置在第二金属层的第二电极，在所述第一电极和所述第二电极之间设置有绝缘层，其中，

所述第二电极和所述第一电极相互重叠形成第一重叠区域，若所述第二电极相对于所述第一电极的偏移在预设距离范围内，所述第一重叠区域的面积保持一

致。

第二电极和第一电极的相互重叠区域的面积决定了存储电容的大小，因此，当重叠区域的面积保持一致时，存储电容的大小保持一致，从而避免了由于不同像素单元的存储电容的差异引起的水痕，提升了产品品质。

作为对本发明的进一步改进，如上所述的像素单元，其中，所述第一电极包括第一区域，所述第二电极包括第二区域和第三区域，其中，当所述第二区域与所述第一区域的中心相互重合时，所述第一区域的周向边缘相对于所述第二区域的周向边缘朝向所述第二区域的外侧偏移第一距离，所述第三区域设置在所述第二区域的第一边缘并沿第二方向朝向所述第二区域的外侧延伸，所述第三区域在第一方向上的宽度为第一宽度，所述第一方向与所述第二方向垂直，所述预设距离与所述第一距离相等。

这里的第一距离可以选取最大对组精度误差，从而，在对组过程中，第二区域始终处于第一区域的内部，避免了由于第二区域引起的第一重叠区域面积的改变。

作为对本发明的进一步改进，如上所述的像素单元，其中，所述第二电极还包括第四区域，所述第四区域设置在所述第二区域的第二边缘并沿所述第二方向朝向所述第二区域的外部延伸，所述第四区域在所述第一方向上的宽度等于所述第一宽度，所述第二边缘与所述第一边缘相对平行设置。

由于第三区域沿第二方向朝向第二区域的外侧延伸，所以第三区域会突出第一区域的外部。当不同像素单元的第一电极与第二电极的对组精度存在差异时，第三区域与第一区域的重叠面积会发生改变，从而导致不同像素单元的第一重叠区域的面积产生差异，进一步导致存储电容产生差异，导致水痕。同理，第四区域与第一区域也存在重叠面积，当不同像素单元的第一电极与第二电极的对组精度存在差异时，第四区域与第一区域的重叠面积也会发生改变。当第四区域设置在第三区域的相对侧时，第四区域与第一区域的重叠面积的改变能够减弱第三区域与第一区域重叠面积的改变，尤其当第四区域在第一方向上的宽度等于第三区域在第一方向上的宽度时，第四区域与第一区域的重叠面积的改变更加能够弥补第三区域与第一区域重叠面积的改变，从而减小不同像素单元的第一重叠区域的面积差异，减小存储电容之间的差异，改善由于不同像素单元的第一电极与第二电极的对组精度存在差异引起的水痕。

作为对第四区域的设置位置的进一步改进，如上所述的像素单元，其中，所述第四区域与所述第三区域相对设置。此时，第四区域与第三区域在第二方向上位于同一条中心线上。无论第一区域和第二区域的外周形状如何，第四区域与第

一区域的重叠面积的改变都能最大程度地弥补第三区域与第一区域的重叠面积的改变，改善由于不同像素单元的第一电极与第二电极的对组精度存在差异引起的水痕。

作为对第四区域的进一步改进，如上所述的像素单元，其中，所述第四区域在所述第二方向上的长度等于或大于所述第一距离的 2 倍。这样的第四区域，在不同像素单元的第一电极与第二电极的对组精度存在差异时，第四区域与第一区域的重叠面积的改变能够完全弥补第三区域与第一区域的重叠面积的改变，从而使得不同像素单元的第一重叠区域的面积保持一致，使得存储电容保持一致，避免了由此产生的水痕。

如上所述的像素单元，其中，所述第一电极还包括设置在所述第一区域的第三边缘并沿所述第二方向朝向所述第一区域内部延伸的空白区域，所述第三边缘与所述第一边缘相互平行且设置在所述第一边缘的相对侧。

由于空白区域不设置有金属，所以第二区域与第一区域的重叠面积不再等于第二区域的面积，而是为第二区域的面积减去空白区域与第二区域的重叠面积。为了方便说明该技术方案，在这里设定空白区域与第二区域的重叠面积为空白重叠面积，设定第三区域与第一区域的重叠面积为第二重叠面积，那么第一重叠区域的面积即为第二区域面积与第二重叠面积之和减去空白重叠面积。当空白区域设置在于第一边缘相对的第三边缘时，即空白重叠面积设置在第二重叠面积的相对侧，那么空白重叠面积的改变就能够弥补第二重叠面积的改变，从而减弱不同像素单元的第一重叠区域的面积差异，改善由于不同像素单元的第一电极与第二电极的对组精度存在差异引起的水痕。

作为对空白区域的设置位置的进一步改进，如上所述的像素单元，其中，所述空白区域的沿第二方向的中心线与所述第三区域的沿第二方向的中心线相互重合。此时，空白区域与第三区域在第二方向上位于同一条中心线上。无论第一区域和第二区域的外周形状如何，空白区域与第二区域的重叠面积的改变都能最大程度地弥补第三区域与第一区域的重叠面积的改变，改善由于不同像素单元的第一电极与第二电极的对组精度存在差异引起的水痕。

作为对空白区域的进一步改进，如上所述的像素单元，其中，所述空白区域在所述第二方向上的长度等于或大于所述第一距离的 2 倍。这样的空白区域，在不同像素单元的第一电极与第二电极的对组精度存在差异时，空白区域与第二区域的重叠面积的改变能够完全弥补第三区域与第一区域的重叠面积的改变，从而使得不同像素单元的第一重叠区域的面积保持一致，使得存储电容保持一致，避免了由此产生的水痕。

如上所述的像素单元，其中，所述第一方向为所述第一边缘所在的方向，所述第二方向为所述第二电极相对于所述第一电极的偏移方向。

本发明提出的阵列基板，包括如上所述的像素单元。这样的阵列基板，在不同像素单元的第一电极与第二电极的对组精度存在差异时，能够使得第一重叠区域的面积保持一致，从而改善了由此产生的水痕，提高了产品的品质。

总之，本发明提出的像素单元的存储电容，通过设置第四区域或空白区域，能够弥补第三区域与第一区域重叠面积的改变，从而减小不同像素单元的第一重叠区域的面积差异，减小存储电容的差异，改善了由于不同像素单元的第一电极与第二电极的对组精度存在差异引起的水痕，提高了产品品质。同时也提高了包含此存储电容的阵列基板的产品品质。

上述技术特征可以各种适合的方式组合或由等效的技术特征来替代，只要能够达到本发明的目的。

附图说明

在下文中将基于实施例并参考附图来对本发明进行更详细的描述。其中：

图 1 为现有技术中一种常见的小尺寸像素单元的设计示意图；

图 2a、图 2b 和图 2c 分别为对于像素尺寸较大的产品，忽略第二电极与漏电极之间连线时，第二电极相对于第一电极位置对正、下移、上移时，第二电极与第一电极的重叠区域变化示意图；

图 3a、图 3b 和图 3c 分别为对于像素尺寸较小的产品，不能忽略第二电极与漏电极之间连线时，第二电极相对于第一电极位置对正、下移、上移时，第二电极与第一电极的重叠区域变化示意图；

图 4a、图 4b 和图 4c 分别为本发明第一个实施例中，第二电极相对于第一电极位置对正、下移和上移时，第二电极与第一电极的重叠区域变化示意图；

图 5、图 6 和图 7 分别为本发明第二个实施例中，第二电极相对于第一电极位置对正、下移和上移时，第二电极与第一电极的重叠区域变化示意图。

在附图中，相同的部件使用相同的附图标记。附图并未按照实际的比例。

具体实施方式

结合附图和本发明具体实施方式的描述，能够更加清楚地了解本发明的细节。但是，在此描述的本发明的具体实施方式，仅用于解释本发明的目的，而不能以任何方式理解成是对本发明的限制。在本发明的教导下，技术人员可以构想基于本发明的任意可能的变形，这些都应被视为属于本发明的范围，下面将结合

附图对本发明作进一步说明。

以下将结合附图对本发明的内容作出详细的说明，下文中的“上”“下”“左”“右”均为相对于图示方向，不应理解为对本发明的限制。

实施例一：

如图 4a 所示，为本实施例中的像素单元的存储电容的结构示意图。该像素单元的存储电容包括设置在第一金属层的第一电极 21 和设置在第二金属层的第二电极 22，同时，在第一电极 21 与第二电极 22 之间设置有绝缘层。图 4a 为沿阵列基板的法线方向观测时，该存储电容的结构示意图。从图 4a 中可以看出，第一电极 21 包括第一区域 211，第二电极 22 包括第二区域 221、第三区域 222 和第四区域 223。在阵列基板的制程中，不同像素单元的第一电极 21 与第二电极 22 会存在对组精度差异。图 4a 为第二电极 22 与第一电极 21 位置对正时的结构示意图，此时的第二电极 22 与第一电极 21 的对组精度符合理想情况的对组精度。在理想情况下，第二区域 221 与第一区域 211 的中心相互重合，且第一区域 211 的周向边缘与第二区域 221 的周向边缘相距第一距离 D1，在具体的实施过程中，第一距离 D1 优选地为对组精度的最大误差，此时，第一距离 D1 也是设计时允许偏差的预设距离。

在这里设定第二区域 221 的第一边缘 2211 所在的方向为第一方向 100，与第一方向 100 垂直的方向为第二方向 200。

如图 4a 所示，第三区域 222 设置在第二区域 221 的第一边缘 2211 并沿第二方向 200 朝向所述第二区域 221 的外侧延伸连接至同样设置在第二金属层的漏电极（图中未示出）。显然，第三区域 222 突出第一区域 211。在这里，设定第三区域 222 沿第一方向 100 的宽度为第一宽度 W1。

第二区域 221 的第二边缘 2212 与第一边缘 2211 相对平行设置。第四区域 223 设置在第二边缘 2212 并沿第二方向 200 朝向第二区域 221 的外部延伸。优选地，第四区域 223 在第一方向 100 上的宽度 W2 等于第一宽度 W1。

此时，第一电极 21 与第二电极 22 形成的第一重叠区域的面积包括第二区域 221 与第一区域 211 形成的第二重叠面积 S12、第三区域 222 与第一区域 211 形成的第三重叠面积 S13 和第四区域 223 与第一区域 211 形成的第四重叠面积 S14，即第一重叠区域的面积等于第二重叠面积 S12、第三重叠面积 S13 与第四重叠面积 S14 之和 S12+S13+S14。

根据背景技术，在阵列基板制程中，对组精度会在不同区域范围内存在差异，使得第二电极与第一电极在不同区域内的相对位置出现差异，从而对于小尺寸面板而言，由于漏电极的存在，会导致不同像素单元的第一重叠区域的面积产生差异。而在本发明的本实施例中，通过在第二电极中增设了第四区域 223，可以确保当差异在预设距离范围内时，能有效保持第一重叠区域面积的不变，以下将说明对组精度沿第二方向 200 变化时，第一重叠区域的具体情况。

如图 4b 所示，第二电极 22 相对于第一电极 21 沿第二方向 200 向下偏移，此时，第一重叠区域的面积为 S12+S13’+S14’。由于偏移量小于预设的第一距离 D1，第二区域 221 始终处于第一区域 211 的内部，所以第二重叠面积 S12 保持不变。然而，第三重叠面积 S13’相对于图 4a 中的第三重叠面积 S13 减小，第四重叠面积 S14’相对于图 4a 中的第四重叠面积 S14 增大，因此第四重叠面积的改变能够减小第三重叠面积的改变对第一重叠区域的面积造成的影响。尤其当 W2 等于 W1 时，第四重叠面积的改变能够最大程度地减小第三重叠面积的改变对第一重叠区域的面积造成的影响，从而使得图 4b 中的第一重叠区域的面积与图 4a 中的第一重叠区域的面积保持一致，这样就改善了对组精度差异引起的存储电容差异，也就改善了由此产生的水痕。

如图 4c 所示，第二电极 22 相对于第一电极 21 沿第二方向 200 向上偏移，此时，第一重叠区域的面积为 S12+S13’’+S14’’。由于偏移量同样小于预设的第一距离 D1，第二重叠面积 S12 仍旧保持不变。与图 4b 不同的是，第三重叠面积 S13’’相对于图 4a 中的第三重叠面积 S13 增大，第四重叠面积 S14’’相对于图 4a 中的第四重叠面积 S14 减小，因此第四重叠面积的改变能够减小第三重叠面积的改变对第一重叠区域的面积造成的影响。尤其当 W2 等于 W1 时，第四重叠面积的改变能够最大程度地减小第三重叠面积的改变对第一重叠区域的面积造成的影响，从而使得图 4c 中的第一重叠区域的面积与图 4a 中的第一重叠区域的面积保持一致，从而改善了对组精度差异引起的存储电容差异，改善了由此产生的水痕。

优选地，如图 4a 所示，第四区域 223 在第二方向 200 上的长度 D2 等于或大于第一距离 D1 的 2 倍。这样，无论第二电极 22 相对于第一电极 21 沿第二方向 200 向下还是向上偏移，只要偏移量保持在 D1 以内，那么第四重叠面积 S14 在第二方向上的改变量始终等于第三重叠面积 S13 在第二方向 200 上的改变量，因

此，能够使得第一重叠区域的面积保持不变。从而避免了由于对组精度差异引起的存储电容差异，避免了由此产生的水痕。

尤其当第四区域 223 与第三区域 222 相对设置时，只要偏移量小于预设距离第一重叠区域的面积不仅能够保持不变，而且也不会受到第一区域 211 和第二区域 221 的外周边缘形状的影响。

实施例二：

如图 5 所示，为本实施例中的像素单元的存储电容的结构示意图。与实施例一相同，该像素单元的存储电容也包括设置在第一金属层的第一电极 31 和设置在第二金属层的第二电极 32，同时，在第一电极 31 与第二电极 32 之间设置有绝缘层。图 5 为沿阵列基板的法线方向观测时，该存储电容的结构示意图。从图 5 中可以看出，第一电极 31 包括第一区域 311 和空白区域 312，且空白区域 312 处不设置金属。第二电极 32 包括第二区域 321 和第三区域 322。在阵列基板的制程中，不同像素单元的第一电极 31 与第二电极 32 会存在对组精度差异。图 5 为第二电极 32 与第一电极 31 位置对正时的结构示意图，此时的第二电极 32 与第一电极 31 的对组精度符合理想情况。在理想情况下，第二区域 321 与第一区域 311 的中心相互重合，且第一区域 311 的周向边缘相对于第二区域 321 的周向边缘朝向第二区域 321 的外侧偏移第一距离 D1’，在具体的实施过程中，第一距离 D1’优选地为对组精度的最大误差，此时，第一距离 D1 也是设计时允许偏差的预设距离。

在这里设定第二区域 321 的第一边缘 3211 所在的方向为第一方向 100’，与第一方向 100’垂直的方向为第二方向 200’。

如图 5 所示，第三区域 322 设置在第二区域 321 的第一边缘 3211 并沿第二方向 200’朝向第二区域 321 的外侧延伸连接至同样设置在第二金属层的漏电极（图中未示出）。显然，第三区域 322 突出第一区域 311。同样，在这里，设定第三区域 322 沿第一方向 100’的宽度为第一宽度 W1’。

第一区域 311 的第三边缘 3111 与第一边缘 3211 平行设置，且位于第一边缘 3211 的相对侧。空白区域 312 设置在第三边缘 3111 并沿第二方向 200’朝向第一区域 311 的内部延伸。优选地，空白区域 312 在第一方向 100’上的宽度 W2’等于第一宽度 W1’。

此时，第一电极 31 与第二电极 32 形成的第一重叠区域的面积为第二区域 321

与第一区域 311 形成的第二重叠面积 S22 与第三区域 322 与第一区域 311 形成的第三重叠面积 S23 之和，同时再减去空白区域 312 与第二区域 321 形成的空白重叠面积 S25，即第一重叠区域的面积等于 S22+S23-S25。

与实施例一相同，在本实施例中，也只需说明对组精度沿第二方向 200’变化时，第一重叠区域面积的变化情况。

如图 6 所示，第二电极 32 相对于第一电极 31 沿第二方向 200’向下偏移，此时，第一重叠区域的面积为 S22’+S23’-S25’。由于偏移量小于预设的第一距离 D1’，第二区域 321 始终处于第一区域 311 的内部，所以第二重叠面积 S22 保持不变。然而，第三重叠面积 S23’相对于图 5 中的第三重叠面积 S23 减小，同时空白重叠面积 S25’相对于图 5 中的空白重叠面积 S25 也减小，从而能够将 S22’+S23’-S25’的改变降到最小，减小了对组精度差异对第一重叠区域的面积造成的影响。尤其当 W2’等于 W1’时，能够最大程度地减小对组精度差异对第一重叠区域的面积造成的影响，从而使得图 6 中的第一重叠区域的面积与图 5 中的第一重叠区域的面积保持一致，这样就改善了对组精度差异引起的存储电容差异，也就改善了由此产生的水痕。

如图 7 所示，第二电极 32 相对于第一电极 31 沿第二方向 200’向上偏移，此时，第一重叠区域的面积为 S22’’+S23’’-S25’’。由于偏移量同样小于预设的第一距离 D1’，第二重叠面积 S22 仍旧保持不变。与图 6 不同的是，第三重叠面积 S23’’相对于图 5 中的第三重叠面积 S23 增大，同时，空白重叠面积 S25’’相对于图 5 中的空白重叠面积 S25 也增大，从而能够将 S22’’+S23’’-S25’’的改变降到最小，减小了对组精度差异对第一重叠区域的面积造成的影响。尤其当 W2’等于 W1’时，能够最大程度地减小对组精度差异对第一重叠区域的面积造成的影响，从而使得图 7 中的第一重叠区域的面积与图 5 中的第一重叠区域的面积保持一致，这样就改善了对组精度差异引起的存储电容差异，也就改善了由此产生的水痕。

优选地，如图 5 所示，空白区域 312 在第二方向 200’上的长度 D2’等于或大于第一距离 D1’的 2 倍。这样，无论第二电极 32 相对于第一电极 31 沿第二方向 200’向下还是向上偏移，只要偏移量保持在 D1’以内，空白重叠面积在第二方向上的改变量始终等于第三重叠面积在第二方向上的改变量，因此，能够使得第一重叠区域的面积保持不变。从而避免了由于对组精度差异引起的存储电容

差异，避免了由此产生的水痕。

尤其当空白区域的沿第二方向的中心线与第三区域的沿第二方向的中心线相互重合时，第一重叠区域的面积不仅能够保持不变，而且也不会受到第一区域311和第二区域321的外周边缘形状的影响。

本发明还提出了一种阵列基板，该阵列基板包括实施例一或实施例二中提出的像素单元的存储电容，从而避免了由于不同像素单元的第一电极与第二电极的对组精度差异引起的存储电容差异，避免了由此产生的水痕，保证了面板显示的均匀，提高了产品的品质。

最后说明的是，以上实施例仅用于说明本发明的技术方案而非限制，尽管参照较佳实施例对本发明进行了详细说明，本领域的普通技术人员应当理解，可以对本发明的技术方案进行修改或者等同替换。尤其是，只要不存在结构上的冲突，各实施例中的特征均可相互结合起来，所形成的组合式特征仍属于本发明的范围内。只要不脱离本发明技术方案的宗旨和范围，其均应涵盖在本发明的权利要求范围当中。

权利要求书

1. 一种像素单元，所述像素单元的存储电容设置在阵列基板上，所述存储电容包括设置在第一金属层的第一电极和设置在第二金属层的第二电极，在所述第一电极和所述第二电极之间设置有绝缘层，其中，

所述第二电极和所述第一电极相互重叠形成第一重叠区域，若所述第二电极相对于所述第一电极的偏移在预设距离范围内，所述第一重叠区域的面积保持一致。

2. 根据权利要求 1 所述的像素单元，其中，所述第一电极包括第一区域，所述第二电极包括第二区域和第三区域，其中，

当所述第二区域与所述第一区域的中心相互重合时，所述第一区域的周向边缘相对于所述第二区域的周向边缘朝向所述第二区域的外侧偏移第一距离，

所述第三区域设置在所述第二区域的第一边缘并沿第二方向朝向所述第二区域的外侧延伸，所述第三区域在第一方向上的宽度为第一宽度，

所述第一方向与所述第二方向垂直，所述预设距离与所述第一距离相等。

3. 根据权利要求 2 所述的像素单元，其中，所述第二电极还包括第四区域，所述第四区域设置在所述第二区域的第二边缘并沿所述第二方向朝向所述第二区域的外部延伸，所述第四区域在所述第一方向上的宽度等于所述第一宽度，所述第二边缘与所述第一边缘相对平行设置。

4. 根据权利要求 3 所述的像素单元，其中，所述第四区域与所述第三区域相对设置。

5. 根据权利要求 3 所述的像素单元，其中，所述第四区域在所述第二方向上的长度等于或大于所述第一距离的 2 倍。

6. 根据权利要求 2 所述的像素单元，其中，所述第一电极还包括设置在所述第一区域的第三边缘并沿所述第二方向朝向所述第一区域内部延伸的空白区域，所述第三边缘与所述第一边缘相互平行且设置在所述第一边缘的相对侧。

7. 根据权利要求 6 所述的像素单元，其中，所述空白区域的沿第二方向的中心线与所述第三区域的沿第二方向的中心线相互重合。

8. 根据权利要求 6 所述的像素单元，其中，所述空白区域在所述第二方向上的长度等于或大于所述第一距离的 2 倍。

9. 根据权利要求 2 所述的像素单元，其中，所述第一方向为所述第一边缘所在的方向，所述第二方向为所述第二电极相对于所述第一电极的偏移方向。

10. 一种阵列基板，其中，所述阵列基板包括像素单元，所述像素单元的存储电容设置在阵列基板上，所述存储电容包括设置在第一金属层的第一电极和设置在第二金属层的第二电极，在所述第一电极和所述第二电极之间设置有绝缘层，其中，

所述第二电极和所述第一电极相互重叠形成第一重叠区域，若所述第二电极相对于所述第一电极的偏移在预设距离范围内，所述第一重叠区域的面积保持一致。

11. 根据权利要求 10 所述的阵列基板，其中，所述第一电极包括第一区域，所述第二电极包括第二区域和第三区域，其中，

当所述第二区域与所述第一区域的中心相互重合时，所述第一区域的周向边缘相对于所述第二区域的周向边缘朝向所述第二区域的外侧偏移第一距离，

所述第三区域设置在所述第二区域的第一边缘并沿第二方向朝向所述第二区域的外侧延伸，所述第三区域在第一方向上的宽度为第一宽度，

所述第一方向与所述第二方向垂直，所述预设距离与所述第一距离相等。

12. 根据权利要求 11 所述的阵列基板，其中，所述第二电极还包括第四区域，所述第四区域设置在所述第二区域的第二边缘并沿所述第二方向朝向所述第二区域的外部延伸，所述第四区域在所述第一方向上的宽度等于所述第一宽度，所述第二边缘与所述第一边缘相对平行设置。

13. 根据权利要求 12 所述的阵列基板，其中，所述第四区域与所述第三区域相对设置。

14. 根据权利要求 11 所述的阵列基板，其中，所述第一电极还包括设置在所述第一区域的第三边缘并沿所述第二方向朝向所述第一区域内部延伸的空白区域，所述第三边缘与所述第一边缘相互平行且设置在所述第一边缘的相对侧。

15. 根据权利要求 14 所述的阵列基板，其中，所述空白区域的沿第二方向的中心线与所述第三区域的沿第二方向的中心线相互重合。

16. 根据权利要求 14 所述的阵列基板，其中，所述空白区域在所述第二方向上的长度等于或大于所述第一距离的 2 倍。

17. 根据权利要求 11 所述的阵列基板，其中，所述第一方向为所述第一边缘

所在的方向，所述第二方向为所述第二电极相对于所述第一电极的偏移方向。

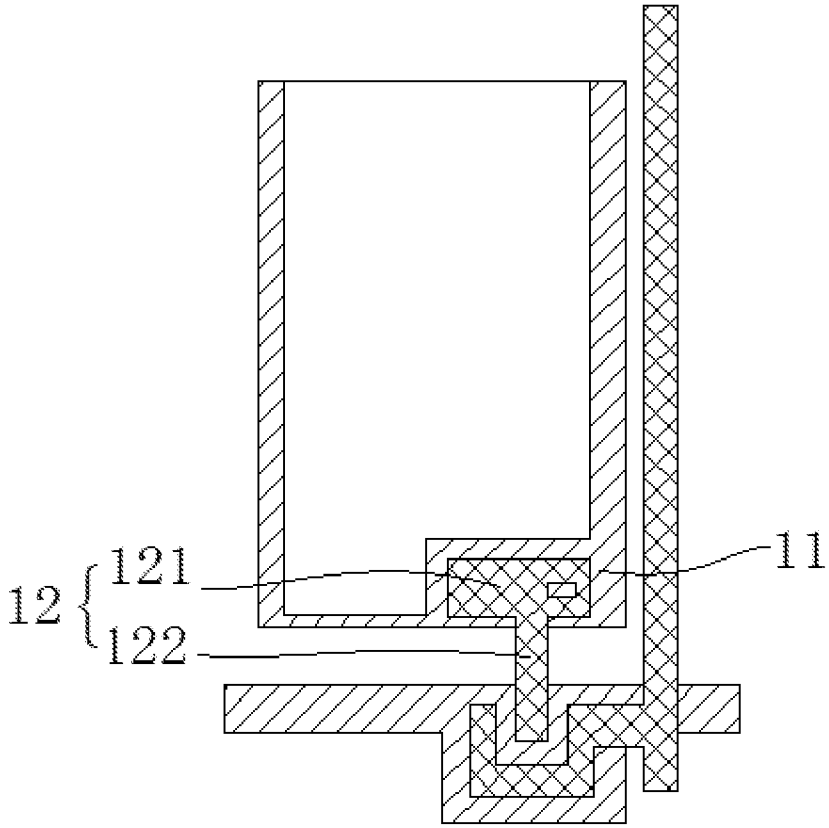


图 1

（现有技术）

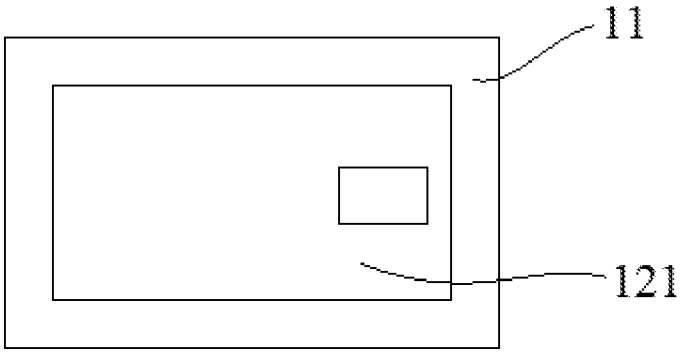


图 2a

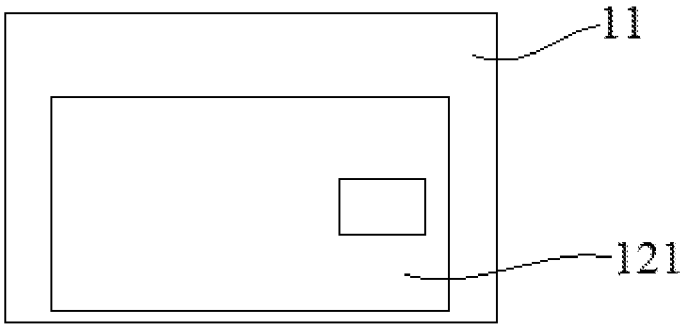


图 2b

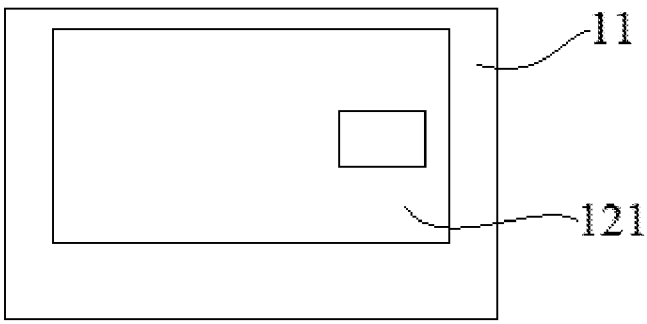


图 2c

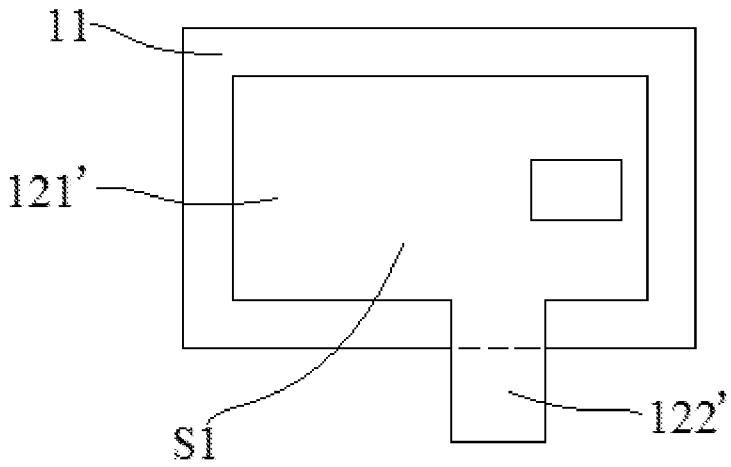


图 3a

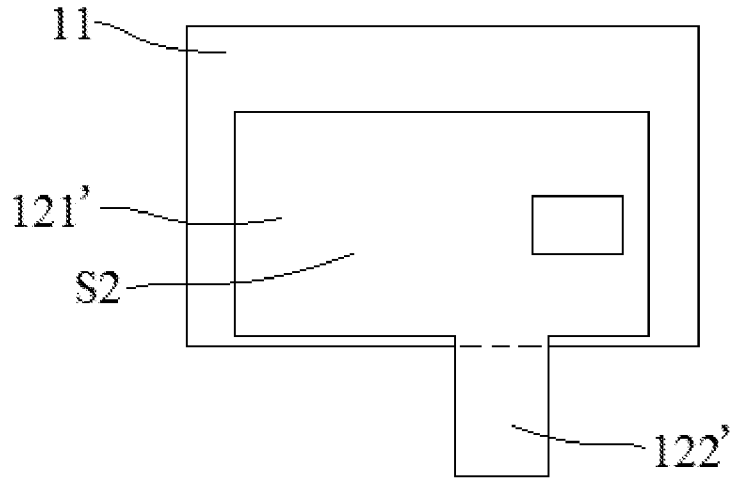


图 3b

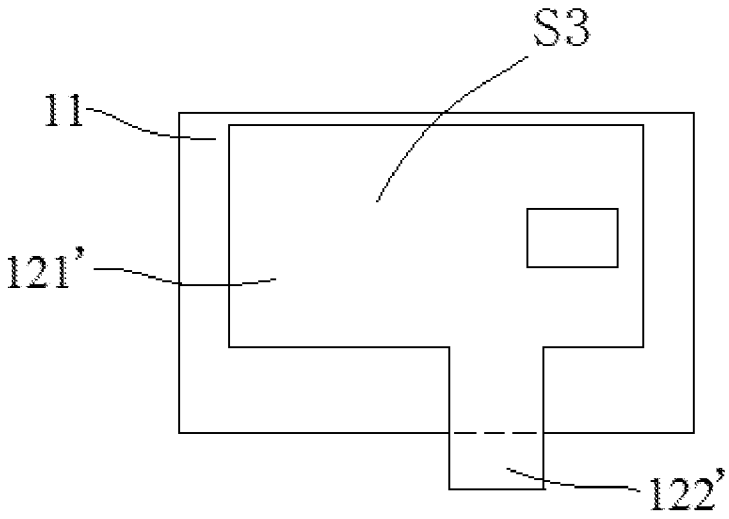

S3
11
121'
122'

图 3c

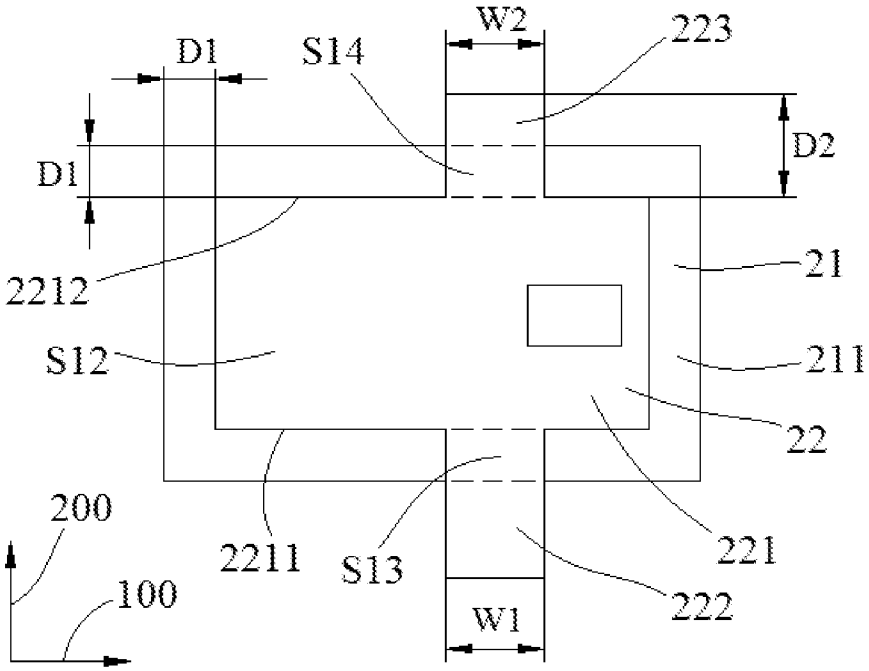

W2
223
D1
S14
D2
D1
21
2212
S12
211
22
200
2211
S13
221
100
W1
222

图 4a

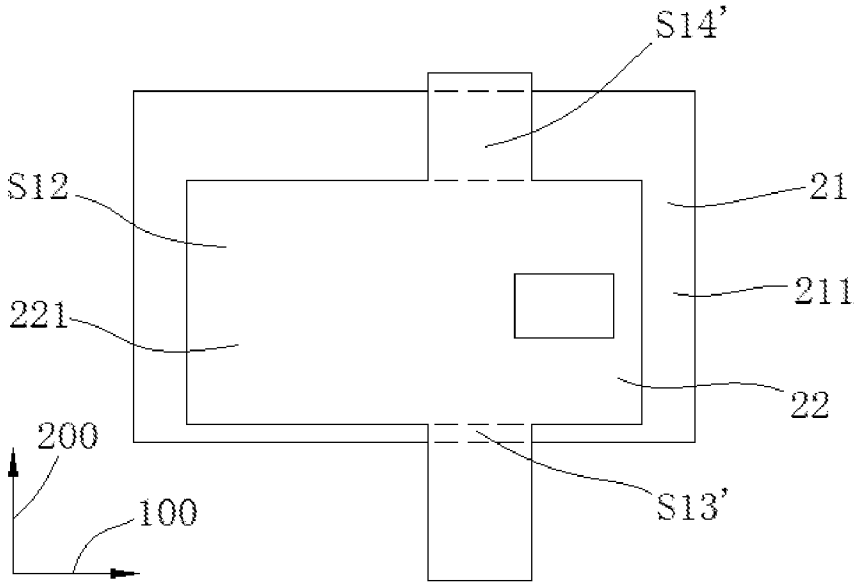

S14'
S12
21
211
221
22
200
100
S13'

图 4b

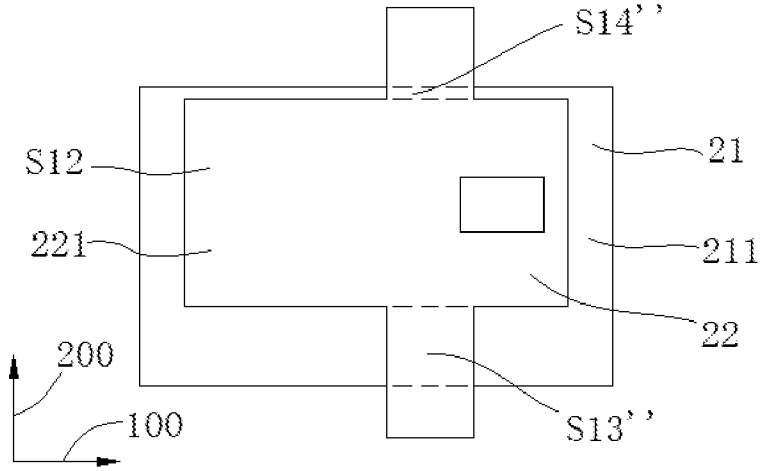

S14''
S12
21
221
211
22
200
100
S13''

图 4c

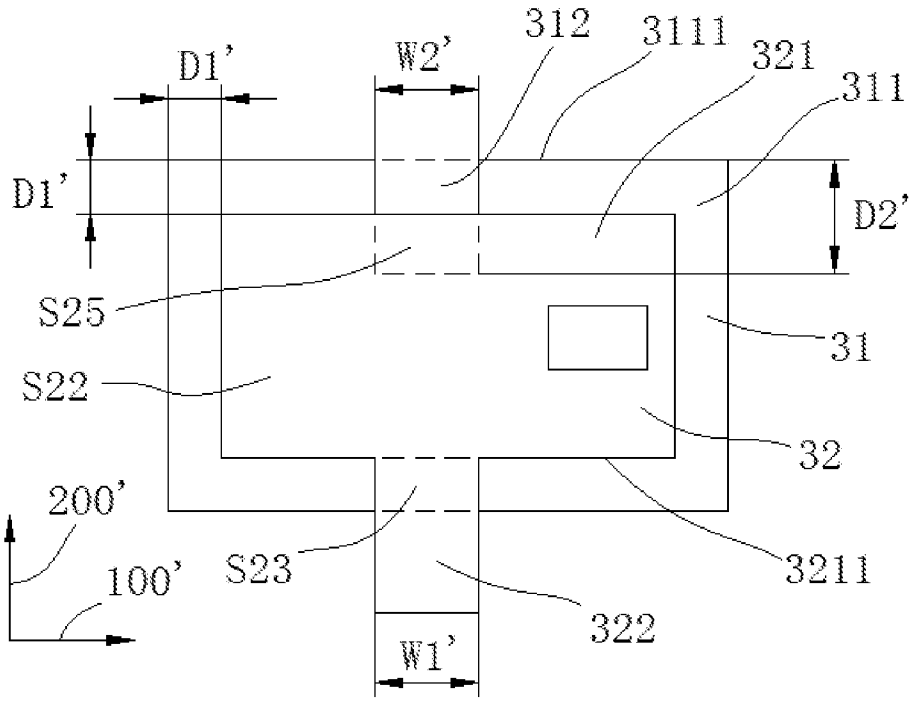

312
3111
321
311
D1'
W2'
D1'
D2'
S25
31
S22
32
200'
3211
S23
100'
322
W1'

图 5

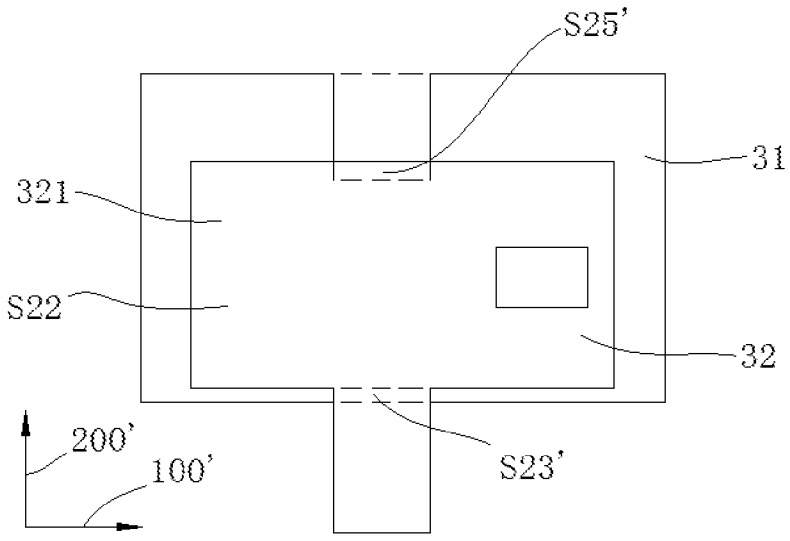

S25'
31
321
S22
32
200'
S23'
100'

图 6

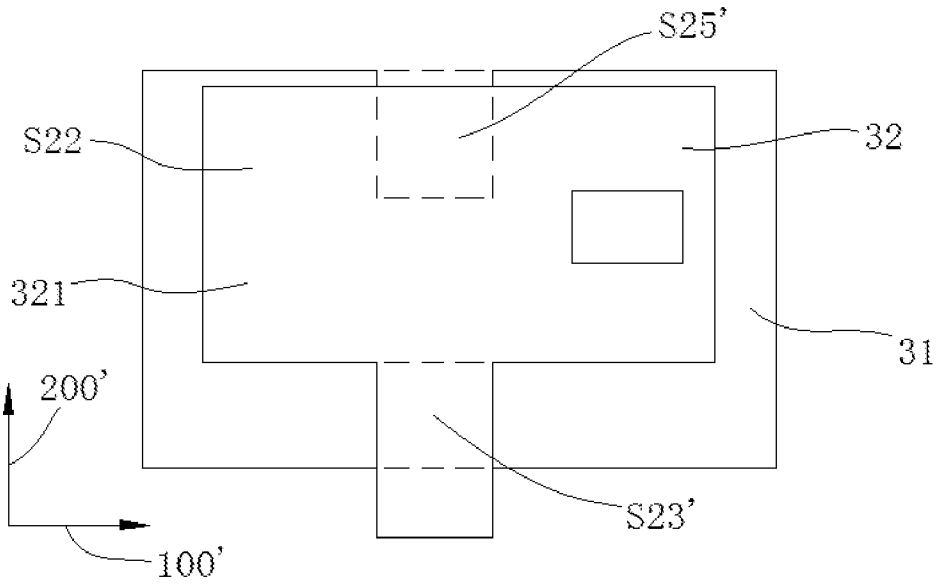


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/085838

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN, CNABS, CNTXT: 电容, 补偿, 一致, 偏移, 不变, 馈通, capacitor, compensate, same, excursion, feed through

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102054832 A (CHUNGHWA PICTURE TUBES (WUJIANG) CO., LTD. ET AL.) 11 May 2011 (2011-05-11) description, paragraphs 1, 5 and 20-26, and figure 2	1-5, 9-13, 17
X	CN 1959984 A (CHUNGHWA PICTURE TUBES, LTD.) 09 May 2007 (2007-05-09) description, page 5, paragraph 2 to page 6, paragraph 3, and figures 3-4	1
A	CN 1959508 A (BOE TECHNOLOGY GROUP CO., LTD.) 09 May 2007 (2007-05-09) entire document	1-17
A	CN 102544110 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 04 July 2012 (2012-07-04) entire document	1-17
A	CN 201000520 Y (SVA OPTRONICS CO., LTD.) 02 January 2008 (2008-01-02) entire document	1-17
A	US 2014313466 A1 (AU OPTRONICS CORP.) 23 October 2014 (2014-10-23) entire document	1-17

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
06 February 2018	**14 February 2018**

Name and mailing address of the ISA/CN	Authorized officer
State Intellectual Property Office of the P. R. China **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing** **100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/085838

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	102054832	A	11 May 2011	CN	102054832	B	18 April 2012
CN	1959984	A	09 May 2007	CN	100444383	C	17 December 2008
CN	1959508	A	09 May 2007	KR	20080042756	A	15 May 2008
				JP	2008122969	A	29 May 2008
				US	2008111934	A1	15 May 2008
CN	102544110	A	04 July 2012	WO	2013139054	A1	26 September 2013
				CN	102544110	B	13 August 2014
				US	2013242218	A1	19 September 2013
				US	8842232	B2	23 September 2014
CN	201000520	Y	02 January 2008	None			
US	2014313466	A1	23 October 2014	US	8804059	B2	12 August 2014
				US	2012092605	A1	19 April 2012
				US	9046726	B2	02 June 2015
				TW	I423195	B	11 January 2014
				US	9025098	B2	05 May 2015
				US	2014313467	A1	23 October 2014
				TW	201218146	A	01 May 2012

国际检索报告

国际申请号
PCT/CN2017/085838

A. 主题的分类

G02F 1/1362(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F; G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

VEN, CNABS, CNTXT: 电容, 补偿, 一致, 偏移, 不变, 馈通, capacitor, compensate, same, excursion, feed through

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 102054832 A (华映视讯吴江有限公司 等) 2011年 5月 11日 (2011-05-11) 说明书第1、5、20-26段，图2	1-5，9-13，17
X	CN 1959984 A (中华映管股份有限公司) 2007年 5月 9日 (2007-05-09) 说明书第5页第2段-第6页第3段，图3-4	1
A	CN 1959508 A (京东方科技集团股份有限公司) 2007年 5月 9日 (2007-05-09) 全文	1-17
A	CN 102544110 A (深圳市华星光电技术有限公司) 2012年 7月 4日 (2012-07-04) 全文	1-17
A	CN 201000520 Y (上海广电光电子有限公司) 2008年 1月 2日 (2008-01-02) 全文	1-17
A	US 2014313466 A1 (AU OPTRONICS CORP) 2014年 10月 23日 (2014-10-23) 全文	1-17

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2018年 2月 6日	2018年 2月 14日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	刘亚利
传真号 (86-10)62019451	电话号码 (86-10)62085548

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/085838

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	102054832	A	2011年 5月 11日	CN	102054832	B	2012年 4月 18日
CN	1959984	A	2007年 5月 9日	CN	100444383	C	2008年 12月 17日
CN	1959508	A	2007年 5月 9日	KR	20080042756	A	2008年 5月 15日
				JP	2008122969	A	2008年 5月 29日
				US	2008111934	A1	2008年 5月 15日
CN	102544110	A	2012年 7月 4日	WO	2013139054	A1	2013年 9月 26日
				CN	102544110	B	2014年 8月 13日
				US	2013242218	A1	2013年 9月 19日
				US	8842232	B2	2014年 9月 23日
CN	201000520	Y	2008年 1月 2日		无		
US	2014313466	A1	2014年 10月 23日	US	8804059	B2	2014年 8月 12日
				US	2012092605	A1	2012年 4月 19日
				US	9046726	B2	2015年 6月 2日
				TW	I423195	B	2014年 1月 11日
				US	9025098	B2	2015年 5月 5日
				US	2014313467	A1	2014年 10月 23日
				TW	201218146	A	2012年 5月 1日