

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 0611829

※申請日期： 06.6

※IPC 分類：

G06F 9/50
G06F 9/52

一、發明名稱：(中文/英文)

加速執行重複性指令之方法及其微控制器

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

盛群半導體股份有限公司

代表人：(中文/英文) 吳啟勇

住居所或營業所地址：(中文/英文)

新竹市新竹科學工業園區東區研新二路 3 號

國 籍：(中文/英文) 中華民國

三、發明人：(共 4 人)

姓 名：(中文/英文)

(1) 許文琪

(2) 楊志偉

(3) 伍玉光

(4) 蔡佳洲

國 籍：(中文/英文)

(1) - (4) 中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種微控制器，特別有關於一種可加速執行重複性指令之微控制器及其方法。

【先前技術】

一般微控制器的執行流程不外乎指令的擷取、指令解碼、執行與資料存取。由於隨著微控制器製程能力的提升，工作時脈已不是指令執行電路的瓶頸所在，而影響微控制器工作效能的，往往是在於程式指令的擷取上。

微控制器於執行指令時，會於指令儲存元件中擷取指令。而目前在使用上最廣泛的指令儲存元件為快閃記憶體（FLASH）與電子抹除式唯讀記憶體（EEPROM），由於前述指令儲存元件時脈速度頂多 45ns~70ns，這樣的速度在面對日益複雜的微控制應用上，將難以配合目前微控制器的工作速度，而嚴重影響微控制器執行之工作效能。

為解決上述之問題，習知技術係已提供指令預存、分支預測...等提高執行微控制器執行效率的方法。然而習知的方法係為盡可能壓榨出微控制器的執行效能，對於複雜的微控制器應用上，其彰顯之功效實為有限。

【發明內容】

有鑑於此，本發明係將程式中重複性的指令暫存於一存取速度較快的暫存元件中，當程式執行中，欲繼續執行重複性的指令時，便將指令於儲存於暫存元件中擷取出來，並以高頻之工作頻來執行，藉此提高處理重複性指令的速度，及微控制器執行之工作效能。

為達上述目的，本發明提供一種加速執行重複性指令

取重複性指令迴圈，並以該第二頻率來執行重複性指令迴圈。

為了能更進一步瞭解本發明為達成預定目的所採取之技術、手段及功效，請參閱以下有關本發明之詳細說明與附圖，相信本發明之目的、特徵與特點，當可由此得一深入且具體之瞭解，然而所附圖式僅提供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

請參閱第一圖所示，係為本發明之微控制器第一較佳實施例之功能方塊圖，微控制器 10 係可用於加速執行重複性指令，其包括一指令處理單元 11、一指令選擇單元 12、一指令記憶體 13、一指令暫存單元 14 及一頻率選擇單元 15。其中頻率選擇單元 15 係受指令處理單元 11 控制，以提供一第一頻率及第二頻率之工作頻率，其中第二頻率係高於第一頻率。指令記憶體 13 則是用於儲存一程式之指令，以供指令處理單元 11 處理；其中該程式係包括了至少一重複性指令迴圈，也就是程式中一些常重複執行的副程式指令。當指令處理單元 11 處理到重複性指令迴圈時，係將重複性指令迴圈中之指令複製到指令暫存單元 14 暫存。指令選擇單元 12 係連接指令記憶體 13 及指令暫存單元 14，並受指令處理單元 11 之控制，選擇於指令記憶體 13 中擷取程式指令，以供指令處理單元 11 處理；或是於指令暫存單元 14 中擷取重複性指令迴圈供指令處理單元 11 處理。前述指令暫存單元 14 之存取速度係比指令記憶體 13 要來的快速。

指令處理單元 11 係連接頻率選擇單元 15、指令選擇

單元 12 及指令暫存單元 14。當指令處理單元 11 透過控制指令選擇單元 12 去擷取指令記憶體 13 中之程式指令來處理時，若處理到重複性指令迴圈之指令，便於執行重複性指令迴圈之指令的同時，複製重複性指令迴圈之指令到指令暫存單元 14 儲存。而指令處理單元 11 處理到重複性指令迴圈中最後一道指令時，將判斷是否繼續執行重複性指令迴圈；若繼續執行重複性指令迴圈，則控制頻率選擇單元 15 將工作頻率由第一頻率切換至第二頻率，及控制指令選擇單元 12 於指令暫存單元 14 中擷取重複性指令迴圈之指令，然後以第二頻率處理重複性指令迴圈。

而指令處理單元 11 係根據程式中的特殊指令，以判斷重複性指令迴圈的頭尾位置。請接著參閱第二圖所示，係為本發明程式指令結構示意圖，一原始程式中係有一固定演算法之副程式；其副程式內容為讀取運算資料，經演算法運算，接著再寫運算資料以回存到記憶體，而結尾是有條件式的跳躍指令，成立就跳回該副程式的開始，不成立就繼續往下執行該原始程式。

然而，本發明係將副程式的開頭先定義一道重複性指令迴圈起點指令，以通知指令處理單元 11 此為重複性指令迴圈的開始位置，必須開始紀錄指令碼至指令暫存單元 14；再於副程式的結尾定義一道重複性指令迴圈終點指令，而該重複性指令迴圈終點指令係包括一重複性指令迴圈判斷指令，其中重複性指令迴圈判斷指令係具有一跳躍指令條件，其可根據原始副程式結尾之有條件式跳躍指令來定義，而藉由重複性指令迴圈終點指令可通知指令處理單元 11 此為重複性指令迴圈的結束位置，並判斷是否繼續

執行重複性指令迴圈；若滿足重複性指令迴圈判斷指令中之跳躍指令條件，指令處理單元 11 便以第二頻率處理儲存於指令暫存單元 14 中之重複性指令迴圈；若不滿足重複性指令迴圈判斷指令中之跳躍指令條件，則指令處理單元 11 便控制指令選擇單元 12 於指令記憶體 13 擷取下一道程式指令，並以第一頻率處理下一道程式指令。

接著請參閱第三圖所示，係為本發明之微控制器第二較佳實施例之功能方塊圖，微控制器 20 係可用於加速執行重複性指令，其包括一指令處理單元 11、一指令選擇單元 12、一指令記憶體 13、一頻率選擇單元 15、一資料記憶體 24 及一資料選擇單元 26。其中頻率選擇單元 15 係受指令處理單元 11 控制，以提供一第一頻率及一第二頻率之工作頻率，而第二頻率係高於第一頻率。指令記憶體 13 則是用於儲存一程式之指令，以供指令處理單元 11 處理；其中該程式係包括了至少一重複性指令迴圈，也就是程式中一些常重複執行的副程式指令。

資料記憶體 24 係包括一通用資料記憶體 241 及一複合暫存記憶體 242，其通用資料記憶體 241 係用於儲存資料，供指令處理單元 11 做資料的存取；而複合暫存記憶體 242 除了可以用於儲存資料並供指令處理單元 11 做資料的存取外，亦可用於暫存重複性指令迴圈之指令以供指令處理單元 11 處理；其中當複合暫存記憶體 242 用於暫存重複性指令迴圈之指令時，便不提供指令處理單元 11 執行資料存取的動作。資料記憶體 24 之存取速度係快於指令記憶體 13。

指令選擇單元 12 係連接指令記憶體 13 及複合暫存記

憶體 242，並受指令處理單元 11 之控制，可選擇於指令記憶體 13 中擷取程式指令，以供指令處理單元 11 處理；或是於複合暫存記憶體 242 中擷取重複性指令迴圈之指令，以供指令處理單元 11 處理。資料選擇單元 26 係連接通用資料記憶體 241 及複合暫存記憶體 242，且受指令處理單元 11 之控制，可選擇於通用資料記憶體 241 執行資料的存取，或於複合暫存記憶體 242 執行資料的存取。

指令處理單元 11 係連接頻率選擇單元 15、指令選擇單元 12、資料選擇單元 26 及複合暫存記憶體 242。當指令處理單元 11 透過控制指令選擇單元 12 去擷取指令記憶體 13 中之程式指令來處理時，若處理到程式重複性指令迴圈，便於執行重複性指令迴圈之指令的同時，係複製重複性指令迴圈之指令到複合暫存記憶體 242 儲存。而指令處理單元 11 處理到重複性指令迴圈中最後一道指令時，將判斷是否繼續執行重複性指令迴圈；若繼續執行重複性指令迴圈，則控制頻率選擇單元 15 將工作頻率由第一頻率切換為第二頻率，及控制指令選擇單元 12 於複合暫存記憶體 242 中擷取重複性指令迴圈之指令，然後以第二頻率處理重複性指令迴圈；若結束執行重複性指令迴圈，則指令處理單元 11 便控制指令選擇單元 12 於指令記憶體 13 擷取接下來的程式指令，並以第一頻率處理接下來的程式指令，而儲存於複合暫存記憶體 242 中之重複性指令迴圈將予以捨棄，以提供資料之存取。

而指令處理單元 11 判斷重複性指令迴圈的頭尾位置及判斷是否繼續執行之原理，係同於上述第二圖之相關說明，與此不再贅述。

承上述工作原理，接著請參閱第四圖所示，係為本發明加速執行重複性指令之方法流程圖。首先指令處理單元 11 於指令記憶體 13 中擷取一程式指令（如第四圖步驟 S401），接著便將該程式指令解碼並判斷其是否為重複性指令迴圈的開始位置（如第四圖步驟 S403），若該程式指令不是重複性指令迴圈的開始位置，則返回步驟 S401；若該程式指令係為重複性指令迴圈的開始位置，則複製該指令到指令暫存單元 14（如第四圖步驟 S405）；然後指令處理單元 11 再從指令記憶體 13 擷取下一道程式指令（如第四圖步驟 S407）；接著指令處理單元 11 便將步驟 S407 中所擷取之程式指令解碼並判斷其是否為重複性指令迴圈的結束位置（如第四圖步驟 S409）；若該程式指令不是重複性指令迴圈的結束位置，則返回步驟 S405；若該程式指令為重複性指令迴圈的結束位置，接著便根據該程式指令判斷是否繼續執行重複性指令迴圈（如第四圖步驟 S411）；若根據該程式指令判斷為結束執行重複性指令迴圈，便返回步驟 S401；若根據該程式指令判斷為繼續執行重複性指令迴圈，指令處理單元 11 便複製該程式指令到指令暫存單元 14（如第四圖步驟 S413）；接著指令處理單元 11 便控制頻率選擇單元 15 將工作頻率切換至高頻（如第四圖步驟 S415），然後控制指令選擇單元 12 於指令暫存單元 14 擷取重複性指令迴圈之指令來執行（如第四圖步驟 S417）。

在執行重複性指令迴圈之指令時，指令處理單元 11 將重複性指令迴圈之指令解碼並判斷是否結束重複性指令迴圈（如第四圖步驟 S419）；若判斷結果為繼續執行重複性指令迴圈，便返回步驟 S417；若判斷結果為結束執行重

重複性指令迴圈，指令處理單元 11 控制頻率選擇單元 15 將工作頻率切換回原始工作頻率（如第四圖步驟 S421），接著便返回步驟 S401。

而前述方法流程中所述之指令暫存單元 14，亦可為一資料記憶體 24 中之複合暫存記憶體 242，如第三圖本發明之微控制器第二較佳實施例所示。

綜上所述，微控制器一程式在剛開始執行時係皆由指令記憶體擷取指令，而指令記憶體之存取速度較慢，所以指令係於慢速工作下執行。當執行到重複性指令迴圈時，便將重複性指令迴圈儲存於存取速度較快的指令暫存單元（或複合暫存記憶體）中，而在繼續執行重複性指令迴圈時，便於指令暫存單元（或複合暫存記憶體）中擷取重複性指令迴圈之指令，並將工作頻率切換至高頻來處理重複性指令迴圈；藉此，可有效的加速微控制器執行重複性指令的速度。

上所述者，僅為本發明其中的較佳實施利而已，並非用來限定本發明的實施範圍；即凡依本發明申請專利範圍所作的均等變化與修飾，皆為本發明專利範圍所涵蓋。

【圖式簡單說明】

第一圖係為本發明之微控制器第一較佳實施例之功能方塊圖；

第二圖係為本發明程式指令結構示意圖；

第三圖係為本發明之微控制器第二較佳實施例之功能方塊圖；及

第四圖係為本發明加速執行重複性指令之方法流程

圖。

【主要元件符號說明】

微控制器 10, 20

指令處理單元 11

指令選擇單元 12

指令記憶體 13

指令暫存單元 14

頻率選擇單元 15

資料記憶體 24

資料選擇單元 26

通用資料記憶體 241

複合暫存記憶體 242

五、中文發明摘要：

本發明係為一種加速執行重複性指令之方法及其微控制器。微控制器執行到程式中重複性指令迴圈時，係將重複性指令迴圈暫存於一儲存單元中，接著若欲繼續執行重複性指令迴圈，便於該儲存單元中擷取重複性指令迴圈，並以較高頻之工作時脈來執行重複性指令迴圈。其中重複性指令迴圈之開頭與結尾處，係各定義一道指令，以提供儲存重複性指令迴圈及是否繼續執行重複性指令迴圈之判斷。藉此，微控制器可以高速處理重複性指令，提升指令執行的效率。

六、英文發明摘要：

A method of accelerate to execute repeatability commands and micro controller thereof is described. Micro controller executes a program and stores a repeatability command loop of the program in a memory unit. If the controller continuously executes the repeatability command loop, the controller will operate by higher frequency to execute the repeatability command loop stored in the memory unit. Wherein the begin and end of the repeatability command loop are define a command separately for storing the repeatability command loop and determining whether or not executes the repeatability command loop continuously. Thereby the micro controller can

execute the repeatability commands by high speed to
improve the efficiency of executing command.

十、申請專利範圍：

- 1、一種加速執行重複性指令之微控制器，包括：
 - 一指令記憶體，係用於儲存一程式，以提供一程式指令，該程式係包括至少一重複性指令迴圈；
 - 一指令暫存單元，用於暫存該重複性指令迴圈；
 - 一指令選擇單元，係連接於該指令記憶體及該指令暫存單元，以於該指令記憶體擷取該程式指令或於該指令暫存單元擷取該重複性指令迴圈輸出；
 - 一頻率選擇單元，用於一第一頻率與一第二頻率間之切換，其中該第二頻率係高於該第一頻率；及
 - 一指令處理單元，係連接該指令暫存單元、該指令選擇單元及該頻率選擇單元，該指令處理單元複製該重複性指令迴圈至該指令暫存單元暫存，而藉由控制該指令選擇單元擷取該程式指令或該重複性指令迴圈；其中當該指令處理單元將重複執行該重複性指令迴圈時，係控制該指令選擇單元於該指令暫存單元擷取該重複性指令迴圈來執行，並控制該頻率選擇單元提供該第二頻率來處理該重複性指令迴圈；而該指令處理單元無重複執行該重複性指令迴圈時，係控制該指令選擇單元於該指令記憶體擷取該程式指令來執行，並控制該頻率選擇單元提供該第一頻率來處理該程式指令。
- 2、如申請專利範圍第 1 項所述之加速執行重複性指令之微控制器，其中該重複性指令迴圈係包括：
 - 一重複性指令迴圈起點指令，係設於該重複性指令迴圈

結束位置；

藉此使該指令處理單元於處理該程式時，可辨認出該重複性指令迴圈，以儲存於該指令暫存單元。

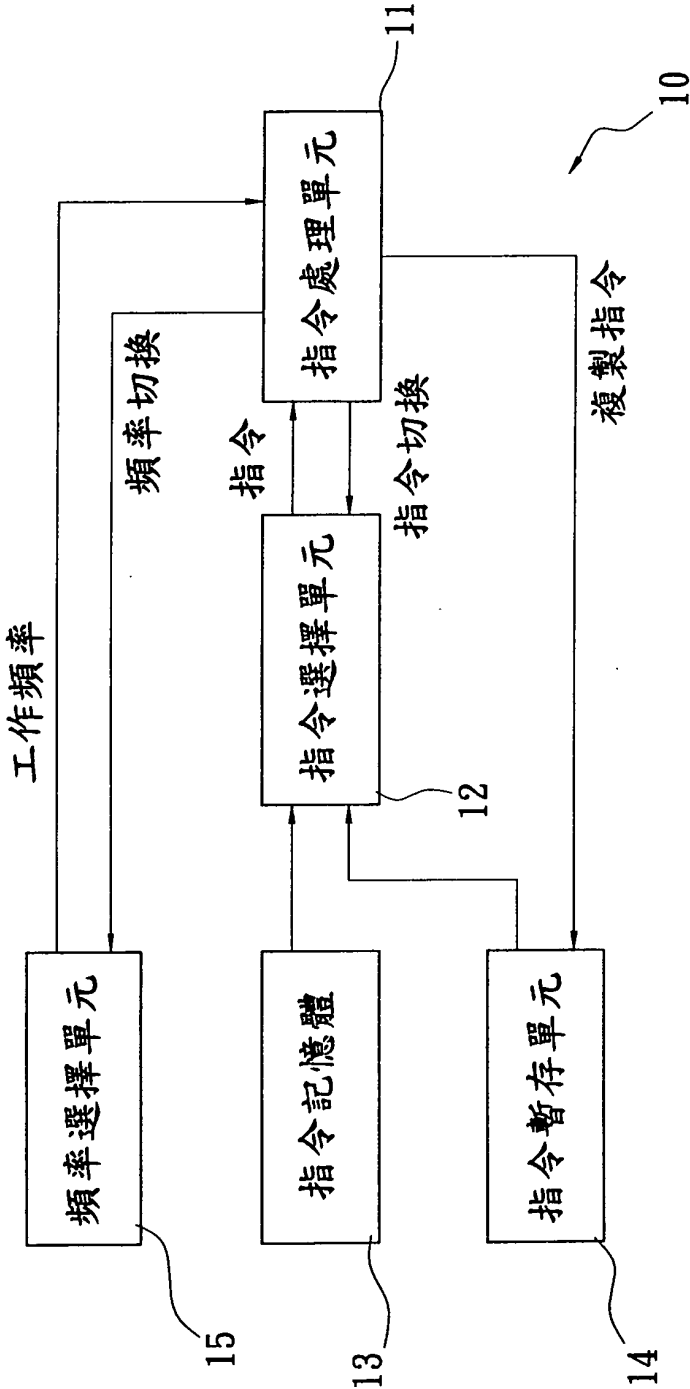
- 8、如申請專利範圍第 7 項所述之加速執行重複性指令之微控制器，其中該重複性指令迴圈終點指令更包括一重複性指令迴圈判斷指令，以供該指令處理單元判斷是否繼續執行該重複性指令迴圈。
- 9、如申請專利範圍第 5 項所述之加速執行重複性指令之微控制器，其中該資料記憶體之存取速度係快於該指令記憶體。
- 10、一種加速執行重複性指令之方法，步驟包括：
 - (a)於一指令記憶體中擷取一程式之一程式指令，其中該程式係包括至少一重複性指令迴圈；
 - (b)處理該程式指令並判斷是否為該重複性指令迴圈的開始位置；
 - (c)若該指令為該重複性指令迴圈的開始位置，則複製該指令至一指令暫存單元，其中該指令暫存單元之存取速度係快於該指令記憶體；
 - (d)擷取該程式之下一程式指令；
 - (e)處理該程式指令並判斷是否為該重複性指令迴圈的結束位置，若該程式指令不為該重複性指令迴圈的結束位置，則複製該程式指令並返回步驟(d)；
 - (f)若該程式指令為重複性指令迴圈的結束位置，則判斷是否繼續執行該重複性指令迴圈；
 - (g)若判斷為繼續執行該重複性指令迴圈，複製該程式

指令至該指令暫存單元，並將工作頻率由一第一頻率切換至一第二頻率，其中該第二頻率係高於該第一頻率；及

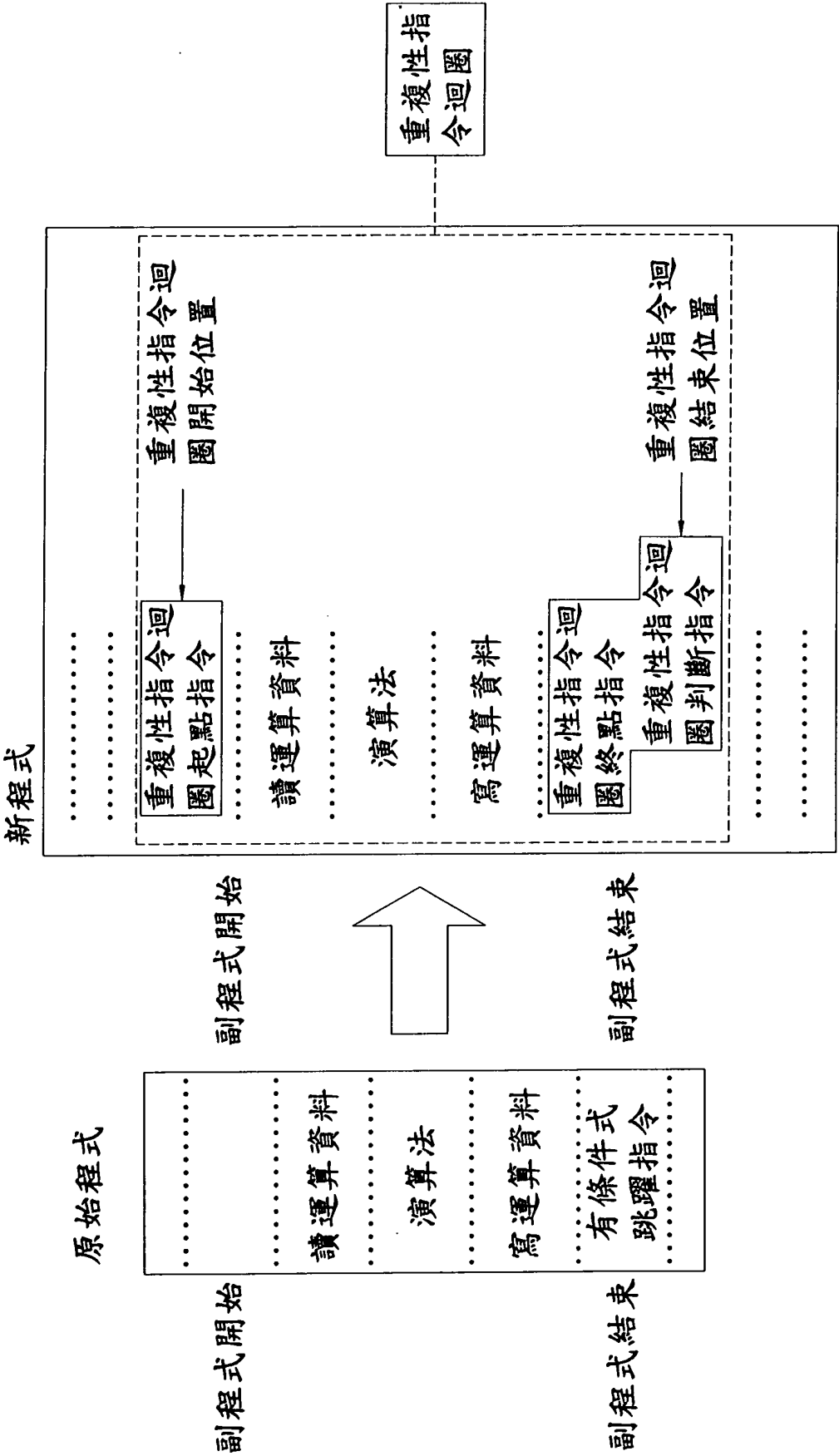
(h)於該指令暫存單元擷取該重複性指令迴圈，並以該第二頻率來執行該重複性指令迴圈。

- 11、如申請專利範圍第 10 項所述之加速執行重複性指令之方法，更包括一步驟(i)，係判斷是否結束執行該重複性指令迴圈；若為是，則將工作頻率切換該第一頻率並返回該指令記憶體擷取該程式之下一程式指令；若為否，則繼續於該指令暫存單元擷取該重複性指令迴圈，以該第二頻率來執行該重複性指令迴圈。
- 12、如申請專利範圍第 10 項所述之加速執行重複性指令之方法，其中步驟(b)更包括，若該程式指令不為重複性指令迴圈的開始位置，則繼續由該指令記憶體中擷取該程式之下一程式指令。
- 13、如申請專利範圍第 10 項所述之加速執行重複性指令之方法，其中步驟(f) 更包括，若不繼續執行該重複性指令迴圈，則返回該指令記憶體擷取該程式指令之下一指令。
- 14、如申請專利範圍第 10 項所述之加速執行重複性指令之方法，其中該重複性指令迴圈係包括一重複性指令迴圈起點指令，係設於該重複性指令迴圈開始處，以供該重複性指令迴圈之開始位置的判斷；及一重複性指令迴圈終點指令，係設於該重複性指令迴圈結束處，以供該重複性指令迴圈之結束位置的判斷。

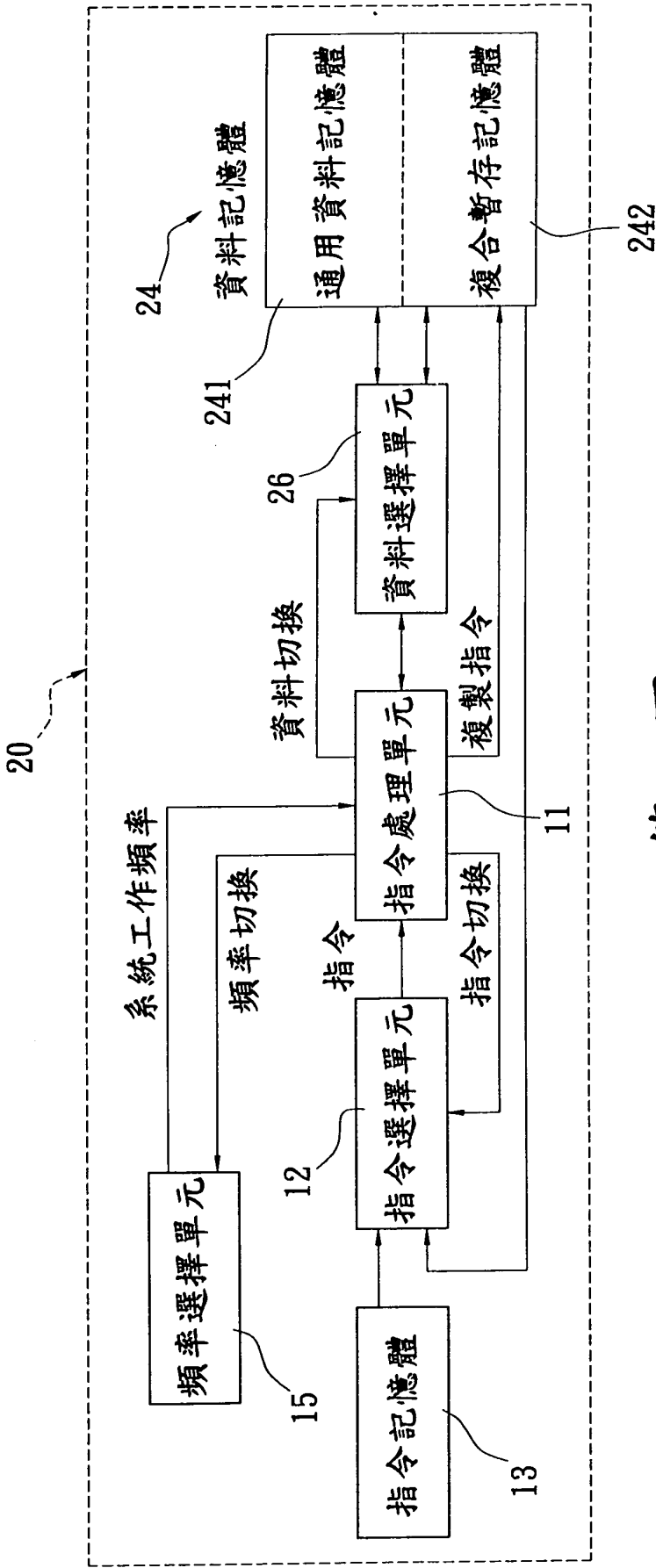
- 15、如申請專利範圍第 14 項所述之加速執行重複性指令之方法，其中該重複性指令迴圈終點指令更包括一重複性指令迴圈判斷指令，以供繼續或結束執行該重複性指令迴圈之判斷。
- 16、如申請專利範圍第 10 項所述之加速執行重複性指令之方法，其中該指令暫存單元係為一複合暫存記憶體，設於一資料記憶體之中。



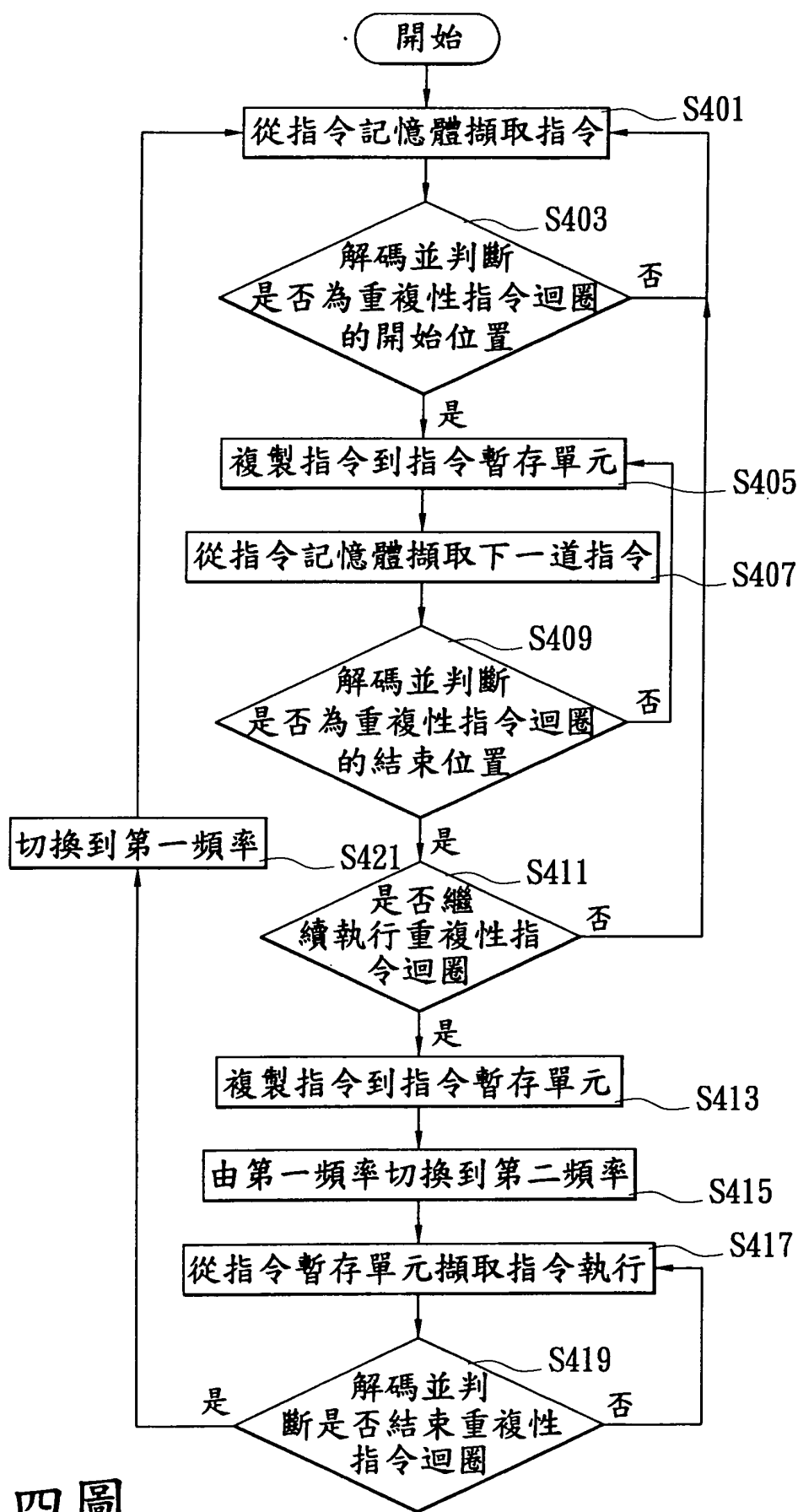
第一圖



第二圖



第三圖



第四圖

七、指定代表圖：

(一)本案指定代表圖為：第(四)圖。

(二)本代表圖之元件符號簡單說明：

(本案之指定代表圖為流程圖，故無元件代表符號)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

之微控制器，包括一指令記憶體，係用於儲存一程式，以提供一程式指令，該程式係包括至少一重複性指令迴圈；一指令暫存單元，用於暫存該重複性指令迴圈；一指令選擇單元，係連接於該指令記憶體及該指令暫存單元，以於該指令記憶體擷取該程式指令或於該指令暫存單元擷取該重複性指令迴圈輸出；一頻率選擇單元，用於一第一頻率與一第二頻率間之切換，其中該第二頻率係高於該第一頻率；及一指令處理單元，係連接該指令暫存單元、該指令選擇單元及該頻率選擇單元，該指令處理單元複製該重複性指令迴圈至該指令暫存單元暫存，而藉由控制該指令選擇單元擷取該程式指令或該重複性指令迴圈；其中當該指令處理單元將重複執行該重複性指令迴圈時，係控制該指令選擇單元於該指令暫存單元擷取該重複性指令迴圈來執行，並控制該頻率選擇單元提供該第二頻率來處理該重複性指令迴圈；而該指令處理單元無重複執行該重複性指令迴圈時，係控制該指令選擇單元於該指令記憶體擷取該程式指令來執行，並控制該頻率選擇單元提供該第一頻率來處理該程式指令。

為達上述目的，本發明再提供一種加速執行重複性指令之微控制器，包括一指令記憶體，係用於儲存一程式，以提供一程式指令，該程式係包括至少一重複性指令迴圈；一資料記憶體，包括一通用資料記憶體，用於儲存資料；及一複合暫存記憶體，用於儲存資料或暫存該重複性指令迴圈；一指令選擇單元，係連接於該指令記憶體及該複合暫存記憶體，以於該指令記憶體擷取該程式指令或於該複合暫存記憶體擷取該重複性指令迴圈輸出；一頻率選

擇單元，用於一第一頻率與一第二頻率間之切換，其中該第二頻率係高於該第一頻率；及一指令處理單元，係連接該複合暫存記憶體、該指令選擇單元及該頻率選擇單元，複製該重複性指令迴圈至該複合暫存記憶體暫存，而藉由控制該指令選擇單元接收該程式指令或該重複性指令迴圈來執行；其中當該指令處理單元將重複執行該重複性指令迴圈時，係控制該指令選擇單元於該複合暫存記憶體擷取該重複性指令迴圈來執行，並控制該頻率選擇單元提供該第二頻率來處理該重複性指令迴圈；而該指令處理單元無重複執行該重複性指令迴圈時，係控制該指令選擇單元於該指令記憶體擷取該程式指令來執行，並控制該頻率選擇單元提供該第一頻率來處理該程式指令。

為達上述目的，本發明又提供一種加速執行重複性指令之方法，步驟包括(a)首先於一指令記憶體中擷取一程式之一程式指令，其中該程式係包括至少一重複性指令迴圈；(b)處理程式指令並判斷是否為重複性指令迴圈的開始位置；(c)若指令為重複性指令迴圈的開始位置，則複製指令至一指令暫存單元，其中指令暫存單元之存取速度係快於指令記憶體；(d)擷取程式之下一程式指令；(e)處理程式指令並判斷是否為重複性指令迴圈的結束位置，若程式指令不為重複性指令迴圈的結束位置，則複製程式指令並返回步驟(d)；(f)若程式指令為重複性指令迴圈的結束位置，則判斷是否繼續執行重複性指令迴圈；(g)若判斷為繼續執行該重複性指令迴圈，複製該程式指令至該指令暫存單元，並將工作頻率由一第一頻率切換至一第二頻率，其中該第二頻率係高於該第一頻率；及(h)於指令暫存單元擷

開始處，供該指令處理單元辨識該重複性指令迴圈之開始位置；及

一重複性指令迴圈終點指令，係設於該重複性指令迴圈結束處，供該指令處理單元辨識該重複性指令迴圈之結束位置；

藉此使該指令處理單元於處理該程式時，可辨認出該重複性指令迴圈，以儲存於該指令暫存單元。

- 3、如申請專利範圍第2項所述之加速執行重複性指令之微控制器，其中該重複性指令迴圈終點指令更包括一重複性指令迴圈判斷指令，以供該指令處理單元判斷是否繼續執行該重複性指令迴圈。
- 4、如申請專利範圍第1項所述之加速執行重複性指令之微控制器，其中該指令暫存單元之存取速度係快於該指令記憶體。
- 5、一種加速執行重複性指令之微控制器，包括：
 - 一指令記憶體，係用於儲存一程式，以提供一程式指令，該程式係包括至少一重複性指令迴圈；
 - 一資料記憶體，包括：
 - 一通用資料記憶體，用於儲存資料；及
 - 一複合暫存記憶體，用於儲存資料或暫存該重複性指令迴圈；
 - 一指令選擇單元，係連接於該指令記憶體及該複合暫存記憶體，以於該指令記憶體擷取該程式指令或於該複合暫存記憶體擷取該重複性指令迴圈輸出；
 - 一頻率選擇單元，用於一第一頻率與一第二頻率間之切

換，其中該第二頻率係高於該第一頻率；及
一指令處理單元，係連接該複合暫存記憶體、該指令選擇單元及該頻率選擇單元，複製該重複性指令迴圈至該複合暫存記憶體暫存，而藉由控制該指令選擇單元擷取該程式指令或該重複性指令迴圈來執行；

其中當該指令處理單元將重複執行該重複性指令迴圈時，係控制該指令選擇單元於該複合暫存記憶體擷取該重複性指令迴圈來執行，並控制該頻率選擇單元提供該第二頻率來處理該重複性指令迴圈；而該指令處理單元無重複執行該重複性指令迴圈時，係控制該指令選擇單元於該指令記憶體擷取該程式指令來執行，並控制該頻率選擇單元提供該第一頻率來處理該程式指令。

6、如申請專利範圍第5項所述之加速執行重複性指令之微控制器，更包括一資料選擇單元，當該複合暫存記憶體用於儲存資料時，該指令處理單元係控制該資料選擇單元於該通用資料記憶體或該複合暫存記憶體中擷取資料，以執行資料存取作業。

7、如申請專利範圍第5項所述之加速執行重複性指令之微控制器，其中該重複性指令迴圈係包括：

一重複性指令迴圈起點指令，係設於該重複性指令迴圈開始處，供該指令處理單元辨識該重複性指令迴圈之開始位置；及

一重複性指令迴圈終點指令，係設於該重複性指令迴圈結束處，供該指令處理單元辨識該重複性指令迴圈之