СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1267480 A1

(51) 4 G 11 B 27/36

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

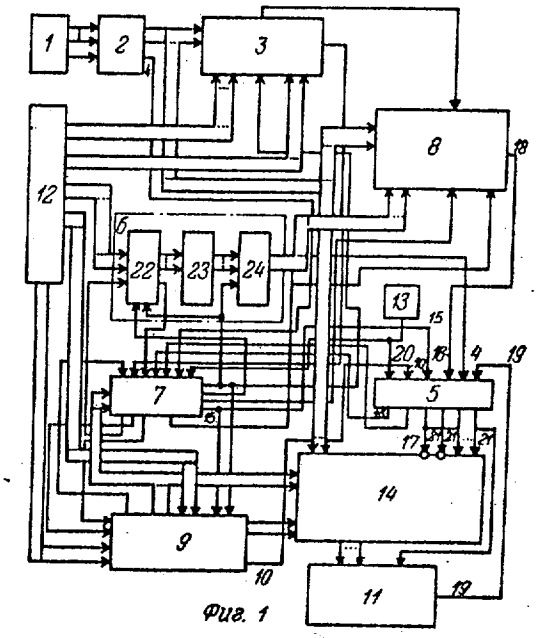
# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3908474/24-10
(22) 11.06.85
(46) 30.10.86. Бюл. № 40
(71) Всесоюзный научно-исследовательский институт телевидения и радиовещания
(72) И.А.Вичес, В.Н.Левин и С.Г.Мучиев
(53) 681.84.001.2 (088.8)
(56) Авторское свидетельство СССР № 1068997, кл. G 11 B 27/36,08.02.83.
Авторское свидетельство СССР № 1084886, кл. G 11 B 27/36,16.10.81.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ АППАРАТУРЫ ЦИФРОВОЙ МАГНИТНОЙ ЗАПИСИ

(57) Изобретение относится к области накопления информации и позволяет повысить точность контроля помехоустойчивости устройства. При возникновении ошибки в интервале следования синхрослова блок 8 сравнения формирует сигнал ошибки, а в блок 14 оперативной памяти по выбранному адресу записываются значения ошибочного синхрослова. Генератор 9 адресно-




Фиг. 1

(19) SU (11) 1267480 A1

временного кода обеспечивает запись порядкового номера синхрослова в блоке 14 оперативной памяти и его временное положение. Накопление данных об ошибках заканчивается в случае заполнения всех ячеек блока 14 оперативной памяти или по истечении времени измерения, определяемого генератором 9 адресно-временного кода. По окончании накопления данных об ошибках синхроимпульсы блока 11 отображения данных поступают на формирователь адресов первого формирователя 5 управляющих импульсов через его мультиплексор. При этом происходит последовательный опрос ячеек блока 14 оперативной памяти, в каждой из которых хранится информация, соответствующая одному моменту ошибки в воспроизведенных испытательных сигналах. С блока 14 оперативной памяти информация об ошибках поступает в блок 11 отображения данных, в котором происходит ее статистическая обработка и последующее отображение. 2 3 п.ф-лы, 2 ил.

---

1

Изобретение относится к накоплению информации, а именно к устройствам для контроля аппаратуры цифровой магнитной записи.

Целью изобретения является повышение точности контроля помехоустойчивости аппаратуры цифровой магнитной записи.

На фиг. 1 изображено предлагаемое устройство для контроля аппаратуры цифровой магнитной записи; на фиг. 2 - первый формирователь управляющих импульсов.

Устройство содержит генератор 1 испытательных сигналов, подключенный выходами к информационным и синхронизирующему входам аппаратуры 2 цифровой магнитной записи, соединенной информационными выходами с первой группой входов детектора 3 синхрослова и подключенной синхронизирующим выходом 4 к первому входу первого формирователя 5 управляющих импульсов, формирователь 6 опорных испытательных сигналов, второй формирователь 7 управляющих импульсов и блок 8 сравнения. Первый, второй и третий входы формирователя 6 опорных испытательных сигналов подсоединены соответственно к первому, второму и третьему выходам второго формирователя 7 управляющих импульсов, четвертый выход которого подключен к первому входу блока 8 сравнения. При этом первая группа входов блока 8 сравнения соединена с группой выходов формирователя 6 опорных испытательных сигналов.

2

Устройство содержит также генератор 9 адресно-временного кода, подключенный первым выходом 10 и вторым выходом соответственно к второму входу первого формирователя 5 управляющих импульсов и к первому входу второго формирователя 7 управляющих импульсов, блок 11 отображения данных, блок 12 установки начальных значений, формирователь 13 установочного потенциала и блок 14 оперативной памяти. Генератор 9 адресно-временного кода подсоединен первым, вторым, третьим и четвертым входами соответственно к второму, восьмому и пятому выходам и к шестому выходу 15 второго формирователя 7 управляющих импульсов, соединенного с синхронизирующим выходом 4 аппаратуры 2 цифровой магнитной записи и подключенного седьмым выходом к второму входу блока 8 сравнения. Третий вход блока 8 сравнения подсоединен к первому выходу детектора 3 синхрослова, подключенного вторым выходом к третьему входу второго формирователя 7 управляющих импульсов, который соединен четвертым входом с выходом формирователя 6 опорных испытательных сигналов. Второй формирователь 7 управляющих импульсов подсоединен пятым и шестым входами 16 и 17 к первому и второму выходам первого формирователя 5 управляющих импульсов, соединенного третьим входом с выходом 18 блока 8 сравнения. Выход 19 блока 11 отображения данных подключен к четвертому

входу первого формирователя 5 управляющих импульсов. Выход 20 формирователя 13 установочного потенциала подключен к пятому входу первого формирователя 5 управляющих импульсов и к седьмому входу второго формирователя 7 управляющих импульсов. Блок 12 установки начальных значений подключен первой и второй группами выходов к второй и третьей группам входов детектора 3 синхрослова и соединен третьей группой выходов с группой входов формирователя 6 опорных испытательных сигналов. Первая группа входов блока 14 оперативной памяти подсоединена к информационным выходам аппаратуры 2 цифровой магнитной записи, подключенным к второй группе входов блока 8 сравнения. Четвертая и пятая группы выходов блока 12 установки начальных значений подключены к первой и второй группам входов генератора 9 адресно-временного кода, соединенного первой группой выходов с второго группой входов блока 14 оперативной памяти. Третья группа входов блока 14 оперативной памяти подсоединена к второй группе выходов генератора 9 адресно-временного кода, подключенной к группе входов второго формирователя 7 управляющих импульсов, соединенного вторым выходом и шестым выходом 15 соответственно с входом детектора 3 синхрослова и с седьмым входом первого формирователя 5 управляющих импульсов. Вход блока 11 отображения данных подсоединен к третьему выходу формирователя 5 управляющих импульсов, соединенного с первым входом 21 блока 14 оперативной памяти, второй вход и четвертая группа входов которого соединена соответственно с четвертым выходом и группой выходов первого формирователя 5 управляющих импульсов. Выходы блока 14 оперативной памяти подключены к группе входов блока 11 отображения данных.

Формирователь 6 опорных испытательных сигналов состоит из включенных последовательно первого формирователя 22 адресов, блока 23 памяти и буферного регистра 24, соединенного группой выходов с первой группой входов блока 8 сравнения. Вход буферного регистра 24 подсоединен к второму выходу второго формирователя 7 управляющих импульсов, подключенному к первому входу первого формирователя 22 адресов, соединенного другими входами с первым и третьим выходами второго формирователя 7 управляющих импульсов. Выход первого формирователя 22 адресов подключен к четвертому входу второго формирователя 7 управляющих импульсов. Группа входов первого формирователя 22 адресов подсоединена к третьей группе выходов блока 12 установки начальных значений.

Первый формирователь 5 управляющих импульсов состоит из второго формирователя 25 адресов и первого триггера 26, подключенных первыми выходами соответственно к пятому и шестому входам 16 и 17 второго формирователя 7 управляющих импульсов, из мультиплексора 27, подсоединенного первым и вторым входами соответственно к синхронизирующему выходу 4 аппаратуры 2 цифровой магнитной записи и к выходу 19 блока 11 отображения данных, из второго триггера 28, соединенного первым входом с выходом 20 формирователя 13 установочного потенциала из первого и второго элементов ИЛИ 29 и 30 и из элемента И 31. Первые входы первого и второго элементов ИЛИ 29 и 30 подсоединены соответственно к первому выходу 10 генератора 9 адресно-временного кода и к выходу 18 блока 8 сравнения. Третий вход мультиплексора 27 подсоединен к второму выходу первого триггера 26, подключенному к другим входам 21 блока 14 оперативной памяти, четвертая группа входов которого соединена с группой выходов второго формирователя 25 адресов. Первый, второй и третий входы второго формирователя 25 адресов соединены соответственно с выходом мультиплексора 27, с выходом первого элемента ИЛИ 29 и с выходом элемента И 31, соединенного выходом с вторым входом блока 14 оперативной памяти, а первым и вторым входами соответственно с первым выходом первого триггера 26 и с выходом второго элемента ИЛИ 30. Второй вход второго элемента ИЛИ 30 соединен с выходом второго триггера 28, подсоединенного вторым входом к первому выходу 10 генератора 9 адресно-временного кода, подключенному к второму входу первого триггера 26. Первый триггер 26 подсоединен вторым входом к

первому выходу второго формирователя 25 адресов и соединен третьим входом с шестым выходом 15 второго формирователя 7 управляющих импульсов, подключенным к второму входу первого элемента ИЛИ 29.

Контроль аппаратуры цифровой магнитной записи посредством предлагаемого устройства производится следующим образом.

В аппаратуре 2 цифровой магнитной записи производится запись испытательного сигнала, поступающего с генератора 1 испытательных сигналов. При этом испытательный сигнал состоит из периодически повторяющихся цифровых блоков данных, каждый из которых включает в себя информационную часть и синхрослово. В процессе воспроизведения синхроимпульсы, воспроизведенные аппаратурой 2 цифровой магнитной записи в момент появления логического нуля на выходе 20 формирователя 13 установочного потенциала (в момент установки начальных условий), устанавливают в исходное состояние первый формирователь 22 адресов формирователя 6 опорных испытательных сигналов, второй формирователь 25 адресов первого формирователя 5 управляющих импульсов и генератор 9 адресно-временного кода. При этом через первый элемент ИЛИ 29 сбрасывается первый триггер 26, а также сбрасывается второй триггер 28 первого формирователя 5 управляющих импульсов уровнем логического нуля, вырабатываемым формирователем 13 установочного потенциала. С первой, второй, третьей, четвертой и пятой групп выходов блока 12 установки начальных значений поступают кодовые комбинации, соответствующие опорному значению одного байта синхрослова, длине синхрослова, длине информационной части одного блока испытательных сигналов, времени измерений и длине одного блока испытательных сигналов. Детектор 3 синхрослова производит сравнение воспроизводимых сигналов с опорным значением одного байта синхрослова. При отсутствии ошибок в воспроизводимом синхрослове, представляющем собой, например, несколько одинаковых байт, детектор 3 синхрослова вырабатывает сигнал, поступающий на второй формирователь 7 управляющих импульсов, разрешающий работу генератора 9 адресно-временного кода и формирователя 6 опорных испытательных сигналов. Последний вырабатывает эталонные информационные данные, поступающие на блок 8 сравнения, который обеспечивает выделение из воспроизводимых испытательных сигналов импульсов ошибок. Блок 8 сравнения воздействует посредством второго элемента ИЛИ 30, второго формирователя 25 адресов, первого триггера 26 и элемента И 31 первого формирователя 5 управляющих импульсов на блок 14 оперативной памяти, что обеспечивает режим записи в блок 14 оперативной памяти. При этом в соответствующие группы блока 14 оперативной памяти записывается значение воспроизводимого испытательного сигнала, его временное положение, а также адрес опорного испытательного сигнала. В момент, когда заканчивается формирование информационной части опорных испытательных сигналов, первый формирователь 22 адресов формирует импульс, поступающий на второй формирователь 7 управляющих импульсов. При этом детектор 3 синхрослова воздействует через блок 8 сравнения на первый формирователь 5 управляющих импульсов.

При возникновении ошибки в интервале следования синхрослова блок 8 сравнения формирует сигнал ошибки, а в соответствующие группы блока 14 оперативной памяти по выбранному адресу записываются значения ошибочного синхрослова. При этом генератор 9 адресно-временного кода обеспечивает запись порядкового номера синхрослова в блоке и его временное положение. По окончании периода следования синхрослова второй формирователь 7 управляющих импульсов прекращает прохождение сигнала с детектора 3 синхрослова через блок 8 сравнения. При этом второй формирователь 7 управляющих импульсов запрещает формирование опорных испытательных сигналов формирователем 6 опорных испытательных сигналов и сигнала ошибки блоком 8 сравнения. По окончании интервала воспроизведения информационной части второй формирователь 7 управляющих импульсов разрешает прохождение сигналов детектора 3 синхрослова на блок 8 сравнения. Далее начинается режим поиска синхрослова.

Накопление статистических данных об ошибках заканчивается в случае заполнения всех ячеек блока 14 оперативной памяти или по истечении времени измерения, определяемого генератором 9 адресно-временного кода. По окончании накопления статистических данных об ошибках синхроимпульсы блока 11 отображения данных поступают через мультиплексор 27 на второй формирователь 25 адресов первого формирователя 5 управляющих импульсов. При этом происходит последовательный опрос ячеек блока 14 оперативной памяти, в каждой из которых хранится информация, соответствующая одному моменту ошибки в воспроизводимых испытательных сигналах. С блока 14 оперативной памяти информация об ошибках поступает в блок 11 отображения данных, в котором происходит ее статистическая обработка и последующее отображение.

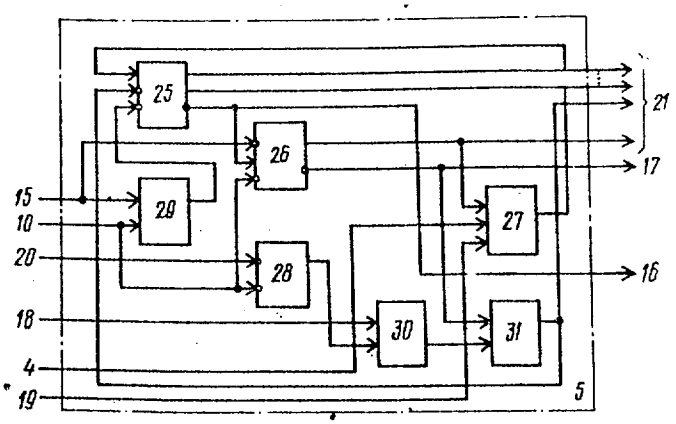
## Формула изобретения

1. Устройство для контроля аппаратуры цифровой магнитной записи, содержащее генератор испытательных сигналов, подключенный выходами к информационным и синхронизирующему входам аппаратуры цифровой магнитной записи, соединенной информационными выходами с первой группой входов детектора синхрослова и подключенной синхронизирующим выходом к первому входу первого формирователя управляющих импульсов, и формирователь опорных испытательных сигналов, подсоединенный первым, вторым и третьим входами соответственно к первому, второму и третьему выходам второго формирователя управляющих импульсов, четвертый выход которого подключен к первому входу блока сравнения, соединенного первой группой входов с группой выходов формирователя опорных испытательных сигналов, о т л и ч а ю щ е е с я тем, что, с целью повышения точности контроля помехоустойчивости аппаратуры цифровой магнитной записи, в него введены генератор адресно-временного кода, подключенный первым и вторым выходами соответственно к второму входу первого формирователя управляющих импульсов и к первому входу второго формирователя управляющих импульсов и подсоединенный первым, вторым, третьим и четвертым входами соответственно к второму, восьмому, пятому и шестому выходам второго формирователя управляющих импульсов, соединенного вторым входом с синхронизирующим выходом аппаратуры цифровой магнитной записи и подключенного седьмым выходом к второму входу блока сравнения, третий вход которого подсоединен к первому выходу детектора синхрослова, подключенного вторым выходом к третьему входу второго формирователя управляющих импульсов, который соединен четвертым входом с выходом формирователя опорных испытательных сигналов и подсоединен пятым и шестым входами к первому и второму выходам первого формирователя управляющих импульсов, соединенного третьим входом с выходом блока сравнения, блок отображения данных, подключенный выходом к четвертому входу первого формирователя управляющих импульсов, формирователя установочного потенциала, подключенный выходом к пятому входу первого формирователя управляющих импульсов и к седьмому входу второго формирователя управляющих импульсов, блок установки начальных значений, подключенный первой и второй группами выходов к второй и третьей группам входов детектора синхрослова и соединенный третьей группой выходов с группой входов формирователя опорных испытательных сигналов, и блок оперативной памяти, подсоединенный первой группой входов к информационным выходам аппаратуры цифровой магнитной записи, подключенным к второй группе входов блока сравнения, причем четвертая и пятая группы выходов блока установки начальных значений подключены к первой и второй группам входов генератора адресно-временного кода, соединенного первой группой выходов с второй группой входов блока оперативной памяти, третья группа входов которого подсоединена к второй группе выходов генератора адресно-временного кода, подключенной к группе входов второго формирователя управляющих импульсов, соединенного вторым и шестым выходами соответственно с входом детектора синхрослова и с шестым входом первого формирователя управляющих импульсов, а вход блока отображения данных подсоединен

к третьему выходу первого формирователя управляющих импульсов, соединенному также с первым входом блока оперативной памяти, второй вход и четвертая группа входов которого соединены соответственно с четвертым выходом и группой выходов первого формирователя управляющих импульсов, а выходы блока оперативной памяти подключены к группе входов блока отображения данных.

2. Устройство по п.1, о т л и ч а ю щ е е с я тем, что формирователь опорных испытательных сигналов состоит из включенных последовательно первого формирователя адресов, блока памяти и буферного регистра, соединенного группой выходов с первой группой входов блока сравнения, причем вход буферного регистра подсоединен к второму выходу второго формирователя управляющих импульсов, подключенному к первому входу первого формирователя адресов, соединенного другими входами с первым и третьим выходами второго формирователя управляющих импульсов, подключенного выходом к третьему входу второго формирователя управляющих импульсов и к четвертому входу блока установки начальных значений.

3. Устройство по п.1, о т л и ч а ю щ е е с я тем, что первый формирователь импульсов состоит из второго формирователя адресов и первого триггера, подключенных первыми выходами соответственно к пятому и шестому входам второго формирователя управляющих импульсов, из мультиплексора, подсоединенного первым и вторым входами соответственно к синхронизирующему выходу аппаратуры цифровой магнитной записи и к выходу блока отображения данных, из второго триггера, соединенного первым входом с выходом формирователя установочного потенциала, из первого и второго элементов ИЛИ, подсоединенных первыми входами соответственно к первому выходу генератора адресно-временного кода и к выходу блока сравнения, и из элемента И, соединенного выходом с вторым входом блока оперативной памяти, причем третий вход мультиплексора подсоединен к второму выходу первого триггера, подключенному к первому входу блока оперативной памяти, четвертая группа входов которого соединена с группой выходов второго формирователя адресов, второй и третий входы которого соединены соответственно с выходом мультиплексора, с выходом первого элемента ИЛИ и с выходом элемента И, подсоединенного первым и вторым входами соответственно к первому выходу первого триггера и к выходу второго элемента ИЛИ, второй вход которого соединен с выходом второго триггера, подсоединенного первым входом к первому выходу генератора адресно-временного кода, подключенному к второму входу первого триггера, подсоединенного вторым входом к первому выходу второго формирователя адресов и соединенного третьим входом с шестым выходом второго формирователя управляющих импульсов, подключенным к второму входу первого элемента ИЛИ.




Фиг. 2

ВНИИПИ Заказ 5784/51 Тираж 543 Подписное
Произв.-полигр. пр-тие, г. Ужгород, ул. Проектная, 4