

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-128552

(P2005-128552A)

(43) 公開日 平成17年5月19日(2005.5.19)

(51) Int. Cl.⁷

G09G 3/36

G09G 3/20

G09G 3/34

F I

G09G 3/36

G09G 3/20 622N

G09G 3/20 632F

G09G 3/20 670A

G09G 3/20 680C

テーマコード (参考)

5C006

5C080

審査請求 有 請求項の数 10 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2004-309083 (P2004-309083)

(22) 出願日 平成16年10月25日 (2004.10.25)

(31) 優先権主張番号 10/693287

(32) 優先日 平成15年10月23日 (2003.10.23)

(33) 優先権主張国 米国 (US)

(71) 出願人 503003854

ヒューレット・パカード デベロップメント
カンパニー エル. ピー.アメリカ合衆国 テキサス州 77070
ヒューストン 20555 ステイト

ハイウェイ 249

(74) 代理人 100099623

弁理士 奥山 尚一

(74) 代理人 100096769

弁理士 有原 幸一

(74) 代理人 100107319

弁理士 松島 鉄男

(74) 代理人 100114591

弁理士 河村 英文

最終頁に続く

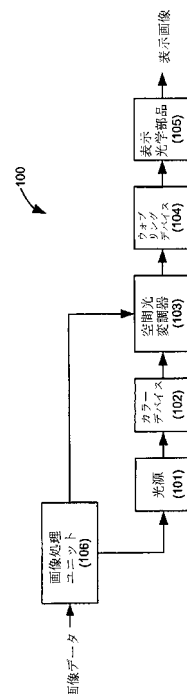
(54) 【発明の名称】 インターレース画像フレームを表示するための表示システム

(57) 【要約】

【課題】 高い解像度で表示画像を生成することができる共に、欠陥画素によって生じる望ましくない視覚効果を低減させ得る表示システム及び表示方法を提供する。

【解決手段】 上部フィールド120及び下部フィールド121からなるインターレース画像フレーム122を表示するための表示システムにおいて、上部フィールド及び下部フィールドの画素に対応して画素データ要素のストリームを順次処理して、複数の画像サブフレームを生成するように構成された画像処理ユニット106と、複数の画像サブフレームを保持する光ビームを生成するように構成された変調器103と、画像サブフレームのそれぞれが前の画像サブフレームから空間的にずれて表示されるように光ビームを変位させるように構成されたウォブリングデバイス104とを備え、画像サブフレームの少なくとも1つは、上部フィールドの画素データ要素のみを用いて生成され、画像サブフレームの少なくとも1つは、下部フィールドの画素データ要素のみを用いて生成されるようにする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の画素のラインをそれぞれ有する上部フィールド及び下部フィールドからなるインターレース画像フレームを表示するための表示システムであって、

前記上部フィールド及び下部フィールドの前記画素に対応して画素データ要素のストリームを順次に処理して、複数の画像サブフレームを生成するように構成された画像処理ユニットと、

前記複数の画像サブフレームを保持する光ビームを生成するように構成された変調器と、

前記画像サブフレームのそれぞれが、前の画像サブフレームから空間的にずれて表示されるように、前記光ビームを変位させるように構成されたウォブリングデバイスと、
を備え、

前記画像サブフレームの少なくとも 1 つは、前記上部フィールドの前記画素データ要素のみを用いて生成され、前記画像サブフレームの少なくとも 1 つは、前記下部フィールドの前記画素データ要素のみを用いて生成されること、
を特徴とする表示システム。

【請求項 2】

前記画像処理ユニットは、前記上部フィールドの前記画素データ要素を処理して第 1 の画像サブフレームを生成し、かつ、前記下部フィールドの前記画素データ要素を処理して第 2 の画像サブフレームを生成するように構成されることを特徴とする請求項 1 に記載の表示システム。

【請求項 3】

前記第 1 の画像サブフレームは、第 1 の画像サブフレームロケーションに表示され、
前記第 2 の画像サブフレームは、第 2 の画像サブフレームロケーションに表示され、
前記第 2 の画像サブフレームロケーションは、前記第 1 の画像サブフレームロケーションからオフセット距離だけ空間的にずれることを特徴とする請求項 2 に記載の表示システム。

【請求項 4】

前記画像処理ユニットは、更に、前記上部フィールドの第 1 の画素データ要素で始まる前記上部フィールドの 1 つ置き画素データ要素を処理して、前記第 1 の画像サブフレームを生成し、かつ、前記下部フィールドの第 2 の画素データ要素で始まる前記下部フィールドの 1 つ置き画素データ要素を処理して、前記第 2 の画像サブフレームを生成するように構成されることを特徴とする請求項 2 に記載の表示システム。

【請求項 5】

前記画像処理ユニットは、前記上部フィールドの前記画素データ要素を処理して、第 1 の画像サブフレーム及び第 2 の画像サブフレームを生成し、かつ、前記下部フィールドの前記画素データ要素を処理して、第 3 の画像サブフレーム及び第 4 の画像サブフレームを生成するように構成されることを特徴とする請求項 1 に記載の表示システム。

【請求項 6】

前記光ビームを観察面に表示するように構成された表示光学部品を更に備えることを特徴とする請求項 1 に記載の表示システム。

【請求項 7】

複数の画素のラインをそれぞれ有する上部フィールド及び下部フィールドからなるインターレース画像フレームを表示するための方法であって、

前記上部フィールド及び下部フィールドの前記画素に対応して画素データ要素のストリームを順次に処理して、前記上部フィールド及び下部フィールドに対応して複数の画像サブフレームを生成するステップと、

前の画像サブフレームからずれた前記画像サブフレームのそれぞれを表示するステップと、
を含むことを特徴とする方法。

【請求項 8】

前記画素データ要素のストリームを処理するステップは、前記上部フィールドの前記画素データ要素を処理して、前記画像サブフレームの少なくとも 1 つを生成すると共に、前記下部フィールドの前記画素データ要素を処理して、前記画像サブフレームの少なくとも 1 つを生成するステップを含むことを特徴とする請求項 7 に記載の方法。

【請求項 9】

前記画素データ要素のストリームを処理するステップは、前記上部フィールドの画素データ要素を処理して第 1 の画像サブフレームを生成すると共に、前記下部フィールドの前記画素データ要素を処理して第 2 の画像サブフレームを生成するステップを更に含むことを特徴とする請求項 8 に記載の方法。

10

【請求項 10】

前記画像サブフレームを保持する光ビームを生成するステップと、
前記光ビームを変位させ、前記画像サブフレームを表示するステップと、
を更に含むことを特徴とする請求項 7 に記載の方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、インターレース画像フレームを表示するための表示システムに関し、更に詳しくは、ウォブリングデバイスを備えたインターレース画像フレーム用の表示システムに関する。

20

【背景技術】**【0002】**

ディスプレイ、プロジェクタ、若しくは他の画像化システム等のような、画像を表示するための従来のシステム又はデバイスは、静止画像又はビデオ画像を表示するために頻繁に用いられる。見る人は、画像サイズ、コントラスト比、色純度、輝度、画素色精度、及び解像度等の多くの基準に基づいて表示システムを評価する。画素色精度及び解像度は、多くのディスプレイ市場において、特に重要な評価基準である。なぜなら、画素色精度及び解像度は、表示画像の鮮明度及びサイズを制限してしまうからである。

【0003】

従来の表示システムは、水平行及び垂直列に配列された画素のアレイをアドレス指定することによって、表示画像を生成する。画素は、矩形形状を有するため、表示される画像において、物体の斜めの又は湾曲した輪郭を段状又はぎざぎざに見えないように表すことは困難である場合がある。更に、表示システムの 1 つ又は複数の画素に欠陥がある場合には、表示画像は、その欠陥を再現してしまう。例えば、表示システムの画素が「オフ (off)」ポジションのみを示す場合、画素は、表示画像内に真っ黒な四角形を生成してしまう。

30

【0004】

ほとんどの場合、表示システムへの入力信号は、インターレースビデオ信号である。インターレースビデオでは、個々のインターレース画像フレームは、2 つの連続したフィールドによって表される。各フィールドは、フレーム内に 1 つ置き of 水平ラインを含む。上部フィールドは、フレーム内に奇数の水平ラインを含み、下部フィールドは、フレーム内に偶数の水平ラインを含む。従って、画像フレームは、任意の順序で、上部及び下部フィールドを順次表示することによって表示される。例えば、テレビは、まず、画面全体にわたって上部フィールドを表示し、次に、画面全体にわたって下部フィールドを表示することによって、画面上に画像を表示することができる。インターレースビデオを使用するには、ほとんどの場合、表示システムが、入力されるインターレースビデオデータを記憶する大容量のメモリバッファ機能を有する必要がある。

40

【発明の開示】**【発明が解決しようとする課題】****【0005】**

50

本発明の目的は、高い解像度で表示画像を生成することができる共に、欠陥画素によって生じる望ましくない視覚効果を低減させることができ、しかも画像処理の複雑さ及びバッファの必要なサイズを大幅に減らすことができる（或いは、バッファを必要としない）ような表示システム及び表示方法を提供することにある。

【課題を解決するための手段】

【0006】

本発明では、複数の画素のラインをそれぞれ有する上部フィールド及び下部フィールドからなるインターレース画像フレームを表示するための表示システムにおいて、前記上部フィールド及び下部フィールドの前記画素に対応して画素データ要素のストリームを順次に処理して、複数の画像サブフレームを生成するように構成された画像処理ユニットと、前記複数の画像サブフレームを保持する光ビームを生成するように構成された変調器と、前記画像サブフレームのそれぞれが、前の画像サブフレームから空間的にずれて表示されるように、前記光ビームを変位させるように構成されたウォブリングデバイスとを備え、前記画像サブフレームの少なくとも1つは、前記上部フィールドの前記画素データ要素のみを用いて生成され、前記画像サブフレームの少なくとも1つは、前記下部フィールドの前記画素データ要素のみを用いて生成されるようにしている。

また、本発明では、複数の画素のラインをそれぞれ有する上部フィールド及び下部フィールドからなるインターレース画像フレームを表示するための方法において、前記上部フィールド及び下部フィールドの前記画素に対応して画素データ要素のストリームを順次に処理して、前記上部フィールド及び下部フィールドに対応して複数の画像サブフレームを生成するステップと、前の画像サブフレームからずれた前記画像サブフレームのそれぞれを表示するステップとを含むようにしている。

【0007】

添付の図面は、本発明の様々な実施形態を示し、本明細書の一部である。例示される実施形態は、本発明の単なる例であり、本発明の範囲を限定しない。

【0008】

図面全体にわたって、同一の参照番号は、同様であるが必ずしも同一でない要素を示す。

【0009】

以下の説明では、説明の目的で、本発明の表示システムを完全に理解するために、多くの具体的な詳細が提示される。しかし、本発明の表示システムは、これらの具体的な詳細なしに実施され得ることは当業者に明白である。明細書において、「1つの実施形態」又は「ある実施形態」を参照しているが、これは、その実施形態に関連して記載される特定の特徴、構造、又は特性が少なくとも1つの実施形態に含まれることを意味する。本明細書における様々な箇所において「1つの実施形態において」というフレーズが登場するが、これは、必ずしも同じ実施形態を指すわけではない。

【0010】

本明細書及び添付の特許請求の範囲において「表示システム」という用語が用いられるが、特に記載されない限り、これは、プロジェクタ、投影システム、画像表示システム、TVシステム、コンピュータシステム、又は画像を表示するように構成される他の任意のシステムを指す。画像は、静止画、一連の画像、又はビデオであってよい。「画像」という用語は、本明細書及び添付の特許請求の範囲において用いられるが、特に記載のない限り、静止画像、一連の画像、ビデオ、又は表示システムによって表示される他の任意のものを指す。

【発明を実施するための最良の形態】

【0011】

図1は、例示的な実施形態による例示的な表示システム(100)を示す。図1の構成要素は、単に例示を目的とし、特定の用途に最良に作用するように改変又は変更されてもよい。図1に示されるように、画像データは、画像処理ユニット(106)に入力される。画像データは、表示システム(100)によって表示される画像を規定する。1つの実

10

20

30

40

50

施形態では、画像データは、インターレースビデオデータである。以下の例示的な実施形態は、画像データをインターレースビデオデータとして述べるが、画像データは、プログレシブビデオデータ又は他のタイプの画像データであってもよいことは当業者に理解されるであろう。プログレシブビデオデータは、交互のデータのラインのフィールドに対して、データのフレームを含むビデオデータとして規定される。画像処理ユニット(106)によって処理されるものとして1つの画像を示し、かつ、述べるが、複数又は一連の画像が画像処理ユニット(106)によって処理されてもよいことが当業者に理解される。画像処理ユニット(106)は、光源(101)の照明を制御すること、及び空間光変調器(SLM)(103)を制御することを含む様々な機能を行う。画像処理ユニット(106)は、以下において更に詳細に説明される。

10

【0012】

図1に示されるように、光源(101)は、カラーデバイス(102)に光ビームを供給する。光源(101)は、限定はしないが、高圧水銀ランプであってもよい。カラーデバイス(102)は、任意選択(オプション)であり、表示システム(100)にカラー画像を表示させることができる。カラーデバイス(102)は、例えば、順次カラーデバイス又はスクローリングカラーデバイスであってもよい。

【0013】

カラーデバイス(102)によって送信される光は、レンズ又は他の何らかのデバイス(図示せず)を通して、空間光変調器(SLM)(103)に集束される。SLM(103)は、電気又は光入力に対応する空間パターンにおいて入射光を変調するデバイスである。「SLM」及び「変調器」という用語は、空間光変調器を指すために本明細書では同義で用いられる。入射光は、位相、輝度、偏光、又は方向において変調されてもよい。従って、図1のSLM(103)は、画像処理ユニット(106)からの入力に基づいて、カラーデバイス(102)によって出力される光を変調し、表示光学部品(105)によって最終的に表示される光ビームを保持する画像を観察面(画面)(図示せず)に形成する。表示光学部品(105)は、画像を表示するように構成される任意のデバイスを含んでいてもよい。例えば、表示光学部品(105)は、限定はされないが、画像を観察面に投影し、集束するように構成されるレンズであってもよい。観察面は、限定はしないが、スクリーン、TV、壁、液晶ディスプレイ(LCD)、又はコンピュータモニタであってもよい。

20

30

【0014】

SLM(103)は、限定はしないが、液晶オンシリコン(LCOS)アレイ又はマイクロミラーアレイであってもよい。LCOS及びマイクロミラーアレイは、当該技術分野で既知であり、本明細書においては詳細に説明されない。排他的ではない例示的なLCOSアレイは、Philips(商標)LCOS変調器である。排他的ではない例示的なマイクロミラーアレイは、Texas Instruments Inc(商標)から入手できるデジタル光処理(DLP)チップである。

【0015】

図1に戻ると、例示的な実施形態によれば、表示光学部品(105)が画像を表示する前に、変調された光は、「ウォブリング(wobbling)」デバイス(104)を通過することができる。以下において詳細に説明されるように、ウォブリングデバイス(104)は、画像解像度を向上させ、画素の不正確さを隠蔽するように構成されるデバイスである。排他的ではない例示的なウォブリングデバイス(104)は、検流計ミラーである。ウォブリングデバイス(104)は、代替の実施形態では、SLM(103)又は表示システム(100)の他の任意の構成要素において実施されてもよい。

40

【0016】

図2は、2つのフィールドと、表示システム(100;図1)によって表示されるべき、これらのフィールドの対応するインターレース画像フレームとの間の関係を示す。図2は、2つの例示的なフィールド(上部フィールド(120)及び下部フィールド(121))を示す。図2に示されるように、上部及び下部フィールド(120, 121)はとも

50

に、 6×2 のアレイ、すなわち、マトリクスに配列された12個の画素を規定するデータを含む。従って、上部及び下部フィールド(120, 121)は、6つの垂直列の画素データ、並びに、2つの水平行又はラインの画素データを含む。例示のみを目的として、図2の各フィールドには、6つの列及び2つの行の画素データがある。フィールド内の画素データの列及び行の数は、特定の用途に最良に作用するように変化することを認識されたい。

【0017】

図2に示されるように、上部フィールド(120)は、2ラインの画素データを含む。上部フィールド(120)の第1のラインは、画素A1, B1, C1, D1, E1, 及びF1用の画素データを含む。上部フィールド(120)の第2のラインは、画素G1, H1, I1, J1, K1, 及びL1用の画素データを含む。同様に、下部フィールド(121)は、また、2ラインの画素データを含む。下部フィールド(121)の第1のラインは、画素A2, B2, C2, D2, E2, 及びF2用の画素データを含む。下部フィールド(121)の第2のラインは、画素G2, H2, I2, J2, K2, 及びL2用の画素データを含む。

10

【0018】

図2は、上部及び下部フィールド(120, 121)と、表示システム(100; 図1)によって表示される、対応するインターレース画像フレーム(122)との間の関係を示す。図2は、インターレース画像フレーム(122)が4ラインの画素データ(123 ~ 126)を含むことを示す。画素データの各ラインは、上部フィールド(120)又は下部フィールド(121)の何れかのラインの1つに対応する。1つの実施形態では、インターレース画像フレーム(122)の第1のライン(123)は、上部フィールド(120)の第1のラインであり、インターレース画像フレーム(122)の第2のラインは、下部フィールド(121)の第1のラインであり、インターレース画像フレーム(122)の第3のラインは、上部フィールド(120)の第2のラインであり、インターレース画像フレーム(122)の第4のライン(126)は、下部フィールド(121)の第2のラインである。一般に、インターレース画像フレーム(122)の奇数ラインは、上部フィールド(120)のラインに対応し、インターレース画像フレーム(122)の偶数ラインは、下部フィールド(121)のラインに対応する。しかし、当業者によって理解されるように、インターレース画像フレーム(122)の奇数ラインは、下部フィールド(121)のラインに対応し、インターレース画像フレーム(122)の偶数ラインは、上部フィールド(120)のラインと対応することができる。

20

30

【0019】

図3は、表示システム(100; 図1)に入力される得る例示的なインターレースビデオデータシーケンス(127)又はストリームを示す。インターレースビデオデータシーケンスは、図2のインターレース画像フレーム(122; 図2)を規定する。図3に示されるように、インターレースビデオデータシーケンス(127)は、インターレース画像フレーム(122; 図2)に見出される画素を規定するデータの一次元シーケンスを含む。1つの実施形態では、上部フィールド(120)の全てのラインの画素データは、下部フィールド(121)の全てのラインの画素データが表示システム(100; 図1)に順次に入力される前に、表示システム(100; 図1)に順次に入力される。例えば、図3に示されるように、まず、画素データの第1及び第3のライン(123, 125)が、表示システム(100; 図1)に入力される。上部フィールド(120)の第1のライン(123)の第1の画素データ要素は、図3における画素A1に対応する。同様に、上部フィールド(120)の次のライン(すなわち、画像フレーム(122)の第3のライン(125))の第1の画素データ要素は、画素G1に対応する。上部フィールド(120)の対応する画素データが表示システム(100; 図1)に入力された後に、画素データの第2及び第4のライン(124, 126)が、表示システム(100; 図1)に入力される。下部フィールド(121)の第1のライン(すなわち、画像フレーム(122)の第2のライン(124))の第1の画素データ要素は、図3における画素A2に対応する。

40

50

同様に、下部フィールド(121)の次のライン(すなわち、画像フレーム(122)の第4のライン(126))の第1の画素データ要素は、画素G2に対応する。代替の実施形態では、下部フィールド(121)に対応する画素データのラインは、上部フィールド(120)に対応する画素データのラインの前に、表示システム(100;図1)に入力される。

【0020】

1つの実施形態によれば、インターレースビデオデータは、デジタル画像データ、アナログ画像データ、又はアナログ及びデジタルデータの組み合わせを含んでよい。画像処理ユニット(106)は、デジタル画像データ及び/又はアナログ画像データを受信し、処理するように構成されてもよい。

10

【0021】

図4は、画像処理ユニット(106)内の例示的な機能の拡大図とともに、図1と同じ表示システム(100)を示す。1つの実施形態では、図4に示されるように、画像処理ユニット(106)は、サブフレーム生成機能部(141)及びバッファ(142)を含む。以下に述べるように、サブフレーム生成機能部(141)は、インターレースビデオデータを処理し、複数の画像サブフレームを生成する。以下に説明されるように、サブフレームは、表示画像を生成するように表示システム(100)によって表示される。バッファ(142)は、画像サブフレームの形成において、インターレースビデオデータをバッファするために用いられてもよい。バッファ(142)は、それぞれの画像の1つ又は複数の画像フレーム用の画像データを記憶するためのメモリを含む。例えば、バッファ(142)は、ハードディスクドライブ又は他の永久記憶デバイス等の不揮発性メモリを備えるか、又はランダムアクセスメモリ(RAM)等の揮発性メモリを含んでもよい。しかし、バッファ(142)は、いくつかの表示システムの必須の構成要素でなくてもよい。

20

【0022】

画像サブフレーム生成機能部(141)及びバッファ(142)を含む画像処理ユニット(106)は、ハードウェア、ソフトウェア、ファームウェア、又はこれらの組み合わせを含む。1つの実施形態では、画像処理ユニット(106)の1つ又は複数の構成要素は、コンピュータ、コンピュータサーバ、又はロジック動作のシーケンスを実施することが可能な他のマイクロプロセッサをベースとしたシステムに含まれる。更に、画像処理は、画像処理ユニット(106)の個々の部分が、別個のシステム構成要素において実施されるように、表示システム(100)全体にわたって分散されてもよい。

30

【0023】

1つの実施形態では、サブフレーム生成機能部(141)は、表示されるインターレース画像フレームに対応するインターレースビデオデータを受け取り、処理し、画像フレームに対応する複数の画像サブフレームを生成する。画像サブフレームのそれぞれは、表示される画像フレームに対応する画像データのサブセットを表すデータアレイすなわちマトリクスを含む。画像サブフレームが表示されると、画像サブフレームのデータアレイによって規定される画像が表示される。以下に説明されるように、各画像サブフレームは空間的に異なる画像サブフレームロケーションに表示されるため、画像サブフレームのデータアレイのそれぞれは、異なる画素データを含む。

40

【0024】

1つの実施形態では、インターレース画像フレームに対応する各画像サブフレームは、SLM(103)に入力される。SLM(103)は、サブフレームに応じて光ビームを変調し、サブフレームを保持する光ビームを生成する。個々の画像サブフレームを保持する光ビームは、最終的には、表示画像を形成するように表示光学部品(105)によって表示される。しかし、サブフレームのグループにおける各画像サブフレームに対応する光がSLM(103)によって変調された後であって、かつ、各画像サブフレームが表示光学部品(105)によって表示される前に、ウォブリングデバイス(104)は、SLM(103)と表示光学部品(105)との間の光路の位置をずらす。換言すると、ウォブリングデバイス(104)は、各画像サブフレームが、前に表示された画像サブフレーム

50

よりも僅かに異なる空間位置において表示光学部品(105)によって表示されるように、画素をずらす。以下に説明されるように、ウォブリングデバイス(104)は、画像サブフレームが、垂直距離及び/又は水平距離だけ、互いにずれるように画素をずらしてもよい。

【0025】

例示的な実施形態によれば、画像に対応するサブフレームのグループの画像サブフレームのそれぞれは、人間の目が画像サブフレーム間の高速の連続物を検出できない程の高速で表示光学部品(105)によって表示される。代わりに、画像サブフレームの高速の連続物は、単一の表示画像として現れる。以下、詳細に説明されるように、画像サブフレームを空間的に異なる位置に順次表示することによって、最終的に表示される画像の見かけの解像度が向上する。 10

【0026】

図5～図8は、例示的なウォブリングデバイスによって画像サブフレームの例示的な空間変位を示すために用いられる。図5A～図5Cは、複数の画像サブフレームが特定の画像に対して生成される例示的な実施形態を示す。図5A～図5Cに示されるように、例示的な画像処理ユニット(106)は、特定の画像フレームに対して2つの画像サブフレームを生成する。更に具体的には、画像処理ユニット(106)は、画像フレームに対して、第1のサブフレーム(160)及び第2のサブフレーム(161)を生成する。この例及び後続の例における画像サブフレームは、画像処理ユニット(106)によって生成されるが、画像サブフレームは、サブフレーム生成機能部(142)又は表示システム(100)の異なる構成要素によって生成されてもよいことを理解されたい。例示的な画像処理ユニット(106)は、図5A～図5Cの例において2つの画像サブフレームを生成するが、2つの画像サブフレームは、画像処理ユニット(106)によって生成されることができ、例示的な数の画像サブフレームであり、任意の数の画像サブフレームが、例示的な実施形態によって生成されてよいことを理解されたい。 20

【0027】

図5Aにおいて示されるように、1つの実施形態では、第1の画像サブフレーム(160)は、第1の画像サブフレームロケーション(185)において表示される。第2のサブフレーム(161)は、図5Bにおいて示されるように、垂直距離(163)及び水平距離(164)だけ、第1のサブフレームロケーション(185)からずれた第2の画像サブフレームロケーション(186)において表示される。このように、第2のサブフレーム(161)は、所定の距離だけ、第1のサブフレーム(160)から空間的にずれる。1つの例示的な実施形態では、図5Cに示されるように、垂直距離(163)及び水平距離(164)は、それぞれ、1画素のほぼ半分である。しかし、第1の画像サブフレームロケーション(185)と、第2の画像サブフレームロケーション(186)との間の空間オフセット距離は、特定の用途に最良に作用するように変化してもよい。他の実施形態では、第1のサブフレーム(160)及び第2のサブフレーム(161)は、垂直方向又は水平方向の何れかにずれるだけでもよい。1つの実施形態では、ウォブリングデバイス(104;図4)は、第1及び第2のサブフレーム(160、161;図5)が互いに空間的にずれるように、SLM(103;図4)と表示光学部品(105;図4)との間の光ビームをずらすように構成される。 30 40

【0028】

図5Cに例示されるように、表示システム(100;図4)は、第1の画像サブフレームロケーション(185)において第1のサブフレーム(160)を表示すること、及び第1の画像サブフレームロケーション(185)から空間的にずらした第2の画像サブフレームロケーション(186)において第2のサブフレーム(161)を表示することを交互に行う。更に具体的には、ウォブリングデバイス(104;図4)は、第1のサブフレーム(160)の表示に対して、第2のサブフレーム(161)の表示を、垂直距離(163)及び水平距離(164)だけシフトさせる。このように、第1のサブフレーム(160)の画素は、第2のサブフレーム(161)の画素と重複する。1つの実施形態で 50

は、表示システム(100;図4)は、第1の画像サブフレームロケーション(185)において第1のサブフレーム(160)を表示し、第2の画像サブフレームロケーション(186)において第2のサブフレーム(161)を表示する1サイクルを完了し、その結果、見かけの解像度が向上した表示画像を形成する。このように、第2のサブフレーム(161)は、第1のサブフレーム(160)に対して空間的に且つ時間的に表示される。

【0029】

図6A及び図6Bは、第1の画像サブフレームロケーション(185)において第1のサブフレーム(160)からの画素(170)を表示し、そして第2の画像サブフレームロケーション(186)において第2のサブフレーム(161)からの画素(171)を表示する1つのサイクルを完了する例示的な実施形態を示す。図6Aは、第1の画像サブフレームロケーション(185)における第1のサブフレーム(160)からの画素(170)の表示を示す。図6Bは、第2の画像サブフレームロケーション(186)における第2のサブフレーム(161)からの画素(171)の表示を示す。図6Bにおいて、第1の画像サブフレームロケーション(185)は、破線で示されている。

10

【0030】

このように、第1及び第2のサブフレーム(160, 161)を生成し、図5A~図5C並びに図6A及び図6Bに示されるように、空間的にずれた状態で、2つのサブフレーム(160, 161)を表示することによって、画像サブフレームを用いずに最終的に表示される画像を形成するために用いられる画素データの量と比較して2倍の量の画素データが、最終的に表示される画像を形成するために用いられる。この結果、2位置処理では、最終的に表示される画像の解像度は、約1.4倍すなわち2の平方根に相当する倍率で増加する。

20

【0031】

他の実施形態では、図7A~図7Dに示されるように、画像処理ユニット(106)は、画像フレームに対して4つの画像サブフレームを規定する。更に具体的には、画像処理ユニット(106)は、第1のサブフレーム(160)、第2のサブフレーム(161)、第3のサブフレーム(180)、及び第4のサブフレーム(181)を画像フレームに対して規定する。

【0032】

1つの実施形態では、図7Aに示されるように、第1の画像サブフレーム(160)は、第1の画像サブフレームロケーション(185)において表示される。第2の画像サブフレーム(161)は、図7Bに示されるように、第1のサブフレームロケーション(185)から、垂直距離(163)及び水平距離(164)だけずれた第2の画像サブフレームロケーション(186)に表示される。第3のサブフレーム(180)は、図7Cに示されるように、第1のサブフレームロケーション(185)から、水平距離(182)だけずれた第3の画像サブフレームロケーション(187)に表示される。水平距離(182)は、例えば、水平距離(164)と同じ距離であってもよい。第4のサブフレーム(181)は、図7Dに示されるように、第1のサブフレームロケーション(185)から、垂直距離(183)だけずれた第4の画像サブフレームロケーション(188)に表示される。垂直距離(183)は、例えば、垂直距離(163)と同じ距離であってもよい。このように、第2のサブフレーム(161)、第3のサブフレーム(180)、及び第4のサブフレーム(181)は、それぞれ、互いに空間的にずれ、第1のサブフレーム(160)から所定の距離だけ空間的にずれる。1つの例示的な実施形態では、垂直距離(163)、水平距離(164)、水平距離(182)、及び垂直距離(183)は、それぞれ、1画素のほぼ半分である。しかし、4つのサブフレーム間の空間オフセット距離は、特定の用途に最良に作用するように変化してもよい。1つの実施形態では、ウォブリングデバイス(104;図4)は、第1, 第2, 第3, 及び第4のサブフレーム(160, 161, 180, 181;図5)が、空間的に互いにずれるように、SLM(103;図4)と表示光学部品(105;図4)との間で光ビームをずらすように構成される。

30

40

50

【 0 0 3 3 】

1つの実施形態では、表示システム(100;図4)は、第1の画像サブフレームロケーション(185)において第1のサブフレーム(160)を表示し、第2の画像サブフレームロケーション(186)において第2のサブフレーム(161)を表示し、第3の画像サブフレームロケーション(187)において第3のサブフレーム(180)を表示し、第4の画像サブフレームロケーション(188)において第4のサブフレーム(181)を表示する1つのサイクルを完了し、その結果、見かけの解像度が向上した表示画像を形成する。このように、第2のサブフレーム(161)、第3のサブフレーム(180)、及び第4のサブフレーム(181)は、互いに及び第1のサブフレーム(160)に対して、空間的に及び時間的に表示される。

10

【 0 0 3 4 】

図8A~図8Dは、第1の画像サブフレームロケーション(185)において第1のサブフレーム(160)からの画素(170)を表示し、第2の画像サブフレームロケーション(186)において第2のサブフレーム(161)からの画素(171)を表示し、第3の画像サブフレームロケーション(187)において第3のサブフレーム(180)からの画素(190)を表示し、第4の画像サブフレームロケーション(188)において第4のサブフレーム(170)からの画素(191)を表示する1つのサイクルを完了する例示的な実施形態を示す。図8Aは、第1の画像サブフレームロケーション(185)における第1のサブフレーム(160)からの画素(170)の表示を示す。図8Bは、第2の画像サブフレームロケーション(186)における第2のサブフレーム(161)からの画素(171)の表示を示す(第1の画像サブフレームロケーションは、破線で示される)。図8Cは、第3の画像サブフレームロケーション(187)における第3のサブフレーム(180)からの画素(190)の表示を示す(第1の位置及び第2の位置は、破線によって示される)。最後に、図8Dは、第4の画像サブフレームロケーション(188)における第4のサブフレーム(170)からの画素(191)の表示を示す(第1の位置、第2の位置、及び第3の位置は、破線で示される)。

20

【 0 0 3 5 】

このように、4つの画像サブフレームを生成し、4つのサブフレームを図7A~図7D及び図8A~図8Dに示されるように、空間的にずれた状態で表示することによって、画像サブフレームを用いずに最終的に表示される画像を形成するために用いられる画素データの量と比較して4倍の量の画素データが、最終的に表示される画像を形成するために用いられる。この結果、4位置処理では、最終的に表示される画像の解像度は、約2倍すなわち4の平方根に相当する倍率だけ増加する。

30

【 0 0 3 6 】

このように、図5~図8における例によって示される如く、画像フレームに対して複数の画像サブフレームを生成し、画像サブフレームを互いに空間的に及び時間的に表示することによって、表示システム(100;図4)は、SLM(103;図4)が表示するように構成された解像度よりも高い解像度で表示画像を生成することができる。更に、画像サブフレームの画素を重複させることによって、表示システム(100;図4)は、例えば、欠陥画素によって生じる望ましくない視覚効果を低減させることができる。例えば、4つのサブフレームが画像処理ユニット(106;図4)によって生成され、互いにずれた位置で表示される場合、4つのサブフレームは、欠陥画素の望ましくない効果を効率的に拡散させる。なぜなら、表示される画像の異なる部分は、各サブフレーム内の欠陥画素に関連しているからである。欠陥画素は、「オン」又は「オフ」ポジションのみを示す画素、意図されたよりも低い強度又は高い強度を生成する画素、及び/又は、一貫していない若しくはランダムな動作を有する画素等の異常な又は効力のない表示画素を含むものとして定義される。

40

【 0 0 3 7 】

以下、画像サブフレームが、表示システム(100;図1)への入力としてインターレースビデオデータを用いて生成される例示的なプロセスについて説明する。1つの実施形

50

態では、画像処理ユニット（１０６；図４）は、まず、インターレースビデオデータをインターレース解除せずに（すなわち、インターレースビデオデータをプログレシブビデオデータに変換せずに）、インターレースビデオデータを直接処理し、上部フィールドに対応する１つ又は複数の画像サブフレーム及び下部フィールドに対応する１つ又は複数の画像サブフレームを生成する。インターレースビデオデータを直接処理することによって、画像サブフレームを生成する前にまずインターレースビデオデータをプログレシブビデオデータに変換することに関連する、画像処理の複雑さ、及びバッファの必要なサイズが大幅に減る。

【００３８】

１つの実施形態では、画像処理ユニット（１０６；図４）は、インターレースビデオデータシーケンス（１２７）における画素データの上部フィールド（１２０）に対応する第１の画像サブフレーム（１６０）を生成し、インターレースビデオデータシーケンス（１２７）における画素データの下部フィールド（１２１）に対応する第２の画像サブフレーム（１６１）を生成する。次に、第１及び第２の画像サブフレーム（１６０，１６１）は、図５に関連して示されるように、第１及び第２の画像サブフレームロケーション（１８５，１８６）にそれぞれ表示され得る。上部及び下部フィールド（１２０，１２１）に対応する第１及び第２のサブフレーム（１６０，１６１）は、複数の異なる方法を用いて生成されることができる。ここで、排他的ではない複数の例示的な方法を、説明の目的で記載する。第１及び第２の画像サブフレーム（１６０，１６１）を生成する正確な方法は、特定の用途に最良に作用するように変化するであろう。

【００３９】

図９は、例示的なインターレースビデオデータシーケンス（１２７）の上部及び下部フィールド（１２０，１２１）に対応する第１及び第２の画像サブフレーム（１６０，１６１）を生成する例示的な方法を示す。第１及び第２の画像サブフレーム（１６０，１６１）は、例えば、図５Ａ～図５Ｃに関連して説明されるように、第１及び第２の画像サブフレームロケーション（１８５，１８６）において表示されてもよい。図３のインターレースビデオデータシーケンス（１２７）は、例示の目的で用いられる。従って、上部及び下部フィールド（１２０，１２１）の各ラインは、画素データの６つの要素を含む。しかし、当業者によって認識されるように、インターレースビデオデータシーケンス（１２７）は、上部及び下部フィールド（１２０，１２１）により多くの又はより少ない画素データを含んでいてもよい。例えば、上部及び下部フィールド（１２０，１２１）は、それぞれ、５４０ラインの画素データ及び１９２０列の画素データを含んでいてもよい。

【００４０】

図９に示す方法は、インターレースビデオデータシーケンス（１２７）によって規定される画像フレームの半分の数の列及びラインの画素を含む変換器に入力される第１及び第２の画像サブフレーム（１６０，１６１）を生成することが望まれる場合に用いることができる。例えば、画像フレームが６×４（すなわち、６列の画素データ及び４ラインの画素データ）である場合には、変調器は、３×２画素である。１つの実施形態では、変調器が画像フレームの半分の数の画素を含む場合には、インターレースビデオデータシーケンス（１２７）の各ラインの画素データ要素の数は、半分に減らされ、２つの画像サブフレームが交互の画像サブフレームロケーションで表示された後に最終的に表示される画像は、所望の解像度である。「画素データ要素」が本明細書及び添付の特許請求の範囲において用いられるが、これは、画素を規定する画素データを指す。従って、本明細書及び添付の特許請求の範囲で用いられるように、「上部フィールドの」画素データ要素は、インターレース画像フレームの上部フィールドに設けられる画素を規定する画素データ要素を指す。同様に、「下部フィールドの」画素データ要素は、インターレース画像フレームの下部フィールドに設けられる画素を規定する画素データ要素を指す。

【００４１】

従って、図９に示されるように、第１及び第２の画像サブフレーム（１６０，１６１）は、それぞれ、対応する画像フレームの半分の数の列及び半分の数のラインの画素データ

を含む。例えば、図 9 に示される第 1 及び第 2 の画像サブフレーム (1 6 0 , 1 6 1) は、それぞれ、3 列及び 2 ラインの画素データを含む。各インターレース入力フィールド全体は、表示システム (1 0 0 ; 図 4) に順次入るため、画像サブフレーム (1 6 0 , 1 6 1) のそれぞれに対する画素データのラインの生成は自動的に達成される。図 9 は、画素データの各ラインの画素データ要素の数を半分に減らす例示的な方法を示す。1 つの実施形態では、図 9 に示されるように、画像処理ユニット (1 0 6 ; 図 4) は、第 1 の画素データ要素で始まるインターレースビデオデータシーケンス (1 2 7) の上部フィールド (1 2 0) 内の 1 つ置き画素データ要素を用いるか又は処理して、第 1 の画像サブフレーム (1 6 0) を生成してもよい。このように、第 1 の画像サブフレーム (1 6 0) の第 1 のラインは、画素データ要素 A 1 , C 1 , 及び E 1 を含む。第 1 の画像サブフレーム (1 6 0) の第 2 のラインは、画素データ要素 G 1 , I 1 , 及び K 1 を含む。

10

【 0 0 4 2 】

1 つの実施形態では、図 9 に示されるように、画像処理ユニット (1 0 6 ; 図 4) は、第 2 の画素データ要素で始まるインターレースビデオデータシーケンス (1 2 7) の下部フィールド (1 2 1) の 1 つ置き画素データ要素を用いるか又は処理して、第 2 の画像サブフレーム (1 6 1) を生成してもよい。従って、第 2 の画像サブフレーム (1 6 1) の第 1 のラインは、画素データ要素 B 2 , D 2 , 及び F 2 を含む。第 2 の画像サブフレーム (1 6 1) の第 2 のラインは、画素データ要素 H 2 , J 2 , 及び L 2 を含む。

【 0 0 4 3 】

図 9 は、上部フィールド (1 2 0) の第 1 の画素要素で始まる 1 つ置き画素要素が処理されて、第 1 の画像サブフレーム (1 6 0) を生成し、かつ下部フィールド (1 2 1) の第 2 の画素要素で始まる 1 つ置き画素要素が処理されて、第 2 の画像サブフレーム (1 6 1) を生成することを示す。しかし、他の実施形態では、図 9 に示される方法は、上部フィールド (1 2 0) の第 2 の画素要素で始まる 1 つ置き画素要素を用いるか又は処理して、第 1 の画像サブフレーム (1 6 0) を生成し、かつ下部フィールド (1 2 1) の第 1 の画素要素で始まる 1 つ置き画素要素を用いるか又は処理して、第 2 の画像サブフレーム (1 6 1) を生成してもよい。

20

【 0 0 4 4 】

図 9 の例示的な方法は、バッファ (1 4 2 ; 図 4) の使用を必要としない。更に、必要な画像処理は最小限である。従って、図 9 の例示的な方法は、例示的な表示システムのコスト及びサイズを減らすことができる。

30

【 0 0 4 5 】

図 1 0 は、インターレースビデオデータシーケンス (1 2 7) によって規定される画像フレームの半分の数の列及びラインの画素を含む変調器に入力される第 1 及び第 2 の画像サブフレーム (1 6 0 , 1 6 1) を生成するために用いられることができる別の例示的な方法を示す。

【 0 0 4 6 】

図 1 0 の第 1 及び第 2 の画像サブフレーム (1 6 0 , 1 6 1) は、それぞれ、対応する画像フレームの半分の数の列及び半分の数のラインの画素データを含む。例えば、図 1 0 に示される第 1 及び第 2 の画像サブフレーム (1 6 0 , 1 6 1) は、それぞれ、3 列及び 2 ラインの画素データを含む。各インターレース入力フィールド全体は、順次表示システム (1 0 0 ; 図 4) に入るため、画像サブフレーム (1 6 0 , 1 6 1) のそれぞれに対する画素データのラインの生成は自動的に達成される。図 1 0 は、図 9 に関連して記載される、1 つ置き画素データ要素を飛ばさずに、画素データの各ラインの画素データ要素の数を半分に減らす例示的な方法を示す。

40

【 0 0 4 7 】

1 つの実施形態では、図 1 0 に示されるように、画像処理ユニット (1 0 6 ; 図 4) は、第 1 の画素データ要素で始まるインターレースビデオデータシーケンス (1 2 7) の上部フィールド (1 2 0) の隣接する画素データ要素の各対を平均化して、第 1 の画像サブフレーム (1 6 0) を生成してもよい。例えば、画像処理ユニット (1 0 6 ; 図 4) は、

50

まず、画素データ要素 A 1 及び B 1 の平均をとることができる。得られる平均値は、A 1 ' である。A 1 ' を計算する排他的ではない例示的な方法は、A 1 及び B 1 の値を加算し、次に、得られる合計を 2 で割ることである。換言すると、 $A 1' = (A 1 + B 1) / 2$ である。画像処理ユニット (106; 図 4) は、図 10 に示されるように、第 1 の画像サブフレーム (160) の第 1 のラインの第 1 の位置に A 1 ' を配置する。同様に、画像処理ユニット (106; 図 4) は、上部フィールド (120) の各ラインの隣接する画素データ要素の残りの対の平均を計算し、C 1 ' , E 1 ' , G 1 ' , I 1 ' , 及び K 1 ' を生成する。次に、これらの平均値は、第 1 の画像サブフレーム (160) の残りの位置に配置される。図 10 の例では、C 1 ' は、画素データ要素 C 1 及び D 1 の平均である。E 1 ' は、画素データ要素 E 1 及び F 1 の平均である。G 1 ' は、画素データ要素 G 1 及び H 1 の平均である。I 1 ' は、画素データ要素 I 1 及び J 1 の平均である。K 1 ' は、画素データ要素 K 1 及び L 1 の平均である。

10

【0048】

従って、第 1 の画像サブフレーム (160) の第 1 のラインは、画素データ要素 A 1 ' , C 1 ' , 及び E 1 ' を含む。第 1 の画像サブフレーム (160) の第 2 のラインは、画素データ要素 G 1 ' , I 1 ' , 及び K 1 ' を含む。

【0049】

1 つの実施形態では、図 10 に示されるように、画像処理ユニット (106; 図 4) は、第 2 の画素データ要素で始まるインターレースビデオデータシーケンス (127) の下部フィールド (121) の隣接する画素データ要素の各対を平均化し、第 2 の画像サブフレーム (161) を生成してもよい。例えば、画像処理ユニット (106; 図 4) は、まず、画素データ要素 B 2 及び C 2 の平均をとることができる。得られる平均値は、B 2 ' である。B 2 ' を計算する 1 つの例示的な方法は、B 2 及び C 2 の値を加算し、次に、得られる合計を 2 で割ることである。換言すると、 $B 2' = (B 2 + C 2) / 2$ である。画像処理ユニット (106; 図 4) は、図 10 に示されるように、第 2 の画像サブフレーム (161) の第 1 のラインの第 1 の位置に B 2 ' を配置する。同様に、画像処理ユニット (106; 図 4) は、下部フィールド (121) の各ラインの隣接する画素データ要素の残りの対の平均を計算する。1 つの実施形態では、下部フィールド (121) のラインに偶数個の画素データ要素がある場合、そのラインの最後の画素データ要素は、対応する画像サブフレームにおける最後の画素データ要素として用いられる。これは、最後の画素データ要素を平均化することができる、この最後の画素データ要素の次に隣接する画素要素が存在しないからである。従って、図 10 の例では、画像処理ユニット (106) は、D 2 ' , H 2 ' , 及び J 2 ' を生成する。画素データ要素 F 2 及び L 2 は、他の任意の画素データ要素では平均化されない。なぜなら、これらは、下部フィールド (121) の各ラインの最後の画素データ要素であるからである。図 10 の例では、D 2 ' は、画素データ要素 D 2 及び E 2 の平均である。H 2 ' は、画素データ要素 H 2 及び I 2 の平均である。J 2 ' は、画素データ要素 J 2 及び K 2 の平均である。

20

30

【0050】

従って、第 2 の画像サブフレーム (161) の最初のラインは、画素データ要素 B 2 ' , D 2 ' , 及び F 2 を含む。第 2 の画像サブフレーム (161) の第 2 のラインは、画素データ要素 H 2 ' , J 2 ' , 及び L 2 を含む。

40

【0051】

図 10 は、上部フィールド (120) の第 1 の画素要素で始まる隣接する画素要素が平均化されて、第 1 の画像サブフレーム (160) を生成し、かつ下部フィールド (121) の第 2 の画素要素で始まる隣接する画素要素が平均化されて、第 2 の画像サブフレーム (161) を生成することを示す。しかし、他の実施形態では、図 10 に示される方法は、上部フィールド (120) の第 2 の画素要素で始まる隣接する画素要素を平均化して、第 1 の画像サブフレーム (160) を生成し、かつ下部フィールド (121) の第 1 の画素要素で始まる隣接する画素要素を平均化して、第 2 の画像サブフレーム (161) を生成してもよい。

50

【 0 0 5 2 】

図 9 の例示的な方法のように、図 10 の例示的な方法は、バッファ (1 4 2 ; 図 4) の使用を必要としない。更に、必要な画像処理は最小限である。従って、図 10 の例示的な方法は、例示的な表示システムのコスト及びサイズを減らすことができる。

【 0 0 5 3 】

図 9 及び図 10 の第 1 及び第 2 の画像サブフレーム (1 6 0 , 1 6 1) の画像サブフレームロケーションは、ウォブリングデバイス (1 0 4 ; 図 4) によって 2 つ又はそれ以上の位置の間で交互にされてもよい。

【 0 0 5 4 】

1 つの実施形態では、画像処理ユニット (1 0 6 ; 図 4) は、インターレースビデオデータシーケンス (1 2 7) の画素データの上部フィールド (1 2 0) に対応する第 1 の画像サブフレーム (1 6 0) 及び第 2 の画像サブフレーム (1 6 1)、並びにインターレースビデオデータシーケンス (1 2 7) の画素データの下部フィールド (1 2 1) に対応する第 3 の画像サブフレーム (1 8 0) 及び第 4 の画像サブフレーム (1 8 1) を生成する。次に、4 つの画像サブフレーム (1 6 0 , 1 6 1 , 1 8 0 , 1 8 1) は、図 7 に関連して示されるように、4 つの異なる画像サブフレームロケーションに表示されることができる。図 11 は、図 7 に示されるような 4 つの画像サブフレームロケーションにおいて表示される第 1 の画像サブフレーム (1 6 0)、第 2 の画像サブフレーム (1 6 1)、第 3 の画像サブフレーム (1 8 0)、及び第 4 の画像サブフレーム (1 8 1) を生成する例示的な方法を示す。4 つの画像サブフレームは、インターレースビデオデータシーケンス (1 2 7) によって規定される画像フレームの半分の数の列及びラインの画素を含む変調器に入力される。例えば、図 11 に示される 4 つの画像サブフレーム (1 6 0 , 1 6 1 , 1 8 0 , 1 8 1) は、それぞれ、3 列及び 2 ラインの画素データを含む。

【 0 0 5 5 】

図 11 の例示的な方法は、上部フィールド (1 2 0) に対応する 2 つの画像サブフレーム、及び下部フィールド (1 2 1) に対応する 2 つの画像サブフレームを生成することを含む。各インターレース入力フィールド全体は、順次表示システム (1 0 0 ; 図 4) に入るため、画像サブフレーム (1 6 0 , 1 6 1 , 1 8 0 , 1 8 1) のそれぞれに対する画素データのラインの生成は、自動的に達成される。

【 0 0 5 6 】

図 11 は、画素データの各ラインの画素データ要素の数を半分に減らす例示的な方法を示す。図 11 に示されるように、1 つの実施形態では、画像処理ユニット (1 0 6 ; 図 4) は、第 1 の画素データ要素で始まるインターレースビデオデータシーケンス (1 2 7) の上部フィールド (1 2 0) の 1 つ置き画素データ要素を用いるか又は処理して、第 1 の画像サブフレーム (1 6 0) を生成してもよい。従って、第 1 の画像サブフレーム (1 6 0) の第 1 のラインは、画素データ要素 A 1 , C 1 , 及び E 1 を含む。第 1 の画像サブフレーム (1 6 0) の第 2 のラインは、画素データ要素 G 1 , I 1 , 及び K 1 を含む。

【 0 0 5 7 】

次に、画像処理ユニット (1 0 6 ; 図 4) は、第 2 の画素データ要素で始まるインターレースビデオデータシーケンス (1 2 7) の上部フィールド (1 2 0) の 1 つ置き画素データ要素を用いるか又は処理して、第 2 の画像サブフレーム (1 6 1) を生成してもよい。従って、第 2 の画像サブフレーム (1 6 1) の第 1 のラインは、画素データ要素 B 1 , D 1 , 及び F 1 を含む。第 2 の画像サブフレーム (1 6 1) の第 2 のラインは、画素データ要素 H 1 , J 1 , 及び L 1 を含む。

【 0 0 5 8 】

次に、画像処理ユニット (1 0 6 ; 図 4) は、第 1 の画素データ要素で始まるインターレースビデオデータシーケンス (1 2 7) の下部フィールド (1 2 1) の 1 つ置き画素データ要素を用いるか又は処理して、第 3 の画像サブフレーム (1 8 0) を生成してもよい。従って、第 3 の画像サブフレーム (1 8 0) の第 1 のラインは、画素データ要素 A 2 , C 2 , 及び F 2 を含む。第 3 の画像サブフレーム (1 8 0) の第 2 のラインは、画素デ

ータ要素 G 2、I 2、及び K 2 を含む。

【0059】

次に、画像処理ユニット(106;図4)は、第2の画素データ要素で始まるインターレースビデオデータシーケンス(127)の下部フィールド(121)の1つ置き画素データ要素を用いるか又は処理して、第4の画像サブフレーム(181)を生成してもよい。従って、第4の画像サブフレーム(181)の第1のラインは、画素データ要素 B 2、D 2、及び F 2 を含む。第4の画像サブフレーム(181)の第2のラインは、画素データ要素 H 2、J 2、及び L 2 を含む。

【0060】

図11に関連して記載される4つの画像サブフレーム(160, 161, 180, 181)は、図7に関連して記載される4つの画像サブフレームロケーションの何れかに表示されることができる。例えば、1つの実施形態では、第1の画像サブフレーム(160)は、第1の画像サブフレームロケーション(185;図7A)に表示され、第2の画像サブフレーム(161)は、第3の画像サブフレームロケーション(187;図7C)に表示され、第3の画像サブフレーム(180)は、第2の画像サブフレームロケーション(186;図7B)に表示され、第4の画像サブフレーム(181)は、第4の画像サブフレームロケーション(188;図7D)に表示されてもよい。

【0061】

図12は、図7に示されるような4つの画像サブフレームロケーションに表示される第1の画像サブフレーム(160)、第2の画像サブフレーム(161)、第3の画像サブフレーム(180)、及び第4の画像サブフレーム(181)を生成する別の例示的な方法を示す。4つの画像サブフレームは、インターレースビデオデータシーケンス(127)によって規定される画像フレームの半分の数の列及びラインの画素を含む変調器に入力される。例えば、図12に示される4つの画像サブフレーム(160, 161, 180, 181)は、それぞれ、3列及び2ラインの画素データを含む。

【0062】

図12の例示的な方法は、上部フィールド(120)に対応する2つの画像サブフレーム及び下部フィールド(121)に対応する2つの画像サブフレームを生成することを含む。各インターレース入力フィールド全体は、順次表示システム(100;図4)に入り、画像サブフレーム(160, 161, 180, 181)のそれぞれに対する画素データのラインの生成が自動的に達成される。

【0063】

図12は、図11に関連して記載されるように、1つ置き画素データ要素を飛ばさずに、画素データの各ラインの画素データ要素の数を半分に減らす例示的な方法を示す。

【0064】

1つの実施形態では、図12に示されるように、画像処理ユニット(106;図4)は、第1の画素データ要素で始まるインターレースビデオデータシーケンス(127)の上部フィールド(120)の隣接する画素データ要素の各対を平均化して、第1の画像サブフレーム(160)を生成してもよい。隣接する画素データ要素の平均化は、図10に関連して記載される。従って、第1の画像サブフレーム(160)の第1のラインは、画素データ要素 A 1', C 1', 及び E 1' を含む。第1の画像サブフレーム(160)の第2のラインは、画素データ要素 G 1', I 1', 及び K 1' を含む。

【0065】

次に、画像処理ユニット(106;図4)は、第2の画素データ要素で始まるインターレースビデオデータシーケンス(127)の上部フィールド(120)の隣接する画素データ要素の各対を平均化して、第2の画像サブフレーム(161)を生成してもよい。隣接する画素の平均化は、図10に関連して記載されている。従って、第2の画像サブフレーム(161)の第1のラインは、画素データ要素 B 1', D 1', 及び F 1' を含む。第2の画像サブフレーム(161)の第2のラインは、画素データ要素 H 1', J 1', 及び L 1' を含む。F 1' 及び L 1' は、平均化されない。なぜなら、これらは、それぞれのライ

10

20

30

40

50

ンの最後の画素要素であるからである。B 1' は、画素データ要素 B 1 及び C 1 の平均である。D 1' は、画素データ要素 D 1 及び E 1 の平均である。

【0066】

次に、画像処理ユニット(106;図4)は、第1の画素データ要素で始まるインターレースビデオデータシーケンス(127)の下部フィールド(121)の隣接する画素データ要素の各対を平均化して、第3の画像サブフレーム(180)を生成してもよい。隣接する画素の平均化は、図10に関連して記載されている。従って、第3の画像サブフレーム(180)の第1のラインは、画素データ要素 A 2' , C 2' , 及び E 2' を含む。第3の画像サブフレーム(180)の第2のラインは、画素データ要素 G 2' , I 2' , 及び K 2' を含む。A 2' は、画素データ要素 A 2 及び B 2 の平均である。C 2' は、画素データ要素 C 2 及び D 2 の平均である。E 2' は、画素データ要素 E 2 及び F 2 の平均である。G 2' は、画素データ要素 G 2 及び H 2 の平均である。I 2' は、画素データ要素 I 2 及び J 2 の平均である。K 2' は、画素データ要素 K 2 及び L 2 の平均である。

【0067】

次に、画像処理ユニット(106;図4)は、第2の画素データ要素で始まるインターレースビデオデータシーケンス(127)の下部フィールド(121)の隣接する画素データ要素の各対を平均化して、第4の画像サブフレーム(181)を生成してもよい。隣接する画素の平均化は、図10に関連して記載されている。従って、第4の画像サブフレーム(181)の第1のラインは、画素データ要素 B 2' , D 2' , 及び F 2' を含む。第4の画像サブフレーム(181)の第2のラインは、画素データ要素 H 2' , J 2' , 及び L 2' を含む。F 2' 及び L 2' は、平均化されない。なぜなら、これらは、それぞれのラインの最後の画素要素であるからである。

【0068】

上記の例示的な方法は、表示される画像フレームの画素の数の半分を含む変調器(104;図4)の文脈で記載されたが、多くの他のサイズの変調器を用いてもよい。従って、方法は、画像サブフレームの望ましい解像度に基づいて変更されてもよい。例えば、変調器が画像フレームと等しい数の画素を含む場合、画像処理ユニット(106;図4)は、各ラインの画素データ要素のそれぞれを用いて、画像サブフレームを生成してもよい。

【0069】

更に、当業者によって認識されるように、上部フィールド及び下部フィールド(120, 121)の画素データ要素を処理して画像サブフレームを生成する上記の例示的な方法は、排他的ではない。むしろ、上部及び下部フィールド(120, 121)において画素データ要素を処理して画像サブフレームを生成するための複数の可能な方法がある。

【0070】

例えば、特定の画像サブフレームにおける各画素データ要素は、上部又は下部フィールドの対応するラインの1つ又は複数の画素データ要素の関数をとることによって計算できる。例えば、関数は、一次関数であってもよい。関数はまた、特定のラインの全ての画素データ要素の関数であってもよい。例えば、2つの画像サブフレームが生成される場合には、第1の画像サブフレーム(160)の上部ラインの各画素データ要素は、上部フィールド(120)の画素データ要素の第1のライン(123)のいくつかの又は全ての画素データ要素の関数であってもよい。同様に、第1の画像サブフレーム(160)の下部ラインの各画素データ要素は、第3のライン(125)のいくつかの又は全ての画素データ要素の関数であってもよい。第2の画像サブフレーム(121)の画素データ要素は、同様に計算することができる。

【0071】

同様に、4つの画像サブフレームが生成される場合には、4つの画像サブフレームのラインのそれぞれの各画素データ要素は、上部及び下部フィールドの画素データ要素の対応するラインのいくつかの又は全ての画素データ要素の関数であってもよい。画素データ要素を処理するために用いられる正確な関数は、特定の用途に最良に作用するように変化するであろう。

【 0 0 7 2 】

以上を要約すると、次の通りである。すなわち、ここでは、上部フィールド（ 1 2 0 ）及び下部フィールド（ 1 2 1 ）を有するインターレース画像フレーム（ 1 2 2 ）を表示する表示システム及び表示方法が提示される。本発明の表示システムは、上部フィールド（ 1 2 0 ）及び下部フィールド（ 1 2 1 ）に対応する画素データのストリームを処理して複数の画像サブフレームを生成するように構成された画像処理ユニット（ 1 0 6 ）と、前記複数の画像サブフレームを保持する光ビームを生成するように構成された変調器（ 1 0 3 ）と、前記画像サブフレームのそれぞれが前の（他の）画像サブフレームのロケーションから空間的にずれて表示されるように前記光ビームを変位させるように構成されたウォブリングデバイス（ 1 0 4 ）とを備える。画像処理ユニット（ 1 0 6 ）は、上部フィールド（ 1 2 0 ）に対応する画素データを処理して複数の画像サブフレームのうちの少なくとも1つを生成すると共に、下部フィールド（ 1 2 1 ）に対応する画素データを処理して複数の画像サブフレームのうちの少なくとも1つを生成する。

10

【 0 0 7 3 】

上記の説明は、本発明の実施形態を示し、記載するためだけに提示されている。これは、網羅的であることや、開示されているままの形態に本発明を限定することを意図していない。上記の教示に鑑みて、多くの改変及び変形が可能である。本発明の範囲は、添付の特許請求の範囲によって規定されることが意図される。

【 図面の簡単な説明 】

【 0 0 7 4 】

20

【 図 1 】 1つの例示的な実施形態による例示的な表示システムを示す図である。

【 図 2 】 2つのフィールドと、1つの例示的な実施形態による表示システムによって表示される、これらフィールドに対応するインターレース画像フレームとの間の関係を示す図である。

【 図 3 】 1つの例示的な実施形態に従って表示システムに入力され得る例示的なインターレースビデオデータシーケンスを示す図である。

【 図 4 】 1つの例示的な実施形態による画像処理ユニット内の例示的な機能部の拡大図とともに例示的な表示システムを示す図である。

【 図 5 A 】 1つの例示的な実施形態に従って、複数の画像サブフレームが特定の画像に対して生成され得ることを示す図である。

30

【 図 5 B 】 1つの例示的な実施形態に従って、複数の画像サブフレームが特定の画像に対して生成され得ることを示す図である。

【 図 5 C 】 1つの例示的な実施形態に従って、複数の画像サブフレームが特定の画像に対して生成され得ることを示す図である。

【 図 6 A 】 1つの例示的な実施形態に従って、第1のサブフレームからの画素を第1の画像サブフレームロケーションに表示することを示す図である。

【 図 6 B 】 1つの例示的な実施形態に従って、第2のサブフレームからの画素を第2の画像サブフレームロケーションに表示することを示す図である。

【 図 7 A 】 1つの例示的な実施形態に従って、サブフレーム生成機能部が、画像フレーム用の画像サブフレームを規定することができることを示す図である。

40

【 図 7 B 】 1つの例示的な実施形態に従って、サブフレーム生成機能部が、画像フレーム用の画像サブフレームを規定することができることを示す図である。

【 図 7 C 】 1つの例示的な実施形態に従って、サブフレーム生成機能部が、画像フレーム用の画像サブフレームを規定することができることを示す図である。

【 図 7 D 】 1つの例示的な実施形態に従って、サブフレーム生成機能部が、画像フレーム用の画像サブフレームを規定することができることを示す図である。

【 図 8 A 】 1つの例示的な実施形態に従って、第1の画像サブフレームロケーションにおいて第1のサブフレームからの画素を表示することを示す図である。

【 図 8 B 】 1つの例示的な実施形態に従って、第2の画像サブフレームロケーションにおいて第2のサブフレームからの画素を表示することを示す図である。

50

【図 8 C】 1 つの例示的な実施形態に従って、第 3 の画像サブフレームロケーションにおいて第 3 のサブフレームからの画素を表示することを示す図である。

【図 8 D】 1 つの例示的な実施形態に従って、第 4 の画像サブフレームロケーションにおいて第 4 のサブフレームからの画素を表示することを示す図である。

【図 9】 1 つの例示的な実施形態に従って、例示的なインターレースビデオデータシーケンスの上部及び下部フィールドに対応する第 1 及び第 2 の画像サブフレームを生成する例示的な方法を示す図である。

【図 10】 1 つの例示的な実施形態に従って、インターレースビデオデータシーケンスによって規定される画像フレームの半分の数の列及びラインを含む変調器に入力される第 1 及び第 2 の画像サブフレームを生成するために用いられることができる別の例示的な方法を示す図である。 10

【図 11】 1 つの例示的な実施形態に従って、4 つの画像サブフレームロケーションに表示される第 1 , 第 2 , 第 3 , 及び第 4 の画像サブフレームを生成する例示的な方法を示す図である。

【図 12】 1 つの例示的な実施形態に従って、4 つの画像サブフレームロケーションに表示される第 1 , 第 2 , 第 3 , 及び第 4 の画像サブフレームを生成する別の例示的な方法を示す図である。

【符号の説明】

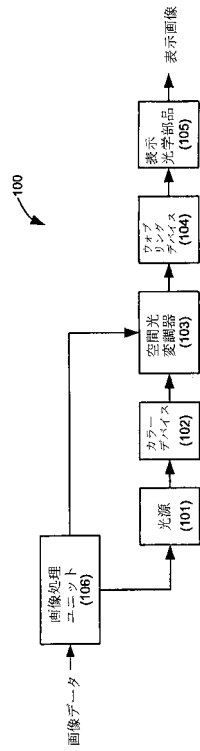
【0075】

- 100 表示システム
- 101 光源
- 102 カラーデバイス
- 103 空間光変調器
- 105 表示光学部品
- 106 画像処理ユニット
- 104 ウォブリングデバイス
- 120 上部フィールド
- 121 下部フィールド
- 122 インターレース画像フレーム
- 141 サブフレーム生成機能部
- 142 バッファ
- 160 第 1 の画像サブフレーム
- 161 第 2 の画像サブフレーム
- 180 第 1 の画像サブフレーム
- 181 第 4 の画像サブフレーム

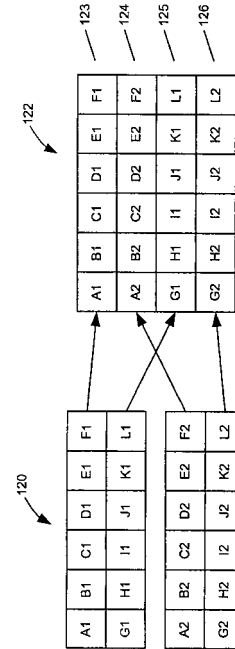
20

30

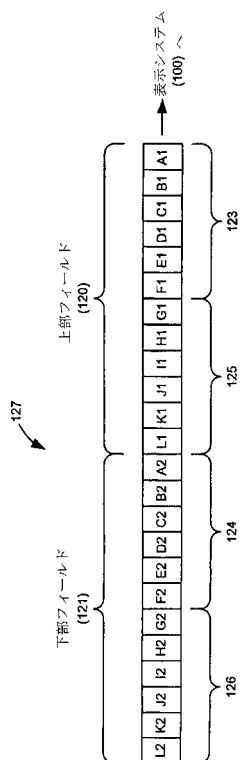
【図 1】



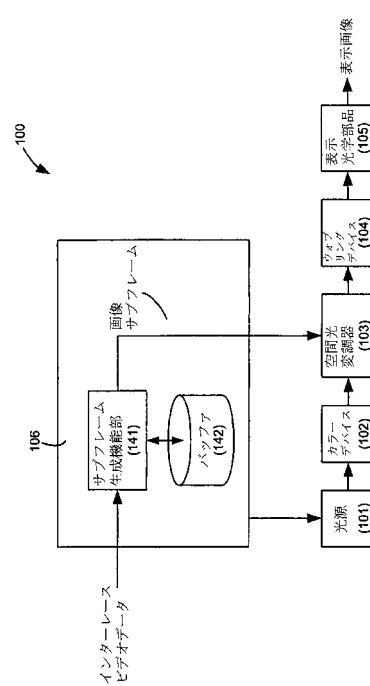
【図 2】



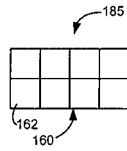
【図 3】



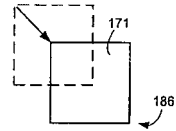
【図 4】



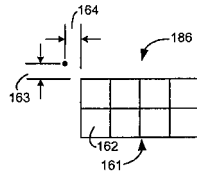
【図 5 A】



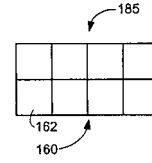
【図 6 B】



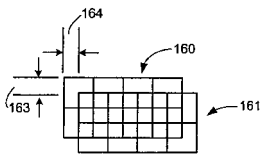
【図 5 B】



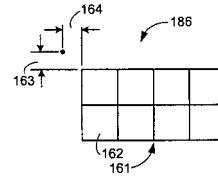
【図 7 A】



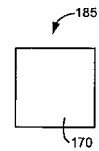
【図 5 C】



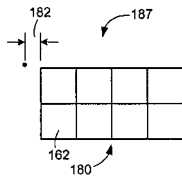
【図 7 B】



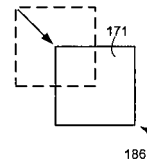
【図 6 A】



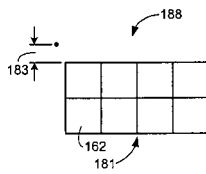
【図 7 C】



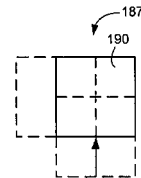
【図 8 B】



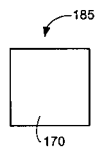
【図 7 D】



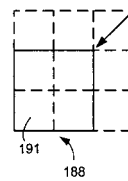
【図 8 C】



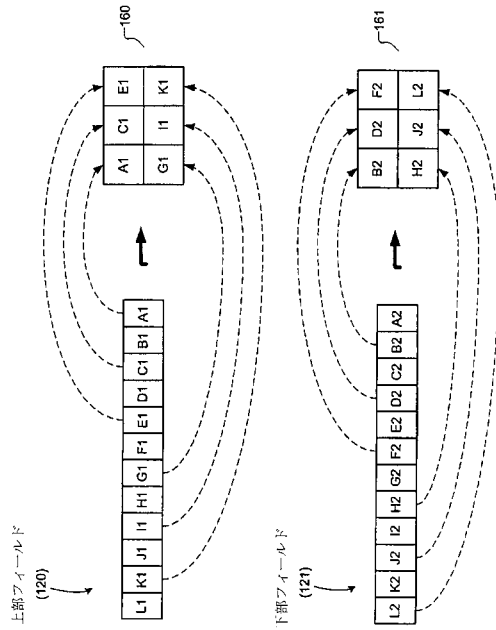
【図 8 A】



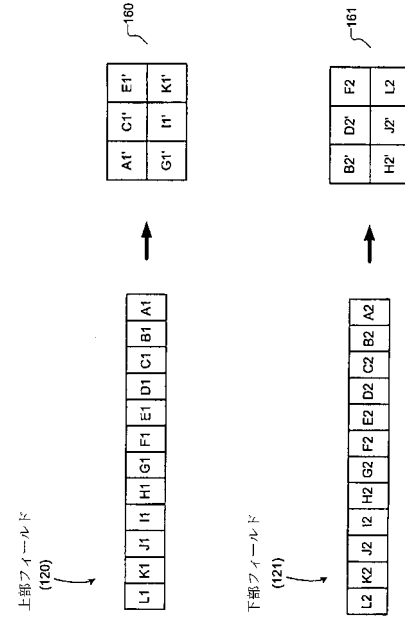
【図 8 D】



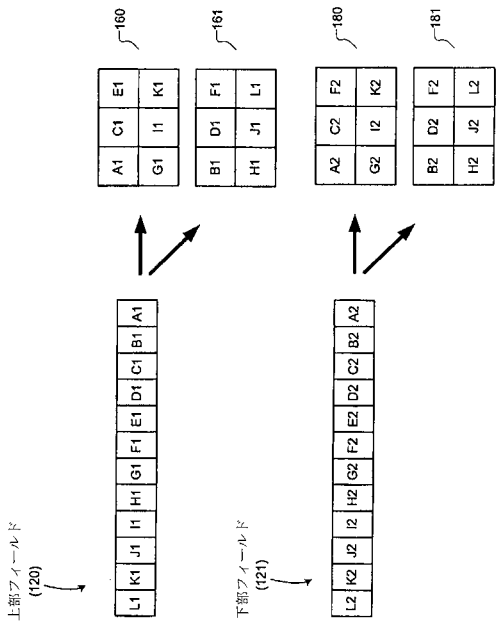
【図 9】



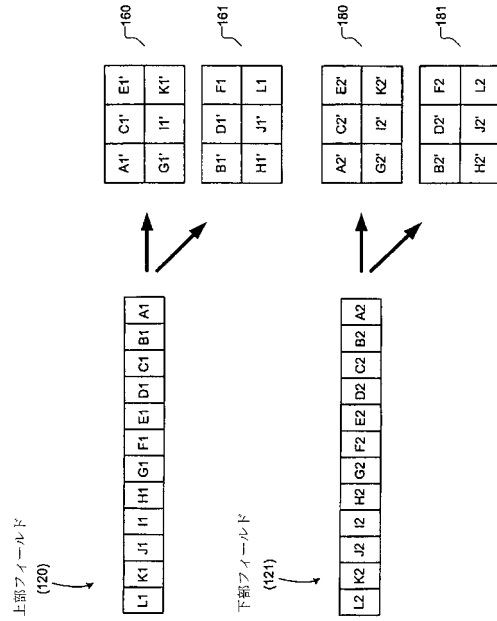
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)
G 0 9 G 3/34 J

(72)発明者 リチャード・イー・オーフランク,ジュニア
アメリカ合衆国オレゴン州 9 7 3 2 1, アルバニー, エルク・サークル・サウスウェスト 1 6 2
8

(72)発明者 デイヴィッド・シー・コリンズ
アメリカ合衆国オレゴン州 9 7 3 7 0, フィロマス, キャンベラ 5 8 1

(72)発明者 ピー・ガイ・ハワード
アメリカ合衆国オレゴン州 9 7 4 4 8, ジャンクショーン・シティ, トフトダール・レイン 9 4 9
9 1

F ターム(参考) 5C006 AA01 AA02 AC29 AF44 AF46 AF51 AF52 AF53 AF61 AF71
BB29 BD01 BF14 BF24 EA01 EC11 FA20 FA41
5C080 AA10 BB05 CC06 DD22 DD28 EE28 JJ02 JJ05 KK43