(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 12 月 31 日(31.12.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/208528 A1

(51) 国際特許分類:
H02H 9/02 (2006.01) *H05K 1/02* (2006.01)

(21) 国際出願番号: PCT/JP2014/066648

(22) 国際出願日: 2014 年 6 月 24 日(24.06.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-133390 2013 年 6 月 26 日(26.06.2013) JP

(71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町２２番２２号 Osaka (JP).

(72) 発明者: 井手　智也(IDE, Tomoya).

(74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目２番７号　中之島セントラルタワー Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

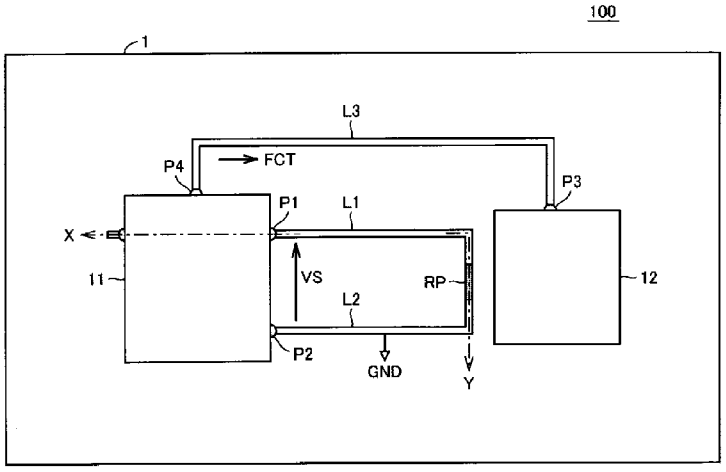
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: ELECTRONIC DEVICE

(54) 発明の名称 : 電子機器

図1



(57) **Abstract**: An electronic device (100) is provided with a printed wiring board (1) that has first wiring line (L1) and a second wiring line (L2). A first semiconductor device (11), which has a first terminal (P1) and a second terminal (P2), and a PTC resistor (RP), which contains a PTC substance, are mounted on the printed wiring board (1). One end of the PTC resistor (RP) and the first terminal (P1) are connected to each other by the first wiring line (L1). The other end of the PTC resistor (RP) and the second termin - al (P2) are connected to each other by the second wiring line (L2). The first semiconductor device (11) measures the temperature of a region where the PTC resistor (RP) is arranged on the basis of the sense voltage (VS) between the first terminal (P1) and the second terminal (P2).

(57) 要約:　電子機器（１００）は、第１配線（Ｌ１）および第２配線（Ｌ２）を有するプリント配線基板（１）を備える。プリント配線基板（１）は、第１端子（Ｐ１）および第２端子（Ｐ２）を有する第１半導体装置（１１）と、ＰＴＣ物質を含むＰＴＣ抵抗体（ＲＰ）とを搭載する。ＰＴＣ抵抗体（ＲＰ）の一端および第１端子（Ｐ１）は、第１配線（Ｌ１）によって接続される。ＰＴＣ抵抗体（ＲＰ）の他端および第２端子（Ｐ２）は、第２配線（Ｌ２）によって接続される。第１半導体装置（１１）は、第１端子（Ｐ１）および第２端子（Ｐ２）間のセンス電圧（ＶＳ）に基づき、ＰＴＣ抵抗体（ＲＰ）が配置された領域の温度を測定する。

WO 2014/208528 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 電子機器

技術分野

[0001] 本発明は、電子機器に関し、特に、ＰＴＣ（Positive Temperature Coefficient）抵抗体を備えた電子機器に関する。

背景技術

[0002] 携帯電話やスマートフォン等の電子機器の小型化や高機能化を実現するため、電子機器に搭載される電子部品の高密度実装や高速化が進められている。このような電子機器の安定動作を実現するために、温度管理の対象となる電子部品の数も増加傾向にある。温度管理対象となる電子部品の増加は、それら電子部品近傍に配置されるチップ実装されたサーミスタの数量増加を伴い、電子機器の小型化を阻害する要因となっている。特開昭６３－２７８３９６号公報（特許文献１）は、プリント配線基板に形成されたＰＴＣ物質からなる正特性サーミスタにより、過電流を抑制する構成を開示する。

先行技術文献

特許文献

[0003] 特許文献1：特開昭６３－２７８３９６号公報

発明の概要

発明が解決しようとする課題

[0004] 正特性サーミスタによる過電流の制御は、必ずしも電子部品の正常動作を保証するものではなく、発熱量が増加した場合の電子機器の安定動作を確保することは困難である。

課題を解決するための手段

[0005] 本発明のある局面に従う電子機器は、第１配線および第２配線を有するプリント配線基板を備える。プリント配線基板は、第１端子および第２端子を有する第１半導体装置と、ＰＴＣ物質を含むＰＴＣ抵抗体とを搭載する。ＰＴＣ抵抗体の一端および第１端子は、第１配線によって接続される。ＰＴＣ

抵抗体の他端および第２端子は、第２配線によって接続される。第１半導体装置は、第１端子および第２端子間のセンス電圧に基づき、ＰＴＣ抵抗体が配置された領域の温度を測定する。

[0006] 本発明の他の局面に従う電子機器は、第１配線および第２配線を有するプリント配線基板と、第３配線、第４配線、第１接続端子、および第２接続端子を有するフレキシブルプリント配線基板とを備える。プリント配線基板は、第１端子および第２端子を有する第１半導体装置を搭載する。第１端子および第２端子は、第１配線の一端および第２配線の一端とそれぞれ接続される。フレキシブルプリント配線基板は、ＰＴＣ物質を含むＰＴＣ抵抗体を搭載する。ＰＴＣ抵抗体の一端および他端は、第３配線の一端および第４配線の一端とそれぞれ接続される。第１配線の他端は、第１接続端子を介して第３配線の他端と接続される。第２配線の他端は、第２接続端子を介して第４配線の他端と接続される。第１半導体装置は、第１端子および第２端子間のセンス電圧に基づき、ＰＴＣ抵抗体が配置された領域の温度を測定する。

発明の効果

[0007] 本発明によれば、電子機器の高密度実装を損なわずに、過電流抑制機能および温度上昇抑制機能を有する電子機器の実現が可能となる。

図面の簡単な説明

[0008] [図1]実施の形態１に係る電子機器の平面図である。

[図2]実施の形態１に係る電子機器の断面図である。

[図3]実施の形態１に係る電子機器の回路図である。

[図4]実施の形態１の変形例に係る電子機器の平面図である。

発明を実施するための形態

[0009] 以下、図面を参照しつつ、本発明の実施の形態について説明する。実施の形態の説明において、個数、量などに言及する場合、特に記載のある場合を除き、本発明の範囲は必ずしもその個数、量などに限定されない。実施の形態の図面において、同一の参照符号や参照番号は、同一部分または相当部分を表わすものとする。また、実施の形態の説明において、同一の参照符号等

を付した部分等に対しては、重複する説明は繰り返さない場合がある。

[0010] ＜実施の形態１＞

図１は、実施の形態１に係る電子機器１００の平面図である。

[0011] 図１を参照して、電子機器１００は、配線Ｌ１～Ｌ３が形成されるプリント配線基板１を備える。プリント配線基板１には、半導体装置１１と、半導体装置１２と、ＰＴＣ抵抗体ＲＰとが搭載される。

[0012] 半導体装置１１は、たとえばマイクロコンピュータであり、端子Ｐ１と、端子Ｐ２と、端子Ｐ４とを有する。半導体装置１２は、図示しない内部クロックで動作する情報処理回路を備え、端子Ｐ３を有する。ＰＴＣ抵抗体ＲＰは、正の温度係数（Positive Temperature Coefficient）を有する抵抗であり、特に、比較的狭い温度領域で急激に抵抗値が増加する特性を有する。この特性により、ＰＴＣ抵抗体ＲＰに過電流が流れた場合に、ＰＴＣ抵抗体ＲＰでは温度上昇に伴い抵抗値が急激に増加するので、他の構成要素（たとえば後述する端子Ｐ２）への過電流を抑制することができる。ＰＴＣ抵抗体ＲＰは、半導体装置１２の近傍に配置される。

[0013] ＰＴＣ抵抗体ＲＰの一端は、配線Ｌ１を介して端子Ｐ１と接続される。ＰＴＣ抵抗体ＲＰの他端は、配線Ｌ２を介して端子Ｐ２と接続される。配線Ｌ２には、接地電圧ＧＮＤが印加される。端子Ｐ４は、配線Ｌ３を介して端子Ｐ３と接続される。半導体装置１２における内部クロックの動作周波数は、半導体装置１１が端子Ｐ４から出力する周波数制御信号ＦＣＴにより制御される。なお、半導体装置１１および半導体装置１２は、上述の端子に加えて電源端子やＩＯ端子等を有しているが、それらの図示および説明は省略される。

[0014] 図２は、実施の形態１に係る電子機器１００の断面図である。

図２には、図１に示す電子機器１００のＸ－Ｙにおける断面図が模式的に示される。図２を参照して、プリント配線基板１は、その表面に形成された配線Ｌ１および配線Ｌ２を有する。ＰＴＣ抵抗体ＲＰは、ＰＴＣ物質と導電性物質からなる単層構造を有し、プリント配線基板１の配線と同一、もしく

はほぼ等しいサイズ（約１００μｍ角の平面形状を有し、厚さは約５０μｍ）であり、配線の一部を形成している。ＰＴＣ抵抗体ＲＰの一端および他端は、配線Ｌ１および配線Ｌ２にそれぞれ接続され、配線Ｌ２には接地電圧ＧＮＤが印加される。ＰＴＣ抵抗体ＲＰの底面とプリント配線基板１の表面は密着した状態で形成されるため、ＰＴＣ抵抗体ＲＰの抵抗値はプリント配線基板１の温度を反映した値を示す。

[0015] 半導体装置１１は、一例として表面実装型のパッケージ構造を有し、内側に曲げられたリードは端子Ｐ１等に対応する。端子Ｐ１は配線Ｌ１とはんだ付けされる。半導体装置１１は数ｍｍ～数ｃｍ角の平面形状を有し、パッケージ本体の厚さは数ｍｍ程度である。ＰＴＣ抵抗体ＲＰの平面寸法および厚さは半導体装置１１と比較して小さく、ＰＴＣ抵抗体ＲＰを半導体装置１１や半導体装置１２の近傍または直下に配置することが可能となる。したがって、ＰＴＣ抵抗体ＲＰの配置数増加に起因する電子機器１００の実装密度低下を伴わずに、対象となる電子部品（半導体装置１２等）の温度計測が可能となる。

[0016] 図３は、実施の形態１に係る電子機器１００の回路図である。

図３を参照して、半導体装置１１は一般的なマイクロコンピュータであり、定電流回路ＣＣと、抵抗Ｒ１と、アナログ／デジタル変換回路ＡＤＣと、不揮発性メモリＮＶＭと、中央処理装置ＣＰＵと、入出力回路ＩＯと、バスＢＵＳとを有する。アナログ／デジタル変換回路ＡＤＣ、不揮発性メモリＮＶＭ、中央処理装置ＣＰＵ、および入出力回路ＩＯは、バスＢＵＳを介してデータやアドレス等をやり取りする。

[0017] 定電流回路ＣＣが生成する定電流ＩＰは、抵抗Ｒ１、端子Ｐ１、および配線Ｌ１を介してＰＴＣ抵抗体ＲＰの一端へ供給される。ＰＴＣ抵抗体ＲＰの他端および端子Ｐ２は、配線Ｌ２によって接続されるとともに、接地電圧ＧＮＤが印加される。ＰＴＣ抵抗体ＲＰの両端間、すなわち端子Ｐ１および端子Ｐ２間には、定電流ＩＰとＰＴＣ抵抗体ＲＰの抵抗値との積算値であるセンス電圧ＶＳが発生する。このセンス電圧ＶＳの値は、ＰＴＣ抵抗体ＲＰの

温度、すなわち温度測定対象である半導体装置１２近傍のプリント配線基板１の温度に依存する。

[0018] アナログ／デジタル変換回路ＡＤＣは、センス電圧ＶＳの値をデジタルセンス電圧ＶＤＳに変換し、バスＢＵＳを介して演算回路である中央処理装置ＣＰＵへ送る。中央処理装置ＣＰＵは、不揮発性メモリＮＶＭに格納されているデジタル判定値ＶＪをバスＢＵＳを介して読出し、デジタルセンス電圧ＶＤＳとデジタル判定値ＶＪとの大小関係を比較する。デジタルセンス電圧ＶＤＳがデジタル判定値ＶＪよりも大きい場合、中央処理装置ＣＰＵは、バスＢＵＳおよび入出力回路ＩＯを介して、端子Ｐ４から周波数制御信号ＦＣＴを出力する。端子Ｐ４に出力された周波数制御信号ＦＣＴは、配線Ｌ３を介して端子Ｐ３に印加される。

[0019] 半導体装置１２は、端子Ｐ３に入力された周波数制御信号ＦＣＴに基づき、半導体装置１２の内部クロック生成回路ＣＧが生成する内部クロックの周波数を低下させる。内部クロックの周波数低下に伴い、半導体装置１２の発熱量は低下し、電子機器１００の熱破壊が未然に回避されるとともに、電子機器１００の動作も継続される。

[0020] 中央処理装置ＣＰＵによる周波数制御信号ＦＣＴの生成は、ＰＴＣ抵抗体ＲＰの温度ー抵抗値特性に依存する。ＰＴＣ抵抗体ＲＰの製造ばらつきにより、その特性が個体依存性を有する場合、不揮発性メモリＮＶＭに保存されるデジタル判定値ＶＪを電子機器１００毎に設定することで、目的とする検出温度のばらつきを解消することが可能となる。

[0021] 具体的には、電子機器１００を一定温度の環境下に置き、そのときのデジタルセンス電圧ＶＤＳをデジタル判定値ＶＪとして、不揮発性メモリＮＶＭに格納する。一例として、電子機器１００の出荷前検査工程において電子機器１００を５０℃の環境下に置く。そのとき、半導体装置１１は、測定したデジタルセンス電圧ＶＤＳの値である１．２Ｖを、デジタル判定値ＶＪとして不揮発性メモリＮＶＭに格納する。出荷後の通常使用状態において、半導体装置１１が１．２Ｖのセンス電圧ＶＳを検出すると、周波数制御信号ＦＣ

Ｔに応答して半導体装置１２の内部クロックの周波数は低下し、半導体装置１２の温度上昇が抑制される。

[0022] 実施の形態１に係る電子機器１００の効果は、以下の通りである。

電子機器１００は、配線Ｌ１および配線Ｌ２を有するプリント配線基板１を備える。プリント配線基板１は、半導体装置１１と、半導体装置１２と、ＰＴＣ抵抗体ＲＰとを搭載する。ＰＴＣ抵抗体ＲＰは、プリント配線基板１の配線と同一、もしくはほぼ同じサイズ（約１００μｍ角の平面形状を有し、厚さは約５０μｍ）の形状であり、配線の一部を形成している。

[0023] したがって、ＰＴＣ抵抗体ＲＰはプリント配線基板１と密着しており、温度測定対象とする半導体装置１２の近傍またはその直下に配置可能となり、ＰＴＣ抵抗体ＲＰの配置数増加に起因する電子機器１００の実装密度低下を招くことなく、対象となる電子部品（半導体装置１２等）の温度計測が可能となる。

[0024] 半導体装置１１は、ＰＴＣ抵抗体ＲＰが生成するセンス電圧ＶＳが判定値を超えた場合、周波数制御信号ＦＣＴを半導体装置１２へ出力する。半導体装置１２は、この周波数制御信号ＦＣＴに基づき、内部クロック生成回路ＣＧが生成する内部クロックの周波数を低下させる。この内部クロックの周波数低下に伴い、半導体装置１２の発熱量は低下し、電子機器１００の熱破壊が回避される。

[0025] 半導体装置１１は、デジタル判定値ＶＪを不揮発性メモリＮＶＭに格納する。出荷前に電子機器１００を一定温度の環境下に置き、そのときのデジタルセンス電圧ＶＤＳをデジタル判定値ＶＪとして格納する。出荷後の通常使用状態において、ＰＴＣ抵抗体ＲＰの個別特性変動の影響を受けることなく、格納されたデジタル判定値ＶＪに基づき、半導体装置１２の内部クロック周波数を低下させることが可能となる。

[0026] ＜実施の形態１の変形例＞

図４は、実施の形態１の変形例に係る電子機器１０１の平面図である。

[0027] 図４において、図１と同一の符号が付されたものは、両者とも同一の機能

および構成を有し、重複説明は繰り返さない。図４の電子機器１０１は、図２の電子機器１００において、半導体装置１２およびＰＴＣ抵抗体ＲＰをフレキシブルプリント配線基板１Ｂに搭載したものである。

[0028] 電子機器１０１は、配線Ｌ１１、配線Ｌ１２、および配線Ｌ１５が形成されているプリント配線基板１Ａと、配線Ｌ２３、配線Ｌ２４、配線Ｌ２６、および接続端子Ｔ１～Ｔ３が形成されているフレキシブルプリント配線基板１Ｂとを備える。プリント配線基板１Ａには、半導体装置１１が搭載される。フレキシブルプリント配線基板１Ｂには、半導体装置１２およびＰＴＣ抵抗体ＲＰが搭載される。ＰＴＣ抵抗体ＲＰは半導体装置１２の近傍に配置される。

[0029] 配線Ｌ１１は、接続端子Ｔ１を介して配線Ｌ２３と接続される。配線Ｌ１２は、接続端子Ｔ２を介して配線Ｌ２４と接続される。配線Ｌ１５は、接続端子Ｔ３を介して配線Ｌ２６と接続される。フレキシブルプリント配線基板１Ｂは、接着剤によりプリント配線基板１Ａに固定される。

[0030] ＰＴＣ抵抗体ＲＰの一端は、配線Ｌ２３を介して接続端子Ｔ１と接続される。ＰＴＣ抵抗体ＲＰの他端は、配線Ｌ２４を介して接続端子Ｔ２と接続される。配線Ｌ１２および配線Ｌ２４には、接地電圧ＧＮＤが印加される。端子Ｐ４は、配線Ｌ１５、接続端子Ｔ３、および配線Ｌ２６を介して端子Ｐ３と接続される。半導体装置１２における内部クロックの動作周波数は、端子Ｐ３に入力される周波数制御信号ＦＣＴにより制御される。

[0031] 温度測定対象の電子部品（半導体装置１２）が、フレキシブルプリント配線基板１Ｂに搭載されている場合であっても、電子機器１０１の高密度実装を妨げることなく、電子部品の温度測定が可能となる。

[0032] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなく請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0033] １，１Ａ　プリント配線基板、１Ｂ　フレキシブルプリント配線基板、１１，１２　半導体装置、１００，１０１　電子機器、ＡＤＣ　アナログ／デジタル変換回路、ＢＵＳ　バス、ＣＣ　定電流回路、ＣＧ　内部クロック生成回路、ＣＰＵ　中央処理装置、ＦＣＴ　周波数制御信号、ＧＮＤ　接地電圧、ＩＯ　入出力回路、ＩＰ　定電流、Ｌ１～Ｌ３，Ｌ１１，Ｌ１２，Ｌ１５，Ｌ２３，Ｌ２４，Ｌ２６　配線、ＮＶＭ　不揮発性メモリ、Ｐ１～Ｐ４　端子、Ｒ１　抵抗、ＲＰ　ＰＴＣ抵抗体、Ｔ１～Ｔ３　接続端子、ＶＤＳ　デジタルセンス電圧、ＶＪ　デジタル判定値、ＶＳ　センス電圧。

請求の範囲

[請求項1] 電子機器であって、

第１配線および第２配線を有するプリント配線基板を備え、

前記プリント配線基板は、第１端子および第２端子を有する第１半導体装置と、ＰＴＣ（Positive Temperature Coefficient）物質を含むＰＴＣ抵抗体とを搭載し、

前記ＰＴＣ抵抗体の一端および前記第１端子は、前記第１配線によって接続され、

前記ＰＴＣ抵抗体の他端および前記第２端子は、前記第２配線によって接続され、

前記第１半導体装置は、前記第１端子および前記第２端子間のセンス電圧に基づき、前記ＰＴＣ抵抗体が配置された領域の温度を測定する、電子機器。

[請求項2] 前記プリント配線基板は、第３配線をさらに有するとともに、第３端子を有する第２半導体装置をさらに搭載し、

前記第１半導体装置は、周波数制御信号を出力する第４端子をさらに有し、

前記第２半導体装置は、前記ＰＴＣ抵抗体に隣接して配置され、

前記第３端子および前記第４端子は、前記第３配線によって接続され、

前記第１半導体装置は、前記センス電圧の値が判定値を超えた場合、前記周波数制御信号に基づき、前記第２半導体装置のクロック周波数を減少させる、請求項１に記載の電子機器。

[請求項3] 前記第１半導体装置は、

前記ＰＴＣ抵抗体に定電流を供給する定電流回路と、

前記センス電圧の値をデジタルセンス電圧値に変換するアナログ／デジタル変換回路と、

前記判定値に対応するデジタル判定値を格納する不揮発性メモリと

、

前記デジタルセンス電圧値および前記デジタル判定値の大小比較を行う演算回路と、

前記演算回路の出力に基づき、前記周波数制御信号を出力する出力回路とを備える、請求項２に記載の電子機器。

[請求項4] 電子機器であって、

第１配線および第２配線を有するプリント配線基板と、

第３配線、第４配線、第１接続端子、および第２接続端子を有するフレキシブルプリント配線基板とを備え、

前記プリント配線基板は、第１端子および第２端子を有する第１半導体装置を搭載し、

前記第１端子および前記第２端子は、前記第１配線の一端および前記第２配線の一端とそれぞれ接続され、

前記フレキシブルプリント配線基板は、ＰＴＣ物質を含むＰＴＣ抵抗体を搭載し、

前記ＰＴＣ抵抗体の一端および他端は、前記第３配線の一端および前記第４配線の一端とそれぞれ接続され、

前記第１配線の他端は、前記第１接続端子を介して前記第３配線の他端と接続され、

前記第２配線の他端は、前記第２接続端子を介して前記第４配線の他端と接続され、

前記第１半導体装置は、前記第１端子および前記第２端子間のセンス電圧に基づき、前記ＰＴＣ抵抗体が配置された領域の温度を測定する、電子機器。

[請求項5] 前記プリント配線基板は、第５配線をさらに有し、

前記フレキシブルプリント配線基板は、第６配線および第３接続端子をさらに有するとともに、第３端子を有する第２半導体装置を搭載し、

前記第１半導体装置は、周波数制御信号を出力する第４端子をさらに有し、

前記第４端子および前記第３接続端子は、前記第５配線を介して接続され、

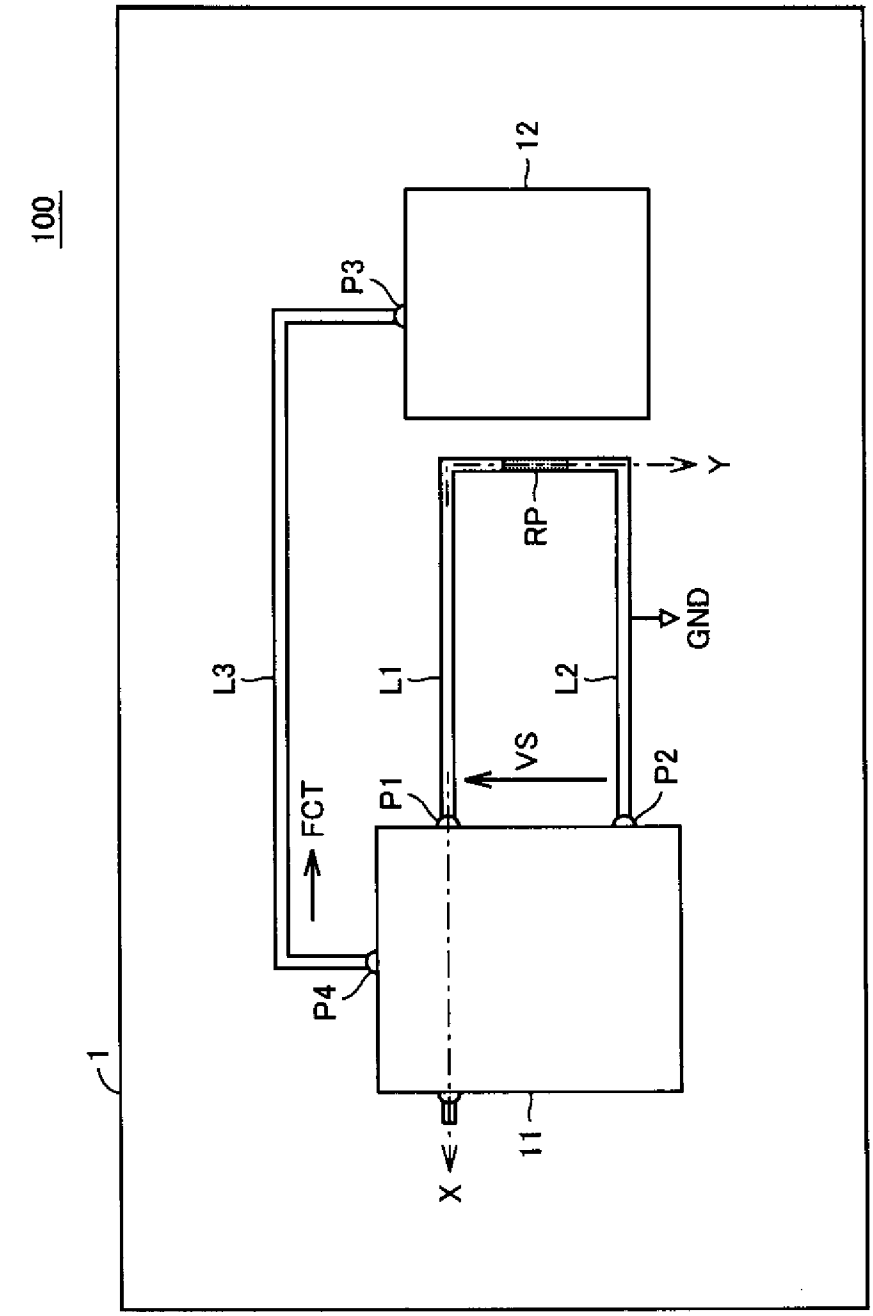
前記第３端子および前記第３接続端子は、前記第６配線を介して接続され、

前記第２半導体装置は、前記ＰＴＣ抵抗体に隣接して配置され、

前記第１半導体装置は、前記センス電圧の値が判定値を超えた場合、前記周波数制御信号に基づき、前記第２半導体装置のクロック周波数を減少させる、請求項４に記載の電子機器。

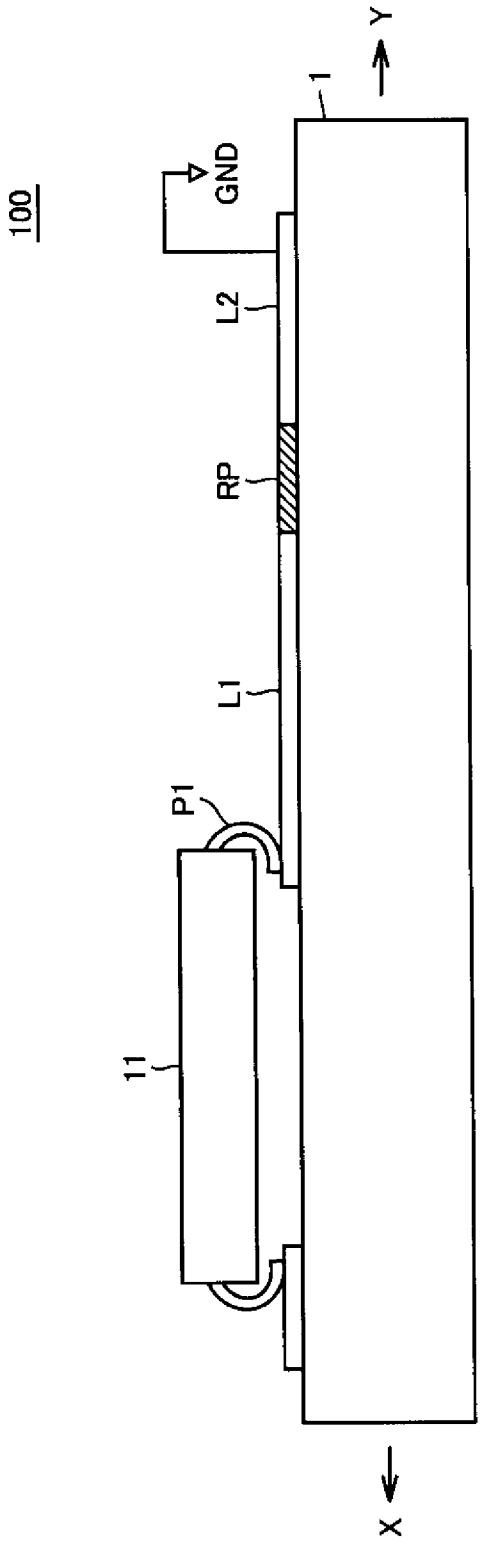
[図1]

図1



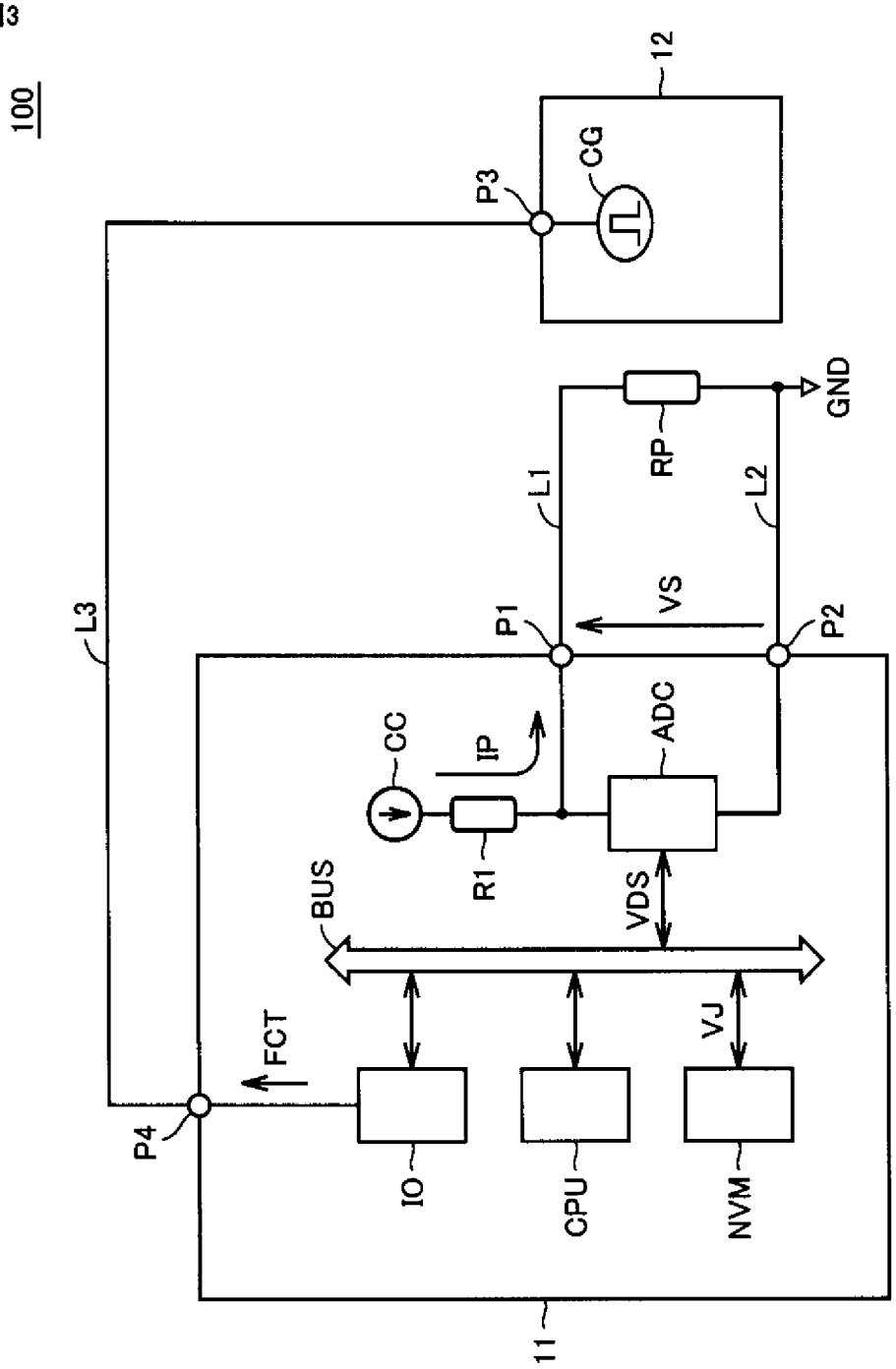
[図2]

図2



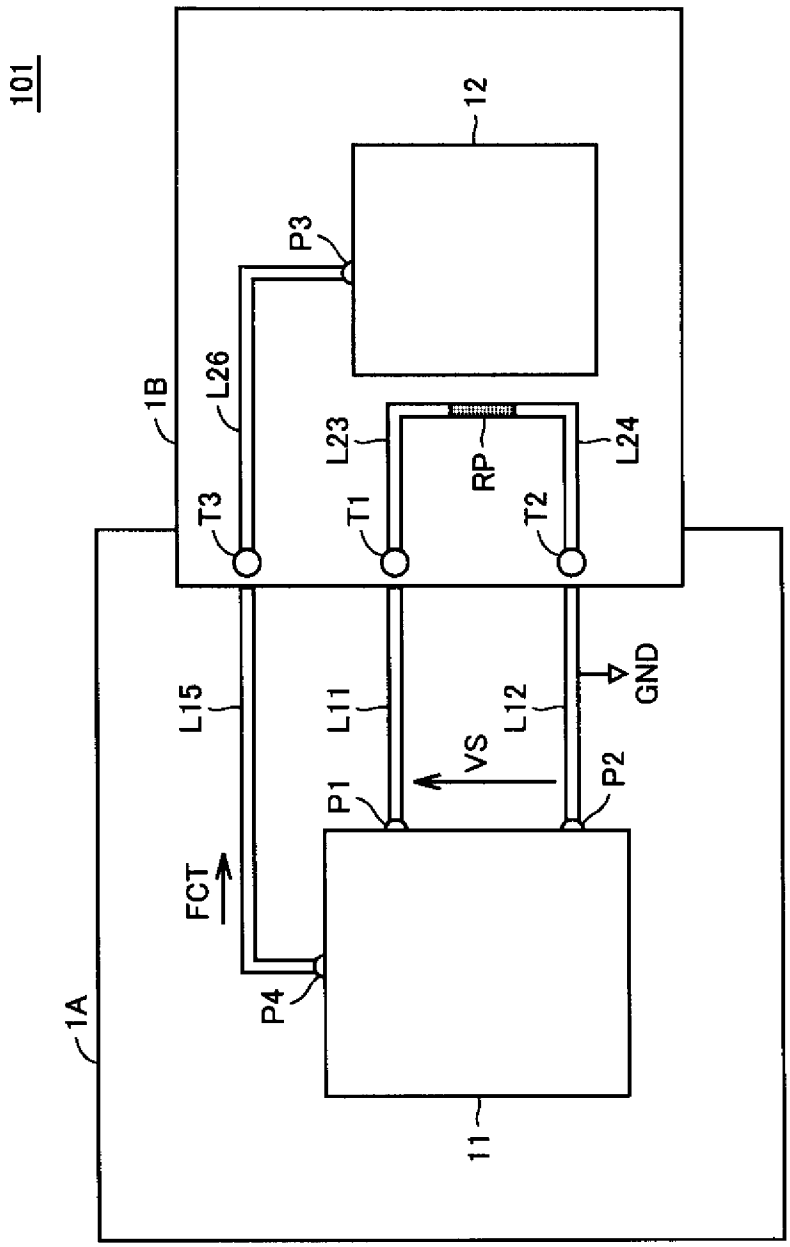
[図3]

図3


100
12
CG
P3
GND
RP
L1
L2
VS
L3
P1
P2
CC
IP
ADC
R1
VDS
BUS
FCT
VJ
P4
IO
CPU
NVM
11

[図4]

図4


101
12
P3
1B
L26
L23
RP
L24
T3
T1
T2
L15
L11
L12
GND
VS
P1
P2
FCT
P4
1A
11

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/066648

A. CLASSIFICATION OF SUBJECT MATTER
H02H9/02(2006.01)i, *H05K1/02*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02H9/02, H05K1/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2006/134775 A1 (Matsushita Electric Industrial Co., Ltd.), 21 December 2006 (21.12.2006), paragraphs [0048] to [0059], [0097] to [0108]; fig. 5 (Family: none)	1-5
Y	JP 2012-228110 A (Toshiba Schneider Inverter Corp.), 15 November 2012 (15.11.2012), paragraphs [0009] to [0034]; fig. 1 (Family: none)	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 23 July, 2014 (23.07.14)	Date of mailing of the international search report 05 August, 2014 (05.08.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０６６６４８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02H9/02(2006.01)i, H05K1/02(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02H9/02, H05K1/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2006/134775 A1（松下電器産業株式会社）2006.12.21, 段落[００４８]－[００５９]、[００９７]－[０１０８]、図５ (ファミリーなし)	1-5
Y	JP 2012-228110 A（東芝シュネデール・インバータ株式会社）2012.11.15, 段落【０００９】－【００３４】、図１ (ファミリーなし)	1-5

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ２３．０７．２０１４	国際調査報告の発送日 ０５．０８．２０１４
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｔ　３４６０ 相澤　祐介 電話番号　０３－３５８１－１１０１　内線　３５６８