

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/00 (2006.01)

G06F 11/20 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410073737.2

[45] 授权公告日 2009年12月30日

[11] 授权公告号 CN 100576536C

[22] 申请日 2004.9.9

[21] 申请号 200410073737.2

[30] 优先权

[32] 2003.12.18 [33] US [31] 60/531,023

[32] 2004.7.16 [33] US [31] 10/892,707

[73] 专利权人 马维尔国际贸易有限公司

地址 巴巴多斯圣米迦勒

[72] 发明人 S·苏塔迪亚 P·苏塔迪亚

W·洛

[56] 参考文献

WO9932975A1 1999.7.1

CN1148895A 1997.4.20

US20020133690A1 2002.9.19

US5737766A 1998.4.7

US6145072A 2000.11.7

US4566102 1986.1.21

US5655069A 1997.8.5

审查员 张健

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 赵蓉民

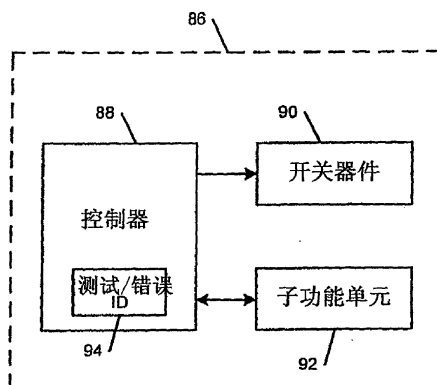
权利要求书4页 说明书25页 附图24页

[54] 发明名称

自修复半导体及其系统

[57] 摘要

一种自修复半导体，其包括多个功能单元，这些功能单元执行同一功能，并且包括子功能单元。该半导体包括一个或多个完全或部分备用功能单元，这些备用功能单元集成到半导体上。如果在子功能单元中发现缺陷，那么子功能单元被切断，并且用完全或部分备用功能单元中的子功能单元取代。通过开关器件实现再配置，该开关器件和子功能单元相关联。有缺陷的功能或子功能单元可于组装后的操作过程中周期性地地上电时被测试出，和/或手动测试出。



1、一种自修复半导体，其包括：

第一功能单元，该第一功能单元包括第一、第二和第三子功能单元，这些子功能单元合作执行第一功能，其中所述第一子功能单元与所述第二和/或第三子功能单元中的至少一个通信，并且所述第二子功能单元与所述第一和/或第三子功能单元中的至少一个通信，并且其中所述第一、第二和第三子功能单元的至少一个子功能单元执行与其他的所述第一、第二和第三子功能单元不同的功能；

第一备用功能单元，其包括第一、第二和第三子功能单元，其中所述第一功能单元的所述第一、第二和第三子功能单元与所述第一备用功能单元的所述第一、第二和第三子功能单元分别是功能上可交换的；以及

开关器件，其与所述第一功能单元的所述第一、第二和第三子功能单元及所述第一备用功能单元通信，并且当所述第一功能单元的所述第一、第二和第三子功能单元中的至少一个不可操作时，所述开关器件用所述第一备用功能单元的所述第一、第二和第三子功能单元中的至少一个，取代所述第一功能单元的所述第一、第二和第三子功能单元中的相应至少一个。

2、根据权利要求1所述的自修复半导体，其进一步包括控制器，该控制器识别所述自修复半导体上的至少一个不可操作子功能单元，并且其为配置所述开关器件产生配置数据以取代所述至少一个不可操作子功能单元。

3、根据权利要求1所述的自修复半导体，其中所述第一功能单元和所述第一备用功能单元被布置在所述自修复半导体的一个行和列中，并且所述第一功能单元的所述第一、第二和第三子功能单元和所述第一备用功能单元布置在其它的行和列中。

4、根据权利要求1所述的自修复半导体，其进一步包括第二功能单元，该第二功能单元包括第一、第二和第三子功能单元，其中所述第一和第二功能单元的所述第一、第二和第三子功能单元分别是功能上可交换的，并且其中所述第一备用功能单元位于所述第一和第二功能单元之间，并且临近所述第一或所述第二功能单元中的一个。

5、根据权利要求4所述的自修复半导体，其中所述第一、第二功能单元和所述第一备用功能单元布置在所述自修复半导体的一个行和列中，并且所述第一、第二和所述第一备用功能单元的所述第一、第二和第三子功能单元布置在其它的行和列中。

6、根据权利要求1所述的自修复半导体，其中所述开关器件中的至少一个包括多路转换器，其接收 y 个输入，并且选择性地输出所述 y 个输入中的一个，其中 $y \geq 1$ 。

7、根据权利要求6所述的自修复半导体，其中所述多路转换器接收来自所述第一功能单元的第一、第二和第三子功能单元的输出信号，并且这些子功能单元功能上可交换。

8、根据权利要求1所述的自修复半导体，其中所述开关器件中的至少一个包括第一和第二开关，它们接收输入，并且分别基于第一和第二控制信号选择性输出所述输入。

9、根据权利要求8所述的自修复半导体，其中所述输入是来自所述自修复半导体的子功能单元和衰减器中的一个的输出信号。

10、根据权利要求1所述的自修复半导体，其中所述开关器件包括模拟开关器件和数字开关器件中的至少一个。

11、根据权利要求10所述的自修复半导体，其中所述模拟开关器件是基于电流的。

12、根据权利要求 1 所述的自修复半导体，其中在所述第一功能单元与所述第一备用功能单元中至少一个的所述第一和第三子功能单元之间通信的信号，是通过所述第一功能单元和/或所述第一备用功能单元中至少一个的所述第二子功能单元路由的。

13、根据权利要求 1 所述的自修复半导体，其进一步包括一个或多个额外的备用功能单元。

14、一种自修复半导体系统，其包括：

自修复半导体，该自修复半导体包括：

M 个功能单元，其执行一个功能，其中 $M \geq 1$ ，其中所述 M 个功能单元的至少一个功能单元执行不同于所述 M 个功能单元的其他功能单元执行的功能；

N 个备用功能单元，其执行所述功能，并且可与所述 M 个功能单元交换，其中 $N \geq 1$ ；以及

开关器件，其与所述 M 个功能单元和所述 N 个备用功能单元通信，并且当所述 M 个功能单元中的所述一个不可操作时，其选择性地用所述 N 个备用功能单元中的一个取代所述 M 个功能单元中执行相同功能的一个；

自动测试装置；

保险电路，其与所述自修复半导体相关联，该保险电路包括多个保险丝，其选择性地存储至少一个不可操作功能单元的位置；以及

整流电路，其与所述自修复半导体相关联，所述整流电路与所述自动测试装置和所述保险电路连接。

15、根据权利要求 14 所述的自修复半导体系统，其中所述整流电路具有常规和测试模式。

16、根据权利要求 15 所述的自修复半导体系统，其中，所述整流电路允许所述自动测试装置在所述测试模式期间，越过所述保险电路，以

选择和测试所述功能单元。

17、根据权利要求 16 所述的自修复半导体系统，其中，在所述常规模式期间，所述开关器件是基于所述至少一个不可操作的功能单元的所述位置，选择性地配置的。

18、一种自修复半导体，其包括：

M 个功能单元，每一个所述功能单元都包括第一、第二和第三子功能单元，其中所述 M 个功能单元中的每一个执行相同的功能，其中 M 大于或等于 1，其中所述第一、第二和第三子功能单元中每一个相应的子功能单元执行相同的功能，并且其中所述第一子功能单元相应的子功能单元与所述第二和/或第三子功能单元相应的子功能单元中的至少一个通信，并且所述第二子功能单元相应的子功能单元与所述第一和/或第三子功能单元相应的子功能单元中的至少一个通信，并且其中所述第一、第二和第三子功能单元的至少一个子功能单元执行与其他的所述第一、第二和第三子功能单元不同的功能；

第一备用功能单元，其包括 X 个子功能单元，其中 X 大于或等于 1，并且其中所述第一备用功能单元的所述 X 个子功能单元与所述 M 个功能单元的相应子功能单元功能上可交换；以及

多个开关器件，当所述 M 个功能单元中的所述第一、第二和第三子功能单元中的至少一个不可操作时，其用所述 X 个子功能单元中的至少一个取代所述 M 个功能单元中的所述第一、第二和第三子功能单元中的相应至少一个。

自修复半导体及其系统

相关申请的交叉参考

本申请是 2003 年 2 月 5 日申请的美国专利 No.10/358709 的后续部分，该申请要求 2002 年 12 月 2 日申请的美国临时申请 No.60/430199 的权益。本申请也要求 2003 年 12 月 18 日申请的美国临时申请 No.10/531023 的权益。上述申请公开的内容都以参考的方式并入此处。

技术领域

本发明关于半导体，更具体地说，本发明关于具有执行相同功能的多个功能单元的自修复半导体。

背景技术

在半导体工业，有一种增加的趋势，这就是加倍地更高度地集成集成电路。例如，半导体可包括多个通常是独立的功能单元，它们执行相同的功能。每个功能单元具有子功能单元。

现参考图 1，半导体 8 包括 M 个一般独立的功能单元 10-1、10-2.....和 10-M（总称为功能单元 10），它们执行相同高度水平的功能。每个功能单元 10 包括相同的 N 个子功能单元。例如，功能单元 10-1 包括子功能单元 11、21、31、.....和 N1。功能单元 10-2 包括子功能单元 12、22、32、.....和 N2。功能单元 10-M 包括子功能单元 1M、2M、3M、.....和 NM。在一行中的子功能单元执行相同的低水平的功能。典型地，除了接地和电源，在功能单元之间没有连接。然而，在功能单元中的子功能单元之间有连接。这些连接可以是单向的也可以是双向的，并且可以包括一个或多个连接线。

现参考图 2，示例的功能单元可以是吉比特（Gigabit）的物理层器件 70。例如，四个或八个吉比特物理层器件可制造于半导体上。该物理层器件 70 包括第一个子功能单元 74，其执行物理编码子层（PCS），FCT，并执行决定反馈序列估算（DFSE）功能。第二个子功能单元 76

执行有限脉冲响应（FIR）滤波功能。第三个子功能单元 78 执行回波（echo）和近端串话（near end crosstalk）（NEXT）功能。第四和第五个子功能单元 80 和 84 分别执行数字和模拟前端（AFE）功能。

如果每个单个的功能单元的成品率是 90%，那么具有 x 个相同的功能单元的半导体的成品率是 $(0.9)^x$ 。例如，如果一个半导体包括 8 个功能单元，每个成品率为 90%，那么该半导体的成品率是 43%，这是不可接受的成品率。

发明内容

根据本发明的某些实施例，提供了一种自修复半导体，其包括：

第一功能单元，其包括第一、第二和第三子功能单元，这些子功能单元合作执行第一功能，其中所述第一子功能单元与所述第二和/或第三子功能单元中的至少一个通信，并且所述第二子功能单元与所述第一和/或第三子功能单元中的至少一个通信；

第一备用功能单元，其包括第一、第二和第三子功能单元，其中所述第一功能单元的所述第一、第二和第三子功能单元，以及所述第一备用功能单元分别是功能上可交换的；以及

开关器件，其与所述第一功能单元的所述第一、第二和第三子功能单元及所述第一备用功能单元通信，并且当所述第一功能单元的所述第一、第二和第三子功能单元中的至少一个不可操作时，所述开关器件用所述第一备用功能单元的所述第一、第二和第三子功能单元中的至少一个，取代所述第一功能单元的第一、第二和第三子功能单元中的至少一个。

根据本发明的某些实施例，还提供了一种系统，其包括：

自修复半导体，该自修复半导体包括：

M 个功能单元，其执行一个功能，其中 $M \geq 1$ ；

N 个备用功能单元，其执行所述功能，并且可与所述 M 个功能单元交换，其中 $N \geq 1$ ；以及

开关器件，其与所述 M 个功能单元和所述 N 个备用功能单元通信，并且当所述 M 个功能单元中的所述一个不可操作时，其选择性地用所述 N 个备用功能单元中的一个取代所述 M 个功能单元中的一个；

自动测试装置 (ATE);

保险电路, 其与所述自修复半导体相关联, 该保险电路包括多个保险丝, 其选择性地存储至少一个不可操作功能单元的位置; 以及

整流电路, 其与所述自修复半导体相关联, 所述整流电路与所述 ATE 和所述保险电路连接 (interface)。

根据本发明的某些实施例, 进一步提供一种自修复半导体, 其包括:

M 个功能单元, 每一个所述功能单元都包括第一、第二和第三子功能单元, 其中所述 M 个功能单元中的每一个执行相同的功能, 其中 M 大于或等于 1, 其中所述第一、第二和第三子功能单元中每一个相应的子功能单元执行相同的功能, 并且其中所述第一子功能单元相应的子功能单元与所述第二和/或第三子功能单元相应的子功能单元中的至少一个通信, 并且所述第二子功能单元相应的子功能单元与所述第一和/或第三子功能单元相应的子功能单元中的至少一个通信;

第一备用功能单元, 其包括 X 个子功能单元, 其中 X 大于或等于 1, 并且其中所述第一备用功能单元的所述 X 个子功能单元与所述 M 个功能单元的相应子功能单元功能上可交换; 以及

多个开关器件, 当所述 M 个功能单元中的所述第一、第二和第三子功能单元不可操作时, 其用所述 X 个子功能单元中的至少一个取代所述 M 个功能单元中的所述第一、第二和第三子功能单元中的至少一个。

本发明的进一步的可应用领域将通过此处所提供的详细的说明书而显而易见。应该理解, 详细的说明书和特定的例子, 在揭示出本发明的优选实施例的同时, 仅是用于达到说明的目的, 而非用于限制本发明的保护范围。

附图说明

本发明将通过详细的说明书和附图而易于被全面地理解, 其中:

图 1 是一个根据现有技术的半导体功能性方框图, 该半导体包括多个功能单元, 每个功能单元都有子功能单元;

图 2 是根据现有技术, 示例性功能单元的功能性方框图, 其中功

能单元用于吉比特的物理层器件；

图 3A 是芯片上 (on-chip) 控制器的功能性方框图, 该控制器命令开关器件且可选地包括测试/错误探测电路；

图 3B 是芯片外 (off-chip) 控制器的功能性方框图, 其命令开关器件并可选地包括测试/错误探测电路；

图 4 是根据本发明的第一个示例的自修复半导体的功能性方框图, 该自修复半导体包括备用的功能单元, 该备用的功能单元取代不可操作 (non-operable) 的功能单元；

图 5 是根据本发明的第二个示例的自修复半导体的功能性方框图, 该自修复性半导体具有备用功能单元, 该备用功能单元取代一个或多个不可操作的子功能单元；

图 6 是根据本发明的第三个示例的自修复半导体的功能性方框图, 该自修复半导体包括备用功能单元, 该备用功能单元位于一端；

图 7 是根据本发明的第四个示例的自修复半导体的功能性方框图, 该自修复半导体包括一个部分备用功能单元；

图 8 是根据本发明的第五个示例的自修复半导体的功能性方框图, 该自修复半导体包括位于中间的两个部分备用功能单元；

图 9 是根据本发明的第六个示例的自修复半导体的功能性方框图, 该自修复半导体包括位于一端的两个部分备用的功能单元；

图 10 是根据本发明的第七个示例的自修复半导体的功能性方框图, 该自修复半导体包括部分备用功能单元和多路转换 (multiplexed) 开关器件；

图 11 是根据本发明的第八个示例的自修复半导体的功能性方框图, 该自修复半导体包括多个功能单元, 每个功能单元都有子功能单元, 两个部分备用功能单元和多路转换开关器件；

图 12 是说明用单个备用功能单元中的子功能单元取代不可操作的子功能单元的步骤的流程图；

图 13 是求和节点开关 (summing node switch) 的例子；

图 14 是现有技术的半导体的功能性方框图, 该半导体包括具有与其通信的第一和第二子功能单元的功能单元, 和与其通信的第一和第三子功能单元；

图 15 是根据本发明的第一个示例性八端口（eight-port）自修复半导体功能性方框图，该自修复半导体包括备用功能单元，该备用功能单元取代一个或多个不可操作（inoperable）子功能单元；

图 16 是第二个示例的八端口自修复半导体的功能性方框图，该自修复半导体包括备用功能单元，该备用功能单元取代一个或多个不可操作子功能单元；

图 17 说明一个根据本发明的半导体，其包括具有第一，第二和第三个子功能单元的功能单元，开关器件，输入和输出衰减器（pads），和在子功能单元之间建立的信号通路；

图 18 是示例的三端口自修复半导体的功能性方框图，该半导体包括备用功能单元和开关器件，它们在子功能单元，输入衰减器，和输出衰减器之间；

图 19 是自修复半导体的三个功能单元的功能性方框图，该自修复半导体包括在各个第一和第二子功能单元之间的多路转换器（multiplexer）开关器件；

图 20 是自修复半导体的三个功能单元的功能性方框图，该自修复半导体包括在各个第一子功能单元和输入衰减器之间的多路转换器和双开关的开关器件；

图 21 是一个表，其说明用于开关器件的控制信号组合，这些开关器件在各个第一子功能单元和输入衰减器之间，且在各个第三子功能单元和输出衰减器之间；

图 22 是自修复半导体的三个功能单元的功能性方框图，该自修复半导体包括在各个第三子功能单元和输出衰减器之间的双开关的开关器件；

图 23A 和 23B 是一个系统的功能性方框图，该系统用于分别定位不可操作的子功能单元和整流电路；

图 24 是一个表，该表根据本发明说明用于自修复半导体的半导体效验工艺（verification process）中的保险丝变换（fuse mapping）；

图 25 是一个表，该表说明用于识别在功能单元中的不可操作的子功能单元的整流信号；

图 26 是一个表，该表说明用于为自修复半导体中的开关器件确定

控制信号值的功能；

图 27 是一个表，该表说明基于 SKIP_*和 PORT_SLICE 信号，在子功能单元和输入和/或输出衰减器之间的信号流，及开关器件控制信号的值；

图 28 是一个表，其说明基于 SKIP_TOP、SKIP_BOT 和 PORT_SLICE 信号，在第一和第二子功能单元之间与第一和第三子功能单元之间向下的信号流，和开关器件控制信号的值；

图 29 是一个表，其说明基于 SKIP_TOP、SKIP_BOT 和 PORT_SLICE 信号，在第三和第一子功能单元之间，与第二和第一子功能单元之间向上的信号流，和开关器件控制信号的值；

图 30 是用于功能单元的移位寄存器的功能性方框图，该功能单元用于校验子功能单元之间和子功能单元与输入和/或输出衰减器之间的信号通路。

具体实施方式

本发明优选实施例的下面的描述本质上只是示例性的，且绝无限制本发明及其应用和用途的意图。为了清楚起见，附图中相同的标识数字标识相同的要素。

根据本发明的自修复半导体包括一个或多个完全或部分备用功能单元。如果一个功能单元或子功能单元中的缺陷被探测到，那么功能单元或子功能单元被断开，且由完全或部分备用功能单元中的功能单元或子功能单元取代。通过开关器件而实现再配置，该开关器件可以与功能单元或子功能单元集成在一起或独立于功能单元或子功能单元。

有缺陷的功能或子功能单元可在组装后，操作过程中周期性的上电（power up）过程中被探测，和/或手动地探测。虽然本发明将结合具体例子说明，本领域的技术人员应理解，每个半导体可包括任何数目的功能单元，其执行相同高度水平的功能。功能单元可包括任何数目的公共子功能单元。

而且，虽然示出特定的开关器件和布局，要使用的特定的开关器件和布局将决定于具体的实施例，具体的功能和/或子功能单元和其它

正规设计标准。相似或不同类型的开关器件可用于相同的半导体以取代不可操作的功能和/或子功能单元。当子功能单元之间的连线携带模拟信号时，执行模拟开关，这优选采用电流开关器件，一般用于模拟输出信号和用于模拟输入信号的求和节点开关（summing node switching）。这样的开关器件和基于电压的开关器件相比具有几个优点，如减少的衰减，较低的阻抗和较低的失真。图 13 显示求和节点开关的例子。求和节点开关提供输入模拟信号，其可比 V_{dd} 大或是负的。和电压模式开关相比，比 V_{dd} 大或是负的电压信号可引起开关晶体管变为正向偏置。有关求和器件的进一步的解释可在 2000 年 7 月 31 日申请的一般受让的申请 No.09629092 中发现，其名称为“Active Resistance Summer For A Transformer Hybrid”，该申请的内容以参考的方式并入此处。

数字开关器件可用于携带数字信号的连线。这类开关包括，例如，标准逻辑器件，门电路，多路转换器(muxes)，晶体管等等。

现参考图 3A，每个实施例的半导体 86 可包括控制器 88，该控制器位于芯片上且与开关器件 90 和子功能单元 92 通信。测试或错误识别电路 94 识别不可操作子功能单元 92 并生成配置数据。如前所述，控制器 88 命令开关器件 90 取代不可操作子功能单元 92。控制器 88 可在组装之后，在操作过程中，周期性地在上电时执行内置自测试模式，和/或手动测试。

现参考图 3B，每个实施例的半导体 86 可包括控制器 96，其位于芯片外且可移去地连到单片存储器（on-chip memory）98，如非易失性存储器。存储器 98 存储配置数据，该配置数据为开关器件 90 限定开关位置。控制器 96 连到子功能单元 92 并探测和/或测试故障。控制器 96 使用测试结果以限定配置数据，该配置数据然后存储在存储器 98 中。当上电时，配置数据用于配置子功能单元 92。如可理解的那样，有多种其它方式执行开关器件。例如，保险丝，如激光保险丝或反保险丝（anti-fuse），可以用于形成和/或断开连接以取代功能单元和/或子功能单元。也可使用外部插针（pins）或双列插入式开关（dip switches）。

现参考图 4，除了功能单元 10-1、10-2、.....10-6，备用功能单元 10-S 在半导体 90 上制造。在图 3 所示的示例性实施例中，备用

功能单元 10-S 位于功能单元 10 之间。然而，如可理解的那样，备用功能单元 10-S 可位于半导体 10 上任何位置。例如，备用功能单元 10-S 可位于任何功能单元 10 的左边或右边。

开关器件 94 和备用功能单元 10-S 允许半导体 90 取代不可操作功能单元 10-1、10-2、10-3、10-4、10-5 和/或 10-6。在图 4 中的例子中，备用功能单元 10-S 允许一个功能单元中任何数目的子功能单元失效。通过允许取代不可操作功能单元，半导体 90 的成品率得到显著改进。如果功能单元 10-1 中一个或子功能单元 11, 21, 31 和/或 41 的任何组合失效（如交叉线阴影所示），开关 94 被再配置以备用功能单元 10-S 中的子功能单元取代不可操作子功能单元 11, 21, 31 和 41。

例如，如果子功能单元 11 是不可操作的，到子功能单元 11、12 和 13 的输入 92-1、92-2 和 92-3 是被开关 94-1、94-2、94-3 和 94-4 被右移（shifted）一个功能单元。子功能单元 42、43 和 4S 的输出 92-4、92-5 和 92-6 是被开关 94-5、94-6、94-7 和 94-8 被左移一个功能单元。

再配置之后，第一功能单元 10-1 包括子功能单元 12、22、32 和 42。第二功能单元 10-2 包括子功能单元 13、23、33 和 43。第三功能单元 10-3 包括子功能单元 1S、2S、3S 和 4S。第四功能单元 10-4 包括子功能单元 14、24、34 和 44。第五功能单元 10-5 包括子功能单元 15、25、35 和 45。第六功能单元 10-6 包括子功能单元 16、26、36 和 46。这个示例性实施例允许对功能单元的替代。

现参考图 5，除了功能单元 10-1、10-2.....和 10-6，备用单元 10-S 制造于半导体 100 上。而且，开关器件 104 位于功能单元的输入和输出。在图 5 中所述的示例性实施例中，备用功能单元 10-S 位于功能单元 10 之间。开关器件 104 和备用功能单元 10-S 允许半导体 100 取代在功能单元 10-1、10-2、10-3、10-4、10-5 和/或 10-6 中的不可操作的子功能单元。图 5 的例子中，备用功能单元 10-S 允许每一行中的一个子功能单元失效。通过允许对不可操作的子功能单元的取代，半导体 100 的成品率得到显著改进。示例性实施例允许对功能单元或子功能单元的取代，和/或对不同功能单元中的多个子功能单

元的取代。如果子功能单元 11、31 和 26 失效（如图中阴影所示），开关 104 经再配置以分别用备用功能单元 10-S 中的子功能单元 15、35 和 25 取代不可操作的子功能单元 11、31 和 26。

不可操作的子功能单元 11 以如下方式被取代：到子功能单元 11、12 和 13 的输入 106-1、106-2 和 106-3 是被开关 104-1、104-2、104-3 和 104-4 右移一个功能单元。子功能单元 12、13 和 1S 的输出 106-4、106-5 和 106-6 是被开关 104-5、104-6、104-7 和 104-8 左移一个功能单元。不可操作的子功能单元 13 以相似的方式取代。

不可操作的子功能单元 26 以如下方式取代：子功能单元 14、15 和 16 的输出 106-7、106-8 和 106-9 是被开关 104-8、104-9、104-10 和 104-11 左移一个功能单元。子功能单元 2S、24 和 25 的输出 106-10、106-11 和 106-12 是被开关 104-12、104-13、104-14 和 104-15 右移位一个功能单元。

再配置之后，第一功能单元 10-1 包括子功能单元 12、21、32 和 41。第二功能单元 10-2 包括子功能单元 13、22、33 和 42。第三功能单元 10-3 包括子功能单元 1S、23、3S 和 43。第四功能单元 10-4 包括子功能单元 14、2S、34 和 44。第五功能单元 10-5 包括子功能单元 15、24、35 和 45。第六功能单元 10-6 包括子功能单元 16、25、36 和 46。

现参考图 6，半导体 150 包括备用子功能单元 10-S 位于一端。如果子功能单元 21（如图中阴影所示）失效，到子功能单元 21、22..... 和 26 的输入 120-1、120-2.....120-6 是被开关 124-1、124-2..... 和 124-7 右移一个功能单元。子功能单元 22、23..... 和 2S 的输出 120-7、120-8..... 和 120-12 是被开关 124-8、124-9..... 和 124-14 左移一个功能单元。

再分配之后，第一功能单元 10-1 包括子功能单元 11、22、31 和 41。第二功能单元 12-2 包括子功能单元 12、23、32 和 42。第三功能单元 10-3 包括子功能单元 13、24、33 和 43。第四功能单元 10-4 包括子功能单元 14、25、34 和 44。第五功能单元 10-5 包括子功能单元 15、26、35 和 45。第六功能单元 10-6 包括子功能单元 16、2S、36 和 46。

再参考图 7，半导体 160 包括部分备用子功能单元 10-PS，其位于一端，部分备用子功能单元 10-PS 包括一个或多个子功能单元（用于某些子功能单元但不是所有的子功能单元）。例如，部分子功能单元 10-PS 包括子功能单元 2S 和 3S，而不包括 1S 或 4S。所提供的部分子功能单元可能与那些更有可能具有更低的成品率的子功能单元关联。通过不制造其它子功能单元和开关，可以降低半导体 160 的成本。

如果子功能单元 21 失效（如阴影所示），到子功能单元 21、22……和 26 的输入 120-1、120-2……和 120-6 被开关 124-1、124-2……和 124-6 右移一个功能单元。子功能单元 22、23……和 2S 的输出 120-7、120-8……和 120-12 被开关 124-8、124-9……124-13 左移一个子功能单元。

再配置之后，第一功能单元 10-1 包括子功能单元 11、22、31 和 41。第二功能单元 10-2 包括子功能单元 12、23、32 和 42。第三功能单元 10-3 包括子功能单元 13、24、33 和 43。第四功能单元 10-4 包括子功能单元 14、25、34 和 44。第五功能单元 10-5 包括子功能单元 15、26、35 和 45。第六功能单元 10-6 包括子功能单元 16、2S、36 和 46。

现参考图 8，可提供额外的完全和/或部分备用功能单元。例如，图 8 中的半导体 170 包括两个部分备用子功能单元 10-PS₁ 和 10-PS₂。完全和/或部分备用子功能单元 10-PS₁ 和 10-PS₂ 可定位于彼此临近的位置（如图示）或非临近的位置。如果完全或部分子功能单元位于彼此临近的位置，开关 172 在两个临近的开关之间开关输入和/或输出。例如，开关 174-1 可从子功能单元 11 开关输入和/或输出到子功能单元 22 或 23 中的一个。

如果子功能单元 21 和 22 失效（如阴影所示），到子功能单元 21、22、23 和 24 的输入 172-1、172-2、172-3 和 172-4 被开关 174-1、174-2……和 174-6 右移两个功能单元。到子功能单元 23、24、2S₁ 和 2S₂ 的输出 172-5、172-6……和 172-8 被开关 174-7、174-8……和 174-12 左移两个功能单元。

如果子功能单元 37 失效，到子功能单元 35、36 和 37 的输入 172-9、172-10 和 172-11 被开关 174-12、174-13 和 174-14 和 174

—15 左移一个功能单元。到子功能单元 $3S_2$ 、35 和 36 的输出 172—12、172—13 和 172—14 被开关 174—16、174—17、174—18 和 174—19 右移一个功能单元。

再配置之后，第一功能单元 10—1 包括子功能单元 11、23、31 和 41。第二功能单元 10—2 包括子功能单元 12、24、32 和 42。第三功能单元 10—3 包括子功能单元 13、 $2S_1$ 、33 和 43。第四功能单元 10—4 包括子功能单元 14、 $2S_2$ 、34 和 44。第五功能单元 10—5 包括子功能单元 15、25、 $3S_2$ 和 45。第六功能单元 10—6 包括子功能单元 16、26、35 和 46。第七功能单元 10—7 包括子功能单元 17、27、36 和 47。

半导体也可以包括两个或更多完全和/或部分功能单元，其位于一端或任何其它位置。在图 9 中，两个部分备用功能单元 10— PS_1 和 10— PS_2 位于半导体 180 的一端。如果子功能单元 21 和 24 失效（如阴影所示），开关器件 182 用备用功能单元 10— PS_1 和 10— PS_2 中的子功能单元 $2S_1$ 和 $2S_2$ 取代它们。

再配置之后，第一功能单元 10—1 包括子功能单元 11、22、31 和 41。第二功能单元 10—2 包括子功能单元 12、23、32 和 42。第三功能单元 10—3 包括子功能单元 13、25、33 和 43。第四功能单元 10—4 包括子功能单元 14、26、34 和 44。第五功能单元 10—5 包括子功能单元 15、27、35 和 45。第六功能单元 10—6 包括子功能单元 16、 $2S_1$ 、36 和 46。第七功能单元 10—7 包括子功能单元 17、 $2S_2$ 、37 和 47。

现参考图 10，为了减少开关器件的复杂性，半导体 190 包括多路转换开关器件，其包括多路转换器（M）192，该多路转换器接收 p 个输入信号且输出 1 到 q 个输出信号，其中 q 小于 p 。例如， p 个输入信号可以被转换成一个输出信号。

可替换地，这 p 个输入信号可以被转换成两个或更多个输出信号。例如，八个输入信号可被转换成三个输出信号。在该例中，一个输入信号不被转换，例如，在吉比特物理层器件中的高速信号诸如数据信号。两个中速信号可以被转换成一个输出信号。余下的五个输入信号，它们优选为“慢”信号，如吉比特物理层中的控制信号，可以被转换成一个输出信号。

多路分配器（D，demultiplexer）194 接收 1 到 q 个输入信号，且

发生 p 个输出信号。被多路转换或分路的输入和输出的数目决定于具体的子功能单元,这些子功能单元和多路转换器 192 和多路分配器 194 通信。通过减少需要被开关的连线的数目,开关器件可以被简化。示于图 10 和 11 的示例性的实施例显示多个输入,这些输入被转换成一个信号输出。基于前述的讨论,然而,本领域的技术人员应明白多路转换器的输出可以包括一个或多个输出,它们被多路转换或没被转换。

例如,如果子功能单元 21 失效,开关器件 196-1 和 196-2 连接多路转换器 192-1 和多路分配器 192-3。这为从子功能单元 11 送往子功能单元 22 (其取代不可操作的子功能单元 21) 的信号建立正向通路。多路分配器 192-3 与子功能单元 22 通信。相似地,如果需要也可建立逆向通路。开关器件 196-1 和 196-2 连接多路转换器 192-4 和多路分配器 194-1,其与子功能单元 11 通信。如可理解的那样,虽然示出了正向和逆向信号通路,正向和/或逆向通路可按需要在子功能单元之间使用。如果在子功能单元之间没有使用正向和逆向通路,某些多路转换器和多路分配器可省略。

在失效和再配置之后,第一功能单元 10-1 包括子功能单元 11、22、31 和 41。第二功能单元 10-2 包括子功能单元 12、23、32 和 42。第三功能单元 10-3 包括子功能单元 13、2S、33 和 43。第四功能单元 10-4 包括子功能单元 14、24、3S 和 44。第五功能单元 10-5 包括子功能单元 15、25、34 和 45。第六功能单元 10-6 包括子功能单元 16、26、35 和 46。

具有多路转换开关器件的半导体可包括多个完全或部分备用子功能单元。现参考图 11,半导体 200 包括两个部分备用子功能单元 10-PS₁ 和 10-PS₂。多个完全或部分备用子功能单元不必彼此邻近安置。开关器件 204 至少连接到两个相邻的开关。例如,开关器件 204-1 与开关器件 204-2 和 204-3 通信。相似地,开关器件 204-2 与开关器件 204-3 和 204-4 通信。半导体 200 能够取代同一行中的两个失效。

例如,如果子功能单元 31 和 33 失效(如阴影所示),开关器件 204 被再配置。第一功能单元 10-1 包括子功能单元 11、21、32 和 41。第二功能单元 10-2 包括子功能单元 12、22、34 和 42。第三功能单元 10-3 包括子功能单元 13、23、35 和 43。第四功能单元 10-4 包括子

功能单元 14、24、3S₁ 和 44。第五功能单元 10—5 包括子功能单元 15、25、3S₂ 和 45。

假定失效是一致的且独立地分布于半导体上（这也许是真实的或不是真实的），如果单个功能单元的成品率（yield）是 P_s ，那么第一子功能单元的成品率是 $P_{sub1}=P_s$ （（子功能单元的面积）/（功能单元的面积））。功能单元的成品率 P_s 等于每个子功能单元成品率的积。

如果 p 是功能单元的成品率， m 是工作的功能单元的最小数目，且 n 等于 m 加上备用功能单元的数目，则成品率定义如下：

$$yield = f(p, m, n) = \sum_{x=m}^n p^x (1-p)^{n-x} \frac{n!}{x!(n-x)!}$$

例如，具有 8 个功能单元（和备用功能单元）的半导体的成品率为 43%，其中每个功能单元具有相同的成品率 90%。假定功能单元具有 4 个子功能单元 A、B、C 和 D。如果 A、B、C 和/或 D 经历一次失效，则所有子功能单元作为一个组被换出（swapped out）。借助一个备用功能单元，成品率提高至 77.5%。

如果功能性模块可以两组（A 和 B）和/或（C 和 D）被换出，则成品率等于：

$$yield = f(p_A \times p_B, m, n) \times f(p_C \times p_D, m, n)$$

在这个例子中，当失效密度 $A+B=C+D$ 的密度，则成品率提高至 85.6%。

如果功能性模块可以三组被换出（A 和 B），C 和/或 D，则成品率等于：

$$yield = f(p_A \times p_B, m, n) \times f(p_C, m, n) \times f(p_D, m, n)$$

在这个例子中，当 A、B、C 和 D 的失效密度相等时，成品率提高至 88.6%。

如果功能性模块可以四组被换出 A、B、C 和/或 D，则成品率等于：

$$yield = f(p_A, m, n) \times f(p_B, m, n) \times f(p_C, m, n) \times f(p_D, m, n)$$

在这个例子中，当 A、B、C 和 D 的失效密度相等时，成品率提高至 91.7%。

如可理解的那样，提供一个备用功能单元显著地提高成品率。将

功能单元分成两个或更多子功能单元进一步提高成品率，这些子功能单元可单个换出。在某些点，在提高成品率和增加设计复杂性之间求得平衡。

现参考图 12，其显示了一种用于取代不可操作的子功能单元的步骤，该不可操作的子功能单元使用单个完全或部分功能单元。控制开始于步骤 240。在步骤 242，控制识别出不可操作的子功能单元的行和列。在步骤 244，控制设定 N 等于功能单元中行的数目，且设定 R 等于 1。在步骤 246，控制确定 R 是否等于 $N+1$ 。如果是真，则控制于步骤 248 结束。如果是假，控制继续步骤 250，其中控制确定是否行 R 大于或等于一个不可操作 (N.O.) 子功能单元 (SFU)。如果是假，在步骤 252 控制增大 R ，且控制返回到步骤 246。如果是真，控制继续步骤 254，其中控制确定是否行 R 包括大于或等于两个不可操作 (N.O.) 子功能单元 (SFU)。因为只提供一个备用完全或部分子功能单元，如果两个或更多不可操作子功能单元在相同的行，在步骤 256 发出一个错误信号。

在步骤 258，控制设定 m 等于完全或部分备用功能单元的列数，且 z 等于不可操作的子功能单元的列数。在步骤 262，控制设定 $i=z$ 。在步骤 270，控制确定是否 $z>m$ 。如果失效，控制继续步骤 274，且使用开关器件移位第 i 个子功能单元到 $(i+1)$ 列。在步骤 276，控制确定是否 $(i+1)=m$ 。如果不是，在步骤 278 控制增大 i ，且继续步骤 274。否则，在步骤 280 控制增大 R ，且控制继续步骤 254。

如果在步骤 270， z 大于 m ，控制继续步骤 284，且用开关器件移位第 i 个子功能单元到 $(i-1)$ 列。在步骤 286，控制确定 $(i-1)$ 是否等于 m 。如果不是，在步骤 288 控制减小 i ，且继续步骤 284。否则，控制继续步骤 280。

如本领域的技术人员可理解的那样，用于取代不可操作的功能单元和/或子功能单元的相似的算法可用于半导体执行，该半导体包括两个或多个完全或部分备用功能单元和/或子功能单元。而且，虽然示出了特定的开关布局，将被使用的特定开关器件将决定于具体的实施例，具体的功能单元和/或子功能单元的细节和其它常规设计标准。多种不同类型的开关器件也可以用于相同的半导体。

现参考图 14, 半导体 300 包括 M 个功能单元 302-1、302-2..... 和 302M (总称为 302)。M 个功能单元 302 中的每一个分别包括第一、第二和第三子功能单元 1X、2X 和 3X, 其中 X 是在 1 和 M 之间的数目。第一子功能单元 11、12、13.....和 1M 分别与第二子功能单元 21、22、23.....和 2M 通信。第一子功能单元 1X 也分别与第三子功能单元 31、32、33.....和 3M 通信。例如, 第一子功能单元 1X 可包括外部模拟和/或数字输入/输出 (I/Os), 且第三子功能单元 3X 可包括外部模拟和/或数字输入/输出 (I/Os)。在该例中, 第二子功能单元 2X 不与第三子功能单元 3X 通信。然而, 本领域的技术人员将理解第二子功能单元 2X 可与第三子功能单元 3X 通信。而且, 子功能单元也可按需要增加并连接。

第一子功能单元 1X 与半导体 300 的衰减器 304 通信, 且第三子功能单元 3X 与半导体 300 的衰减器 306 通信。虽然说明于图 14 中的示例性的实施例分别包括第一、第二和第三子功能单元 1X、2X 和 3X, 在 M 个功能单元 302 中的每一个中, 本领域的技术人员可以理解半导体 300 的功能单元 302 可包括任何数目的子功能单元, 其以不同的组合通信。

当一个子功能单元不可操作时, 问题产生了。例如, 如果在给定的功能单元 302 中, 第三子功能单元 3X 是不可操作的, 在第一子功能单元 1X 和第二子功能单元 2X 之间的信号通路可保持完整。然而, 在第一子功能单元 1X 和第三子功能单元 3X 之间的信号通路可保持不可用。因此整个功能单元 302 是不可操作的。例如, 多端口开关的一个端口是有缺陷的。当一个或多个子功能单元变得不可操作时, 有必要关断子功能和/或整个功能单元 302, 并且用备用子功能和/或功能单元 302 取代它们, 以提高半导体 300 的成品率。

现参考图 15, 8 端口半导体 314 包括九个功能单元 316 和 318。九个功能单元 316 和 318 包括 8 个功能单元 316, 其分别与半导体 314 和备用的功能单元 318 的输入和衰减器 320 和 322 通信。虽然在这个示例性实施例中, 示出的备用功能单元 318 在半导体 314 的最右边, 备用功能单元 318 可位于半导体 314 的最左边, 或在任意两个功能单元 316 之间。

物理端口段 (slice) 316 指特定功能单元 316 中子功能单元 1X、2X 和 3X 的分组, 它们物理上定位为一个端口。通常 (但非必须), 在物理段中的子功能单元是垂直地堆叠的。例如, 图 15 中第一物理端口段 316-1 包括子功能单元 11、21 和 31。

半导体 314 包括具有备用子功能单元 1S、2S 和 3S 的备用功能单元 318。当一个或多个子功能单元 1X、2X 和/或 3X 不可操作 (图 15 中以交叉线示出) 时, 半导体 314 中的开关器件 (为了简单起见, 没有示于图 15 中) 可从物理端口段 316 的衰减器 320 路由信号通过不同物理端口段 316 的子功能单元。在示于图 15 中的半导体 314 中, 半导体 314 的每个行可包括一个不可操作的子功能单元, 同时保持 8 个起作用的逻辑端口段。

逻辑端口段指子功能单元的分组, 该子功能单元用于从物理端口段 316 的输入衰减器 320 路由信号至同一物理端口段 316 的各个输出衰减器 322。例如, 图 15 中的子功能单元 13、26 和 38 是不可操作的, 因此图 15 中的第二逻辑端口段包括子功能单元 12、22 和 32。然而, 因为子功能单元 13 是不可操作的, 开关器件从第三物理端口段 316-3 的输入衰减器 320-3 路由信号至第四物理端口段 316-4 的第一子功能单元 14。因此, 第三逻辑端口段包括子功能单元 14、23 和 33。

来自物理端口断 316-1 和 316-2 的衰减器 320-1 和 320-2 的信号分别路由至同一物理端口段 316-1 和 316-2 的第一子功能单元 11 和 12。开始于物理端口段 316-3 (其包括不可操作的子功能单元 13), 来自衰减器 320-3 到 320-8 的信号被路由至一个功能单元的右边与物理端口段 316-4 到 316-8 和 318 邻近。虽然子功能单元 13 是不可操作的, 子功能单元 23 保持可操作。因此, 开关器件将一个输出信号从子功能单元 14 路由至子功能单元 23。在示例性实施例中, 在第一子功能单元 1X 和各第三子功能单元 3X 之间的信号通过第二子功能单元 2X 路由, 该第二子功能单元 2X 位于可操作的第一子功能单元 1X 的下面。例如, 从子功能单元 14 到子功能单元 33 的信号通过子功能单元 24 路由。

通过子功能单元 26 的路由可以在子功能单元 26 内与无源电路连接, 该子功能单元 26 连接子功能单元 16 到子功能单元 35。即使子功

能单元 26 是不可操作的, 从子功能单元 16 到子功能单元 35 的信号通过子功能单元 26 路由。这是在制造期间通过自动从第一子功能单元 1X 通过信号至同一物理端口段 316 的第二子功能单元 2X 至第三子功能单元 3X 而实现的。从衰减器 320-3 到 320-8 的信号被右移一个功能单元, 衰减器 320-3 到 320-8 和第三物理端口段 316-3 一致或在第三物理端口段 316-3 的右侧。分别在第四, 第五, 和第六物理端口段 316-4 到 316-6 的第一和第二子功能单元 14 和 23、15 和 24, 及 16 和 25 之间的信号被左移一个功能单元, 以避免不可操作的子功能单元 26。分别在第四到第八物理端口段 316-4 到 316-8 的第一和第三子功能单元 14 和 33、15 和 34、16 和 35、17 和 36, 及 18 和 37 之间的信号被左移一个功能单元。从备用功能单元 3S 到第八输出衰减器 322-8 的信号被左移一个功能单元。

图 15 中最终的逻辑端口段包括子功能单元 11、21 和 31; 12、22 和 32; 14、23 和 33; 15、24 和 34; 16、25 和 35; 17、27 和 36; 18、28 和 37; 以及 1S、2S 和 3S。

现参考图 16, 子功能单元 15、28 和 32 是不可操作的。在衰减器和第一子功能单元 320-5 和 16, 320-6 和 17, 320-7 和 18, 以及第五子功能单元 316-8 和 1S 之间并通过第八物理端口段 316-5 到 316-8 的信号被右移一个功能单元。在第一和第二子功能单元 16 和 25, 17 和 26, 以及 18 和 27 之间, 从第六到第八物理端口段 316-6 到 316-8 的信号被左移一个功能单元。在第一和第三子功能单元 12 和 33, 13 和 34, 以及 14 和 35 之间, 从第二到第四物理端口段 316-2 到 316-4 的信号被右移一个功能单元。从第三子功能单元分别到衰减器 33 到 3S 及 322-2 到 322-8, 且通过第八物理端口段 316-3 到 316-8 及备用功能单元 318 的信号被左移一个功能单元。

图 16 中最终的逻辑端口段包括子功能单元 11、21 和 31; 12、22 和 33; 13、23 和 34; 14、24 和 35; 16、25 和 36; 17、26 和 37; 18、27 和 38; 以及 1S、2S 和 3S。

现参考图 17, 一个示例性的 8 端口半导体 330 和 9 个工作端口 332-1 到 332-9 一起制造。可以不用第九端口 332-9 的衰减器 334-9 和 336-9。而且分别在第一或第九物理端口段 332-1 和 332-9 的一

个或多个开关器件 X-1 和 X-9 可不用, 因为没有邻近的端口可供切换。端口 332 的每一个包括功能单元 332, 该功能单元 332 分别具有第一、第二和第三子功能单元 1X、2X 和 3X。在衰减器 334 和半导体 330 的第一子功能单元 1X 之间的第一开关器件 338 从衰减器 334 路由信号至邻近物理端口段 332 的第一子功能单元 1X, 或从邻近物理端口段 332 的第一子功能单元 1X 路由信号至衰减器 334。

位于第一和第二子功能单元 1X 和 2X 之间的第二开关器件 340 从第二子功能单元 2X 路由信号至第一子功能单元 1X, 或从第一子功能单元 1X 路由信号至第二子功能单元。位于第二和第三子功能单元 2X 和 3X 之间的第三开关器件 342, 从第一子功能单元 1X 路由信号至第三子功能单元 3X, 或从第三子功能单元 3X 路由信号至第一子功能单元 1X。如上所述, 从第一子功能单元 1X 到第三子功能单元 3X 的信号 344 通过物理端口段的第二子功能单元 2X 路由, 该物理端口段具有可操作的第一子功能第一 1X。

在第三子功能单元 3X 和衰减器 336 之间的第四开关 346 从第三子功能单元 3X 路由信号至衰减器 336, 或从衰减器 336 路由信号至第三子功能单元 3X。在示例性实施例中, 在每个物理端口段 332, 和在每个子功能单元 1X 与 2X, 及 2X 与 3X, 及输入和/或输出端口 334 和 1X, 及 3X 和 336 之间, 有两个开关器件。这提供了双向信号传输。在示例性实施例中, 单个开关器件 338、340、342 和 346 中每一个都是多路转换器开关, 其从两个或更多不同信号输入中选择输出。例如, 具有在第二和第三子功能单元 23 和 33 之间向下信号流的开关器件 342-3, 在物理端口段 332-3 选择性地从子功能单元 12、13 和 14 中的一个路由输出信号至子功能单元 33。

现参考图 18, 进一步详细说明示例性的 3 端口半导体 354。半导体 354 包括三个功能单元 356-1 到 356-3 和备用功能单元 358。具有向下信号通路的开关器件 360-2 和 360-3 从衰减器 362 路由信号至相同的物理端口段 356 的第一子功能单元 1X, 该向下信号通路位于第一子功能单元 1X 和衰减器 362 之间。例如, 在第二物理端口段 356-2 内具有向下的信号通路的开关器件 360-2, 可从第一物理端口段 356-1 的一个输入衰减器 362-1, 或第二物理端口段 356-2 的输入衰减

器 362—2 输出信号至第二物理端口段 356—2 的第一子功能单元 12。信号被类似地在相反的方向上路由。

具有向下的信号通路的开关器件 364—1 到 364—3 和 364—S 从一个第一子功能单元 1X 路由信号至同一物理端口段 356 的第二子功能单元 2X，该向下的信号通路位于第一子功能单元 1X 和第二子功能单元 2X 之间。例如，在第二物理端口段 356—2 内具有向下的信号通路的开关器件 364—2，可从子功能单元 11、12、和 13 中的一个输出信号至子功能单元 22。信号被类似地在相反的方向上路由。

具有向下的信号通路的开关器件 366—1 到 366—3 和 366—S 从一个第一子功能单元 1X 路由信号至同一物理端口段 356 的第三子功能单元 3X，该向下的信号通路位于第二子功能单元 2X 和第三子功能单元 3X 之间。例如，在第二物理端口段 356—2 内具有向下的信号通路的开关器件 366—2，可从子功能单元 11、12 和 13 中的一个输出信号至子功能单元 32。信号被类似地在相反的方向上路由。

具有向下的信号通路的开关器件 368—1 到 368—3 从一个第三子功能单元 3X 路由信号至同一物理端口段 356 的输出衰减器 370，该向下的信号通路位于第三子功能单元 3X 和衰减器 370 之间。例如，在第二物理端口段 356—2 内具有向下的信号通路的开关器件 368—2，可从子功能单元 32 和 33 中的任何一个输出信号至同一物理端口段的输出衰减器 370—2。信号被类似地在相反的方向上路由。

现参考图 19，进一步详细说明示例性的开关器件 378 和 380，它们分别位于第一和第二子功能单元 1X 和 2X 之间，且分别在第二和第三子功能单元 2X 和 3X 之间。开关器件 378 和 380 包括多路转换器开关，其选择性地输出四个输入信号中的一个。图 19 说明的多路转换器 378 和 380 是四合一（4-to-1）多路转换器，其被第一和第二控制信号 NE_SW 和 NW_SE，及 SW_NE 和 SE_NW 控制，下面将对它们作进一步的详细说明。虽然示出了四合一多路转换器，三合一，二合一和/或 M 合一（其中 M 是整数）多路转换器可根据所需的输入数目而被采用。

在每个具有向下的信号流的多路转换器开关 378 中，“1”输入从子功能单元 1X 接收输出信号，该子功能单元 1X 在左边临近的物理端口段 382。“0”输入从当前物理端口段 382 的子功能单元 1X 接收输出

信号。“2”输入从子功能单元 1X 接收输出信号，该子功能单元 1X 在右边临近的物理端口段 382。因为每个多路转换器开关 378 和 380 在三个信号间选择，该三个信号来自子功能单元 1X 或 2X，“3”输入连接到地且不用。这些信号被类似地在相反的方向路由。而且，虽然示出的多路转换器开关 378 和 380 分别位于第一和第二子功能单元 1X 和 2X 之间，在第二和第三子功能单元 2X 及 3X 之间的多路转换器开关分别被类似地连接。

现参考图 20，进一步详细说明开关器件 390 和 392，它们位于半导体 396 的第一子功能单元 1X 和衰减器 394 之间。所说明的具有向下的信号流的开关器件 390 是多路转换器开关，且所说明的具有向上的信号流的开关器件 392 是双开关。每个类型的开关器件 390 或 392 可单独使用，或取代 392 或 390 中的另一个使用。多路转换器开关 390 是二合一多路转换器，其基于控制信号 MUX_CR 输出两个输入信号中的一个。“0”输入接收来自同一物理端口段 397 的输入衰减器 394 的输出信号。“1”输入接收来自左边邻近物理端口段 397 的输入衰减器 394 的输出信号。

双开关 392 包括第一和第二开关 398 和 400，它们基于第一和第二控制信号 MUX_ST 和 MUX_CR，合作输出来自第一子功能单元 1X 的信号至一个衰减器 394。例如，第二物理端口段 397-2 的双开关 392-2，通过开通第一开关 398-2，将信号从子功能单元 12 指向同一物理端口段 397-2 中的输入衰减器 394-2，或通过开通第二开关 400-2，将信号从子功能单元 12 指向左边邻近的物理端口段 397-1 的输出衰减器 394-1。第一和第二开关 398 和 400 中只有一个在任何时间都开通，且两个开关 398 和 400 通常不在同一时间断开。

现参考图 21，表包括用于图 20 中的开关器件 390 和 392 的控制信号组合。当各控制信号设为高电平时，开关器件 398 和 400 开通，当各控制信号设为低电平时，开关器件 398 和 400 断开。对于图 20 中的具有向上的信号流的双开关 392，当 MUX_ST 设为高电平时，第一开关 398 开通。根据该表，当 MUX_ST 设为高电平时，来自第一子功能单元 1X 的信号被路由到同一物理端口段 397 的各衰减器 394。当 MUX_CR 设为高电平时，第二开关 400 开通。根据该表，当 MUX_CR

设为高电平时，来自第一子功能单元 1X 的信号被路由至左边邻近物理端口段 397 的衰减器 394。当 MUX_ST 和 MUX_CR 为零时，数据不路由至衰减器 394。当 MUX_ST 和 MUX_CR 都设为高电平时，产生一个不用的组合。

现参考图 22，详细说明了位于第三子功能单元 3X 和半导体 396 的衰减器 410 之间的开关器件 408。如同图 20 中具有向上的信号流的开关器件，图 22 中具有向下的信号流的开关器件 408 是双开关。第一和第二开关 412 和 414 分别基于第一和第二控制信号 MUX_ST 和 MUX_CR 合作路由信号至衰减器 410，该信号是第三子功能单元 3X 输出的。图 21 中的控制信号组合也用于图 22 中的双开关 408 的控制信号 MUX_ST 和 MUX_CR。在图 20 中，SW 是三态缓冲器，其用于路由数字信号，其中信号方向是单向的。在图 22 中，SW 是 CMOS 开关，其用于通过双向模拟信号。

当 MUX_ST 设定为高电平时，第一开关 412 开通，且来自第三子功能单元 3X 的信号被路由到同一物理端口段 397 的各个衰减器 410。当 MUX_CR 设定为高电平时，第二开关 414 开通，且来自第三子功能单元 3X 的信号路由到左边临近的物理端口段 397 的衰减器 410。虽然仅具有向下的信号流的开关器件 408 在图 22 中进行了说明，也可存在具有向上的信号流的开关器件的相似的布局。而且，双开关 408 可用多路转换器开关取代。

现参考图 23A，系统包括自动的测试装置 (ATE) 420、激光器 422 和具有整流电路 424 的自修复半导体 423，保险电路 (fuse circuit) 426 和子功能单元以及开关器件 (总称为 428)。在测试模式时，ATE 420 测试子功能单元，并识别不可操作子功能单元 (如果有)。ATE 420 输出右故障的子功能单元的地址至激光器 422，其产生或断开保险电路 426 中的相应的保险丝。在标准模式时，整流电路 424 用保险电路 426 来配置开关器件，下面将进行描述。

现参考图 23B，说明了整流电路 424。在测试过程之后，激光器 422 可使半导体 423 上保险电路 426 中的零个，一个或多个保险丝停用 (deactivate)，这设定 TRIM_*信号的值。“*”是子功能的占位符。换句话说，如果每个功能单元有三个子功能，将有 TRIM_P1、TRIM_P2

和 TRIM_P3 三个信号。解码模块 436 的输入接收 TRIM_* 信号。TRIM_* 信号是来自保险电路 426 的 n 位宽的信号。解码模块 436 将 TRIM_* 信号转换为二进制的值，其在 0 和 8 之间。每个二进制值相应于半导体 86 上的一个物理端口段（假定是一个 8 端口半导体）。第一多路转换器开关 438 的第一和第二输入接收二进制值。

输入衰减器优选具有下拉电阻器以确保 DIS_FUSE 信号被缺省设定为低电平。在常规操作中，DIS_FUSE 信号被设定为低电平以便整流的熔断值决定半导体上的有源组。然而，在测试过程中，DIS_FUSE 信号被设定为高电平，以便整流电路 424 可利用一个或多个移位寄存器，从而以不同的方式将数据发送到半导体 86 上，以探测不可操作的子功能和/或功能单元 92。

第一多路转换器开关 438 的第二控制信号被缺省设定为高电平。因此当 DIS_FUSE 信号被设定为低电平时，第一多路转换器开关 438 从解码模块 436 输出二进制值。TRIM_* 信号的二进制解码也简化 TRIM_* 信号值的映射。映射模块 440 以一种方式映射 TRIM_* 信号的值，该方式是统计地最小化保险丝的数目，且激光器被要求停用以便半导体 86 按要求操作。第一多路转换器开关 438 的输出也传输到寄存器，该寄存器可被管理接口读取。

自动测试装置 (ATE) 识别出半导体 86 中的子功能和/或功能单元 92，该半导体 86 没有缺陷。为了满意地测试半导体 86 的模拟部分，半导体 86 上的子功能单元 92 布局形成不同的逻辑端口段。因为具有激光器的停用的保险丝是永久的，有必要形成多种在保险电路 428 中没有停用保险丝的逻辑端口段，以测试半导体 86 的集成度。

移位寄存器 444 被用于最小化遇到的移位器逻辑中制造缺陷的几率。TCK 信号为移位寄存器 444 提供时钟信号。移位寄存器 444 在 TCK 信号的上升边计时。数据从 TDI 信号移位到移位寄存器 444 中。移位寄存器 444 包括这样的数据，其位数为 1 加上 p 和 n 中的较大者。因为 TDI 信号被输入到第三多路转换器开关 446，TMS 信号通常被设定为低电平，该 TMS 信号用作第三多路转换器开关 446 的控制信号。移位寄存器 444 只当 TRST 信号设定为低时被使能。

移位寄存器 444 具有两个操作模式。在直接模式中，移位寄存器

444 输出 n 位至第一多路转换器开关 438 的输入。在 ATE 编程时，使用该直接模式。当来自移位寄存器 444 的 n 位信号被第一多路转换器开关 438 输出时， n 位信号被映射模块 440 映射。半导体 86 的所有功能单元 92 的移位寄存器 444 同时加载来自 TDI 信号的数据。

在旁路模式中，第一多路转换器开关 438 被绕过，且 p 位被输入到第二多路转换器开关 442，该 p 位是移位寄存器 444 的输出。因此，映射模块 440 也被绕过。AND 门 448 的输出由 DIS_FUSE 信号和一个高电平信号确定。与 (AND) 门 448 的输出是用于第二多路转换器开关 442 的控制信号。在旁路模式中，TMS 信号被设定为高电平。因此，数据从 S_IN 信号中输入到移位寄存器 444 中。旁路模式在映射模块 440 有缺陷时使用。临近物理端口段的移位寄存器 444 被连接到菊花链 (daisy chain) 中，以便第 N 个移位寄存器 444 的输出被第 $(N+1)^{\text{th}}$ 个移位寄存器 444 的输入接收。

在测试过程中，利用管理接口再配置逻辑端口段是有用的。在这种情形中，管理接口利用可写寄存器 450。可写寄存器 450 接收 TRST 信号作为复位信号。第一多路转换器开关 438 的输入接收来自可写寄存器 450 的 n 位宽的输出。在这种情形中，DIS_FUSE 信号被设定为高电平，以便第一多路转换器开关 438 的输入被选择，该第一多路转换器开关 438 接收来自可写寄存器 450 的输出。在 DIS_FUSE 信号被设定为高电平时，可写寄存器 450 控制是否配置数据由可写寄存器 450 或保险电路 428 中的保险丝发生。

现参考图 24，其是总结了映射方案的表，该映射方案由解码模块 436 执行。解码模块 436 映射 TRIM_* 信号的值至相应的 SKIP_* 值，该 SKIP_* 值指定物理端口段。保险丝变换以一种方式执行，该方式可最小化用于期望的操作的被停用的保险丝的数目。如果一个保险丝没被停用，则 TRIM[3:0] 值被假定为零，如果一个保险丝被停用，则 TRIM[3:0] 值被假定为一。未用的 TRIM[3:0] 组合也被映射到二进制值，以便存在误操作时避免不定性。图 24 中未用的组合的映射最小化所需的映射逻辑。

当 ATE 被使用时，SKIP[3:0] 值由来自移位寄存器 444 中的数据的移位产生。然而，当使用激光器去停用保险丝时，优选使用解码的

TRIM[3:0]值。当没有探测到不可操作子功能单元 92 时，禁能备用功能单元是最有效的。因此，当值 TRIM[3:0]等于 0000 时，端口 8 被选为禁能端口。然而，在这种情形下，实际没有保险丝被停用。

现参考图 25，为半导体 86 上的第一、第二和第三子功能单元总结了整流信号的表。第一子功能单元与模块 P1 通信，第二子功能单元与模块 P2 通信，且第三子功能单元与模块 P3 通信。根据图 24 中的表，给定的 TRIM_PX [3:0]值有相应的 SKIP_PX [3:0]。

现参考图 26，半导体 86 上所有端口具有硬连线的输入信号 PORT_SLICE[3:0]。PORT_SLICE[3:0]的值在 0 和 8 之间，且识别具体的物理端口段数目。因为 SKIP_*信号的值识别不可操作子功能单元 92 的物理端口段数目，比较 PORT_SLICE[3:0]和 SKIP_*以确定逻辑端口段布局。

图 26 中的等式确定半导体 86 上的控制信号的值，半导体 86 上的控制信号包括用于开关器件的控制信号。NE_SW、NW_SE、SW_NE 和 SE_NW 控制信号确定多路转换器开关 378 和 380 如何操作，多路转换器开关 378 和 380 分别在图 19 中的第一和第二子功能单元 1X 与 2X，和第一与第三子功能单元 1X 与 3X 之间。MUX_X 控制信号确定多路转换器开关 390 和双开关 392 如何操作，多路转换器开关 390 和双开关 392 分别在图 20 和 22 中的第一子功能单元和衰减器 1X 及 394，第三子功能单元和衰减器 3X 及 410 之间。

现参考图 27，控制信号 MUX_ST 和 MUX_CR 的值是通过比较 SKIP_*和 PORT_SLICE 值确定的。例如，当 SKIP_*小于 PORT_SLICE 时，分别在第一子功能单元和衰减器 1X 及 394 之间的开关器件 390 和 392 路由来自第一子功能单元 1X 的信号至左边临近的物理端口段 397。类似地，分别在第三子功能单元和衰减器 3X 及 410 之间的开关器件 408 路由来自第三子功能单元 3X 的信号至左边临近的物理端口段 397。对在相反方向传送的信号来说移位方向被倒逆。而且，当 SKIP_*大于 PORT_SLICE 时，信号不转向。

现参考图 28，控制信号 NE_SW 和 NW_SE 的值由比较 SKIP_TOP 及 SKIP_BOT 与 PORT_SLICE 的值而确定。图 28 中的表为多路转换器开关 378 确定控制信号，该多路转换器开关 378 分别位于第一和第

二子功能单元 1X 与 2X，及第二和第三子功能单元 2X 与 3X 之间，且具有向下的信号流。多路转换器开关 378 在第一和第二子功能单元 1X 与 2X 之间路由信号，如图 19 所示，也在第一和第三子功能单元 1X 与 3X 之间路由信号。例如，当 NE_SW 等于零时，且当 NW_SE 等于 1 时，来自左边临近的物理端口段 382 中的子功能单元 1X 的信号被路由至在当前物理端口段 382 中的子功能单元 2X。

现参考图 29，控制信号 SE_NW 和 SW_NE 的值是通过比较 SKIP_TOP 和 SKIP_BOT 与 PORT_SLICE 的值确定的。图 29 中的表为多路转换器开关 380 确定控制信号，该多路转换器开关 380 具有向上的信号流，其分别位于第一和第二子功能单元 1X 和 2X 之间，且分别位于第二和第三子功能单元 2X 和 3X 之间。多路转换器开关 380 在第二和第一子功能单元 2X 和 1X 之间路由信号，如图 19 中的那样，且也在第三和第一子功能单元 3X 和 1X 之间路由信号。例如，当 SE_NW 等于 1，且当 SW_NE 等于 0 时，来自在右边临近的物理端口段 382 中的子功能单元 2X 的信号被路由至在当前物理端口段 382 中的子功能单元 1X。

现参考图 30，图 30 示出一个示例性移位寄存器实施例。每个物理端口段包括移位寄存器 458 和多路转换器开关 460。所有多路转换器开关 460 的第一输入接收 TDI 信号。所有多路转换器开关 460 的第二输入接收来自前述移位寄存器 458 的输出。在直接模式中，所有寄存器 458 被同时加载 TDI 信号。要求有十三位配置移位寄存器 458，其包括十二个整流位和一个控制位。然而，在一个示例性实施例中，移位寄存器 458 是十五位寄存器，因此，每个移位寄存器 458 的上两位（upper two bits）在直接模式中不用。

本领域的技术人员可以从前面的说明书中理解本发明广泛的教导可以多种形式执行。因此，虽然本发明是结合具体例子说明的，本发明的实际保护范围不应因此被限制，因为其它改变在研究了本发明的附图，说明书和权利要求的基础上，对本领域技术人员而言是显而易见的。

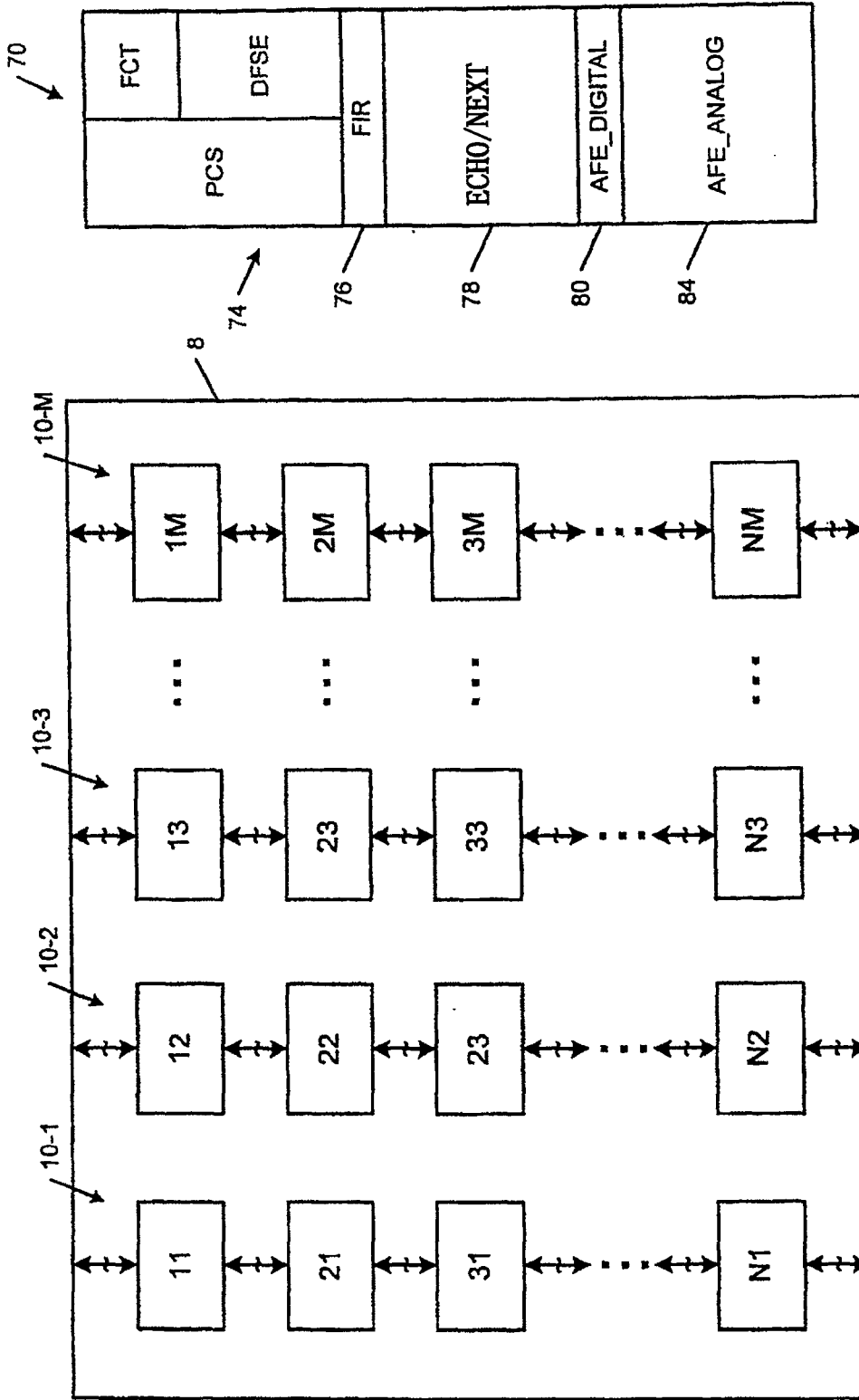


图2

现有技术

图1

现有技术

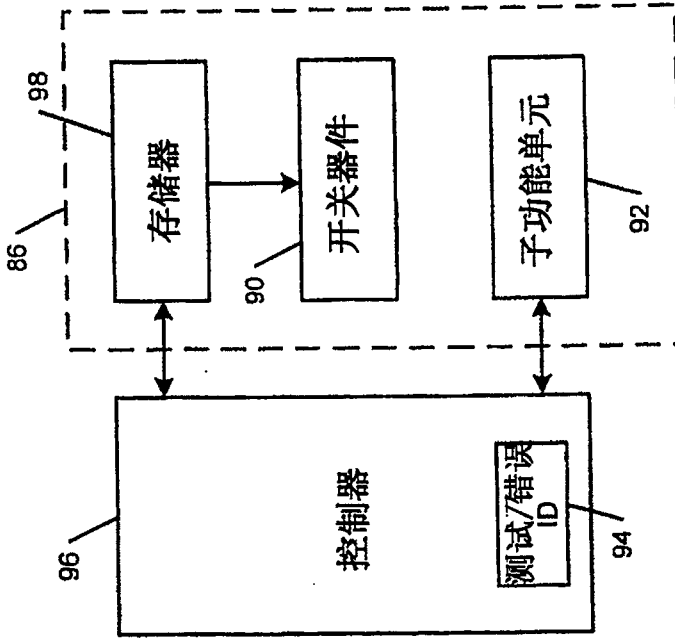


图3B

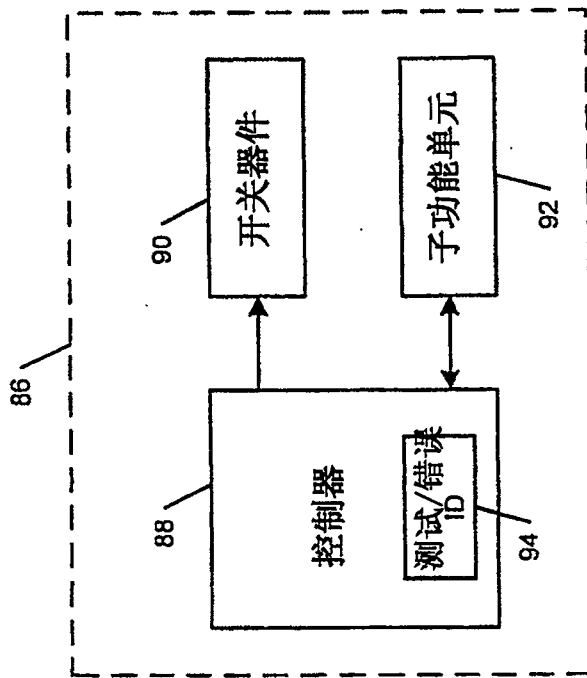


图3A

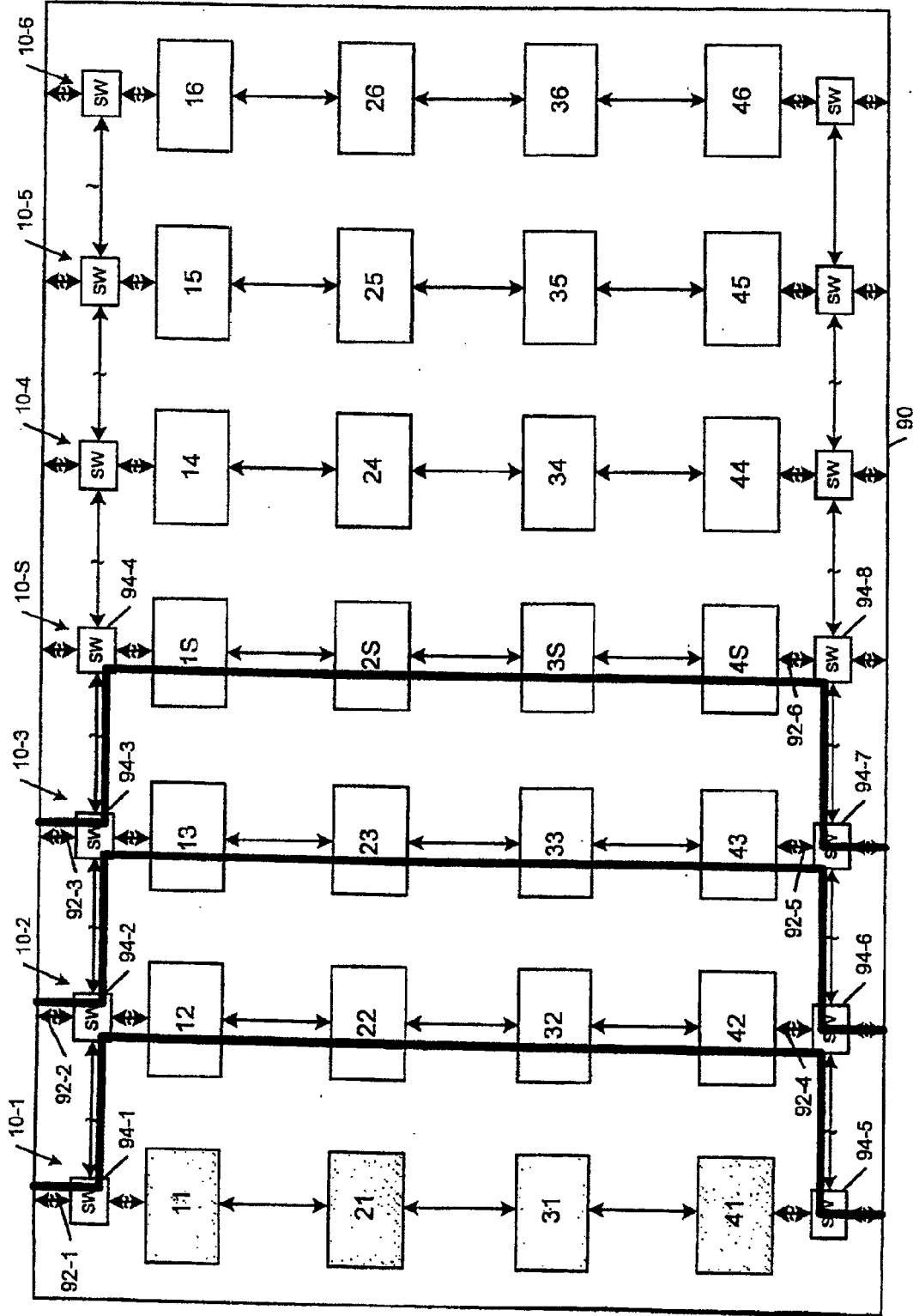


图4

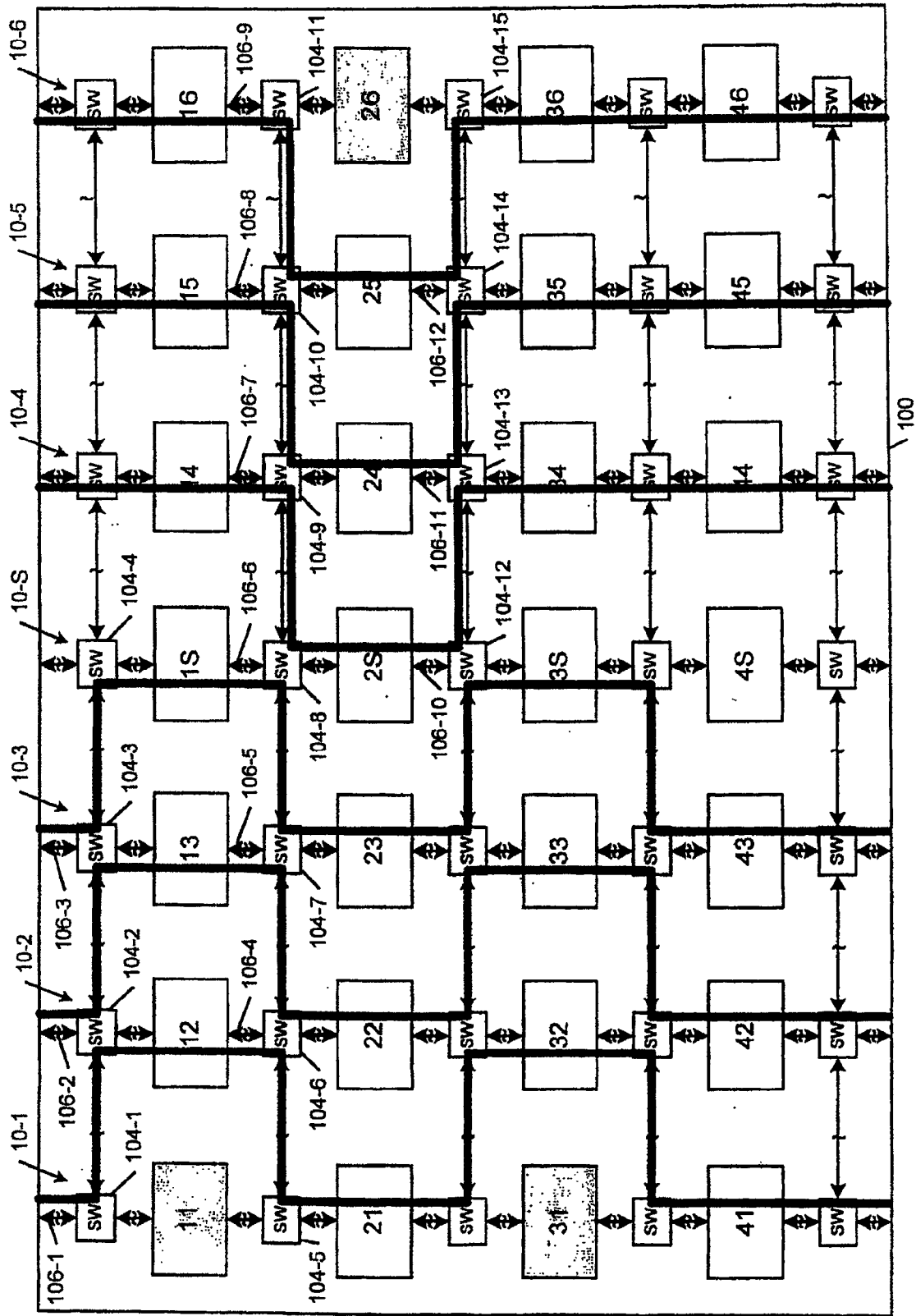


图5

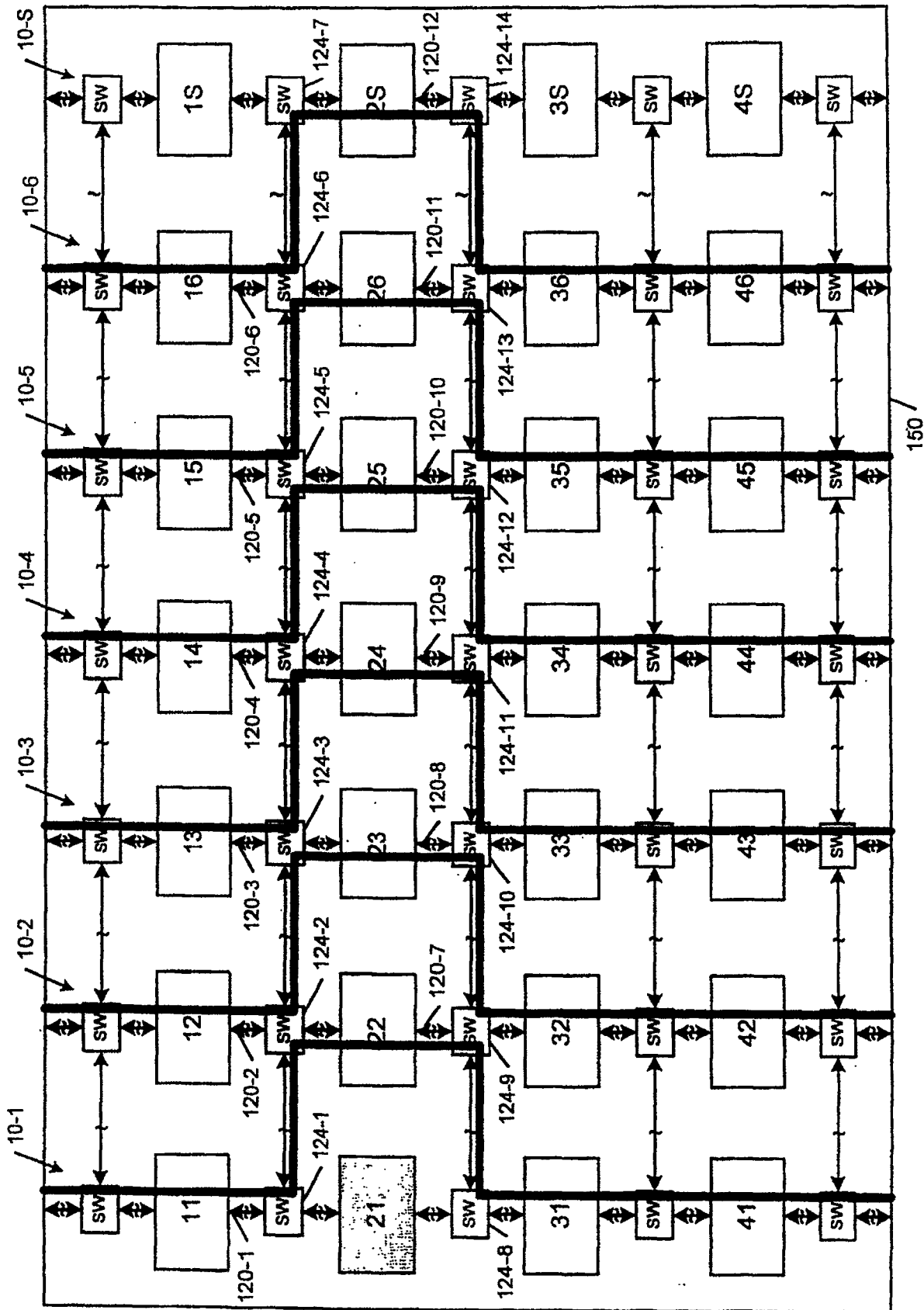


图6

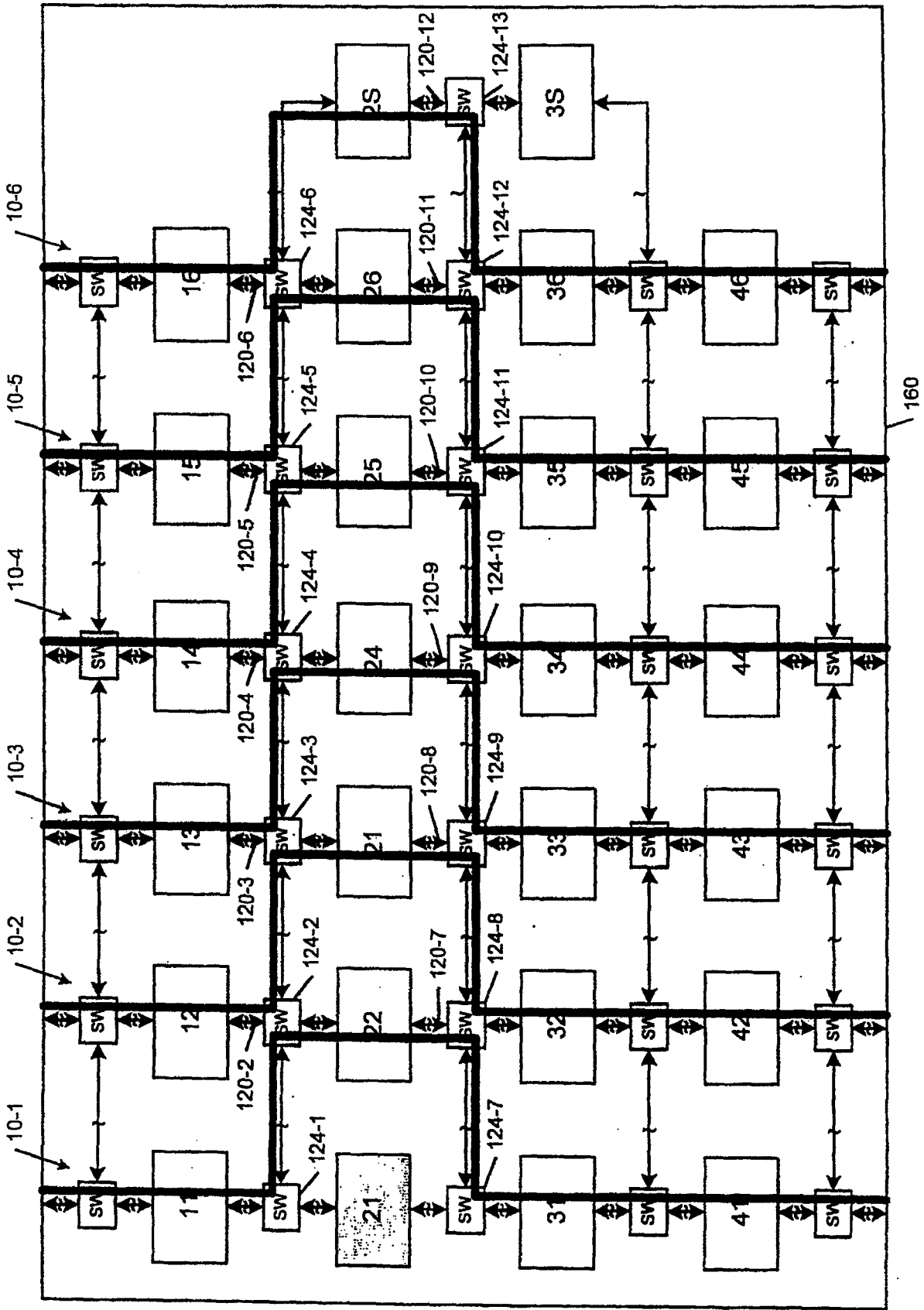


图7

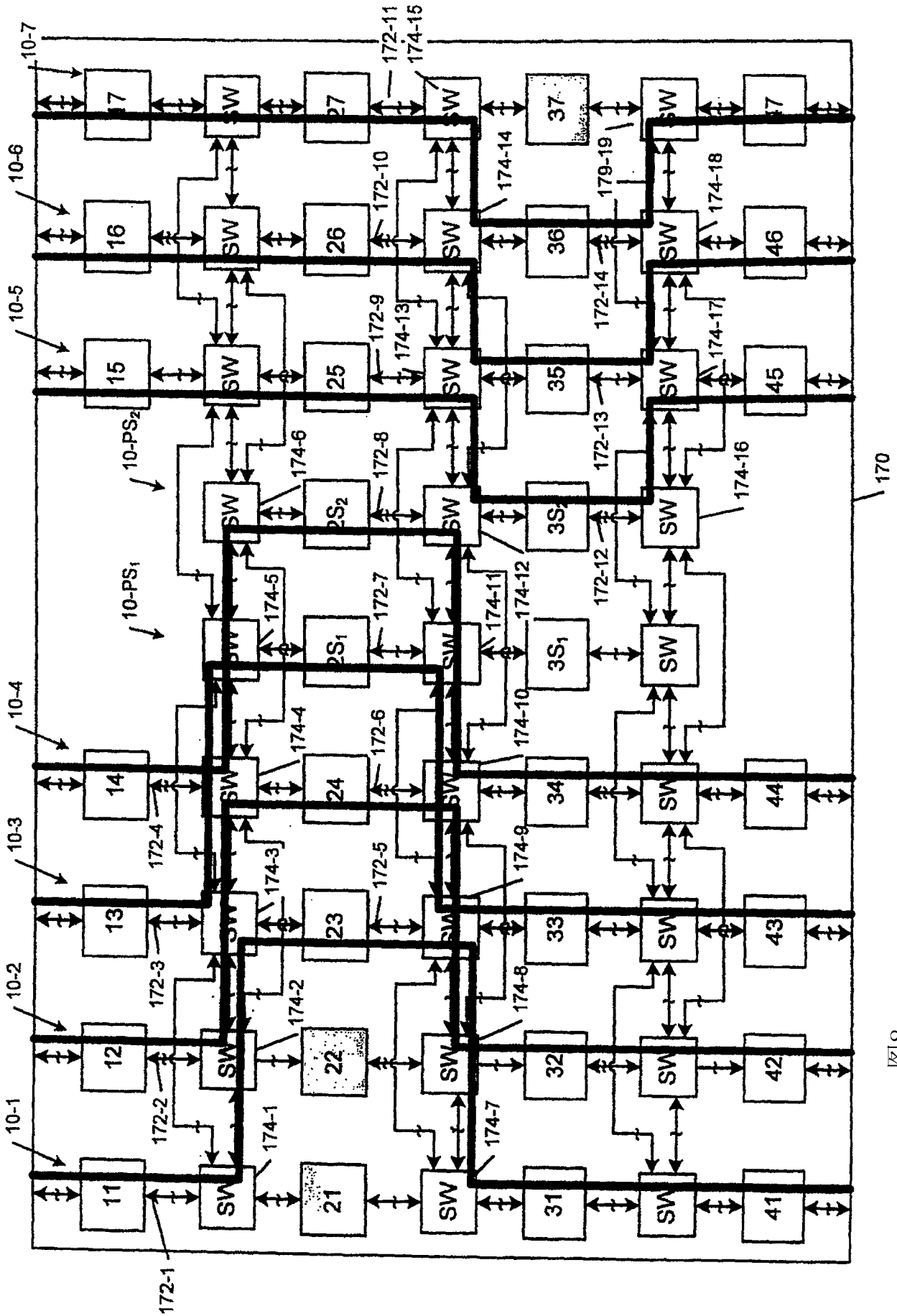


图8

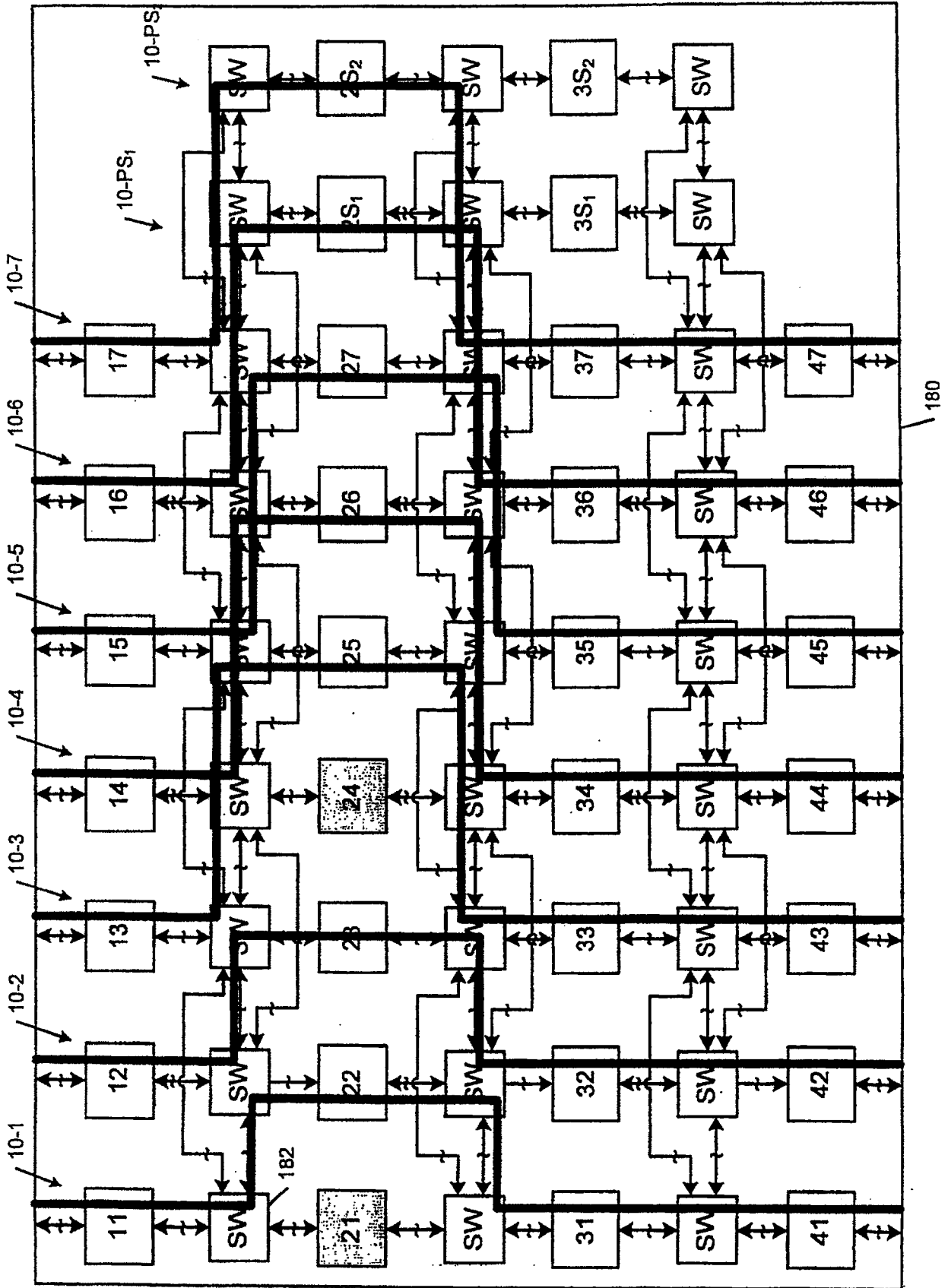


图9

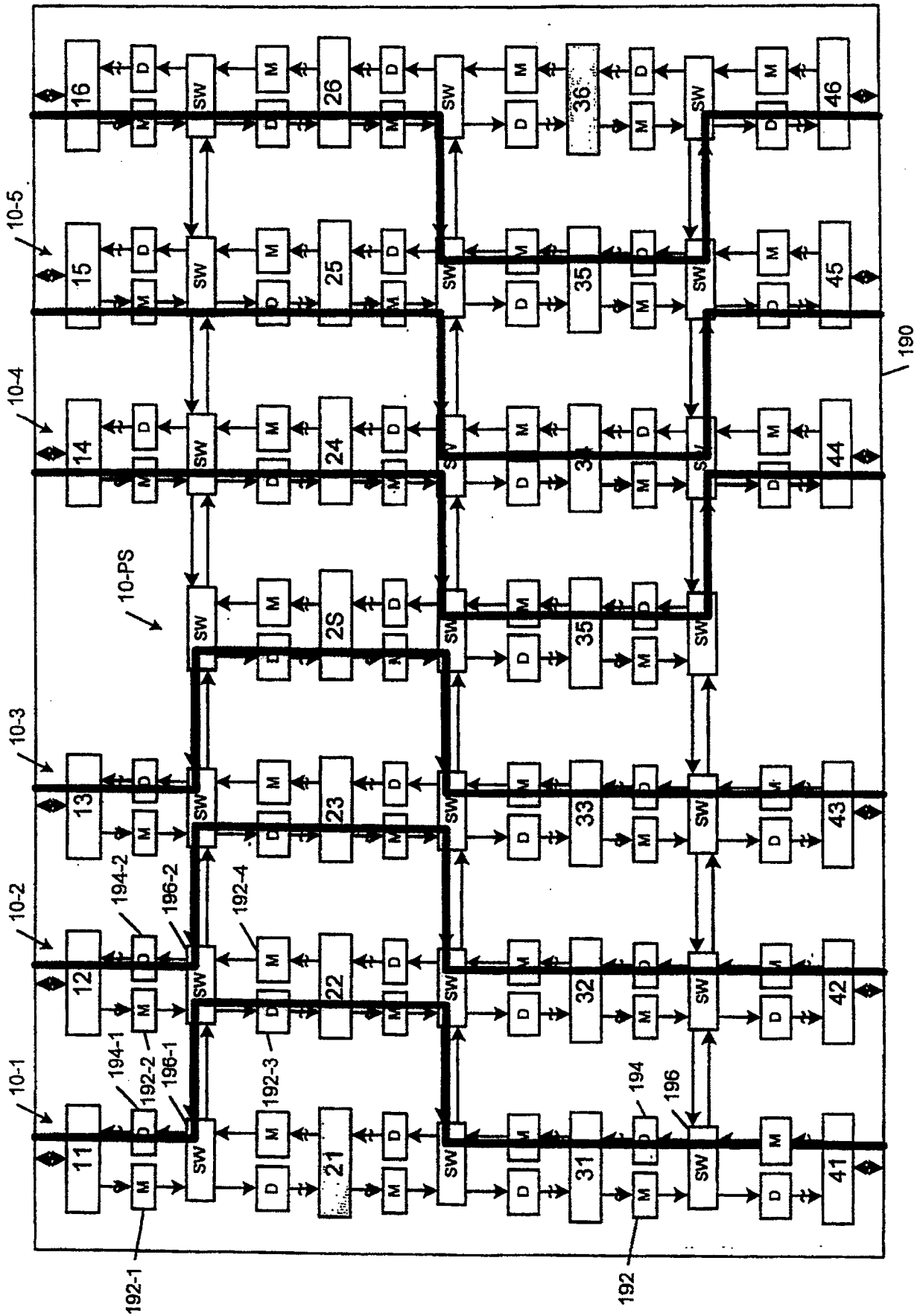


图10

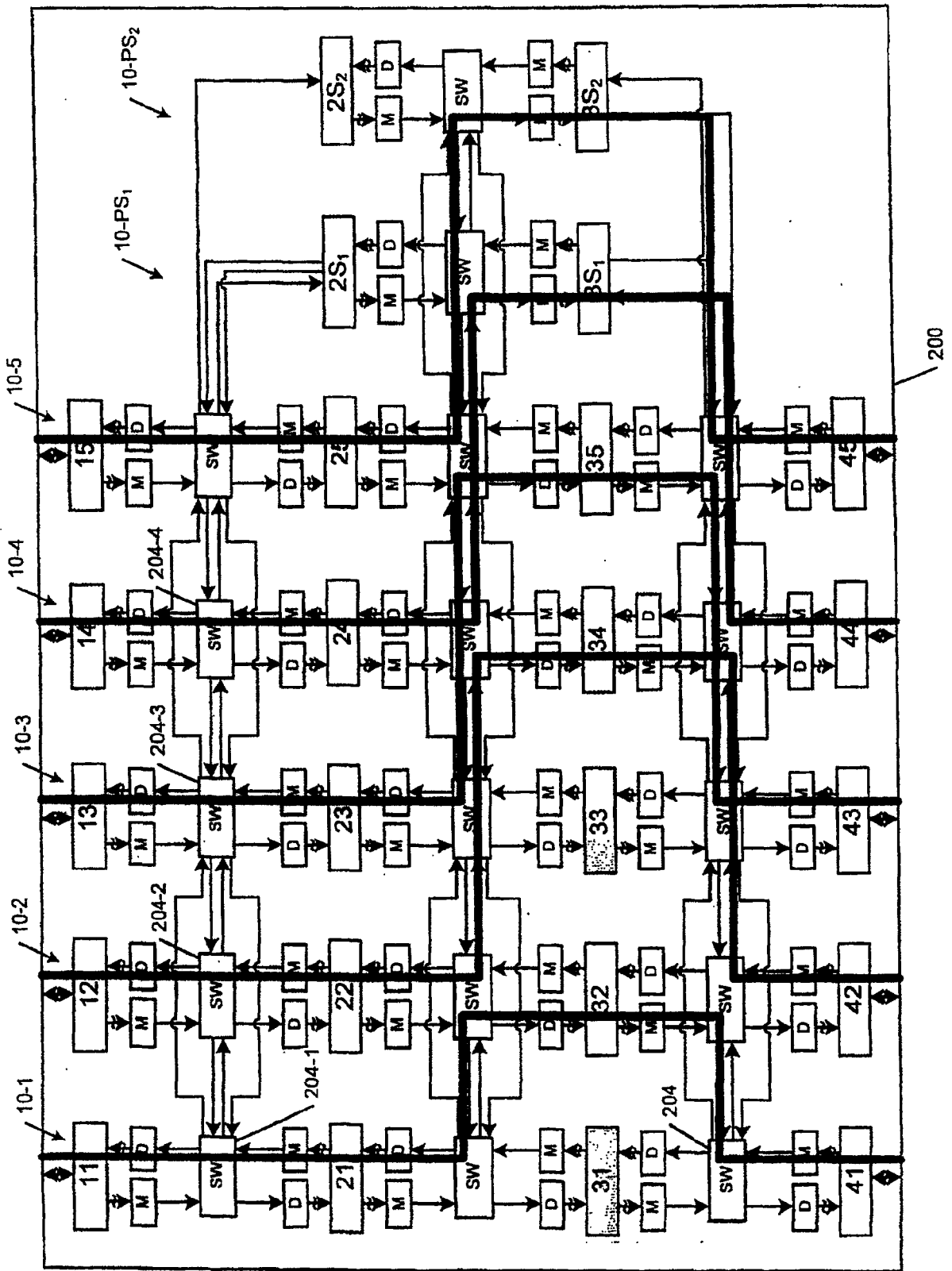


图 11

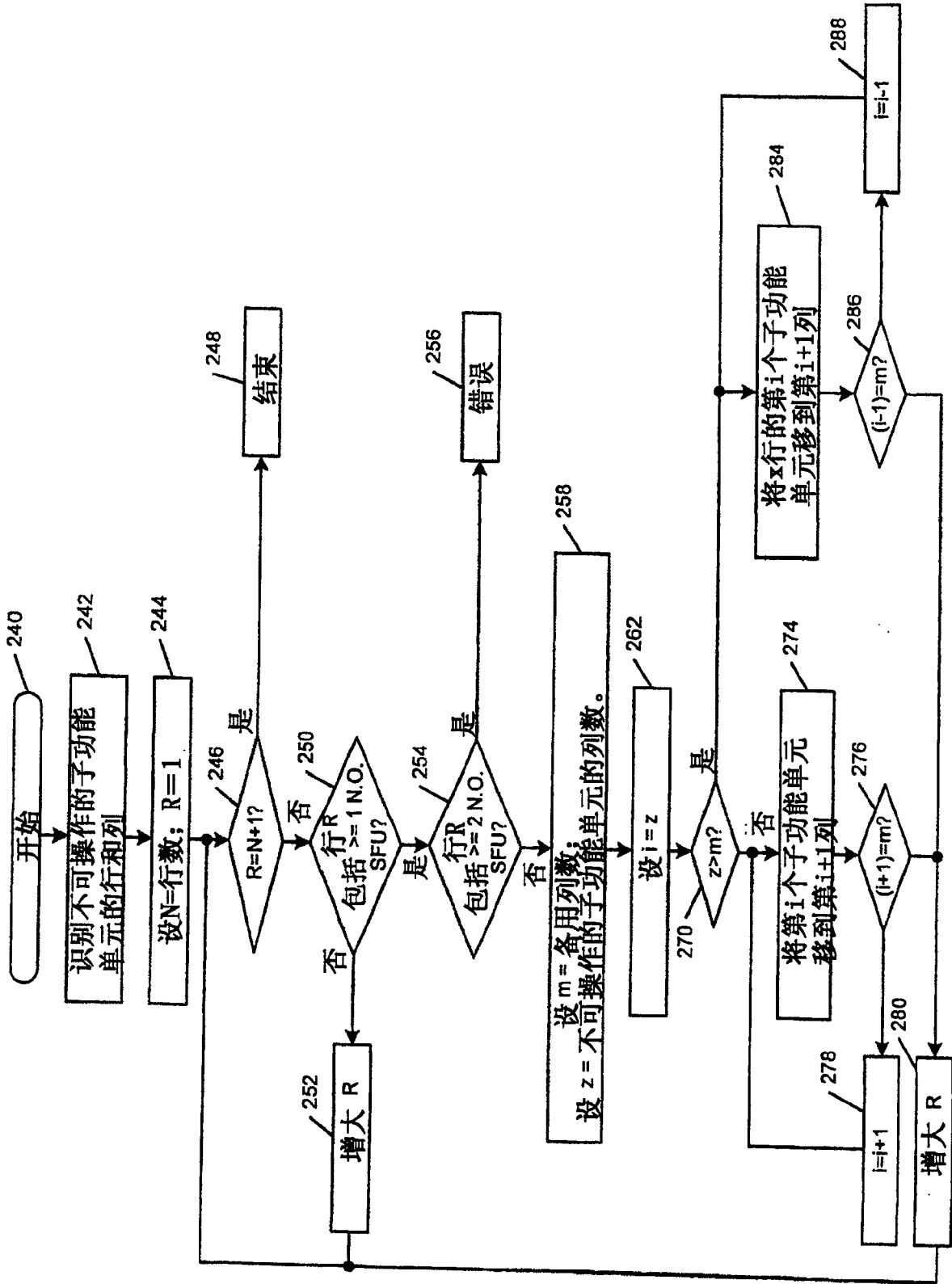


图12

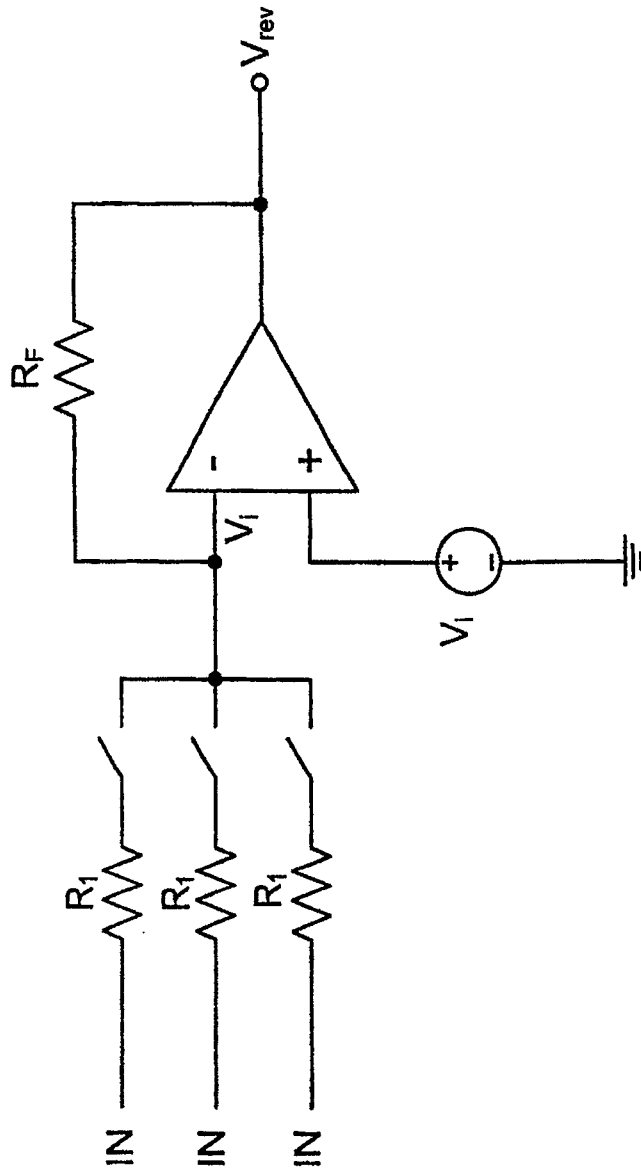


图13

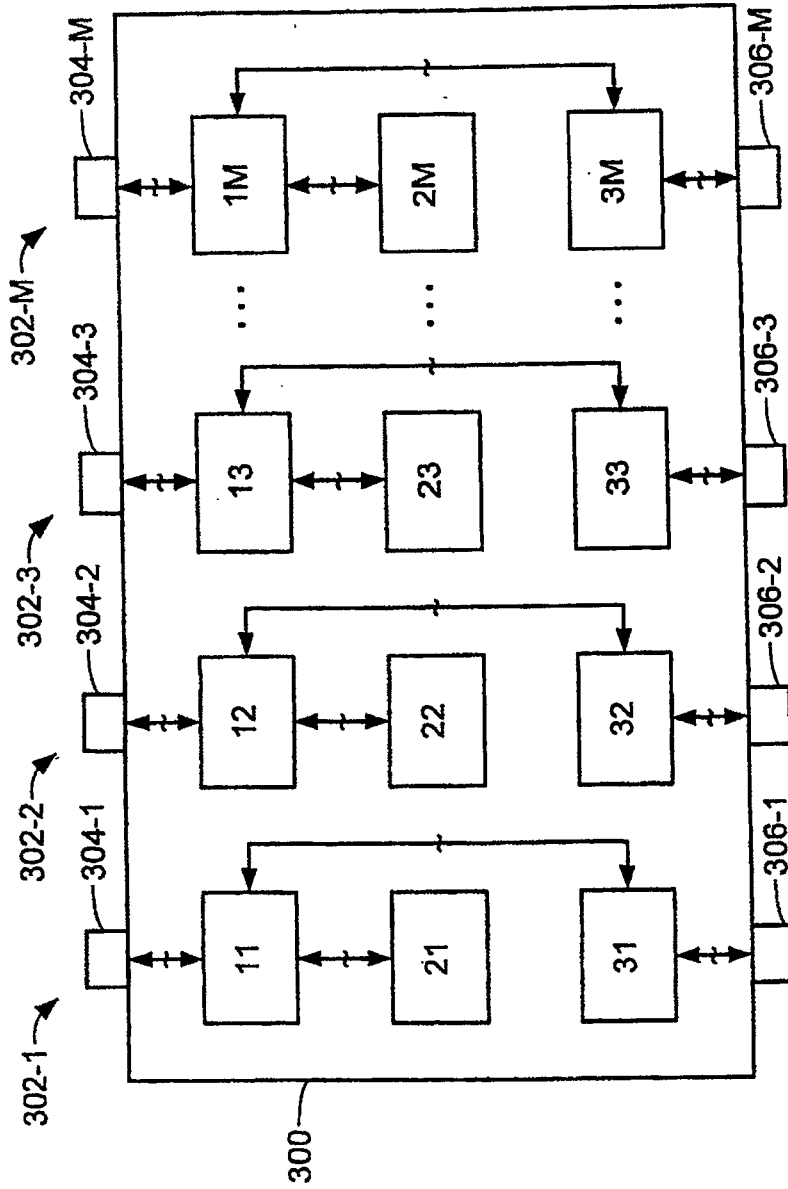


图14

现有技术

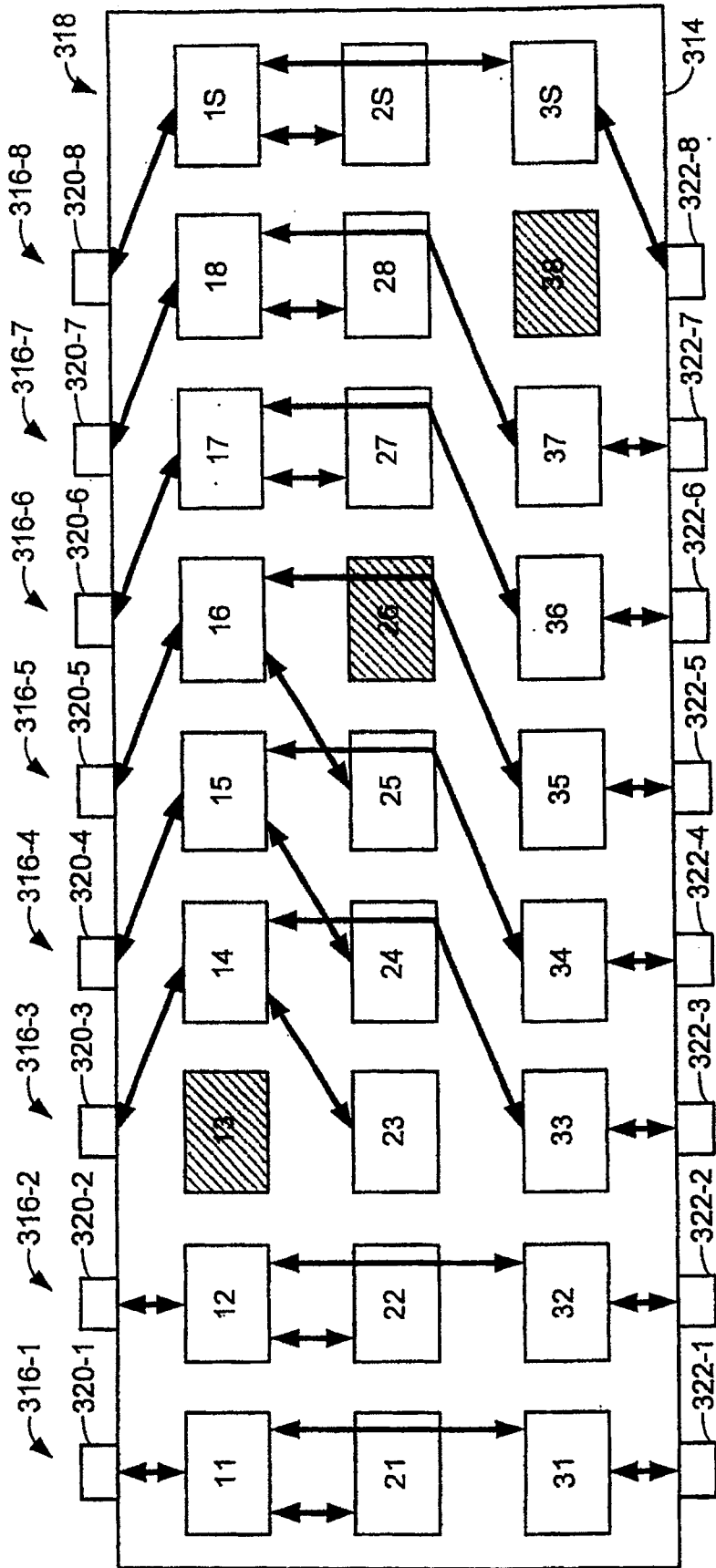


图15

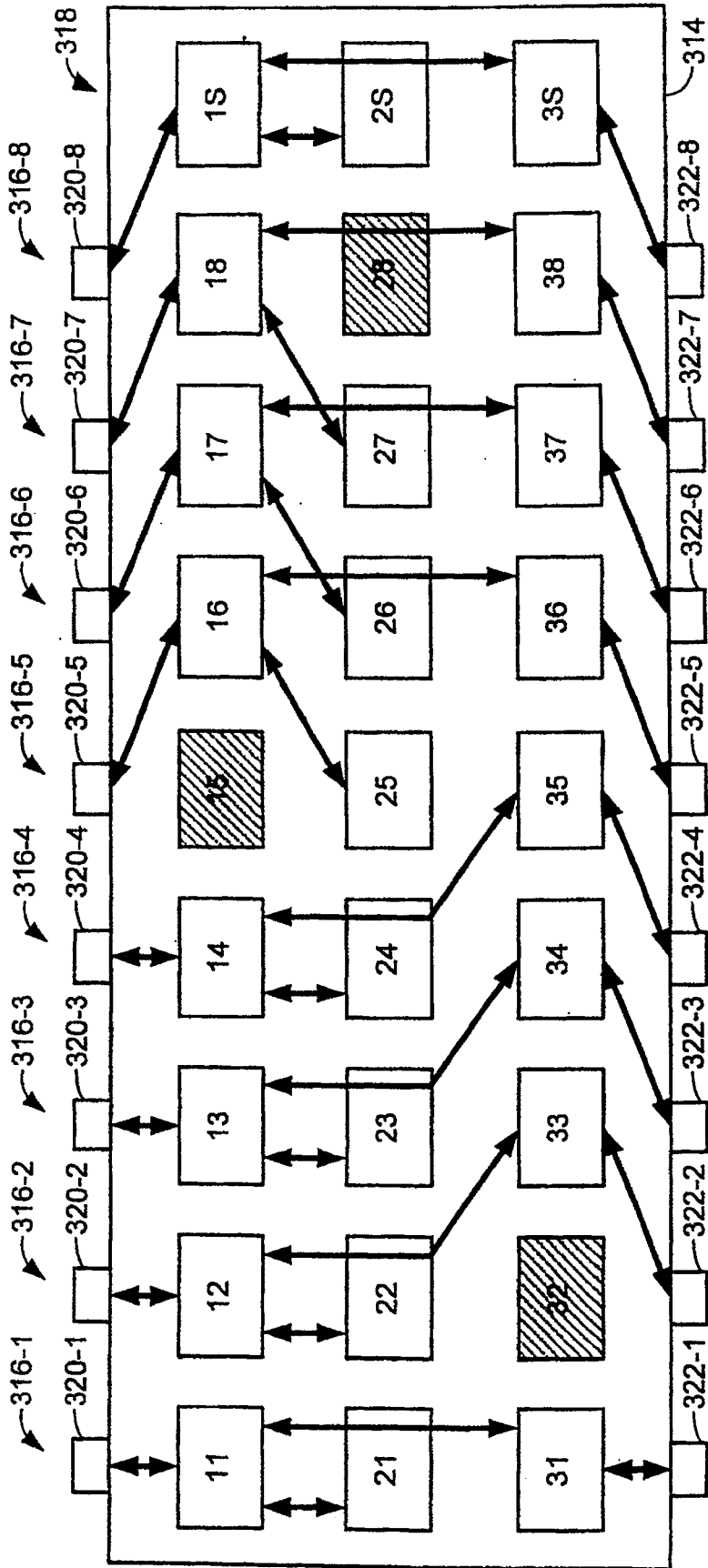


图16

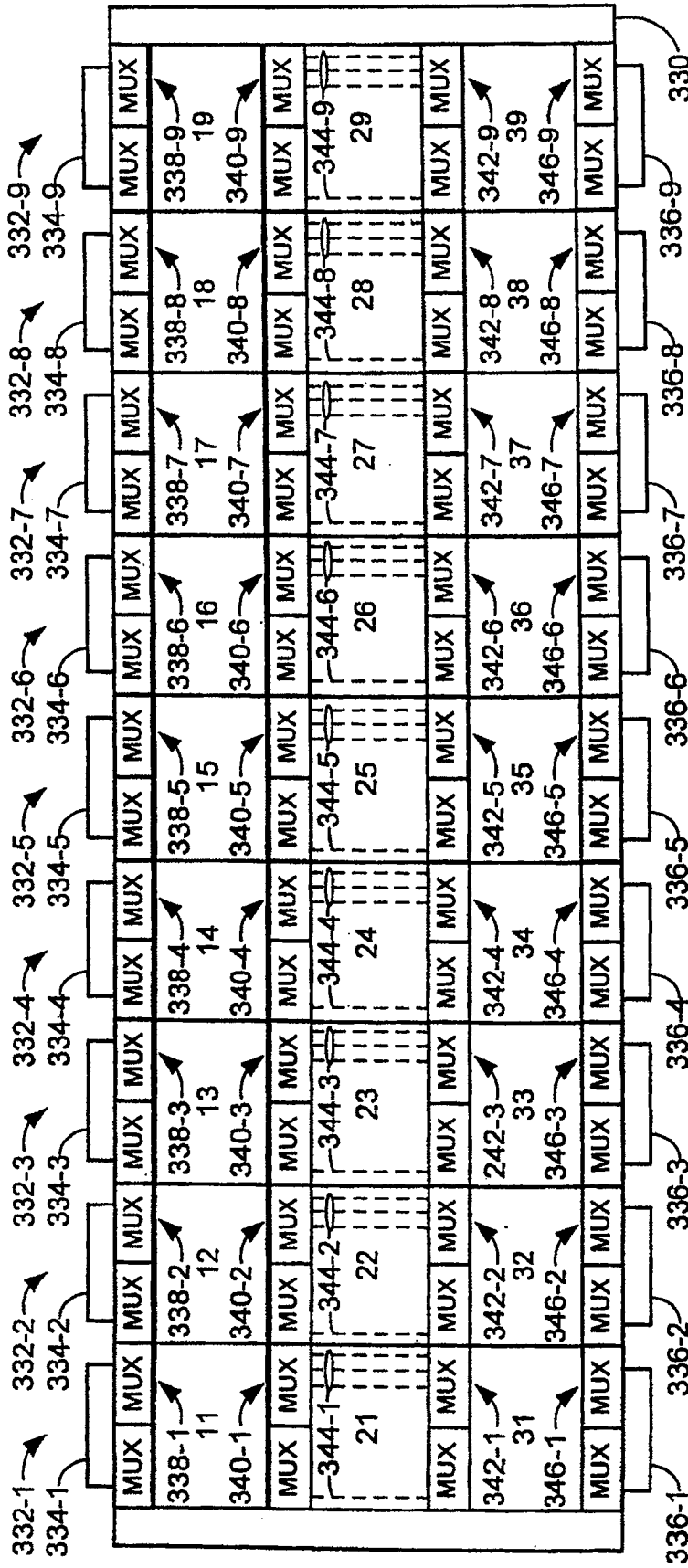


图17

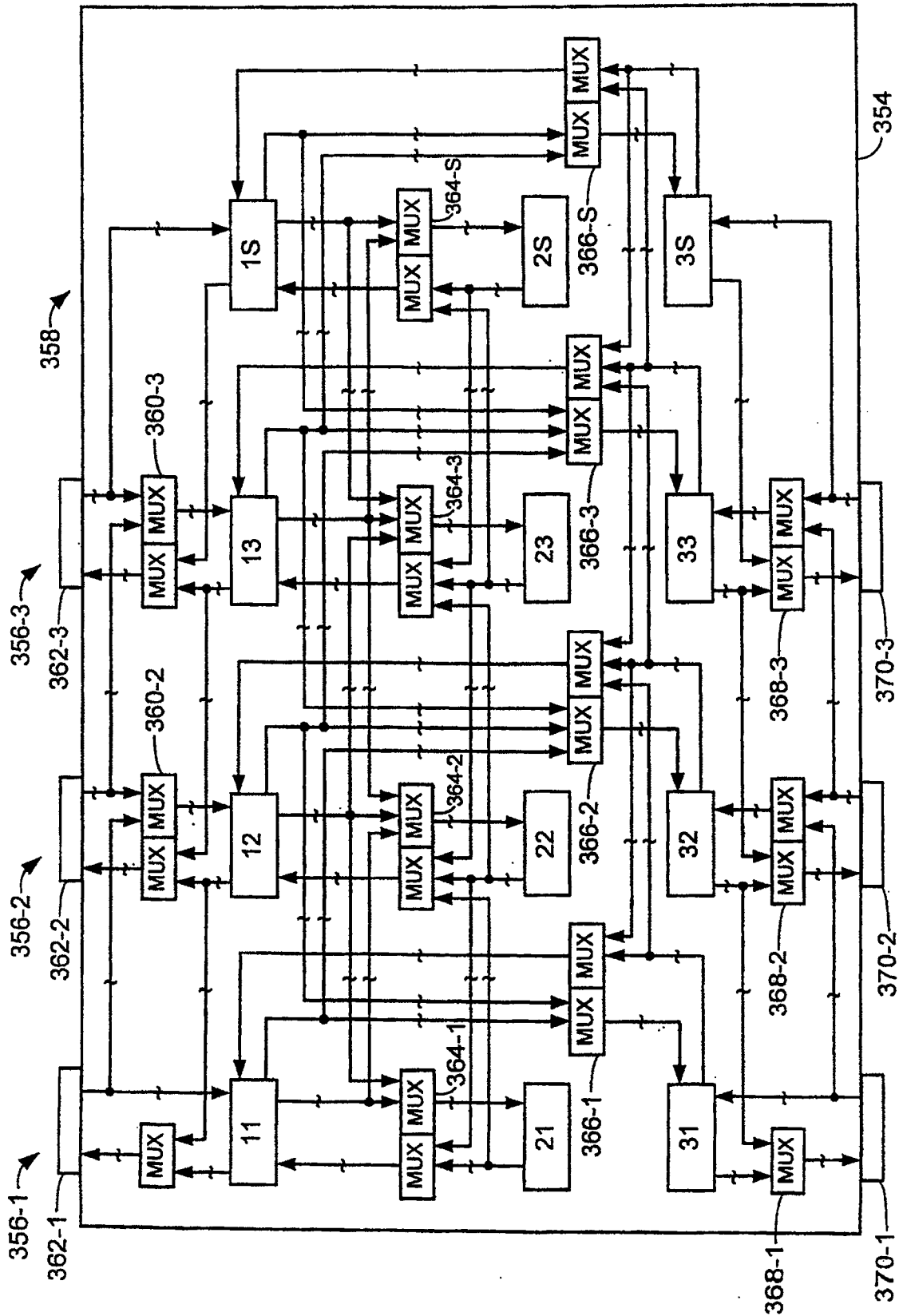


图 18

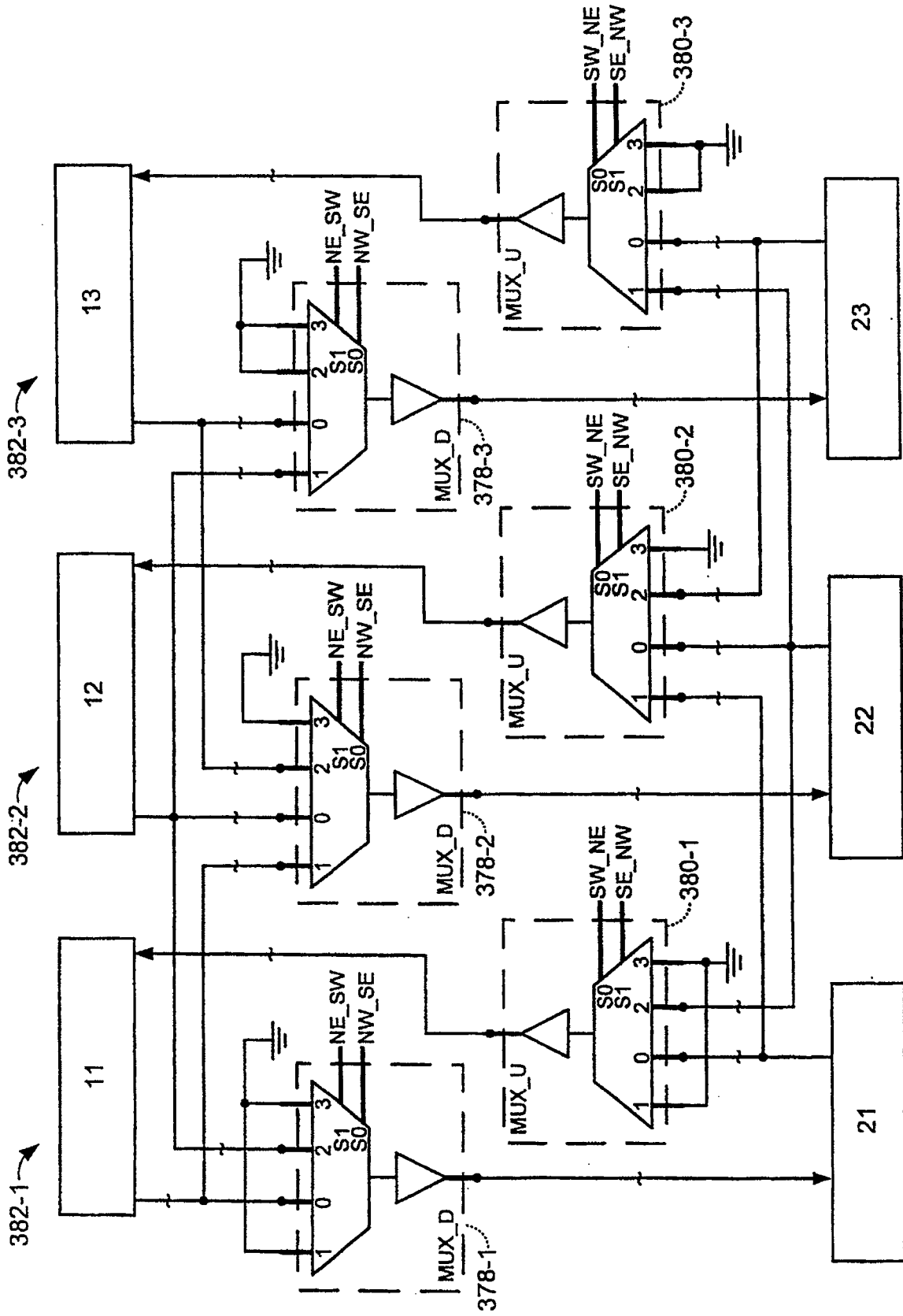


图19

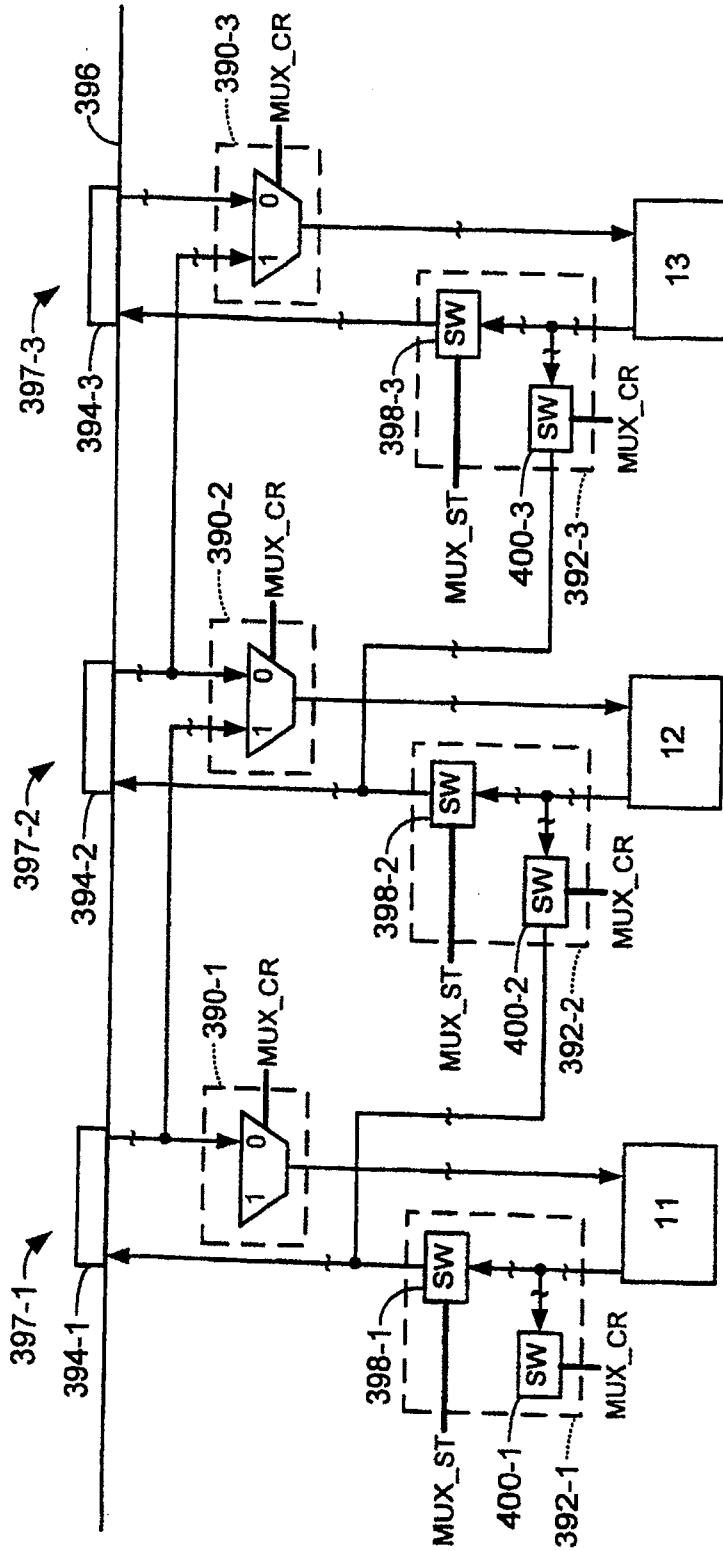
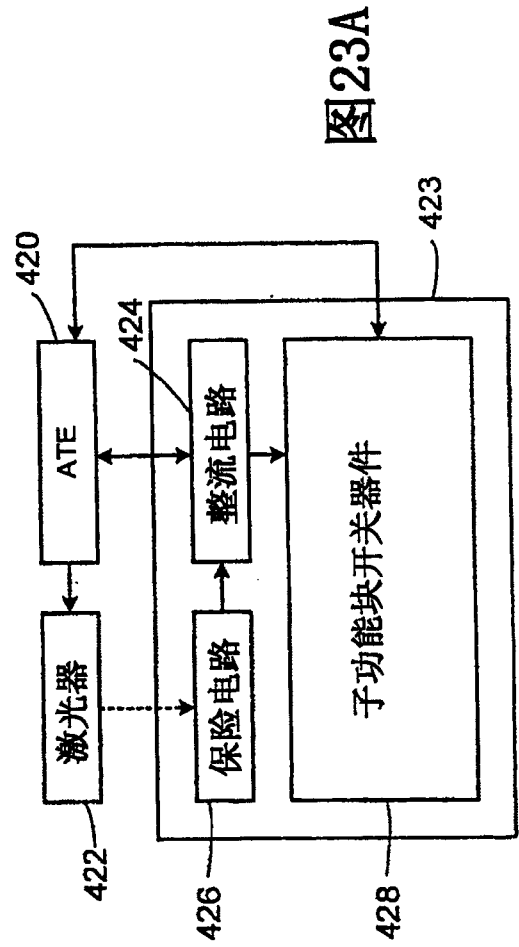
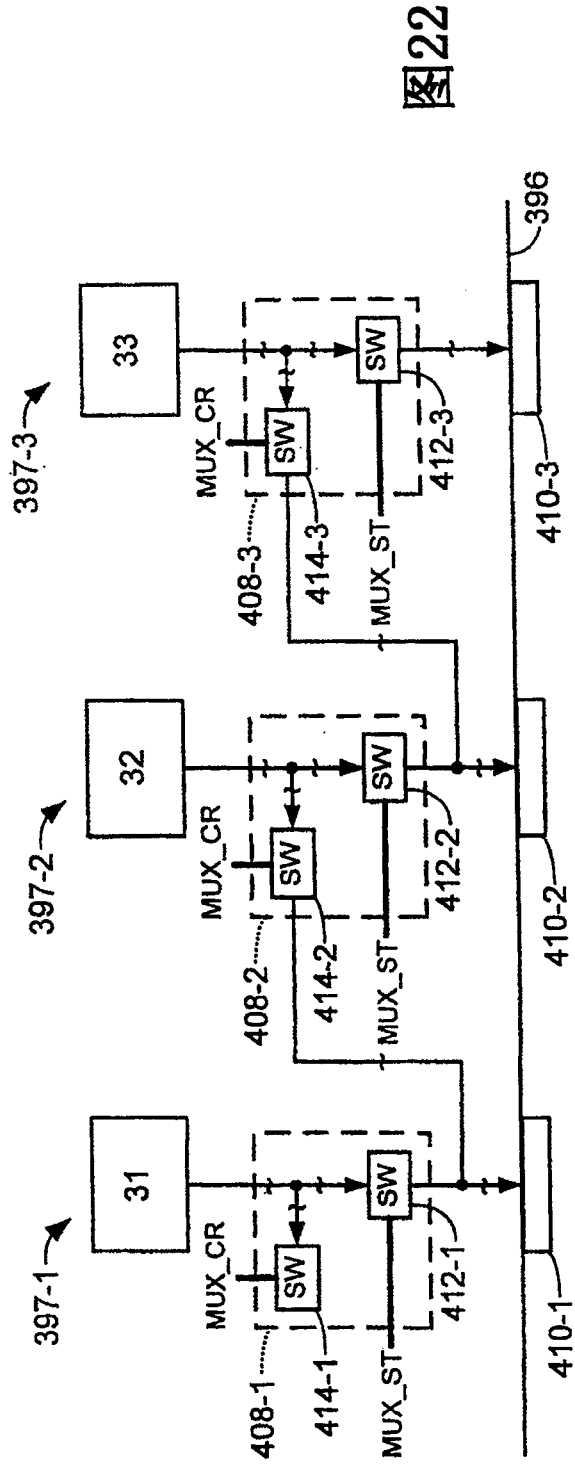


图20

| MUX_ST | MUX_CR | 功能 |
|--------|--------|-----------------------------|
| 0 | 0 | 未使用物理端口 |
| 0 | 1 | 从物理端口 n 路由到插针逻辑端口 $(n-1)$ |
| 1 | 0 | 从物理端口 n 路由到插针逻辑端口 n |
| 1 | 1 | 未使用 |

图21



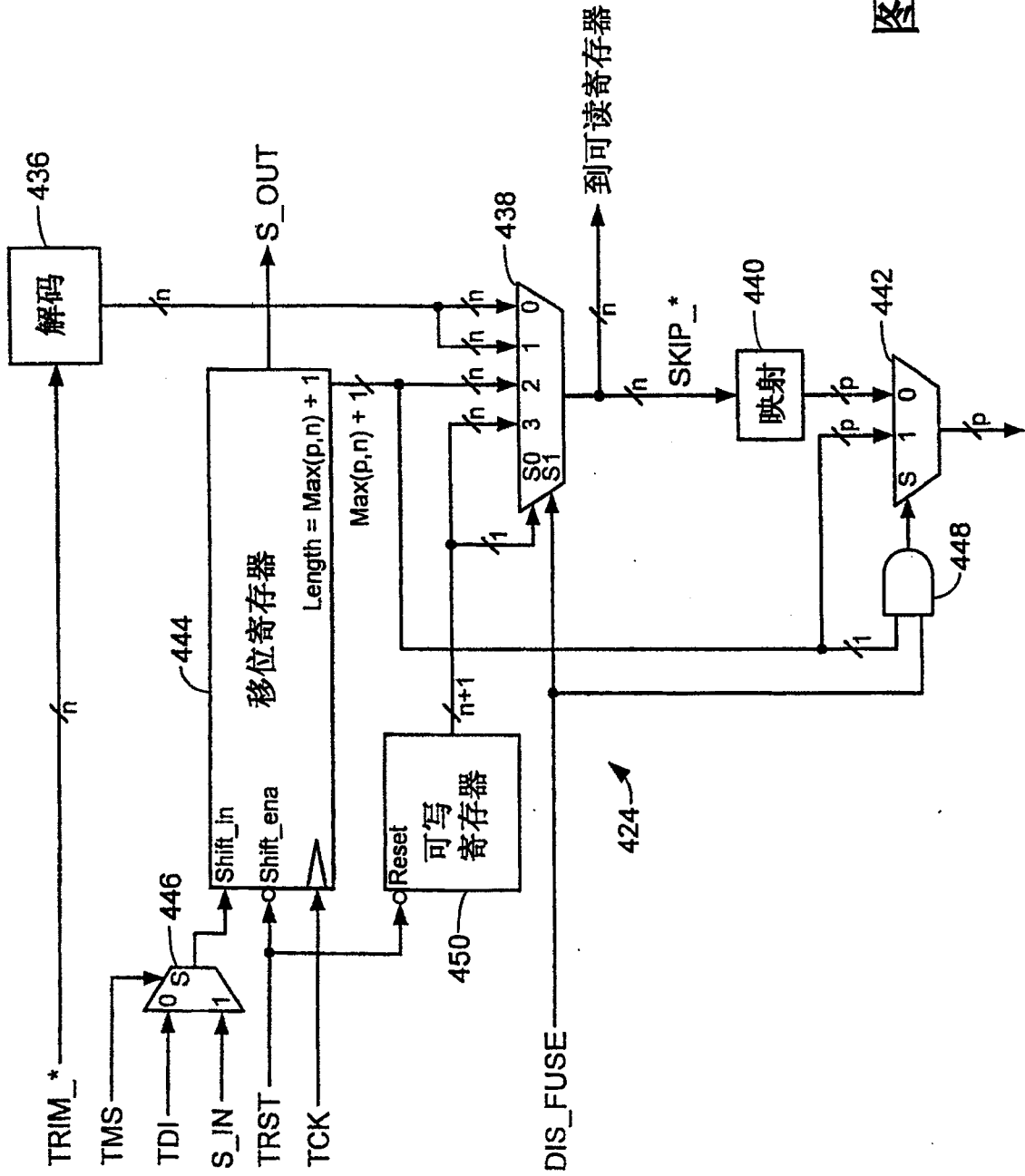


图23B

| TRIM[3:0] | SKIP[3:0] | 清除的位 | 禁用端口 |
|-----------|-----------|------|------|
| 0 | 8 | 0 | 端口8 |
| 1 | 1 | 1 | 端口1 |
| 2 | 2 | 1 | 端口2 |
| 3 | 3 | 2 | 端口3 |
| 4 | 4 | 1 | 端口4 |
| 5 | 5 | 2 | 端口5 |
| 6 | 6 | 2 | 端口6 |
| 7 | 7 | 3 | 未使用 |
| 8 | 0 | 1 | 端口0 |
| 9 | 7 | 2 | 未使用 |
| 10 | 2 | 2 | 未使用 |
| 11 | 7 | 3 | 未使用 |
| 12 | 4 | 2 | 未使用 |
| 13 | 7 | 3 | 未使用 |
| 14 | 6 | 3 | 未使用 |
| 15 | 7 | 4 | 未使用 |

图24

| 保险丝 | 端口 | 块 |
|---------|--------------|----------|
| TRIM_P1 | SKIP_P1[3:0] | PHY P1 组 |
| TRIM_P2 | SKIP_P2[3:0] | PHY P2 组 |
| TRIM_P3 | SKIP_P3[3:0] | PHY P3 组 |

图25

| 控制信号 | 等式 |
|-----------|---|
| SKIP_P1 | $SKIP_P1[3:0] == PORT_SLICE[3:0]$ |
| SKIP_P3 | $SKIP_P3[3:0] == PORT_SLICE[3:0]$ |
| MUX_ST_P1 | $SKIP_P1[3:0] > PORT_SLICE[3:0]$ |
| MUX_CR_P1 | $SKIP_P1[3:0] < PORT_SLICE[3:0]$ |
| MUX_ST_P3 | $SKIP_P3[3:0] > PORT_SLICE[3:0]$ |
| MUX_CR_P3 | $SKIP_P3[3:0] < PORT_SLICE[3:0]$ |
| NE_SW_P2 | $(SKIP_P2[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P1[3:0] \leq PORT_SLICE[3:0]) \&\& (SKIP_P2[3:0] > PORT_SLICE[3:0]))$ |
| NW_SE_P2 | $(SKIP_P2[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P1[3:0] \geq PORT_SLICE[3:0]) \&\& (SKIP_P2[3:0] < PORT_SLICE[3:0]))$ |
| SE_NW_P2 | $(SKIP_P1[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P2[3:0] \leq PORT_SLICE[3:0]) \&\& (SKIP_P1[3:0] > PORT_SLICE[3:0]))$ |
| SW_NE_P2 | $(SKIP_P1[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P2[3:0] \geq PORT_SLICE[3:0]) \&\& (SKIP_P1[3:0] < PORT_SLICE[3:0]))$ |
| NE_SW_P3 | $(SKIP_P3[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P1[3:0] \leq PORT_SLICE[3:0]) \&\& (SKIP_P3[3:0] > PORT_SLICE[3:0]))$ |
| NW_SE_P3 | $(SKIP_P3[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P1[3:0] \geq PORT_SLICE[3:0]) \&\& (SKIP_P3[3:0] < PORT_SLICE[3:0]))$ |
| SE_NW_P3 | $(SKIP_P1[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P3[3:0] \leq PORT_SLICE[3:0]) \&\& (SKIP_P1[3:0] > PORT_SLICE[3:0]))$ |
| SW_NE_P3 | $(SKIP_P1[3:0] == PORT_SLICE[3:0]) \parallel ((SKIP_P3[3:0] \geq PORT_SLICE[3:0]) \&\& (SKIP_P1[3:0] < PORT_SLICE[3:0]))$ |

图26

| | | | |
|-----------|-------------------------------------|--------------------------------|--------------------------------|
| I/O 连接 | SKIP < PORT ST=0 CR=1 或 | SKIP = PORT ST=0 CR=0 | SKIP > PORT ST=1 CR=0 |
|-----------|-------------------------------------|--------------------------------|--------------------------------|

图27

| | | | |
|--------------------|------------------------|------------------------|------------------------|
| 向上的 信号流 | SKIP_TOP < PORT | SKIP_TOP = PORT | SKIP_TOP > PORT |
| SKIP_BOT < PORT | SE_NW = 0 SW_NE = 0 | SE_NW = 1 SW_NE = 1 | SE_NW = 1 SW_NE = 0 |
| SKIP_BOT = PORT | SE_NW = 0 SW_NE = 1 | SE_NW = 1 SW_NE = 1 | SE_NW = 1 SW_NE = 0 |
| SKIP_BOT > PORT | SE_NW = 0 SW_NE = 1 | SE_NW = 1 SW_NE = 1 | SE_NW = 0 SW_NE = 0 |

| | | | |
|--------------------|------------------------|------------------------|------------------------|
| 向下的 信号流 | SKIP_TOP < PORT | SKIP_TOP = PORT | SKIP_TOP > PORT |
| SKIP_BOT < PORT | NE_SW = 0 NW_SE = 0 | NE_SW = 0 NW_SE = 1 | NE_SW = 0 NW_SE = 1 |
| SKIP_BOT = PORT | NE_SW = 1 NW_SE = 1 | NE_SW = 1 NW_SE = 1 | NE_SW = 1 NW_SE = 1 |
| SKIP_BOT > PORT | NE_SW = 1 NW_SE = 0 | NE_SW = 1 NW_SE = 0 | NE_SW = 0 NW_SE = 0 |

图28

图29

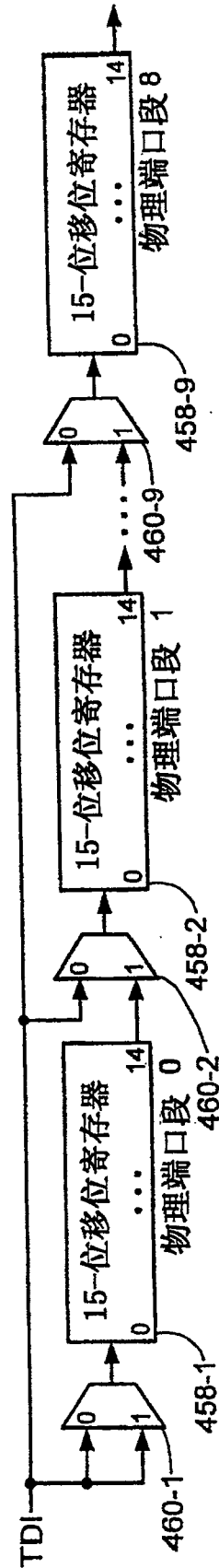


图30