

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 1 部門第 2 区分  
【発行日】令和 6 年 2 月 28 日(2024.2.28)

【公開番号】特開 2022-129681(P2022-129681A)  
【公開日】令和 4 年 9 月 6 日(2022.9.6)  
【年通号数】公開公報(特許)2022-164  
【出願番号】特願 2021-28457(P2021-28457)  
【国際特許分類】

A 6 3 F 7/02(2006.01)

10

【F I】

A 6 3 F 7/02 3 2 6 Z

A 6 3 F 7/02 3 0 4 D

【手続補正書】

【提出日】令和 6 年 2 月 19 日(2024.2.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

20

【補正の内容】

【特許請求の範囲】

【請求項 1】

画像演出に必要な画像信号を生成する V D P ( Video Display Processor )、及び、  
前記 V D P の動作を規定する設定値が設定される V D P レジスタを有する V D P 回路と、  
前記画像信号の基礎データを不揮発的に記憶する C G R O M と、  
プログラム処理を実行する C P U、前記 C P U に制御されて動作する内部回路、及び、前  
記内部回路の動作を規定する設定値が設定される動作制御レジスタを有する C P U 回路と  
を有し、

前記 C P U 回路が前記 V D P 回路に発行するディスプレイリストと、前記 C P U 回路によ  
る前記 V D P レジスタへの設定動作に基づいて所定の画像演出動作が実行される遊技機で  
あって、

30

前記 V D P がアクセス可能な V D P メモリ空間には、前記基礎データを展開する展開空間  
として使用可能な複数の領域が確保可能に構成される一方、

前記 C P U がアクセス可能な C P U メモリ空間には、前記 C P U 回路の外部に位置して、  
データバス幅を各々規定可能な複数のアドレス空間が含まれ、

前記 C P U のプログラム処理が開始されるまでに、前記 V D P レジスタの初期値を設定す  
る自動設定手段と、

前記 C P U のリセット後、前記 C P U のプログラム処理として、前記アドレス空間へのア  
クセス動作について、必要な設定値を前記動作制御レジスタに設定するプログラム第 1 手  
段 ( S P 1 ~ S P 2 , S P 6 ) と、

40

その後、前記 V D P による前記 C G R O M へのアクセス動作について、必要な設定値を前  
記 V D P レジスタに設定するプログラム第 2 手段 ( S P 2 0 ) と、を設け、

前記プログラム第 2 手段による前記 V D P レジスタへの設定値には、前記 C G R O M を構  
成するメモリデバイスの種別や特性に対応する動作パラメータが含まれており、

前記画像演出動作を実現する制御プログラムは、前記 C P U メモリ空間に含まれる第 1 空  
間から第 2 空間に転送されて機能するように構成されている遊技機。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 0

50

【補正方法】変更

【補正の内容】

【0010】

ところで、この種の遊技機では、各種の演出を複雑化かつ豊富化したいところ、特に、液晶ディスプレイを使用する画像演出については、その要請が高い。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

10

【0012】

上記の目的を達成するため、画像演出に必要な画像信号を生成するVDP (Video Display Processor)、及び、前記VDPの動作を規定する設定値が設定されるVDPレジスタを有するVDP回路と、前記画像信号の基礎データを不揮発的に記憶するCGROMと、プログラム処理を実行するCPU、前記CPUに制御されて動作する内部回路、及び、前記内部回路の動作を規定する設定値が設定される動作制御レジスタを有するCPU回路とを有し、前記CPU回路が前記VDP回路に発行するディスプレイリストと、前記CPU回路による前記VDPレジスタへの設定動作に基づいて所定の画像演出動作が実行される遊技機であって、前記VDPがアクセス可能なVDPメモリ空間には、前記基礎データを展開する展開空間として使用可能な複数の領域が確保可能に構成される一方、前記CPUがアクセス可能なCPUメモリ空間には、前記CPU回路の外部に位置して、データバス幅を各々規定可能な複数のアドレス空間が含まれ、前記CPUのプログラム処理が開始されるまでに、前記VDPレジスタの初期値を設定する自動設定手段と、前記CPUのリセット後、前記CPUのプログラム処理として、前記アドレス空間へのアクセス動作について、必要な設定値を前記動作制御レジスタに設定するプログラム第1手段 (SP1 ~ SP2, SP6) と、その後、前記VDPによる前記CGROMへのアクセス動作について、必要な設定値を前記VDPレジスタに設定するプログラム第2手段 (SP20) と、を設け、前記プログラム第2手段による前記VDPレジスタへの設定値には、前記CGROMを構成するメモリデバイスの種別や特性に対応する動作パラメータが含まれており、前記画像演出動作を実現する制御プログラムは、前記CPUメモリ空間に含まれる第1空間から第2空間に転送されて機能するよう構成されている。

20

30

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

上記した本発明によれば、画像演出制御を中心とした各種の演出制御動作が更に改善される。

40