

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6867792号
(P6867792)

(45) 発行日 令和3年5月12日 (2021.5.12)

(24) 登録日 令和3年4月13日 (2021.4.13)

(51) Int.Cl.	F I				
H O 1 L 29/786 (2006.01)	H O 1 L 29/78	6 1 8 E			
G O 9 F 9/30 (2006.01)	H O 1 L 29/78	6 1 8 B			
H O 1 L 51/50 (2006.01)	H O 1 L 29/78	6 1 7 N			
H O 5 B 33/14 (2006.01)	H O 1 L 29/78	6 2 0			
	G O 9 F 9/30	3 3 8			
請求項の数 9 (全 97 頁) 最終頁に続く					

(21) 出願番号	特願2016-241935 (P2016-241935)	(73) 特許権者	000153878
(22) 出願日	平成28年12月14日 (2016.12.14)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2018-6727 (P2018-6727A)		神奈川県厚木市長谷398番地
(43) 公開日	平成30年1月11日 (2018.1.11)	(72) 発明者	山崎 舜平
審査請求日	令和1年11月11日 (2019.11.11)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2015-244195 (P2015-244195)		半導体エネルギー研究所内
(32) 優先日	平成27年12月15日 (2015.12.15)		
(33) 優先権主張国・地域又は機関	日本国 (JP)	審査官	岩本 勉
(31) 優先権主張番号	特願2015-244201 (P2015-244201)		
(32) 優先日	平成27年12月15日 (2015.12.15)		
(33) 優先権主張国・地域又は機関	日本国 (JP)		
最終頁に続く			

(54) 【発明の名称】 半導体装置、表示装置、表示モジュール、及び電子機器

(57) 【特許請求の範囲】

【請求項1】

酸化物半導体膜を有する半導体装置であって、
 前記半導体装置は、
 ゲート電極と、
 前記ゲート電極上の絶縁膜と、
 前記絶縁膜上の前記酸化物半導体膜と、
 前記酸化物半導体膜上の一対の電極と、を有し、
 前記酸化物半導体膜は、
 第1の酸化物半導体膜と、
 前記第1の酸化物半導体膜上の第2の酸化物半導体膜と、
 前記第2の酸化物半導体膜上の第3の酸化物半導体膜と、を有し、
 前記第1乃至第3の酸化物半導体膜は、それぞれ、同じ元素を有し、
 前記第2の酸化物半導体膜は、前記第1の酸化物半導体膜及び前記第3の酸化物半導体膜よりも、キャリア密度が高い領域を有し、
 前記第2の酸化物半導体膜は、前記第1の酸化物半導体膜及び前記第3の酸化物半導体膜よりも、窒素濃度が高い領域を有する、
 半導体装置。

【請求項2】

酸化物半導体膜を有する半導体装置であって、

前記半導体装置は、
第1のゲート電極と、
前記第1のゲート電極上の第1の絶縁膜と、
前記第1の絶縁膜上の前記酸化物半導体膜と、
前記酸化物半導体膜上の一对の電極と、
前記酸化物半導体膜、前記一对の電極上の第2の絶縁膜と、
前記第2の絶縁膜上の第2のゲート電極と、を有し、
前記酸化物半導体膜は、
第1の酸化物半導体膜と、
前記第1の酸化物半導体膜上の第2の酸化物半導体膜と、
前記第2の酸化物半導体膜上の第3の酸化物半導体膜と、を有し、
前記第1乃至第3の酸化物半導体膜は、それぞれ、同じ元素を有し、
前記第2の酸化物半導体膜は、前記第1の酸化物半導体膜及び前記第3の酸化物半導体膜よりも、キャリア密度が高い領域を有し、
前記第2の酸化物半導体膜は、前記第1の酸化物半導体膜及び前記第3の酸化物半導体膜よりも、窒素濃度が高い領域を有する、
半導体装置。

10

【請求項3】

酸化物半導体膜を有する半導体装置であって、
前記半導体装置は、
第1のゲート電極と、
前記第1のゲート電極上の第1の絶縁膜と、
前記第1の絶縁膜上の前記酸化物半導体膜と、
前記酸化物半導体膜上の一对の電極と、
前記酸化物半導体膜、前記一对の電極上の第2の絶縁膜と、
前記第2の絶縁膜上の第2のゲート電極と、を有し、
前記第1のゲート電極、及び前記第2のゲート電極は、
前記第1の絶縁膜及び前記第2の絶縁膜に設けられる開口部において接続され、
且つ、前記酸化物半導体膜の側端部よりも外側に位置する領域を有し、
前記酸化物半導体膜は、
第1の酸化物半導体膜と、
前記第1の酸化物半導体膜上の第2の酸化物半導体膜と、
前記第2の酸化物半導体膜上の第3の酸化物半導体膜と、を有し、
前記第1乃至第3の酸化物半導体膜は、それぞれ、同じ元素を有し、
前記第2の酸化物半導体膜は、前記第1の酸化物半導体膜及び前記第3の酸化物半導体膜よりも、キャリア密度が高い領域を有し、
前記第2の酸化物半導体膜は、前記第1の酸化物半導体膜及び前記第3の酸化物半導体膜よりも、窒素濃度が高い領域を有する、
半導体装置。

20

30

【請求項4】

酸化物半導体膜を有する半導体装置であって、
前記半導体装置は、
第1の絶縁膜と、
前記第1の絶縁膜上の酸化物半導体膜と、
前記酸化物半導体膜上の第2の絶縁膜及び第3の絶縁膜と、
前記第2の絶縁膜上のゲート電極と、を有し、
前記酸化物半導体膜は、
前記第1の絶縁膜と接する第1の領域と、
前記第2の絶縁膜と接する第2の領域と、
前記第3の絶縁膜と接する第3の領域と、を有し、

40

50

前記第1の領域は、前記第2の領域よりもキャリア密度が高い領域を有し、
前記第3の領域は、前記第2の領域よりもキャリア密度が高い領域を有し、
前記第1の領域は、前記第2の領域よりも、窒素濃度が高い領域を有する、
半導体装置。

【請求項5】

酸化物半導体膜を有する半導体装置であって、
前記半導体装置は、
第1のゲート電極と、
前記第1のゲート電極上の第1の絶縁膜と、
前記第1の絶縁膜上の酸化物半導体膜と、
前記酸化物半導体膜上の第2の絶縁膜及び第3の絶縁膜と、
前記第2の絶縁膜上の第2のゲート電極と、を有し、
前記酸化物半導体膜は、
前記第1の絶縁膜と接する第1の領域と、
前記第2の絶縁膜と接する第2の領域と、
前記第3の絶縁膜と接する第3の領域と、を有し、
前記第1の領域は、前記第2の領域よりもキャリア密度が高い領域を有し、
前記第3の領域は、前記第2の領域よりもキャリア密度が高い領域を有し、
前記第1の領域は、前記第2の領域よりも、窒素濃度が高い領域を有する、
半導体装置。

10

20

【請求項6】

酸化物半導体膜を有する半導体装置であって、
前記半導体装置は、
第1のゲート電極と、
前記第1のゲート電極上の第1の絶縁膜と、
前記第1の絶縁膜上の酸化物半導体膜と、
前記酸化物半導体膜上の第2の絶縁膜及び第3の絶縁膜と、
前記第2の絶縁膜上の第2のゲート電極と、を有し、
前記第1のゲート電極、及び前記第2のゲート電極は、
前記第1の絶縁膜及び前記第2の絶縁膜に設けられる開口部において接続され、
且つ、前記酸化物半導体膜の側端部よりも外側に位置する領域を有し、
前記酸化物半導体膜は、
前記第1の絶縁膜と接する第1の領域と、
前記第2の絶縁膜と接する第2の領域と、
前記第3の絶縁膜と接する第3の領域と、を有し、
前記第1の領域は、前記第2の領域よりもキャリア密度が高い領域を有し、
前記第3の領域は、前記第2の領域よりもキャリア密度が高い領域を有し、
前記第1の領域は、前記第2の領域よりも、窒素濃度が高い領域を有する、
半導体装置。

30

【請求項7】

請求項1乃至請求項6のいずれか一項に記載の半導体装置と、
表示素子と、を有する、
表示装置。

40

【請求項8】

請求項7に記載の表示装置と、
タッチセンサと、を有する、
表示モジュール。

【請求項9】

請求項1乃至請求項6に記載のいずれか一項に記載の半導体装置、請求項7に記載の表示装置、または請求項8に記載の表示モジュールと、

50

操作キーまたはバッテリーと、を有する、
電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、酸化物半導体膜を有する半導体装置及び該半導体装置を有する表示装置に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関する。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、本発明の一態様は、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、またはそれらの製造方法に関する。

【0003】

なお、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置は、半導体装置の一態様である。撮像装置、表示装置、液晶表示装置、発光装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は、半導体装置を有している場合がある。

【背景技術】

【0004】

トランジスタに適用可能な半導体材料として、酸化物半導体が注目されている。例えば、特許文献1では、複数の酸化物半導体層を積層し、当該複数の酸化物半導体層の中で、チャンネルとなる酸化物半導体層がインジウム及びガリウムを含み、且つインジウムの割合をガリウムの割合よりも大きくすることで、電界効果移動度（単に移動度、または $\mu F E$ という場合がある）を高めた半導体装置が開示されている。

【0005】

また、非特許文献1では、インジウムと、ガリウムと、亜鉛とを有する酸化物半導体は、 $In_{1-x}Ga_{1+x}O_3$ (ZnO)_m (x は $-1 \leq x \leq 1$ を満たす数、 m は自然数)で表されるホモロガス相を有することについて開示されている。また、非特許文献1では、ホモロガス相の固溶域（solid solution range）について開示されている。例えば、 $m=1$ の場合のホモロガス相の固溶域は、 x が -0.33 から 0.08 の範囲であり、 $m=2$ の場合のホモロガス相の固溶域は、 x が -0.68 から 0.32 の範囲である。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2014-7399号公報

【非特許文献】

【0007】

【非特許文献1】M. Nakamura, N. Kimizuka, and T. Mohri, 「The Phase Relations in the $In_2O_3-Ga_2ZnO_4-ZnO$ System at $1350^\circ C$ 」、J. Solid State Chem.、1991、Vol. 93, pp. 298-315

【発明の概要】

【発明が解決しようとする課題】

【0008】

酸化物半導体膜をチャンネル領域に用いるトランジスタとしては、電界効果移動度が高い方が好ましい。しかしながら、トランジスタの電界効果移動度を高めると、トランジスタの特性がノーマリーオンの特性になりやすいといった問題がある。なお、ノーマリーオン

10

20

30

40

50

とは、ゲート電極に電圧を印加しなくてもチャンネルが存在し、トランジスタに電流が流れてしまう状態のことである。

【0009】

また、酸化物半導体膜をチャンネル領域に用いるトランジスタにおいて、酸化物半導体膜中に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、酸化物半導体膜中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となる。酸化物半導体膜中にキャリア供給源が生成されると、酸化物半導体膜を有するトランジスタの電気特性の変動、代表的にはしきい値電圧のシフトが生じる。

【0010】

例えば、酸化物半導体膜中に酸素欠損が多すぎると、トランジスタのしきい値電圧がマイナス側にシフトしてしまい、ノーマリーオンの特性になる。よって、酸化物半導体膜中、特にチャンネル領域においては、酸素欠損が少ない、あるいはノーマリーオンの特性にならない程度の酸素欠損量であることが好ましい。

【0011】

上記問題に鑑み、本発明の一態様は、酸化物半導体膜を有するトランジスタにおいて、電界効果移動度を向上させると共に信頼性を向上させることを課題の1つとする。または、本発明の一態様は、酸化物半導体膜を有するトランジスタにおいて、電気特性の変動を抑制すると共に、信頼性を向上させることを課題の1つとする。または、本発明の一態様は、消費電力が低減された半導体装置を提供することを課題の1つとする。または、本発明の一態様は、新規な半導体装置を提供することを課題の1つとする。または、本発明の一態様は、新規な表示装置を提供することを課題の1つとする。

【0012】

なお、上記の課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。上記以外の課題は、明細書等の記載から自ずと明らかになるものであり、明細書等の記載から上記以外の課題を抽出することが可能である。

【課題を解決するための手段】

【0013】

本発明の一態様は、酸化物半導体膜を有する半導体装置であって、半導体装置は、ゲート電極と、ゲート電極上の絶縁膜と、絶縁膜上の酸化物半導体膜と、酸化物半導体膜上の一对の電極と、を有し、酸化物半導体膜は、第1の酸化物半導体膜と、第1の酸化物半導体膜上の第2の酸化物半導体膜と、第2の酸化物半導体膜上の第3の酸化物半導体膜と、を有し、第1乃至第3の酸化物半導体膜は、それぞれ、同じ元素を有し、第2の酸化物半導体膜は、第1の酸化物半導体膜及び第3の酸化物半導体膜よりも、キャリア密度が高い領域を有する半導体装置である。

【0014】

また、本発明の他の一態様は、酸化物半導体膜を有する半導体装置であって、半導体装置は、第1のゲート電極と、第1のゲート電極上の第1の絶縁膜と、第1の絶縁膜上の酸化物半導体膜と、酸化物半導体膜上の一对の電極と、酸化物半導体膜、一对の電極上の第2の絶縁膜と、第2の絶縁膜上の第2のゲート電極と、を有し、酸化物半導体膜は、第1の酸化物半導体膜と、第1の酸化物半導体膜上の第2の酸化物半導体膜と、第2の酸化物半導体膜上の第3の酸化物半導体膜と、を有し、第1乃至第3の酸化物半導体膜は、それぞれ、同じ元素を有し、第2の酸化物半導体膜は、第1の酸化物半導体膜及び第3の酸化物半導体膜よりも、キャリア密度が高い領域を有する半導体装置である。

【0015】

また、本発明の他の一態様は、酸化物半導体膜を有する半導体装置であって、半導体装置は、第1のゲート電極と、第1のゲート電極上の第1の絶縁膜と、第1の絶縁膜上の酸化物半導体膜と、酸化物半導体膜上の一对の電極と、酸化物半導体膜、一对の電極上の第2の絶縁膜と、第2の絶縁膜上の第2のゲート電極と、を有し、第1のゲート電極、及び第2のゲート電極は、第1の絶縁膜及び第2の絶縁膜に設けられる開口部において接続さ

れ、且つ、酸化物半導体膜の側端部よりも外側に位置する領域を有し、酸化物半導体膜は、第1の酸化物半導体膜と、第1の酸化物半導体膜上の第2の酸化物半導体膜と、第2の酸化物半導体膜上の第3の酸化物半導体膜と、を有し、第1乃至第3の酸化物半導体膜は、それぞれ、同じ元素を有し、第2の酸化物半導体膜は、第1の酸化物半導体膜及び第3の酸化物半導体膜よりも、キャリア密度が高い領域を有する半導体装置である。

【0016】

また、上記態様において、第2の酸化物半導体膜は、窒素元素を有すると好ましい。また、上記態様において、第2の酸化物半導体膜は、第1の酸化物半導体膜及び第3の酸化物半導体膜よりも、窒素濃度が高い領域を有すると好ましい。

【0017】

また、上記態様において、第1乃至第3の酸化物半導体膜は、それぞれ独立に、Inと、M（MはAl、Ga、Y、またはSn）と、Znと、を有すると好ましい。また、上記態様において、第1乃至第3の酸化物半導体膜は、それぞれ独立に、結晶部を有し、結晶部は、c軸配向性を有すると好ましい。

【0018】

また、本発明の他の一態様は、酸化物半導体膜を有する半導体装置であって、半導体装置は、第1の絶縁膜と、第1の絶縁膜上の酸化物半導体膜と、酸化物半導体膜上の第2の絶縁膜及び第3の絶縁膜と、第2絶縁膜上のゲート電極と、を有し、酸化物半導体膜は、第1の絶縁膜と接する第1の領域と、第2の絶縁膜と接する第2の領域と、第3の絶縁膜と接する第3の領域と、を有し、第1の領域は、第2の領域よりもキャリア密度が高い領域を有し、第3の領域は、第2の領域よりもキャリア密度が高い領域を有する半導体装置である。

【0019】

また、本発明の他の一態様は、酸化物半導体膜を有する半導体装置であって、半導体装置は、第1のゲート電極と、第1のゲート電極上の第1の絶縁膜と、第1の絶縁膜上の酸化物半導体膜と、酸化物半導体膜上の第2の絶縁膜及び第3の絶縁膜と、第2絶縁膜上の第2のゲート電極と、を有し、酸化物半導体膜は、第1の絶縁膜と接する第1の領域と、第2の絶縁膜と接する第2の領域と、第3の絶縁膜と接する第3の領域と、を有し、第1の領域は、第2の領域よりもキャリア密度が高い領域を有し、第3の領域は、第2の領域よりもキャリア密度が高い領域を有する半導体装置である。

【0020】

また、本発明の他の一態様は、酸化物半導体膜を有する半導体装置であって、半導体装置は、第1のゲート電極と、第1のゲート電極上の第1の絶縁膜と、第1の絶縁膜上の酸化物半導体膜と、酸化物半導体膜上の第2の絶縁膜及び第3の絶縁膜と、第2絶縁膜上の第2のゲート電極と、を有し、第1のゲート電極、及び第2のゲート電極は、第1の絶縁膜及び第2の絶縁膜に設けられる開口部において接続され、且つ、酸化物半導体膜の側端部よりも外側に位置する領域を有し、酸化物半導体膜は、第1の絶縁膜と接する第1の領域と、第2の絶縁膜と接する第2の領域と、第3の絶縁膜と接する第3の領域と、を有し、第1の領域は、第2の領域よりもキャリア密度が高い領域を有し、第3の領域は、第2の領域よりもキャリア密度が高い領域を有する半導体装置である。

【0021】

また、上記態様において、第1の領域は、窒素元素を有すると好ましい。また、上記態様において、第1の領域は、第2の領域よりも、窒素濃度が高い領域を有すると好ましい。

【0022】

また、上記態様において、酸化物半導体膜は、Inと、M（MはAl、Ga、Y、またはSn）と、Znと、を有すると好ましい。また、上記態様において、酸化物半導体膜は、結晶部を有し、結晶部は、c軸配向性を有すると好ましい。

【0023】

また、本発明の他の一態様は、上記各態様にいずれか一つに記載の半導体装置と、表示

10

20

30

40

50

素子と、を有する表示装置である。また、本発明の他の一態様は、該表示装置とタッチセンサとを有する表示モジュールである。また、本発明の他の一態様は、上記態様にいずれか一つに記載の半導体装置、上記表示装置、または上記表示モジュールと、操作キーまたはバッテリーとを有する電子機器である。

【発明の効果】

【0024】

本発明の一態様により、酸化物半導体膜を有するトランジスタにおいて、電界効果移動度を向上させると共に信頼性を向上させることができる。または、本発明の一態様により、酸化物半導体膜を有するトランジスタにおいて、電気特性の変動を抑制すると共に、信頼性を向上させることができる。または、本発明の一態様により、消費電力が低減された半導体装置を提供することができる。または、本発明の一態様により、新規な半導体装置を提供することができる。または、本発明の一態様により、新規な表示装置を提供することができる。

10

【0025】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0026】

20

【図1】半導体装置を説明する上面図及び断面図。

【図2】半導体装置を説明する上面図及び断面図。

【図3】半導体装置を説明する上面図及び断面図。

【図4】半導体装置の作製方法を説明する断面図。

【図5】半導体装置の作製方法を説明する断面図。

【図6】半導体装置の作製方法を説明する断面図。

【図7】半導体装置の作製方法を説明する断面図。

【図8】半導体装置を説明する上面図及び断面図。

【図9】半導体装置を説明する上面図及び断面図。

【図10】半導体装置を説明する断面図。

30

【図11】半導体装置を説明する断面図。

【図12】半導体装置の作製方法を説明する断面図。

【図13】半導体装置の作製方法を説明する断面図。

【図14】半導体装置の作製方法を説明する断面図。

【図15】酸化物半導体の原子数比の範囲を説明する図。

【図16】 InMZnO_4 の結晶を説明する図。

【図17】 CAAC-OS 及び単結晶酸化物半導体のXRDによる構造解析を説明する図、ならびに CAAC-OS の制限視野電子回折パターンを示す図。

【図18】 CAAC-OS の断面TEM像、ならびに平面TEM像及びその画像解析像。

【図19】 nc-OS の電子回折パターンを示す図、及び nc-OS の断面TEM像。

40

【図20】 a-like OS の断面TEM像。

【図21】 In-Ga-Zn 酸化物の電子照射による結晶部の変化を示す図。

【図22】表示装置の一態様を示す上面図。

【図23】表示装置の一態様を示す断面図。

【図24】表示装置の一態様を示す断面図。

【図25】表示装置の一態様を示す断面図。

【図26】表示装置の一態様を示す断面図。

【図27】表示装置の一態様を示す断面図。

【図28】EL層の作製方法を説明する断面図。

【図29】液滴吐出装置を説明する概念図。

50

【図 3 0】表示装置を説明するブロック図及び回路図。

【図 3 1】本発明の一態様を説明するための回路図およびタイミングチャート。

【図 3 2】本発明の一態様を説明するためのグラフおよび回路図。

【図 3 3】本発明の一態様を説明するための回路図およびタイミングチャート。

【図 3 4】本発明の一態様を説明するための回路図およびタイミングチャート。

【図 3 5】本発明の一態様を説明するためのブロック図、回路図および波形図。

【図 3 6】本発明の一態様を説明するための回路図およびタイミングチャート。

【図 3 7】本発明の一態様を説明するための回路図。

【図 3 8】本発明の一態様を説明するための回路図。

【図 3 9】表示モジュールを説明する図。

10

【図 4 0】電子機器を説明する図。

【図 4 1】電子機器を説明する図。

【図 4 2】表示装置を説明する斜視図。

【発明を実施するための形態】

【0027】

以下、実施の形態について図面を参照しながら説明する。ただし、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

【0028】

20

また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。

【0029】

また、本明細書にて用いる「第 1」、「第 2」、「第 3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0030】

また、本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

30

【0031】

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャンネル領域を有しており、ドレインとチャンネル領域とソースとを介して電流を流すことができるものである。なお、本明細書等において、チャンネル領域とは、電流が主として流れる領域をいう。

【0032】

また、ソースやドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、ソースやドレインの用語は、入れ替えて用いることができるものとする。

40

【0033】

また、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

50

【0034】

また、本明細書等において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。したがって、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。したがって、 85° 以上 95° 以下の場合も含まれる。

【0035】

また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能な場合がある。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能な場合がある。

10

【0036】

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、nチャネル型トランジスタでは、ゲートとソースの間の電圧 V_{gs} がしきい値電圧 V_{th} よりも低い状態、pチャネル型トランジスタでは、ゲートとソースの間の電圧 V_{gs} がしきい値電圧 V_{th} よりも高い状態をいう。例えば、nチャネル型のトランジスタのオフ電流とは、ゲートとソースの間の電圧 V_{gs} がしきい値電圧 V_{th} よりも低いときのドレイン電流を言う場合がある。

【0037】

トランジスタのオフ電流は、 V_{gs} に依存する場合がある。従って、トランジスタのオフ電流が I 以下である、とは、トランジスタのオフ電流が I 以下となる V_{gs} の値が存在することを言う場合がある。トランジスタのオフ電流は、所定の V_{gs} におけるオフ状態、所定の範囲内の V_{gs} におけるオフ状態、または、十分に低減されたオフ電流が得られる V_{gs} におけるオフ状態、等におけるオフ電流を指す場合がある。

20

【0038】

一例として、しきい値電圧 V_{th} が 0.5V であり、 V_{gs} が 0.5V におけるドレイン電流が $1 \times 10^{-9}\text{A}$ であり、 V_{gs} が 0.1V におけるドレイン電流が $1 \times 10^{-13}\text{A}$ であり、 V_{gs} が -0.5V におけるドレイン電流が $1 \times 10^{-19}\text{A}$ であり、 V_{gs} が -0.8V におけるドレイン電流が $1 \times 10^{-22}\text{A}$ であるようなnチャネル型トランジスタを想定する。当該トランジスタのドレイン電流は、 V_{gs} が -0.5V において、または、 V_{gs} が -0.5V 乃至 -0.8V の範囲において、 $1 \times 10^{-19}\text{A}$ 以下であるから、当該トランジスタのオフ電流は $1 \times 10^{-19}\text{A}$ 以下である、と言う場合がある。当該トランジスタのドレイン電流が $1 \times 10^{-22}\text{A}$ 以下となる V_{gs} が存在するため、当該トランジスタのオフ電流は $1 \times 10^{-22}\text{A}$ 以下である、と言う場合がある。

30

【0039】

また、本明細書等では、チャネル幅 W を有するトランジスタのオフ電流を、チャネル幅 W あたりを流れる電流値で表す場合がある。また、所定のチャネル幅（例えば $1\mu\text{m}$ ）あたりを流れる電流値で表す場合がある。後者の場合、オフ電流の単位は、電流／長さの次元を持つ単位（例えば、 $\text{A}/\mu\text{m}$ ）で表される場合がある。

【0040】

40

トランジスタのオフ電流は、温度に依存する場合がある。本明細書において、オフ電流は、特に記載がない場合、室温、 60°C 、 85°C 、 95°C 、または 125°C におけるオフ電流を表す場合がある。または、当該トランジスタが含まれる半導体装置等の信頼性が保証される温度、または、当該トランジスタが含まれる半導体装置等が使用される温度（例えば、 5°C 乃至 35°C のいずれか一の温度）におけるオフ電流、を表す場合がある。トランジスタのオフ電流が I 以下である、とは、室温、 60°C 、 85°C 、 95°C 、 125°C 、当該トランジスタが含まれる半導体装置の信頼性が保証される温度、または、当該トランジスタが含まれる半導体装置等が使用される温度（例えば、 5°C 乃至 35°C のいずれか一の温度）、におけるトランジスタのオフ電流が I 以下となる V_{gs} の値が存在することを指す場合がある。

50

【0041】

トランジスタのオフ電流は、ドレインとソースの間の電圧 V_{ds} に依存する場合がある。本明細書において、オフ電流は、特に記載がない場合、 V_{ds} が0.1V、0.8V、1V、1.2V、1.8V、2.5V、3V、3.3V、10V、12V、16V、または20Vにおけるオフ電流を表す場合がある。または、当該トランジスタが含まれる半導体装置等の信頼性が保証される V_{ds} 、または、当該トランジスタが含まれる半導体装置等において使用される V_{ds} におけるオフ電流、を表す場合がある。トランジスタのオフ電流がI以下である、とは、 V_{ds} が0.1V、0.8V、1V、1.2V、1.8V、2.5V、3V、3.3V、10V、12V、16V、20V、当該トランジスタが含まれる半導体装置の信頼性が保証される V_{ds} 、または、当該トランジスタが含まれる半導体装置等において使用される V_{ds} 、におけるトランジスタのオフ電流がI以下となる V_{gs} の値が存在することを指す場合がある。

10

【0042】

上記オフ電流の説明において、ドレインをソースと読み替えてもよい。つまり、オフ電流は、トランジスタがオフ状態にあるときのソースを流れる電流を言う場合もある。

【0043】

また、本明細書等では、オフ電流と同じ意味で、リーク電流と記載する場合がある。また、本明細書等において、オフ電流とは、例えば、トランジスタがオフ状態にあるときに、ソースとドレインとの間に流れる電流を指す場合がある。

【0044】

20

また、本明細書等において、トランジスタのしきい値電圧とは、トランジスタにチャネルが形成されたときのゲート電圧(V_g)を指す。具体的には、トランジスタのしきい値電圧とは、ゲート電圧(V_g)を横軸に、ドレイン電流(I_d)の平方根を縦軸にプロットした曲線($V_g - \sqrt{I_d}$ 特性)において、最大傾きである接線を外挿したときの直線と、ドレイン電流(I_d)の平方根が0(I_d が0A)との交点におけるゲート電圧(V_g)を指す場合がある。あるいは、トランジスタのしきい値電圧とは、チャネル長をL、チャネル幅をWとし、 $I_d [A] \times L [\mu m] / W [\mu m]$ の値が $1 \times 10^{-9} [A]$ となるゲート電圧(V_g)を指す場合がある。

【0045】

また、本明細書等において、「半導体」と表記した場合であっても、例えば、導電性が十分に低い場合は、「絶縁体」としての特性を有する場合がある。また、「半導体」と「絶縁体」とは境界が曖昧であり、厳密に区別できない場合がある。したがって、本明細書等に記載の「半導体」は、「絶縁体」に言い換えることが可能な場合がある。同様に、本明細書等に記載の「絶縁体」は、「半導体」に言い換えることが可能な場合がある。または、本明細書等に記載の「絶縁体」を「半絶縁体」に言い換えることが可能な場合がある。

30

【0046】

また、本明細書等において、「半導体」と表記した場合であっても、例えば、導電性が十分に高い場合は、「導電体」としての特性を有する場合がある。また、「半導体」と「導電体」とは境界が曖昧であり、厳密に区別できない場合がある。したがって、本明細書等に記載の「半導体」は、「導電体」に言い換えることが可能な場合がある。同様に、本明細書等に記載の「導電体」は、「半導体」に言い換えることが可能な場合がある。

40

【0047】

また、本明細書等において、半導体の不純物とは、半導体膜を構成する主成分以外をいう。例えば、濃度が0.1原子%未満の元素は不純物である。不純物が含まれることにより、半導体にDOS(Density of States)が形成されることや、キャリア移動度が低下することや、結晶性が低下することなどが起こる場合がある。半導体が酸化物半導体を有する場合、半導体の特性を変化させる不純物としては、例えば、第1族元素、第2族元素、第14族元素、第15族元素、主成分以外の遷移金属などがあり、特に、水素(水にも含まれる)、リチウム、ナトリウム、シリコン、ホウ素、リン、炭素、

50

窒素などがある。酸化物半導体の場合、例えば水素などの不純物の混入によって酸素欠損を形成する場合がある。また、半導体がシリコンを有する場合、半導体の特性を変化させる不純物としては、例えば、酸素、水素を除く第1族元素、第2族元素、第13族元素、第15族元素などがある。

【0048】

また、本明細書等において、金属酸化物 (metal oxide) とは、広い表現での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体 (透明酸化物導電体を含む)、酸化物半導体 (Oxide Semiconductor または単に OS ともいう) などに分類される。例えば、トランジスタの活性層に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、OS FET と記載する場合においては、金属酸化物または酸化物半導体を有するトランジスタと換言することができる。

10

【0049】

また、本明細書等において、窒素を有する金属酸化物も金属酸化物 (metal oxide) と総称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物 (metal oxynitride) と呼称してもよい。

【0050】

また、本明細書等において、CAAC (c-axis aligned crystal)、及び CAC (cloud-aligned composite) と記載する場合がある。なお、CAAC は結晶構造の一例を表し、CAC は機能、または材料の構成の一例を表す。

20

【0051】

酸化物半導体または金属酸化物の結晶構造の一例について説明する。なお、以下では、In-Ga-Zn 酸化物ターゲット (In:Ga:Zn=4:2:4, 1 [原子数比]) を用いて、スパッタリング法にて成膜された酸化物半導体を一例として説明する。上記ターゲットを用いて、基板温度を 100℃ 以上 130℃ 以下として、スパッタリング法により形成した酸化物半導体を sIGZO と呼称し、上記ターゲットを用いて、基板温度を室温 (R.T.) として、スパッタリング法により形成した酸化物半導体を tIGZO と呼称する。例えば、sIGZO は、nc (nano crystal) 及び CAAC のいずれか一方または双方の結晶構造を有する。また、tIGZO は、nc の結晶構造を有する。なお、ここでいう室温 (R.T.) とは、基板を意図的に加熱しない場合の温度を含む。

30

【0052】

また、本明細書等において、CAC-OS または CAC-metal oxide とは、材料の一部では導電体の機能と、材料の一部では誘電体 (または絶縁体) の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-OS または CAC-metal oxide を、トランジスタの活性層に用いる場合、導電体は、キャリアとなる電子 (またはホール) を流す機能を有し、誘電体は、キャリアとなる電子を流さない機能を有する。導電体としての機能と、誘電体としての機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能 (On/Off させる機能) を CAC-OS または CAC-metal oxide に付与することができる。CAC-OS または CAC-metal oxide において、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

40

【0053】

また、本明細書等において、CAC-OS または CAC-metal oxide は、導電体領域、及び誘電体領域を有する。導電体領域は、上述の導電体の機能を有し、誘電体領域は、上述の誘電体の機能を有する。また、材料中において、導電体領域と、誘電体領域とは、ナノ粒子レベルで分離している場合がある。また、導電体領域と、誘電体領域とは、それぞれ材料中に偏在する場合がある。また、導電体領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

50

【0054】

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

【0055】

また、CAC-OSまたはCAC-metal oxideにおいて、導電体領域と、誘電体領域とは、それぞれ0.5nm以上10nm以下、好ましくは0.5nm以上3nm以下のサイズで材料中に分散している場合がある。

【0056】

(実施の形態1)

本実施の形態では、本発明の一態様の半導体装置及び半導体装置の作製方法について、図1乃至図7を参照して説明する。

【0057】

<1-1. 半導体装置の構成例1>

図1(A)は、本発明の一態様の半導体装置であるトランジスタ100の上面図であり、図1(B)は、図1(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図1(C)は、図1(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。なお、図1(A)において、煩雑になることを避けるため、トランジスタ100の構成要素の一部(ゲート絶縁膜として機能する絶縁膜等)を省略して図示している。また、一点鎖線X1-X2方向をチャンネル長方向、一点鎖線Y1-Y2方向をチャンネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図1(A)と同様に、構成要素の一部を省略して図示する場合がある。

【0058】

トランジスタ100は、基板102上の導電膜104と、基板102及び導電膜104上の絶縁膜106と、絶縁膜106上の酸化物半導体膜108と、酸化物半導体膜108上の導電膜112aと、酸化物半導体膜108上の導電膜112bと、を有する。また、トランジスタ100上、具体的には、酸化物半導体膜108、導電膜112a、及び導電膜112b上には、絶縁膜114と、絶縁膜114上の絶縁膜116と、絶縁膜116上の絶縁膜118とが形成されている。

【0059】

なお、トランジスタ100は、所謂チャンネルエッチ型のトランジスタである。

【0060】

また、酸化物半導体膜108は、絶縁膜106上の酸化物半導体膜108i_1と、酸化物半導体膜108i_1上の酸化物半導体膜108nと、酸化物半導体膜108n上の酸化物半導体膜108i_2と、を有する。なお、酸化物半導体膜108i_1、酸化物半導体膜108n、及び酸化物半導体膜108i_2は、それぞれ同じ元素を有する。例えば、酸化物半導体膜108i_1、酸化物半導体膜108n、及び酸化物半導体膜108i_2は、それぞれ独立に、Inと、M(MはAl、Ga、Y、またはSn)と、Znと、を有すると好ましい。

【0061】

また、酸化物半導体膜108i_1、酸化物半導体膜108n、及び酸化物半導体膜108i_2は、それぞれ独立に、Inの原子数比がMの原子数比より多い領域を有すると好ましい。

【0062】

例えば、酸化物半導体膜108i_1のIn、M、及びZnの原子数の比を、In:M:Zn=4:2:3近傍とすると好ましい。また、酸化物半導体膜108nのIn、M、及びZnの原子数の比を、In:M:Zn=4:2:3近傍とすると好ましい。また、酸化物半導体膜108i_2のIn、M、及びZnの原子数の比を、In:M:Zn=4:2:3近傍とすると好ましい。ここで、近傍とは、Inが4の場合、Mが1.5以上2.5以下であり、且つZnが2以上4以下を含む。

【0063】

酸化物半導体膜108i__1、酸化物半導体膜108n、及び酸化物半導体膜108i__2が、それぞれ独立に、Inの原子数比がMの原子数比より多い領域を有することで、トランジスタ100の電界効果移動度を高くすることができる。具体的には、トランジスタ100の電界効果移動度が $10\text{ cm}^2/\text{Vs}$ を超える、さらに好ましくはトランジスタ100の電界効果移動度が $30\text{ cm}^2/\text{Vs}$ を超えることが可能となる。

【0064】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバ（とくに、ゲートドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ）に用いることで、額縁幅の狭い（狭額縁ともいう）半導体装置または表示装置を提供することができる。

10

【0065】

一方で、酸化物半導体膜108i__1、酸化物半導体膜108n、及び酸化物半導体膜108i__2が、それぞれ独立に、Inの原子数比がMの原子数比より多い領域を有する場合、ゲートバイアス熱ストレス（Gate Bias Temperature Stress：GBTともいう）試験時にトランジスタ100の電気特性が変動、例えばトランジスタのしきい値電圧が変動する場合がある。

【0066】

しかしながら、本発明の一態様の半導体装置においては、酸化物半導体膜108nは、酸化物半導体膜108i__1及び酸化物半導体膜108i__2よりも、キャリア密度が高い領域を有する。

20

【0067】

酸化物半導体膜108nのキャリア密度を高めることにより、酸化物半導体膜108nの伝導帯に対してフェルミ準位が相対的に高くなる場合がある。これにより、酸化物半導体膜108nの伝導帯の下端が低くなり、酸化物半導体膜108nの伝導帯下端と、ゲート絶縁膜（ここでは、絶縁膜106）中に形成されうるトラップ準位とのエネルギー差が大きくなる場合がある。該エネルギー差が大きくなることにより、ゲート絶縁膜中にトラップされる電荷が少なくなり、GBT試験における、トランジスタのしきい値電圧の変動を小さくできる場合がある。

【0068】

30

また、酸化物半導体膜108に混入する水素または水分などの不純物は、トランジスタ特性に影響を与えるため問題となる。したがって、酸化物半導体膜108、特に酸化物半導体膜108i__1及び酸化物半導体膜108i__2においては、水素または水分などの不純物が少ないほど好ましい。また、酸化物半導体膜108に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、酸化物半導体膜108中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となる。酸化物半導体膜108中にキャリア供給源が生成されると、酸化物半導体膜108を有するトランジスタ100の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、酸化物半導体膜108、特に酸化物半導体膜108i__1及び酸化物半導体膜108i__2においては、酸素欠損が少ないほど好ましい。

40

【0069】

そこで、本発明の一態様においては、酸化物半導体膜108近傍の絶縁膜、具体的には、酸化物半導体膜108の上方に形成される絶縁膜114、116が過剰酸素を含有する構成である。絶縁膜114、116から酸化物半導体膜108へ酸素または過剰酸素を移動させることで、酸化物半導体膜中の酸素欠損を低減することが可能となる。

【0070】

なお、酸化物半導体膜108としては、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性であ

50

る酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長 L が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1V から 10V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13}\text{A}$ 以下という特性を得ることができる。

【0071】

例えば、酸化物半導体膜108のキャリア密度は、 $1 \times 10^5 \text{cm}^{-3}$ 以上 $1 \times 10^{18} \text{cm}^{-3}$ 未満が好ましく、 $1 \times 10^7 \text{cm}^{-3}$ 以上 $1 \times 10^{17} \text{cm}^{-3}$ 以下がより好ましく、 $1 \times 10^9 \text{cm}^{-3}$ 以上 $5 \times 10^{16} \text{cm}^{-3}$ 以下がさらに好ましく、 $1 \times 10^{10} \text{cm}^{-3}$ 以上 $1 \times 10^{16} \text{cm}^{-3}$ 以下がさらに好ましく、 $1 \times 10^{11} \text{cm}^{-3}$ 以上 $1 \times 10^{15} \text{cm}^{-3}$ 以下がさらに好ましい。

【0072】

また、本発明の一態様においては、酸化物半導体膜108のキャリア密度を高めるために、酸化物半導体膜108を酸化物半導体膜108i_1と、酸化物半導体膜108nと、酸化物半導体膜108i_2との3層の積層構造としている。酸化物半導体膜108nは、酸化物半導体膜108i_1及び酸化物半導体膜108i_2よりも、キャリア密度

【0073】

酸化物半導体膜108nのキャリア密度を高めるためには、例えば、酸化物半導体膜108i_1及び酸化物半導体膜108i_2よりもわずかに酸素欠損量を増やす、あるいは酸化物半導体膜108i_1及び酸化物半導体膜108i_2よりもわずかに不純物濃度を増やせばよい。

【0074】

酸化物半導体膜108nのキャリア密度を高めるためには、酸化物半導体膜108nに酸素欠損を形成する元素を添加し、当該酸素欠損と水素等とを結合させればよい。当該酸素欠損を形成する元素としては、代表的には、水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、希ガス等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。なお、酸化物半導体膜中に酸素欠損を形成する元素としては、上述した元素の中でも、窒素が特に好ましい。

【0075】

例えば、酸化物半導体膜108nの形成時において、成膜ガスとしてアルゴンガスと一酸化二窒素ガスとを用いて形成することで、酸化物半導体膜108n中に窒素元素を有する構成とすることができる。この場合、酸化物半導体膜108nは、酸化物半導体膜108i_1及び酸化物半導体膜108i_2よりも窒素濃度が高い領域を有する。

【0076】

すなわち、酸化物半導体膜108nは、キャリア密度が高められ、わずかにn型である。別言すると、キャリア密度が高められた酸化物半導体膜を、「Slightly-n」と呼称する場合がある。

【0077】

例えば、トランジスタのゲートに印加する電圧（ V_g ）が 0V を超えて 30V 以下の場合において、酸化物半導体膜108nのキャリア密度は、 $1 \times 10^{16} \text{cm}^{-3}$ を超えて $1 \times 10^{18} \text{cm}^{-3}$ 未満が好ましく、 $1 \times 10^{16} \text{cm}^{-3}$ を超えて $1 \times 10^{17} \text{cm}^{-3}$ 以下がより好ましい。

【0078】

また、酸化物半導体膜108nのキャリア密度を高めた場合、酸化物半導体膜108nは、酸化物半導体膜108i_1及び酸化物半導体膜108i_2よりも結晶性が低くな

10

20

30

40

50

る場合がある。この場合、酸化物半導体膜108は、結晶性が高い酸化物半導体膜と、結晶性が低い酸化物半導体膜と、結晶性が高い酸化物半導体膜との積層構造となる。また、酸化物半導体膜の結晶性と、酸化物半導体膜の膜密度との間には相関があり、結晶性が高い酸化物半導体膜ほど膜密度が高い。したがって、酸化物半導体膜108は、膜密度が高い酸化物半導体膜と、膜密度が低い酸化物半導体膜と、膜密度が高い酸化物半導体膜との積層構造となる。

【0079】

なお、酸化物半導体膜108の結晶性としては、例えば、X線回折（XRD：X-Ray Diffraction）を用いて分析する、あるいは、透過型電子顕微鏡（TEM：Transmission Electron Microscope）を用いて分析することで解析することができる。また、酸化物半導体膜108の膜密度としては、例えば、X線反射率法（XRR：X-ray Reflectometer）を用いることで測定することができる。

【0080】

以上のように、本発明の一態様の半導体装置においては、酸化物半導体膜を3層の積層構造とし、キャリアが流れる中央の層は、上下の層よりも酸素欠損あるいは不純物濃度が多いためキャリア密度が高い。また、酸化物半導体膜108の3層の積層構造のうち、上下の層においては、中央の層よりも酸素欠損あるいは不純物濃度が低減されている。したがって、本発明の一態様の半導体装置においては、トランジスタの電界効果移動度を向上させると共に信頼性を向上させることが実現できる。

【0081】

なお、図1（A）（B）（C）に示すトランジスタ100において、絶縁膜106は、トランジスタ100のゲート絶縁膜としての機能を有し、絶縁膜114、116、118は、トランジスタ100の保護絶縁膜としての機能を有する。また、トランジスタ100において、導電膜104は、ゲート電極としての機能を有し、導電膜112aは、ソース電極としての機能を有し、導電膜112bは、ドレイン電極としての機能を有する。なお、本明細書等において、絶縁膜106を第1の絶縁膜と、絶縁膜114、116を第2の絶縁膜と、絶縁膜118を第3の絶縁膜と、それぞれ呼称する場合がある。

【0082】

<1-2. 半導体装置の構成要素>

次に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。

【0083】

[基板]

基板102の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板102として用いてもよい。また、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板102として用いてもよい。なお、基板102として、ガラス基板を用いる場合、第6世代（1500mm×1850mm）、第7世代（1870mm×2200mm）、第8世代（2200mm×2400mm）、第9世代（2400mm×2800mm）、第10世代（2950mm×3400mm）等の大面積基板を用いることで、大型の表示装置を作製することができる。

【0084】

また、基板102として、可撓性基板を用い、可撓性基板上に直接、トランジスタ100を形成してもよい。または、基板102とトランジスタ100の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板102より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ100は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0085】

[導電膜]

ゲート電極として機能する導電膜104、ソース電極として機能する導電膜112a、ドレイン電極として機能する導電膜112bとしては、クロム(Cr)、銅(Cu)、アルミニウム(Al)、金(Au)、銀(Ag)、亜鉛(Zn)、モリブデン(Mo)、タantal(Ta)、チタン(Ti)、タングステン(W)、マンガン(Mn)、ニッケル(Ni)、鉄(Fe)、コバルト(Co)から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

【0086】

また、導電膜104、112a、112bには、インジウムと錫とを有する酸化物(In-Sn酸化物)、インジウムとタングステンとを有する酸化物(In-W酸化物)、インジウムとタングステンと亜鉛とを有する酸化物(In-W-Zn酸化物)、インジウムとチタンとを有する酸化物(In-Ti酸化物)、インジウムとチタンと錫とを有する酸化物(In-Ti-Sn酸化物)、インジウムと亜鉛とを有する酸化物(In-Zn酸化物)、インジウムと錫とシリコンとを有する酸化物(In-Sn-Si酸化物)、インジウムとガリウムと亜鉛とを有する酸化物(In-Ga-Zn酸化物)等の酸化物導電体または酸化物半導体を適用することもできる。

【0087】

ここで、酸化物導電体について説明を行う。本明細書等において、酸化物導電体をOC(Oxide Conductor)と呼称してもよい。例えば、酸化物半導体に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、酸化物半導体は、導電性が高くなり導電体化する。導電体化された酸化物半導体を、酸化物導電体ということができる。一般に、酸化物半導体は、エネルギーギャップが大きいので、可視光に対して透光性を有する。一方、酸化物導電体は、伝導帯近傍にドナー準位を有する酸化物半導体である。したがって、酸化物導電体は、ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を有する。

【0088】

また、導電膜104、112a、112bには、Cu-X合金膜(Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi)を適用してもよい。Cu-X合金膜を用いることで、ウェットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。

【0089】

また、導電膜112a、112bには、上述の金属元素の中でも、特にチタン、タングステン、タantal、及びモリブデンの中から選ばれるいずれか一つまたは複数を有すると好適である。特に、導電膜112a、112bとしては、窒化タantal膜を用いると好適である。当該窒化タantal膜は、導電性を有し、且つ、銅または水素に対して、高いバリア性を有する。また、窒化タantal膜は、さらに自身からの水素の放出が少ないため、酸化物半導体膜108と接する導電膜、または酸化物半導体膜108の近傍の導電膜として、最も好適に用いることができる。

【0090】

また、導電膜112a、112bを、無電解めっき法により形成することができる。当該無電解めっき法により形成できる材料としては、例えば、Cu、Ni、Al、Au、Sn、Co、Ag、及びPdの中から選ばれるいずれか一つまたは複数を有することが可能である。特に、CuまたはAgを用いると、導電膜の抵抗を低くすることができるため、好適である。

【0091】

[ゲート絶縁膜として機能する絶縁膜]

トランジスタ100のゲート絶縁膜として機能する絶縁膜106としては、プラズマ化学気相堆積(PECVD:(Plasma Enhanced Chemical Vapor Deposition))法、スパッタリング法等により、酸化シリコン膜、酸

10

20

30

40

50

化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を用いることができる。なお、絶縁膜106を、2層以上の積層構造としてもよい。

【0092】

また、トランジスタ100のチャネル領域として機能する酸化物半導体膜108と接する絶縁膜106は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域（過剰酸素領域）を有することがより好ましい。別言すると、絶縁膜106は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜106に過剰酸素領域を設けるには、例えば、酸素雰囲気下にて絶縁膜106を形成する、もしくは成膜後の絶縁膜106を酸素雰囲気下で熱処理すればよい。

10

【0093】

また、絶縁膜106として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、酸化シリコンを用いた場合と比べて、絶縁膜106の膜厚を大きくできるため、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態様は、これらに限定されない。

20

【0094】

なお、本実施の形態では、絶縁膜106として、窒化シリコン膜と酸化シリコン膜との積層膜を形成する。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、酸化シリコン膜と同等の静電容量を得るのに必要な膜厚が大きいいため、トランジスタ100のゲート絶縁膜として、窒化シリコン膜を含むことで絶縁膜を厚膜化することができる。よって、トランジスタ100の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、トランジスタ100の静電破壊を抑制することができる。

【0095】

[酸化物半導体膜]

酸化物半導体膜108としては、先に示す材料を用いることができる。

30

【0096】

酸化物半導体膜108がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $In > M$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $In : M : Zn = 2 : 1 : 3$ 、 $In : M : Zn = 3 : 1 : 2$ 、 $In : M : Zn = 4 : 2 : 4$ 、1等が挙げられる。

【0097】

また、酸化物半導体膜108が、In-M-Zn酸化物の場合、スパッタリングターゲットとしては、多結晶のIn-M-Zn酸化物を含むターゲットを用いると好ましい。多結晶のIn-M-Zn酸化物を含むターゲットを用いることで、結晶性を有する酸化物半導体膜108を形成しやすくなる。なお、成膜される酸化物半導体膜108の原子数比は、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、酸化物半導体膜108に用いるスパッタリングターゲットの組成が $In : Ga : Zn = 4 : 2 : 4$ [原子数比] の場合、成膜される酸化物半導体膜108の組成は、 $In : Ga : Zn = 4 : 2 : 3$ [原子数比] の近傍となる場合がある。

40

【0098】

また、酸化物半導体膜108は、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、

50

トランジスタ100のオフ電流を低減することができる。

【0099】

また、酸化物半導体膜108の厚さは、3nm以上200nm以下、好ましくは3nm以上100nm以下、さらに好ましくは3nm以上50nm以下とする。

【0100】

また、酸化物半導体膜108は、非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

10

【0101】

[保護絶縁膜として機能する絶縁膜 1]

絶縁膜114、116は、トランジスタ100の保護絶縁膜としての機能を有する。また、絶縁膜114、116は、酸化物半導体膜108に酸素を供給する機能を有する。すなわち、絶縁膜114、116は、酸素を有する。また、絶縁膜114は、酸素を透過することのできる絶縁膜である。なお、絶縁膜114は、後に形成する絶縁膜116を形成する際の、酸化物半導体膜108へのダメージ緩和膜としても機能する。

【0102】

絶縁膜114としては、厚さが5nm以上150nm以下、好ましくは5nm以上50nm以下の酸化シリコン、酸化窒化シリコン等を用いることができる。

20

【0103】

また、絶縁膜114は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、絶縁膜114に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、絶縁膜114における酸素の透過性が減少してしまうためである。

【0104】

なお、絶縁膜114においては、外部から絶縁膜114に入った酸素が全て絶縁膜114の外部に移動せず、絶縁膜114にとどまる酸素もある。また、絶縁膜114に酸素が入ると共に、絶縁膜114に含まれる酸素が絶縁膜114の外部へ移動することで、絶縁膜114において酸素の移動が生じる場合もある。絶縁膜114として酸素を透過することができる酸化物絶縁膜を形成すると、絶縁膜114上に設けられる、絶縁膜116から脱離する酸素を、絶縁膜114を介して酸化物半導体膜108に移動させることができる。

30

【0105】

また、絶縁膜114は、窒素酸化物に起因する準位密度が低い酸化物絶縁膜を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、酸化物半導体膜の価電子帯の上端のエネルギー(E_{v_os})と酸化物半導体膜の伝導帯の下端のエネルギー(E_{c_os})の間に形成され得る場合がある。上記酸化物絶縁膜として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニウム膜等を用いることができる。

40

【0106】

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法(TDS: Thermal Desorption Spectroscopy)において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $5 \times 10^{19} \text{ cm}^{-3}$ 以下である。なお、アンモニアの放出量は、膜の表面温度が50℃以上650℃以下、好ましくは50℃以上550℃以下の加熱処理による放出量とする。

【0107】

窒素酸化物(NO_x 、 x は0を越えて2以下、好ましくは1以上2以下)、代表的には

50

NO₂またはNOは、絶縁膜114などに準位を形成する。当該準位は、酸化物半導体膜108のエネルギーギャップ内に位置する。そのため、窒素酸化物が、絶縁膜114及び酸化物半導体膜108の界面に拡散すると、当該準位が絶縁膜114側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜114及び酸化物半導体膜108界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。

【0108】

また、窒素酸化物は、加熱処理においてアンモニア及び酸素と反応する。絶縁膜114に含まれる窒素酸化物は、加熱処理において、絶縁膜116に含まれるアンモニアと反応するため、絶縁膜114に含まれる窒素酸化物が低減される。このため、絶縁膜114及び酸化物半導体膜108の界面において、電子がトラップされにくい。

10

【0109】

絶縁膜114として、上記酸化物絶縁膜を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

【0110】

なお、トランジスタの作製工程の加熱処理、代表的には300℃以上350℃未満の加熱処理により、絶縁膜114は、100K以下のESRで測定して得られたスペクトルにおいてg値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下の第3のシグナルが観測される。なお、第1のシグナル及び第2のシグナルのスプリット幅、並びに第2のシグナル及び第3のシグナルのスプリット幅は、XバンドのESR測定において約5mTである。また、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計が $1 \times 10^{18} \text{ spins/cm}^3$ 未満であり、代表的には $1 \times 10^{17} \text{ spins/cm}^3$ 以上 $1 \times 10^{18} \text{ spins/cm}^3$ 未満である。

20

【0111】

なお、100K以下のESRスペクトルにおいて、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計は、窒素酸化物(NO_x、xは0より大きく2以下、好ましくは1以上2以下)起因のシグナルのスピンの密度の合計に相当する。窒素酸化物の代表例としては、一酸化窒素、二酸化窒素等がある。即ち、g値が2.037以上2.039以下の第1のシグナル、g値が2.001以上2.003以下の第2のシグナル、及びg値が1.964以上1.966以下である第3のシグナルのスピンの密度の合計が少ないほど、酸化物絶縁膜に含まれる窒素酸化物の含有量が少ないといえる。

30

【0112】

また、上記酸化物絶縁膜は、SIMSで測定される窒素濃度が $6 \times 10^{20} \text{ atoms/cm}^3$ 以下である。

40

【0113】

基板温度が220℃以上350℃以下であり、シラン及び一酸化二窒素を用いたPECVD法を用いて、上記酸化物絶縁膜を形成することで、緻密であり、且つ硬度の高い膜を形成することができる。

【0114】

絶縁膜116は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜である。上記の酸化物絶縁膜は、加熱により酸素の一部が脱離する。なお、TDSにおいて、上記の酸化物絶縁膜は、酸素の放出量が $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上の領域を有する。また、上記の酸素の放出量は、TDSにおける加熱処理の温度が50℃以上650℃以下、または50℃以上

50

550℃以下の範囲での総量である。また、上記の酸素の放出量は、TDSにおける酸素原子に換算しての総量である。

【0115】

絶縁膜116としては、厚さが30nm以上500nm以下、好ましくは50nm以上400nm以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0116】

また、絶縁膜116は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g=2.001$ に現れる信号のスピン密度が $1.5 \times 10^{18} \text{ spins/cm}^3$ 未満、さらには $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。なお、絶縁膜116は、絶縁膜114と比較して酸化物半導体膜108から離れているため、絶縁膜114より、欠陥密度が多くともよい。

10

【0117】

また、絶縁膜114、116は、同種の材料の絶縁膜を用いることができるため、絶縁膜114と絶縁膜116の界面が明確に確認できない場合がある。したがって、本実施の形態においては、絶縁膜114と絶縁膜116の界面は、破線で図示している。なお、本実施の形態においては、絶縁膜114と絶縁膜116の2層構造について説明したが、これに限定されず、例えば、絶縁膜114の単層構造、あるいは3層以上の積層構造としてもよい。

【0118】

[保護絶縁膜として機能する絶縁膜 2]

20

絶縁膜118は、トランジスタ100の保護絶縁膜として機能する。

【0119】

絶縁膜118は、水素及び窒素のいずれか一方または双方を有する。または、絶縁膜118は、窒素及びシリコンを有する。また、絶縁膜118は、酸素、水素、水、アルカリ金属、アルカリ土類金属等のブロッキングできる機能を有する。絶縁膜118を設けることで、酸化物半導体膜108からの酸素の外部への拡散と、絶縁膜114、116に含まれる酸素の外部への拡散と、外部から酸化物半導体膜108への水素、水等の入り込みを防ぐことができる。

【0120】

絶縁膜118としては、例えば、窒化物絶縁膜を用いることができる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等がある。

30

【0121】

なお、上記記載の、導電膜、絶縁膜、酸化物半導体膜などの様々な膜としては、スパッタリング法やPECVD法により形成することができるが、他の方法、例えば、熱CVD (Chemical Vapor Deposition) 法により形成してもよい。熱CVD法の例としてMOCVD (Metal Organic Chemical Vapor Deposition) 法、またはALD (Atomic Layer Deposition) 法などが挙げられる。

【0122】

40

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。また、熱CVD法としては、原料ガスをチャンバー内に送り、チャンバー内を大気圧または減圧下とし、基板上に膜を堆積させればよい。

【0123】

また、ALD法としては、原料ガスをチャンバー内に送り、チャンバー内を大気圧または減圧下とし、基板上に膜を堆積させればよい。

【0124】

MOCVD法、ALD法などの熱CVD法としては、上記実施形態の導電膜、絶縁膜、酸化物半導体膜などの様々な膜を形成することができ、例えば、In-Ga-Zn-O膜

50

を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジメチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $\text{In}(\text{CH}_3)_3$ である。また、トリメチルガリウムの化学式は、 $\text{Ga}(\text{CH}_3)_3$ である。また、ジメチル亜鉛の化学式は、 $\text{Zn}(\text{CH}_3)_2$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム（化学式 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）を用いることもでき、ジメチル亜鉛に代えてジエチル亜鉛（化学式 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）を用いることもできる。

【0125】

例えば、ALDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体化合物を含む液体（ハフニウムアルコキシドや、テトラキスジメチルアミドハフニウム（ TDMAH ）などのハフニウムアミド）を気化させた原料ガスと、酸化剤としてオゾン（ O_3 ）の2種類のガスを用いる。なお、テトラキスジメチルアミドハフニウムの化学式は $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ である。また、他の材料液としては、テトラキス（エチルメチルアミド）ハフニウムなどがある。

10

【0126】

例えば、ALDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体化合物を含む液体（トリメチルアルミニウム（ TMA ）など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。なお、トリメチルアルミニウムの化学式は $\text{Al}(\text{CH}_3)_3$ である。また、他の材料液としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2, 2, 6, 6-テトラメチル-3, 5-ヘプタンジオナート）などがある。

20

【0127】

例えば、ALDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、吸着物に含まれる塩素を除去し、酸化性ガス（ O_2 、一酸化二窒素）のラジカルを供給して吸着物と反応させる。

【0128】

例えば、ALDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスとを用いて第1のタングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスとを用いて第2のタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

【0129】

30

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えば In-Ga-Zn-O 膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスとを用いて In-O 層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスとを用いて GaO 層を形成し、更にその後 $\text{Zn}(\text{CH}_3)_2$ ガスと O_3 ガスとを用いて ZnO 層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜて In-Ga-O 層や In-Zn-O 層、 Ga-Zn-O 層などの混合化合物層を形成しても良い。なお、 O_3 ガスに変えて Ar 等の不活性ガスでバブリングして得られた H_2O ガスを用いても良いが、 H を含まない O_3 ガスを用いる方が好ましい。また、 $\text{In}(\text{CH}_3)_3$ ガスに変えて、 $\text{In}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Ga}(\text{CH}_3)_3$ ガスに変えて、 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Zn}(\text{CH}_3)_2$ ガスを用いても良い。

40

【0130】

<1-3. 半導体装置の構成例2>

次に、図1（A）（B）（C）に示すトランジスタ100の変形例について、図2及び図3を用いて説明する。

【0131】

図2（A）は、本発明の一態様の半導体装置であるトランジスタ100Aの上面図であり、図2（B）は、図2（A）に示す一点鎖線X1-X2間における切断面の断面図に相当し、図2（C）は、図2（A）に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。

【0132】

50

図2(A)(B)に示すトランジスタ100Aは、所謂チャネル保護型のトランジスタ構造である。このように、本発明の一態様の半導体装置は、チャネルエッチ型、及びチャネル保護型の双方のトランジスタ構造とすることができる。

【0133】

なお、トランジスタ100Aにおいては、絶縁膜114、116は、開口部141a、141bを有する。また、開口部141a、141bを介して酸化物半導体膜108と導電膜112a、112bとが接続されている。また、導電膜112a、112b上に絶縁膜118が形成されている。また、絶縁膜114、116は、所謂チャネル保護膜としての機能を有する。なお、トランジスタ100Aのその他の構成は、先に示すトランジスタ100と同様であり、同様の効果を奏する。

10

【0134】

また、図3(A)は、本発明の一態様の半導体装置であるトランジスタ100Bの上面図であり、図3(B)は、図3(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図3(C)は、図3(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。

【0135】

トランジスタ100Bは、基板102上の導電膜104と、基板102及び導電膜104上の絶縁膜106と、絶縁膜106上の酸化物半導体膜108と、酸化物半導体膜108上の導電膜112aと、酸化物半導体膜108上の導電膜112bと、酸化物半導体膜108、導電膜112a、及び導電膜112b上の絶縁膜114と、絶縁膜114上の絶縁膜116と、絶縁膜116上の導電膜120aと、絶縁膜116上の導電膜120bと、絶縁膜116、導電膜120a、及び導電膜120b上の絶縁膜118と、を有する。

20

【0136】

また、絶縁膜114、116は、開口部142aを有する。また、絶縁膜106、114、116は、開口部142bを有する。導電膜120aは、開口部142bを介して、導電膜104と電氣的に接続される。また、導電膜120bは、開口部142aを介して、導電膜112bと電氣的に接続される。

【0137】

なお、トランジスタ100Bにおいて、絶縁膜106は、トランジスタ100Bの第1のゲート絶縁膜としての機能を有し、絶縁膜114、116は、トランジスタ100Bの第2のゲート絶縁膜としての機能を有し、絶縁膜118は、トランジスタ100Bの保護絶縁膜としての機能を有する。また、トランジスタ100Bにおいて、導電膜104は、第1のゲート電極としての機能を有し、導電膜112aは、ソース電極としての機能を有し、導電膜112bは、ドレイン電極としての機能を有する。また、トランジスタ100Bにおいて、導電膜120aは、第2のゲート電極としての機能を有し、導電膜120bは、表示装置の画素電極としての機能を有する。

30

【0138】

なお、図3(C)に示すように、導電膜120aは、開口部142bを介して導電膜104と電氣的に接続される。よって、導電膜104と、導電膜120aとは、同じ電位が与えられる。

40

【0139】

また、図3(C)に示すように、酸化物半導体膜108は、導電膜104、及び導電膜120aと対向するように位置し、2つのゲート電極として機能する導電膜に挟まれている。導電膜120aのチャネル長方向の長さ、及び導電膜120aのチャネル幅方向の長さは、酸化物半導体膜108のチャネル長方向の長さ、及び酸化物半導体膜108のチャネル幅方向の長さよりもそれぞれ長く、酸化物半導体膜108の全体は、絶縁膜114、116を介して導電膜120aに覆われている。

【0140】

別言すると、導電膜104及び導電膜120aは、絶縁膜106、114、116に設けられる開口部において接続され、且つ酸化物半導体膜108の側端部よりも外側に位置

50

する領域を有する。

【0141】

このような構成を有することで、トランジスタ100Bに含まれる酸化物半導体膜108を、導電膜104及び導電膜120aの電界によって電氣的に囲むことができる。トランジスタ100Bのように、第1のゲート電極及び第2のゲート電極の電界によって、チャンネル領域が形成される酸化物半導体膜を、電氣的に囲むトランジスタのデバイス構造をSurrounded channel (S-channel) 構造と呼ぶことができる。

【0142】

トランジスタ100Bは、S-channel構造を有するため、第1のゲート電極として機能する導電膜104によってチャンネルを誘起させるための電界を効果的に酸化物半導体膜108に印加することができるため、トランジスタ100Bの電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ100Bを微細化することが可能となる。また、トランジスタ100Bは、第1のゲート電極として機能する導電膜104及び第2のゲート電極として機能する導電膜120aによって囲まれた構造を有するため、トランジスタ100Bの機械的強度を高めることができる。

10

【0143】

なお、導電膜120a、120bとしては、先に示す導電膜104、112a、112bに列挙した材料と同様の材料を用いることができる。特に導電膜120a、120bとしては、酸化物導電膜(OC)が好ましい。

20

【0144】

なお、トランジスタ100Bのその他の構成は、先に示すトランジスタ100と同様であり、同様の効果を奏する。

【0145】

また、本実施の形態に係るトランジスタは、上記の構造のトランジスタを、それぞれ自由に組み合わせることが可能である。

【0146】

<1-4. 半導体装置の作製方法>

次に、本発明の一態様の半導体装置であるトランジスタ100Bの作製方法について、図4乃至図7を用いて説明する。

30

【0147】

なお、図4(A)乃至図4(C)、図5(A)乃至図5(C)、図6(A)乃至図6(C)、及び図7(A)乃至図7(C)は、半導体装置の作製方法を説明する断面図である。また、図4(A)乃至図4(C)、図5(A)乃至図5(C)、図6(A)乃至図6(C)、及び図7(A)乃至図7(C)において、左側がチャンネル長方向の断面図であり、右側がチャンネル幅方向の断面図である。

【0148】

まず、基板102上に導電膜を形成し、該導電膜をリソグラフィ工程及びエッチング工程を行い加工して、第1のゲート電極として機能する導電膜104を形成する。次に、導電膜104上に第1のゲート絶縁膜として機能する絶縁膜106を形成する(図4(A)参照)。

40

【0149】

本実施の形態では、基板102としてガラス基板を用い、第1のゲート電極として機能する導電膜104として、厚さ50nmのチタン膜と、厚さ200nmの銅膜とを、それぞれスパッタリング法により形成する。また、絶縁膜106として厚さ400nmの窒化シリコン膜と、厚さ50nmの酸化窒化シリコン膜とをPECVD法により形成する。

【0150】

なお、上記窒化シリコン膜は、第1の窒化シリコン膜と、第2の窒化シリコン膜と、第3の窒化シリコン膜とを有する、3層積層構造である。該3層積層構造の一例としては、

50

以下のように形成することができる。

【0151】

第1の窒化シリコン膜としては、例えば、流量200 sccmのシラン、流量2000 sccmの窒素、及び流量100 sccmのアンモニアガスを原料ガスとしてPECVD装置の反応室に供給し、反応室内の圧力を100 Paに制御し、27.12 MHzの高周波電源を用いて2000 Wの電力を供給して、厚さが50 nmとなるように形成すればよい。

【0152】

第2の窒化シリコン膜としては、流量200 sccmのシラン、流量2000 sccmの窒素、及び流量2000 sccmのアンモニアガスを原料ガスとしてPECVD装置の反応室に供給し、反応室内の圧力を100 Paに制御し、27.12 MHzの高周波電源を用いて2000 Wの電力を供給して、厚さが300 nmとなるように形成すればよい。

【0153】

第3の窒化シリコン膜としては、流量200 sccmのシラン、及び流量5000 sccmの窒素を原料ガスとしてPECVD装置の反応室に供給し、反応室内の圧力を100 Paに制御し、27.12 MHzの高周波電源を用いて2000 Wの電力を供給して、厚さが50 nmとなるように形成すればよい。

【0154】

なお、上記第1の窒化シリコン膜、第2の窒化シリコン膜、及び第3の窒化シリコン膜形成時の基板温度は350℃以下とすることができる。

【0155】

窒化シリコン膜を上述の3層の積層構造とすることで、例えば、導電膜104に銅を含む導電膜を用いる場合において、以下の効果を奏する。

【0156】

第1の窒化シリコン膜は、導電膜104からの銅元素の拡散を抑制することができる。第2の窒化シリコン膜は、水素を放出する機能を有し、ゲート絶縁膜として機能する絶縁膜の耐圧を向上させることができる。第3の窒化シリコン膜は、第3の窒化シリコン膜からの水素放出が少なく、且つ第2の窒化シリコン膜からの放出される水素の拡散を抑制することができる。

【0157】

次に、絶縁膜106上に酸化物半導体膜108 i__1__0、酸化物半導体膜108 n__0、及び酸化物半導体膜108 i__2__0を形成する（図4（B）（C）参照）。

【0158】

なお、図4（B）は、絶縁膜106上に酸化物半導体膜108 i__1__0、酸化物半導体膜108 n__0、及び酸化物半導体膜108 i__2__0を形成する際の成膜装置内部の断面模式図である。図4（B）では、成膜装置としてスパッタリング装置を用い、当該スパッタリング装置内部に設置されたターゲット191と、ターゲット191の下方に形成されるプラズマ192とが、模式的に表されている。

【0159】

まず、酸化物半導体膜108 i__1__0を形成する際に、酸素ガスを含む雰囲気にてプラズマを放電させる。その際に、酸化物半導体膜108 i__1__0の被形成面となる絶縁膜106中に、酸素が添加される。また、酸化物半導体膜108 i__1__0を形成する際に、酸素ガスの他に、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）を混合させてもよい。

【0160】

酸素ガスとしては、少なくとも酸化物半導体膜108 i__1__0を形成する際に含まれていればよく、酸化物半導体膜108 i__1__0を形成する際の成膜ガス全体に占める酸素ガスの割合（以下、酸素流量比ともいう）としては、0%を超えて100%以下、好ましくは10%以上100%以下、さらに好ましくは30%以上100%以下である。

【0161】

なお、図4（B）において、絶縁膜106に添加される酸素または過剰酸素を模式的に破線の矢印で表している。

【0162】

また、酸化物半導体膜108i__1__0及び酸化物半導体膜108i__2__0の形成条件としては、酸化物半導体膜108n__0よりも基板温度または酸素流量比のいずれか一方または双方を高めると好ましい。

【0163】

具体的には、酸化物半導体膜108i__1__0及び酸化物半導体膜108i__2__0の形成条件としては、基板温度を150℃以上300℃以下、好ましくは基板温度を160℃以上200℃以下とし、酸素流量比を30%以上100%以下とする。また、酸化物半導体膜108n__0の形成条件としては、基板温度を室温以上150℃未満、好ましくは100℃以上140℃以下とし、酸素流量比を、0%を超えて30%未満とする。

10

【0164】

上記のような形成条件とすることで、キャリア密度の異なる酸化物半導体膜を積層して形成することができる。なお、酸化物半導体膜108i__1__0、酸化物半導体膜108n__0、及び酸化物半導体膜108i__2__0を真空中で連続して形成することで、各界面に不純物を取り込まれないため、より好適である。

【0165】

なお、酸化物半導体膜108を加熱して成膜することで、酸化物半導体膜108の結晶性を高めることができる。一方で、基板102として、大型のガラス基板（例えば、第6世代乃至第10世代）を用いる場合、酸化物半導体膜108を成膜する際の基板温度を200℃以上300℃以下とした場合、基板102が変形する（歪むまたは反る）場合がある。よって、大型のガラス基板を用いる場合においては、酸化物半導体膜108の成膜する際の基板温度を100℃以上200℃未満とすることで、ガラス基板の変形を抑制することができる。

20

【0166】

また、スパッタリングガスの高純度化も必要である。例えば、スパッタリングガスとして用いる酸素ガスやアルゴンガスは、露点が-40℃以下、好ましくは-80℃以下、より好ましくは-100℃以下、より好ましくは-120℃以下にまで高純度化したガスを用いることで酸化物半導体膜に水分等が取り込まれることを可能な限り防ぐことができる。

30

【0167】

また、スパッタリング法で酸化物半導体膜を成膜する場合、スパッタリング装置におけるチャンバーは、酸化物半導体膜にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて、高真空（ 5×10^{-7} Paから 1×10^{-4} Pa程度まで）に排気することが好ましい。特に、スパッタリング装置の待機時における、チャンバー内の H_2O に相当するガス分子（ $m/z = 18$ に相当するガス分子）の分圧を 1×10^{-4} Pa以下、好ましくは 5×10^{-5} Pa以下とすることが好ましい。

【0168】

本実施の形態では、酸化物半導体膜108i__1__0及び酸化物半導体膜108i__2__0の形成条件としては、In-Ga-Zn金属酸化物ターゲット（In：Ga：Zn＝4：2：4．1〔原子数比〕）を用いて、スパッタリング法により形成する。また、酸化物半導体膜108i__1__0及び酸化物半導体膜108i__2__0の形成時の基板温度を170℃とし、成膜ガスとして流量60sccmの酸素ガスと、流量140sccmのアルゴンガスとを用いる（酸素流量比30%）。

40

【0169】

また、酸化物半導体膜108n__0の形成条件としては、In-Ga-Zn金属酸化物ターゲット（In：Ga：Zn＝4：2：4．1〔原子数比〕）を用いて、スパッタリング法により形成する。また、酸化物半導体膜108n__0の形成時の基板温度を130℃

50

とし、成膜ガスとして流量 20 sccm の酸素ガスと、流量 180 sccm のアルゴンガスとを用いる（酸素流量比 10 %）。

【0170】

なお、上記においては、酸化物半導体膜 108 i _ 1 _ 0 と、酸化物半導体膜 108 n _ 0 と、酸化物半導体膜 108 i _ 2 _ 0 とを、基板温度及び酸素流量比を変えることによって、キャリア密度の異なる酸化物半導体膜を積層する構成について例示したが、これに限定されない。例えば、酸化物半導体膜 108 n _ 0 の形成時において、不純物元素を添加することで、酸化物半導体膜 108 i _ 1 _ 0 及び酸化物半導体膜 108 i _ 2 _ 0 とキャリア密度の異なる酸化物半導体膜を形成してもよい。当該不純物元素としては、水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、希ガス等が挙げられる。

10

【0171】

なお、酸化物半導体膜 108 n _ 0 中に添加する不純物元素としては、上述した元素の中でも、窒素が特に好ましい。例えば、酸化物半導体膜 108 n _ 0 の形成時において、アルゴンガス及び窒素ガスを成膜ガスとして用いる、あるいはアルゴンガス及び一酸化二窒素ガスを成膜ガスとして用いることで、酸化物半導体膜 108 n _ 0 中に窒素を添加することができる。

【0172】

また、酸化物半導体膜 108 n _ 0 の形成時において、不純物元素を用いる場合、不純物元素を添加したくない膜、例えば、酸化物半導体膜 108 i _ 1 _ 0 及び酸化物半導体膜 108 i _ 2 _ 0 に不純物元素の混入を避けるために、酸化物半導体膜 108 n _ 0 を形成するチャンバーを、独立して設けると好適である。

20

【0173】

また、酸化物半導体膜 108 n _ 0 を形成後に、酸化物半導体膜 108 n _ 0 中に不純物元素を添加してもよい。酸化物半導体膜 108 n _ 0 形成後に不純物元素を添加する方法としては、例えば、ドーピング処理またはプラズマ処理を用いることができる。

【0174】

次に、酸化物半導体膜 108 i _ 1 _ 0、酸化物半導体膜 108 n _ 0、及び酸化物半導体膜 108 i _ 2 _ 0 を所望の形状に加工することで、島状の酸化物半導体膜 108 i _ 1、島状の酸化物半導体膜 108 n、及び島状の酸化物半導体膜 108 i _ 2 を形成する。なお、本実施の形態においては、酸化物半導体膜 108 i _ 1、酸化物半導体膜 108 n、及び酸化物半導体膜 108 i _ 2 により酸化物半導体膜 108 が構成される（図 5（A）参照）。

30

【0175】

また、酸化物半導体膜 108 を形成した後に、加熱処理（以下、第 1 の加熱処理とする）を行うと好適である。第 1 の加熱処理により、酸化物半導体膜 108 に含まれる水素、水等を低減することができる。なお、水素、水等の低減を目的とした加熱処理は、酸化物半導体膜 108 を島状に加工する前に行ってもよい。なお、第 1 の加熱処理は、酸化物半導体膜の高純度化処理の一つである。

【0176】

第 1 の加熱処理としては、例えば、150℃以上基板の歪み点未満、好ましくは 200℃以上 450℃以下、さらに好ましくは 250℃以上 350℃以下とすることができる。

40

【0177】

また、第 1 の加熱処理は、電気炉、RTA 装置等を用いることができる。RTA 装置を用いることで、短時間に限り基板の歪み点以上の温度で熱処理を行うことができる。そのため、加熱時間を短縮することが可能となる。また、第 1 の加熱処理は、窒素、酸素、超乾燥空気（水の含有量が 20 ppm 以下、好ましくは 1 ppm 以下、好ましくは 10 ppb 以下の空気）、または希ガス（アルゴン、ヘリウム等）の雰囲気下で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水等が含まれないことが好ましい。また、窒素または希ガス雰囲気下で加熱処理した後、酸素または超乾燥空気雰囲気下で加熱してもよい。この結果、酸化物半導体膜中に含まれる水素、水等を脱離させると共に、酸

50

化物半導体膜中に酸素を供給することができる。この結果、酸化物半導体膜中に含まれる酸素欠損を低減することができる。

【0178】

次に、絶縁膜106、及び酸化物半導体膜108上に導電膜112を形成する（図5（B）参照）。

【0179】

本実施の形態では、導電膜112として、厚さ30nmのチタン膜と、厚さ200nmの銅膜と、厚さ10nmのチタン膜とを、それぞれ順に、スパッタリング法により成膜する。

【0180】

次に、導電膜112を所望の形状に加工することで、島状の導電膜112aと、島状の導電膜112bと、を形成する（図5（C）参照）。

【0181】

なお、本実施の形態においては、ウェットエッチング装置を用い、導電膜112を加工する。ただし、導電膜112の加工方法としては、これに限定されず、例えば、ドライエッチング装置を用いてもよい。

【0182】

また、導電膜112a、112bの形成後に、酸化物半導体膜108（より具体的には酸化物半導体膜108i__2）の表面（バックチャネル側）を洗浄してもよい。当該洗浄方法としては、例えば、リン酸等の薬液を用いた洗浄が挙げられる。リン酸等の薬液を用いて洗浄を行うことで、酸化物半導体膜108i__2の表面に付着した不純物（例えば、導電膜112a、112bに含まれる元素等）を除去することができる。なお、当該洗浄を必ずしも行う必要はなく、場合によっては、洗浄を行わなくてもよい。

【0183】

また、導電膜112a、112bを形成する工程、及び上記洗浄工程のいずれか一方または双方において、酸化物半導体膜108の導電膜112a、112bから露出した領域が、薄くなる場合がある。

【0184】

次に、酸化物半導体膜108、及び導電膜112a、112b上に絶縁膜114、及び絶縁膜116を形成する（図6（A）参照）。

【0185】

なお、絶縁膜114を形成した後、大気に曝すことなく、連続的に絶縁膜116を形成することが好ましい。絶縁膜114を形成後、大気開放せず、原料ガスの流量、圧力、高周波電力及び基板温度の一以上を調整して、絶縁膜116を連続的に形成することで、絶縁膜114と絶縁膜116との界面において大気成分由来の不純物濃度を低減することができる。

【0186】

例えば、絶縁膜114として、PECVD法を用いて、酸化窒化シリコン膜を形成することができる。この場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、一酸化二窒素、二酸化窒素等がある。また、上記の堆積性気体の流量に対して酸化性気体の流量を20倍以上5000倍以下、好ましくは40倍以上100倍以下とする。

【0187】

本実施の形態においては、絶縁膜114として、基板102を保持する温度を220℃とし、流量50sccmのシラン及び流量2000sccmの一酸化二窒素を原料ガスとし、処理室内の圧力を20Paとし、平行平板電極に供給する高周波電力を13.56MHz、100W（電力密度としては $1.6 \times 10^{-2} \text{ W/cm}^2$ ）とするPECVD法を用いて、酸化窒化シリコン膜を形成する。

【0188】

絶縁膜 116 としては、PECVD 装置の真空排気された処理室内に載置された基板を 180℃以上 350℃以下に保持し、処理室に原料ガスを導入して処理室内における圧力を 100 Pa 以上 250 Pa 以下、さらに好ましくは 100 Pa 以上 200 Pa 以下とし、処理室内に設けられる電極に 0.17 W/cm² 以上 0.5 W/cm² 以下、さらに好ましくは 0.25 W/cm² 以上 0.35 W/cm² 以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

【0189】

絶縁膜 116 の成膜条件として、上記圧力の反応室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、絶縁膜 116 中における酸素含有量が化学量論的組成よりも多くなる。一方、基板温度が、上記温度で形成された膜では、シリコンと酸素の結合力が弱いため、後の工程の加熱処理により膜中の酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。

10

【0190】

なお、絶縁膜 116 の形成工程において、絶縁膜 114 が酸化物半導体膜 108 の保護膜となる。したがって、酸化物半導体膜 108 へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて絶縁膜 116 を形成することができる。

【0191】

なお、絶縁膜 116 の成膜条件において、酸化性気体に対するシリコンを含む堆積性気体の流量を増加することで、絶縁膜 116 の欠陥量を低減することが可能である。代表的には、ESR 測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $6 \times 10^{17} \text{ spins/cm}^3$ 未満、好ましくは $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $1.5 \times 10^{17} \text{ spins/cm}^3$ 以下である欠陥量の少ない酸化物絶縁膜を形成することができる。この結果、トランジスタ 100 の信頼性を高めることができる。

20

【0192】

また、絶縁膜 114、116 を成膜した後に、加熱処理（以下、第 2 の加熱処理とする）を行うと好適である。第 2 の加熱処理により、絶縁膜 114、116 に含まれる窒素酸化物を低減することができる。または、第 2 の加熱処理により、絶縁膜 114、116 に含まれる酸素の一部を酸化物半導体膜 108 に移動させ、酸化物半導体膜 108 に含まれる酸素欠損を低減することができる。

30

【0193】

第 2 の加熱処理の温度は、代表的には、400℃未満、好ましくは 375℃未満、さらに好ましくは、150℃以上 350℃以下とする。第 2 の加熱処理は、窒素、酸素、超乾燥空気（水の含有量が 20 ppm 以下、好ましくは 1 ppm 以下、好ましくは 10 ppb 以下の空気）、または希ガス（アルゴン、ヘリウム等）の雰囲気下で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水等が含まれないことが好ましい。該加熱処理には、電気炉、RTA 等を用いることができる。

【0194】

次に、絶縁膜 114、116 の所望の領域に開口部 142 a、142 b を形成する（図 6（B）参照）。

40

【0195】

本実施の形態においては、開口部 142 a、142 b を、ドライエッチング装置を用いて形成する。なお、開口部 142 a は、導電膜 112 b に達し、開口部 142 b は、導電膜 104 に達する。

【0196】

次に、絶縁膜 116 上に導電膜 120 を形成する（図 6（C）及び図 7（A）参照）。

【0197】

なお、図 6（C）は、絶縁膜 116 上に導電膜 120 を形成する際の成膜装置内部の断

50

面模式図である。図6(C)では、成膜装置としてスパッタリング装置を用い、当該スパッタリング装置内部に設置されたターゲット193と、ターゲット193の下方に形成されるプラズマ194とが、模式的に表されている。

【0198】

まず、導電膜120を形成する際に、酸素ガスを含む雰囲気にてプラズマを放電させる。その際に、導電膜120の被形成面となる絶縁膜116中に、酸素が添加される。また、導電膜120を形成する際に、酸素ガスの他に、不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）を混合させてもよい。

【0199】

酸素ガスとしては、少なくとも導電膜120を形成する際に含まれていればよく、導電膜120を形成する際の成膜ガス全体に占める酸素ガスの割合としては、0%を超えて100%以下、好ましくは10%以上100%以下、さらに好ましくは30%以上100%以下である。

【0200】

なお、図6(C)において、絶縁膜116に添加される酸素または過剰酸素を模式的に破線の矢印で表している。

【0201】

本実施の形態では、In-Ga-Zn金属酸化物ターゲット(In:Ga:Zn=4:2:4.1[原子数比])を用いて、スパッタリング法により導電膜120を形成する。

【0202】

なお、本実施の形態では、導電膜120を成膜する際に、絶縁膜116に酸素を添加する方法について例示したがこれに限定されない。例えば、導電膜120を形成後に、さらに絶縁膜116に酸素を添加してもよい。

【0203】

絶縁膜116に酸素を添加する方法としては、例えば、インジウムと、錫と、シリコンとを有する酸化物(In-Sn-Si酸化物、ITSOともいう)ターゲット(In₂O₃:SnO₂:SiO₂=85:10:5[重量%])を用いて、膜厚5nmのITSO膜を形成すればよい。この場合、ITSO膜の膜厚としては、1nm以上20nm以下、または2nm以上10nm以下とすると好適に酸素を透過し、且つ酸素の放出を抑制できるため好ましい。その後、ITSO膜を通過させて、絶縁膜116に酸素を添加する。酸素の添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等が挙げられる。また、酸素を添加する際に、基板側にバイアス電圧を印加することで効果的に酸素を絶縁膜116に添加することができる。上記バイアス電圧としては、例えば、アッシング装置を用い、該アッシング装置の基板側に印加するバイアス電圧の電力密度を1W/cm²以上5W/cm²以下とすればよい。また、酸素を添加する際の基板温度としては、室温以上300℃以下、好ましくは、100℃以上250℃以下とすることで、絶縁膜116に効率よく酸素を添加することができる。

【0204】

次に、導電膜120を所望の形状に加工することで、島状の導電膜120aと、島状の導電膜120bと、を形成する(図7(B)参照)。

【0205】

本実施の形態においては、ウェットエッチング装置を用い、導電膜120を加工する。

【0206】

次に、絶縁膜116、及び導電膜120a、120b上に絶縁膜118を形成する(図7(C)参照)。

【0207】

絶縁膜118は、水素及び窒素のいずれか一方または双方を有する。絶縁膜118としては、例えば、窒化シリコン膜を用いると好適である。また、絶縁膜118としては、例えば、スパッタリング法またはPECVD法を用いて形成することができる。例えば、絶縁膜118をPECVD法で成膜する場合、基板温度は400℃未満、好ましくは375

10

20

30

40

50

℃未満、さらに好ましくは180℃以上350℃以下である。絶縁膜118を成膜する場合の基板温度を、上述の範囲にすることで、緻密な膜を形成するため好ましい。また、絶縁膜118を成膜する場合の基板温度を、上述の範囲にすることで、絶縁膜114、116中の酸素または過剰酸素を、酸化物半導体膜108に移動させることが可能となる。

【0208】

また、絶縁膜118としてPECVD法により窒化シリコン膜を形成する場合、シリコンを含む堆積性気体、窒素、及びアンモニアを原料ガスとして用いることが好ましい。窒素と比較して少量のアンモニアを用いることで、プラズマ中でアンモニアが解離し、活性種が発生する。該活性種が、シリコンを含む堆積性気体に含まれるシリコン及び水素の結合、及び窒素の三重結合を切断する。この結果、シリコン及び窒素の結合が促進され、シリコン及び水素の結合が少なく、欠陥が少なく、緻密な窒化シリコン膜を形成することができる。一方、窒素に対するアンモニアの量が多いと、シリコンを含む堆積性気体及び窒素の分解が進まず、シリコン及び水素結合が残存してしまい、欠陥が増大した、且つ粗な窒化シリコン膜が形成されてしまう。これらのため、原料ガスにおいて、アンモニアに対する窒素の流量比を5倍以上50倍以下、10倍以上50倍以下とすることが好ましい。

【0209】

本実施の形態においては、絶縁膜118として、PECVD装置を用いて、シラン、窒素、及びアンモニアを原料ガスとして用いて、厚さ50nmの窒化シリコン膜を形成する。流量は、シランが50sccm、窒素が5000sccmであり、アンモニアが100sccmである。処理室の圧力を100Pa、基板温度を350℃とし、27.12MHzの高周波電源を用いて1000Wの高周波電力を平行平板電極に供給する。PECVD装置は電極面積が6000cm²である平行平板型のPECVD装置であり、供給した電力を単位面積あたりの電力（電力密度）に換算すると $1.7 \times 10^{-1} \text{ W/cm}^2$ である。

【0210】

なお、導電膜120a、120bとして、In-Ga-Zn金属酸化物ターゲット（In：Ga：Zn=4：2：4.1〔原子数比〕）を用いて導電膜を形成した場合、絶縁膜118が形成されることで、絶縁膜118が有する水素及び窒素のいずれか一方または双方が、導電膜120a、120b中に入り込む場合がある。この場合、導電膜120a、120b中の酸素欠損と、水素及び窒素のいずれか一方または双方が結合することで、導電膜120a、120bの抵抗が低くなる場合がある。

【0211】

また、絶縁膜118形成後に、先に記載の第1の加熱処理及び第2の加熱処理と同等の加熱処理（以下、第3の加熱処理とする）を行ってもよい。

【0212】

第3の加熱処理を行うことで、絶縁膜116が有する酸素は、酸化物半導体膜108中に移動し、酸化物半導体膜108中の酸素欠損を補填する。

【0213】

以上の工程で図3（A）（B）（C）に示すトランジスタ100Bを作製することができる。

【0214】

なお、図1（A）（B）（C）に示すトランジスタ100としては、図6（A）に示す工程を行った後に、絶縁膜118を形成することで、作製することができる。また、図2（A）（B）（C）に示すトランジスタ100Aとしては、導電膜112a、112bと、絶縁膜114、116の形成順を変えて、且つ絶縁膜114、116に開口部141a、141bを形成する工程を追加することで、作製することができる。

【0215】

なお、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせ用いることができる。

【0216】

(実施の形態 2)

本実施の形態では、本発明の一態様の半導体装置及び半導体装置の作製方法について、図 8 乃至図 14 を参照して説明する。

【0217】

< 2-1. 半導体装置の構成例 1 >

図 8 (A) は、本発明の一態様の半導体装置であるトランジスタ 200 の上面図であり、図 8 (B) は、図 8 (A) に示す一点鎖線 X1-X2 間における切断面の断面図に相当し、図 8 (C) は、図 8 (A) に示す一点鎖線 Y1-Y2 間における切断面の断面図に相当する。なお、図 8 (A) において、煩雑になることを避けるため、トランジスタ 200 の構成要素の一部 (ゲート絶縁膜として機能する絶縁膜等) を省略して図示している。また、一点鎖線 X1-X2 方向をチャンネル長方向、一点鎖線 Y1-Y2 方向をチャンネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図 8 (A) と同様に、構成要素の一部を省略して図示する場合がある。

10

【0218】

図 8 (A) (B) (C) に示すトランジスタ 200 は、所謂トップゲート構造のトランジスタである。

【0219】

トランジスタ 200 は、基板 202 上の絶縁膜 204 と、絶縁膜 204 上の酸化物半導体膜 208 と、酸化物半導体膜 208 上の絶縁膜 210 と、絶縁膜 210 上の導電膜 212 と、絶縁膜 204、酸化物半導体膜 208、及び導電膜 212 上の絶縁膜 216 と、を有する。

20

【0220】

また、酸化物半導体膜 208 は、In と、M (M は Al、Ga、Y、または Sn) と、Zn と、を有すると好ましい。

【0221】

なお、酸化物半導体膜 208 は、導電膜 212 と重なり、且つ絶縁膜 204 と接する第 1 の領域 208n_1 と、導電膜 212 と重なり、且つ絶縁膜 210 と接する第 2 の領域 208i と、絶縁膜 216 と接する第 3 の領域 208n_2 と、を有する。また、第 1 の領域 208n_1 は、第 2 の領域 208i よりもキャリア密度が高い領域を有し、第 3 の領域 208n_2 は、第 2 の領域 208i よりもキャリア密度が高い領域を有する。すなわち、本発明の一態様の酸化物半導体膜 208 は、キャリア密度の異なる 3 つの領域を有する。

30

【0222】

なお、酸化物半導体膜 208 のキャリア密度は、 $1 \times 10^5 \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 未満が好ましく、 $1 \times 10^7 \text{ cm}^{-3}$ 以上 $1 \times 10^{17} \text{ cm}^{-3}$ 以下がより好ましく、 $1 \times 10^9 \text{ cm}^{-3}$ 以上 $5 \times 10^{16} \text{ cm}^{-3}$ 以下がさらに好ましく、 $1 \times 10^{10} \text{ cm}^{-3}$ 以上 $1 \times 10^{16} \text{ cm}^{-3}$ 以下がさらに好ましく、 $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{15} \text{ cm}^{-3}$ 以下がさらに好ましい。

【0223】

例えば、酸化物半導体膜 208 を、第 1 の酸化物半導体膜と、第 1 の酸化物半導体膜上の第 2 の酸化物半導体膜との、2 層の積層構造として形成する。第 1 の酸化物半導体膜を、第 2 の酸化物半導体膜よりもキャリア密度を高めることで、上述のキャリア密度が異なる領域を有する酸化物半導体膜を形成することができる。

40

【0224】

なお、上記第 1 の酸化物半導体膜としては、第 2 の酸化物半導体膜よりもわずかに酸素欠損量を増やす、あるいは第 2 の酸化物半導体膜よりもわずかに不純物濃度を増やせばよい。

【0225】

第 1 の酸化物半導体膜のキャリア密度を高めるためには、第 1 の酸化物半導体膜に酸素欠損を形成する元素を添加し、当該酸素欠損と水素等とを結合させればよい。当該酸素欠

50

損を形成する元素としては、代表的には、水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、希ガス等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。なお、酸化物半導体膜中に酸素欠損を形成する元素としては、上述した元素の中でも、窒素が特に好ましい。

【0226】

例えば、第1の酸化物半導体膜の形成時において、成膜ガスとしてアルゴンガスと一酸化二窒素ガスとを用いて形成することで、第1の酸化物半導体膜が窒素元素を有する構成とすることができる。この場合、第1の酸化物半導体膜は、第2の酸化物半導体膜よりも窒素濃度が高い領域を有する。

【0227】

すなわち、第1の酸化物半導体膜は、キャリア密度が高められ、わずかにn型である。別言すると、キャリア密度が高められた酸化物半導体膜を、「Slightly-n」と呼称する場合がある。

【0228】

例えば、トランジスタのゲートに印加する電圧(V_g)が0Vを超えて30V以下の場合において、第1の酸化物半導体膜のキャリア密度は、 $1 \times 10^{16} \text{ cm}^{-3}$ を超えて $1 \times 10^{18} \text{ cm}^{-3}$ 未満が好ましく、 $1 \times 10^{16} \text{ cm}^{-3}$ を超えて $1 \times 10^{17} \text{ cm}^{-3}$ 以下がより好ましい。

【0229】

また、第1の酸化物半導体膜のキャリア密度を高めた場合、第1の酸化物半導体膜は、第2の酸化物半導体膜よりも結晶性が低くなる場合がある。この場合、酸化物半導体膜208は、結晶性が低い酸化物半導体膜と、結晶性が高い酸化物半導体膜との積層構造を有する。また、酸化物半導体膜の結晶性と、酸化物半導体膜の膜密度との間には相関があり、結晶性が高い酸化物半導体膜ほど膜密度が高い。したがって、酸化物半導体膜208は、膜密度が低い酸化物半導体膜と、膜密度が高い酸化物半導体膜との積層構造を有する。

【0230】

なお、酸化物半導体膜208の結晶性としては、例えば、X線回折(XRD: X-Ray Diffraction)を用いて分析する、あるいは、透過型電子顕微鏡(TEM: Transmission Electron Microscope)を用いて分析することで解析することができる。また、酸化物半導体膜208の膜密度としては、例えば、X線反射率法(XRR: X-ray Reflectometer)を用いることで測定することができる。

【0231】

また、第3の領域208n__2は、絶縁膜216と接する。絶縁膜216は、窒素または水素を有する。そのため、絶縁膜216中の窒素または水素が第3の領域208n__2中に添加される。第3の領域208n__2は、絶縁膜216から窒素または水素が添加されることで、さらにキャリア密度が高くなる。

【0232】

また、トランジスタ200は、絶縁膜216上の絶縁膜218と、絶縁膜216、218に設けられた開口部241aを介して、第3の領域208n__2に電氣的に接続される導電膜220aと、絶縁膜216、218に設けられた開口部241bを介して、第3の領域208n__2に電氣的に接続される導電膜220bと、を有していてもよい。

【0233】

なお、本明細書等において、絶縁膜204を第1の絶縁膜と、絶縁膜210を第2の絶縁膜と、絶縁膜216を第3の絶縁膜と、絶縁膜218を第4の絶縁膜と、それぞれ呼称する場合がある。また、導電膜212は、ゲート電極としての機能を有し、導電膜220aは、ソース電極としての機能を有し、導電膜220bは、ドレイン電極としての機能を有する。

【0234】

また、絶縁膜210は、ゲート絶縁膜としての機能を有する。また、絶縁膜210は、

10

20

30

40

50

過剰酸素領域を有する。絶縁膜 210 が過剰酸素領域を有することで、酸化物半導体膜 208 が有する第 2 の領域 208 i 中に過剰酸素を供給することができる。よって、第 2 の領域 208 i に形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高い半導体装置を提供することができる。

【0235】

なお、酸化物半導体膜 208 中に過剰酸素を供給させるためには、酸化物半導体膜 208 の下方に形成される絶縁膜 204 に過剰酸素を供給してもよい。この場合、絶縁膜 204 中に含まれる過剰酸素は、酸化物半導体膜 208 が有する第 1 の領域 208 n__1 及び第 3 の領域 208 n__2 にも供給されうる。第 1 の領域 208 n__1 及び第 3 の領域 208 n__2 中に過剰酸素が供給されると、第 1 の領域 208 n__1 及び第 3 の領域 208 n__2 の抵抗が高くなる場合がある。

10

【0236】

一方で、酸化物半導体膜 208 の上方に形成される絶縁膜 210 に過剰酸素を有する構成とすることで、第 2 の領域 208 i にのみ選択的に過剰酸素を供給させることが可能となる。あるいは、第 1 の領域 208 n__1、第 2 の領域 208 i、及び第 3 の領域 208 n__2 に過剰酸素を供給させたのち、第 3 の領域 208 n__2 のキャリア密度を選択的に高めることで、第 3 の領域 208 n__2 の抵抗が高くなることを抑制することができる。

【0237】

また、酸化物半導体膜 208 は、In の原子数比が M の原子数比より多い領域を有すると好ましい。酸化物半導体膜 208 が、In の原子数比が M の原子数比より多い領域を有することで、トランジスタ 200 の電界効果移動度を高くすることができる。具体的には、トランジスタ 200 の電界効果移動度が $10 \text{ cm}^2/\text{Vs}$ を超える、さらに好ましくはトランジスタ 200 の電界効果移動度が $30 \text{ cm}^2/\text{Vs}$ を超えることが可能となる。

20

【0238】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバ（とくに、ゲートドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ）に用いることで、額縁幅の狭い（狭額縁ともいう）半導体装置または表示装置を提供することができる。

【0239】

一方で、酸化物半導体膜 208 が、In の原子数比が M の原子数比より多い領域を有する場合、ゲートバイアス熱ストレス（Gate Bias Temperature Stress: GBT ともいう）試験時にトランジスタ 200 の電気特性が変動、例えばトランジスタのしきい値電圧が変動する場合がある。

30

【0240】

しかしながら、本発明の一態様の半導体装置においては、酸化物半導体膜 208 が第 1 の領域 208 n__1 と、第 2 の領域 208 i と、第 3 の領域 208 n__2 と、を有し、第 1 の領域 208 n__1 が、第 2 の領域 208 i よりもキャリア密度が高い領域を有する構成である。

【0241】

酸化物半導体膜 208 が有する第 1 の領域 208 n__1 のキャリア密度を高めることにより、第 1 の領域 208 n__1 の伝導帯に対してフェルミ準位が相対的に高くなる場合がある。これにより、第 1 の領域 208 n__1 の伝導帯の下端が低くなり、第 1 の領域 208 n__1 の伝導帯下端と、ゲート絶縁膜（ここでは、絶縁膜 210）中に形成されうるトラップ準位とのエネルギー差が大きくなる場合がある。該エネルギー差が大きくなることにより、ゲート絶縁膜中にトラップされる電荷が少なくなり、GBT 試験における、トランジスタのしきい値電圧の変動を小さくできる場合がある。

40

【0242】

また、酸化物半導体膜 208 に混入する水素または水分などの不純物は、トランジスタ特性に影響を与えるため問題となる。したがって、酸化物半導体膜 208、特に第 2 の領域 208 i においては、水素または水分などの不純物が少ないほど好ましい。また、酸化

50

物半導体膜 208 に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、酸化物半導体膜 208 中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となる。酸化物半導体膜 208 中にキャリア供給源が生成されると、酸化物半導体膜 208 を有するトランジスタ 200 の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、酸化物半導体膜 208、特に第 2 の領域 208 i においては、酸素欠損が少ないほど好ましい。

【0243】

第 2 の領域 208 i 中に形成されうる酸素欠損は、絶縁膜 210 が有する過剰酸素により補填される。したがって、酸化物半導体膜 208 が有する第 2 の領域 208 i は、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜である。なお、不純物濃度が低く、欠陥準位密度の低い（酸素欠損の少ない）ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長 L が $10 \mu\text{m}$ の素子であっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1V から 10V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13}\text{A}$ 以下という特性を得ることができる。

【0244】

以上のように、本発明の一態様の半導体装置においては、酸素欠損あるいは不純物濃度を制御することで、キャリア密度の異なる酸化物半導体膜の 2 層の積層構造を形成する。下層の酸化物半導体膜のキャリア密度を高め、上層の酸化物半導体膜のキャリア密度を低くすることで、トランジスタの電界効果移動度を向上させると共に信頼性を向上させることが実現できる。また、本発明の一態様の半導体装置においては、ソース電極及びドレイン電極となる導電膜と接する酸化物半導体膜のキャリア密度がさらに低減されている。したがって、ソース電極及びドレイン電極となる導電膜と、酸化物半導体膜との接続抵抗を低くすることができる。よって、電気特性の優れた半導体装置を提供することができる。

【0245】

<2-2. 半導体装置の構成要素>

次に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。

【0246】

[基板]

基板 202 の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板 202 として用いてもよい。また、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板 202 として用いてもよい。なお、基板 202 として、ガラス基板を用いる場合、第 6 世代 ($1500\text{mm} \times 1850\text{mm}$)、第 7 世代 ($1870\text{mm} \times 2200\text{mm}$)、第 8 世代 ($2200\text{mm} \times 2400\text{mm}$)、第 9 世代 ($2400\text{mm} \times 2800\text{mm}$)、第 10 世代 ($2950\text{mm} \times 3400\text{mm}$) 等の大面積基板を用いることで、大型の表示装置を作製することができる。

【0247】

また、基板 202 として、可撓性基板を用い、可撓性基板上に直接、トランジスタ 200 を形成してもよい。または、基板 202 とトランジスタ 200 の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板 202 より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ 200 は耐

熱性の劣る基板や可撓性の基板にも転載できる。

【0248】

[第1の絶縁膜]

絶縁膜204としては、スパッタリング法、CVD法、蒸着法、パルスレーザー堆積（PLD）法、印刷法、塗布法等を適宜用いて形成することができる。また、絶縁膜204としては、例えば、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、酸化物半導体膜208との界面特性を向上させるため、絶縁膜204において少なくとも酸化物半導体膜208と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁膜204として加熱により酸素を放出する酸化物絶縁膜を用いることで、加熱処理により絶縁膜204に含まれる酸素を、酸化物半導体膜208に移動させる

10

【0249】

絶縁膜204の厚さは、50nm以上、または100nm以上3000nm以下、または200nm以上1000nm以下とすることができる。絶縁膜204を厚くすることで、絶縁膜204の酸素放出量を増加させることができると共に、絶縁膜204と酸化物半導体膜208との界面における界面準位、並びに酸化物半導体膜208に含まれる酸素欠損を低減することが可能である。

【0250】

絶縁膜204として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn酸化物

20

【0251】

[導電膜]

ゲート電極として機能する導電膜212、ソース電極として機能する導電膜220a、ドレイン電極として機能する導電膜220bとしては、クロム（Cr）、銅（Cu）、アルミニウム（Al）、金（Au）、銀（Ag）、亜鉛（Zn）、モリブデン（Mo）、タンタル（Ta）、チタン（Ti）、タングステン（W）、マンガン（Mn）、ニッケル（Ni）、鉄（Fe）、コバルト（Co）から選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

30

【0252】

また、導電膜212、220a、220bには、インジウムと錫とを有する酸化物（In-Sn酸化物）、インジウムとタングステンとを有する酸化物（In-W酸化物）、インジウムとタングステンと亜鉛とを有する酸化物（In-W-Zn酸化物）、インジウムとチタンとを有する酸化物（In-Ti酸化物）、インジウムとチタンと錫とを有する酸化物（In-Ti-Sn酸化物）、インジウムと亜鉛とを有する酸化物（In-Zn酸化物）、インジウムと錫とシリコンとを有する酸化物（In-Sn-Si酸化物）、インジウムとガリウムと亜鉛とを有する酸化物（In-Ga-Zn酸化物）等の酸化物導電体または酸化物半導体を適用することもできる。

40

【0253】

ここで、酸化物導電体について説明を行う。本明細書等において、酸化物導電体をOC（Oxide Conductor）と呼称してもよい。例えば、酸化物半導体に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、酸化物半導体は、導電性が高くなり導電体化する。導電体化された酸化物半導体を、酸化物導電体とすることができる。一般に、酸化物半導体は、エネルギーギャップが大きい

50

一準位を有する酸化物半導体である。したがって、酸化物導電体は、ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を有する。

【0254】

特に、導電膜212に上述の酸化物導電体を用いると、絶縁膜210中に過剰酸素を添加することができるので好適である。

【0255】

また、導電膜212、220a、220bには、Cu-X合金膜（Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi）を適用してもよい。Cu-X合金膜を用いることで、ウエットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。

10

【0256】

また、導電膜212、120a、220bには、上述の金属元素の中でも、特にチタン、タングステン、タンタル、及びモリブデンの中から選ばれるいずれか一つまたは複数を有すると好適である。特に、導電膜212、220a、220bとしては、窒化タンタル膜を用いると好適である。当該窒化タンタル膜は、導電性を有し、且つ、銅または水素に対して、高いバリア性を有する。また、窒化タンタル膜は、さらに自身からの水素の放出が少ないため、酸化物半導体膜208と接する導電膜、または酸化物半導体膜208の近傍の導電膜として、最も好適に用いることができる。

【0257】

また、導電膜212、220a、220bを、無電解めっき法により形成することができる。当該無電解めっき法により形成できる材料としては、例えば、Cu、Ni、Al、Au、Sn、Co、Ag、及びPdの中から選ばれるいずれか一つまたは複数を有することが可能である。特に、CuまたはAgを用いると、導電膜の抵抗を低くすることができるため、好適である。

20

【0258】

[第2の絶縁膜]

トランジスタ200のゲート絶縁膜として機能する絶縁膜210としては、プラズマ化学気相堆積（PECVD：（Plasma Enhanced Chemical Vapor Deposition））法、スパッタリング法等により、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を用いることができる。なお、絶縁膜210を、2層以上の積層構造としてもよい。

30

【0259】

また、トランジスタ200のチャネル領域として機能する酸化物半導体膜208と接する絶縁膜210は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域（過剰酸素領域）を有することがより好ましい。別言すると、絶縁膜210は、酸素を放出することが可能な絶縁膜である。なお、絶縁膜210に過剰酸素領域を設けるには、例えば、酸素雰囲気下にて絶縁膜210を形成する、もしくは成膜後の絶縁膜210を酸素雰囲気下で熱処理すればよい。

40

【0260】

また、絶縁膜210として、酸化ハフニウムを用いる場合、以下の効果を奏する。酸化ハフニウムは、酸化シリコンや酸化窒化シリコンと比べて比誘電率が高い。したがって、酸化シリコンを用いた場合と比べて、絶縁膜210の膜厚を大きくできるため、トンネル電流によるリーク電流を小さくすることができる。すなわち、オフ電流の小さいトランジスタを実現することができる。さらに、結晶構造を有する酸化ハフニウムは、非晶質構造を有する酸化ハフニウムと比べて高い比誘電率を備える。したがって、オフ電流の小さいトランジスタとするためには、結晶構造を有する酸化ハフニウムを用いることが好ましい。結晶構造の例としては、単斜晶系や立方晶系などが挙げられる。ただし、本発明の一態

50

様は、これらに限定されない。

【0261】

また、絶縁膜210は、欠陥が少ないことが好ましく、代表的には、電子スピン共鳴法（ESR：Electron Spin Resonance）で観察されるシグナルが少ない方が好ましい。例えば、上述のシグナルとしては、g値が2.001に観察されるE'センターに起因するシグナルが挙げられる。なお、E'センターは、シリコンのダングリングボンドに起因する。絶縁膜210としては、E'センター起因のスピン密度が、 $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下である酸化シリコン膜、または酸化窒化シリコン膜を用いればよい。

【0262】

また、絶縁膜210には、上述のシグナル以外に二酸化窒素（ NO_2 ）に起因するシグナルが観察される場合がある。当該シグナルは、Nの核スピンにより3つのシグナルに分裂しており、それぞれのg値が2.037以上2.039以下（第1のシグナルとする）、g値が2.001以上2.003以下（第2のシグナルとする）、及びg値が1.964以上1.966以下（第3のシグナルとする）に観察される。

【0263】

例えば、絶縁膜210として、二酸化窒素（ NO_2 ）に起因するシグナルのスピン密度が、 $1 \times 10^{17} \text{ spins/cm}^3$ 以上 $1 \times 10^{18} \text{ spins/cm}^3$ 未満である絶縁膜を用いると好適である。

【0264】

なお、二酸化窒素（ NO_2 ）を含む窒素酸化物（ NO_x ）は、絶縁膜210中に準位を形成する。当該準位は、酸化物半導体膜208のエネルギーギャップ内に位置する。そのため、窒素酸化物（ NO_x ）が、絶縁膜210及び酸化物半導体膜208の界面に拡散すると、当該準位が絶縁膜210側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜210及び酸化物半導体膜208界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。したがって、絶縁膜210としては、窒素酸化物の含有量が少ない膜を用いると、トランジスタのしきい値電圧のシフトを低減することができる。

【0265】

窒素酸化物（ NO_x ）の放出量が少ない絶縁膜としては、例えば、酸化窒化シリコン膜を用いることができる。当該酸化窒化シリコン膜は、昇温脱離ガス分析法（TDS：Thermal Desorption Spectroscopy）において、窒素酸化物（ NO_x ）の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下である。なお、上記のアンモニアの放出量は、TDSにおける加熱処理の温度が50℃以上650℃以下、または50℃以上550℃以下の範囲での総量である。

【0266】

窒素酸化物（ NO_x ）は、加熱処理においてアンモニア及び酸素と反応するため、アンモニアの放出量が多い絶縁膜を用いることで窒素酸化物（ NO_x ）が低減される。

【0267】

なお、絶縁膜210をSIMSで分析した場合、膜中の窒素濃度が $6 \times 10^{20} \text{ atoms/cm}^3$ 以下であると好ましい。

【0268】

[酸化物半導体膜]

酸化物半導体膜208としては、先に示す材料を用いることができる。

【0269】

酸化物半導体膜208がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、 $\text{In} > \text{M}$ を満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、 $\text{In} : \text{M} : \text{Zn} = 2 : 1 : 3$ 、 $\text{In} : \text{M} : \text{Zn} = 3 : 1 : 2$ 、 $\text{In} : \text{M} : \text{Zn} = 4 : 2 : 4$ 、

10

20

30

40

50

1等が挙げられる。

【0270】

また、酸化物半導体膜208が、In-M-Zn酸化物の場合、スパッタリングターゲットとしては、多結晶のIn-M-Zn酸化物を含むターゲットを用いると好ましい。多結晶のIn-M-Zn酸化物を含むターゲットを用いることで、結晶性を有する酸化物半導体膜208を形成しやすくなる。なお、成膜される酸化物半導体膜208の原子数比は、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、酸化物半導体膜208に用いるスパッタリングターゲットの組成がIn:Ga:Zn=4:2:4.1〔原子数比〕の場合、成膜される酸化物半導体膜208の組成は、In:Ga:Zn=4:2:3〔原子数比〕の近傍となる場合がある。

10

【0271】

また、酸化物半導体膜208は、エネルギーギャップが2eV以上、好ましくは2.5eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ200のオフ電流を低減することができる。

【0272】

また、酸化物半導体膜208の厚さは、3nm以上200nm以下、好ましくは3nm以上100nm以下、さらに好ましくは3nm以上50nm以下とする。

【0273】

また、酸化物半導体膜208は、非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

20

【0274】

〔第3の絶縁膜〕

絶縁膜216は、窒素または水素を有する。絶縁膜216としては、例えば、窒化物絶縁膜が挙げられる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン等を用いて形成することができる。絶縁膜216に含まれる水素濃度は、 $1 \times 10^{22} \text{ atoms/cm}^3$ 以上であると好ましい。また、絶縁膜216は、酸化物半導体膜208の第3の領域208n₂と接する。したがって、絶縁膜216と接する第3の領域208n₂中の不純物（窒素または水素）濃度が高くなり、第3の領域208n₂のキャリア密度を高めることができる。

30

【0275】

〔第4の絶縁膜〕

絶縁膜218としては、酸化物絶縁膜を用いることができる。また、絶縁膜218としては、酸化物絶縁膜と、窒化物絶縁膜との積層膜を用いることができる。絶縁膜218として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn酸化物などを用いればよい。

【0276】

また、絶縁膜218としては、外部からの水素、水等のバリア膜として機能する膜であることが好ましい。

40

【0277】

絶縁膜218の厚さは、30nm以上500nm以下、または100nm以上400nm以下とすることができる。

【0278】

<2-3. トランジスタの構成例2>

次に、図8(A)(B)(C)に示すトランジスタと異なる構成について、図9(A)(B)(C)を用いて説明する。

【0279】

図9(A)は、トランジスタ200Aの上面図であり、図9(B)は図9(A)の一点

50

鎖線 X 1 - X 2 間の断面図であり、図 9 (C) は図 9 (A) の一点鎖線 Y 1 - Y 2 間の断面図である。

【0280】

図 9 (A) (B) (C) に示すトランジスタ 200A は、基板 202 上の導電膜 206 と、導電膜 206 上の絶縁膜 204 と、絶縁膜 204 上の酸化物半導体膜 208 と、酸化物半導体膜 208 上の絶縁膜 210 と、絶縁膜 210 上の導電膜 212 と、絶縁膜 204、酸化物半導体膜 208、及び導電膜 212 上の絶縁膜 216 と、を有する。

【0281】

なお、酸化物半導体膜 208 は、導電膜 212 と重なり、且つ絶縁膜 204 と接する第 1 の領域 208n_1 と、導電膜 212 と重なり、且つ絶縁膜 210 と接する第 2 の領域 208i と、絶縁膜 216 と接する第 3 の領域 208n_2 と、有する。

10

【0282】

トランジスタ 200A は、先に示すトランジスタ 200 の構成に加え、導電膜 206 と、開口部 243 と、を有する。

【0283】

なお、開口部 243 は、絶縁膜 204、210 に設けられる。また、導電膜 206 は、開口部 243 を介して、導電膜 212 と、電氣的に接続される。よって、導電膜 206 と導電膜 212 には、同じ電位が与えられる。なお、開口部 243 を設けずに、導電膜 206 と、導電膜 212 と、に異なる電位を与えてもよい。または、開口部 243 を設けずに、導電膜 206 を遮光膜として用いてもよい。例えば、導電膜 206 を遮光性の材料により形成することで、第 2 の領域 208i に照射される下方からの光を抑制することができる。

20

【0284】

また、トランジスタ 200A の構成とする場合、導電膜 206 は、第 1 のゲート電極（ボトムゲート電極ともいう）としての機能を有し、導電膜 212 は、第 2 のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁膜 204 は、第 1 のゲート絶縁膜としての機能を有し、絶縁膜 210 は、第 2 のゲート絶縁膜としての機能を有する。

【0285】

導電膜 206 としては、先に記載の導電膜 212、220a、220b と同様の材料を用いることができる。特に導電膜 206 として、銅を含む材料により形成することで抵抗を低くすることができるため好適である。例えば、導電膜 206 を窒化チタン膜、窒化タantal膜、またはタングステン膜上に銅膜を設ける積層構造とし、導電膜 220a、220b を窒化チタン膜、窒化タantal膜、またはタングステン膜上に銅膜を設ける積層構造とすると好適である。この場合、トランジスタ 200A を表示装置の画素トランジスタ及び駆動トランジスタのいずれか一方または双方に用いることで、導電膜 206 と導電膜 220a との間に生じる寄生容量、及び導電膜 206 と導電膜 220b との間に生じる寄生容量を低くすることができる。したがって、導電膜 206、導電膜 220a、及び導電膜 220b を、トランジスタ 200A の第 1 のゲート電極、ソース電極、及びドレイン電極として用いるのみならず、表示装置の電源供給用の配線、信号供給用の配線、または接続用の配線等に用いる事も可能となる。

30

40

【0286】

このように、図 9 (A) (B) (C) に示すトランジスタ 200A は、先に説明したトランジスタ 200 と異なり、酸化物半導体膜 208 の上下にゲート電極として機能する導電膜を有する構造である。トランジスタ 200A に示すように、本発明の一態様の半導体装置には、複数のゲート電極を設けてもよい。

【0287】

また、図 9 (B) (C) に示すように、酸化物半導体膜 208 は、第 1 のゲート電極として機能する導電膜 206 と、第 2 のゲート電極として機能する導電膜 212 のそれぞれと対向するように位置し、2つのゲート電極として機能する導電膜に挟まれている。

50

【0288】

また、導電膜212のチャンネル幅方向の長さは、酸化物半導体膜208のチャンネル幅方向の長さよりも長く、酸化物半導体膜208のチャンネル幅方向全体は、絶縁膜210を間に挟んで導電膜212に覆われている。また、導電膜212と導電膜206とは、絶縁膜204、及び絶縁膜210に設けられる開口部243において接続されるため、酸化物半導体膜208のチャンネル幅方向の側面の一方は、絶縁膜210を間に挟んで導電膜212と対向している。

【0289】

別言すると、導電膜206及び導電膜212は、絶縁膜204、210に設けられる開口部243において接続され、且つ酸化物半導体膜208の側端部よりも外側に位置する領域を有する。

10

【0290】

このような構成を有することで、トランジスタ200Aに含まれる酸化物半導体膜208を、第1のゲート電極として機能する導電膜206及び第2のゲート電極として機能する導電膜212の電界によって電気的に取り囲むことができる。トランジスタ200Aのように、第1のゲート電極及び第2のゲート電極の電界によって、チャンネル領域が形成される酸化物半導体膜を電気的に取り囲むトランジスタのデバイス構造をSurround channel (S-channel) 構造と呼ぶことができる。

【0291】

トランジスタ200Aは、S-channel構造を有するため、導電膜206または導電膜212によってチャンネルを誘起させるための電界を効果的に酸化物半導体膜208に印加することができるため、トランジスタ200Aの電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ200Aを微細化することが可能となる。また、トランジスタ200Aは、酸化物半導体膜208が導電膜206、及び導電膜212によって取り囲まれた構造を有するため、トランジスタ200Aの機械的強度を高めることができる。

20

【0292】

なお、トランジスタ200Aのチャンネル幅方向において、酸化物半導体膜208の開口部243が形成されていない側に、開口部243と異なる開口部を形成してもよい。

【0293】

30

また、トランジスタ200Aに示すように、トランジスタが、半導体膜を間に挟んで存在する一対のゲート電極を有している場合、一方のゲート電極には信号Aが、他方のゲート電極には固定電位Vbが与えられてもよい。また、一方のゲート電極には信号Aが、他方のゲート電極には信号Bが与えられてもよい。また、一方のゲート電極には固定電位Vaが、他方のゲート電極には固定電位Vbが与えられてもよい。

【0294】

信号Aは、例えば、導通状態または非導通状態を制御するための信号である。信号Aは、電位V1、または電位V2 ($V1 > V2$ とする) の2種類の電位をとるデジタル信号であってもよい。例えば、電位V1を高電源電位とし、電位V2を低電源電位とすることができる。信号Aは、アナログ信号であってもよい。

40

【0295】

固定電位Vbは、例えば、トランジスタのしきい値電圧 V_{thA} を制御するための電位である。固定電位Vbは、電位V1、または電位V2であってもよい。この場合、固定電位Vbを生成するための電位発生回路を、別途設ける必要がなく好ましい。固定電位Vbは、電位V1、または電位V2と異なる電位であってもよい。固定電位Vbを低くすることで、しきい値電圧 V_{thA} を高くできる場合がある。その結果、ゲートソース間電圧Vgsが0Vのときのドレイン電流を低減し、トランジスタを有する回路のリーク電流を低減できる場合がある。例えば、固定電位Vbを低電源電位よりも低くしてもよい。一方で、固定電位Vbを高くすることで、しきい値電圧 V_{thA} を低くできる場合がある。その結果、ゲートソース間電圧Vgsが高電源電位のときのドレイン電流を向上させ、ト

50

ランジスタを有する回路の動作速度を向上できる場合がある。例えば、固定電位 V_b を低電源電位よりも高くしてもよい。

【0296】

信号 B は、例えば、導通状態または非導通状態を制御するための信号である。信号 B は、電位 V_3 、または電位 V_4 ($V_3 > V_4$ とする) の 2 種類の電位をとるデジタル信号であってもよい。例えば、電位 V_3 を高電源電位とし、電位 V_4 を低電源電位とすることができる。信号 B は、アナログ信号であってもよい。

【0297】

信号 A と信号 B が共にデジタル信号である場合、信号 B は、信号 A と同じデジタル値を持つ信号であってもよい。この場合、トランジスタのオン電流を向上し、トランジスタを有する回路の動作速度を向上できる場合がある。このとき、信号 A における電位 V_1 及び電位 V_2 は、信号 B における電位 V_3 及び電位 V_4 と、異なっても良い。例えば、信号 B が入力されるゲートに対応するゲート絶縁膜が、信号 A が入力されるゲートに対応するゲート絶縁膜よりも厚い場合、信号 B の電位振幅 ($V_3 - V_4$) を、信号 A の電位振幅 ($V_1 - V_2$) より大きくしても良い。そうすることで、トランジスタの導通状態または非導通状態に対して、信号 A が与える影響と、信号 B が与える影響と、を同程度とすることができる場合がある。

【0298】

信号 A と信号 B が共にデジタル信号である場合、信号 B は、信号 A と異なるデジタル値を持つ信号であってもよい。この場合、トランジスタの制御を信号 A と信号 B によって別々に行うことができ、より高い機能を実現できる場合がある。例えば、トランジスタが n チャンネル型である場合、信号 A が電位 V_1 であり、かつ、信号 B が電位 V_3 である場合のみ導通状態となる場合や、信号 A が電位 V_2 であり、かつ、信号 B が電位 V_4 である場合のみ非導通状態となる場合には、一つのトランジスタで NAND 回路や NOR 回路等の機能を実現できる場合がある。また、信号 B は、しきい値電圧 V_{thA} を制御するための信号であってもよい。例えば、信号 B は、トランジスタを有する回路が動作している期間と、当該回路が動作していない期間と、で電位が異なる信号であってもよい。信号 B は、回路の動作モードに合わせて電位が異なる信号であってもよい。この場合、信号 B は信号 A ほど頻繁には電位が切り替わらない場合がある。

【0299】

信号 A と信号 B が共にアナログ信号である場合、信号 B は、信号 A と同じ電位のアナログ信号、信号 A の電位を定数倍したアナログ信号、または、信号 A の電位を定数だけ加算もしくは減算したアナログ信号等であってもよい。この場合、トランジスタのオン電流が向上し、トランジスタを有する回路の動作速度を向上できる場合がある。信号 B は、信号 A と異なるアナログ信号であってもよい。この場合、トランジスタの制御を信号 A と信号 B によって別々に行うことができ、より高い機能を実現できる場合がある。

【0300】

信号 A がデジタル信号であり、信号 B がアナログ信号であってもよい。または信号 A がアナログ信号であり、信号 B がデジタル信号であってもよい。

【0301】

トランジスタの両方のゲート電極に固定電位を与える場合、トランジスタを、抵抗素子と同等の素子として機能させることができる場合がある。例えば、トランジスタが n チャンネル型である場合、固定電位 V_a または固定電位 V_b を高く（低く）することで、トランジスタの実効抵抗を低く（高く）することができる場合がある。固定電位 V_a 及び固定電位 V_b を共に高く（低く）することで、一つのゲートしか有さないトランジスタによって得られる実効抵抗よりも低い（高い）実効抵抗が得られる場合がある。

【0302】

なお、トランジスタ 200A のその他の構成は、先に示すトランジスタ 200 と同様であり、同様の効果を奏する。

【0303】

また、トランジスタ200A上にさらに、絶縁膜を形成してもよい。その場合の一例を図10(A)(B)に示す。図10(A)(B)は、トランジスタ200Bの断面図である。トランジスタ200Bの上面図としては、図9(A)に示すトランジスタ200Aと同様であるため、ここでの説明は省略する。

【0304】

図10(A)(B)に示すトランジスタ200Bは、導電膜220a、220b、及び絶縁膜218上に絶縁膜222を有する。それ以外の構成については、トランジスタ200Aと同様であり、同様の効果を奏する。

【0305】

絶縁膜222は、トランジスタ等に起因する凹凸等を平坦化させる機能を有する。絶縁膜222としては、絶縁性であればよく、無機材料または有機材料を用いて形成される。該無機材料としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、窒化アルミニウム膜等が挙げられる。該有機材料としては、例えば、アクリル樹脂、またはポリイミド樹脂等の感光性の樹脂材料が挙げられる。

10

【0306】

<2-4. トランジスタの構成例3>

次に、図9(A)(B)(C)に示すトランジスタ200Aと異なる構成について、図11を用いて説明する。

【0307】

20

図11(A)(B)は、トランジスタ200Cの断面図である。なお、トランジスタ200Cの上面図としては、図9(A)に示すトランジスタ200Aと同様であるため、ここでの説明は省略する。

【0308】

図11(A)(B)に示すトランジスタ200Cは、導電膜212の積層構造、導電膜212の形状、及び絶縁膜210の形状がトランジスタ200Aと異なる。

【0309】

トランジスタ200Cの導電膜212は、絶縁膜210上の導電膜212__1と、導電膜212__1上の導電膜212__2と、を有する。例えば、導電膜212__1として、酸化物導電膜を用いることにより、絶縁膜210に過剰酸素を添加することができる。上記酸化物導電膜としては、スパッタリング法を用い、酸素ガスを含む雰囲気にて形成することができる。また、上記酸化物導電膜としては、例えば、インジウムと錫とを有する酸化物、タングステンとインジウムとを有する酸化物、タングステンとインジウムと亜鉛とを有する酸化物、チタンとインジウムとを有する酸化物、チタンとインジウムと錫とを有する酸化物、インジウムと亜鉛とを有する酸化物、シリコンとインジウムと錫とを有する酸化物、インジウムとガリウムと亜鉛とを有する酸化物等が挙げられる。

30

【0310】

また、図11(B)に示すように、開口部243において、導電膜212__2と、導電膜206とが接続される。開口部243を形成する際に、導電膜212__1となる導電膜を形成した後、開口部243を形成することで、図11(B)に示す形状とすることができる。導電膜212__1に酸化物導電膜を適用した場合、導電膜212__2と、導電膜206とが接続される構成とすることで、導電膜212と導電膜206との接続抵抗を低くすることができる。

40

【0311】

また、トランジスタ200Cの導電膜212及び絶縁膜210は、テーパー形状である。より具体的には、導電膜212の下端部は、導電膜212の上端部よりも外側に形成される。また、絶縁膜210の下端部は、絶縁膜210の上端部よりも外側に形成される。また、導電膜212の下端部は、絶縁膜210の上端部と概略同じ位置に形成される。

【0312】

トランジスタ200Cの導電膜212及び絶縁膜210をテーパー形状とすることで、

50

トランジスタ 200A の導電膜 212 及び絶縁膜 210 が矩形の場合と比較し、絶縁膜 216 の被覆性を高めることができるため好適である。

【0313】

なお、トランジスタ 200C のその他の構成は、先に示すトランジスタ 200A と同様であり、同様の効果を奏する。

【0314】

<2-5. 半導体装置の作製方法>

次に、図 9 (A) (B) (C) に示すトランジスタ 200A の作製方法の一例について、図 12 乃至図 14 を用いて説明する。なお、図 12 乃至図 14 は、トランジスタ 200A の作製方法を説明するチャンネル長 (L) 方向、及びチャンネル幅 (W) 方向の断面図である。

10

【0315】

まず、基板 202 上に導電膜 206 を形成する。次に、基板 202、及び導電膜 206 上に絶縁膜 204 を形成し、絶縁膜 204 上に第 1 の酸化物半導体膜と、第 2 の酸化物半導体膜とを形成する。その後、第 1 の酸化物半導体膜を島状に加工することで、酸化物半導体膜 208n₀ を形成する。また、第 2 の酸化物半導体膜を島状に加工することで、酸化物半導体膜 208i₀ を形成する (図 12 (A) 参照)。

【0316】

導電膜 206 としては、先に記載の材料を選択することで形成できる。本実施の形態においては、導電膜 206 として、スパッタリング装置を用い、厚さ 50 nm のタングステン膜と、厚さ 400 nm の銅膜との積層膜を形成する。

20

【0317】

なお、導電膜 206 となる導電膜の加工方法としては、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いればよい。本実施の形態では、ウェットエッチング法にて銅膜をエッチングしたのち、ドライエッチング法にてタングステン膜をエッチングすることで導電膜を加工し、導電膜 206 を形成する。

【0318】

絶縁膜 204 としては、スパッタリング法、CVD 法、蒸着法、パルスレーザー堆積 (PLD) 法、印刷法、塗布法等を適宜用いて形成することができる。本実施の形態においては、絶縁膜 204 として、プラズマ CVD 装置を用い、厚さ 400 nm の窒化シリコン膜と、厚さ 50 nm の酸化窒化シリコン膜とを形成する。

30

【0319】

また、絶縁膜 204 を形成した後、絶縁膜 204 に酸素を添加してもよい。絶縁膜 204 に添加する酸素としては、酸素ラジカル、酸素原子、酸素原子イオン、酸素分子イオン等がある。また、添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。また、絶縁膜 204 上に酸素の脱離を抑制する膜を形成した後、該膜を介して絶縁膜 204 に酸素を添加してもよい。

【0320】

上述の酸素の脱離を抑制する膜として、インジウム、亜鉛、ガリウム、錫、アルミニウム、クロム、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、またはタングステンの 1 以上を有する導電膜あるいは半導体膜を用いて形成することができる。

40

【0321】

また、プラズマ処理で酸素の添加を行う場合、マイクロ波で酸素を励起し、高密度な酸素プラズマを発生させることで、絶縁膜 204 への酸素添加量を増加させることができる。

【0322】

酸化物半導体膜 208n₀ の形成条件としては、酸化物半導体膜 208i₀ よりも基板温度または酸素流量比のいずれか一方または双方を低くすると好ましい。

【0323】

具体的には、酸化物半導体膜 208n₀ の形成条件としては、基板温度を室温以上 1

50

50℃未満、好ましくは100℃以上140℃以下とし、酸素流量比を、0%を超えて30%未満とする。また、酸化物半導体膜208i__0の形成条件としては、基板温度を150℃以上300℃以下、好ましくは基板温度を160℃以上200℃以下とし、酸素流量比を30%以上100%以下とする。

【0324】

上記のような形成条件とすることで、キャリア密度の異なる酸化物半導体膜を積層して形成することができる。なお、酸化物半導体膜208n__0及び酸化物半導体膜208i__0を真空中で連続して形成することで、各界面に不純物を取り込まれないため、より好適である。

【0325】

10

なお、酸化物半導体膜208を加熱して成膜することで、酸化物半導体膜208の結晶性を高めることができる。一方で、基板202として、大型のガラス基板（例えば、第6世代乃至第10世代）を用いる場合、酸化物半導体膜208を成膜する際の基板温度を200℃以上300℃以下とした場合、基板202が変形する（歪むまたは反る）場合がある。よって、大型のガラス基板を用いる場合においては、酸化物半導体膜208の成膜する際の基板温度を100℃以上200℃未満とすることで、ガラス基板の変形を抑制することができる。

【0326】

また、スパッタリングガスの高純度化も必要である。例えば、スパッタリングガスとして用いる酸素ガスやアルゴンガスは、露点が−40℃以下、好ましくは−80℃以下、より好ましくは−100℃以下、より好ましくは−120℃以下にまで高純度化したガスを用いることで酸化物半導体膜に水分等が取り込まれることを可能な限り防ぐことができる。

20

【0327】

また、スパッタリング法で酸化物半導体膜を成膜する場合、スパッタリング装置におけるチャンバーは、酸化物半導体膜にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて、高真空（ 5×10^{-7} Paから 1×10^{-4} Pa程度まで）に排気することが好ましい。特に、スパッタリング装置の待機時における、チャンバー内の H_2O に相当するガス分子（ $m/z = 18$ に相当するガス分子）の分圧を 1×10^{-4} Pa以下、好ましくは 5×10^{-5} Pa以下とすることが好ましい。

30

【0328】

また、酸化物半導体膜208n__0の形成条件としては、In-Ga-Zn金属酸化物ターゲット（In：Ga：Zn=4：2：4.1〔原子数比〕）を用いて、スパッタリング法により形成する。また、酸化物半導体膜208n__0の形成時の基板温度を130℃とし、成膜ガスとして流量20sccmの酸素ガスと、流量180sccmのアルゴンガスとを用いる（酸素流量比10%）。

【0329】

また、酸化物半導体膜208i__0の形成条件としては、In-Ga-Zn金属酸化物ターゲット（In：Ga：Zn=4：2：4.1〔原子数比〕）を用いて、スパッタリング法により形成する。また、酸化物半導体膜208i__0の形成時の基板温度を170℃とし、成膜ガスとして流量60sccmの酸素ガスと、流量140sccmのアルゴンガスとを用いる（酸素流量比30%）。

40

【0330】

なお、上記においては、酸化物半導体膜208n__0と、酸化物半導体膜208i__0とを、基板温度及び酸素流量比を変えることによって、キャリア密度の異なる酸化物半導体膜を積層する構成について例示したが、これに限定されない。例えば、酸化物半導体膜208n__0の形成時において、不純物元素を添加することで、酸化物半導体膜208i__0とキャリア密度の異なる酸化物半導体膜を形成してもよい。当該不純物元素としては、水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、希ガス等が挙げられる。

50

【0331】

なお、酸化物半導体膜208n_0中に添加する不純物元素としては、上述した元素の中でも、窒素が特に好ましい。例えば、酸化物半導体膜208n_0の形成時において、アルゴンガス及び窒素ガスを成膜ガスとして用いる、あるいはアルゴンガス及び一酸化二窒素ガスを成膜ガスとして用いることで、酸化物半導体膜208n_0中に窒素を添加することができる。

【0332】

また、酸化物半導体膜208n_0の形成時において、不純物元素を用いる場合、不純物元素を添加したくない膜、例えば、酸化物半導体膜208i_0に不純物元素の混入を避けるために、酸化物半導体膜208n_0を形成するチャンバーを、独立して設けると好適である。

10

【0333】

また、酸化物半導体膜208n_0を形成後に、酸化物半導体膜208n_0中に不純物元素を添加してもよい。酸化物半導体膜208n_0形成後に不純物元素を添加する方法としては、例えば、ドーピング処理またはプラズマ処理を用いることができる。

【0334】

また、酸化物半導体膜208n_0及び酸化物半導体膜208i_0を形成した後、加熱処理を行い、酸化物半導体膜208n_0及び酸化物半導体膜208i_0の脱水素化または脱水化をしてもよい。加熱処理の温度は、代表的には、150℃以上基板歪み点未満、または250℃以上450℃以下、または300℃以上450℃以下である。

20

【0335】

加熱処理は、ヘリウム、ネオン、アルゴン、キセノン、クリプトン等の希ガス、または窒素を含む不活性ガス雰囲気で行うことができる。または、不活性ガス雰囲気で加熱した後、酸素雰囲気で加熱してもよい。なお、上記不活性雰囲気及び酸素雰囲気に水素、水などが含まれないことが好ましい。処理時間は3分以上24時間以下とすればよい。

【0336】

該加熱処理は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、短時間に限り、基板の歪み点以上の温度で熱処理を行うことができる。そのため加熱処理時間を短縮することができる。

【0337】

酸化物半導体膜を加熱しながら成膜する、または酸化物半導体膜を形成した後、加熱処理を行うことで、酸化物半導体膜において、SIMSにより得られる水素濃度を $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、または $1 \times 10^{19} \text{ atoms/cm}^3$ 以下、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、または $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、または $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、または $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とすることができる。

30

【0338】

次に、絶縁膜204及び酸化物半導体膜208i_0上に絶縁膜210_0を形成する。(図12(B)参照)。

【0339】

絶縁膜210_0としては、酸化シリコン膜または酸化窒化シリコン膜を、プラズマ化学気相堆積装置(PECVD装置、または単にプラズマCVD装置という)を用いて形成することができる。この場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

40

【0340】

また、絶縁膜210_0として、堆積性気体の流量に対する酸化性気体の流量を20倍より大きく100倍未満、または40倍以上80倍以下とし、処理室内の圧力を100Pa未満、または50Pa以下とするプラズマCVD装置を用いることで、欠陥量の少ない

50

酸化窒化シリコン膜を形成することができる。

【0341】

また、絶縁膜210_0として、プラズマCVD装置の真空排気された処理室内に載置された基板を280℃以上400℃以下に保持し、処理室に原料ガスを導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、絶縁膜210_0として、緻密である酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【0342】

また、絶縁膜210_0を、マイクロ波を用いたプラズマCVD法を用いて形成してもよい。マイクロ波とは300MHzから300GHzの周波数域を指す。マイクロ波は、電子温度が低く、電子エネルギーが小さい。また、供給された電力において、電子の加速に用いられる割合が少なく、より多くの分子の解離及び電離に用いられることが可能であり、密度の高いプラズマ（高密度プラズマ）を励起することができる。このため、被成膜面及び堆積物へのプラズマダメージが少なく、欠陥の少ない絶縁膜210_0を形成することができる。

10

【0343】

また、絶縁膜210_0を、有機シランガスを用いたCVD法を用いて形成することができる。有機シランガスとしては、珪酸エチル（TEOS：化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、テトラメチルシラン（TMS：化学式 $\text{Si}(\text{CH}_3)_4$ ）、テトラメチルシクロテトラシロキサン（TMCTS）、オクタメチルシクロテトラシロキサン（OMCTS）、ヘキサメチルジシラザン（HMDS）、トリエトキシシラン（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、トリスジメチルアミノシラン（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）などのシリコン含有化合物を用いることができる。有機シランガスを用いたCVD法を用いることで、被覆性の高い絶縁膜210_0を形成することができる。

20

【0344】

本実施の形態では絶縁膜210_0として、プラズマCVD装置を用い、厚さ100nmの酸化窒化シリコン膜を形成する。

【0345】

次に、絶縁膜210_0上の所望の位置に、リソグラフィによりマスクを形成した後、絶縁膜210_0及び絶縁膜204の一部をエッチングすることで、導電膜206に達する開口部243を形成する（図12（C）参照）。

30

【0346】

開口部243の形成方法としては、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いればよい。本実施の形態においては、ドライエッチング法を用い、開口部243を形成する。

【0347】

次に、開口部243を覆うように、導電膜206及び絶縁膜210_0上に導電膜212_0を形成する。また、導電膜212_0として、例えば金属酸化膜を用いる場合、導電膜212_0の形成時に導電膜212_0から絶縁膜210_0中に酸素が添加される場合がある（図12（D）参照）。

40

【0348】

なお、図12（D）において、絶縁膜210_0中に添加される酸素を矢印で模式的に表している。また、開口部243を覆うように、導電膜212_0を形成することで、導電膜206と、導電膜212_0とが電氣的に接続される。

【0349】

導電膜212_0として、金属酸化膜を用いる場合、導電膜212_0の形成方法としては、スパッタリング法を用い、形成時に酸素ガスを含む雰囲気中で形成することが好ましい。形成時に酸素ガスを含む雰囲気中で導電膜212_0を形成することで、絶縁膜210_0中に酸素を好適に添加することができる。なお、導電膜212_0の形成方法として

50

は、スパッタリング法に限定されず、その他の方法、例えばALD法を用いてもよい。

【0350】

本実施の形態においては、導電膜212₀として、スパッタリング法を用いて、膜厚が100nmのIn-Ga-Zn酸化物であるIGZO膜(In:Ga:Zn=4:2:4、1(原子数比))を成膜する。また、導電膜212₀の形成前、または導電膜212₀の形成後に、絶縁膜210₀中に酸素添加処理を行ってもよい。当該酸素添加処理の方法としては、絶縁膜204の形成後に行うことのできる酸素の添加と同様とすればよい。

【0351】

次に、導電膜212₀上の所望の位置に、リソグラフィ工程によりマスク240を形成する(図13(A)参照)。

10

【0352】

次に、マスク240上から、エッチングを行い、導電膜212₀及び絶縁膜210₀を加工する。また、導電膜212₀及び絶縁膜210₀の加工後に、マスク240を除去する。導電膜212₀及び絶縁膜210₀を加工することで、島状の導電膜212及び島状の絶縁膜210が形成される(図13(B)参照)。

【0353】

本実施の形態においては、ドライエッチング法を用い、導電膜212₀及び絶縁膜210₀を加工する。

【0354】

20

なお、導電膜212₀及び絶縁膜210₀の加工の際に、導電膜212が重畳しない領域の酸化半導体膜208i₀の膜厚が薄くなる場合がある。または、導電膜212₀及び絶縁膜210₀の加工の際に、酸化半導体膜208i₀が重畳しない領域の絶縁膜204の膜厚が薄くなる場合がある。また、導電膜212₀及び絶縁膜210₀の加工の際に、エッチャントまたはエッチングガス(例えば、塩素など)が酸化半導体膜208i₀中に添加される、あるいは導電膜212₀、または絶縁膜210₀の構成元素が酸化半導体膜208i₀中に添加される場合がある。

【0355】

次に、絶縁膜204、酸化半導体膜208i₀、及び導電膜212上に絶縁膜216を形成する。なお、絶縁膜216を形成することで、絶縁膜216と接する酸化半導体膜208i₀及び酸化半導体膜208n₀は、第3の領域208n₂となる。また、絶縁膜210と接する酸化半導体膜208i₀は第2の領域208iとなる。また、絶縁膜204と接し、且つ導電膜212と重なる酸化半導体膜208n₀は、第1の領域208n₁となる。これにより、第1の領域208n₁、第2の領域208i、及び第3の領域208n₂を有する酸化半導体膜208が形成される(図13(C)参照)。

30

【0356】

絶縁膜216としては、先に記載の材料を選択することで形成できる。本実施の形態においては、絶縁膜216として、PECVD装置を用い、厚さ100nmの窒化酸化シリコン膜を形成する。また、当該窒化酸化シリコン膜の形成時において、プラズマ処理と、成膜処理との2つのステップを220℃の温度で行う。当該プラズマ処理としては、成膜前に流量100sccmのアルゴンガスを、チャンバー内に導入し、チャンバー内の圧力を40Paとし、RF電源(27.12MHz)に1000Wの電力を供給する。また、成膜処理としては、流量50sccmのシランガスと、流量5000sccmの窒素ガスと、流量100sccmのアンモニアガスとを、チャンバー内に導入し、チャンバー内の圧力を100Paとし、RF電源(27.12MHz)に1000Wの電力を供給する。

40

【0357】

絶縁膜216として、窒化酸化シリコン膜を用いることで、絶縁膜216に接する第3の領域208n₂に窒化酸化シリコン膜中の窒素または水素を供給することができる。また、絶縁膜216の形成時の温度を上述の温度とすることで、絶縁膜210に含まれる

50

過剰酸素が外部に放出されるのを抑制することができる。

【0358】

次に、絶縁膜216上に絶縁膜218を形成する（図14（A）参照）。

【0359】

絶縁膜218としては、先に記載の材料を選択することで形成できる。本実施の形態においては、絶縁膜218として、プラズマCVD装置を用い、厚さ300nmの酸化窒化シリコン膜を形成する。

【0360】

次に、絶縁膜218の所望の位置に、リソグラフィによりマスクを形成した後、絶縁膜218及び絶縁膜216の一部をエッチングすることで、第3の領域208nm²に達する開口部241a、241bを形成する（図14（B）参照）。

10

【0361】

絶縁膜218及び絶縁膜216をエッチングする方法としては、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いればよい。本実施の形態においては、ドライエッチング法を用い、絶縁膜218、及び絶縁膜216を加工する。

【0362】

次に、開口部241a、241bを覆うように、第3の領域208nm²、及び絶縁膜218上に導電膜を形成し、当該導電膜を所望の形状に加工することで導電膜220a、220bを形成する（図14（C）参照）。

【0363】

20

導電膜220a、220bとしては、先に記載の材料を選択することで形成できる。本実施の形態においては、導電膜220a、220bとして、スパッタリング装置を用い、厚さ50nmのタングステン膜と、厚さ400nmの銅膜との積層膜を形成する。

【0364】

なお、導電膜220a、220bとなる導電膜の加工方法としては、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いればよい。本実施の形態では、ウェットエッチング法にて銅膜をエッチングしたのち、ドライエッチング法にてタングステン膜をエッチングすることで導電膜を加工し、導電膜220a、220bを形成する。

【0365】

30

以上の工程により、図9（A）（B）（C）に示すトランジスタ200Aを作製することができる。

【0366】

なお、トランジスタ200Aを構成する膜（絶縁膜、金属酸化膜、酸化物半導体膜、導電膜等）としては、上述の形成方法の他、スパッタリング法、化学気相堆積（CVD）法、真空蒸着法、パルスレーザー堆積（PLD）法、ALD法を用いて形成することができる。あるいは、塗布法や印刷法で形成することができる。成膜方法としては、スパッタリング法、プラズマ化学気相堆積（PECVD）法が代表的であるが、熱CVD法でもよい。熱CVD法の例として、有機金属化学気相堆積（MOCVD）法が挙げられる。

【0367】

40

熱CVD法は、チャンバー内を大気圧または減圧下とし、原料ガスと酸化剤を同時にチャンバー内に送り、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行う。このように、熱CVD法は、プラズマを発生させない成膜方法であるため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

【0368】

MOCVD法などの熱CVD法は、上記記載の導電膜、絶縁膜、酸化物半導体膜、金属酸化膜などの膜を形成することができ、例えば、In-Ga-Zn-O膜を成膜する場合には、トリメチルインジウム（In（CH₃）₃）、トリメチルガリウム（Ga（CH₃）₃）、及びジメチル亜鉛を用いる（Zn（CH₃）₂）。これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム（Ga（C₂H₅）₃）を用いる

50

こともでき、ジメチル亜鉛に代えてジエチル亜鉛 ($\text{Zn}(\text{C}_2\text{H}_5)_2$) を用いることもできる。

【0369】

また、ALDを利用する成膜装置により酸化ハフニウム膜を形成する場合には、溶媒とハフニウム前駆体を含む液体（ハフニウムアルコキシドや、テトラキスジメチルアミドハフニウム (TDMAH 、 $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$) やテトラキス（エチルメチルアミド）ハフニウムなどのハフニウムアミド）を気化させた原料ガスと、酸化剤としてオゾン (O_3) の2種類のガスを用いる。

【0370】

また、ALDを利用する成膜装置により酸化アルミニウム膜を形成する場合には、溶媒とアルミニウム前駆体を含む液体（トリメチルアルミニウム (TMA 、 $\text{Al}(\text{CH}_3)_3$) など）を気化させた原料ガスと、酸化剤として H_2O の2種類のガスを用いる。他の材料としては、トリス（ジメチルアミド）アルミニウム、トリイソブチルアルミニウム、アルミニウムトリス（2，2，6，6-テトラメチルー3，5-ヘプタンジオナート）などがある。

【0371】

また、ALDを利用する成膜装置により酸化シリコン膜を形成する場合には、ヘキサクロロジシランを被成膜面に吸着させ、酸化性ガス (O_2 、一酸化二窒素) のラジカルを供給して吸着物と反応させる。

【0372】

また、ALDを利用する成膜装置によりタングステン膜を成膜する場合には、 WF_6 ガスと B_2H_6 ガスを順次導入して初期タングステン膜を形成し、その後、 WF_6 ガスと H_2 ガスとを用いてタングステン膜を形成する。なお、 B_2H_6 ガスに代えて SiH_4 ガスを用いてもよい。

【0373】

また、ALDを利用する成膜装置により酸化物半導体膜、例えば In-Ga-Zn-O 膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスを用いて In-O 層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスとを用いて GaO 層を形成し、更にその後 $\text{Zn}(\text{CH}_3)_2$ ガスと O_3 ガスとを用いて ZnO 層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを用いて In-Ga-O 層や In-Zn-O 層、 Ga-Zn-O 層などの混合化合物層を形成しても良い。なお、 O_3 ガスに変えて Ar 等の不活性ガスで水をバブリングして得られた H_2O ガスを用いても良いが、 H を含まない O_3 ガスを用いる方が好ましい。

【0374】

また、本実施の形態において、トランジスタが酸化物半導体膜を有する場合の例を示したが、本発明の一態様は、これに限定されない。本発明の一態様では、トランジスタが酸化物半導体膜を有さなくてもよい。一例としては、トランジスタのチャネル領域、チャネル領域の近傍、ソース領域、またはドレイン領域において、 Si （シリコン）、 Ge （ゲルマニウム）、 SiGe （シリコンゲルマニウム）、 GaAs （ガリウムヒ素）、などを有する材料で形成してもよい。

【0375】

なお、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせ用いることができる。

【0376】

（実施の形態3）

本実施の形態においては、本発明の一態様に用いることのできる、酸化物半導体の組成、及び酸化物半導体の構造等について、図15乃至図21を参照して説明する。

【0377】

<3-1. 酸化物半導体の組成>

まず、酸化物半導体の組成について説明する。

【0378】

酸化物半導体は、少なくともインジウムまたは亜鉛を含むことが好ましい。特にインジウム及び亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウムまたはスズなどが含まれていることが好ましい。また、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれていてもよい。

【0379】

ここで、酸化物半導体が、インジウム、元素M及び亜鉛を有する場合を考える。なお、元素Mは、アルミニウム、ガリウム、イットリウムまたはスズなどとする。元素Mに適用可能なその他の元素としては、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウムなどがある。ただし、元素Mとして、前述の元素を複数組み合わせても構わない。

【0380】

まず、図15(A)、図15(B)、及び図15(C)を用いて、本発明の一態様に係る酸化物半導体が有するインジウム、元素M及び亜鉛の原子数比の好ましい範囲について説明する。なお、図15には、酸素の原子数比については記載しない。また、酸化物半導体が有するインジウム、元素M、及び亜鉛の原子数比のそれぞれの項を[In]、[M]、及び[Zn]とする。

【0381】

図15(A)、図15(B)、及び図15(C)において、破線は、[In] : [M] : [Zn] = (1 + α) : (1 - α) : 1の原子数比 ($-1 \leq \alpha \leq 1$) となるライン、[In] : [M] : [Zn] = (1 + α) : (1 - α) : 2の原子数比となるライン、[In] : [M] : [Zn] = (1 + α) : (1 - α) : 3の原子数比となるライン、[In] : [M] : [Zn] = (1 + α) : (1 - α) : 4の原子数比となるライン、及び[In] : [M] : [Zn] = (1 + α) : (1 - α) : 5の原子数比となるラインを表す。

【0382】

また、一点鎖線は、[In] : [M] : [Zn] = 1 : 1 : βの原子数比 ($\beta \geq 0$) となるライン、[In] : [M] : [Zn] = 1 : 2 : βの原子数比となるライン、[In] : [M] : [Zn] = 1 : 3 : βの原子数比となるライン、[In] : [M] : [Zn] = 1 : 4 : βの原子数比となるライン、[In] : [M] : [Zn] = 2 : 1 : βの原子数比となるライン、及び[In] : [M] : [Zn] = 5 : 1 : βの原子数比となるラインを表す。

【0383】

また、二点鎖線は、[In] : [M] : [Zn] = (1 + γ) : 2 : (1 - γ)の原子数比 ($-1 \leq \gamma \leq 1$) となるラインを表す。また、図15に示す、[In] : [M] : [Zn] = 0 : 2 : 1の原子数比またはその近傍値の酸化物半導体は、スピネル型の結晶構造をとりやすい。

【0384】

図15(A)及び図15(B)では、本発明の一態様の酸化物半導体が有する、インジウム、元素M、及び亜鉛の原子数比の好ましい範囲の一例について示している。

【0385】

一例として、図16に、[In] : [M] : [Zn] = 1 : 1 : 1である、InMZnO₄の結晶構造を示す。また、図16は、b軸に平行な方向から観察した場合のInMZnO₄の結晶構造である。なお、図16に示すM、Zn、酸素を有する層(以下、(M, Zn)層)における金属元素は、元素Mまたは亜鉛を表している。この場合、元素Mと亜鉛の割合が等しいものとする。元素Mと亜鉛とは、置換が可能であり、配列は不規則である。

【0386】

InMZnO_4 は、層状の結晶構造（層状構造ともいう）をとり、図16に示すように、インジウム、および酸素を有する層（以下、In層）が1に対し、元素M、亜鉛、および酸素を有する（M，Zn）層が2となる。

【0387】

また、インジウムと元素Mは、互いに置換可能である。そのため、（M，Zn）層の元素Mがインジウムと置換し、（In，M，Zn）層と表すこともできる。その場合、In層が1に対し、（In，M，Zn）層が2である層状構造をとる。

【0388】

$[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 1 : 2$ となる原子数比の酸化物は、In層が1に対し、（M，Zn）層が3である層状構造をとる。つまり、 $[\text{In}]$ および $[\text{M}]$ に対し $[\text{Zn}]$ が大きくなると、酸化物が結晶化した場合、In層に対する（M，Zn）層の割合が増加する。

10

【0389】

ただし、酸化物中において、In層が1層に対し、（M，Zn）層の層数が非整数である場合、In層が1層に対し、（M，Zn）層の層数が整数である層状構造を複数種有する場合がある。例えば、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 1 : 1.5$ である場合、In層が1に対し、（M，Zn）層が2である層状構造と、（M，Zn）層が3である層状構造とが混在する層状構造となる場合がある。

【0390】

例えば、酸化物をスパッタリング装置にて成膜する場合、ターゲットの原子数比からずれた原子数比の膜が形成される。特に、成膜時の基板温度によっては、ターゲットの $[\text{Zn}]$ よりも、膜の $[\text{Zn}]$ が小さくなる場合がある。

20

【0391】

また、酸化物中に複数の相が共存する場合がある（二相共存、三相共存など）。例えば、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 0 : 2 : 1$ の原子数比の近傍値である原子数比では、スピネル型の結晶構造と層状の結晶構造との二相が共存しやすい。また、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 0 : 0$ を示す原子数比の近傍値である原子数比では、ビックスバイト型の結晶構造と層状の結晶構造との二相が共存しやすい。酸化物中に複数の相が共存する場合、異なる結晶構造の間において、粒界（グレインバウンダリーともいう）が形成される場合がある。

30

【0392】

一方、酸化物中のインジウムおよび亜鉛の含有率が低くなると、キャリア移動度が低くなる。従って、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 0 : 1 : 0$ を示す原子数比、およびその近傍値である原子数比（例えば図15（C）に示す領域C）では、絶縁性が高くなる。

【0393】

従って、本発明の一態様の酸化物は、キャリア移動度が高く、かつ、粒界が少ない層状構造となりやすい、図15（A）の領域Aで示される原子数比を有することが好ましい。

【0394】

また、図15（B）に示す領域Bは、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 4 : 2 : 3$ から4.1、およびその近傍値を示している。近傍値には、例えば、原子数比が $[\text{In}] : [\text{M}] : [\text{Zn}] = 5 : 3 : 4$ が含まれる。領域Bで示される原子数比を有する酸化物は、特に、結晶性が高く、キャリア移動度も高い優れた酸化物である。

40

【0395】

なお、酸化物が、層状構造を形成する条件は、原子数比によって一義的に定まらない。原子数比により、層状構造を形成するための難易の差はある。一方、同じ原子数比であっても、形成条件により、層状構造になる場合も層状構造にならない場合もある。従って、図示する領域は、酸化物が層状構造を有する原子数比を示す領域であり、領域A乃至領域Cの境界は厳密ではない。

【0396】

<3-2. 酸化物半導体をトランジスタに用いる構成>

50

続いて、酸化物半導体をトランジスタに用いる構成について説明する。

【0397】

なお、酸化物半導体をトランジスタに用いることで、粒界におけるキャリア散乱等を減少させることができるため、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

【0398】

また、トランジスタのチャンネル領域には、キャリア密度の低い酸化物半導体を用いることが好ましい。例えば、酸化物半導体は、キャリア密度が $8 \times 10^{11} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{10} / \text{cm}^3$ 未満であり、 $1 \times 10^{-9} / \text{cm}^3$ 以上とすればよい。

10

【0399】

なお、高純度真性または実質的に高純度真性である酸化物半導体は、キャリア発生源が少ないため、キャリア密度を低くすることができる。また、高純度真性または実質的に高純度真性である酸化物半導体は、欠陥準位密度が低い場合、トラップ準位密度も低くなる場合がある。

【0400】

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャンネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

20

【0401】

従って、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

【0402】

ここで、酸化物半導体中における各不純物の影響について説明する。

【0403】

酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以下とする。

30

【0404】

また、酸化物半導体にアルカリ金属またはアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属またはアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。具体的には、SIMSにより得られる酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms} / \text{cm}^3$ 以下にする。

40

【0405】

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を半導体に用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体において、窒素はできる限り低減されていることが好ましい、例えば、酸化物半導体中の窒素濃度は、SIMSにおいて、 $6 \times 10^{20} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{ atoms} / \text{cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以下とする。

50

atoms/cm^3 以下とする。

【0406】

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms}/\text{cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms}/\text{cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms}/\text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms}/\text{cm}^3$ 未満とする。

10

【0407】

不純物が十分に低減された酸化物半導体をトランジスタのチャンネル形成領域に用いることで、安定した電気特性を付与することができる。

【0408】

また、酸化物半導体膜は、エネルギーギャップが 2 eV 以上、または 2.5 eV 以上、または 3 eV 以上であると好ましい。

【0409】

また、酸化物半導体膜の厚さは、 3 nm 以上 200 nm 以下、好ましくは 3 nm 以上 100 nm 以下、さらに好ましくは 3 nm 以上 60 nm 以下である。

20

【0410】

また、酸化物半導体膜が In-M-Zn 酸化物の場合、 In-M-Zn 酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比として、 $\text{In}:\text{M}:\text{Zn}=1:1:0.5$ 、 $\text{In}:\text{M}:\text{Zn}=1:1:1$ 、 $\text{In}:\text{M}:\text{Zn}=1:1:1.2$ 、 $\text{In}:\text{M}:\text{Zn}=2:1:1.5$ 、 $\text{In}:\text{M}:\text{Zn}=2:1:2.3$ 、 $\text{In}:\text{M}:\text{Zn}=2:1:3$ 、 $\text{In}:\text{M}:\text{Zn}=3:1:2$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:4.1$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:7$ 等が好ましい。

【0411】

なお、成膜される酸化物半導体膜の金属元素の原子数比はそれぞれ、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス 40% 程度変動することがある。例えば、スパッタリングターゲットとして、原子数比が $\text{In}:\text{Ga}:\text{Zn}=4:2:4.1$ を用いる場合、成膜される酸化物半導体膜の原子数比は、 $\text{In}:\text{Ga}:\text{Zn}=4:2:3$ 近傍となる場合がある。また、スパッタリングターゲットとして、原子数比が $\text{In}:\text{Ga}:\text{Zn}=5:1:7$ を用いる場合、成膜される酸化物半導体膜の原子数比は、 $\text{In}:\text{Ga}:\text{Zn}=5:1:6$ 近傍となる場合がある。

30

【0412】

<3-3. 酸化物半導体の構造>

次に、酸化物半導体の構造について説明する。

【0413】

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、CAAC-OS (c-axis-aligned crystalline oxide semiconductor)、多結晶酸化物半導体、nc-OS (nanocrystalline oxide semiconductor)、擬似非晶質酸化物半導体 (a-like OS: amorphous-like oxide semiconductor) 及び非晶質酸化物半導体などがある。

40

【0414】

また別の観点では、酸化物半導体は、非晶質酸化物半導体と、それ以外の結晶性酸化物半導体と、に分けられる。結晶性酸化物半導体としては、単結晶酸化物半導体、CAAC-OS、多結晶酸化物半導体及びnc-OSなどがある。

50

【0415】

非晶質構造は、一般に、等方的であって不均質構造を持たない、準安定状態で原子の配置が固定化していない、結合角度が柔軟である、短距離秩序は有するが長距離秩序を有さない、などといわれている。

【0416】

すなわち、安定な酸化物半導体を完全な非晶質（completely amorphous）酸化物半導体とは呼べない。また、等方的でない（例えば、微小な領域において周期構造を有する）酸化物半導体を、完全な非晶質酸化物半導体とは呼べない。一方、a-like OSは、等方的でないが、鬆（ポイドともいう。）を有する不安定な構造である。不安定であるという点では、a-like OSは、物性的に非晶質酸化物半導体に近い。

10

【0417】

[CAAC-OS]

まずは、CAAC-OSについて説明する。

【0418】

CAAC-OSは、c軸配向した複数の結晶部（ペレットともいう。）を有する酸化物半導体の一種である。

【0419】

CAAC-OSをX線回折（XRD：X-Ray Diffraction）によって解析した場合について説明する。例えば、空間群 $R-3m$ に分類される $InGaZnO_4$ の結晶を有するCAAC-OSに対し、out-of-plane法による構造解析を行うと、図17（A）に示すように回折角（ 2θ ）が 31° 近傍にピークが現れる。このピークは、 $InGaZnO_4$ の結晶の（009）面に帰属されることから、CAAC-OSでは、結晶がc軸配向性を有し、c軸がCAAC-OSの膜を形成する面（被形成面ともいう。）、または上面に略垂直な方向を向いていることが確認できる。なお、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、空間群 $Fd-3m$ に分類される結晶構造に起因する。そのため、CAAC-OSは、該ピークを示さないことが好ましい。

20

【0420】

一方、CAAC-OSに対し、被形成面に平行な方向からX線を入射させるin-plane法による構造解析を行うと、 2θ が 56° 近傍にピークが現れる。このピークは、 $InGaZnO_4$ の結晶の（110）面に帰属される。そして、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸（ ϕ 軸）として試料を回転させながら分析（ ϕ スキャン）を行っても、図17（B）に示すように明瞭なピークは現れない。一方、単結晶 $InGaZnO_4$ に対し、 2θ を 56° 近傍に固定して ϕ スキャンした場合、図17（C）に示すように（110）面と等価な結晶面に帰属されるピークが6本観察される。したがって、XRDを用いた構造解析から、CAAC-OSは、a軸及びb軸の配向が不規則であることが確認できる。

30

【0421】

次に、電子回折によって解析したCAAC-OSについて説明する。例えば、 $InGaZnO_4$ の結晶を有するCAAC-OSに対し、CAAC-OSの被形成面に平行にプローブ径が 300 nm の電子線を入射させると、図17（D）に示すような回折パターン（制限視野電子回折パターンともいう。）が現れる場合がある。この回折パターンには、 $InGaZnO_4$ の結晶の（009）面に起因するスポットが含まれる。したがって、電子回折によっても、CAAC-OSに含まれるペレットがc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直にプローブ径が 300 nm の電子線を入射させたときの回折パターンを図17（E）に示す。図17（E）より、リング状の回折パターンが確認される。したがって、プローブ径が 300 nm の電子線を用いた電子回折によっても、CAAC-OSに含まれるペレットのa軸及びb軸は配向性を有さないことがわかる。なお、図17（E）における第

40

50

1 リングは、 InGaZnO_4 の結晶の (010) 面及び (100) 面などに起因すると考えられる。また、図 17 (E) における第 2 リングは (110) 面などに起因すると考えられる。

【0422】

また、透過型電子顕微鏡 (TEM: Transmission Electron Microscope) によって、CAAC-Os の明視野像と回折パターンとの複合解析像 (高分解能 TEM 像ともいう。) を観察すると、複数のペレットを確認することができる。一方、高分解能 TEM 像であってもペレット同士の境界、即ち結晶粒界 (グレインバウンダリーともいう。) を明確に確認することができない場合がある。そのため、CAAC-Os は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

10

【0423】

図 18 (A) に、試料面と略平行な方向から観察した CAAC-Os の断面の高分解能 TEM 像を示す。高分解能 TEM 像の観察には、球面収差補正 (Spherical Aberration Corrector) 機能を用いた。球面収差補正機能を用いた高分解能 TEM 像を、特に Cs 補正高分解能 TEM 像と呼ぶ。Cs 補正高分解能 TEM 像は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡 JEM-ARM200F などによって観察することができる。

【0424】

図 18 (A) より、金属原子が層状に配列している領域であるペレットを確認することができる。ペレット一つの大きさは 1 nm 以上のものや、3 nm 以上のものがあることがわかる。したがって、ペレットを、ナノ結晶 (nc: nanocrystal) と呼ぶこともできる。また、CAAC-Os を、CANCO (C-Axis Aligned nanocrystals) を有する酸化物半導体と呼ぶこともできる。ペレットは、CAAC-Os の被形成面または上面の凹凸を反映しており、CAAC-Os の被形成面または上面と平行となる。

20

【0425】

また、図 18 (B) 及び図 18 (C) に、試料面と略垂直な方向から観察した CAAC-Os の平面の Cs 補正高分解能 TEM 像を示す。図 18 (D) 及び図 18 (E) は、それぞれ図 18 (B) 及び図 18 (C) を画像処理した像である。以下では、画像処理の方法について説明する。まず、図 18 (B) を高速フーリエ変換 (FFT: Fast Fourier Transform) 処理することで FFT 像を取得する。次に、取得した FFT 像において原点を基準に、 2.8 nm^{-1} から 5.0 nm^{-1} の間の範囲を残すマスク処理する。次に、マスク処理した FFT 像を、逆高速フーリエ変換 (IFFT: Inverse Fast Fourier Transform) 処理することで画像処理した像を取得する。こうして取得した像を FFT フィルタリング像と呼ぶ。FFT フィルタリング像は、Cs 補正高分解能 TEM 像から周期成分を抜き出した像であり、格子配列を示している。

30

【0426】

図 18 (D) では、格子配列の乱れた箇所を破線で示している。破線で囲まれた領域が、一つのペレットである。そして、破線で示した箇所がペレットとペレットとの連結部である。破線は、六角形状であるため、ペレットが六角形状であることがわかる。なお、ペレットの形状は、正六角形状とは限らず、非正六角形状である場合が多い。

40

【0427】

図 18 (E) では、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を点線で示し、格子配列の向きの変化を破線で示している。点線近傍においても、明確な結晶粒界を確認することはできない。点線近傍の格子点を中心に周囲の格子点を繋ぐと、歪んだ六角形や、五角形及び／または七角形などが形成できる。即ち、格子配列を歪ませることによって結晶粒界の形成を抑制していることがわかる。これは、CAAC-Os が、a-b 面方向において原子配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容す

50

ることができるためと考えられる。

【0428】

以上に示すように、CAAC-OSは、c軸配向性を有し、かつa-b面方向において複数のペレット（ナノ結晶）が連結し、歪みを有した結晶構造となっている。よって、CAAC-OSを、CAA crystal (c-axis-aligned a-b-plane-anchored crystal) を有する酸化物半導体と称することもできる。

【0429】

CAAC-OSは結晶性の高い酸化物半導体である。酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。

10

【0430】

なお、不純物は、酸化物半導体の主成分以外の元素で、水素、炭素、シリコン、遷移金属元素などがある。例えば、シリコンなどの、酸化物半導体を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体から酸素を奪うことで酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいので、酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。

【0431】

酸化物半導体が不純物や欠陥を有する場合、光や熱などによって特性が変動する場合がある。例えば、酸化物半導体に含まれる不純物は、キャリアトラップとなる場合や、キャリア発生源となる場合がある。例えば、酸化物半導体中の酸素欠損は、キャリアトラップとなる場合や、水素を捕獲することによってキャリア発生源となる場合がある。

20

【0432】

不純物及び酸素欠損の少ないCAAC-OSは、キャリア密度の低い酸化物半導体である。具体的には、 $8 \times 10^{11} \text{ cm}^{-3}$ 未満、好ましくは $1 \times 10^{11} \text{ cm}^{-3}$ 未満、さらに好ましくは $1 \times 10^{10} \text{ cm}^{-3}$ 未満であり、 $1 \times 10^{-9} \text{ cm}^{-3}$ 以上のキャリア密度の酸化物半導体とすることができる。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。CAAC-OSは、不純物濃度が低く、欠陥準位密度が低い。即ち、安定な特性を有する酸化物半導体であるといえる。

30

【0433】

[nc-OS]

次に、nc-OSについて説明する。

【0434】

nc-OSをXRDによって解析した場合について説明する。例えば、nc-OSに対し、out-of-plane法による構造解析を行うと、配向性を示すピークが現れない。即ち、nc-OSの結晶は配向性を有さない。

【0435】

また、例えば、InGaZnO₄の結晶を有するnc-OSを薄片化し、厚さが34 nmの領域に対し、被形成面に平行にプローブ径が50 nmの電子線を入射させると、図19 (A) に示すようなリング状の回折パターン（ナノビーム電子回折パターン）が観測される。また、同じ試料にプローブ径が1 nmの電子線を入射させたときの回折パターン（ナノビーム電子回折パターン）を図19 (B) に示す。図19 (B) より、リング状の領域内に複数のスポットが観測される。したがって、nc-OSは、プローブ径が50 nmの電子線を入射させることでは秩序性が確認されないが、プローブ径が1 nmの電子線を入射させることでは秩序性が確認される。

40

【0436】

また、厚さが10 nm未満の領域に対し、プローブ径が1 nmの電子線を入射させると、図19 (C) に示すように、スポットが略正六角状に配置された電子回折パターンを観測される場合がある。したがって、厚さが10 nm未満の範囲において、nc-OSが秩

50

序性の高い領域、即ち結晶を有することがわかる。なお、結晶が様々な方向を向いているため、規則的な電子回折パターンが観測されない領域もある。

【0437】

図19(D)に、被形成面と略平行な方向から観察したnc-OSの断面のCs補正高分解能TEM像を示す。nc-OSは、高分解能TEM像において、補助線で示す箇所などのように結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。nc-OSに含まれる結晶部は、1nm以上10nm以下の大きさであり、特に1nm以上3nm以下の大きさであることが多い。なお、結晶部の大きさが10nmより大きく100nm以下である酸化物半導体を微結晶酸化物半導体(microcrystalline oxide semiconductor)と呼ぶことがある。nc-OSは、例えば、高分解能TEM像では、結晶粒界を明確に確認できない場合がある。なお、ナノ結晶は、CAAC-OSにおけるペレットと起源を同じくする可能性がある。そのため、以下ではnc-OSの結晶部をペレットと呼ぶ場合がある。

10

【0438】

このように、nc-OSは、微小な領域(例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域)において原子配列に周期性を有する。また、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。

【0439】

20

なお、ペレット(ナノ結晶)間で結晶方位が規則性を有さないことから、nc-OSを、RANC(Random Aligned nanocrystals)を有する酸化物半導体、またはNANC(Non-Aligned nanocrystals)を有する酸化物半導体と呼ぶこともできる。

【0440】

nc-OSは、非晶質酸化物半導体よりも規則性の高い酸化物半導体である。そのため、nc-OSは、a-like OSや非晶質酸化物半導体よりも欠陥準位密度が低くなる。ただし、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、nc-OSは、CAAC-OSと比べて欠陥準位密度が高くなる。

【0441】

30

[a-like OS]

a-like OSは、nc-OSと非晶質酸化物半導体との間の構造を有する酸化物半導体である。

【0442】

図20に、a-like OSの高分解能断面TEM像を示す。ここで、図20(A)は電子照射開始時におけるa-like OSの高分解能断面TEM像である。図20(B)は $4.3 \times 10^8 \text{ e}^-/\text{nm}^2$ の電子(e^-)照射後におけるa-like OSの高分解能断面TEM像である。図20(A)及び図20(B)より、a-like OSは電子照射開始時から、縦方向に延伸する縞状の明領域が観察されることがわかる。また、明領域は、電子照射後に形状が変化することがわかる。なお、明領域は、鬆または低密度領域と推測される。

40

【0443】

鬆を有するため、a-like OSは、不安定な構造である。以下では、a-like OSが、CAAC-OS及びnc-OSと比べて不安定な構造であることを示すため、電子照射による構造の変化を示す。

【0444】

試料として、a-like OS、nc-OS及びCAAC-OSを準備する。いずれの試料もIn-Ga-Zn酸化物である。

【0445】

まず、各試料の高分解能断面TEM像を取得する。高分解能断面TEM像により、各試

50

料は、いずれも結晶部を有する。

【0446】

なお、 InGaZnO_4 の結晶の単位格子は、 $\text{In}-\text{O}$ 層を3層有し、また $\text{Ga}-\text{Zn}-\text{O}$ 層を6層有する、計9層が c 軸方向に層状に重なった構造を有することが知られている。これらの近接する層同士の間隔は、 (009) 面の格子面間隔(d 値ともいう。)と同程度であり、結晶構造解析からその値は 0.29 nm と求められている。したがって、以下では、格子縞の間隔が 0.28 nm 以上 0.30 nm 以下である箇所を、 InGaZnO_4 の結晶部と見なした。なお、格子縞は、 InGaZnO_4 の結晶の $a-b$ 面に対応する。

【0447】

図21は、各試料の結晶部(22箇所から30箇所)の平均の大きさを調査した例である。なお、上述した格子縞の長さを結晶部の大きさとしている。図21より、*a-like OS*は、TEM像の取得などに係る電子の累積照射量に応じて結晶部が大きくなっていくことがわかる。図21より、TEMによる観察初期においては 1.2 nm 程度の大きさだった結晶部(初期核ともいう。)が、電子(e^-)の累積照射量が $4.2 \times 10^8 e^-/\text{nm}^2$ においては 1.9 nm 程度の大きさまで成長していることがわかる。一方、*nc-OS*及び*CAAC-OS*は、電子照射開始時から電子の累積照射量が $4.2 \times 10^8 e^-/\text{nm}^2$ までの範囲で、結晶部の大きさに変化が見られないことがわかる。図21より、電子の累積照射量によらず、*nc-OS*及び*CAAC-OS*の結晶部の大きさは、それぞれ 1.3 nm 程度及び 1.8 nm 程度であることがわかる。なお、電子線照射及びTEMの観察は、日立透過電子顕微鏡H-9000NARを用いた。電子線照射条件は、加速電圧を 300 kV 、電流密度を $6.7 \times 10^5 e^-/(\text{nm}^2 \cdot \text{s})$ 、照射領域の直径を 230 nm とした。

【0448】

このように、*a-like OS*は、電子照射によって結晶部の成長が見られる場合がある。一方、*nc-OS*及び*CAAC-OS*は、電子照射による結晶部の成長がほとんど見られない。即ち、*a-like OS*は、*nc-OS*及び*CAAC-OS*と比べて、不安定な構造であることがわかる。

【0449】

また、鬆を有するため、*a-like OS*は、*nc-OS*及び*CAAC-OS*と比べて密度の低い構造である。具体的には、*a-like OS*の密度は、同じ組成の単結晶の密度の 78.6% 以上 92.3% 未満である。また、*nc-OS*の密度及び*CAAC-OS*の密度は、同じ組成の単結晶の密度の 92.3% 以上 100% 未満である。単結晶の密度の 78% 未満である酸化物半導体は、成膜すること自体が困難である。

【0450】

例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [原子数比]を満たす酸化物半導体において、菱面体晶構造を有する単結晶 InGaZnO_4 の密度は 6.357 g/cm^3 である。よって、例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [原子数比]を満たす酸化物半導体において、*a-like OS*の密度は 5.0 g/cm^3 以上 5.9 g/cm^3 未満である。また、例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [原子数比]を満たす酸化物半導体において、*nc-OS*の密度及び*CAAC-OS*の密度は 5.9 g/cm^3 以上 6.3 g/cm^3 未満である。

【0451】

なお、同じ組成の単結晶が存在しない場合、任意の割合で組成の異なる単結晶を組み合わせることにより、所望の組成における単結晶に相当する密度を見積もることができる。所望の組成の単結晶に相当する密度は、組成の異なる単結晶を組み合わせる割合に対して、加重平均を用いて見積もればよい。ただし、密度は、可能な限り少ない種類の単結晶を組み合わせで見積もることが好ましい。

【0452】

以上のように、酸化物半導体は、様々な構造をとり、それぞれが様々な特性を有する。

なお、酸化物半導体は、例えば、非晶質酸化物半導体、*a-l i k e* O S、*n c*-O S、C A A C-O Sのうち、二種以上を有する積層膜であってもよい。

【0453】

なお、本実施の形態に示す構成は、他の実施の形態に示す構成と適宜、組み合わせて用いることができる。

【0454】

(実施の形態4)

本実施の形態においては、先の実施の形態で例示した半導体装置を有する表示装置の一例について、図22乃至図29を用いて以下説明を行う。

【0455】

図22は、表示装置の一例を示す上面図である。図22に示す表示装置700は、第1の基板701上に設けられた画素部702と、第1の基板701に設けられたソースドライバ回路部704及びゲートドライバ回路部706と、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706を囲むように配置されるシール材712と、第1の基板701に対向するように設けられる第2の基板705と、を有する。なお、第1の基板701と第2の基板705は、シール材712によって封止されている。すなわち、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706は、第1の基板701とシール材712と第2の基板705によって封止されている。なお、図22には図示しないが、第1の基板701と第2の基板705の間には表示素子が設けられる。

【0456】

また、表示装置700は、第1の基板701上のシール材712によって囲まれている領域とは異なる領域に、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706と、それぞれ電氣的に接続されるFPC端子部708 (FPC: *F l e x i b l e p r i n t e d c i r c u i t*) が設けられる。また、FPC端子部708には、FPC716が接続され、FPC716によって画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706に各種信号等が供給される。また、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びFPC端子部708には、信号線710が各々接続されている。FPC716により供給される各種信号等は、信号線710を介して、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びFPC端子部708に与えられる。

【0457】

また、表示装置700にゲートドライバ回路部706を複数設けてもよい。また、表示装置700としては、ソースドライバ回路部704、及びゲートドライバ回路部706を画素部702と同じ第1の基板701に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部706のみを第1の基板701に形成しても良い、またはソースドライバ回路部704のみを第1の基板701に形成しても良い。この場合、ソースドライバ回路またはゲートドライバ回路等が形成された基板 (例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板) を、第1の基板701に形成する構成としても良い。なお、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG (*C h i p O n G l a s s*) 方法、ワイヤボンディング方法などを用いることができる。

【0458】

また、表示装置700が有する画素部702、ソースドライバ回路部704及びゲートドライバ回路部706は、複数のトランジスタを有している。

【0459】

また、表示装置700は、様々な素子を有することが出来る。該素子の一例としては、例えば、エレクトロルミネッセンス (E L) 素子 (有機物及び無機物を含むE L素子、有機E L素子、無機E L素子、L E Dなど)、発光トランジスタ素子 (電流に応じて発光するトランジスタ)、電子放出素子、液晶素子、電子インク素子、電気泳動素子、エレクト

10

20

30

40

50

ロウエッティング素子、プラズマディスプレイパネル（PDP）、MEMS（マイクロ・エレクトロ・メカニカル・システム）ディスプレイ（例えば、グレーティングライトバルブ（GLV）、デジタルマイクロミラーデバイス（DMD）、デジタル・マイクロ・シャッター（DMS）素子、インターフェロメトリック・モジュレーション（IMOD）素子など）、圧電セラミックディスプレイなどが挙げられる。

【0460】

また、EL素子を用いた表示装置の一例としては、ELディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（FED）又はSED方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク素子又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

【0461】

なお、表示装置700における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB（Rは赤、Gは緑、Bは青を表す）の三色に限定されない。例えば、Rの画素とGの画素とBの画素とW（白）の画素の四画素から構成されてもよい。または、ペンタイル配列のように、RGBのうちの2色分で一つの色要素を構成し、色要素によって、異なる2色を選択して構成してもよい。またはRGBに、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

【0462】

また、バックライト（有機EL素子、無機EL素子、LED、蛍光灯など）に白色発光（W）を用いて表示装置をフルカラー表示させるために、着色層（カラーフィルタともいう。）を用いてもよい。着色層は、例えば、レッド（R）、グリーン（G）、ブルー（B）、イエロー（Y）などを適宜組み合わせる用いることができる。着色層を用いることで、着色層を用いない場合と比べて色の再現性を高くすることができる。このとき、着色層を有する領域と、着色層を有さない領域と、を配置することによって、着色層を有さない領域における白色光を直接表示に利用しても構わない。一部に着色層を有さない領域を配置することで、明低い表示の際に、着色層による輝度の低下を少なくでき、消費電力を2割から3割程度低減できる場合がある。ただし、有機EL素子や無機EL素子などの自発光素子を用いてフルカラー表示する場合、R、G、B、Y、Wを、それぞれの発光色を有する素子から発光させても構わない。自発光素子を用いることで、着色層を用いた場合よりも、さらに消費電力を低減できる場合がある。

【0463】

また、カラー化方式としては、上述の白色発光からの発光の一部をカラーフィルタを通すことで赤色、緑色、青色に変換する方式（カラーフィルタ方式）の他、赤色、緑色、青色の発光をそれぞれ用いる方式（3色方式）、または青色発光からの発光の一部を赤色や緑色に変換する方式（色変換方式、量子ドット方式）を適用してもよい。

【0464】

本実施の形態においては、表示素子として液晶素子及びEL素子を用いる構成について、図23乃至図25を用いて説明する。なお、図23及び図24は、図22に示す一点鎖線Q-Rにおける断面図であり、表示素子として液晶素子を用いた構成である。また、図

25は、図22に示す一点鎖線Q-Rにおける断面図であり、表示素子としてEL素子を用いた構成である。

【0465】

まず、図23乃至図25に示す共通部分について最初に説明し、次に異なる部分について以下説明する。

【0466】

<4-1. 表示装置の共通部分に関する説明>

図23乃至図25に示す表示装置700は、引き回し配線部711と、画素部702と、ソースドライバ回路部704と、FPC端子部708と、を有する。また、引き回し配線部711は、信号線710を有する。また、画素部702は、トランジスタ750及び容量素子790を有する。また、ソースドライバ回路部704は、トランジスタ752を有する。

【0467】

トランジスタ750及びトランジスタ752は、先に示すトランジスタ100と同様の構成である。なお、トランジスタ750及びトランジスタ752の構成については、先の実施の形態に示す、その他のトランジスタを用いてもよい。

【0468】

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ電流を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0469】

また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

【0470】

容量素子790は、トランジスタ750が有するゲート電極として機能する導電膜と同一の導電膜を加工する工程を経て形成される下部電極と、トランジスタ750が有するソース電極及びドレイン電極として機能する導電膜と同一の導電膜を加工する工程を経て形成される上部電極と、を有する。また、下部電極と上部電極との間には、トランジスタ750が有する第1のゲート絶縁膜として機能する絶縁膜と同一の絶縁膜を形成する工程を経て形成される絶縁膜が設けられる。すなわち、容量素子790は、一対の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。

【0471】

また、図23乃至図25において、トランジスタ750、トランジスタ752、及び容量素子790上に平坦化絶縁膜770が設けられている。

【0472】

また、図23乃至図25においては、画素部702が有するトランジスタ750と、ソースドライバ回路部704が有するトランジスタ752と、を同じ構造のトランジスタを用いる構成について例示したが、これに限定されない。例えば、画素部702と、ソースドライバ回路部704とは、異なるトランジスタを用いてもよい。具体的には、画素部702にトップゲート型のトランジスタを用い、ソースドライバ回路部704にボトムゲート型のトランジスタを用いる構成、あるいは画素部702にボトムゲート型のトランジスタを用い、ソースドライバ回路部704にトップゲート型のトランジスタを用いる構成などが挙げられる。なお、上記のソースドライバ回路部704を、ゲートドライバ回路部と

読み替えてもよい。

【0473】

また、信号線710は、トランジスタ750、752のソース電極及びドレイン電極として機能する導電膜と同じ工程を経て形成される。信号線710として、例えば、銅元素を含む材料を用いた場合、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となる。

【0474】

また、FPC端子部708は、接続電極760、異方性導電膜780、及びFPC716を有する。なお、接続電極760は、トランジスタ750、752のソース電極及びドレイン電極として機能する導電膜と同じ工程を経て形成される。また、接続電極760は、FPC716が有する端子と異方性導電膜780を介して、電氣的に接続される。

10

【0475】

また、第1の基板701及び第2の基板705としては、例えばガラス基板を用いることができる。また、第1の基板701及び第2の基板705として、可撓性を有する基板を用いてもよい。該可撓性を有する基板としては、例えばプラスチック基板等が挙げられる。

【0476】

また、第1の基板701と第2の基板705の間には、構造体778が設けられる。構造体778は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、第1の基板701と第2の基板705の間の距離（セルギャップ）を制御するために設けられる。なお、構造体778として、球状のスペーサを用いても良い。

20

【0477】

また、第2の基板705側には、ブラックマトリクスとして機能する遮光膜738と、カラーフィルタとして機能する着色膜736と、遮光膜738及び着色膜736に接する絶縁膜734が設けられる。

【0478】

<4-2. 液晶素子を用いる表示装置の構成例>

図23に示す表示装置700は、液晶素子775を有する。液晶素子775は、導電膜772、導電膜774、及び液晶層776を有する。導電膜774は、第2の基板705側に設けられ、対向電極としての機能を有する。図23に示す表示装置700は、導電膜772と導電膜774に印加される電圧によって、液晶層776の配向状態が変わることによって光の透過、非透過が制御され画像を表示することができる。

30

【0479】

また、導電膜772は、トランジスタ750が有するソース電極及びドレイン電極として機能する導電膜と電氣的に接続される。導電膜772は、平坦化絶縁膜770上に形成され画素電極、すなわち表示素子の一方の電極として機能する。

【0480】

導電膜772としては、可視光において透光性のある導電膜、または可視光において反射性のある導電膜を用いることができる。可視光において透光性のある導電膜としては、例えば、インジウム（In）、亜鉛（Zn）、錫（Sn）の中から選ばれた一種を含む材料を用いるとよい。可視光において反射性のある導電膜としては、例えば、アルミニウム、または銀を含む材料を用いるとよい。

40

【0481】

導電膜772に可視光において反射性のある導電膜を用いる場合、表示装置700は、反射型の液晶表示装置となる。また、導電膜772に可視光において透光性のある導電膜を用いる場合、表示装置700は、透過型の液晶表示装置となる。

【0482】

また、導電膜772上の構成を変えることで、液晶素子の駆動方式を変えることができる。この場合の一例を図24に示す。また、図24に示す表示装置700は、液晶素子の駆動方式として横電界方式（例えば、FFSモード）を用いる構成の一例である。図24

50

に示す構成の場合、導電膜 772 上に絶縁膜 773 が設けられ、絶縁膜 773 上に導電膜 774 が設けられる。この場合、導電膜 774 は、共通電極（コモン電極ともいう）としての機能を有し、絶縁膜 773 を介して、導電膜 772 と導電膜 774 との間に生じる電界によって、液晶層 776 の配向状態を制御することができる。

【0483】

また、図 23 及び図 24 において図示しないが、導電膜 772 または導電膜 774 のいずれか一方または双方に、液晶層 776 と接する側に、それぞれ配向膜を設ける構成としてもよい。また、図 23 及び図 24 において図示しないが、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設けてもよい。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

10

【0484】

表示素子として液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0485】

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要である。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。また、ブルー相を示す液晶材料は、視野角依存性が小さい。

20

【0486】

また、表示素子として液晶素子を用いる場合、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。

30

【0487】

また、ノーマリーブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV モードなどを用いることができる。

40

【0488】

<4-3. 発光素子を用いる表示装置>

図 25 に示す表示装置 700 は、発光素子 782 を有する。発光素子 782 は、導電膜 772、EL 層 786、及び導電膜 788 を有する。図 25 に示す表示装置 700 は、発光素子 782 が有する EL 層 786 が発光することによって、画像を表示することができる。なお、EL 層 786 は、有機化合物、または量子ドットなどの無機化合物を有する。

【0489】

有機化合物に用いることのできる材料としては、蛍光性材料または燐光性材料などが挙げられる。また、量子ドットに用いることのできる材料としては、コロイド状量子ドット

50

材料、合金型量子ドット材料、コア・シェル型量子ドット材料、コア型量子ドット材料、などが挙げられる。また、12族と16族、13族と15族、または14族と16族の元素グループを含む材料を用いてもよい。または、カドミウム（Cd）、セレン（Se）、亜鉛（Zn）、硫黄（S）、リン（P）、インジウム（In）、テルル（Te）、鉛（Pb）、ガリウム（Ga）、ヒ素（As）、アルミニウム（Al）、等の元素を有する量子ドット材料を用いてもよい。

【0490】

また、上述の有機化合物、及び無機化合物としては、例えば、蒸着法（真空蒸着法を含む）、液滴吐出法（インクジェット法ともいう）、塗布法、グラビア印刷法等の方法を用いて形成することができる。また、EL層786としては、低分子材料、中分子材料（オリゴマー、 dendリマーを含む）、または高分子材料を含んでも良い。

10

【0491】

ここで、液滴吐出法を用いてEL層786を形成する方法について、図28を用いて説明する。図28（A）乃至図28（D）は、EL層786の作製方法を説明する断面図である。

【0492】

まず、平坦化絶縁膜770上に導電膜772が形成され、導電膜772の一部を覆うように絶縁膜730が形成される（図28（A）参照）。

【0493】

次に、絶縁膜730の開口である導電膜772の露出部に、液滴吐出装置783より液滴784を吐出し、組成物を含む層785を形成する。液滴784は、溶媒を含む組成物であり、導電膜772上に付着する（図28（B）参照）。

20

【0494】

なお、液滴784を吐出する工程を減圧下で行ってもよい。

【0495】

次に、組成物を含む層785より溶媒を除去し、固化することによってEL層786を形成する（図28（C）参照）。

【0496】

なお、溶媒の除去方法としては、乾燥工程または加熱工程を行えばよい。

【0497】

次に、EL層786上に導電膜788を形成し、発光素子782を形成する（図28（D）参照）。

30

【0498】

このようにEL層786を液滴吐出法で行うと、選択的に組成物を吐出することができるため、材料のロス削減することができる。また、形状を加工するためのリソグラフィ工程などにも必要ないために工程も簡略化することができ、低コスト化が達成できる。

【0499】

なお、上記説明した液滴吐出法とは、組成物の吐出口を有するノズル、あるいは1つ又は複数のノズルを有するヘッド等の液滴を吐出する手段を有するものの総称とする。

【0500】

次に、液滴吐出法に用いる液滴吐出装置について、図29を用いて説明する。図29は、液滴吐出装置1400を説明する概念図である。

40

【0501】

液滴吐出装置1400は、液滴吐出手段1403を有する。また、液滴吐出手段1403は、ヘッド1405と、ヘッド1412とを有する。

【0502】

ヘッド1405、及びヘッド1412は制御手段1407に接続され、それがコンピュータ1410で制御することにより予めプログラミングされたパターンに描画することができる。

【0503】

50

また、描画するタイミングとしては、例えば、基板1402上に形成されたマーカー1411を基準に行えば良い。あるいは、基板1402の外縁を基準にして基準点を確定させても良い。ここでは、マーカー1411を撮像手段1404で検出し、画像処理手段1409にてデジタル信号に変換したものをコンピュータ1410で認識して制御信号を発生させて制御手段1407に送る。

【0504】

撮像手段1404としては、電荷結合素子(CCD)や相補型金属酸化物半導体(CMOS)を利用したイメージセンサなどを用いることができる。なお、基板1402上に形成されるべきパターンの情報は記憶媒体1408に格納されたものであり、この情報を基にして制御手段1407に制御信号を送り、液滴吐出手段1403の個々のヘッド1405、ヘッド1412を個別に制御することができる。吐出する材料は、材料供給源1413、材料供給源1414より配管を通してヘッド1405、ヘッド1412にそれぞれ供給される。

10

【0505】

ヘッド1405の内部は、点線1406が示すように液状の材料を充填する空間と、吐出口であるノズルを有する構造となっている。図示しないが、ヘッド1412もヘッド1405と同様な内部構造を有する。ヘッド1405とヘッド1412のノズルを異なるサイズで設けると、異なる材料を異なる幅で同時に描画することができる。一つのヘッドで、複数種の発光材料などをそれぞれ吐出し、描画することができ、広領域に描画する場合は、スループットを向上させるため複数のノズルより同材料を同時に吐出し、描画することができる。大型基板を用いる場合、ヘッド1405、ヘッド1412は基板上を、図29中に示すX、Y、Zの矢印の方向に自在に走査し、描画する領域を自由に設定することができ、同じパターンを一枚の基板に複数描画することができる。

20

【0506】

また、組成物を吐出する工程は、減圧下で行ってもよい。吐出時に基板を加熱しておいてもよい。組成物を吐出後、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、その目的、温度と時間が異なるものである。乾燥の工程、焼成の工程は、常圧下又は減圧下で、レーザー光の照射や瞬間熱アニール、加熱炉などにより行う。なお、この加熱処理を行うタイミング、加熱処理の回数は特に限定されない。乾燥と焼成の工程を良好に行うためには、そのときの温度は、基板の材質及び組成物の性質に依存する。

30

【0507】

以上のように、液滴吐出装置を用いてEL層786を作製することができる。

【0508】

再び、図25に示す表示装置700の説明に戻る。

【0509】

図25に示す表示装置700には、平坦化絶縁膜770及び導電膜772上に絶縁膜730が設けられる。絶縁膜730は、導電膜772の一部を覆う。なお、発光素子782はトップエミッション構造である。したがって、導電膜788は透光性を有し、EL層786が発する光を透過する。なお、本実施の形態においては、トップエミッション構造について、例示するが、これに限定されない。例えば、導電膜772側に光を射出するボトムエミッション構造や、導電膜772及び導電膜788の双方に光を射出するデュアルエミッション構造にも適用することができる。

40

【0510】

また、発光素子782と重なる位置に、着色膜736が設けられ、絶縁膜730と重なる位置、引き回し配線部711、及びソースドライバ回路部704に遮光膜738が設けられている。また、着色膜736及び遮光膜738は、絶縁膜734で覆われている。また、発光素子782と絶縁膜734の間は封止膜732で充填されている。なお、図25に示す表示装置700においては、着色膜736を設ける構成について例示したが、これに限定されない。例えば、EL層786を塗り分けにより形成する場合においては、着色

50

膜 736 を設けない構成としてもよい。

【0511】

<4-4. 表示装置に入出力装置を設ける構成例>

また、図 24 及び図 25 に示す表示装置 700 に入出力装置を設けてもよい。当該入出力装置としては、例えば、タッチパネル等が挙げられる。

【0512】

図 24 に示す表示装置 700 にタッチパネル 791 を設ける構成を図 26 に、図 25 に示す表示装置 700 にタッチパネル 791 を設ける構成を図 27 に、それぞれ示す。

【0513】

図 26 は図 24 に示す表示装置 700 にタッチパネル 791 を設ける構成の断面図であり、図 27 は図 25 に示す表示装置 700 にタッチパネル 791 を設ける構成の断面図である。

【0514】

まず、図 26 及び図 27 に示すタッチパネル 791 について、以下説明を行う。

【0515】

図 26 及び図 27 に示すタッチパネル 791 は、第 2 の基板 705 と着色膜 736 との間に設けられる、所謂インセル型のタッチパネルである。タッチパネル 791 は、着色膜 736 を形成する前に、第 2 の基板 705 側に形成すればよい。

【0516】

なお、タッチパネル 791 は、遮光膜 738 と、絶縁膜 792 と、電極 793 と、電極 794 と、絶縁膜 795 と、電極 796 と、絶縁膜 797 と、を有する。例えば、指やスタイラスなどの被検知体が近接することで、電極 793 と、電極 794 との相互容量の変化を検知することができる。

【0517】

また、図 26 及び図 27 に示すトランジスタ 750 の上方においては、電極 793 と、電極 794 との交差部を明示している。電極 796 は、絶縁膜 795 に設けられた開口部を介して、電極 794 を挟む 2 つの電極 793 と電気的に接続されている。なお、図 26 及び図 27 においては、電極 796 が設けられる領域を画素部 702 に設ける構成を例示したが、これに限定されず、例えば、ソースドライバ回路部 704 に形成してもよい。

【0518】

電極 793 及び電極 794 は、遮光膜 738 と重なる領域に設けられる。また、図 26 に示すように、電極 793 は、発光素子 782 と重ならないように設けられると好ましい。また、図 27 に示すように、電極 793 は、液晶素子 775 と重ならないように設けられると好ましい。別言すると、電極 793 は、発光素子 782 及び液晶素子 775 と重なる領域に開口部を有する。すなわち、電極 793 はメッシュ形状を有する。このような構成とすることで、電極 793 は、発光素子 782 が射出する光を遮らない構成とすることができる。または、電極 793 は、液晶素子 775 を透過する光を遮らない構成とすることができる。したがって、タッチパネル 791 を配置することによる輝度の低下が極めて少ないため、視認性が高く、且つ消費電力が低減された表示装置を実現できる。なお、電極 794 も同様の構成とすればよい。

【0519】

また、電極 793 及び電極 794 が発光素子 782 と重ならないため、電極 793 及び電極 794 には、可視光の透過率が低い金属材料を用いることができる。または、電極 793 及び電極 794 が液晶素子 775 と重ならないため、電極 793 及び電極 794 には、可視光の透過率が低い金属材料を用いることができる。

【0520】

そのため、可視光の透過率が高い酸化物材料を用いた電極と比較して、電極 793 及び電極 794 の抵抗を低くすることが可能となり、タッチパネルのセンサ感度を向上させることができる。

【0521】

例えば、電極 793、794、796 には、導電性のナノワイヤを用いてもよい。当該ナノワイヤは、直径の平均値が 1 nm 以上 100 nm 以下、好ましくは 5 nm 以上 50 nm 以下、より好ましくは 5 nm 以上 25 nm 以下の大きさとするればよい。また、上記ナノワイヤとしては、Ag ナノワイヤ、Cu ナノワイヤ、または Al ナノワイヤ等の金属ナノワイヤ、あるいは、カーボンナノチューブなどを用いればよい。例えば、電極 793、794、796 のいずれか一つあるいは全部に Ag ナノワイヤを用いる場合、可視光における光透過率を 89 % 以上、シート抵抗値を $40 \Omega/\square$ 以上 $100 \Omega/\square$ 以下とすることができる。

【0522】

また、図 26 及び図 27 においては、インセル型のタッチパネルの構成について例示したが、これに限定されない。例えば、表示装置 700 上に形成する、所謂オンセル型のタッチパネルや、表示装置 700 に貼り合わせて用いる、所謂アウトセル型のタッチパネルとしてもよい。

【0523】

このように、本発明の一態様の表示装置は、様々な形態のタッチパネルと組み合わせて用いることができる。

【0524】

なお、本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0525】

(実施の形態 5)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図 30 を用いて説明を行う。

【0526】

< 5. 表示装置の回路構成 >

図 30 (A) に示す表示装置は、表示素子の画素を有する領域（以下、画素部 502 という）と、画素部 502 の外側に配置され、画素を駆動するための回路を有する回路部（以下、駆動回路部 504 という）と、素子の保護機能を有する回路（以下、保護回路 506 という）と、端子部 507 と、を有する。なお、保護回路 506 は、設けない構成としてもよい。

【0527】

駆動回路部 504 の一部、または全部は、画素部 502 と同一基板上に形成されることが望ましい。これにより、部品数や端子数を減らすことが出来る。駆動回路部 504 の一部、または全部が、画素部 502 と同一基板上に形成されていない場合には、駆動回路部 504 の一部、または全部は、COG や TAB (Tape Automated Bonding) によって、実装することができる。

【0528】

画素部 502 は、X 行 (X は 2 以上の自然数) Y 列 (Y は 2 以上の自然数) に配置された複数の表示素子を駆動するための回路（以下、画素回路 501 という）を有し、駆動回路部 504 は、画素を選択する信号（走査信号）を出力する回路（以下、ゲートドライバ 504 a という）、画素の表示素子を駆動するための信号（データ信号）を供給するための回路（以下、ソースドライバ 504 b）などの駆動回路を有する。

【0529】

ゲートドライバ 504 a は、シフトレジスタ等を有する。ゲートドライバ 504 a は、端子部 507 を介して、シフトレジスタを駆動するための信号が入力され、信号を出力する。例えば、ゲートドライバ 504 a は、スタートパルス信号、クロック信号等が入力され、パルス信号を出力する。ゲートドライバ 504 a は、走査信号が与えられる配線（以下、走査線 GL_1 乃至 GL_X という）の電位を制御する機能を有する。なお、ゲートドライバ 504 a を複数設け、複数のゲートドライバ 504 a により、走査線 GL_1 乃至 GL_X を分割して制御してもよい。または、ゲートドライバ 504 a は、初期化信号

10

20

30

40

50

を供給することができる機能を有する。ただし、これに限定されず、ゲートドライバ504aは、別の信号を供給することも可能である。

【0530】

ソースドライバ504bは、シフトレジスタ等を有する。ソースドライバ504bは、端子部507を介して、シフトレジスタを駆動するための信号の他、データ信号の元となる信号（画像信号）が入力される。ソースドライバ504bは、画像信号を元に画素回路501に書き込むデータ信号を生成する機能を有する。また、ソースドライバ504bは、スタートパルス、クロック信号等が入力されて得られるパルス信号に従って、データ信号の出力を制御する機能を有する。また、ソースドライバ504bは、データ信号が与えられる配線（以下、データ線DL₁乃至DL_Yという）の電位を制御する機能を有する。または、ソースドライバ504bは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ソースドライバ504bは、別の信号を供給することも可能である。

10

【0531】

ソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。ソースドライバ504bは、複数のアナログスイッチを順次オン状態にすることにより、画像信号を時分割した信号をデータ信号として出力できる。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

【0532】

複数の画素回路501のそれぞれは、走査信号が与えられる複数の走査線GLの一つを介してパルス信号が入力され、データ信号が与えられる複数のデータ線DLの一つを介してデータ信号が入力される。また、複数の画素回路501のそれぞれは、ゲートドライバ504aによりデータ信号のデータの書き込み及び保持が制御される。例えば、m行n列目の画素回路501は、走査線GL_m（mはX以下の自然数）を介してゲートドライバ504aからパルス信号が入力され、走査線GL_mの電位に応じてデータ線DL_n（nはY以下の自然数）を介してソースドライバ504bからデータ信号が入力される。

20

【0533】

図30（A）に示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線GLに接続される。または、保護回路506は、ソースドライバ504bと画素回路501の間の配線であるデータ線DLに接続される。または、保護回路506は、ゲートドライバ504aと端子部507との間の配線に接続することができる。または、保護回路506は、ソースドライバ504bと端子部507との間の配線に接続することができる。なお、端子部507は、外部の回路から表示装置に電源及び制御信号、及び画像信号を入力するための端子が設けられた部分をいう。

30

【0534】

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。

【0535】

図30（A）に示すように、画素部502と駆動回路部504にそれぞれ保護回路506を設けることにより、ESD（Electro Static Discharge：静電気放電）などにより発生する過電流に対する表示装置の耐性を高めることができる。ただし、保護回路506の構成はこれに限定されず、例えば、ゲートドライバ504aに保護回路506を接続した構成、またはソースドライバ504bに保護回路506を接続した構成とすることもできる。あるいは、端子部507に保護回路506を接続した構成とすることもできる。

40

【0536】

また、図30（A）においては、ゲートドライバ504aとソースドライバ504bによって駆動回路部504を形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ504aのみを形成し、別途用意されたソースドライバ回路が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を実

50

装する構成としても良い。

【0537】

また、図30(A)に示す複数の画素回路501は、例えば、図30(B)に示す構成とすることができる。

【0538】

図30(B)に示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。トランジスタ550に先の実施の形態に示すトランジスタを適用することができる。

【0539】

液晶素子570の一对の電極の一方の電位は、画素回路501の仕様に依拠して適宜設定される。液晶素子570は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路501のそれぞれが有する液晶素子570の一对の電極の一方に共通の電位（コモン電位）を与えてもよい。また、各行の画素回路501の液晶素子570の一对の電極の一方に異なる電位を与えてもよい。

【0540】

例えば、液晶素子570を備える表示装置の駆動方法としては、TNモード、STNモード、VAモード、ASM(Axially Symmetric Aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、 FLC(Ferroelectric Liquid Crystal)モード、 AFLC(AntiFerroelectric Liquid Crystal)モード、MVAモード、PVA(Patterned Vertical Alignment)モード、IPSモード、FFSモード、又はTBA(Transverse Bend Alignment)モードなどを用いてもよい。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB(Electrically Controlled Birefringence)モード、PDLC(Polymer Dispersed Liquid Crystal)モード、PNLC(Polymer Network Liquid Crystal)モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

【0541】

m行n列目の画素回路501において、トランジスタ550のソース電極またはドレイン電極の一方は、データ線DL_nに電氣的に接続され、他方は液晶素子570の一对の電極の他方に電氣的に接続される。また、トランジスタ550のゲート電極は、走査線GL_mに電氣的に接続される。トランジスタ550は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0542】

容量素子560の一对の電極の一方は、電位が供給される配線（以下、電位供給線VL）に電氣的に接続され、他方は、液晶素子570の一对の電極の他方に電氣的に接続される。なお、電位供給線VLの電位の値は、画素回路501の仕様に依拠して適宜設定される。容量素子560は、書き込まれたデータを保持する保持容量としての機能を有する。

【0543】

例えば、図30(B)の画素回路501を有する表示装置では、例えば、図30(A)に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ550をオン状態にしてデータ信号のデータを書き込む。

【0544】

データが書き込まれた画素回路501は、トランジスタ550がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

【0545】

また、図30(A)に示す複数の画素回路501は、例えば、図30(C)に示す構成とすることができる。

【0546】

また、図30(C)に示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。トランジスタ552及びトランジスタ554のいずれか一方または双方に先の実施の形態に示すトランジスタを適用することができる。

【0547】

トランジスタ552のソース電極及びドレイン電極の一方は、データ信号が与えられる配線（以下、データ線DL_nという）に電氣的に接続される。さらに、トランジスタ552のゲート電極は、ゲート信号が与えられる配線（以下、走査線GL_mという）に電氣的に接続される。

10

【0548】

トランジスタ552は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【0549】

容量素子562の一对の電極の一方は、電位が与えられる配線（以下、電位供給線VL_aという）に電氣的に接続され、他方は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

【0550】

容量素子562は、書き込まれたデータを保持する保持容量としての機能を有する。

【0551】

20

トランジスタ554のソース電極及びドレイン電極の一方は、電位供給線VL_aに電氣的に接続される。さらに、トランジスタ554のゲート電極は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

【0552】

発光素子572のアノード及びカソードの一方は、電位供給線VL_bに電氣的に接続され、他方は、トランジスタ554のソース電極及びドレイン電極の他方に電氣的に接続される。

【0553】

発光素子572としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、発光素子572としては、これに限定されず、無機材料からなる無機EL素子を用いても良い。

30

【0554】

なお、電位供給線VL_a及び電位供給線VL_bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。

【0555】

図30(C)の画素回路501を有する表示装置では、例えば、図30(A)に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ552をオン状態にしてデータ信号のデータを書き込む。

【0556】

データが書き込まれた画素回路501は、トランジスタ552がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ554のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子572は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

40

【0557】

なお、本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0558】

（実施の形態6）

本実施の形態では、上述の実施の形態で説明したトランジスタの適用可能な回路構成の一例について、図31乃至図34を用いて説明する。

50

【0559】

なお、本実施の形態においては、先の実施の形態で説明した酸化物半導体を有するトランジスタを、OSトランジスタと呼称して以下説明を行う。

【0560】

<6. インバータ回路の構成例>

図31(A)には、駆動回路が有するシフトレジスタやバッファ等に適用することができるインバータの回路図を示す。インバータ800は、入力端子INに与える信号の論理を反転した信号を出力端子OUTに出力する。インバータ800は、複数のOSトランジスタを有する。信号 S_{BG} は、OSトランジスタの電気特性を切り替えることができる信号である。

10

【0561】

図31(B)は、インバータ800の一例である。インバータ800は、OSトランジスタ810、およびOSトランジスタ820を有する。インバータ800は、nチャネル型トランジスタのみで作製することができるため、CMOS (Complementary Metal Oxide Semiconductor) でインバータ (CMOSインバータ) を作製する場合と比較して、低コストで作製することが可能である。

【0562】

なお、OSトランジスタを有するインバータ800は、Siトランジスタで構成されるCMOS上に配置することもできる。インバータ800は、CMOSの回路に重ねて配置できるため、インバータ800を追加する分の回路面積の増加を抑えることができる。

20

【0563】

OSトランジスタ810、820は、フロントゲートとして機能する第1ゲートと、バックゲートとして機能する第2ゲートと、ソースまたはドレインの一方として機能する第1端子と、ソースまたはドレインの他方として機能する第2端子とを有する。

【0564】

OSトランジスタ810の第1ゲートは、第2端子に接続される。OSトランジスタ810の第2ゲートは、信号 S_{BG} を供給する配線に接続される。OSトランジスタ810の第1端子は、電圧VDDを与える配線に接続される。OSトランジスタ810の第2端子は、出力端子OUTに接続される。

【0565】

OSトランジスタ820の第1ゲートは、入力端子INに接続される。OSトランジスタ820の第2ゲートは、入力端子INに接続される。OSトランジスタ820の第1端子は、出力端子OUTに接続される。OSトランジスタ820の第2端子は、電圧VSSを与える配線に接続される。

30

【0566】

図31(C)は、インバータ800の動作を説明するためのタイミングチャートである。図31(C)のタイミングチャートでは、入力端子INの信号波形、出力端子OUTの信号波形、信号 S_{BG} の信号波形、およびOSトランジスタ810のしきい値電圧の変化について示している。

【0567】

信号 S_{BG} をOSトランジスタ810の第2ゲートに与えることで、OSトランジスタ810のしきい値電圧を制御することができる。

40

【0568】

信号 S_{BG} は、しきい値電圧をマイナスシフトさせるための電圧 V_{BG_A} 、しきい値電圧をプラスシフトさせるための電圧 V_{BG_B} を有する。第2ゲートに電圧 V_{BG_A} を与えることで、OSトランジスタ810はしきい値電圧 V_{TH_A} にマイナスシフトさせることができる。また、第2ゲートに電圧 V_{BG_B} を与えることで、OSトランジスタ810は、しきい値電圧 V_{TH_B} にプラスシフトさせることができる。

【0569】

前述の説明を可視化するために、図32(A)には、トランジスタの電気特性の一つで

50

ある、 $I_d - V_g$ カーブを示す。

【0570】

上述したOSトランジスタ810の電気特性は、第2ゲートの電圧を電圧 V_{BG_A} のように大きくすることで、図32(A)中の破線840で表される曲線にシフトさせることができる。また、上述したOSトランジスタ810の電気特性は、第2ゲートの電圧を電圧 V_{BG_B} のように小さくすることで、図32(A)中の実線841で表される曲線にシフトさせることができる。図32(A)に示すように、OSトランジスタ810は、信号 S_{BG} を電圧 V_{BG_A} あるいは電圧 V_{BG_B} というように切り替えることで、しきい値電圧をプラスシフトあるいはマイナスシフトさせることができる。

【0571】

しきい値電圧をしきい値電圧 V_{TH_B} にプラスシフトさせることで、OSトランジスタ810は電流が流れにくい状態とすることができる。図32(B)には、この状態を可視化して示す。

【0572】

図32(B)に図示するように、OSトランジスタ810に流れる電流 I_B を極めて小さくすることができる。そのため、入力端子INに与える信号がハイレベルでOSトランジスタ820はオン状態(ON)のとき、出力端子OUTの電圧を急峻に下降させることができる。

【0573】

図32(B)に図示したように、OSトランジスタ810に流れる電流が流れにくい状態とすることができるため、図31(C)に示すタイミングチャートにおける出力端子の信号波形831を急峻に変化させることができる。電圧VDDを与える配線と、電圧VSSを与える配線との間に流れる貫通電流を少なくすることができるため、低消費電力での動作を行うことができる。

【0574】

また、しきい値電圧をしきい値電圧 V_{TH_A} にマイナスシフトさせることで、OSトランジスタ810は電流が流れやすい状態とすることができる。図32(C)には、この状態を可視化して示す。図32(C)に図示するように、このとき流れる電流 I_A を少なくとも電流 I_B よりも大きくすることができる。そのため、入力端子INに与える信号がローレベルでOSトランジスタ820はオフ状態(OFF)のとき、出力端子OUTの電圧を急峻に上昇させることができる。図32(C)に図示したように、OSトランジスタ810に流れる電流が流れやすい状態とすることができるため、図31(C)に示すタイミングチャートにおける出力端子の信号波形832を急峻に変化させることができる。

【0575】

なお、信号 S_{BG} によるOSトランジスタ810のしきい値電圧の制御は、OSトランジスタ820の状態が切り替わる以前、すなわち時刻T1やT2よりも前に行うことが好ましい。例えば、図31(C)に図示するように、入力端子INに与える信号がハイレベルに切り替わる時刻T1よりも前に、しきい値電圧 V_{TH_A} から、しきい値電圧 V_{TH_B} にOSトランジスタ810のしきい値電圧を切り替えることが好ましい。また、図31(C)に図示するように、入力端子INに与える信号がローレベルに切り替わる時刻T2よりも前に、しきい値電圧 V_{TH_B} からしきい値電圧 V_{TH_A} にOSトランジスタ810のしきい値電圧を切り替えることが好ましい。

【0576】

なお、図31(C)のタイミングチャートでは、入力端子INに与える信号に応じて信号 S_{BG} を切り替える構成を示したが、別の構成としてもよい。例えば、しきい値電圧を制御するための電圧は、フローティング状態としたOSトランジスタ810の第2ゲートに保持させる構成としてもよい。当該構成を実現可能な回路構成の一例について、図33(A)に示す。

【0577】

図33(A)では、図31(B)で示した回路構成に加えて、OSトランジスタ850

10

20

30

40

50

を有する。ＯＳトランジスタ８５０の第１端子は、ＯＳトランジスタ８１０の第２ゲートに接続される。またＯＳトランジスタ８５０の第２端子は、電圧 V_{BG_B} （あるいは電圧 V_{BG_A} ）を与える配線に接続される。ＯＳトランジスタ８５０の第１ゲートは、信号 S_F を与える配線に接続される。ＯＳトランジスタ８５０の第２ゲートは、電圧 V_{BG_B} （あるいは電圧 V_{BG_A} ）を与える配線に接続される。

【０５７８】

図３３（Ａ）の動作について、図３３（Ｂ）のタイミングチャートを用いて説明する。

【０５７９】

ＯＳトランジスタ８１０のしきい値電圧を制御するための電圧は、入力端子ＩＮに与える信号がハイレベルに切り替わる時刻 T_3 よりも前に、ＯＳトランジスタ８１０の第２ゲートに与える構成とする。信号 S_F をハイレベルとしてＯＳトランジスタ８５０をオン状態とし、ノード N_{BG} にしきい値電圧を制御するための電圧 V_{BG_B} を与える。

10

【０５８０】

ノード N_{BG} が電圧 V_{BG_B} となった後は、ＯＳトランジスタ８５０をオフ状態とする。ＯＳトランジスタ８５０は、オフ電流が極めて小さいため、オフ状態にし続けることで、一旦ノード N_{BG} に保持させた電圧 V_{BG_B} を保持することができる。そのため、ＯＳトランジスタ８５０の第２ゲートに電圧 V_{BG_B} を与える動作の回数が減るため、電圧 V_{BG_B} の書き換えに要する分の消費電力を小さくすることができる。

【０５８１】

なお、図３１（Ｂ）及び図３３（Ａ）の回路構成では、ＯＳトランジスタ８１０の第２ゲートに与える電圧を外部からの制御によって与える構成について示したが、別の構成としてもよい。例えば、しきい値電圧を制御するための電圧を、入力端子ＩＮに与える信号を基に生成し、ＯＳトランジスタ８１０の第２ゲートに与える構成としてもよい。当該構成を実現可能な回路構成の一例について、図３４（Ａ）に示す。

20

【０５８２】

図３４（Ａ）では、図３１（Ｂ）で示した回路構成において、入力端子ＩＮとＯＳトランジスタ８１０の第２ゲートとの間にＣＭＯＳインバータ８６０を有する。ＣＭＯＳインバータ８６０の入力端子は、入力端子ＩＮに接続される。ＣＭＯＳインバータ８６０の出力端子は、ＯＳトランジスタ８１０の第２ゲートに接続される。

【０５８３】

30

図３４（Ａ）の動作について、図３４（Ｂ）のタイミングチャートを用いて説明する。図３４（Ｂ）のタイミングチャートでは、入力端子ＩＮの信号波形、出力端子ＯＵＴの信号波形、ＣＭＯＳインバータ８６０の出力波形 IN_B 、及びＯＳトランジスタ８１０のしきい値電圧の変化について示している。

【０５８４】

入力端子ＩＮに与える信号の論理を反転した信号である出力波形 IN_B は、ＯＳトランジスタ８１０のしきい値電圧を制御する信号とすることができる。したがって、図３２（Ａ）乃至図３２（Ｃ）で説明したように、ＯＳトランジスタ８１０のしきい値電圧を制御できる。例えば、図３４（Ｂ）における時刻 T_4 となると、入力端子ＩＮに与える信号がハイレベルでＯＳトランジスタ８２０はオン状態となる。このとき、出力波形 IN_B はローレベルとなる。そのため、ＯＳトランジスタ８１０は電流が流れにくい状態とすることができ、出力端子ＯＵＴの電圧を急峻に下降させることができる。

40

【０５８５】

また、図３４（Ｂ）における時刻 T_5 となると、入力端子ＩＮに与える信号がローレベルでＯＳトランジスタ８２０はオフ状態となる。このとき、出力波形 IN_B はハイレベルとなる。そのため、ＯＳトランジスタ８１０は電流が流れやすい状態とすることができ、出力端子ＯＵＴの電圧を急峻に上昇させることができる。

【０５８６】

以上説明したように本実施の形態の構成では、ＯＳトランジスタを有するインバータにおける、バックゲートの電圧を入力端子ＩＮの信号の論理にしたがって切り替える。当該

50

構成とすることで、OSトランジスタのしきい値電圧を制御することができる。入力端子INに与える信号によってOSトランジスタのしきい値電圧を制御することで、出力端子OUTの電圧を急峻に変化させることができる。また、電源電圧を与える配線間の貫通電流を小さくすることができる。そのため、低消費電力化を図ることができる。

【0587】

なお、本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【0588】

(実施の形態7)

本実施の形態では、上述の実施の形態で説明した酸化物半導体を有するトランジスタ（OSトランジスタ）を、複数の回路に用いる半導体装置の一例について、図35乃至図38を用いて説明する。

【0589】

<7. 半導体装置の回路構成例>

図35（A）は、半導体装置900のブロック図である。半導体装置900は、電源回路901、回路902、電圧生成回路903、回路904、電圧生成回路905および回路906を有する。

【0590】

電源回路901は、基準となる電圧 V_{ORG} を生成する回路である。電圧 V_{ORG} は、単一の電圧ではなく、複数の電圧でもよい。電圧 V_{ORG} は、半導体装置900の外部から与えられる電圧 V_0 を基に生成することができる。半導体装置900は、外部から与えられる単一の電源電圧を基に電圧 V_{ORG} を生成できる。そのため半導体装置900は、外部から電源電圧を複数与えることなく動作することができる。

【0591】

回路902、904および906は、異なる電源電圧で動作する回路である。例えば回路902の電源電圧は、電圧 V_{ORG} と電圧 V_{SS} （ $V_{ORG} > V_{SS}$ ）とを基に印加される電圧である。また、例えば回路904の電源電圧は、電圧 V_{POG} と電圧 V_{SS} （ $V_{POG} > V_{ORG}$ ）とを基に印加される電圧である。また、例えば回路906の電源電圧は、電圧 V_{ORG} と電圧 V_{SS} と電圧 V_{NEG} （ $V_{ORG} > V_{SS} > V_{NEG}$ ）とを基に印加される電圧である。なお電圧 V_{SS} は、グラウンド電位（GND）と等電位とすれば、電源回路901で生成する電圧の種類を削減できる。

【0592】

電圧生成回路903は、電圧 V_{POG} を生成する回路である。電圧生成回路903は、電源回路901から与えられる電圧 V_{ORG} を基に電圧 V_{POG} を生成できる。そのため、回路904を有する半導体装置900は、外部から与えられる単一の電源電圧を基に動作することができる。

【0593】

電圧生成回路905は、電圧 V_{NEG} を生成する回路である。電圧生成回路905は、電源回路901から与えられる電圧 V_{ORG} を基に電圧 V_{NEG} を生成できる。そのため、回路906を有する半導体装置900は、外部から与えられる単一の電源電圧を基に動作することができる。

【0594】

図35（B）は電圧 V_{POG} で動作する回路904の一例、図35（C）は回路904を動作させるための信号の波形の一例である。

【0595】

図35（B）では、トランジスタ911を示している。トランジスタ911のゲートに与える信号は、例えば、電圧 V_{POG} と電圧 V_{SS} を基に生成される。当該信号は、トランジスタ911を導通状態とする動作時に電圧 V_{POG} 、非導通状態とする動作時に電圧 V_{SS} とする。電圧 V_{POG} は、図35（C）に図示するように、電圧 V_{ORG} より大きい。そのため、トランジスタ911は、ソース（S）とドレイン（D）との間をより確実

に導通状態にできる。その結果、回路904は、誤動作が低減された回路とすることができる。

【0596】

図35(D)は電圧 V_{NEG} で動作する回路906の一例、図35(E)は回路906を動作させるための信号の波形の一例である。

【0597】

図35(D)では、バックゲートを有するトランジスタ912を示している。トランジスタ912のゲートに与える信号は、例えば、電圧 V_{ORG} と電圧 V_{SS} を基にして生成される。当該信号は、トランジスタ912を導通状態とする動作時に電圧 V_{ORG} 、非導通状態とする動作時に電圧 V_{SS} を基に生成される。また、トランジスタ912のバックゲートに与える信号は、電圧 V_{NEG} を基に生成される。電圧 V_{NEG} は、図35(E)に図示するように、電圧 V_{SS} (GND)より小さい。そのため、トランジスタ912の閾値電圧は、プラスシフトするように制御することができる。そのため、トランジスタ912をより確実に非導通状態とすることができ、ソース(S)とドレイン(D)との間を流れる電流を小さくできる。その結果、回路906は、誤動作が低減され、且つ低消費電力化が図られた回路とすることができる。

【0598】

なお、電圧 V_{NEG} は、トランジスタ912のバックゲートに直接与える構成としてもよい。あるいは、電圧 V_{ORG} と電圧 V_{NEG} を基に、トランジスタ912のゲートに与える信号を生成し、当該信号をトランジスタ912のバックゲートに与える構成としてもよい。

【0599】

また図36(A)(B)には、図35(D)(E)の変形例を示す。

【0600】

図36(A)に示す回路図では、電圧生成回路905と、回路906と、の間に制御回路921によって導通状態が制御できるトランジスタ922を示す。トランジスタ922は、nチャネル型のOSトランジスタとする。制御回路921が出力する制御信号 S_{BG} は、トランジスタ922の導通状態を制御する信号である。また回路906が有するトランジスタ912A、912Bは、トランジスタ922と同じOSトランジスタである。

【0601】

図36(B)のタイミングチャートには、制御信号 S_{BG} の電位の変化を示し、トランジスタ912A、912Bのバックゲートの電位の状態をノード N_{BG} の電位の変化で示す。制御信号 S_{BG} がハイレベルのときにトランジスタ922が導通状態となり、ノード N_{BG} が電圧 V_{NEG} となる。その後、制御信号 S_{BG} がローレベルのときにノード N_{BG} が電氣的にフローティングとなる。トランジスタ922は、OSトランジスタであるため、オフ電流が小さい。そのため、ノード N_{BG} が電氣的にフローティングであっても、一旦与えた電圧 V_{NEG} を保持することができる。

【0602】

また、図37(A)には、上述した電圧生成回路903に適用可能な回路構成の一例を示す。図37(A)に示す電圧生成回路903は、ダイオードD1乃至D5、キャパシタC1乃至C5、およびインバータINVを有する5段のチャージポンプである。クロック信号CLKは、キャパシタC1乃至C5に直接、あるいはインバータINVを介して与えられる。インバータINVの電源電圧を、電圧 V_{ORG} と電圧 V_{SS} を基に印加される電圧とすると、クロック信号CLKによって、電圧 V_{ORG} の5倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。なお、ダイオードD1乃至D5の順方向電圧は0Vとしている。また、チャージポンプの段数を変更することで、所望の電圧 V_{POG} を得ることができる。

【0603】

また、図37(B)には、上述した電圧生成回路905に適用可能な回路構成の一例を示す。図37(B)に示す電圧生成回路905は、ダイオードD1乃至D5、キャパシタ

10

20

30

40

50

C1乃至C5、およびインバータINVを有する4段のチャージポンプである。クロック信号CLKは、キャパシタC1乃至C5に直接、あるいはインバータINVを介して与えられる。インバータINVの電源電圧を、電圧 V_{ORG} と電圧 V_{SS} を基に印加される電圧とすると、クロック信号CLKを与えることによって、グラウンド、すなわち電圧 V_{SS} から電圧 V_{ORG} の4倍の負電圧に降圧された電圧 V_{NEG} を得ることができる。なお、ダイオードD1乃至D5の順方向電圧は0Vとしている。また、チャージポンプの段数を変更することで、所望の電圧 V_{NEG} を得ることができる。

【0604】

なお、上述した電圧生成回路903の回路構成は、図37(A)で示す回路図の構成に限らない。例えば、電圧生成回路903の変形例を図38(A)乃至図38(C)に示す。なお、電圧生成回路903の変形例は、図38(A)乃至図38(C)に示す電圧生成回路903A乃至903Cにおいて、各配線に与える電圧を変更すること、あるいは素子の配置を変更することで実現可能である。

10

【0605】

図38(A)に示す電圧生成回路903Aは、トランジスタM1乃至M10、キャパシタC11乃至C14、およびインバータINV1を有する。クロック信号CLKは、トランジスタM1乃至M10のゲートに直接、あるいはインバータINV1を介して与えられる。クロック信号CLKを与えることによって、電圧 V_{ORG} の4倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。なお、段数を変更することで、所望の電圧 V_{POG} を得ることができる。図38(A)に示す電圧生成回路903Aは、トランジスタM1乃至M10をOSトランジスタとすることでオフ電流を小さくでき、キャパシタC11乃至C14に保持した電荷の漏れを抑制できる。そのため、効率的に電圧 V_{ORG} から電圧 V_{POG} への昇圧を図ることができる。

20

【0606】

また、図38(B)に示す電圧生成回路903Bは、トランジスタM11乃至M14、キャパシタC15、C16、およびインバータINV2を有する。クロック信号CLKは、トランジスタM11乃至M14のゲートに直接、あるいはインバータINV2を介して与えられる。クロック信号CLKを与えることによって、電圧 V_{ORG} の2倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。図38(B)に示す電圧生成回路903Bは、トランジスタM11乃至M14をOSトランジスタとすることでオフ電流を小さくでき、キャパシタC15、C16に保持した電荷の漏れを抑制できる。そのため、効率的に電圧 V_{ORG} から電圧 V_{POG} への昇圧を図ることができる。

30

【0607】

また、図38(C)に示す電圧生成回路903Cは、インダクタInd1、トランジスタM15、ダイオードD6、およびキャパシタC17を有する。トランジスタM15は、制御信号ENによって、導通状態が制御される。制御信号ENによって、電圧 V_{ORG} が昇圧された電圧 V_{POG} を得ることができる。図38(C)に示す電圧生成回路903Cは、インダクタInd1を用いて電圧の昇圧を行うため、変換効率の高い電圧の昇圧を行うことができる。

40

【0608】

以上説明したように本実施の形態の構成では、半導体装置が有する回路に必要な電圧を内部で生成することができる。そのため半導体装置は、外部から与える電源電圧の数を削減できる。

【0609】

なお、本実施の形態で示す構成等は、他の実施の形態で示す構成と適宜組み合わせて用いることができる。

【0610】

(実施の形態8)

本実施の形態では、本発明の一態様の半導体装置を有する表示モジュール及び電子機器について、図39乃至図42を用いて説明を行う。

50

【0611】

<8-1. 表示モジュール>

図39に示す表示モジュール7000は、上部カバー7001と下部カバー7002との間に、FPC7003に接続されたタッチパネル7004、FPC7005に接続された表示パネル7006、バックライト7007、フレーム7009、プリント基板7010、バッテリー7011を有する。

【0612】

本発明の一態様の半導体装置は、例えば、表示パネル7006に用いることができる。

【0613】

上部カバー7001及び下部カバー7002は、タッチパネル7004及び表示パネル7006のサイズに合わせて、形状や寸法を適宜変更することができる。

10

【0614】

タッチパネル7004は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル7006に重畳して用いることができる。また、表示パネル7006の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル7006の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

【0615】

バックライト7007は、光源7008を有する。なお、図39において、バックライト7007上に光源7008を配置する構成について例示したが、これに限定さない。例えば、バックライト7007の端部に光源7008を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機EL素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト7007を設けない構成としてもよい。

20

【0616】

フレーム7009は、表示パネル7006の保護機能の他、プリント基板7010の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム7009は、放熱板としての機能を有していてもよい。

【0617】

プリント基板7010は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー7011による電源であってもよい。バッテリー7011は、商用電源を用いる場合には、省略可能である。

30

【0618】

また、表示モジュール7000は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【0619】

<8-2. 電子機器1>

次に、図40（A）乃至図40（E）に電子機器の一例を示す。

【0620】

図40（A）は、ファインダー8100を取り付けた状態のカメラ8000の外観を示す図である。

40

【0621】

カメラ8000は、筐体8001、表示部8002、操作ボタン8003、シャッターボタン8004等を有する。またカメラ8000には、着脱可能なレンズ8006が取り付けられている。

【0622】

ここではカメラ8000として、レンズ8006を筐体8001から取り外して交換することが可能な構成としたが、レンズ8006と筐体が一体となってもよい。

【0623】

カメラ8000は、シャッターボタン8004を押すことにより、撮像することができる。また、表示部8002はタッチパネルとしての機能を有し、表示部8002をタッチ

50

することにより撮像することも可能である。

【0624】

カメラ8000の筐体8001は、電極を有するマウントを有し、ファインダー8100のほか、ストロボ装置等を接続することができる。

【0625】

ファインダー8100は、筐体8101、表示部8102、ボタン8103等を有する。

【0626】

筐体8101は、カメラ8000のマウントと係合するマウントを有しており、ファインダー8100をカメラ8000に取り付けることができる。また当該マウントには電極を有し、当該電極を介してカメラ8000から受信した映像等を表示部8102に表示させることができる。

10

【0627】

ボタン8103は、電源ボタンとしての機能を有する。ボタン8103により、表示部8102の表示のオン・オフを切り替えることができる。

【0628】

カメラ8000の表示部8002、及びファインダー8100の表示部8102に、本発明の一態様の表示装置を適用することができる。

【0629】

なお、図40(A)では、カメラ8000とファインダー8100とを別の電子機器とし、これらを脱着可能な構成としたが、カメラ8000の筐体8001に、表示装置を備えるファインダーが内蔵されていてもよい。

20

【0630】

図40(B)は、ヘッドマウントディスプレイ8200の外観を示す図である。

【0631】

ヘッドマウントディスプレイ8200は、装着部8201、レンズ8202、本体8203、表示部8204、ケーブル8205等を有している。また装着部8201には、バッテリー8206が内蔵されている。

【0632】

ケーブル8205は、バッテリー8206から本体8203に電力を供給する。本体8203は無線受信機等を備え、受信した画像データ等の映像情報を表示部8204に表示させることができる。また、本体8203に設けられたカメラで使用者の眼球やまぶたの動きを捉え、その情報をもとに使用者の視点の座標を算出することにより、使用者の視点を入力手段として用いることができる。

30

【0633】

また、装着部8201には、使用者に触れる位置に複数の電極が設けられていてもよい。本体8203は使用者の眼球の動きに伴って電極に流れる電流を検知することにより、使用者の視点を認識する機能を有していてもよい。また、当該電極に流れる電流を検知することにより、使用者の脈拍をモニタする機能を有していてもよい。また、装着部8201には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部8204に表示する機能を有していてもよい。また、使用者の頭部の動きなどを検出し、表示部8204に表示する映像をその動きに合わせて変化させてもよい。

40

【0634】

表示部8204に、本発明の一態様の表示装置を適用することができる。

【0635】

図40(C)(D)(E)は、ヘッドマウントディスプレイ8300の外観を示す図である。ヘッドマウントディスプレイ8300は、筐体8301と、表示部8302と、バンド状の固定具8304と、一対のレンズ8305と、を有する。

【0636】

50

使用者は、レンズ 8305 を通して、表示部 8302 の表示を視認することができる。なお、表示部 8302 を湾曲して配置させると好適である。表示部 8302 を湾曲して配置することで、使用者が高い臨場感を感じることができる。なお、本実施の形態においては、表示部 8302 を 1 つ設ける構成について例示したが、これに限定されず、例えば、表示部 8302 を 2 つ設ける構成としてもよい。この場合、使用者の片方の目に 1 つの表示部が配置されるような構成とすると、視差を用いた 3 次元表示等を行うことも可能となる。

【0637】

なお、表示部 8302 に、本発明の一態様の表示装置を適用することができる。本発明の一態様の半導体装置を有する表示装置は、極めて精細度が高いため、図 40 (E) のようにレンズ 8305 を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

【0638】

< 8-3. 電子機器 2 >

次に、図 40 (A) 乃至図 40 (E) に示す電子機器と、異なる電子機器の一例を図 41 (A) 乃至図 41 (G) に示す。

【0639】

図 41 (A) 乃至図 41 (G) に示す電子機器は、筐体 9000、表示部 9001、スピーカ 9003、操作キー 9005 (電源スイッチ、又は操作スイッチを含む)、接続端子 9006、センサ 9007 (力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に~~お~~い又は赤外線を測定する機能を含むもの)、マイクロフォン 9008、等を有する。

【0640】

図 41 (A) 乃至図 41 (G) に示す電子機器は、様々な機能を有する。例えば、様々な情報 (静止画、動画、テキスト画像など) を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信または受信を行う機能、記録媒体に記録されているプログラムまたはデータを読み出して表示部に表示する機能、等を有することができる。なお、図 41 (A) 乃至図 41 (G) に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。また、図 41 (A) 乃至図 41 (G) には図示していないが、電子機器には、複数の表示部を有する構成としてもよい。また、該電子機器にカメラ等を設け、静止画を撮影する機能、動画を撮影する機能、撮影した画像を記録媒体 (外部またはカメラに内蔵) に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

【0641】

図 41 (A) 乃至図 41 (G) に示す電子機器の詳細について、以下説明を行う。

【0642】

図 41 (A) は、テレビジョン装置 9100 を示す斜視図である。テレビジョン装置 9100 は、表示部 9001 を大画面、例えば、50 インチ以上、または 100 インチ以上の表示部 9001 を組み込むことが可能である。

【0643】

図 41 (B) は、携帯情報端末 9101 を示す斜視図である。携帯情報端末 9101 は、例えば電話機、手帳又は情報閲覧装置等から選ばれた一つ又は複数の機能を有する。具体的には、スマートフォンとして用いることができる。なお、携帯情報端末 9101 は、スピーカ、接続端子、センサ等を設けてもよい。また、携帯情報端末 9101 は、文字や画像情報をその複数の面に表示することができる。例えば、3 つの操作ボタン 9050 (操作アイコンまたは単にアイコンともいう) を表示部 9001 の一の面に表示することができる。また、破線の矩形で示す情報 9051 を表示部 9001 の他の面に表示すること

ができる。なお、情報 9051 の一例としては、電子メールや SNS（ソーシャル・ネットワーク・サービス）や電話などの着信を知らせる表示、電子メールや SNS などの題名、電子メールや SNS などの送信者名、日時、時刻、バッテリーの残量、アンテナ受信の強度などがある。または、情報 9051 が表示されている位置に、情報 9051 の代わりに、操作ボタン 9050 などを表示してもよい。

【0644】

図 41（C）は、携帯情報端末 9102 を示す斜視図である。携帯情報端末 9102 は、表示部 9001 の 3 面以上に情報を表示する機能を有する。ここでは、情報 9052、情報 9053、情報 9054 がそれぞれ異なる面に表示されている例を示す。例えば、携帯情報端末 9102 の使用者は、洋服の胸ポケットに携帯情報端末 9102 を収納した状態
10
で、その表示（ここでは情報 9053）を確認することができる。具体的には、着信した電話の発信者の電話番号又は氏名等を、携帯情報端末 9102 の上方から観察できる位置に表示する。使用者は、携帯情報端末 9102 をポケットから取り出すことなく、表示を確認し、電話を受けるか否かを判断できる。

【0645】

図 41（D）は、腕時計型の携帯情報端末 9200 を示す斜視図である。携帯情報端末 9200 は、移動電話、電子メール、文章閲覧及び作成、音楽再生、インターネット通信、コンピュータゲームなどの種々のアプリケーションを実行することができる。また、表示部 9001 はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末 9200 は、通信規格された近距離無線通信を実行すること
20
が可能である。例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末 9200 は、接続端子 9006 を有し、他の情報端末とコネクタを介して直接データのやりとりを行うことができる。また接続端子 9006 を介して充電を行うこともできる。なお、充電動作は接続端子 9006 を介さずに無線給電により行ってもよい。

【0646】

図 41（E）（F）（G）は、折り畳み可能な携帯情報端末 9201 を示す斜視図である。また、図 41（E）が携帯情報端末 9201 を展開した状態の斜視図であり、図 41（F）が携帯情報端末 9201 を展開した状態または折り畳んだ状態の一方から他方に
30
変化する途中の状態の斜視図であり、図 41（G）が携帯情報端末 9201 を折り畳んだ状態の斜視図である。携帯情報端末 9201 は、折り畳んだ状態では可搬性に優れ、展開した状態では、継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末 9201 が有する表示部 9001 は、ヒンジ 9055 によって連結された 3 つの筐体 9000 に支持されている。ヒンジ 9055 を介して 2 つの筐体 9000 間を屈曲させることにより、携帯情報端末 9201 を展開した状態から折りたたんだ状態に可逆的に変形させることができる。例えば、携帯情報端末 9201 は、曲率半径 1 mm 以上 150 mm 以下で曲げることができる。

【0647】

次に、図 40（A）乃至図 40（E）に示す電子機器、及び図 41（A）乃至図 41（G）に示す電子機器と異なる電子機器の一例を図 42（A）（B）に示す。図 42（A）
40
（B）は、複数の表示パネルを有する表示装置の斜視図である。なお、図 42（A）は、複数の表示パネルが巻き取られた形態の斜視図であり、図 42（B）は、複数の表示パネルが展開された状態の斜視図である。

【0648】

図 42（A）（B）に示す表示装置 9500 は、複数の表示パネル 9501 と、軸部 9511 と、軸受部 9512 と、を有する。また、複数の表示パネル 9501 は、表示領域 9502 と、透光性を有する領域 9503 と、を有する。

【0649】

また、複数の表示パネル 9501 は、可撓性を有する。また、隣接する 2 つの表示パネル 9501 は、それらの一部が互いに重なるように設けられる。例えば、隣接する 2 つの
50

表示パネル 9501 の透光性を有する領域 9503 を重ね合わせることができる。複数の表示パネル 9501 を用いることで、大画面の表示装置とすることができる。また、使用状況に応じて、表示パネル 9501 を巻き取ることが可能であるため、汎用性に優れた表示装置とすることができる。

【0650】

また、図 42 (A) (B) においては、表示領域 9502 が隣接する表示パネル 9501 で離間する状態を図示しているが、これに限定されず、例えば、隣接する表示パネル 9501 の表示領域 9502 を隙間なく重ねあわせることで、連続した表示領域 9502 としてもよい。

【0651】

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。ただし、本発明の一態様の半導体装置は、表示部を有さない電子機器にも適用することができる。

【0652】

なお、本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせて用いることができる。

【符号の説明】

【0653】

100	トランジスタ	
100A	トランジスタ	20
100B	トランジスタ	
102	基板	
104	導電膜	
106	絶縁膜	
108	酸化物半導体膜	
108i_1	酸化物半導体膜	
108i_1_0	酸化物半導体膜	
108i_2	酸化物半導体膜	
108i_2_0	酸化物半導体膜	
108n	酸化物半導体膜	30
108n_0	酸化物半導体膜	
112	導電膜	
112a	導電膜	
112b	導電膜	
114	絶縁膜	
116	絶縁膜	
118	絶縁膜	
120	導電膜	
120a	導電膜	
120b	導電膜	40
141a	開口部	
141b	開口部	
142a	開口部	
142b	開口部	
191	ターゲット	
192	プラズマ	
193	ターゲット	
194	プラズマ	
200	トランジスタ	
200A	トランジスタ	50

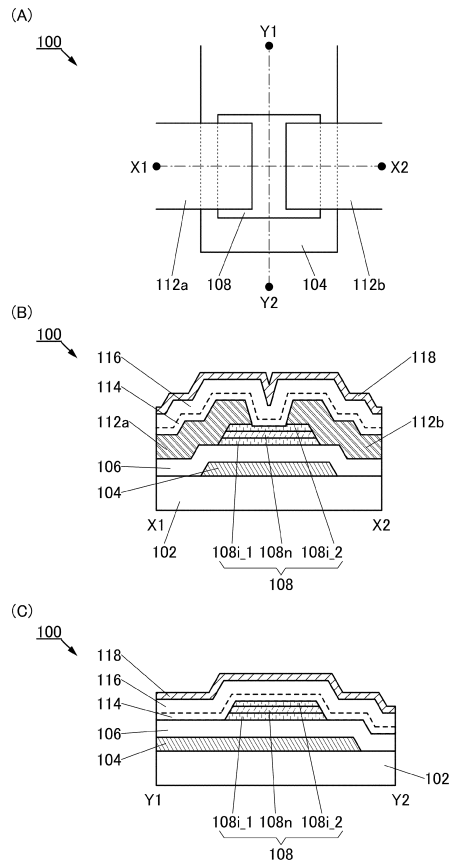
2 0 0 B	トランジスタ	
2 0 0 C	トランジスタ	
2 0 2	基板	
2 0 4	絶縁膜	
2 0 6	導電膜	
2 0 8	酸化物半導体膜	
2 0 8 i	領域	
2 0 8 i__0	酸化物半導体膜	
2 0 8 n__0	酸化物半導体膜	
2 0 8 n__1	領域	10
2 0 8 n__2	領域	
2 1 0	絶縁膜	
2 1 0__0	絶縁膜	
2 1 2	導電膜	
2 1 2__0	導電膜	
2 1 2__1	導電膜	
2 1 2__2	導電膜	
2 1 6	絶縁膜	
2 1 8	絶縁膜	
2 2 0 a	導電膜	20
2 2 0 b	導電膜	
2 2 2	絶縁膜	
2 4 0	マスク	
2 4 1 a	開口部	
2 4 1 b	開口部	
2 4 3	開口部	
5 0 1	画素回路	
5 0 2	画素部	
5 0 4	駆動回路部	
5 0 4 a	ゲートドライバ	30
5 0 4 b	ソースドライバ	
5 0 6	保護回路	
5 0 7	端子部	
5 5 0	トランジスタ	
5 5 2	トランジスタ	
5 5 4	トランジスタ	
5 6 0	容量素子	
5 6 2	容量素子	
5 7 0	液晶素子	
5 7 2	発光素子	40
7 0 0	表示装置	
7 0 1	基板	
7 0 2	画素部	
7 0 4	ソースドライバ回路部	
7 0 5	基板	
7 0 6	ゲートドライバ回路部	
7 0 8	F P C 端子部	
7 1 0	信号線	
7 1 1	配線部	
7 1 2	シール材	50

7 1 6	F P C	
7 3 0	絶縁膜	
7 3 2	封止膜	
7 3 4	絶縁膜	
7 3 6	着色膜	
7 3 8	遮光膜	
7 5 0	トランジスタ	
7 5 2	トランジスタ	
7 6 0	接統電極	
7 7 0	平坦化絶縁膜	10
7 7 2	導電膜	
7 7 3	絶縁膜	
7 7 4	導電膜	
7 7 5	液晶素子	
7 7 6	液晶層	
7 7 8	構造体	
7 8 0	異方性導電膜	
7 8 2	発光素子	
7 8 3	液滴吐出装置	
7 8 4	液滴	20
7 8 5	層	
7 8 6	E L 層	
7 8 8	導電膜	
7 9 0	容量素子	
7 9 1	タッチパネル	
7 9 2	絶縁膜	
7 9 3	電極	
7 9 4	電極	
7 9 5	絶縁膜	
7 9 6	電極	30
7 9 7	絶縁膜	
8 0 0	インバータ	
8 1 0	O S トランジスタ	
8 2 0	O S トランジスタ	
8 3 1	信号波形	
8 3 2	信号波形	
8 4 0	破線	
8 4 1	実線	
8 5 0	O S トランジスタ	
8 6 0	C M O S インバータ	40
9 0 0	半導体装置	
9 0 1	電源回路	
9 0 2	回路	
9 0 3	電圧生成回路	
9 0 3 A	電圧生成回路	
9 0 3 B	電圧生成回路	
9 0 3 C	電圧生成回路	
9 0 4	回路	
9 0 5	電圧生成回路	
9 0 6	回路	50

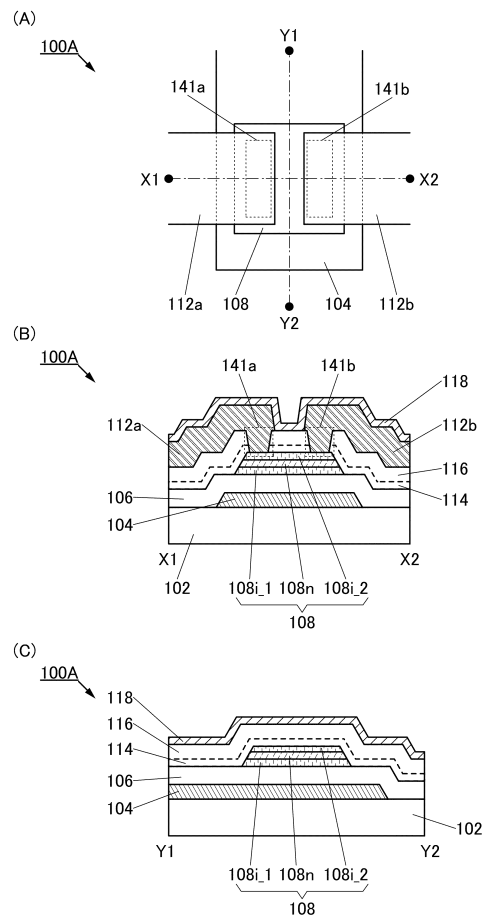
9 1 1	トランジスタ	
9 1 2	トランジスタ	
9 1 2 A	トランジスタ	
9 1 2 B	トランジスタ	
9 2 1	制御回路	
9 2 2	トランジスタ	
1 4 0 0	液滴吐出装置	
1 4 0 2	基板	
1 4 0 3	液滴吐出手段	
1 4 0 4	撮像手段	10
1 4 0 5	ヘッド	
1 4 0 6	点線	
1 4 0 7	制御手段	
1 4 0 8	記憶媒体	
1 4 0 9	画像処理手段	
1 4 1 0	コンピュータ	
1 4 1 1	マーカ	
1 4 1 2	ヘッド	
1 4 1 3	材料供給源	
1 4 1 4	材料供給源	20
7 0 0 0	表示モジュール	
7 0 0 1	上部カバー	
7 0 0 2	下部カバー	
7 0 0 3	F P C	
7 0 0 4	タッチパネル	
7 0 0 5	F P C	
7 0 0 6	表示パネル	
7 0 0 7	バックライト	
7 0 0 8	光源	
7 0 0 9	フレーム	30
7 0 1 0	プリント基板	
7 0 1 1	バッテリー	
8 0 0 0	カメラ	
8 0 0 1	筐体	
8 0 0 2	表示部	
8 0 0 3	操作ボタン	
8 0 0 4	シャッターボタン	
8 0 0 6	レンズ	
8 1 0 0	ファインダー	
8 1 0 1	筐体	40
8 1 0 2	表示部	
8 1 0 3	ボタン	
8 2 0 0	ヘッドマウントディスプレイ	
8 2 0 1	装着部	
8 2 0 2	レンズ	
8 2 0 3	本体	
8 2 0 4	表示部	
8 2 0 5	ケーブル	
8 2 0 6	バッテリー	
8 3 0 0	ヘッドマウントディスプレイ	50

8 3 0 1	筐体	
8 3 0 2	表示部	
8 3 0 4	固定具	
8 3 0 5	レンズ	
9 0 0 0	筐体	
9 0 0 1	表示部	
9 0 0 3	スピーカ	
9 0 0 5	操作キー	
9 0 0 6	接続端子	
9 0 0 7	センサ	10
9 0 0 8	マイクロフォン	
9 0 5 0	操作ボタン	
9 0 5 1	情報	
9 0 5 2	情報	
9 0 5 3	情報	
9 0 5 4	情報	
9 0 5 5	ヒンジ	
9 1 0 0	テレビジョン装置	
9 1 0 1	携帯情報端末	
9 1 0 2	携帯情報端末	20
9 2 0 0	携帯情報端末	
9 2 0 1	携帯情報端末	
9 5 0 0	表示装置	
9 5 0 1	表示パネル	
9 5 0 2	表示領域	
9 5 0 3	領域	
9 5 1 1	軸部	
9 5 1 2	軸受部	

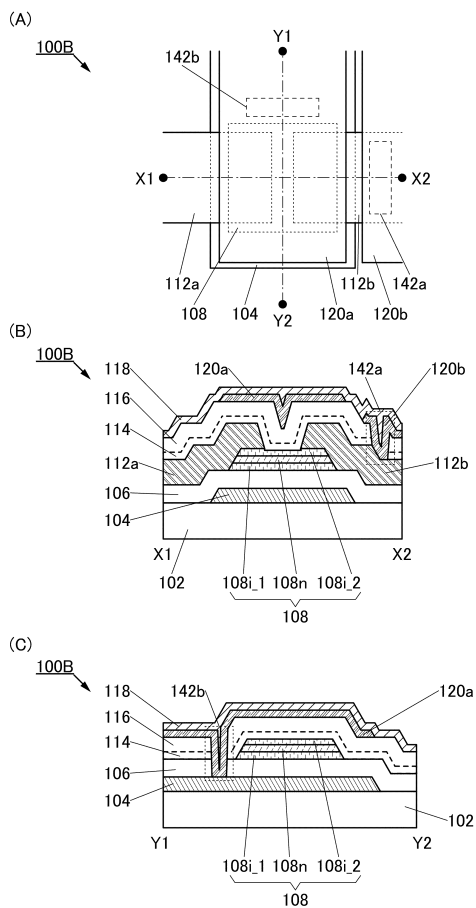
【図 1】



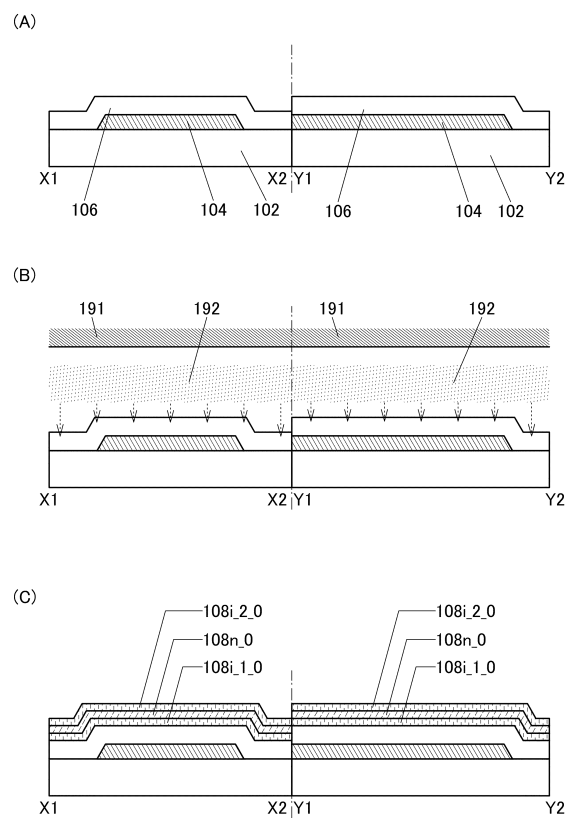
【図 2】



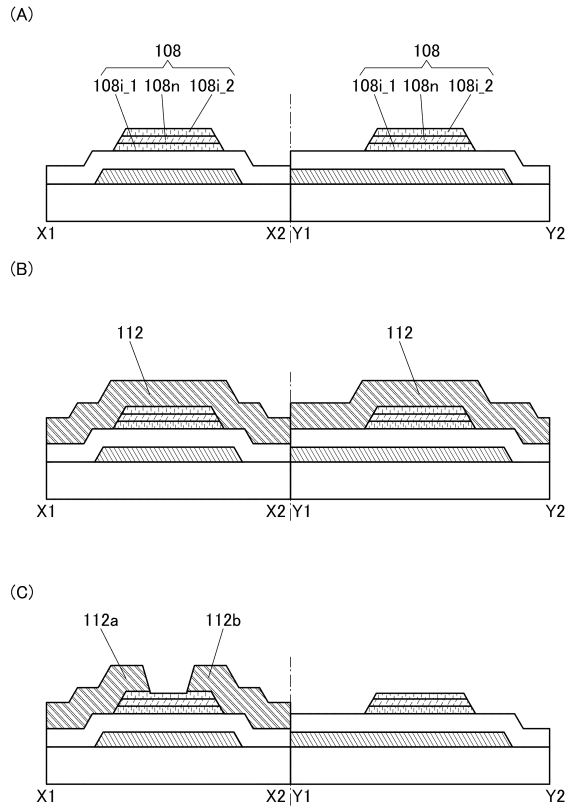
【図 3】



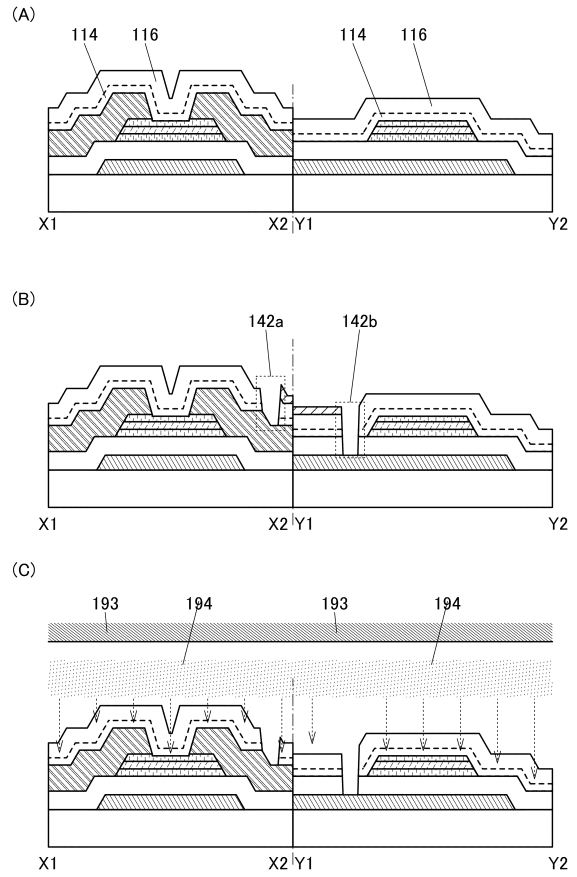
【図 4】



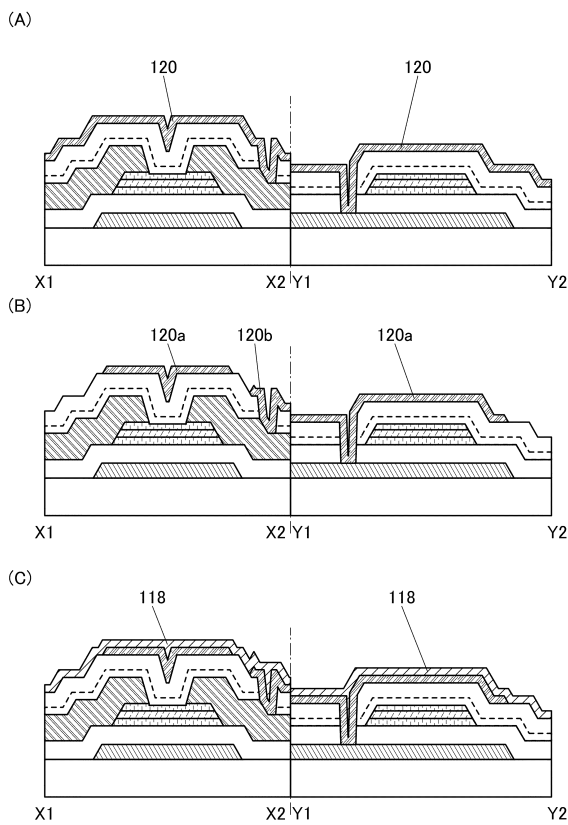
【図 5】



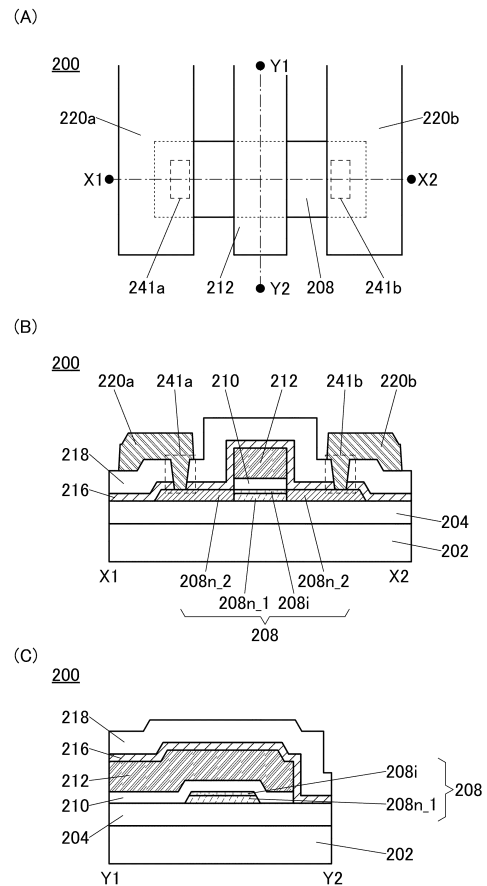
【図 6】



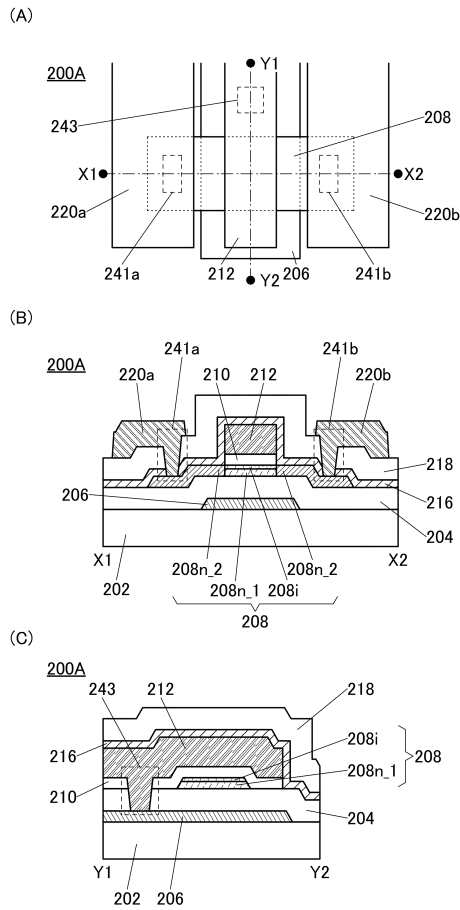
【図 7】



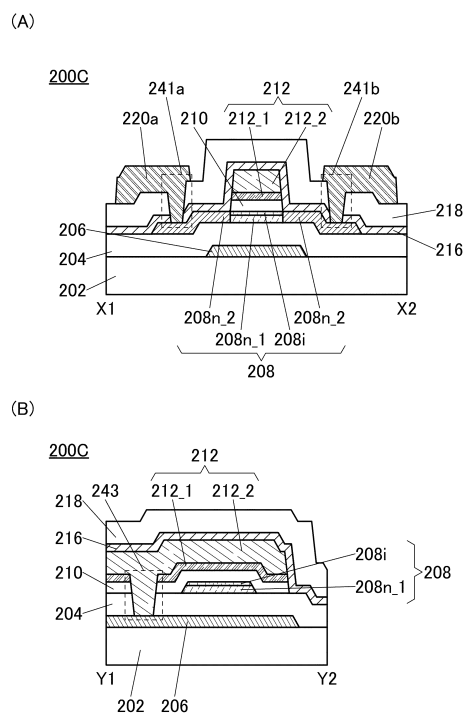
【図 8】



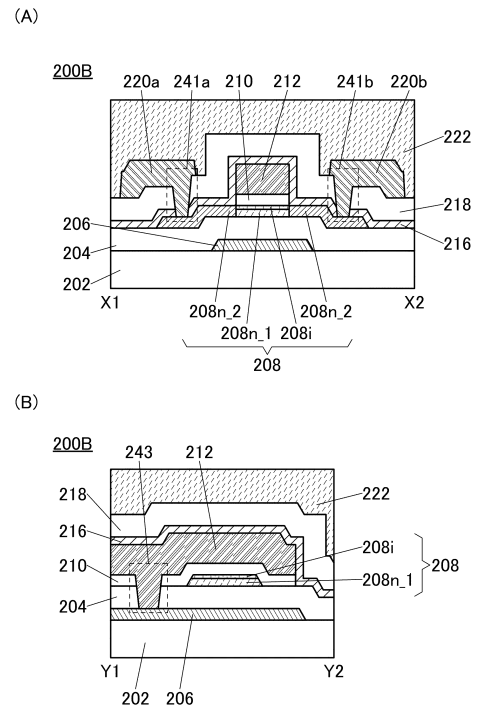
【図 9】



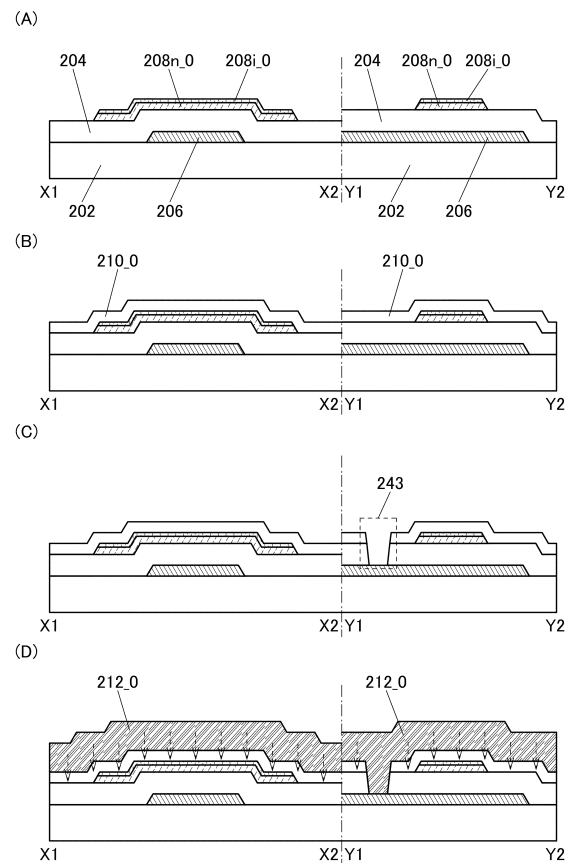
【図 11】



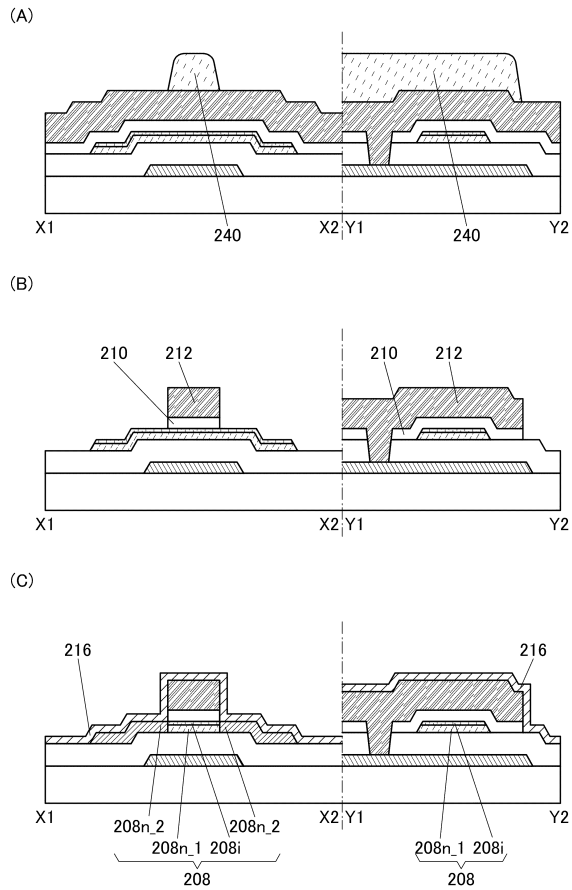
【図 10】



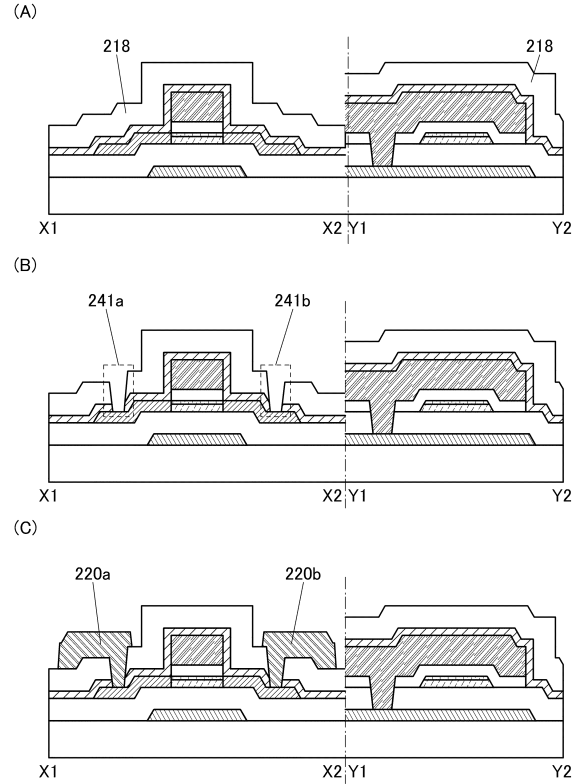
【図 12】



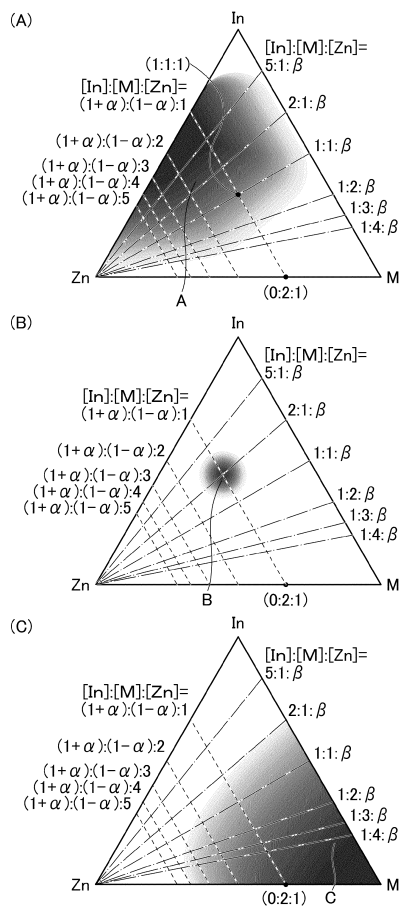
【図 13】



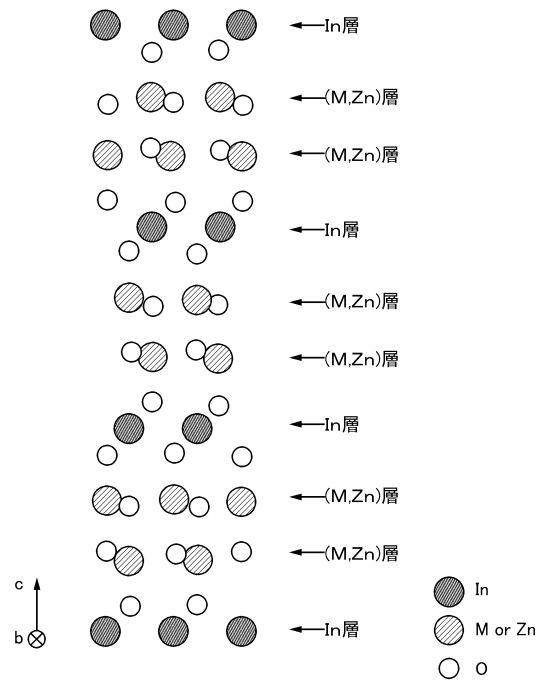
【図 14】



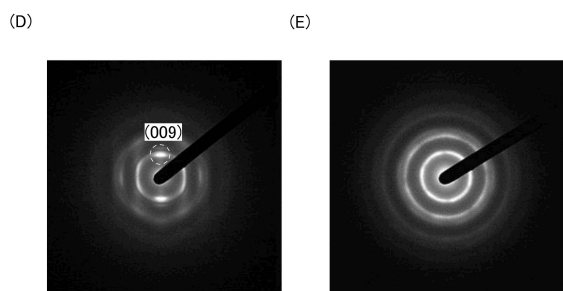
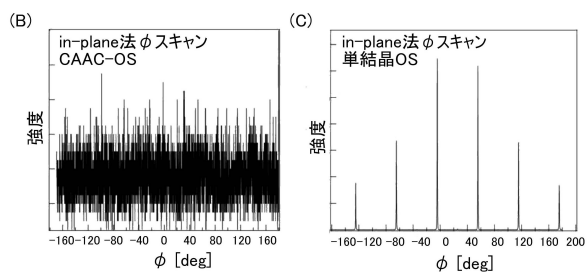
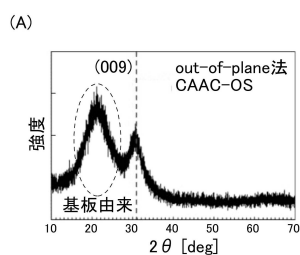
【図 15】



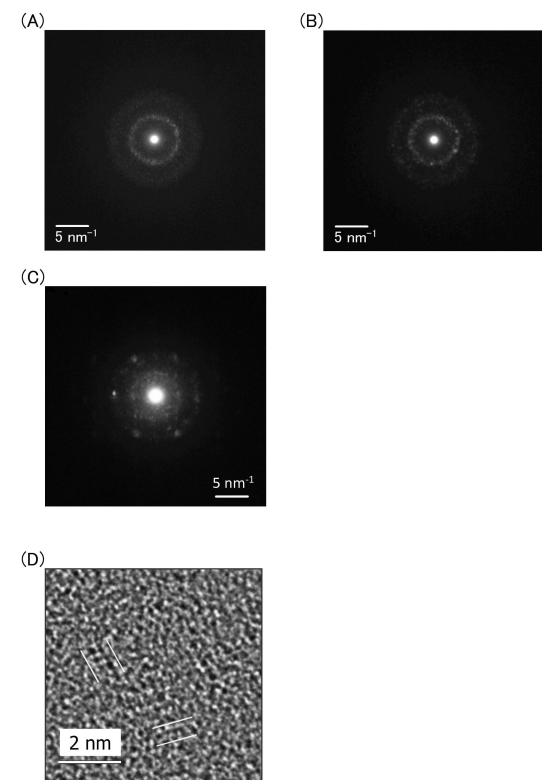
【図 16】

InM₂ZnO₄の結晶構造

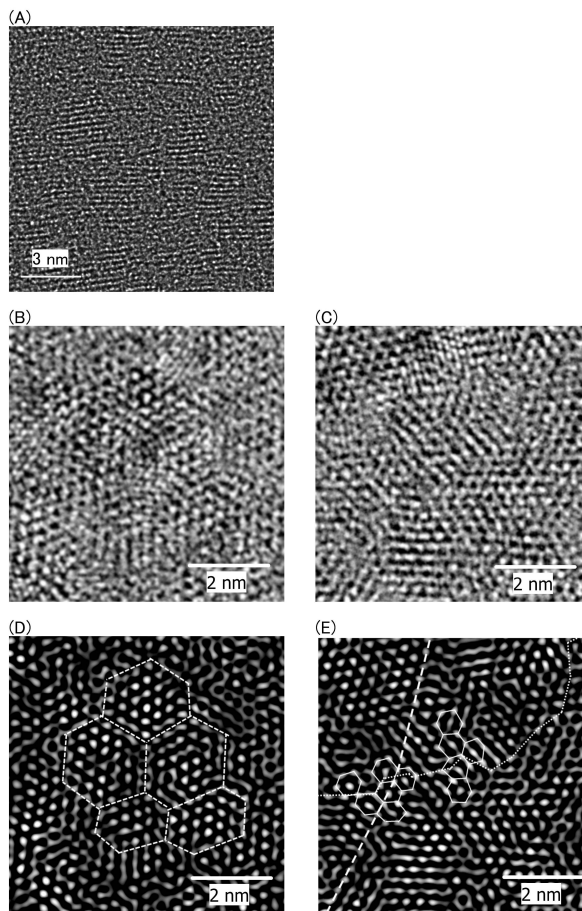
【図 17】



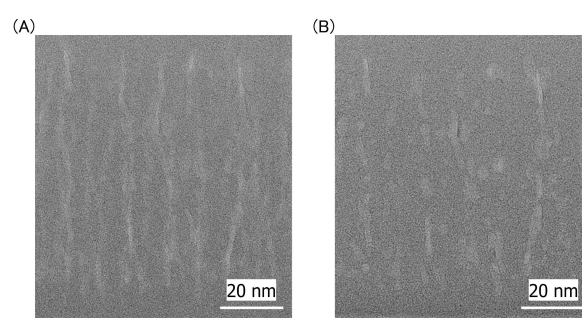
【図 19】



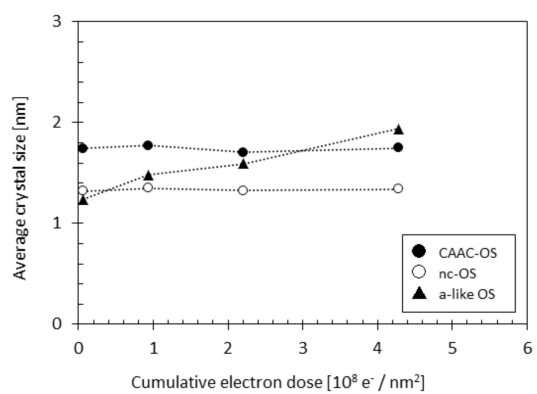
【図 18】



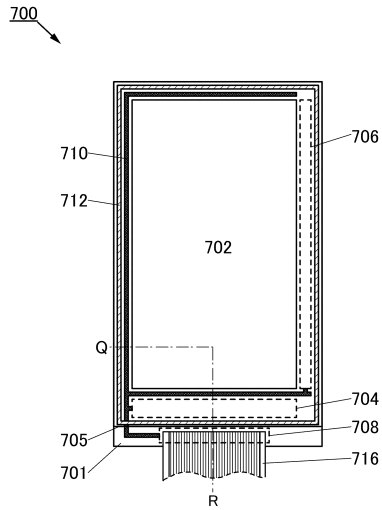
【図 20】



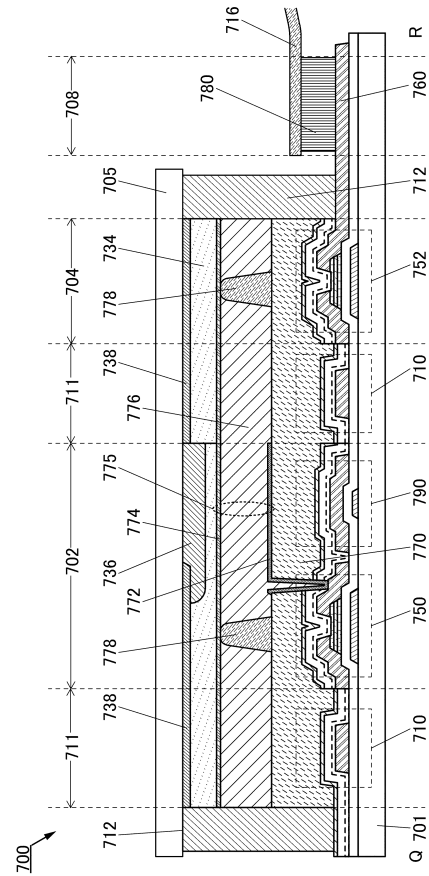
【図 21】



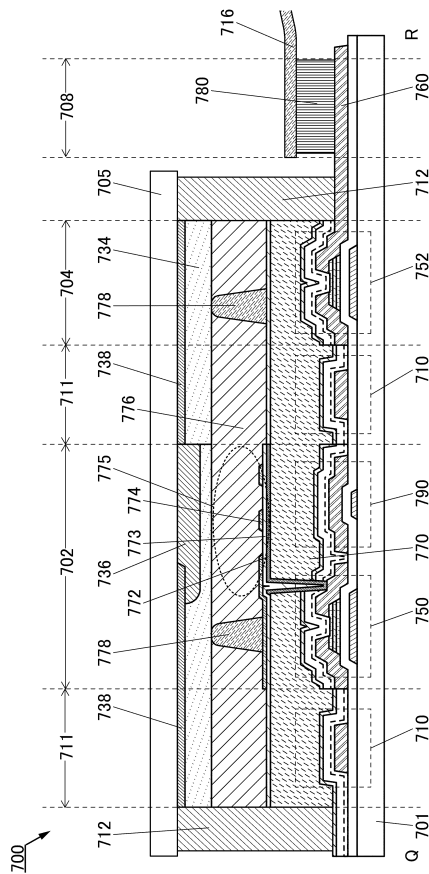
【図 2 2】



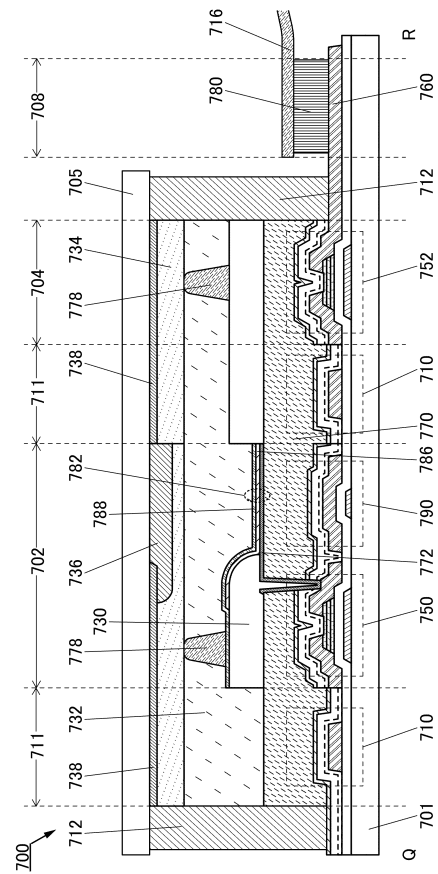
【図 2 3】



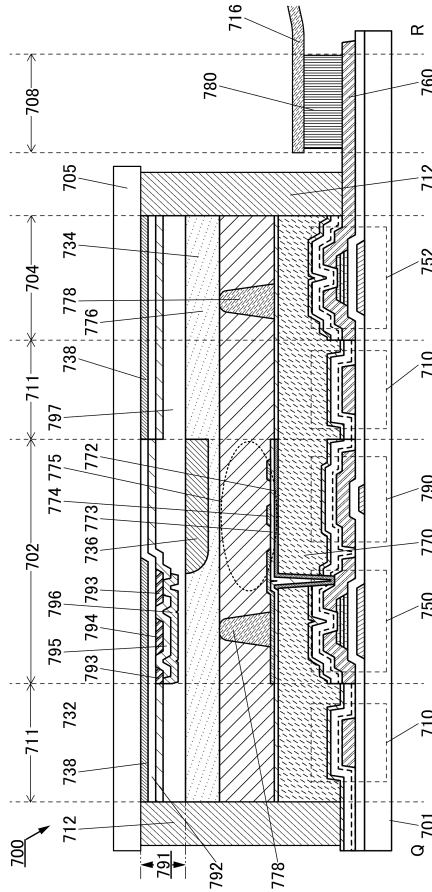
【図 2 4】



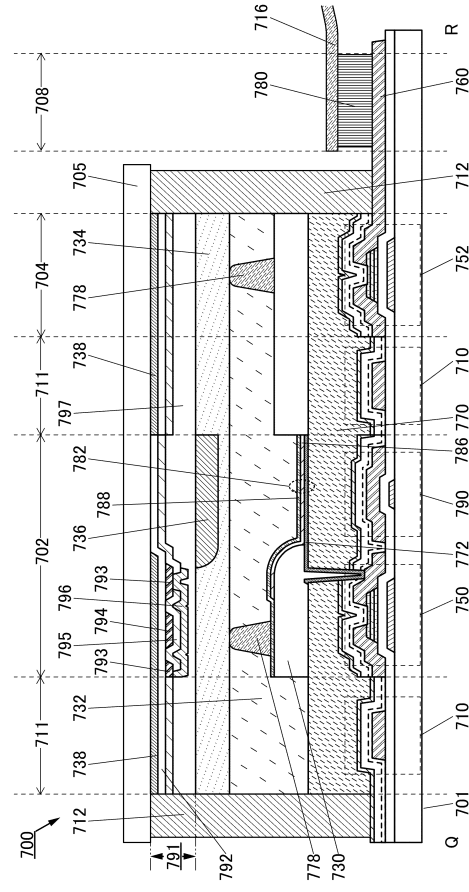
【図 2 5】



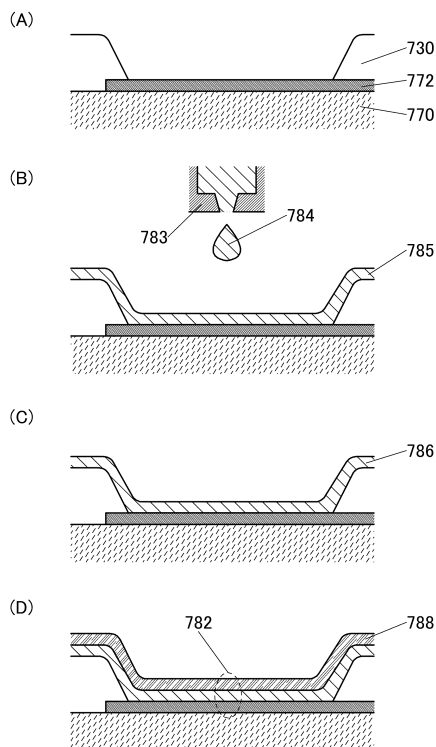
【図 26】



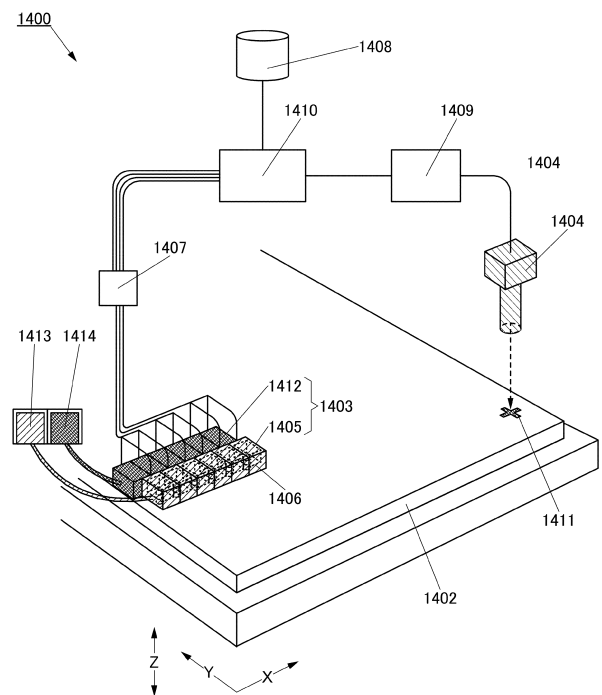
【図 27】



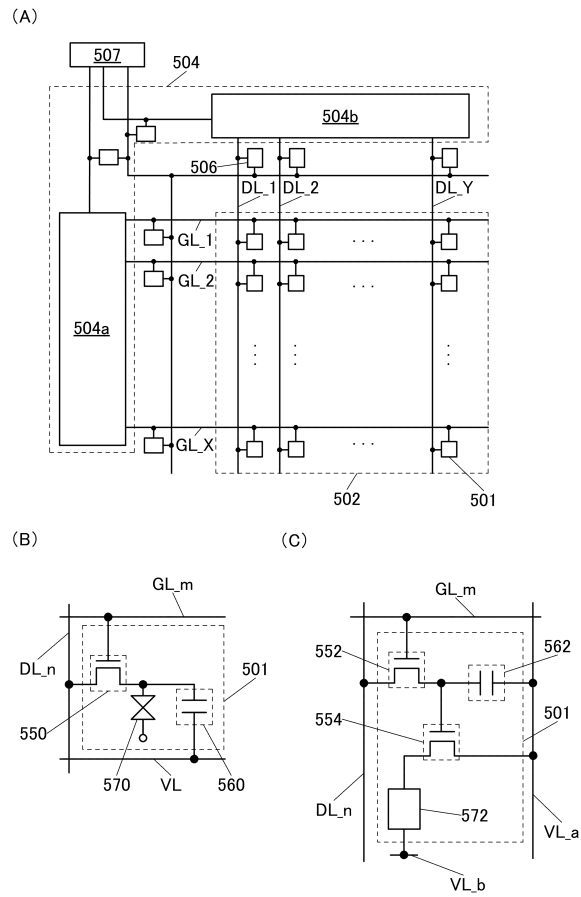
【図 28】



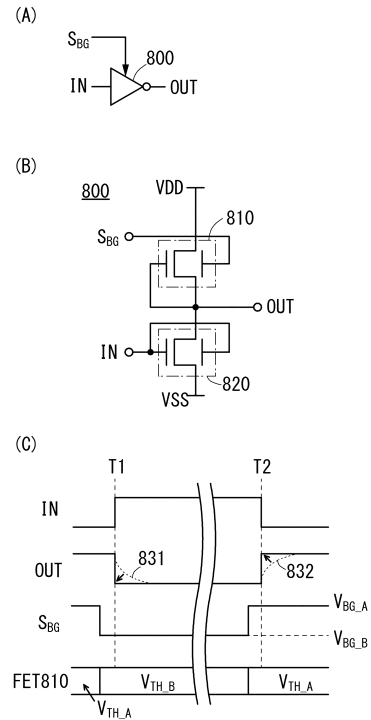
【図 29】



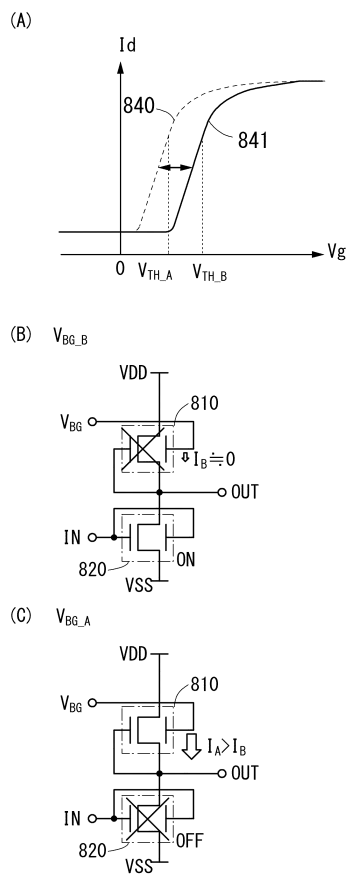
【図 30】



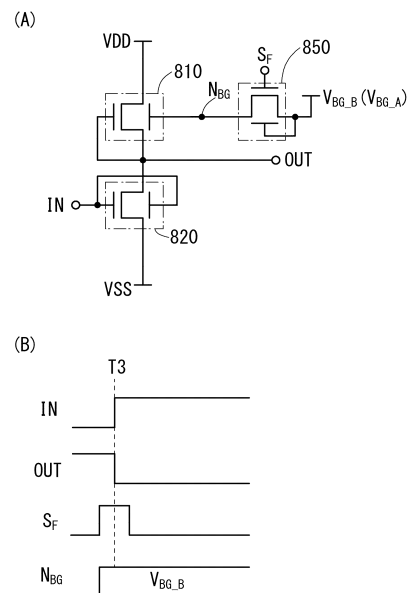
【図 31】



【図 32】

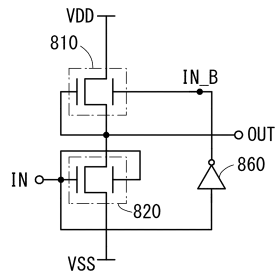


【図 33】

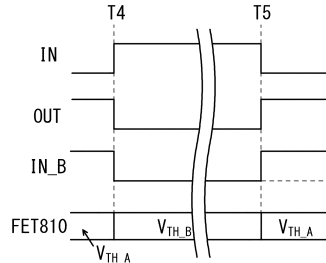


【図 3 4】

(A)

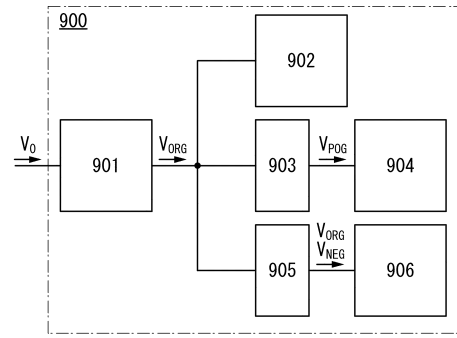


(B)

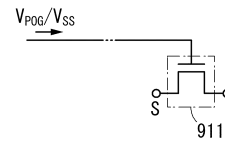


【図 3 5】

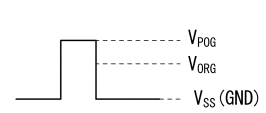
(A)



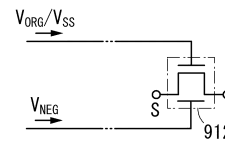
(B)



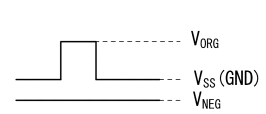
(C)



(D)

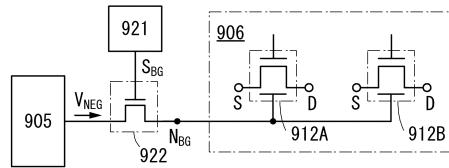


(E)

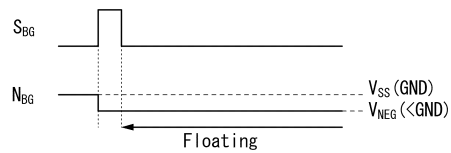


【図 3 6】

(A)

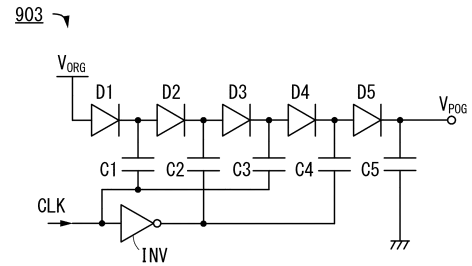


(B)

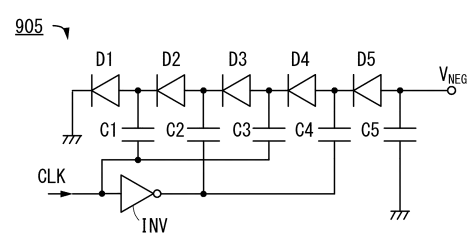


【図 3 7】

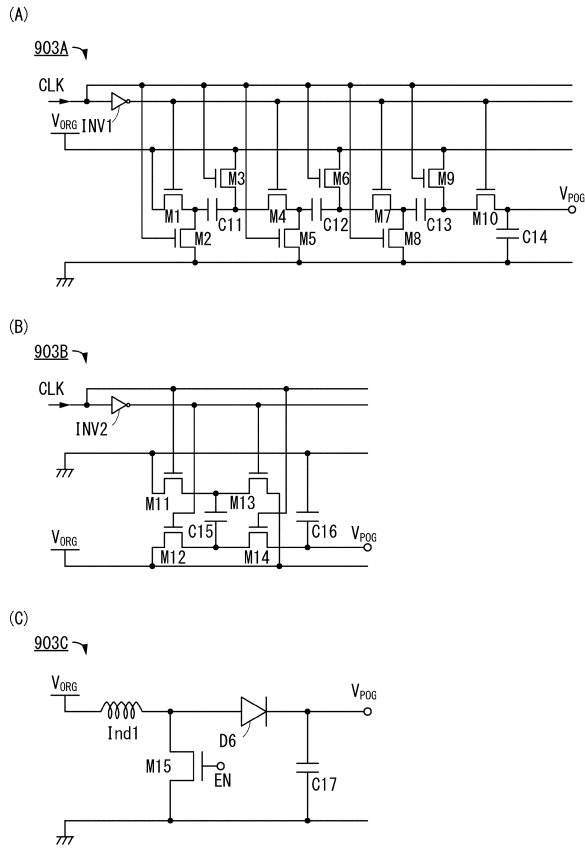
(A)



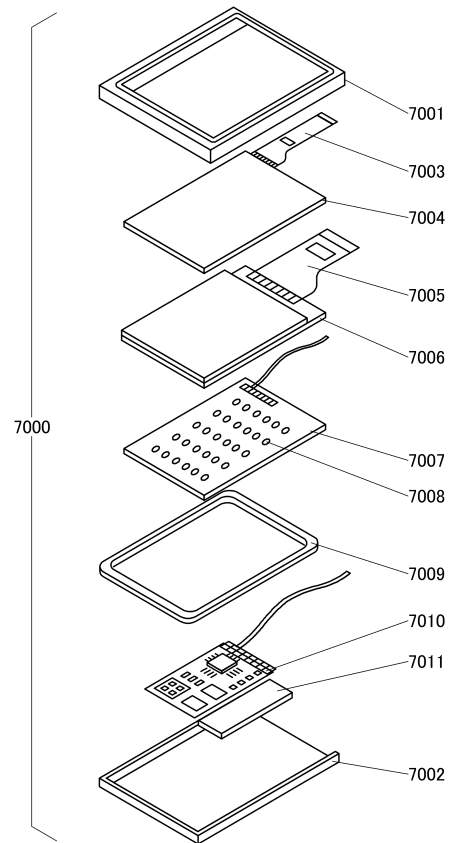
(B)



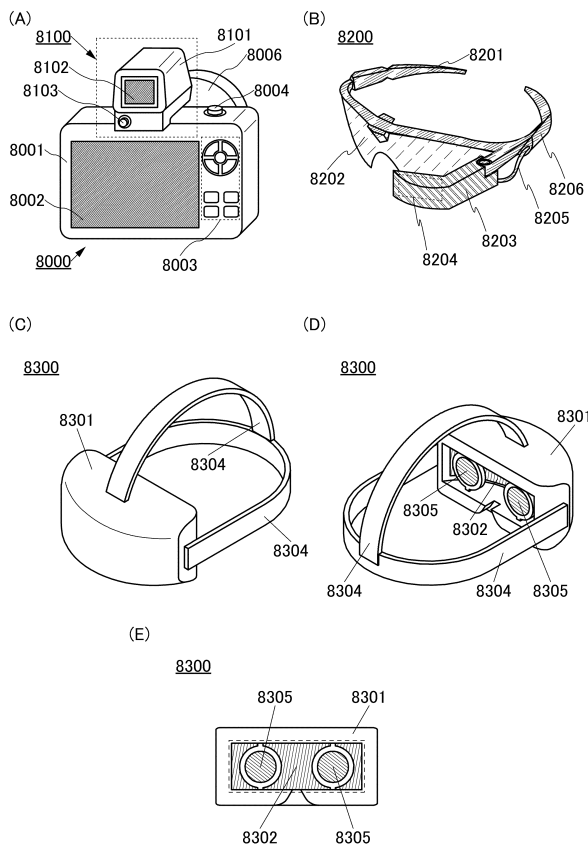
【図 38】



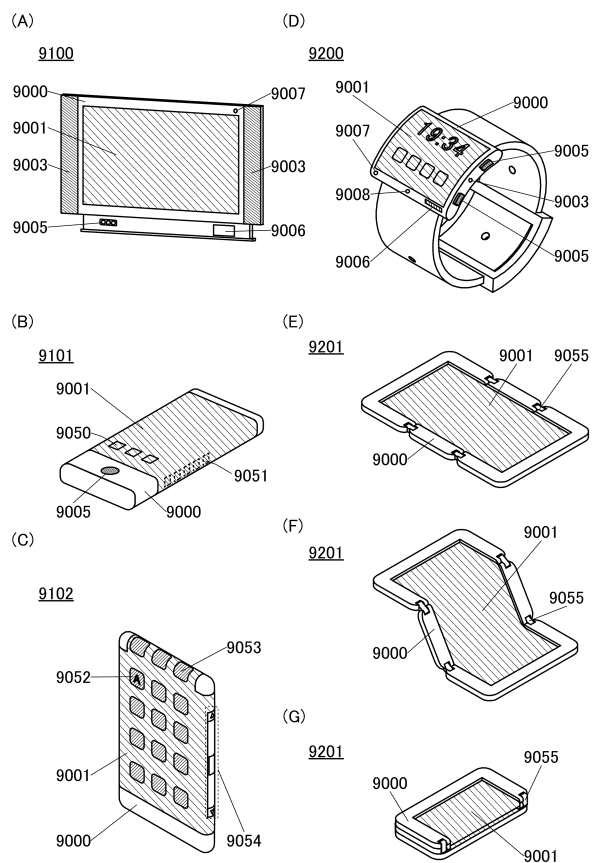
【図 39】



【図 40】

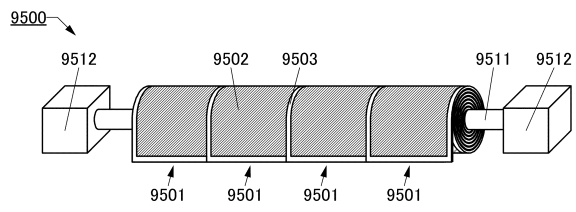


【図 41】

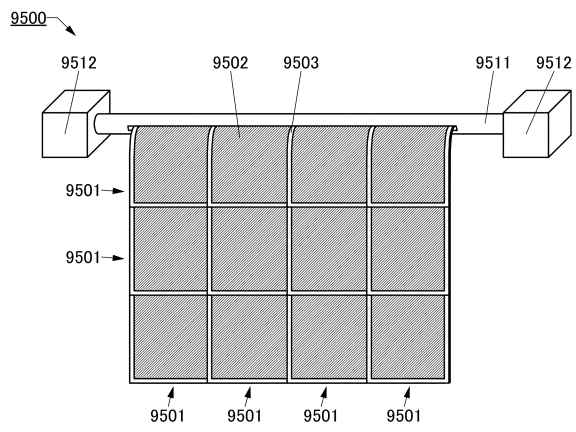


【図 4 2】

(A)



(B)



フロントページの続き

(51)Int.Cl.	F I		
	H 0 5 B	33/14	A
	H 0 5 B	33/14	Z

(31)優先権主張番号 特願2016-124845(P2016-124845)

(32)優先日 平成28年6月23日(2016.6.23)

(33)優先権主張国・地域又は機関

日本国(JP)

(31)優先権主張番号 特願2016-125206(P2016-125206)

(32)優先日 平成28年6月24日(2016.6.24)

(33)優先権主張国・地域又は機関

日本国(JP)

(56)参考文献 特開2011-243745(JP, A)
特開2015-188062(JP, A)
特開2013-030682(JP, A)
特開2015-195372(JP, A)
特開2013-179284(JP, A)
特開2011-124360(JP, A)
米国特許出願公開第2015/0270403(US, A1)
韓国公開特許第10-2015-0110340(KR, A)
特開2014-143401(JP, A)
米国特許出願公開第2014/0175435(US, A1)
米国特許出願公開第2017/0053950(US, A1)
中国特許出願公開第105960712(CN, A)
特開2015-188080(JP, A)
米国特許出願公開第2015/0263174(US, A1)
特開2008-199005(JP, A)
特開2010-067954(JP, A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 29/786

G 0 9 F 9/30

H 0 1 L 51/50

H 0 5 B 33/14