



(12)发明专利

(10)授权公告号 CN 104122687 B

(45)授权公告日 2017. 01. 18

(21)申请号 201410165485.X

(51)Int.Cl.

(22)申请日 2014.04.23

G02F 1/13(2006.01)

(65)同一申请的已公布的文献号

G02F 1/1343(2006.01)

申请公布号 CN 104122687 A

G02F 1/1362(2006.01)

(43)申请公布日 2014.10.29

审查员 李俊峰

(30)优先权数据

2013-094505 2013.04.26 JP

(73)专利权人 株式会社日本显示器

地址 日本东京

(72)发明人 化生正人 高桥一博 野中正信

(74)专利代理机构 永新专利商标代理有限公司

72002

代理人 安香子 黄剑锋

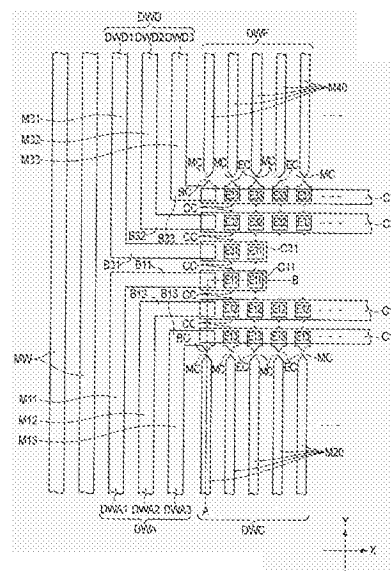
权利要求书2页 说明书8页 附图5页

(54)发明名称

平面显示装置

(57)摘要

一种平面显示装置,具备:第1基板;以及与上述第1基板对置配置的第2基板,上述第1基板具备:输出焊盘,被从信号供给源供给在有源区域显示图像所需的信号;虚设焊盘,与上述输出焊盘并列;信号布线,与上述输出焊盘连接;开关元件,与上述信号布线连接;像素电极,在上述有源区域中与上述开关元件连接;第1虚设布线,与上述虚设焊盘连接,从上述信号布线离开,具有沿与其延伸方向交叉的方向突出的第1突起;以及第2虚设布线,从上述虚设焊盘及上述信号布线离开,具有与上述第1突起对置的第2突起。



1. 一种平面显示装置,其特征在于,具备:
第1基板;以及
第2基板,与上述第1基板对置配置;
上述第1基板具备:
输出焊盘,被从信号供给源供给在有源区域显示图像所需的信号;
虚设焊盘,与上述输出焊盘并列;
信号布线,与上述输出焊盘连接;
开关元件,与上述信号布线连接;
像素电极,在上述有源区域中与上述开关元件连接;
第1虚设布线,与上述虚设焊盘连接,从上述信号布线离开,并且具有沿与其延伸方向交叉的方向突出的第1突起;以及
第2虚设布线,从上述虚设焊盘及上述信号布线离开,具有与上述第1突起对置的第2突起,
上述第1虚设布线具有:
第1主要部,与上述信号布线平行地延伸;
第1弯曲部,从上述第1主要部弯曲;
第1岛状电极,位于与上述第1弯曲部相同的直线上,从上述第1弯曲部离开;以及
第1连接电极,与上述第1弯曲部及上述第1岛状电极电连接,
上述第1突起形成于上述第1弯曲部、上述第1岛状电极以及上述第1连接电极中的至少一个。
2. 如权利要求1所述的平面显示装置,其特征在于,
上述第2虚设布线具有与上述第1主要部平行地延伸的第2主要部,上述第2突起形成于上述第2主要部的前端。
3. 如权利要求1所述的平面显示装置,其特征在于,
上述第2虚设布线具有:
第2主要部,与上述第1主要部平行地延伸;
第2弯曲部,从上述第2主要部弯曲;
第2岛状电极,位于与上述第2弯曲部相同的直线上,从上述第2弯曲部离开;以及
第2连接电极,与上述第2弯曲部及上述第2岛状电极电连接,
上述第2突起形成于上述第2弯曲部、上述第2岛状电极以及上述第2连接电极中的至少一个。
4. 如权利要求1所述的平面显示装置,其特征在于,
在上述第1虚设布线中,上述第1弯曲部及上述第1岛状电极具有上述第1突起,上述第1连接电极在与上述第2突起相反侧具有第3突起。
5. 如权利要求1所述的平面显示装置,其特征在于,
上述第1连接电极由与上述像素电极相同的材料形成。
6. 如权利要求1所述的平面显示装置,其特征在于,
上述第1基板还具备供电布线和与上述供电布线电连接的供电焊盘,
上述第2基板还具备共用电极,该共用电极形成在与上述第1基板面对的一侧,并延伸

到与上述供电焊盘对置的位置，

上述平面显示装置还具备在上述供电焊盘上经过、形成为包围上述有源区域的框状并将上述第1基板和上述第2基板接合的密封件，上述密封件包含对上述供电焊盘与上述共通电极进行电连接的导电粒子。

7.如权利要求6所述平面显示装置，其特征在于，
上述导电粒子与上述第1连接电极接触。

平面显示装置

[0001] 相关申请的交叉引用

[0002] 本申请享有2013年4月26日申请的日本专利申请号2013-094505的优先权的利益，该日本专利申请的全部内容被援引用于本申请中。

技术领域

[0003] 本发明的实施方式涉及平面显示装置。

背景技术

[0004] 液晶显示装置等平面显示装置被作为各种领域的显示装置利用。在制造平面显示装置的过程中，静电对策是不可缺少的。例如，由于在制造过程中产生的静电或从外部侵入的静电，有可能对有源区域(active area)内的包含各种布线及开关元件的电路等带来损害。

[0005] 研究了各种用于提高对于这种静电的耐性的手法。例如，提出了如下手法：为了对静电进行放电，在布线部形成突起部，选择没有形成其他层的信号线那样的导体图案的位置来作为突起部的配置位置。此外，还提出了如下手法：为了诱导蓄积在设置面积比较大的共用布线中的电荷的放电，连接共用布线和对置电极的连接部被配置成与检查有效显示部时被供给检查用的信号的检查用布线隔开规定的间隔来对置。

发明内容

[0006] 根据本实施方式，提供一种平面显示装置，具备：第1基板；以及第2基板，与上述第1基板对置配置；上述第1基板具备：输出焊盘，被从信号供给源供给在有源区域显示图像所需的信号；虚设焊盘，与上述输出焊盘并列；信号布线，与上述输出焊盘连接；开关元件，与上述信号布线连接；像素电极，在上述有源区域中与上述开关元件连接；第1虚设布线，与上述虚设焊盘连接，从上述信号布线离开，并且具有沿与其延伸方向交叉的方向突出的第1突起；以及第2虚设布线，从上述虚设焊盘及上述信号布线离开，具有与上述第1突起对置的第2突起。

附图说明

[0007] 图1是概略地表示可适用于本实施方式的平面显示装置的显示面板PNL的一例的平面图。

[0008] 图2是概略地表示图1所示的显示面板PNL的一像素PX的截面构造的图。

[0009] 图3是用于说明从阵列基板AR向对置基板CT侧的供电构造的概略剖视图。

[0010] 图4是将图1所示的阵列基板AR的安装部MT的一部分放大后的平面图。

[0011] 图5是将图4所示的安装部MT的用椭圆包围的区域A放大后的平面图。

[0012] 图6是将图5所示的安装部MT用A-B线切断后的剖视图。

具体实施方式

[0013] 根据本实施方式,提供一种平面显示装置,具备:第1基板;以及第2基板,与上述第1基板对置配置;上述第1基板具备:输出焊盘,被从信号供给源供给在有源区域显示图像所需的信号;虚设焊盘,与上述输出焊盘并列;信号布线,与上述输出焊盘连接;开关元件,与上述信号布线连接;像素电极,在上述有源区域中与上述开关元件连接;第1虚设布线,与上述虚设焊盘连接,从上述信号布线离开,并且具有沿与其延伸方向交叉的方向突出的第1突起;以及第2虚设布线,从上述虚设焊盘及上述信号布线离开,具有与上述第1突起对置的第2突起。

[0014] 以下,参照附图详细说明本实施方式。另外,在各图中对发挥相同或类似的功能的构成要素赋予相同的参照标号,省略重复说明。

[0015] 图1是概略地表示可适用于本实施方式的平面显示装置的显示面板PNL的一例的平面图。

[0016] 即,显示面板PNL是有源矩阵型的液晶显示面板,具备阵列基板AR、与阵列基板AR对置配置的对置基板CT、以及在阵列基板AR与对置基板CT之间保持的液晶层LQ。阵列基板AR和对置基板CT以在它们之间形成了规定的单元间隙(cell gap)的状态通过密封件SE贴合。在图示的例中,密封件SE形成为构成矩形框状的闭环形状,但并不限于图示的例,也可以在密封件SE形成液晶注入口。单元间隙由在阵列基板AR或对置基板CT形成的未图示的柱状的间隔件形成。液晶层LQ在阵列基板AR与对置基板CT之间的单元间隙中被保持在由密封件SE包围的内侧。显示面板PNL在由密封件SE包围的内侧具备显示图像的有源区域ACT。有源区域ACT例如是大致长方形状,由以矩阵状配置的多个像素PX构成。

[0017] 阵列基板AR具有沿第一方向X延伸的栅极布线G、沿与第一方向X交叉的第二方向Y延伸并与栅极布线G交叉的源极布线S、连接于栅极布线G及源极布线S的开关元件SW、连接于开关元件SW的像素电极PE等。这里,第一方向X与第二方向Y正交。栅极布线G及源极布线S相当于被供给在有源区域ACT显示像素所需的信号的信号布线。

[0018] 隔着液晶层LQ而与各个像素电极PE对置的共通电极CE例如配置在对置基板CT,但也可以配置在阵列基板AR。

[0019] 另外,关于显示面板PNL的详细构成省略说明,但在TN(Twisted Nematic)模式、OCB(Optically Compensated Bend)模式、VA(Vertical Aligned)模式等主要利用纵电场的模式中,像素电极PE配置在阵列基板AR,另一方面共通电极CE配置在对置基板CT。此外,在IPS(In-Plane Switching)模式、FFS(Fringe Field Switching)模式等主要利用横电场的模式中,像素电极PE及共通电极双方配置在阵列基板AR。

[0020] 驱动IC芯片2及柔性印刷电路(FPC)基板3例如被安装在比有源区域ACT更靠外侧的周边区域PRP。在图示的例中,驱动IC芯片2及FPC基板3被安装在向比对置基板CT的基板端部CTE更靠外侧延伸的阵列基板AR的安装部MT。更具体来说,驱动IC芯片2位于基板端部CTE侧,FPC基板3位于比驱动IC芯片2更靠阵列基板AR的基板端部ARE侧的位置。驱动IC芯片2及FPC基板3相当于供给在显示面板PNL的有源区域ACT显示图像所需的信号的信号供给源。

[0021] 各栅极布线G及各源极布线S从有源区域ACT被向周边区域PRP引出,连接于驱动IC

芯片2等。像素电极PE中经由开关元件SW而被写入像素电位。共通电极CE被设定为从未图示的供电布线供给的规定电位例如共用电位。

[0022] 周边区域PRP是包围有源区域ACT的区域,包含配置密封件SE的区域,形成为矩形框状。

[0023] 图2是概略地表示图1所示的显示面板PNL的一像素PX的截面构造的图。这里,说明采用了主要利用纵电场的模式的构成。

[0024] 即,阵列基板AR使用玻璃基板或塑料基板等透明的第1绝缘基板20而形成。阵列基板AR在第1绝缘基板20的与对置基板CT对置一侧具有开关元件SW、像素电极PE、第1绝缘膜21、第2绝缘膜22、第3绝缘膜23、第1取向膜AL1等。

[0025] 这里所示的例子中,开关元件SW由底栅(bottom gate)型的n沟道薄膜晶体管(TFT)构成。开关元件SW的栅极电极WG与栅极布线G一起形成在第1绝缘基板20之上。栅极电极WG与栅极布线G电连接,在图示的例子中与栅极布线G一体地形成。栅极电极WG与栅极布线G一起被第1绝缘膜21覆盖。第1绝缘膜21还配置在第1绝缘基板20之上。

[0026] 开关元件SW的半导体层SC例如由非晶硅形成。半导体层SC形成在第1绝缘膜21之上,也在栅极电极WG的上方延伸。开关元件SW的源极电极WS及漏极电极WD与源极布线S一起形成在第1绝缘膜21之上。源极电极WS及漏极电极WD分别与半导体层SC接触。源极电极WS与源极布线S电连接,在图示的例子中,与源极布线S一体地形成。源极电极WS及漏极电极WD与源极布线S一起被第2绝缘膜22覆盖。第2绝缘膜22还配置于第1绝缘膜21之上。这些第1绝缘膜21及第2绝缘膜22例如由硅氮化物(SiN)或硅氧化物(SiO)等无机类材料形成。第2绝缘膜22及开关元件SW被第3绝缘膜23覆盖。第3绝缘膜23例如由透明的树脂材料形成。

[0027] 像素电极PE形成于第3绝缘膜23之上。像素电极PE经由贯通第3绝缘膜23的接触孔而与漏极电极WD接触。像素电极PE例如由氧化铟锡(ITO)或氧化锌锡(IZO)等透明的导电材料构成。像素电极PE及第3绝缘膜23被第1取向膜AL1覆盖。

[0028] 对置基板CT使用玻璃基板或塑料基板等具有光透过性的第2绝缘基板30而形成。对置基板CT在第2绝缘基板30的与阵列基板AR对置一侧具有遮光层31、滤色器层32、外涂层33、共通电极CE、第2取向膜AL2等。

[0029] 遮光层31以在有源区域ACT中将各像素PX划分的方式形成,与在阵列基板AR形成的开关元件SW、栅极布线G及源极布线S等各种布线部对置。遮光层31例如由黑色树脂材料或铬等的遮光性的金属材料形成。

[0030] 滤色器层32配置于在有源区域ACT中由遮光层31划分出的各像素。滤色器层32的一部分与遮光层31重叠。滤色器层32包含红色滤色器、绿色滤色器、蓝色滤色器等,分别由被分别着色了红色、绿色、蓝色的树脂材料形成。

[0031] 外涂层33覆盖滤色器层32。外涂层33例如由透明的树脂材料形成。

[0032] 共通电极CE在有源区域ACT中形成于外涂层33的与阵列基板AR对置一侧。在图示的例子中,共通电极CE隔着液晶层LQ而与各像素PX的像素电极PE对置。共通电极CE例如由ITO或IZO等透明的导电材料形成。共通电极CE被第2取向膜AL2覆盖。

[0033] 上述那样的阵列基板AR和对置基板CT配置成各自的第1取向膜AL1及第2取向膜AL2对置。此时,在阵列基板AR与对置基板CT之间配置未图示的间隔件(例如由树脂材料在一方的基板上一体地形成的柱状间隔件),由此形成规定的单元间隙。液晶层LQ被保持在上

述的单元间隙。即,液晶层LQ由介于阵列基板AR与对置基板CT之间的液晶组成物构成。

[0034] 图3是用于说明从阵列基板AR向对置基板CT侧的供电构造的概略剖视图。另外,这里说明配置密封件SE的周边区域PRP的构成。

[0035] 供电布线PL形成于第1绝缘基板20之上。另外,虽然未详述,但供电布线PL例如以包围有源区域ACT的方式沿着阵列基板AR的最外周配置。供电布线PL由与前面说明的栅极布线G等相同的布线材料形成。供电布线PL被第1绝缘膜21覆盖。在第1绝缘膜21及第2绝缘膜22形成有贯通到供电布线PL的接触孔CH1。

[0036] 供电焊盘PP形成于阵列基板AR的与对置基板CT对置的位置,与供电布线PL电连接。供电焊盘PP与共通电极CE电连接。即,供电焊盘PP形成在从形成于第3绝缘膜23的接触孔CH2露出的第2绝缘膜22之上,经由接触孔CH1与供电布线PL接触。供电焊盘PP由与之前说明的像素电极PE相同的导电材料形成。

[0037] 共通电极CE在周边区域PRP延伸。即,共通电极CE不仅在有源区域ACT,还越过配置密封件SE的位置而延伸到与供电焊盘PP对置的位置。

[0038] 密封件SE经过供电焊盘PP之上,包含导电粒子CM,将阵列基板AR与对置基板CT接合。导电粒子CM是电阻较低的球状的粒子,例如是金粒子。位于供电焊盘PP之上的导电粒子CM接触于共通电极CE,将供电焊盘PP与共通电极CE电连接。由此,施加于供电布线PL的电压经由供电焊盘PP及导电粒子CM供电至共通电极CE。

[0039] 图4是将图1所示的阵列基板AR的安装部MT的一部分放大后的平面图。另外,在图示的例子中,示出了安装驱动IC芯片2及FPC基板3之前的安装部MT。

[0040] 即,在基板端部ARE与基板端部CTE之间的安装部MT,形成有用于安装FPC基板的焊盘PF、用于安装驱动IC芯片的输入焊盘PI、输出焊盘PO及虚设(dummy)焊盘DP。焊盘PF在基板端部ARE的附近沿着第一方向X排列。输入焊盘PI沿着第一方向X排列。输出焊盘PO沿着第一方向X排列。虚设焊盘DP沿着第一方向排列,与输出焊盘PO并列。在图示的例子中,输出焊盘PO及虚设焊盘DP在第一方向X上排列2列,以曲折状(日文原文:千鳥状)排列。

[0041] 焊盘PF经由连接布线CW1与输入焊盘PI连接。输入焊盘PI彼此例如和焊盘PF连接的输入焊盘PI与没有和焊盘PF连接的输入焊盘PI经由连接布线CW2连接。连接布线CW2在输入焊盘PI与输出焊盘PO之间延伸。

[0042] 输出焊盘PO与栅极布线、源极布线等信号布线MW连接。虚设焊盘DP形成于输出焊盘PO的排列中断的部位,都没有与信号布线MW连接。在图示的例子中,与左侧的输出焊盘PO相邻的3个虚设焊盘DPA分别与浮置(floating)状态的虚设(dummy)布线DWA连接,与右侧的输出焊盘PO相邻的3个虚设焊盘DPB分别与浮置状态的虚设布线DWB连接。即,虚设布线DWA及虚设布线DWB都从信号布线MW离开。虚设布线DWA与虚设布线DWB之间形成有浮置状态的虚设布线DWC。虚设布线DWC从虚设焊盘DP及信号布线MW离开。另外,关于位于虚设焊盘DPA与虚设焊盘DPB之间的其他的虚设焊盘DP,没有与任何的信号布线及虚设布线连接。

[0043] 在比虚设布线DWA更靠有源区域ACT一侧,还形成有浮置状态的虚设布线DWD。在比虚设布线DWB更靠有源区域ACT一侧,还形成有浮置状态的虚设布线DWE。在比虚设布线DWC更靠有源区域ACT一侧,还形成有浮置状态的虚设布线DWF。

[0044] 信号布线MW、虚设布线DWA、虚设布线DWB、虚设布线DWC、虚设布线DWD、虚设布线DWE、虚设布线DWF分别大致沿着第二方向Y延伸。

[0045] 虚设布线DWA的一部分虽然未详述但经由在第一方向上延伸的连接电极与虚设布线DWB连接。同样,虚设布线DWD的一部分虽然未详述但经由在第一方向上延伸的连接电极与虚设布线DWE连接。

[0046] 以下,说明由图中的虚线包围的区域的详细构造。

[0047] 图5是将图4所示的安装部MT的用椭圆包围的区域A放大后的平面图。

[0048] 在图示的例子中,作为虚设布线DWA,从与信号布线MW相邻的位置起依次排列配置有虚设布线DWA1、DWA2、DWA3。虚设布线DWA1具有与信号布线MW平行或在第二方向Y上延伸的主要部M11、及被一体地形成于主要部M11并从主要部M11弯曲的弯曲部B11。弯曲部B11在第一方向X上延伸,相对于主要部M11弯曲成直角。同样,虚设布线DWA2具有在第二方向Y上延伸的主要部M12、及被一体地形成于主要部M12并从主要部M12弯曲且在第一方向X上延伸的弯曲部B12。虚设布线DWA3具有在第二方向Y上延伸的主要部M13、及被一体地形成于主要部M13并从主要部M13弯曲且在第一方向X上延伸的弯曲部B13。

[0049] 此外,虚设布线DWA具备岛状电极及连接电极。即,虚设布线DWA1具备岛状电极E11及连接电极C11。在图示的例子中,虚设布线DWA1具有位于与弯曲部B11同一直线上的2个岛状电极E11。即,2个岛状电极E11以从弯曲部B11的前端部起分离存在的方式,在第一方向X上排列并从弯曲部B11离开。连接电极C11与弯曲部B11电连接,并且在第一方向X上延伸,与2个岛状电极E11的每个电连接,将弯曲部B11与各岛状电极E11电连接。

[0050] 虚设布线DWA2具备位于与弯曲部B12同一直线上的多个岛状电极E12。即,各岛状电极E12以从弯曲部B12的前端部起分离存在的方式,在第一方向X上排列并从弯曲部B12离开。连接电极C12与弯曲部B12电连接,并且在第一方向X上延伸,与多个岛状电极E12的每个电连接,将弯曲部B12与各岛状电极E12电连接。

[0051] 虚设布线DWA3具备位于与弯曲部B13同一直线上的多个岛状电极E13。即,各岛状电极E13以从弯曲部B13的前端部起分离存在的方式,在第一方向X上排列并从弯曲部B13离开。连接电极C13与弯曲部B13电连接,并且在第一方向X上延伸,与多个岛状电极E13的每个电连接,将弯曲部B13与各岛状电极E13电连接。

[0052] 这些连接电极C12及连接电极C13如图4所示,还与和虚设布线DWA之间夹着虚设布线DWC并位于该虚设布线DWA的相反侧的虚设布线DWB电连接。即,连接电极C12及连接电极C13将一部分的虚设布线DWA与一部分的虚设布线DWC电连接。

[0053] 多个虚设布线DWC从与虚设布线DWA3相邻的位置起依次沿着第一方向X排列配置。各虚设布线DWC具有与信号布线MW或主要部M13平行或在第二方向Y上延伸的主要部M20。虚设布线DWC中的最接近于虚设布线DWA3的虚设布线与弯曲部B13面对,其他的虚设布线分别与岛状电极E13面对。

[0054] 在上述的构成中,虚设布线DWA具有沿与其延伸方向交叉的方向突出的突起。此外,虚设布线DWC具有与虚设布线DWA的突起对置的突起。关于这些,参照图示的例子进行更具体的说明。

[0055] 虚设布线DWA3在其弯曲部B13的前端具有朝向虚设布线DWC沿第二方向Y突出的突起BC。此外,虚设布线DWA3在各岛状电极E13分别具有朝向虚设布线DWC沿第二方向Y突出的突起EC。

[0056] 虚设布线DWC分别在主要部M20的前端具有朝向虚设布线DWA沿第二方向Y突出的

突起MC。即,虚设布线DWC中的最接近于虚设布线DWA3的虚设布线在其前端具有与弯曲部B13的突起BC对置的突起MC。此外,虚设布线DWC中的其他的虚设布线在各自的前端具有与各岛状电极E13的突起EC对置的突起MC。

[0057] 另一方面,虚设布线DWA3在其连接电极C13的与弯曲部B13的突起BC及岛状电极E13的突起EC相反的一侧具有突起CC。

[0058] 此外,虚设布线DWA2在其连接电极C12具有沿与其延伸方向即第一方向X正交的第二方向Y分别突出的突起CC。即,连接电极C12位于连接电极C11与连接电极C13之间。连接电极C12的边缘沿着第一方向X延伸。连接电极C12的突起CC从一方的边缘朝向连接电极C11突出,并且从另一方的边缘朝向连接电极C13突出。同样,虚设布线DWA1在其连接电极C11,具有从两侧的边缘沿第二方向Y分别突出的突起CC。

[0059] 虚设布线DWD与虚设布线DWA同样地构成,此外,虚设布线DWF与虚设布线DWC同样地构成。

[0060] 虚设布线DWD1具有:在与主要部M11同一直线上延伸的主要部M31、与弯曲部B11并列的弯曲部B31、岛状电极E31及连接电极C31。虚设布线DWD2具有:在与主要部M12同一直线上延伸的主要部M32、弯曲部B32、岛状电极E32及连接电极C32。虚设布线DWD3具有:在与主要部M13同一直线上延伸的主要部M33、弯曲部B33、岛状电极E33及连接电极C33。

[0061] 在弯曲部B33形成有与在虚设布线DWF的主要部M40的前端形成的突起MC对置的突起BC。在岛状电极E33形成有与主要部M40的突起MC对置的突起EC。在连接电极C33形成有与连接电极C32对置的突起CC。在连接电极C32的两侧的边缘形成有沿第二方向Y分别突出的突起CC。在连接电极C31的两侧的边缘形成有沿第二方向Y分别突出的突起CC。在连接电极C31的一方的边缘形成的突起CC与在相邻的连接电极C11的一方的边缘形成的突起对置。

[0062] 另外,在图示的例子中,任一突起都形成为三角形状,形成为具有一个顶角,但关于突起的形状,并不限定于图示的例子。

[0063] 图6是将图5所示的安装部MT用A-B线切断后的剖视图。

[0064] 在第1绝缘基板20之上,从图中的左侧起依次排列着虚设布线DWC的主要部M20、虚设布线DWA3的弯曲部B13、虚设布线DWA2的弯曲部B12、虚设布线DWA1的弯曲部B11及2个岛状电极E11。主要部M20的突起MC与弯曲部B13的突起BC隔开间隔对置。

[0065] 这些主要部M20、弯曲部B13、弯曲部B12、弯曲部B11及岛状电极E11都与上述的栅极布线等形成于同一层,由与栅极布线等相同的材料形成。

[0066] 在第2绝缘膜22之上,从图中的左侧起依次排列着连接电极C13、连接电极C12及连接电极C11。连接电极C13经由将第1绝缘膜21、第2绝缘膜22及第3绝缘膜23贯通到弯曲部B13的接触孔而与弯曲部B13接触。同样,接触电极C12经由接触孔而与弯曲部B12接触。此外,连接电极C11经由贯通到弯曲部B11的接触孔而与弯曲部B11接触,并且经由贯通到各岛状电极E11的接触孔而与岛状电极E11接触。连接电极C13的突起CC与连接电极C12的突起CC隔开间隔对置,连接电极C12的突起CC与连接电极C11的突起CC隔开间隔对置。

[0067] 这些连接电极C11、连接电极C12及连接电极C13配置在将第3绝缘膜23除去后的区域,都由与像素电极相同的材料形成。此外,与图3所示的例子同样,密封件SE包含分别位于连接电极C11、连接电极C12及连接电极C13之上的导电粒子CM。这样的导电粒子CM与共通电极CE接触,将各连接电极与共通电极CE电连接。

[0068] 根据这样的本实施方式,能够抑制在安装信号供给源之前的阶段由于静电跳入位于阵列基板AR的基板端部ARE附近的焊盘PF而产生的信号布线MW、或连接于信号布线的电路、开关元件的破坏。即,跳入焊盘PF的静电经由位于焊盘PF与输入焊盘PI之间的连接布线CW1而到达输入焊盘PI,经由位于输入焊盘PI与输出焊盘PO之间的连接布线CW2而到达输入焊盘PO,会形成流入到信号布线MW的路径。特别是,在输出焊盘PO中断的部分中,静电容易流入位于端部附近的输出焊盘PO。这样的流入到输出焊盘PO的静电有可能产生相邻的信号布线的短路、或对连接于信号布线的各种电路或开关元件等带来破坏。

[0069] 在本实施方式中,在输出焊盘PO中断的部分配置虚设焊盘DP,并且在相邻于输出焊盘PO的虚设焊盘DP连接有浮置状态的虚设配置DWA等。此外,在虚设布线DWA的相邻的位置配置有浮置状态的虚设布线DWC。在虚设布线DWC形成有突起MC,另一方面在虚设布线DWA形成有突起BC及突起EC。突起MC与在同一层形成的突起BC及突起EC对置。

[0070] 因此,能够将从连接布线CW2朝向输出焊盘PO的静电诱导到虚设焊盘DP。流入到虚设焊盘DP的静电能够在虚设布线DWA中流过,经由相互面对的突起而向虚设布线DWC放电。即,能够将流入到虚设焊盘DP的静电诱导到与有源区域ACT相反侧的虚设布线DWC,因此能够抑制静电流入到朝向有源区域ACT延伸的信号布线。

[0071] 此外,在虚设布线DWA中流过的静电通过向经由接触孔接触的连接电极流入而被消耗一部分,此外还通过向接触电极经由接触孔接触的岛状电极流入而再被消耗一部分,进而,相邻的接触电极彼此具有相互面对的突起,因此能够经由连接电极的突起而放电。因此,能够促进侵入到阵列基板AR的静电的消耗,抑制由静电放电引起的信号布线的短路或各种电路、开关元件的破损。

[0072] 在本实施方式中,连接电极由ITO等透明电极形成,但ITO与用于源极布线等的金属材料相比,电阻较高,因此通过仅由ITO形成的连接电极,静电局部地集中,有可能不能有效地消耗静电。但是,在第1方向上分散地配置的多个岛状电极使用电阻低的金属材料而形成,因此通过使连接电极与这些岛状电极接触,能够降低连接电极整体的电阻。即,通过使连接电极适度地与散布的多个岛状电极接触,能够调整连接电极部分的电阻。由此,与ITO单独地配置连接电极的情况相比,本实施方式的连接电极部分能够有效地放电并消耗静电。从而,能够抑制阵列基板上的信号布线的短路、各种电路、开关元件的破损。

[0073] 此外,密封件SE所包含的导电粒子CM与各个连接电极及共用电极CE接触,将两者电连接。因此,从虚设布线DWA向连接电极侵入的静电经由导电粒子CM扩散到共用电极CE。因此,侵入到阵列基板AR的静电的扩散得到抑制,能够抑制由静电放电引起的信号布线的短路、或各种电路、开关元件的破损。

[0074] 从而,能够抑制制造成品率的降低。

[0075] 如以上说明的那样,根据本实施方式,能够抑制由静电引起的布线或电路的破坏等的静电不良。因此,能够提供一种可抑制制造成品率的降低的平面显示装置。

[0076] 根据上述的实施方式,作为平面显示装置的一例,说明了液晶显示装置,但对于有机电致发光显示装置等的其他的平面显示装置,也能够采用本实施方式所说明的阵列基板AR。

[0077] 虽然说明了本发明的几个实施方式,但这些实施方式是作为例子而示出的,并不是要限定发明的范围。这些新的实施方式能以其它的各种形态实施,能在不脱离发明的主

旨的范围内进行各种省略、置换、变更。这些实施方式及其变形包含在发明的范围和主旨中,并且包含在权利要求书中记载的发明及其等效的范围中。

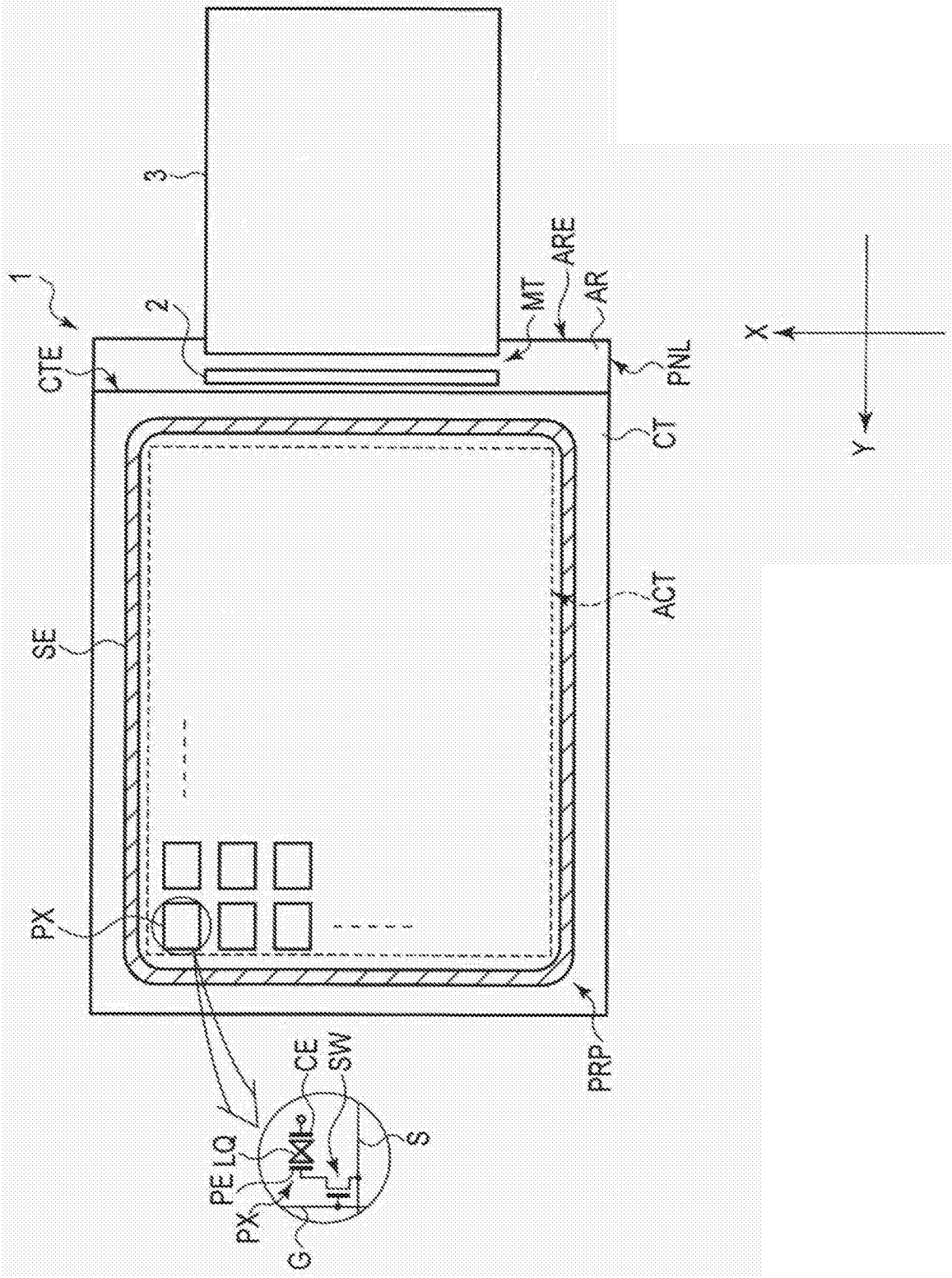


图1

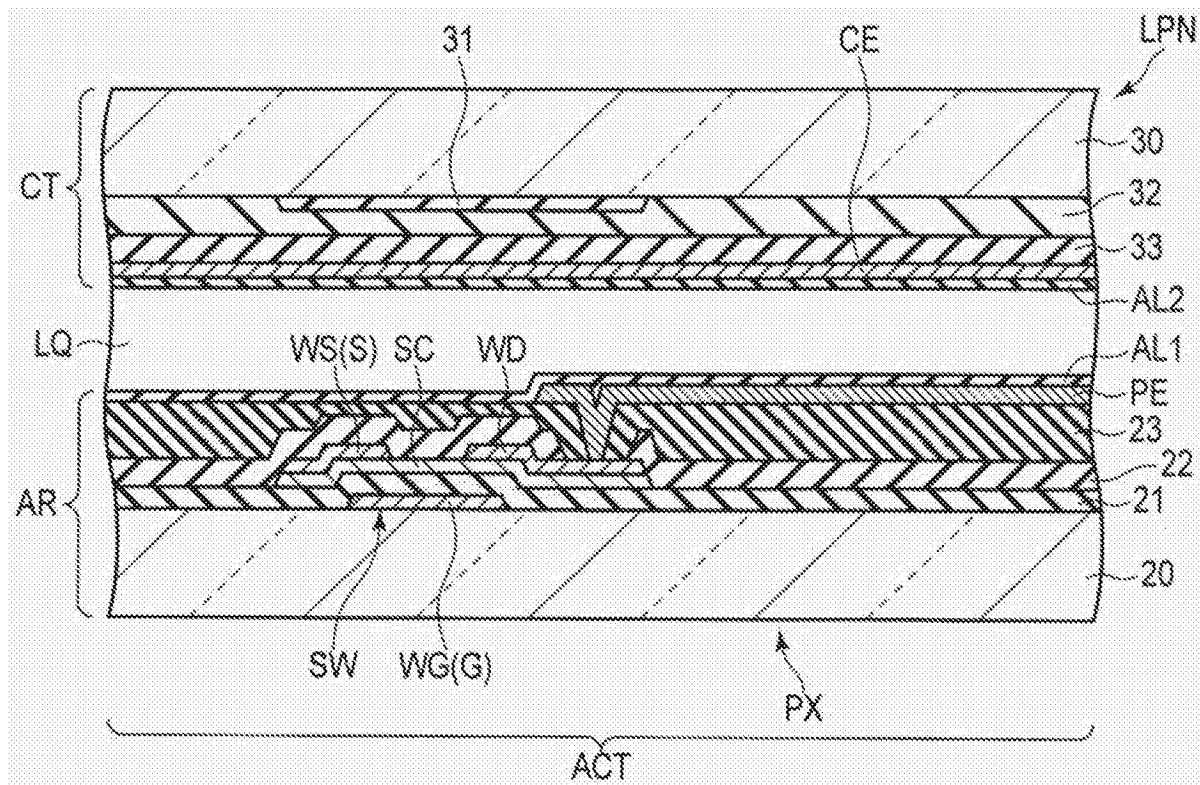


图2

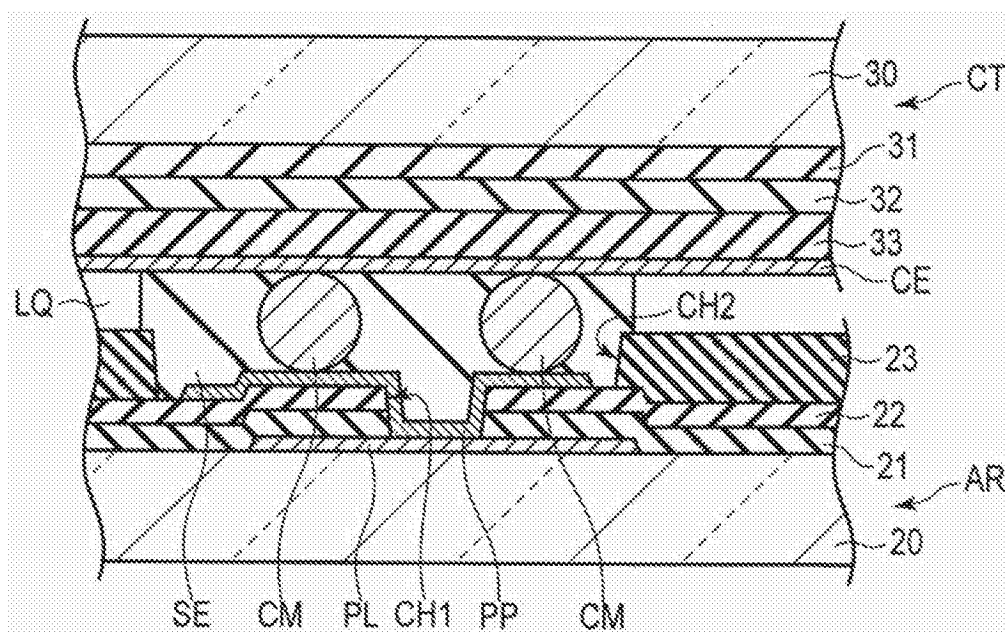


图3

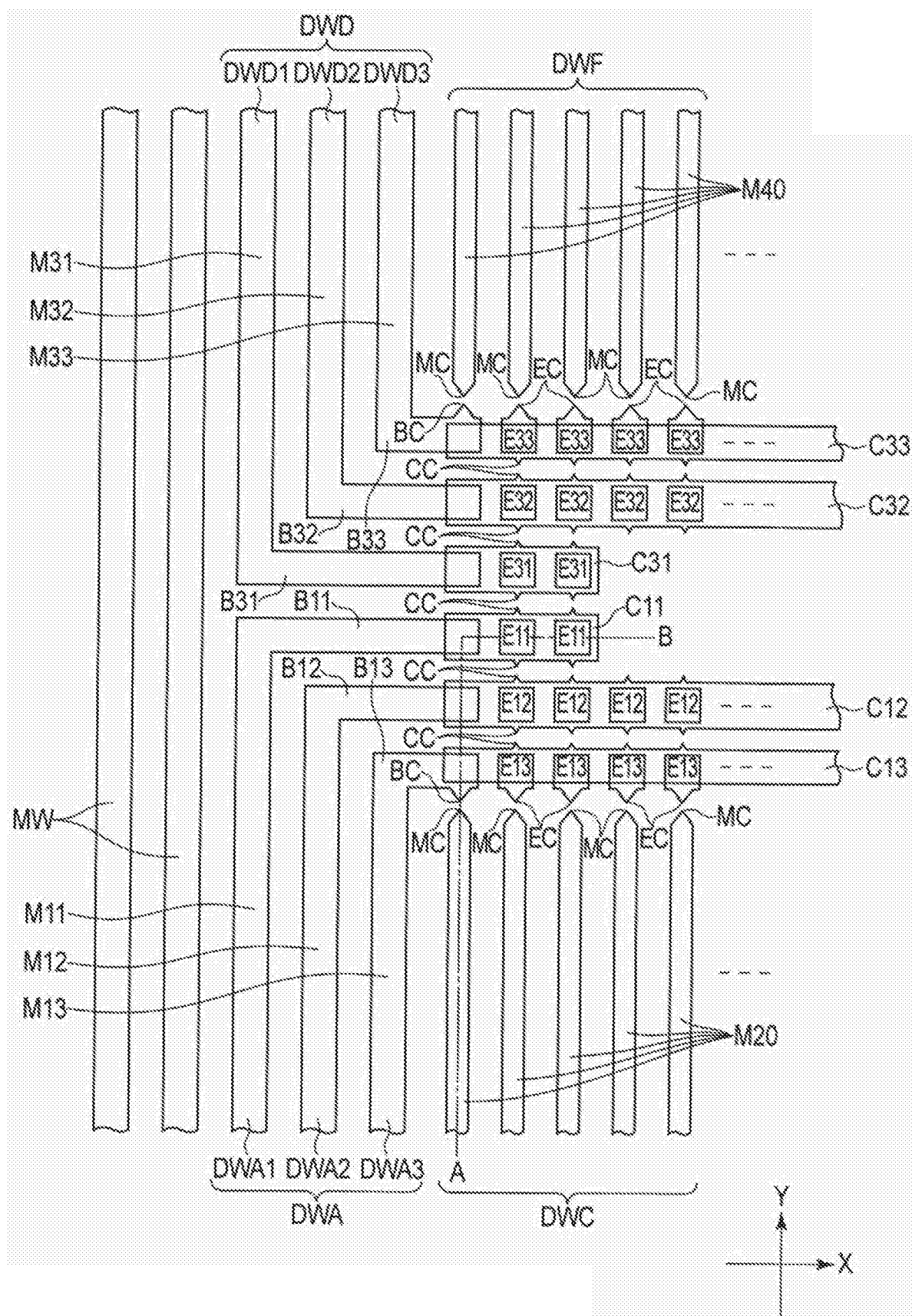


图5

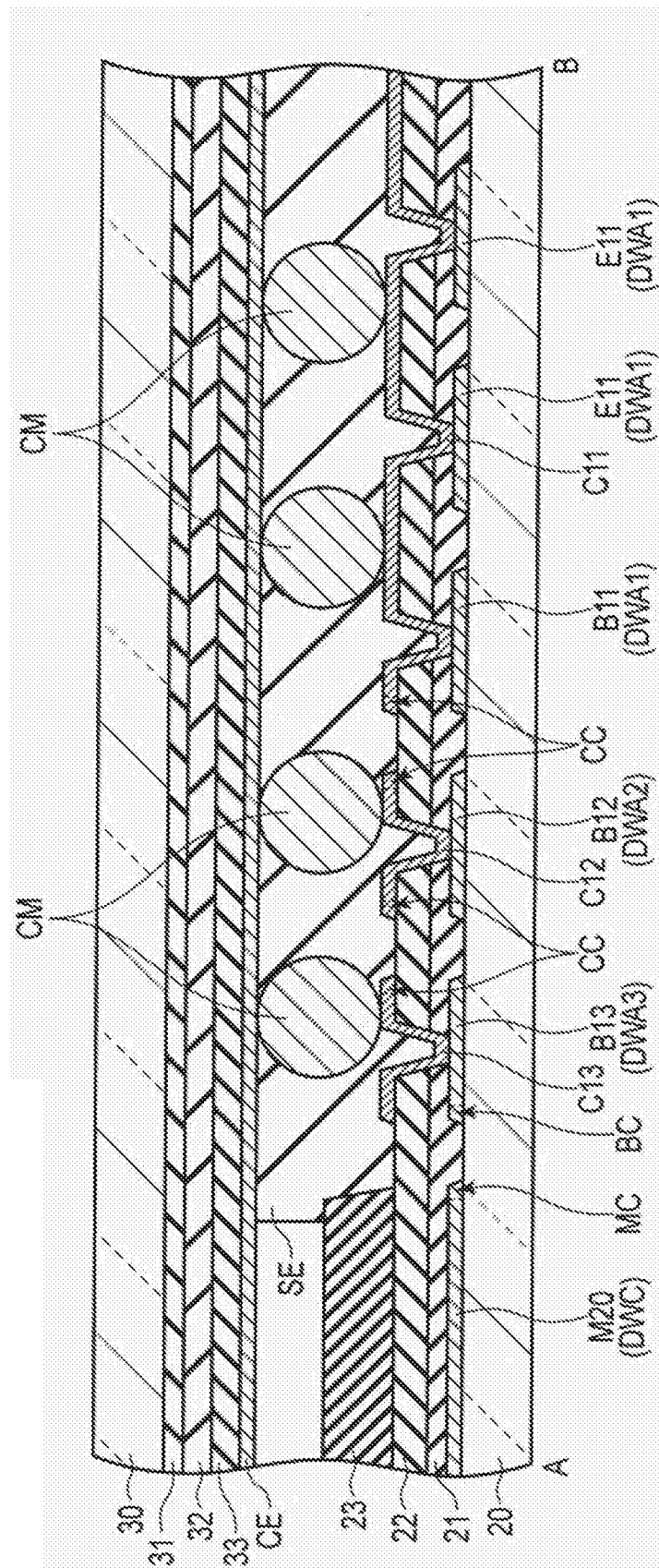


图6