

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成22年12月2日(2010.12.2)

【公表番号】特表2010-507309(P2010-507309A)

【公表日】平成22年3月4日(2010.3.4)

【年通号数】公開・登録公報2010-009

【出願番号】特願2009-532896(P2009-532896)

【国際特許分類】

H 03H 17/02 (2006.01)

【F I】

H 03H 17/02 6 3 5 A

H 03H 17/02 6 0 1 K

H 03H 17/02 6 8 1 G

【手続補正書】

【提出日】平成22年10月14日(2010.10.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

デジタル信号に適用されることになる利得を補間するためのデジタル信号プロセッサであって、

目標利得係数を格納する第1のメモリ手段と、

現在の利得係数を格納する第2のメモリ手段と、

前記目標利得係数及び前記現在の利得係数に基づいて、出力利得係数を求める応答決定手段と、

前記現在の利得係数の代わりに、後続の演算において現在の利得係数として用いられることになる前記出力利得係数を前記第2のメモリ手段に格納する手段とを備えることを特徴とするデジタル信号プロセッサ。

【請求項2】

請求項1に記載のデジタル信号プロセッサであって、

前記応答決定手段はフィルタを含み、前記フィルタの応答は、前記現在の利得係数と前記目標利得係数との間の所望の度合いの補間を提供して、所望の前記出力利得係数を提供するように選択されることを特徴とするデジタル信号プロセッサ。

【請求項3】

請求項2に記載のデジタル信号プロセッサであって、

前記フィルタは一次フィルタであることを特徴とするデジタル信号プロセッサ。

【請求項4】

請求項3に記載のデジタル信号プロセッサであって、

利得係数の変化率を制限するための前記一次フィルタは、前記目標利得係数値 $x_n$ を受信するための第1の入力と、(デジタル信号の利得を変更する際に用いるための)補間された出力利得係数値 $y_n$ を供給するための出力と、前記目標利得係数値 $x_n$ と先行する補間された出力利得値 $y_{n-1}$ (第1の事例では、現在の利得係数値 $y_{n-1}$ となる)との間の差を計算するための減算器と、結果として生成された値 $x_n - y_{n-1}$ と、前記フィルタの前記応答を規定する、格納されているフィルタ定数 $K$ とを乗算する( $K(x_n - y_{n-1})$ )ための乗算器と、その後、前記先行する補間された出力利得値 $y_{n-1}$ と、結果として生成された乗

算値  $K (x_n - y_{n-1})$  とを加算して、補間されたフィルタ出力  $y_{n-1} + K (x_n - y_{n-1})$   $\cdot y_{n-1} = y_n$  を生成する加算器とを備えることを特徴とするデジタル信号プロセッサ。

#### 【請求項 5】

請求項 1 から請求項 4 のいずれか一項に記載のデジタル信号プロセッサであって、前記プロセッサは、回路内の適当な場所に配置される 1 つ又は複数のパイプラインレジスタを備え、それによって制御された状態で信号が回路の中を進むことを特徴とするデジタル信号プロセッサ。

#### 【請求項 6】

請求項 5 に記載のデジタル信号プロセッサであって、

前記パイプラインレジスタは、プロセッサ回路の一部が第 1 の信号に対して演算することができると同時に、該プロセッサ回路の第 2 の部分が第 2 の信号に対して演算することができるよう、前記プロセッサが機能することを可能にすることを特徴とするデジタル信号プロセッサ。

#### 【請求項 7】

請求項 1 から請求項 6 のいずれか一項に記載のデジタル信号プロセッサと、デジタル信号に前記出力利得係数を適用する手段とを備えることを特徴とするデジタル信号処理モジュール。

#### 【請求項 8】

請求項 1 から請求項 7 のいずれか一項に記載の 1 つ又は複数のデジタル信号プロセッサ及び / 又はデジタル信号処理モジュールを備えることを特徴とするデジタルオーディオミキシングデスク。

#### 【請求項 9】

デジタル信号に適用されることになる利得を補間するデジタル信号処理方法であって、

目標利得係数を第 1 のメモリ手段に格納する第 1 のステップと、

現在の利得係数を第 2 のメモリ手段に格納する第 2 のステップと、

出力利得係数を生成するために、前記第 1 のメモリ手段及び前記第 2 のメモリ手段から前記目標利得係数及び前記現在の利得係数を検索すると共に、所定のアルゴリズムに従って、前記利得係数間で補間を行う第 3 のステップと、

前記現在の利得係数の代わりに、前記出力利得係数を前記第 2 のメモリ手段に格納する第 4 のステップとを含むことを特徴とするデジタル信号処理方法。

#### 【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】デジタル信号プロセッサ、デジタル信号処理モジュール、デジタルオーディオミキシングデスク、及びデジタル信号処理方法