

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成24年4月5日(2012.4.5)

【公開番号】特開2010-166620(P2010-166620A)

【公開日】平成22年7月29日(2010.7.29)

【年通号数】公開・登録公報2010-030

【出願番号】特願2010-92871(P2010-92871)

【国際特許分類】

H 03 H	9/24	(2006.01)
H 03 H	3/007	(2006.01)
H 03 H	9/02	(2006.01)
H 03 B	5/30	(2006.01)
B 81 B	7/02	(2006.01)
B 81 C	1/00	(2006.01)

【F I】

H 03 H	9/24	Z
H 03 H	3/007	Z
H 03 H	9/02	K
H 03 B	5/30	Z
B 81 B	7/02	
B 81 C	1/00	

【手続補正書】

【提出日】平成24年2月16日(2012.2.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、該基板上に形成された機能構造体と、該機能構造体が配置された空洞部を画成する被覆部と、前記基板上に形成されるC M O S回路部と、が備えられる電子装置であつて、

前記被覆部が、前記空洞部の側壁をなす側壁部と、前記空洞部の上方被覆部をなす第1被覆層及び第2被覆層と、を備え

前記第1被覆層は、前記空洞部に貫通する孔部を有するとともに複数の耐食性層を含み、

前記第2被覆層は、前記孔部を閉鎖しており、

前記側壁部が、層間絶縁膜及び配線層の少なくとも一方を含み、かつ前記側壁部が含む前記層間絶縁層及び配線層の少なくとも一方が、前記C M O S回路部の層間絶縁層または配線層の一部であることを特徴とする電子装置。

【請求項2】

前記複数の耐食性層の少なくとも一層が、T i N、T i、W、A u、P t またはT i、W、A u、P t それぞれの合金よりなることを特徴とする請求項1に記載の電子装置。

【請求項3】

前記複数の耐食性層の少なくとも一層が、前記第1被覆層の最上層に設けられていることを特徴とする請求項1または請求項2に記載の電子装置。

【請求項4】

前記複数の耐食性層の少なくとも一層が、前記第1被覆層の最下層に設けられていることを特徴とする請求項1または請求項2に記載の電子装置。

【請求項5】

前記複数の耐食性層が、前記第1被覆層の最上層と最下層とに設けられた層で構成されることを特徴とする請求項1または請求項2に記載の電子装置。

【請求項6】

前記第1被覆層が、前記空洞部を臨む面からTi層、TiN層、Al-Cu層、TiN層の順に積層された積層構造であることを特徴とする請求項3ないし請求項5のいずれか一項に記載の電子装置。

【請求項7】

前記第1被覆層が、前記空洞部を臨む面からTiN層、Al-Cu層、Ti層、TiN層の順に積層された積層構造であることを特徴とする請求項3ないし請求項5のいずれか一項に記載の電子装置。

【請求項8】

前記第1被覆層が、前記空洞部を臨む面からTi層、TiN層、Al-Cu層、Ti層、TiN層の順に積層された積層構造であることを特徴とする請求項3ないし請求項5のいずれか一項に記載の電子装置。

【請求項9】

前記第1被覆層が、前記空洞部を臨む面からTi層、Al-Cu層、TiN層の順に積層された積層構造であることを特徴とする請求項3ないし請求項5のいずれか一項に記載の電子装置。

【請求項10】

前記第1被覆層が、前記空洞部を臨む面からTiN層、Al-Cu層、TiN層の順に積層された積層構造であることを特徴とする請求項3ないし請求項5のいずれか一項に記載の電子装置。

【請求項11】

前記機能構造体が、固定部と、該固定部と離間して対向配置された可動部とを含むことを特徴とする請求項1ないし請求項10のいずれか一項に記載の電子装置。

【請求項12】

基板と、

前記基板上に形成された機能構造体と、

前記基板上に形成され、平面視で前記機能構造体を囲む層間絶縁層および配線層と、

前記機能構造体の上方を覆うと共に、開口部を有する複数の耐食性層を含み前記配線層に接続されている第1被覆層と、

前記基板上に設けられたCMOS回路部と、を備え、

前記層間絶縁層および前記配線層の少なくとも一方が、前記CMOS回路部の層間絶縁層または配線層の一部であることを特徴とする電子装置。

【請求項13】

基板と、該基板上に形成された機能構造体と、該機能構造体が配置された空洞部を画成する被覆部と、前記基板上に形成されるCMOS回路部と、が備えられる電子装置であって、

前記被覆部が、前記空洞部の側壁をなす側壁部と、前記空洞部の上方被覆部をなす第1被覆層及び第2被覆層と、を備え

前記第1被覆層は、前記空洞部に貫通する孔部を有するとともに複数の耐食性層を含み、

前記第2被覆層は、前記孔部を閉鎖しており、

前記側壁部が、層間絶縁膜及び配線層の少なくとも一方を含み、かつ前記側壁部が含む前記層間絶縁層及び配線層の少なくとも一方が、前記CMOS回路部の層間絶縁層または配線層の一部であることを特徴とする発振器。

【請求項14】

基板と、該基板上に形成された機能構造体と、該機能構造体が配置された空洞部を画成する被覆部と、該空洞部に配置される機能構造体と、前記基板上に形成されるC M O S回路部と、が備えられる電子装置の製造方法であって、

前記基板上に前記機能構造体を犠牲層とともに形成する機能構造体形成工程と、C M O Sトランジスタを形成する工程と、

前記機能構造体の上部及び前記C M O Sトランジスタの上部を覆う層間絶縁層を形成する層間絶縁層形成工程と、

前記層間絶縁層の上部に、開口を有し複数の耐食性層を含む第1被覆層と、前記機能構造体に接続する配線層と、前記C M O Sトランジスタに接続する配線層と、を形成する配線層形成工程と、

前記第1被覆層と、前記機能構造体に接続する配線層と、前記C M O Sトランジスタに接続する配線層との上に保護膜を形成する保護膜形成工程と、

前記開口を通して前記機能構造体上の前記層間絶縁層及び前記犠牲層を除去するリリース工程と、

前記開口を閉鎖する第2被覆層を形成する第2被覆層形成工程と、を含むことを特徴とする電子装置の製造方法。