

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4822182号
(P4822182)

(45) 発行日 平成23年11月24日 (2011.11.24)

(24) 登録日 平成23年9月16日 (2011.9.16)

(51) Int. Cl.

F I

H O 1 L 21/28 (2006.01)

H O 1 L 21/28 3 O 1 B

H O 1 L 29/12 (2006.01)

H O 1 L 21/28 3 O 1 R

H O 1 L 29/78 (2006.01)

H O 1 L 21/28 K

H O 1 L 29/417 (2006.01)

H O 1 L 29/78 6 5 2 T

H O 1 L 29/78 6 5 4

請求項の数 7 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2006-191106 (P2006-191106)
 (22) 出願日 平成18年7月12日 (2006.7.12)
 (65) 公開番号 特開2008-21757 (P2008-21757A)
 (43) 公開日 平成20年1月31日 (2008.1.31)
 審査請求日 平成21年2月12日 (2009.2.12)

(73) 特許権者 000003207
 トヨタ自動車株式会社
 愛知県豊田市トヨタ町1番地
 (73) 特許権者 301023238
 独立行政法人物質・材料研究機構
 茨城県つくば市千現一丁目2番地1
 (73) 特許権者 000003609
 株式会社豊田中央研究所
 愛知県愛知郡長久手町大字長湫字横道41
 番地の1
 (74) 代理人 110000110
 特許業務法人快友国際特許事務所
 (72) 発明者 杉本 雅裕
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置とその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体装置を製造する方法であって、

p型の不純物を含む窒化ガリウム系半導体の第1部分領域とn型の不純物を含む窒化ガリウム系半導体の第2部分領域が表面に露出している半導体領域を酸化し、第1部分領域の少なくとも一部に酸化ガリウムを含む第1コンタクト層を形成するとともに第2部分領域の少なくとも一部にも酸化ガリウムを含む第2コンタクト層を形成する工程と、

第1コンタクト層に電氣的に接続する第1電極を形成する工程と、

第2コンタクト層に電氣的に接続する第2電極を形成する工程と、を備えており、

第1部分領域と第1電極は、第1コンタクト層を介してオーミック接続されており、

第2部分領域と第2電極は、第2コンタクト層を介してオーミック接続されている製造

方法。

【請求項2】

半導体装置であって、

p型の不純物を含む窒化ガリウム系半導体の第1部分領域とn型の不純物を含む窒化ガリウム系半導体の第2部分領域を有する半導体領域と、

第1部分領域に電氣的に接続する第1電極と、

第1部分領域と第1電極の間に形成されているとともに酸化ガリウムを含む第1コンタクト層と、

第2部分領域に電氣的に接続する第2電極と、

10

20

第 2 部分領域と第 2 電極の間に形成されているとともに酸化ガリウムを含む第 2 コンタクト層と、を備えており、

第 1 部分領域と第 1 電極は、第 1 コンタクト層を介してオーミック接続されており、

第 2 部分領域と第 2 電極は、第 2 コンタクト層を介してオーミック接続されている半導体装置。

【請求項 3】

ゲート部とコンタクト部が横方向に並んで配置されている半導体装置であって、

ゲート部は、

p 型の不純物を含む窒化ガリウム系半導体の p 型半導体領域と、

ゲート電極と、

p 型半導体領域とゲート電極の間に形成されているとともに窒化ガリウム系半導体のチャンネル領域を有し、

コンタクト部は、

前記 p 型半導体領域に電氣的に接続しているとともに p 型の不純物を含む窒化ガリウム系半導体の p 型部分領域と、

p 型部分領域に電氣的に接続する第 1 電極と、

p 型部分領域と第 1 電極の間に形成されているとともに酸化ガリウムを含む第 1 コンタクト層と、

前記チャンネル領域に電氣的に接続しており、n 型の不純物を含む窒化ガリウム系半導体の n 型部分領域と、

n 型部分領域に電氣的に接続する第 2 電極と、

n 型部分領域と第 2 電極の間に形成されているとともに酸化ガリウムを含む第 2 コンタクト層と、を備えており、

p 型部分領域と第 1 電極は、第 1 コンタクト層を介してオーミック接続されており、

n 型部分領域と第 2 電極は、第 2 コンタクト層を介してオーミック接続されている半導体装置。

【請求項 4】

p 型部分領域と n 型部分領域が直接的に接しており、第 1 コンタクト層と第 2 コンタクト層が連続していることを特徴とする請求項 3 の半導体装置。

【請求項 5】

チャンネル領域は、第 1 チャンネル領域と第 2 チャンネル領域を有し、

第 1 チャンネル領域のバンドギャップの幅と第 2 チャンネル領域のバンドギャップの幅が異なり、第 1 チャンネル領域と第 2 チャンネル領域がヘテロ接合していることを特徴とする請求項 3 又は 4 の半導体装置。

【請求項 6】

第 1 チャンネル領域は、アルミニウムを含まない窒化ガリウムであり、

第 2 チャンネル領域は、アルミニウムを含む窒化ガリウムであることを特徴とする請求項 5 の半導体装置。

【請求項 7】

請求項 6 の半導体装置を製造する方法であり、

ゲート部とコンタクト部に連続して伸びている p 型半導体領域と第 1 チャンネル領域と第 2 チャンネル領域の積層体を準備し、コンタクト部の範囲に存在する第 1 チャンネル領域及び第 2 チャンネル領域の一部に n 型の不純物を導入し、n 型部分領域を形成する工程と、

その n 型部分領域の第 2 チャンネル領域の一部を除去し、第 1 チャンネル領域が露出する溝を形成する工程と、

その溝の底面において露出している第 1 チャンネル領域の表面、及びその溝よりも反ゲート部側の第 2 チャンネル領域の表面の一部を酸化し、第 1 チャンネル領域の少なくとも一部に酸化ガリウムを含むコンタクト層を形成し、第 2 チャンネル領域の少なくとも一部に酸化アルミニウムを含む絶縁領域とする工程と、

前記コンタクト層に電氣的に接続する第 2 電極を形成する工程と、

を備えている製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化ガリウム系半導体を用いた半導体装置に関する。

【背景技術】

【0002】

窒化ガリウム系半導体を用いた半導体装置の開発が進められている。窒化ガリウム系半導体は、高い破壊電界強度と高い飽和電子移動度を備えている。このため、窒化ガリウム系半導体を用いた半導体装置は、スイッチング素子としての利用が期待されている。この種の半導体装置には、種々の構造が提案されている。例えば、バンドギャップの幅が異なる窒化ガリウム系半導体で構成されたヘテロ接合を有する半導体装置の開発が進められている。

10

【0003】

ヘテロ接合を有する半導体装置は、ヘテロ接合面に形成される2次元電子ガス層を電子が走行する現象を利用する。ヘテロ接合に対向してゲート電極を形成すれば、ゲート電圧を利用して電子の走行を制御することができ、半導体装置のオン・オフを切換えることができる。一般的に、窒化ガリウム系半導体を用いたこの種の半導体装置は、負のゲート電圧を印加したときに電子が走行を停止し、ゲート電圧を印加していないときに電子が走行するノーマリオン型である。

20

【0004】

安全に使い易く、用途範囲が広いノーマリオフ型のスイッチング用の半導体装置が必要とされている。特許文献1に、ノーマリオフ型のスイッチング用の半導体装置が開示されている。特許文献1では、ヘテロ接合を構成しているチャネル領域に対向してp型の不純物を含むp型半導体領域を形成する技術が提案されている。p型半導体領域は、ゲート電圧が印加していない状態において、チャネル領域を空乏化する。このため、p型半導体領域が設けられていると、ゲート電圧を印加していない状態において、ヘテロ接合面に2次元電子ガス層が形成されない状態を作り出すことができる。したがって、p型半導体領域が設けられた半導体装置は、ゲート電圧が印加されていない状態で電子が走行を停止し、正のゲート電圧を印加したときに電子が走行するノーマリオフ型である。

30

【0005】

特許文献1の構造では、p型半導体領域の電位を安定させるために、p型半導体領域と電極（例えば、ソース電極）を電氣的に接続している。特許文献1の構造ではさらに、n型の半導体領域（ソース領域又はドレイン領域）と電極（ソース電極又はドレイン電極）を電氣的に接続している。特許文献1の構造では、p型の半導体領域と電極のコンタクト特性（特に、オーミック性）と、n型の半導体領域と電極のコンタクト特性（特に、接触抵抗）の両者を改善する技術が望まれている。

【0006】

特許文献2には、p型の不純物を含む窒化ガリウム系半導体の半導体領域と電極のコンタクト特性を改善するために、p型の半導体領域と電極の間に、PdAu合金やNiAu合金を形成する技術が提案されている。

40

一方、n型の不純物を含む窒化ガリウム系半導体の半導体領域と電極のコンタクト特性を改善するためには、TiやAlなどが一般的に用いられる。

【0007】

また、特許文献3～5には、発光素子の透明電極に酸化ガリウム（ Ga_2O_3 ）を用いる技術が提案されている。

【0008】

【特許文献1】特開2004-260140号公報

【特許文献2】特表2005-503041号公報

50

【特許文献3】特開2005-217437号公報

【特許文献4】特開2005-235961号公報

【特許文献5】特開2005-260101号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

p型の半導体領域と電極の間のコンタクト特性とn型の半導体領域と電極の間のコンタクト特性の両者を改善したいという要求は、様々な半導体装置において存在する。p型の半導体領域と電極の間にPdAu合金やNiAu合金を用い、n型の半導体領域と電極の間にTiやAlを用いれば、それぞれのコンタクト特性を改善することができる。しかしながら、そのような半導体装置を製造しようとする、PdAu合金やNiAu合金を局所的に形成する工程とTiやAlを局所的に形成する工程のそれぞれが必要となる。このため、製造工程数が増加し、製造コストを増加させてしまう。少ない工程数で製造することが可能であるとともに、p型の半導体領域と電極の間のコンタクト特性とn型の半導体領域と電極の間のコンタクト特性の両者を改善する技術が必要とされている。

10

本発明は、上記の課題を解決する技術を提供する。

【課題を解決するための手段】

【0010】

本発明は、半導体装置を製造する方法を提供する。本発明の製造方法は、p型の不純物を含む窒化ガリウム系半導体の第1部分領域とn型の不純物を含む窒化ガリウム系半導体の第2部分領域が表面に露出している半導体領域を酸化し、第1部分領域の少なくとも一部に酸化ガリウムを含む第1コンタクト層を形成するとともに第2部分領域の少なくとも一部にも酸化ガリウムを含む第2コンタクト層を形成する工程を備えている。本発明の製造方法はさらに、第1コンタクト層に電氣的に接続する第1電極を形成する工程と、第2コンタクト層に電氣的に接続する第2電極を形成する工程を備えている。第1部分領域と第1電極は、第1コンタクト層を介してオーミック接続されている。第2部分領域と第2電極は、第2コンタクト層を介してオーミック接続されている。第1電極と第2電極は、共通の電極でもよく、別個の電極でもよい。

20

本発明は、第1コンタクト層と第2コンタクト層に共通の材料である酸化ガリウムを用いることを特徴としている。酸化ガリウムは導電性を有しており、p型の半導体領域と電極の間を良好に電氣的に接続することができる。さらに、酸化ガリウムは、n型の半導体領域と電極の間も良好に電氣的に接続することができる。本発明の製造方法では、p型の第1部分領域の表面とn型の第2部分領域の表面のそれぞれに専用のコンタクト層を形成しない。本発明の製造方法では、第1コンタクト層と第2コンタクト層の両者が、同一工程で作成される。本発明の製造方法を利用すると、少ない工程数で製造することが可能であるとともに、p型の第1部分領域と第1電極の間のコンタクト特性とn型の第2部分領域と第2電極の間のコンタクト特性の両者を改善することができる。

30

なお、特許文献3～5には、発光素子の透明電極に酸化ガリウムを用いる技術が提案されている。特許文献3～5の技術思想は、酸化ガリウムが透明であるという特性に着目して創作されたものである。本発明の技術思想は、透明であるという特性に全く着目していない。本発明は、コンタクト特性の改善と工程数の削減を主な目的としている。透明電極に係る技術思想とコンタクト特性の改善に係る技術思想は相容れないものである。例えば、コンタクト特性の改善のみに着目したならば、p型の半導体領域にはPdAu合金やNiAu合金を用い、n型の半導体領域にはTiやAlを用いようとする。透明であるという特性で注目されている酸化ガリウムが従来から知られていたとしても、その材料をコンタクト特性の改善のために用いようとする着想は得られない。なぜなら、酸化ガリウムは、PdAu合金、NiAu合金、Ti及びAlの材料よりもコンタクト特性を悪化させ得るからである。本発明は、その酸化ガリウムを敢えて使用する。即ち、本発明の技術思想は、最良のコンタクト特性を得るためのものではなく、コンタクト特性を犠牲にしてでも工程数が削減できるという利益を享受するものである。本発明は、p型の半導体領域とn型の半導体領域のコンタク

40

50

ト特性の改善と工程数の削減を同時に得ることができる有用な技術である。

【 0 0 1 1 】

本発明は、半導体装置をも提供する。本発明の一つの半導体装置は、p型の不純物を含む窒化ガリウム系半導体の第1部分領域とn型の不純物を含む窒化ガリウム系半導体の第2部分領域を有する半導体領域を備えている。本発明の半導体装置はさらに、第1部分領域に電氣的に接続する第1電極と、第1部分領域と第1電極の間に形成されているとともに酸化ガリウムを含む第1コンタクト層を備えている。本発明の半導体装置はさらに、第2部分領域に電氣的に接続する第2電極と、第2部分領域と第2電極の間に形成されているとともに酸化ガリウムを含む第2コンタクト層を備えている。第1部分領域と第1電極は、第1コンタクト層を介してオーミック接続されている。第2部分領域と第2電極は、第2コンタクト層を介してオーミック接続されている。

10

本発明の半導体装置では、第1コンタクト層が第1部分領域と第1電極の間を良好に電氣的に接続し、第2コンタクト層が第2部分領域と第2電極の間を良好に電氣的に接続する。第1コンタクト層と第2コンタクト層は、共通の材料であり、同一工程で作成することができる。本発明の半導体装置は、少ない工程数で製造することが可能であるとともに、p型の第1部分領域と第1電極の間のコンタクト特性とn型の第2部分領域と第2電極の間のコンタクト特性の両者を改善することができる。

【 0 0 1 2 】

20

本発明は、ゲート部とコンタクト部が横方向に並んで配置されている半導体装置に具現化することができる。本発明の半導体装置のゲート部は、p型の不純物を含む窒化ガリウム系半導体のp型半導体領域と、ゲート電極と、p型半導体領域とゲート電極の間に形成されているとともに窒化ガリウム系半導体のチャネル領域を有している。本発明の半導体装置のコンタクト部は、p型半導体領域に電氣的に接続しているとともにp型の不純物を含む窒化ガリウム系半導体のp型部分領域と、そのp型部分領域に電氣的に接続する第1電極と、p型部分領域と第1電極の間に形成されているとともに酸化ガリウムを含む第1コンタクト層を備えている。本発明のコンタクト部はさらに、チャネル領域に電氣的に接続しているとともにn型の不純物を含む窒化ガリウム系半導体のn型部分領域と、n型部分領域に電氣的に接続する第2電極と、n型部分領域と第2電極の間に形成されているとともに酸化ガリウムを含む第2コンタクト層を備えている。p型部分領域と第1電極は、第1コンタクト層を介してオーミック接続されている。n型部分領域と第2電極は、第2コンタクト層を介してオーミック接続されている。

30

上記の半導体装置では、ゲート電極に電圧が印加していない状態において、p型半導体領域から伸展する空乏層がチャネル領域を空乏化する。このため、上記の半導体装置は、ノーマリオフで動作することができる。この種の半導体装置では、p型半導体領域の電位を安定させるために、コンタクト部に設けられたp型部分領域を介してp型半導体領域と第1電極を電氣的に接続している。一方、この種の半導体装置では、チャネル領域に電子を供給するために、コンタクト部に設けられたn型部分領域を介してチャネル領域と第2電極を電氣的に接続している。本発明の半導体装置では、p型部分領域と第1電極の間のコンタクト特性が第1コンタクト層によって改善されており、n型部分領域と第2電極の間のコンタクト特性が第2コンタクト層によって改善されている。

40

第1コンタクト層と第2コンタクト層は、共通の材料であり、同一工程で作成することができる。本発明の半導体装置は、少ない工程数で製造することが可能であるとともに、p型の第1部分領域と第1電極の間のコンタクト特性とn型の第2部分領域と第2電極の間のコンタクト特性の両者を改善することができる。

【 0 0 1 3 】

ゲート部とコンタクト部を有する半導体装置では、p型部分領域とn型部分領域が直接的に接しており、第1コンタクト層と第2コンタクト層が連続していることが好ましい。

50

第1コンタクト層と第2コンタクト層を共通化することによって、第1コンタクト層と第2コンタクト層がセルフアライン的に形成され、半導体装置が小型化される。

【0014】

チャネル領域を有する半導体装置では、そのチャネル領域が、第1チャネル領域と第2チャネル領域を有しているのが好ましい。第1チャネル領域のバンドギャップの幅と第2チャネル領域のバンドギャップの幅が異なり、第1チャネル領域と第2チャネル領域がヘテロ接合していることが好ましい。

上記の半導体装置では、第1チャネル領域と第2チャネル領域の間に2次元電子ガス層が形成され、電子はその2次元電子ガス層を利用して走行することができる。上記の半導体装置のチャネル抵抗は小さい。

【0015】

第1チャネル領域には、アルミニウムを含まない窒化ガリウムを用いることができる。第2チャネル領域には、アルミニウムを含む窒化ガリウムを用いることができる。アルミニウムを含む窒化ガリウムのバンドギャップの幅は、アルミニウムの含有比を増加させることによって、アルミニウムを含まない窒化ガリウムのバンドギャップの幅よりも大きくすることができる。

【0016】

本発明は、第1チャネル領域にアルミニウムを含まない窒化ガリウムが用いられ、第2チャネル領域にアルミニウムを含む窒化ガリウムが用いられている半導体装置を製造する方法を提供することができる。

本発明の製造方法は、ゲート部とコンタクト部に連続して伸びているp型半導体領域と第1チャネル領域と第2チャネル領域の積層体を準備し、コンタクト部の範囲に存在する第1チャネル領域及び第2チャネル領域の一部にn型の不純物を導入し、n型部分領域を形成する工程を備えている。本発明の製造方法は、そのn型部分領域の第2チャネル領域の一部を除去し、第1チャネル領域が露出する溝を形成する工程を備えている。本発明の製造方法は、その溝の底面において露出している第1チャネル領域の表面、及びその溝よりも反ゲート部側の第2チャネル領域の表面の一部を酸化し、第1チャネル領域の少なくとも一部に酸化ガリウムを含むコンタクト層を形成し、第2チャネル領域の少なくとも一部に酸化アルミニウムを含む絶縁領域とする工程を備えている。本発明の製造方法はさらに、コンタクト層に電氣的に接続する第2電極を形成する工程を備えている。p型部分領域と第1電極は、第1コンタクト層を介してオーミック接続されている。n型部分領域と第2電極は、第2コンタクト層を介してオーミック接続されている。

上記の製造方法では、溝の底面において露出している第1チャネル領域の表面、及び第2チャネル領域の表面の一部を同時に酸化することによって、第1チャネル領域の少なくとも一部に酸化ガリウムを含むコンタクト層を形成し、第2チャネル領域の少なくとも一部に酸化アルミニウムを含む絶縁領域することを特徴としている。この工程によって、第2電極に接続するためのコンタクト層が形成されるとともに、半導体装置を周囲から絶縁分離するための絶縁領域も同時に形成することができる。

【発明の効果】

【0017】

本発明によると、p型の半導体領域とn型の半導体領域の両者に対して、少ない工程数で電極を設けることができる。

【発明を実施するための最良の形態】

【0018】

本発明の好ましい形態を列記する。

(第1形態) 窒化ガリウム系半導体は、一般式が $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ (ただし、 $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < 1-x-y < 1$)で表される。

(第2形態) p型部分領域の表面及びn型部分領域の表面に対する酸化処理は、熱酸化処理、オゾン処理等を利用することができる。

【実施例】

【 0 0 1 9 】

図 1 に、ヘテロ接合を有する縦型の半導体装置 1 0 の要部断面図を模式的に示す。

半導体装置 1 0 は、アルミニウム (Al) のドレイン電極 2 2 を裏面に備えている。半導体装置 1 0 は、そのドレイン電極 2 2 上に形成されており、窒化ガリウム (GaN) を主材料とする n^+ 型のドレイン層 2 4 を備えている。ドレイン層 2 4 の不純物には、シリコン (Si) 又は酸素 (O) が用いられており、そのキャリア濃度は約 $3 \times 10^{18} \text{cm}^{-3}$ に調整されている。ドレイン層 2 4 の厚みは、約 $200 \mu\text{m}$ である。

【 0 0 2 0 】

半導体装置 1 0 は、ドレイン層 2 4 上に形成されており、窒化ガリウムを主材料とする n^- 型の低濃度半導体領域 2 6 を備えている。低濃度半導体領域 2 6 の不純物にはシリコンが用いられており、そのキャリア濃度は約 $1 \times 10^{16} \text{cm}^{-3}$ に調整されている。

【 0 0 2 1 】

半導体装置 1 0 は、低濃度半導体領域 2 6 上の一部に形成されており、窒化ガリウムを主材料とする p^+ 型の p 型半導体領域 2 8 を備えている。 p 型半導体領域 2 8 は、低濃度半導体領域 2 6 上に相互間に間隔を残して分散して配置されている。 p 型半導体領域 2 8 の不純物にはマグネシウム (Mg) が用いられており、そのキャリア濃度は約 $1 \times 10^{18} \text{cm}^{-3}$ に調整されている。 p 型半導体領域 2 8 の厚みは、約 $0.5 \mu\text{m}$ である。 p 型半導体領域 2 8 は、低濃度半導体領域 2 6 上に複数個が形成されている。複数個の p 型半導体領域 2 8 は、低濃度半導体領域 2 6 上に分散して形成されている。 p 型半導体領域 2 8 とそれに隣合う p 型半導体領域 2 8 の間には、低濃度半導体領域 2 6 の一部が介在しており、その一部は凸状の形状を有している。

【 0 0 2 2 】

図 1 に示すように、この例では、紙面左右に 2 つの p 型半導体領域 2 8 が図示されている。平面視したときに、 p 型半導体領域 2 8 は、紙面奥行き方向に長く伸びている。複数個の p 型半導体領域 2 8 は、低濃度半導体領域 2 6 上にストライプ状に配置されている。後述するように、 p 型半導体領域 2 8 とそれに隣合う p 型半導体領域 2 8 の間に介在する凸状の低濃度半導体領域 2 6 の一部は、電流が縦方向に流れる領域である。したがって、 p 型半導体領域 2 8 が分散して形成されていることによって、電流が縦方向に流れる凸状の低濃度半導体領域 2 6 の一部が、半導体装置 1 0 の面内に多く確保される。このため、半導体装置 1 0 は、小さなオン抵抗を得ることができる。

p 型半導体領域 2 8 の横方向の距離 L_{28} は、約 $10 \sim 25 \mu\text{m}$ である。なお、図 1 は、半導体装置 1 0 の単位構造を表しており、実際には、その単位構造が紙面左右に繰り返し形成されている。したがって、実際の p 型半導体領域 2 8 の横方向の距離は、前記距離 L_{28} の約 2 倍になる。 p 型半導体領域 2 8 とそれに隣合う p 型半導体領域 2 8 の間の距離 L_{26} は、約 $1 \sim 10 \mu\text{m}$ である。

【 0 0 2 3 】

半導体装置 1 0 は、 p 型半導体領域 2 8 上に形成されており、窒化アルミニウム (AlN) を主材料とする不純物拡散抑制膜 3 2 を備えている。不純物拡散抑制膜 3 2 は、 p 型半導体領域 2 8 に含まれているマグネシウムが、チャネル領域 3 5 等に拡散するのを抑制する。不純物拡散抑制膜 3 2 は、 p 型半導体領域 2 8 上の全範囲を覆っていない。後述するように、 p 型半導体領域 2 8 とソース電極 5 8 が電気的に接続するために、 p 型半導体領域 2 8 の上面の一部は、不純物拡散抑制膜 3 2 で被覆されていない。

【 0 0 2 4 】

半導体装置 1 0 は、低濃度半導体領域 2 6 上及び不純物拡散抑制膜 3 2 上に形成されているチャネル領域 3 5 を備えている。チャネル領域 3 5 は、バンドギャップの幅が異なる第 1 チャネル領域 3 4 と第 2 チャネル領域 3 6 を備えている。第 1 チャネル領域 3 4 は、 p 型半導体領域 2 8 側に設けられている。第 1 チャネル領域 3 4 と第 2 チャネル領域 3 6 は直接的に接しており、第 1 チャネル領域 3 4 と第 2 チャネル領域 3 6 によってヘテロ接合が構成されている。

【 0 0 2 5 】

第1チャネル領域34には、窒化ガリウムが用いられている。第1チャネル領域34の不純物にはシリコンが用いられており、そのキャリア濃度は約 $1 \times 10^{16} \text{cm}^{-3}$ に調整されている。第1チャネル領域34の厚みは、約100nmである。

【0026】

第2チャネル領域36には、窒化ガリウム・アルミニウム ($\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}$) が用いられている。第2チャネル領域36の結晶構造にはアルミニウムが含まれており、そのバンドギャップの幅は、第1チャネル領域34のバンドギャップの幅よりも広い。第2チャネル領域36の不純物にはシリコンが用いられており、そのキャリア濃度は約 $1 \times 10^{16} \text{cm}^{-3}$ に調整されている。第2チャネル領域36の厚みは、約25nmである。

【0027】

半導体装置10は、第2チャネル領域36上に形成されており、酸化シリコンを主材料とするゲート絶縁膜38を備えている。半導体装置10はさらに、ゲート絶縁膜38上に形成されており、ポリシリコンを主材料とするゲート電極39を備えている。なお、本実施例のゲート電極39は、チャネル領域35のほぼ全範囲に対向して形成されているが、後述するように、ゲート電極39は、p型半導体領域28に対向する位置の少なくとも一部に形成されていればよい。ゲート電極39は、ソース領域54とp型半導体領域28の中央側端部の間に存在するチャネル領域35に対向する部分に形成されていればよい。この場合、半導体装置10のオン・オフを正確に切替えることができる。p型半導体領域28、不純物拡散抑制膜32、第1チャネル領域34、及び第2チャネル領域36が積層している部分をゲート部30という。

【0028】

半導体装置10はさらに、コンタクト部50を備えている。コンタクト部50は、窒化ガリウムを主材料とするp型のp型部分領域52を備えている。p型部分領域52は、不純物拡散抑制膜32に形成されている開孔を介してp型半導体領域28に直接的に接している。後述するが、p型部分領域52は、p型半導体領域28に存在するマグネシウムが拡散することによって形成される。

【0029】

コンタクト部50は、窒化ガリウムを主材料とするn⁺型のソース領域54 (n型部分領域の一例) を備えている。ソース領域54は、チャネル領域35に直接的に接している。ソース領域54は、p型半導体領域28に対向する位置に形成されている。ソース領域54は、p型半導体領域28とそれに隣合うp型半導体領域28の間に介在している凸状の低濃度半導体領域26の一部に対して、ゲート部30を挟んで対向している。換言すると、水平方向において、p型半導体領域28とそれに隣合うp型半導体領域28の間に介在している凸状の低濃度半導体領域26の一部とソース領域54の間には、ゲート部30が介在している。ソース領域54の不純物にはシリコンが用いられており、そのキャリア濃度は約 $3 \times 10^{18} \text{cm}^{-3}$ に調整されている。

【0030】

コンタクト部50は、アルミニウムのソース電極58を備えている。コンタクト部50はさらに、p型部分領域52とソース電極58の間に形成されており、酸化ガリウム (Ga_2O_3) を主材料とするコンタクト層56を備えている。コンタクト層56は、ソース領域54とソース電極58の間にも形成されている。コンタクト層56は、p型部分領域52とソース電極58の間を良好に電氣的に接続するとともに、ソース領域54とソース電極58の間も良好に電氣的に接続している。

【0031】

次に、半導体装置10の動作を説明する。

p型半導体領域28が不純物拡散抑制膜32を介して第1チャネル領域34に間接的に接している。このため、ゲート電極39に電圧を印加していない状態では、第1チャネル領域34に空乏層が形成され、その空乏層は第1チャネル領域34と第2チャネル領域36のヘテロ接合面にまで伸びている。これにより、ヘテロ接合面の伝導体のエネルギー準位は、フェルミ準位よりも上側に存在することになる。このため、ゲート電極39に電圧

10

20

30

40

50

を印加していない状態では、２次元電子ガス層は、ヘテロ接合面に形成されない。したがって、ゲート電極３９に電圧が印加されていない状態では、電子の走行が停止され、半導体装置１０は、ノーマリオフとして動作する。

【００３２】

ゲート電極３９に正の電圧が印加されている状態では、第１チャネル領域３４に形成されていた空乏層が縮小し、第１チャネル領域３４と第２チャネル領域３６のヘテロ接合面の伝導体のエネルギー準位は、フェルミ準位よりも下側に存在することになる。これにより、ヘテロ接合面に２次元電子ガス層が形成される。このため、ゲート電極３９に正の電圧が印加されている状態では、２次元電子ガス層内のポテンシャル井戸内に電子が存在する状態が作り出される。この結果、２次元電子ガス層内を電子が走行し、半導体装置１０はオンとなる。ソース領域５４からヘテロ接合面の２次元電子ガス層に沿って横方向に走行してきた電子は、低濃度半導体領域２６の凸部（ｐ型半導体領域２８を隔てている部分であり、低濃度半導体領域２６が第１チャネル領域３４に接する部分である）を縦方向に流れ、低濃度半導体領域２６及びドレイン層２４を経由してドレイン電極２２まで流れる。これにより、ソース電極５８とドレイン電極２２の間が導通する。

10

【００３３】

上記したように、半導体装置１０のオン・オフの制御は、ｐ型半導体領域２８、不純物拡散抑制膜３２、第１チャネル領域３４、第２チャネル領域３６、ゲート絶縁膜３８及びゲート電極３９が積層しているゲート部３０で行われている。即ち、半導体装置１０のオン・オフの制御は、ゲート電極３９に印加する電圧によって、第１チャネル領域３４に形成されている空乏層の厚み方向の幅を制御することによって行われている。

20

【００３４】

ｐ型半導体領域２８は、ｐ型部分領域５２とコンタクト層５６を介してソース電極５８に電氣的に接続している。コンタクト層５６は、ｐ型部分領域５２とソース電極５８の間に良好なオーミック接続を提供する。このため、ｐ型半導体領域２８の電位は、ソース電極５８の電位、即ち接地電位に安定して固定される。このため、ｐ型半導体領域２８から第１チャネル領域３４内に伸展する空乏層も安定して形成される。この結果、半導体装置１０のオン・オフの制御は、ゲート電極３９に印加する電圧に基づいて良好に制御される。

さらに、コンタクト層５６は、ソース領域５４とソース電極５８の間にも良好な電氣的な接続を提供する。このため、ソース領域５４とソース電極５８の間のコンタクト抵抗が小さい。この結果、半導体装置１０のオン抵抗は、小さい値になる。

30

さらに、コンタクト層５６は、ｐ型部分領域５２とソース領域５４の両者に共通して設けられている。半導体装置１０は、ｐ型部分領域５２とソース領域５４のそれぞれに専用のコンタクト層を形成しない。コンタクト層５６は、同一工程で作成することができる。半導体装置１０は、少ない工程数で製造することが可能であるとともに、ｐ型部分領域５４とソース電極５８の間のコンタクト特性とソース領域５２とソース電極の間のコンタクト特性の両者を改善することができる。

【００３５】

（半導体装置１０の製造方法）

40

次に半導体装置１０の製造方法を説明する。

まず、図２に示すように、 n^+ 型の窒化ガリウムを主材料とする半導体基板２４（後にドレイン層２４となる）を用意する。半導体基板２４の厚みは約２００ μm である。

次に、図３に示すように、MOCVD（Metal Organic Chemical Vapor Deposition）法を利用して、半導体基板２４上に n^- 型の低濃度半導体領域２６を結晶成長する。低濃度半導体領域２６の厚みは、約６ μm である。さらに、MOCVD法を利用して、低濃度半導体領域２６上に p^+ 型のｐ型半導体領域２８を結晶成長する。ｐ型半導体領域２８の厚みは、約０．５ μm である。次に、CVD（Chemical Vapor Deposition）法を利用して、ｐ型半導体領域２８上に酸化シリコンのマスク６２を成膜する。

【００３６】

50

次に、図 4 に示すように、リソグラフィー技術を利用して、マスク 6 2 の一部を除去する。次に、R I E 技術を利用して、露出する p 型半導体領域 2 8 の一部を貫通して低濃度半導体領域 2 6 にまで達するトレンチ 7 1 を形成する。トレンチ 7 1 を形成した後に、マスク 6 2 を除去する。

次に、図 5 に示すように、MOCVD法を利用して、p 型半導体領域 2 8 及び低濃度半導体領域 2 6 の表面に窒化アルミニウムの不純物拡散抑制膜 3 2 を成膜する。

次に、図 6 に示すように、リソグラフィー技術を利用して、トレンチ 7 1 の内壁に形成されている不純物拡散抑制膜 3 2 を除去するとともに、p 型半導体領域 2 8 がコンタクトするための開孔に対応する部分の不純物拡散抑制膜 3 2 を除去する。

次に、図 7 に示すように、CVD法を利用して、不純物拡散抑制膜 3 2 及び露出する p 型半導体領域 2 8 上に酸化シリコンのマスク 6 4 を形成する。

10

【 0 0 3 7 】

次に、図 8 に示すように、MOCVD法を利用して、トレンチ 7 1 の底面において露出している低濃度半導体領域 2 6 の表面から窒化ガリウムを結晶成長する。結晶成長は、p 型半導体領域 2 8 と同一の高さになるまで続ける。形成される結晶の不純物濃度は、低濃度半導体領域 2 6 の不純物濃度と同一に調整されている。このため、結晶成長した部分と低濃度半導体領域 2 6 は、連続した一つの領域と評価することができる。

【 0 0 3 8 】

次に、図 9 に示すように、マスク 6 4 を除去した後に、トレンチ 7 1 において露出している低濃度半導体領域 2 6 の表面、不純物拡散抑制膜 3 2 の表面及び露出している p 型半導体領域 2 8 の表面から窒化ガリウムを結晶成長し、第 1 チャネル領域 3 4 を形成する。第 1 チャネル領域 3 4 の厚みは、1 0 0 nm である。第 1 チャネル領域 3 4 の不純物濃度は、低濃度半導体領域 2 6 の不純物濃度と同一に調整されている。

20

なお、不純物抑制膜 3 2 の材料に、酸化シリコン又は窒化シリコンを用いると、この工程において選択横方向成長法 (ELO) の技術を利用することができる。酸化シリコン又は窒化シリコンは、それらの表面から結晶成長が生じない。したがって、トレンチ 7 1 において露出している低濃度半導体領域 2 6 の表面からの結晶成長が、不純物拡散抑制膜 3 2 の表面を横方向に進行する。このとき、不純物拡散抑制膜 3 2 の表面を覆って形成される部分は、結晶欠陥の密度が低減化された良質な半導体層になる。なお、ELO 技術で成長した半導体層の厚みが厚い場合は、エッチング、研磨などにより所望の厚さに調整することができる。

30

【 0 0 3 9 】

次に、図 1 0 に示すように、MOCVD法を利用して、第 1 チャネル領域 3 4 上に第 2 チャネル領域 3 6 を結晶成長する。第 2 チャネル領域 3 6 の厚みは 2 5 nm である。

なお、第 1 チャネル領域 3 4 及び第 2 チャネル領域 3 6 を形成すると同時に、p 型半導体領域 2 8 に含まれていたマグネシウムの一部が、不純物拡散抑制膜 3 2 の開孔から第 1 チャネル領域 3 4 及び第 2 チャネル領域 3 6 の一部に拡散し、p 型部分領域 5 2 を形成する。

次に、CVD法を利用して、第 2 チャネル領域 3 6 の表面に酸化シリコンのマスク 6 6 を形成する。次に、マスク 6 6 は、リソグラフィー技術とエッチング技術を利用して、コンタクト部に対応する部分が選択的に除去される。

40

次に、イオン注入技術を利用して、マスク 6 6 の開孔から露出している第 2 チャネル領域 3 6 及び第 1 チャネル領域 3 4 に不純物を導入する。このとき、窒素をドーズ量 $1 \times 10^{15} \text{cm}^{-2}$ 、加速電圧 3 5 eV で注入した後に、シリコンをドーズ量 $1 \times 10^{15} \text{cm}^{-2}$ 、加速電圧 6 5 eV で注入する。イオン注入をした後に、マスク 6 6 を除去する。

【 0 0 4 0 】

次に、図 1 1 に示すように、第 2 チャネル領域 3 6 の表面全体に、酸化シリコンのマスク 6 7 を形成する。マスク 6 7 を形成した後に、アニール処理 (N_2 雰囲気下、1 1 0 0、2 0 分) を実施する。アニール処理を実施すると、先のイオン注入で導入された窒素及び酸素の不純物が活性化してソース領域 5 4 が形成される。アニール処理後、酸化シリコ

50

ンのマスク 6 7 を除去する。

【 0 0 4 1 】

次に、図 1 2 に示すように、CVD法を利用して、1 0 0 nmの厚さのポリシリコンのマスク 6 8 を形成する。次に、リソグラフィー技術とエッチング技術を利用して、マスク 6 8 の一部に開孔を形成する。この開口部は、後に酸化ガリウムのコンタクト層を形成する部分に対応している。さらに、その開口部から露出しているソース領域 5 4 及び p 型部分領域 5 2 のうち第 2 チャネル領域 3 6 に対応する部分を除去し、ソース領域 5 4 及び p 型部分領域 5 2 のうち第 1 チャネル領域 3 4 に対応する部分の表面を露出する。

次に、図 1 3 に示すように、酸化処理（酸素雰囲気下、8 8 0 、5 時間）を実施する。酸化処理によって、p 型部分領域 5 2 の表面及びソース領域 5 4 の表面が酸化され、酸化ガリウムのコンタクト層 5 6 が形成される。コンタクト層 5 6 は、p 型部分領域 5 2 とソース領域 5 4 の両者に連続して形成される。なお、詳細には、コンタクト層 5 6 のうち p 型部分領域 5 2 を酸化して形成される部分の厚みとコンタクト層 5 6 のうちソース領域 5 4 を酸化して形成される部分の厚みは異なっていることが多い。図 1 3 では、コンタクト層 5 6 が p 型部分領域 5 2 とソース領域 5 4 の両者に連続して形成されていることを明瞭にするために、簡単化して図示している。また、本工程の酸化処理によってマスク 6 8 も酸化され、酸化シリコンとポリシリコンの積層膜となるが、図 1 2 では簡単化して図示している。マスク 6 8 は、酸化処理後にフッ酸によるエッチングによって除去する。

【 0 0 4 2 】

次に、HTO(High Temperature Oxide)法を利用して、酸化シリコンのゲート絶縁膜 3 8 を形成する。ゲート絶縁膜 3 8 の厚みは、5 0 nmである。

次に、CVD法を利用して、ゲート絶縁膜 3 8 の表面に不純物が高濃度に導入されたポリシリコンのゲート電極 3 9 を形成する。次に、リソグラフィー技術及びエッチング技術を利用して、ゲート絶縁膜 3 8 とゲート電極 3 9 を所望の形状に加工する。この工程を経て、図 1 4 に示す構造が得られる。

【 0 0 4 3 】

次に、スパッタ法を利用して、コンタクト層 5 6 の表面にソース電極 5 8 を蒸着する。ソース電極 5 8 は、コンタクト層 5 6 を介して p 型部分領域 5 2 及びソース領域 5 4 の両者に電氣的に接続している。

酸化ガリウムのコンタクト層 5 6 は導電性を有しており、p 型部分領域 5 2 とソース電極 5 8 の間を良好に電氣的に接続することができる。さらに、コンタクト層 5 6 は、ソース領域 5 4 とソース電極 5 8 の間も良好に電氣的に接続することができる。本実施例の製造方法では、p 型部分領域 5 2 の表面とソース領域 5 4 の表面のそれぞれに専用のコンタクト層を形成しない。本実施例の製造方法を利用すると、少ない工程数で製造することが可能であるとともに、p 型部分領域 5 2 とソース電極 5 8 の間のコンタクト特性とソース領域 5 4 とソース電極 5 8 の間のコンタクト特性の両者を改善することができる。さらに、コンタクト層 5 6 及びソース電極 5 8 がセルフアライン的に形成されるので、コンタクト層 5 6 及びソース電極 5 8 を少ない面積にすることができる。本実施例の製造方法は、半導体装置 1 0 の小型化に寄与することができる。

【 0 0 4 4 】

次に、スパッタ法を利用して、ドレイン層 2 4 の裏面にドレイン電極 2 2 を形成する。最後にアニール処理を実施する。これらの工程を経て、図 1 に示す半導体装置 1 0 を得ることができる。

【 0 0 4 5 】

上記の製造方法は、他に以下の工程を含んでもよい。

図 1 5 に、半導体装置 1 0 の他の製造方法の製造過程を示す。図 1 5 の製造過程は、ソース領域 5 4 及び p 型部分領域 5 2 のうち第 2 チャネル領域 3 6 に対応する部分を除去する前の段階であり、図 1 2 の製造過程に対応している。

【 0 0 4 6 】

図 1 5 に示すように、マスク 6 8 の一部を除去し、ソース領域 5 4 、p 型部分領域 7 2

10

20

30

40

50

、及び反ゲート部側の第２チャンネル領域３６の表面３６aを露出させる。

次に、図１６に示すように、ソース領域５４の一部及びｐ型部分領域５２の一部を除去し、溝７２を形成する。溝７２は、ソース領域５４及びｐ型部分領域５２に形成され、第２チャンネル領域３６に形成されていない。溝７２の深さは、第２チャンネル領域３６の厚みに対応している。したがって、溝７２を形成することによって、ソース領域５４及びｐ型部分領域５２のうち第２チャンネル領域３６に対応する部分が除去され、ソース領域５４及びｐ型部分領域５２のうち第１チャンネル領域３４に対応する部分の表面が露出する。

【００４７】

次に、図１７に示すように、酸化処理（酸素雰囲気下、８８０℃、５時間）を実施する。酸化処理によって、ソース領域５４の表面及びｐ型部分領域５２の表面が酸化され、酸化ガリウムのコンタクト層５６が形成される。同時に、第２チャンネル領域３６の表面３６aが酸化され、酸化アルミニウムを含む絶縁領域７４が形成される。

絶縁領域７４は、第２チャンネル領域３６及び第１チャンネル領域３４内に形成され、ヘテロ接合面を実質的に破壊する。このため、素子分離を良好に行うことができる。この素子分離技術は、複数の半導体装置１０群とその周囲に形成される他の素子の間を電氣的に分離するときには有用である。

【００４８】

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【図面の簡単な説明】

【００４９】

【図１】実施例の半導体装置の要部断面図を示す。

【図２】実施例の半導体装置の製造過程を示す（１）。

【図３】実施例の半導体装置の製造過程を示す（２）。

【図４】実施例の半導体装置の製造過程を示す（３）。

【図５】実施例の半導体装置の製造過程を示す（４）。

【図６】実施例の半導体装置の製造過程を示す（５）。

【図７】実施例の半導体装置の製造過程を示す（６）。

【図８】実施例の半導体装置の製造過程を示す（７）。

【図９】実施例の半導体装置の製造過程を示す（８）。

【図１０】実施例の半導体装置の製造過程を示す（９）。

【図１１】実施例の半導体装置の製造過程を示す（１０）。

【図１２】実施例の半導体装置の製造過程を示す（１１）。

【図１３】実施例の半導体装置の製造過程を示す（１２）。

【図１４】実施例の半導体装置の他の製造過程を示す（１３）。

【図１５】実施例の半導体装置の他の製造過程を示す（１４）。

【図１６】実施例の半導体装置の他の製造過程を示す（１５）。

【図１７】実施例の半導体装置の他の製造過程を示す（１６）。

【符号の説明】

【００５０】

２２：ドレイン電極

２４：ドレイン層

２６：低濃度半導体領域

２８：ｐ型半導体領域

３０：ゲート部

10

20

30

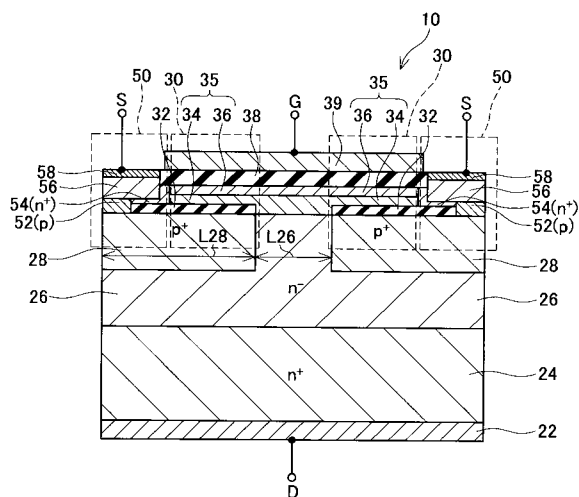
40

50

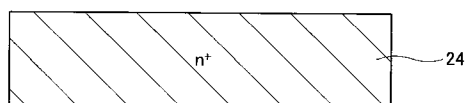
- 3 2 : 不純物拡散抑制膜
- 3 4 : 第 1 チャネル領域
- 3 5 : チャネル領域
- 3 6 : 第 2 チャネル領域
- 3 8 : ゲート絶縁膜
- 3 9 : ゲート電極
- 5 0 : コンタクト部
- 5 2 : p 型部分領域
- 5 4 : ソース領域
- 5 6 : コンタクト層
- 5 8 : ソース電極

10

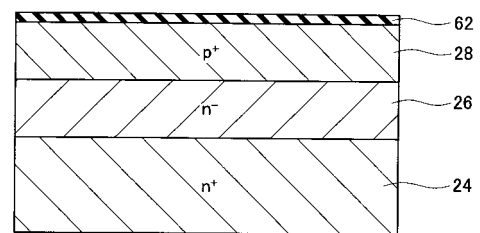
【図 1】



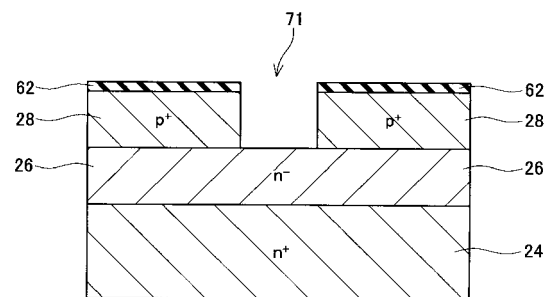
【図 2】



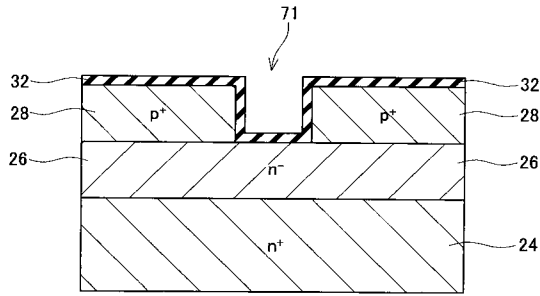
【図 3】



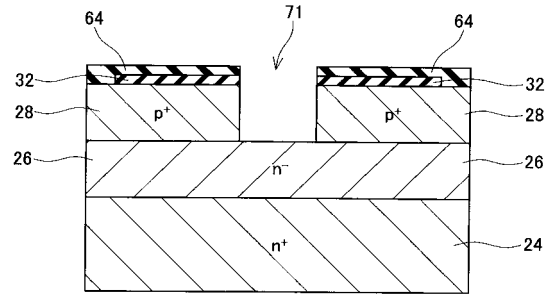
【図 4】



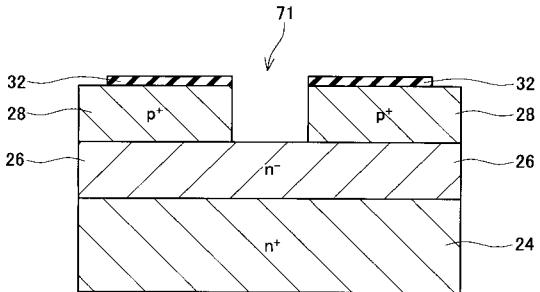
【図 5】



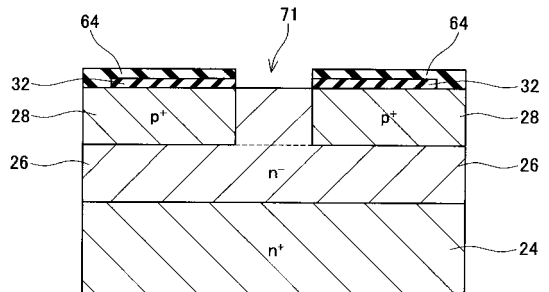
【図 7】



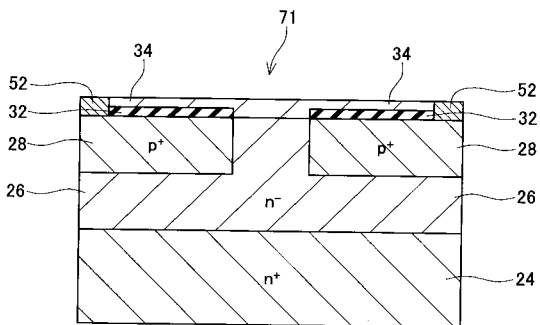
【図 6】



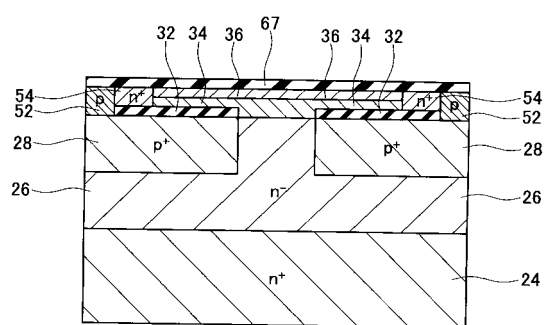
【図 8】



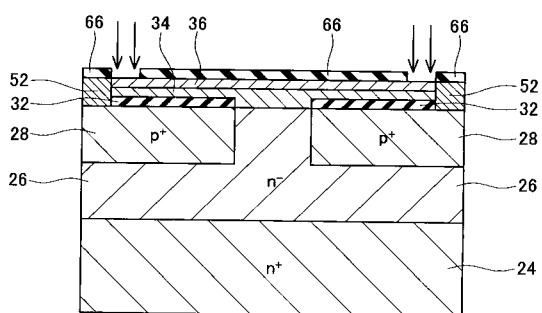
【図 9】



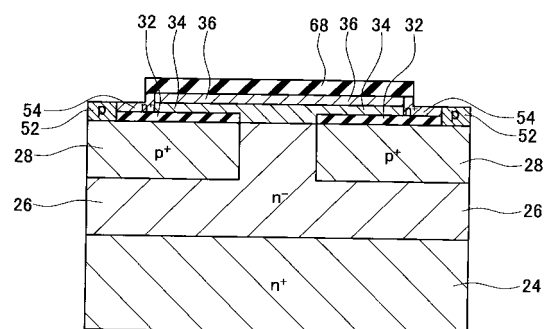
【図 11】



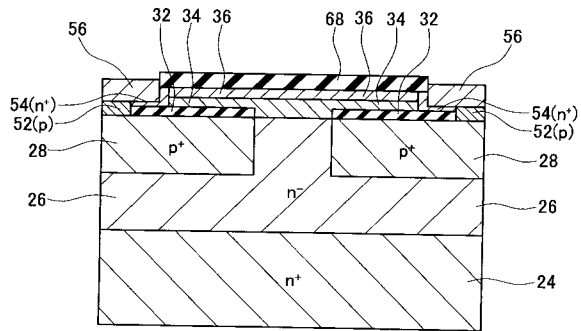
【図 10】



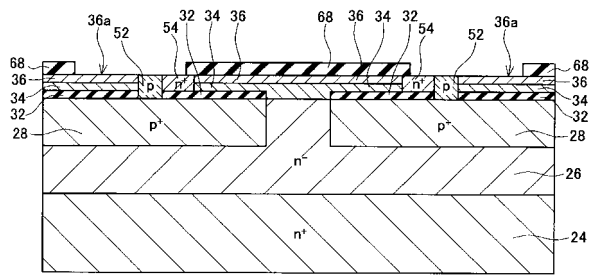
【図 12】



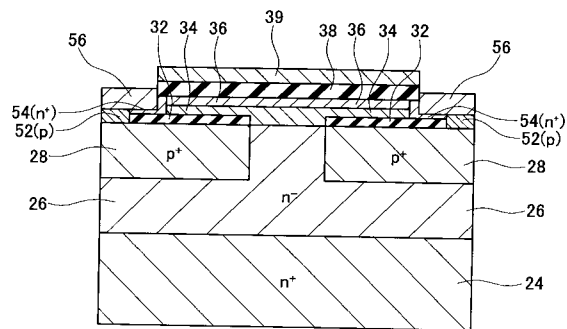
【図 13】



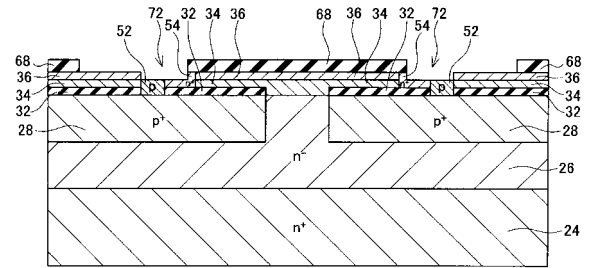
【図 15】



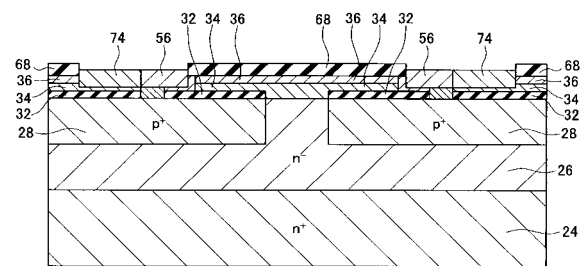
【図 14】



【図 16】



【図 17】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/50 J

- (72)発明者 島村 清史
茨城県つくば市千現一丁目2番1号 独立行政法人物質・材料研究機構内
- (72)発明者 ガルシア ビジョラ エンカルナシオン アントニオ
茨城県つくば市千現一丁目2番1号 独立行政法人物質・材料研究機構内
- (72)発明者 北村 健二
茨城県つくば市千現一丁目2番1号 独立行政法人物質・材料研究機構内
- (72)発明者 加地 徹
愛知県愛知郡長久手町大字長湫字横道41番地の1 株式会社豊田中央研究所内

審査官 須賀 亮介

- (56)参考文献 特開2004-260140(JP,A)
特開2007-173742(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 21/28 - 21/288
H 0 1 L 21/44 - 21/445
H 0 1 L 29/40 - 29/49
H 0 1 L 29/872
H 0 1 L 29/78
H 0 1 L 21/336