

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-50475
(P2011-50475A)

(43) 公開日 平成23年3月17日(2011.3.17)

(51) Int.Cl.	F 1	テーマコード (参考)
A 6 3 F 7/02 (2006.01)	A 6 3 F 7/02 3 2 6 Z	2 C 0 8 8
	A 6 3 F 7/02 3 0 4 D	
	A 6 3 F 7/02 3 0 4 Z	

審査請求 未請求 請求項の数 6 O L (全 74 頁)

(21) 出願番号	特願2009-200478 (P2009-200478)	(71) 出願人	000132747
(22) 出願日	平成21年8月31日 (2009. 8. 31)		株式会社ソファイア
			群馬県桐生市境野町7丁目201番地
		(74) 代理人	100075513
			弁理士 後藤 政喜
		(74) 代理人	100114236
			弁理士 藤井 正弘
		(74) 代理人	100120260
			弁理士 飯田 雅昭
		(74) 代理人	100137604
			弁理士 須藤 淳
		(74) 代理人	100142468
			弁理士 高山 裕志

最終頁に続く

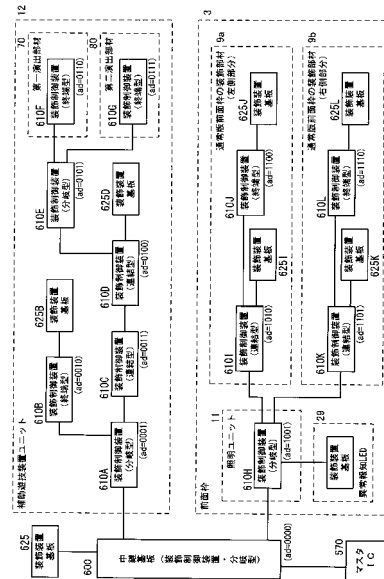
(54) 【発明の名称】 遊技機

(57) 【要約】

【課題】グループ統括制御手段とグループ単位制御手段とを接続する接続線の数を削減することに加えて、接続線の長さを短くすることを可能とする遊技機を提供する。

【解決手段】遊技を統括的に制御する遊技制御手段と、該遊技制御手段からの指令に対応して、遊技の演出を行う複数系統の演出装置を系統毎に制御可能な演出制御手段と、を備える遊技機において、グループ化された演出装置を制御するグループ単位制御手段が配置された第1配線基板と、グループ単位制御手段が配置された第2配線基板と、各グループ単位制御手段を統括的に制御するグループ統括制御手段から送信されたデータを、第1配線基板及び第2配線基板にそれぞれ送信する分岐基板と、を備え、第1配線基板及び第2配線基板に配置された各々のグループ単位制御手段から出力される返答信号は、分岐基板を経由してグループ統括制御手段に送信される。

【選択図】 図 1 1



【特許請求の範囲】

【請求項 1】

遊技領域に設けた所定の始動入賞領域を遊技球が通過すると、複数の識別情報を変動表示する変動表示ゲームが実行され、該変動表示ゲームの結果に対応して遊技者に特典を付与する特別遊技状態を発生可能な遊技機において、

前記遊技領域における遊技を統括的に制御する遊技制御手段と、

遊技の演出を行う複数の演出装置と、

前記遊技制御手段からの指令に対応して、前記複数の演出装置を制御する演出制御手段と、を備え、

前記演出装置の系統の各々を複数グループに分割し、該分割されたグループに属する演出装置を制御するためのグループ単位制御手段をグループ毎に設け、

前記各グループに対応させて複数の配線基板を個別に設け、

前記演出制御手段を、前記グループ単位制御手段の各々を統括的に制御するグループ統括制御手段として構成するとともに、

前記グループ統括制御手段から前記グループ単位制御手段にタイミング信号を伝達するタイミング信号線と、

前記グループ統括制御手段と前記グループ単位制御手段との間でデータを送受信するデータ線と、

を備えることによって、前記グループ統括制御手段と前記各グループ単位制御手段との間で相互にデータ送信を可能とし、

前記複数の配線基板は、前記タイミング信号線及び前記データ線として機能する信号ケーブルによって相互に接続され、

前記グループ統括制御手段は、

前記データ線の信号レベルを送信データに対応する信号レベルに設定しながら前記タイミング信号線の信号レベルを繰り返し変化させることで、前記グループ単位制御手段に順次データ送信を行う送信手段と、

前記送信手段によるデータ送信の後に、前記グループ単位制御手段からの返答信号を取り込む返答信号取込手段と、

前記取り込んだ返答信号によってデータ送信の成否を判定する判定手段と、

を備え、

前記グループ単位制御手段は、前記送信手段がデータ送信を行った前記データ線を介して、前記返答信号を前記グループ統括制御手段に出力する返答信号出力手段を備え、

前記複数の配線基板は、

前記グループ単位制御手段が配置された第 1 配線基板と、

前記グループ単位制御手段が配置され、前記第 1 配線基板とは別の第 2 配線基板と、

前記グループ統括制御手段から送信されたデータを、前記第 1 配線基板及び前記第 2 配線基板にそれぞれ送信する分岐基板と、

を含み、

前記分岐基板には、前記第 1 配線基板へデータを送信する信号ケーブルと、前記第 2 配線基板へデータを送信する信号ケーブルとが、それぞれ異なる信号ケーブルによって接続され、

前記第 1 配線基板及び第 2 配線基板に配置された各々のグループ単位制御手段から出力される返答信号は、前記分岐基板を経由して前記グループ統括制御手段に送信されることを特徴とする遊技機。

【請求項 2】

前記複数の配線基板には、

前記グループ単位制御手段及び前記演出装置がともに配置される主動型基板と、

前記グループ単位制御手段が配置されず前記演出装置が配置される従動型基板と、がさらに含まれ、

前記従動型基板は前記主動型基板に接続されるとともに、該従動型基板に配置された演

10

20

30

40

50

出装置は、該主動型基板に配置されたグループ単位制御手段によって制御されることを特徴とする請求項 1 に記載の遊技機。

【請求項 3】

可動物によって演出を行う第 1 可動演出装置及び第 2 可動演出装置が備えられ、

前記第 1 配線基板は、前記第 1 可動演出装置の可動部に配置されて当該第 1 配線基板自体が可動する構造となり、且つ、前記分岐基板側から受け入れる前記タイミング信号の信号ケーブルが接続される一方で、該タイミング信号を該第 1 可動演出用装置の外部に備えた配線基板へ転送する信号ケーブルが接続されず、

前記第 2 配線基板は、前記第 2 可動演出装置の可動部に配置されて当該第 2 配線基板自体が可動する構造となり、且つ、前記分岐基板側から受け入れる前記タイミング信号の信号ケーブルが接続される一方で、該タイミング信号を該第 2 可動演出用装置の外部に備えた配線基板へ転送する信号ケーブルが接続されないことを特徴とする請求項 1 又は請求項 2 に記載の遊技機。

10

【請求項 4】

前記グループ統括制御手段には前記配線基板が直列に接続され、

前記直列に接続された配線基板のうち、前記グループ統括制御手段に直近の配線基板から、前記第 1 配線基板側と前記第 2 配線基板側とに個別の信号ケーブルが接続される形態とすることで、該前記グループ統括制御手段に直近の配線基板を前記分岐基板として機能させ、

該分岐基板には、前記グループ単位制御手段が設けられていることを特徴とする請求項 1 又は請求項 2 に記載の遊技機。

20

【請求項 5】

前記グループ単位制御手段を備える配線基板同士を相互に接続して、該グループ単位制御手段によって制御される演出装置とともに一体化して構成された一体型演出ユニットと

、前記遊技領域が形成されるとともに、前記一体型演出ユニットを備えた遊技盤と、

前記遊技盤が着脱可能に取り付けられる前面枠と、をさらに備え、

当該遊技機に設けた演出装置のうち、前記一体型演出ユニットに含まれない演出装置が、前記前面枠及び前記遊技盤に各々備えられ、

前記第 1 配線基板は、前記前面枠と一体となって設けられ、該第 1 配線基板のグループ単位制御手段によって該前面枠に備えた演出装置が制御され、

30

前記第 2 配線基板のグループ単位制御手段は、前記一体型演出ユニットに含まれるグループ単位制御手段により構成され、

前記分岐基板は、前記遊技盤の裏面に配置されるとともに、前記前面枠に備えた第 1 配線基板へデータを送信する信号ケーブルと、前記一体型演出ユニットに備えた第 2 配線基板へデータを送信する信号ケーブルとが、それぞれ異なる信号ケーブルによって接続される構成とし、

さらに、該分岐基板にはグループ単位制御手段が備えられ、該グループ単位制御手段によって、前記遊技盤に備えた演出装置のうち、前記一体型演出ユニットに含まれていない演出装置が制御されることを特徴とする請求項 1 又は請求項 2 に記載の遊技機。

40

【請求項 6】

前記グループ統括制御手段は、前記タイミング信号線と前記データ線の信号変化による更新指令信号を送信し、

前記グループ単位制御手段は、前記更新指令信号を受信すると、前記演出装置に接続されたポートの状態を更新することを特徴とする請求項 1 から 5 のいずれか 1 つに記載の遊技機。

【発明の詳細な説明】

【技術分野】

【0001】

グループに分割された演出装置を制御する複数のグループ単位制御手段と、複数のグル

50

ープ単位制御手段を制御するグループ統括制御手段とを備える遊技機に関し、特に、グループ統括制御手段からグループ単位制御手段へのデータ送信方法に関する。

【背景技術】

【0002】

階調制御ICを用いて、定時間タイマ割込処理内に、複数のLEDの階調点灯及びステッピングモータの励磁駆動を行うことが可能な遊技機として、階調制御ICがシリアル送信部からシリアル出力された駆動データを取り込んだのち、出力ポートからラッチ信号を受けると、駆動データに基づいて階調ランプを階調点灯する階調信号を出力するとともにステッピングモータを励磁駆動する励磁信号を出力する遊技機が知られている（例えば、特許文献1）。

10

【0003】

特許文献1に開示された遊技機は、サブ統合基板からランプ駆動基板に、DATとCLKの2本の信号線によりシリアル通信でデータを送信する構成なので、両基板間の配線を簡素化することができる。

【0004】

また、サブ制御基板を様々な機種仕様を共通化して使用することによって、製造コスト及び開発コストを削減可能な遊技機として、メイン制御基板からの指示に応じて装飾用制御負荷に対する制御信号の出力を行うサブ制御基板と、サブ制御基板とは別基板であって、サブ制御基板にコネクタ接続される負荷駆動基板とからなる遊技機が知られている（例えば、特許文献2）。

20

【0005】

特許文献2に開示された遊技機では、サブ制御基板は、装飾用制御負荷に対する制御信号をシリアルに出力し、負荷駆動基板は、サブ制御基板からシリアルに出力された制御信号に基づいて、装飾用制御負荷の数に対応したビット数のパラレル駆動信号を生成する駆動信号生成手段を搭載しており、特許文献1の遊技機と同様にシリアル通信でデータを送信する構成なので、基板間の配線を簡素化することが可能となる。

【0006】

以上のように、特許文献1及び特許文献2の遊技機では、複数のシフトレジスタをデジタイゼーション接続することによって、DATとCLKの2本の信号線を用いるだけで、複数のシフトレジスタを制御することが可能である。

30

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2007-050148号公報

【特許文献2】特開2005-245774号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、特許文献1に開示された遊技機では、サブ統合基板からランプ駆動基板に、DATとCLKの2本の信号線によりデータ送信を行っているが、データが正しく送信されたことを確認するための構成を有していない。サブ統合基板でデータ送信を確認するためには、ランプ駆動基板からサブ統合基板へ、確認信号のための専用の戻り線が必要となる。

40

【0009】

また、シフトレジスタが取り込んだデータを点灯信号として出力させるためには、その出力のタイミングを伝達するために、LAT信号（段落[0072][0073][図6]等）が必要となるので、LAT信号のための配線がさらに必要となってしまう。

【0010】

さらに、シフトレジスタ同士は、DAT線を連結してデジタイゼーション接続しなければならないので、特定のシフトレジスタから、2個以上のシフトレジスタへDAT線を分岐

50

させるような構成は不可能である。

【 0 0 1 1 】

そのため、サブ統合基板から末端のシフトレジスタまでの信号線の距離が長くなり、データ送信エラーが発生しやすい要因になってしまう。さらに、末端のシフトレジスタ以外は、2本のDAT線が接続されることになるので、配線の引き回しにも留意しなければならない。

【 0 0 1 2 】

これらの問題点は特許文献2に記載された遊技機についても同様である。

【 0 0 1 3 】

本発明では、確認信号のための戻り線やLAT信号のための信号線を必要とせずに基板間の配線を少なくすることを可能とする遊技機を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 4 】

第1の発明は、遊技領域に設けた所定の始動入賞領域を遊技球が通過すると、複数の識別情報を変動表示する変動表示ゲームが実行され、該変動表示ゲームの結果に対応して遊技者に特典を付与する特別遊技状態を発生可能な遊技機において、前記遊技領域における遊技を統括的に制御する遊技制御手段と、遊技の演出を行う複数の演出装置と、前記遊技制御手段からの指令に対応して、前記複数の演出装置を制御する演出制御手段と、を備え、前記演出装置の系統の各々を複数グループに分割し、該分割されたグループに属する演出装置を制御するためのグループ単位制御手段をグループ毎に設け、前記各グループに対応させて複数の配線基板を個別に設け、前記演出制御手段を、前記グループ単位制御手段の各々を統括的に制御するグループ統括制御手段として構成するとともに、前記グループ統括制御手段から前記グループ単位制御手段にタイミング信号を伝達するタイミング信号線と、前記グループ統括制御手段と前記グループ単位制御手段との間でデータを送受信するデータ線と、を備えることによって、前記グループ統括制御手段と前記各グループ単位制御手段との間で相互にデータ送信を可能とし、前記複数の配線基板は、前記タイミング信号線及び前記データ線として機能する信号ケーブルによって相互に接続され、前記グループ統括制御手段は、前記データ線の信号レベルを送信データに対応する信号レベルに設定しながら前記タイミング信号線の信号レベルを繰り返し変化させることで、前記グループ単位制御手段に順次データ送信を行う送信手段と、前記送信手段によるデータ送信の後、前記グループ単位制御手段からの返答信号を取り込む返答信号取込手段と、前記取り込んだ返答信号によってデータ送信の成否を判定する判定手段と、を備え、前記グループ単位制御手段は、前記送信手段がデータ送信を行った前記データ線を介して、前記返答信号を前記グループ統括制御手段に出力する返答信号出力手段を備え、前記複数の配線基板は、前記グループ単位制御手段が配置された第1配線基板と、前記グループ単位制御手段が配置され、前記第1配線基板とは別の第2配線基板と、前記グループ統括制御手段から送信されたデータを、前記第1配線基板及び前記第2配線基板にそれぞれ送信する分岐基板と、を含み、前記分岐基板には、前記第1配線基板へデータを送信する信号ケーブルと、前記第2配線基板へデータを送信する信号ケーブルとが、それぞれ異なる信号ケーブルによって接続され、前記第1配線基板及び第2配線基板に配置された各々のグループ単位制御手段から出力される返答信号は、前記分岐基板を経由して前記グループ統括制御手段に送信されることを特徴とする。

【 0 0 1 5 】

第2の発明は、第1の発明において、前記複数の配線基板には、前記グループ単位制御手段及び前記演出装置がともに配置される主動型基板と、前記グループ単位制御手段が配置されず前記演出装置が配置される従動型基板と、がさらに含まれ、前記従動型基板は前記主動型基板に接続されるとともに、該従動型基板に配置された演出装置は、該主動型基板に配置されたグループ単位制御手段によって制御されることを特徴とする。

【 0 0 1 6 】

第3の発明は、第1又は第2の発明において、可動物によって演出を行う第1可動演出

10

20

30

40

50

装置及び第2可動演出装置が備えられ、前記第1配線基板は、前記第1可動演出装置の可動部に配置されて当該第1配線基板自体が可動する構造となり、且つ、前記分岐基板側から受け入れる前記タイミング信号の信号ケーブルが接続される一方で、該タイミング信号を該第1可動演出用装置の外部に備えた配線基板へ転送する信号ケーブルが接続されず、前記第2配線基板は、前記第2可動演出装置の可動部に配置されて当該第2配線基板自体が可動する構造となり、且つ、前記分岐基板側から受け入れる前記タイミング信号の信号ケーブルが接続される一方で、該タイミング信号を該第2可動演出用装置の外部に備えた配線基板へ転送する信号ケーブルが接続されないことを特徴とする。

【0017】

第4の発明は、第1又は第2の発明において、前記グループ統括制御手段には前記配線基板が直列に接続され、前記直列に接続された配線基板のうち、前記グループ統括制御手段に直近の配線基板から、前記第1配線基板側と前記第2配線基板側とに個別の信号ケーブルが接続される形態とすることで、該前記グループ統括制御手段に直近の配線基板を前記分岐基板として機能させ、該分岐基板には、前記グループ単位制御手段が設けられていることを特徴とする。

10

【0018】

第5の発明は、第1又は第2の発明において、前記グループ単位制御手段を備える配線基板同士を相互に接続して、該グループ単位制御手段によって制御される演出装置とともに一体化して構成された一体型演出ユニットと、前記遊技領域が形成されるとともに、前記一体型演出ユニットを備えた遊技盤と、前記遊技盤が着脱可能に取り付けられる前面枠と、をさらに備え、当該遊技機に設けた演出装置のうち、前記一体型演出ユニットに含まれない演出装置が、前記前面枠及び前記遊技盤に各々備えられ、前記第1配線基板は、前記前面枠と一体となって設けられ、該第1配線基板のグループ単位制御手段によって該前面枠に備えた演出装置が制御され、前記第2配線基板のグループ単位制御手段は、前記一体型演出ユニットに含まれるグループ単位制御手段により構成され、前記分岐基板は、前記遊技盤の裏面に配置されるとともに、前記前面枠に備えた第1配線基板へデータを送信する信号ケーブルと、前記一体型演出ユニットに備えた第2配線基板へデータを送信する信号ケーブルとが、それぞれ異なる信号ケーブルによって接続される構成とし、さらに、該分岐基板にはグループ単位制御手段が備えられ、該グループ単位制御手段によって、前記遊技盤に備えた演出装置のうち、前記一体型演出ユニットに含まれていない演出装置が制御されることを特徴とする。

20

30

【0019】

第6の発明は、第1から第5の発明において、前記グループ統括制御手段は、前記タイミング信号線と前記データ線の信号変化による更新指令信号を送信し、前記グループ単位制御手段は、前記更新指令信号を受信すると、前記演出装置に接続されたポートの状態を更新することを特徴とする。

【発明の効果】

【0020】

第1の発明によると、グループ統括手段からグループ単位制御手段に1本のデータ線を介してデータ送信を行うことが可能となるので、基板間の配線を少なくすることが可能となる。

40

【0021】

さらに、グループ単位制御手段からグループ統括手段に対しても同じデータ線を用いて返答信号が送信されるので、データ送信が行われたか否かを確認可能な構成となり、誤作動を防止することができる。

【0022】

この場合、グループ統括手段からグループ単位制御手段にデータを送信した直後に、グループ単位制御手段からグループ統括手段へ返答信号を送信する構成なので、高速なデータ通信が可能となる。

【0023】

50

さらに、分岐基板から、第1配線基板及び第2配線基板に、個別の信号ケーブルを介してデータ線をそれぞれ分岐して接続させる構成なので、従来技術であるシフトレジスタのように、第1配線基板と第2配線基板とをデータ線でデイジーチェーン接続する必要がなくなる。そのため、デイジーチェーン接続のように、一旦、第1配線基板へ入力したデータ線を第2配線基板へ受け渡すような信号ケーブルが不要となり、配線を簡素化することが可能となる。従って、データ線を多段階に分岐させるような接続形態が可能となり、グループ統括手段からグループ単位制御手段までの信号線の長さを全体的に短くすることが可能となり、データ送信エラーが発生しにくい通信環境を実現することが可能となる。

【0024】

第2の発明によると、グループ単位制御手段を備えた配線基板から離れた位置に配置された演出装置を1つのグループとしてまとめて制御することが可能となる。

10

【0025】

第3の発明によると、従来技術であるシフトレジスタを用いた構成では、デイジーチェーン接続となってしまうので、1個を超える可動物にシフトレジスタを搭載すると、可動物間に配置された配線基板間で接続する必要が生じて配線が煩雑になってしまうが、分岐基板から可動物に配置されたグループ単位制御手段を搭載した配線基板に接続することによって、可動物間で配線する必要が無くなり、配線を簡素化することが可能となる。

【0026】

第4の発明によると、グループ統括制御手段に直近の分岐基板から各グループ単位制御手段に分岐してスター状に接続されるため、グループ統括制御手段から各グループ単位制御手段までの配線の距離を全体的に短くすることが可能となる。

20

【0027】

第5の発明によると、一体型演出ユニットに搭載された各グループ単位制御手段へのタイミング信号線及びデータ線として機能するケーブルが1つに束ねられており、同様に、前面枠に搭載された各グループ単位制御手段へのタイミング信号線及びデータ線として機能するケーブルも1つに束ねられているので、グループ統括制御手段に接続された分岐基板に当該ケーブルを装着するだけで、グループ統括制御手段と各グループ単位制御手段とが接続される構成となっている。従って、分岐基板から一体型演出ユニットに接続されるケーブル、及び分岐基板から前面枠に接続されるケーブルの双方を簡素化することが可能となる。

30

【0028】

第6の発明によると、LAT信号が不要になるため、LAT信号を送信するための配線が不要になり、配線をより簡素化することが可能となる。

【図面の簡単な説明】

【0029】

【図1】本発明の実施の形態の遊技機の説明図である。

【図2】本発明の実施の形態の遊技盤の正面図である。

【図3】本発明の実施の形態のセンターケースの分解斜視図である。

【図4】本発明の実施の形態の可動演出装置が動作する前の状態を示す図である。

【図5】本発明の実施の形態の可動演出装置が動作した結果、第1演出ユニット及び第2演出ユニットが当接している状態を示す図である。

40

【図6】本発明の実施の形態の第1演出部材の分解斜視図である。

【図7】本発明の実施の形態の第2演出部材の分解斜視図である。

【図8】本発明の実施の形態の遊技機の配線を説明する図である。

【図9】本発明の実施の形態の遊技機の構成を示すブロック図である。

【図10】本発明の実施の形態の演出制御装置の構成を示すブロック図である。

【図11】本発明の実施の形態の中継基板及び装飾制御装置の接続状態を示す図であり、遊技機に通常版前面枠が取り付けられる場合を示す図である。

【図12】本発明の実施の形態の廉価版前面枠に取り付けられる装飾制御装置の接続状態を示す図である。

50

【図 1 3】本発明の実施の形態の装飾制御装置の接続状態を説明する図である。

【図 1 4】本発明の実施の形態の装飾制御装置のブロック図である。

【図 1 5】本発明の実施の形態の I²C I/O エクスパンダの構成を示すブロック図である。

【図 1 6】本発明の実施の形態の装飾制御装置の I²C I/O エクスパンダ周辺の回路図である。

【図 1 7】本発明の実施の形態の装飾制御装置の I²C I/O エクスパンダ周辺の回路図であり、モータやソレノイドを制御する場合を示す図である。

【図 1 8】本発明の実施の形態の分岐型の装飾制御装置の入出力に関する接続線の回路図である。

10

【図 1 9】本発明の実施の形態の連結型の装飾制御装置の入出力に関する接続線の回路図である。

【図 2 0】本発明の実施の形態の演出制御装置から装飾制御装置に出力されるデータに含まれるスレーブアドレスの説明図である。

【図 2 1】本発明の実施の形態の I²C I/O エクスパンダアドレステーブルの説明図である。

【図 2 2】本発明の実施の形態の I²C I/O エクスパンダに備えられる出力設定レジスタに割り当てられたワークレジスタを説明するための図である。

【図 2 3】本発明の実施の形態のマスター IC が接続線 SDA 及び接続線 SCL を介してデータを出力するスタート条件及びストップ条件の説明図である。

20

【図 2 4】本発明の実施の形態のマスター IC から出力されたデータが入力された装飾制御装置が返答信号を出力するタイミングチャートである。

【図 2 5】本発明の実施の形態のマスター IC が演出制御データを出力する場合の接続線 SDA 及び接続線 SCL の信号レベルのタイミングチャートである。

【図 2 6】本発明の実施の形態のマスター IC が、スレーブの個別アドレスを指定して装飾制御装置に演出制御データを設定する場合において、マスター IC と I²C I/O エクスパンダとの間で送受信されるデータのフォーマットを説明する図である。

【図 2 7】本発明の実施の形態のマスター IC が、スレーブの個別アドレスを指定して装飾制御装置に演出制御データを設定する場合において、マスター IC と I²C I/O エクスパンダとの間で送受信される演出制御データに具体的な数値を適用した図である。

30

【図 2 8】本発明の実施の形態のマスター IC の演出制御データを送信する順序を説明する図である。

【図 2 9】本発明の実施の形態のマスター IC が I²C I/O エクスパンダを初期化する場合に、マスター IC から I²C I/O エクスパンダに送信される初期化指示データのフォーマットを説明する図である。

【図 3 0】本発明の実施の形態の異常判定テーブルを説明する図である。

【図 3 1】本発明の実施の形態の演出制御装置による処理の手順を示すフローチャートである。

【図 3 2】本発明の実施の形態のスレーブリセット処理の手順を示すフローチャートである。

40

【図 3 3】本発明の実施の形態のスレーブ連続出力処理の手順を示すフローチャートである。

【図 3 4】本発明の実施の形態のタイマ割込処理の手順を示すフローチャートである。

【発明を実施するための形態】

【0030】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【0031】

図 1 は、本発明の実施の形態の遊技機 1 の説明図である。

【0032】

遊技機 1 の前面枠（遊技枠）3 は、本体枠（外枠）2 にヒンジ 4 を介して、遊技機 1 の

50

前面に開閉回動可能に組み付けられる。前面枠 3 の表側には、遊技盤 10 (図 2 参照) が収装される。また、前面枠 3 には、遊技盤 10 の前面を覆うカバーガラス (透明部材) を備えたガラス枠 18 が取り付けられている。

【 0033 】

ガラス枠 18 のカバーガラスの周囲には、装飾光が発光される装飾部材 9 a、9 b が備えられている。装飾部材 9 a、9 b の内部にはランプや LED 等からなる装飾装置が備えられている。装飾装置を所定の発光態様によって発光させることによって、装飾部材 9 a、9 b が所定の発光態様によって発光する。

【 0034 】

ガラス枠 18 の左右には、音響 (例えば、効果音) を発するスピーカ 30 が備えられている。また、ガラス枠 18 の上方には照明ユニット 11 が備えられている。

10

【 0035 】

照明ユニット 11 の右側には、遊技機 1 において異常が発生したことを報知するための異常報知 LED 29 が備えられている。

【 0036 】

前面枠 3 の下部の開閉パネル 20 には図示しない打球発射装置に遊技球を供給する上皿 21 が、固定パネル 22 には灰皿 15、下皿 23 及び打球発射装置の操作部 24 等が備えられる。下皿 23 には、下皿 23 に貯まった遊技球を排出するための下皿球抜き機構 16 が備えられる。前面枠 3 下部右側には、ガラス枠 18 を施錠するための鍵 25 が備えられている。

20

【 0037 】

また、遊技者が操作部 24 を回動操作することによって、打球発射装置は、上皿 21 から供給される遊技球を発射する。

【 0038 】

また、上皿 21 の上縁部には、遊技者からの操作入力を受け付けるための演出ボタン 17 が備えられている。遊技者が演出ボタン 17 を操作することによって、遊技盤 10 に設けられた表示装置 53 (図 2 参照) における特図変動表示ゲームの演出内容を選択して、表示装置 53 における特図変動表示ゲームに、遊技者の操作を介入させた演出を行うことができる。

【 0039 】

特図変動表示ゲームは、発射された遊技球が遊技盤 10 に備わる始動口 36 (図 2 参照) に入賞した場合に開始される。特図変動表示ゲームでは、表示装置 53 において複数の識別情報が変動表示する。そして、変動表示していた識別情報が停止し、停止した識別情報の結果態様が特定の結果態様である場合に、遊技機 1 の状態が遊技者に有利な状態 (特典が付与される状態) である特別遊技状態に遷移する。

30

【 0040 】

上皿 21 の右上部には、遊技者が遊技球を借りる場合に操作する球貸ボタン 26、及び、図示しないカードユニットからプリペイドカードを排出させるために操作される排出ボタン 27 が設けられている。さらに、これらの球貸ボタン 26 と排出ボタン 27 との間には、プリペイドカードの残高を表示する残高表示部 28 が設けられる。

40

【 0041 】

図 2 は、本発明の実施の形態の遊技盤 10 の正面図である。

【 0042 】

図 1 に示す遊技機 1 は、内部の遊技領域 10 a 内に遊技球を発射して (弾球して) 遊技を行うもので、ガラス枠 18 のカバーガラスの奥側には、遊技領域 10 a を構成する遊技盤 10 が設置されている。

【 0043 】

遊技盤 10 は、各種部材の取付ベースとなる平板状の遊技盤本体 10 b (木製又は合成樹脂製) を備え、該遊技盤本体 10 b の前面にガイドレール 32 で囲まれた遊技領域 10 a を有している。また、遊技盤本体 10 b の前面であってガイドレール 32 の外側には、

50

前面構成部材 33 が取り付けられている。そして、このガイドレール 32 で囲まれた遊技領域 10 a 内に発射装置から遊技球（打球；遊技媒体）を発射して遊技を行う。

【0044】

遊技領域 10 a の略中央には、特図変動表示ゲームの表示領域となる窓部 52 を形成するセンターケース 51 が取り付けられている。センターケース 51 に形成された窓部 52 の後方には、複数の識別情報を変動表示する特図変動表示ゲームの演出を実行可能な演出表示装置としての表示装置 53 が配される。表示装置 53 は、例えば、液晶ディスプレイを備え、表示内容が変化可能な表示部 53 a がセンターケース 51 の窓部 52 を介して遊技盤 10 の前面側から視認可能となるように配されている。なお、表示装置 53 は、液晶ディスプレイを備えるものに限らず、EL、CRT等のディスプレイを備えるものであってもよい。

10

【0045】

さらに、センターケース 51 の左部には、遊技球が流下可能な球導入路（ワープ流路）50 が設けられ、遊技領域 10 a に向けて入口 50 a が開放した状態で開設されている。球導入路 50 は、センターケース 51 の内部に連通しており、入口 50 a から流入した遊技球は、センターケース 51 の裏側を通過して、ユニット側ステージ部 49 b 上に排出される。さらに、ユニット側ステージ部 49 b 上で転動した遊技球が当該ユニット側ステージ部 49 b の下方に配置されたベース側ステージ部 49 a 上に流下できるように構成されている。

【0046】

20

センターケース 51 の周縁部には、複数の装飾具 47 が配置される。センターケース 51 の左下部には、装飾ランプ 48 が配置される。センターケース 51 の上部には、複数の装飾ピース 46 を上下動可能な状態で配置される。装飾具 47、装飾ランプ 48 及び装飾ピース 46 は、後述する演出制御装置 550 からの命令に従って演出動作を行う。センターケース 51 の構成については、図 3 を参照しながらさらに詳細に説明する。

【0047】

また、遊技領域 10 a のうちセンターケース 51 の下方には、遊技球を受入可能（入賞可能）な特図変動表示ゲームを始動させるための始動口 36 が配置される。さらに、センターケース 51 の側方（左側方）には、普図変動表示ゲームを始動させるための普図始動ゲート 34 が配置される。

30

【0048】

さらに、遊技領域 10 a には、センターケース 51 の左下方及び右下方に、発光によって各種装飾表示を行うサイドランプ 45 が配置される。また、サイドランプ 45 には、一般入賞口 44 が備えられている。

【0049】

さらに、始動口 36 の下方には大入賞口 42 が配置され、該大入賞口 42 の下方であって遊技領域 10 a の下縁部には、入賞せずに流下した遊技球を回収するアウト口 43 が開設される。大入賞口 42 は、上端側が手前側に倒れる方向に回動して開放可能になっているアタッカ形式の開閉扉 42 a を備える。特図変動表示ゲームの結果によって開閉扉 42 a を閉じた状態（遊技者にとって不利な状態）から開放状態（遊技者にとって有利な状態）に変換する。

40

【0050】

また、センターケース 51、始動口 36 やサイドランプ 45 等の取付部分を除いた遊技領域 10 a 内には、この他、遊技領域 10 a には、打球方向変換部材としての風車（図示略）、及び多数の障害釘（図示略）などが配設されている。そして、センターケース 51 と、該センターケース 51 を挟んで普図始動ゲート 34 とは反対側に位置する前面構成部材 33 との間に縦長な円弧状の遊技球通路 57 が形成されている。

【0051】

さらに、遊技盤 10 には、特図変動表示ゲーム及び普図変動表示ゲームを実行する普図・特図表示器 35 が備えられている。普図・特図表示器 35 には、特図変動表示ゲームの

50

未処理回数（特図始動記憶数）及び普図変動表示ゲームの未処理回数（普図始動記憶数）が表示される。普図・特図表示器35は、遊技状態を表す遊技状態表示LED（図示略）と併せて、セグメントLEDとして設けられている。

【0052】

普図始動ゲート34内には、該普図始動ゲート34を通過した遊技球を検出するためのゲートSW34a（図9参照）が設けられている。そして、遊技領域10a内に打ち込まれた遊技球が普図始動ゲート34内を通過すると、普図変動表示ゲームが開始される。

【0053】

また、普図変動表示ゲームを開始できない状態で、普図始動ゲート34を遊技球が通過すると、普図始動記憶数が上限数未満であるならば、普図始動記憶数が1加算されて、当該普図変動表示ゲームが当たりとなるか否かを示す乱数が普図始動記憶として一つ記憶される。

10

【0054】

普図変動表示ゲームが開始できない状態とは、例えば、普図変動表示ゲームが既に行われ、その普図変動表示ゲームが終了していない状態や、普図変動表示ゲームに当選して始動口36が開状態に変換されている状態のことをいう。

【0055】

なお、普図変動表示ゲームは、表示装置53の表示領域の一部で普図変動表示ゲームを表示するようにしてもよく、この場合は識別図柄として、例えば、数字、記号、キャラクタ図柄などを用い、この識別図柄を所定時間変動表示させた後、停止表示させることによって行うようにする。

20

【0056】

普図変動表示ゲームの停止表示が特別の結果態様となった場合には、普図変動表示ゲームに当選したものとして、始動口36の開閉部材36aが所定時間（例えば、0.5秒間）開放される。これにより、始動口36に遊技球が入賞しやすくなり、特図変動表示ゲームの始動が容易となる。始動口36の開閉部材36aは、通常時は遊技球の直径程度の間隔を置いて閉じた状態（遊技者にとって不利な状態）を保持しているが、普図変動表示ゲームの結果が所定の停止表示態様となった場合（普図変動表示ゲームに当選した場合）には、ソレノイド（普電SOL36b、図9参照）によって、逆「八」の字状に開いて始動口36に遊技球が流入し易い状態（遊技者にとって有利な状態）に変化させられる。

30

【0057】

また、本発明の実施の形態の遊技機1は、特図変動表示ゲームの結果態様に基づいて、遊技状態として、表示装置53における特図変動表示ゲームの変動表示時間を短縮する時短動作状態（第2動作状態）を発生可能となっている。時短動作状態（第2動作状態）は、通常動作状態（第1動作状態）と比較して始動口36の開閉部材36aが開放状態となりやすい状態である。

【0058】

時短動作状態においては、普図変動表示ゲームの実行時間が通常動作状態における実行時間よりも短くなるように制御され（例えば、10秒が1秒）、単位時間当りの始動口36の開放回数が実質的に多くなるように制御される。また、時短動作状態においては、普図変動表示ゲームに当選したことによって始動口36が開放される場合に、開放時間が通常動作状態の開放時間よりも長くなるように制御される（例えば、0.3秒が1.8秒）。また、時短動作状態においては、普図変動表示ゲームの1回の当選結果に対して、始動口36が1回ではなく、複数回（例えば、2回）開放される。さらに、時短動作状態においては普図変動表示ゲームの当選結果となる確率が通常動作状態よりも高くなるように制御される。すなわち、通常動作状態よりも始動口36の開放回数が増加され、始動口36に遊技球が入賞しやすくなり、特図変動表示ゲームの始動が容易となる。

40

【0059】

また、始動口36の内部には、始動口36を通過した遊技球を検出するための、始動口SW36d（図9参照）が備えられる。始動口SW36dによって遊技球を検出すると、

50

補助遊技としての特図変動表示ゲームを開始する始動権利が発生する。このとき、特図変動表示ゲームを開始する始動権利は、所定の上限数（例えば４）の範囲内で特図始動記憶として記憶される。

【 0 0 6 0 】

特図変動表示ゲームを直ちに開始できない状態、例えば、既に特図変動表示ゲームが行われ、その特図変動表示ゲームが終了していない状態や、特別遊技状態となっている場合に、始動口 3 6 に遊技球が入賞すると、特図始動記憶数が上限数未満（例えば、４個未満）ならば、特図始動記憶数が 1 加算され、始動口 3 6 に遊技球が入賞したタイミングで抽出された乱数が特図始動記憶として一つ記憶される。そして、特図変動表示ゲームが開始可能な状態となると、特図始動記憶に基づき特図変動表示ゲームが開始される。

10

【 0 0 6 1 】

補助遊技としての特図変動表示ゲームは、遊技盤 1 0 に設けられた普図・特図表示器 3 5 で実行され、複数の識別情報を変動表示したのち、所定の結果態様を停止表示することで行われる。また、表示装置 5 3 にて特図変動表示ゲームに対応して複数種類の識別情報（例えば、数字、記号、キャラクタ図柄など）が変動表示される。そして、特図変動表示ゲームの結果として、普図・特図表示器 3 5 の表示態様が特別結果態様となった場合には、大当たりとなって特別遊技状態（いわゆる、大当たり状態）となる。また、これに対応して表示装置 5 3 の表示態様も特別結果態様（例えば、「 7 , 7 , 7 」等のゾロ目数字の何れか）となる。なお、普図・特図表示器 3 5 ではなく、表示装置 5 3 のみで特図変動表示ゲームを実行するように構成してもよい。

20

【 0 0 6 2 】

また、本発明の実施の形態の遊技機 1 は、特図変動表示ゲームの結果態様に基づき、遊技状態として確変状態（第 2 確率状態）を発生可能となっている。この確変状態（第 2 確率状態）は、特図変動表示ゲームでの当り結果となる確率が、通常確率状態（第 1 確率状態）に比べて高い状態である。なお、確変状態と上述した時短動作状態はそれぞれ独立して発生可能であり、両方を同時に発生することも可能であるし、一方のみを発生させることも可能である。

【 0 0 6 3 】

図 3 は、本発明の実施の形態のセンターケース 5 1 の分解斜視図である。

【 0 0 6 4 】

センターケース 5 1 は、遊技盤本体 1 0 b（遊技盤 1 0）の表面側に前面構成部として配置される装飾枠部 6 5 と、遊技盤本体 1 0 b の裏面側に裏面構成部として配置される枠体基部 6 0 とを前後に重合して構成されている。装飾枠部 6 5 は、遊技盤本体 1 0 b の表面に止着される環状の装飾ベース 6 6 を備える。装飾ベース 6 6 の裏面側には、装飾ベース 6 6 と略同じ大きさで円形状に形成された装飾パネルユニット 6 7 を備え、装飾枠部 6 5 は、装飾ベース 6 6 と装飾パネルユニット 6 7 とを前後に重合して構成されている。

30

【 0 0 6 5 】

装飾ベース 6 6 の下部には、上面に遊技球を前後方向及び左右方向に転動可能なベース側ステージ部 4 9 a が配置され、該ベース側ステージ部 4 9 a と遊技球通路 5 7 との間には装飾ランプ 4 8 が配置されている（図 2 参照）。そして、ベース側ステージ部 4 9 a を挟んで装飾ランプ 4 8 とは反対側には、遊技球が流下可能な球導入路（ワープ流路） 5 0 が設けられ、球導入路 5 0 の入口 5 0 a を装飾ベース 6 6 の外方へ向けて開放した状態で開設し、球導入路 5 0 の出口 5 0 b を後述する装飾パネルユニット 6 7 の裏側へ連通している。

40

【 0 0 6 6 】

装飾パネルユニット 6 7 は、略円形状の透明樹脂板で形成されたカバーパネル部 6 9 を備え、該カバーパネル部 6 9 の前面側の周縁に複数の装飾具 4 7 を配置している。装飾パネルユニット 6 7 と装飾枠部 6 5 とを重合すると、装飾具 4 7 が装飾ベース 6 6 の内周縁に沿って配置されるように設定されている（図 2 参照）。

【 0 0 6 7 】

50

また、カバーパネル部 6 9 の裏面側の下部には、上面に遊技球を前後方向及び左右方向に転動可能なユニット側ステージ部 4 9 b が配置される。ユニット側ステージ部 4 9 b は、装飾ベース 6 6 のベース側ステージ部 4 9 a よりも上方に配置される。

【 0 0 6 8 】

さらに、カバーパネル部 6 9 のうち球導入路 5 0 の出口 5 0 b に重合する箇所には球流入口 6 8 を開設し、該球流入口 6 8 を介して球導入路 5 0 とユニット側ステージ部 4 9 b とを連通している。したがって、遊技領域 1 0 a を流下する遊技球が球導入路 5 0 に流入すると、球導入路 5 0 がこの遊技球をユニット側ステージ部 4 9 b 上に導入できるように構成されている。

【 0 0 6 9 】

枠体基部 6 0 は、遊技盤 1 0 の裏面側に止着される額縁状の基部ケース 6 1 を前側が開放した状態で備え、該基部ケース 6 1 の内側（言い換えるとセンターケース 5 1 の内部）に、開口部 6 2 a が前面側に設けられた凹室 6 2 を形成している。

【 0 0 7 0 】

また、基部ケース 6 1 のうち凹室 6 2 の後方には矩形状の窓部 5 2 を前後方向へ貫通して開設し、基部ケース 6 1 の後方から表示装置 5 3 を装着して、表示装置 5 3 の表示部 5 3 a を窓部 5 2 及び凹室 6 2 を通してセンターケース 5 1 の前方へ臨ませている。

【 0 0 7 1 】

さらに、窓部 5 2 の上縁部の前側には、役物駆動ソレノイド（図示せず）によって上下動可能な複数の装飾ピース 4 6 が配置され、窓部 5 2 の左右両側の周縁には、表示部 5 3 a の前方へ移動して演出動作を行う可動演出装置 5 8 が備えられる。

【 0 0 7 2 】

そして、枠体基部 6 0 の前方に装飾枠部 6 5 を重合すると、凹室 6 2 の開口部 6 2 a 及び窓部 5 2 をカバーパネル部 6 9 で前方から被覆し、表示装置 5 3 の表示部 5 3 a を装飾枠部 6 5 の内側（カバーパネル部 6 9 が露出した箇所）からセンターケース 5 1 の前方へ臨ませるように構成されている。

【 0 0 7 3 】

図 4 及び図 5 は、本発明の実施の形態の可動演出装置 5 8 の構成を説明する図である。

【 0 0 7 4 】

可動演出装置 5 8 は、第 1 演出ユニット 6 3 と第 2 演出ユニット 6 4 とを互いに離間した位置に備えて構成され、第 1 演出ユニット 6 3 及び第 2 演出ユニット 6 4 が連動して演出動作が実行される。

【 0 0 7 5 】

図 4 は、可動演出装置 5 8 が動作する前の状態を示す図であり、図 5 は、可動演出装置 5 8 が動作し、第 1 演出ユニット 6 3 及び第 2 演出ユニット 6 4 が動作した結果、当接部（第 1 当接部 1 2 1 及び第 2 当接部 1 2 2）にて当接している状態を示す図である。

【 0 0 7 6 】

第 1 演出ユニット 6 3 は、センターケース 5 1 の左側、すなわち、基部ケース 6 1 の窓部 5 2 の周縁の左側に配置される。また、第 2 演出ユニット 6 4 は、センターケース 5 1 の右側に配置される。センターケース 5 1 の前方から見て第 1 演出ユニット 6 3 と第 2 演出ユニット 6 4 との間に凹室 6 2 及び窓部 5 2 を臨ませるように配置される。

【 0 0 7 7 】

第 1 演出ユニット 6 3 は、表示部 5 3 a の前方へ移動可能な第 1 演出部材 7 0 と、該第 1 演出部材 7 0 の駆動力を発生する第 1 演出駆動源としての役物駆動第 1 モータ（MOT）7 1 と、役物駆動第 1 MOT 7 1 から発生した駆動力（回動力）を第 1 演出部材 7 0 へ伝達する第 1 演出伝達機構（第 1 主腕部材 7 3 及び第 1 副腕部材 7 4）とを備える。

【 0 0 7 8 】

また、役物駆動第 1 MOT 7 1 の出力軸（第 1 出力軸）7 1 a がセンターケース 5 1 の前後方向に延在し、第 1 出力軸 7 1 a には第 1 駆動ギア 7 6 を共回り可能に軸着している。

10

20

30

40

50

【 0 0 7 9 】

第 1 主腕部材 7 3 は、第 1 駆動ギア 7 6 と噛合される第 1 主腕ギア 7 7 が形成され、当該第 1 駆動ギア 7 6 の上方に軸着される。第 1 副腕部材 7 4 は、第 1 駆動ギア 7 6 と噛合される第 1 副腕ギア 7 8 が形成され、当該第 1 駆動ギア 7 6 の下方に軸着される。第 1 主腕部材 7 3 及び第 1 副腕部材 7 4 は、基部ケース 6 1 と軸着された端部の反対側の端部が互いに異なる位置で第 1 演出部材 7 0 に軸着し、第 1 演出部材 7 0 を支持している。

【 0 0 8 0 】

第 1 演出ユニット 6 3 は、役物駆動第 1 M O T 7 1 を駆動して第 1 駆動ギア 7 6 をセンターケース 5 1 の正面から見て時計方向へ回動すると、役物駆動第 1 M O T 7 1 の駆動力（回動力）を第 1 駆動ギア 7 6 及び第 1 主腕ギア 7 7 を介して第 1 主腕部材 7 3 へ伝達し、この駆動力により第 1 主腕部材 7 3 がセンターケース 5 1 の正面から見て反時計方向へ回動する。また、役物駆動第 1 M O T 7 1 の駆動力を第 1 駆動ギア 7 6 及び第 1 副腕ギア 7 8 を介して第 1 副腕部材 7 4 へ伝達し、この駆動力により第 1 副腕部材 7 4 が第 1 主腕部材 7 3 と同じ反時計方向へ回動する。この結果、第 1 演出部材 7 0 が第 1 主腕部材 7 3 及び第 1 副腕部材 7 4 に支持された状態で上昇する。

10

【 0 0 8 1 】

そして、役物駆動第 1 M O T 7 1 の駆動力により第 1 主腕部材 7 3 及び第 1 副腕部材 7 4 を上方へ延出して縦向き姿勢に設定すると、図 4 に示すように、第 1 演出部材 7 0 を表示部 5 3 a の前方から外れて位置させた第 1 演出停止状態となり、第 1 演出部材 7 0 が窓部 5 2 の側方に位置して、装飾枠部 6 5 の後方及び遊技盤本体 1 0 b の後方に隠れる（図 2 参照）。

20

【 0 0 8 2 】

一方、第 1 演出停止状態から役物駆動第 1 M O T 7 1 を駆動して第 1 駆動ギア 7 6 をセンターケース 5 1 の正面から見て反時計方向へ回動すると、役物駆動第 1 M O T 7 1 の駆動力（回動力）を第 1 駆動ギア 7 6 及び第 1 主腕ギア 7 7 を介して第 1 主腕部材 7 3 へ伝達し、この駆動力により第 1 主腕部材 7 3 がセンターケース 5 1 の正面から見て時計方向へ回動する。

【 0 0 8 3 】

また、役物駆動第 1 M O T 7 1 の駆動力を第 1 駆動ギア 7 6 及び第 1 副腕ギア 7 8 を介して第 1 副腕部材 7 4 へ伝達し、この駆動力により第 1 副腕部材 7 4 が第 1 主腕部材 7 3 と同じ時計方向へ回動する。この結果、第 1 演出部材 7 0 が第 1 主腕部材 7 3 及び第 1 副腕部材 7 4 に支持された状態で下降する。

30

【 0 0 8 4 】

そして、役物駆動第 1 M O T 7 1 の駆動力により第 1 主腕部材 7 3 及び第 1 副腕部材 7 4 を表示部 5 3 a の前方へ延出して横向き姿勢に設定すると、図 5 に示すように、第 1 演出部材 7 0 を表示部 5 3 a の前方へ位置させた第 1 演出実行状態となり、第 1 演出部材 7 0 が表示部 5 3 a とカバーパネル部 6 9 との間の空間部のうち表示部 5 3 a の中央部分の前方に位置する。

【 0 0 8 5 】

第 2 演出ユニット 6 4 は、表示部 5 3 a の前方へ移動可能な第 2 演出部材 8 0 と、該第 2 演出部材 8 0 の駆動力を発生する第 2 演出駆動源としての役物駆動第 2 モータ（M O T）8 1 と、役物駆動第 2 M O T 8 1 から発生した駆動力（回動力）を第 2 演出部材 8 0 へ伝達する第 2 演出伝達機構（第 2 主腕部材 8 3 及び第 2 副腕部材 8 4）とを備える。

40

【 0 0 8 6 】

また、役物駆動第 2 M O T 8 1 を出力軸（第 2 出力軸）8 1 a がセンターケース 5 1 の前後方向に延在し、第 2 出力軸 8 1 a には第 2 駆動ギア 8 6 を共回り可能に軸着している。

【 0 0 8 7 】

第 2 主腕部材 8 3 は、第 2 駆動ギア 8 6 と噛合される第 2 主腕ギア 8 7 が形成され、当該第 2 駆動ギア 8 6 よりも第 1 演出ユニット 6 3 寄りの位置に軸着される。第 2 副腕部材

50

84は、第2駆動ギア86と噛合される第2副腕ギア88が形成され、当該第2駆動ギア86の下方に軸着される。第2主腕部材83及び第2副腕部材84は、基部ケース61と軸着された端部の反対側の端部が互いに異なる位置で第2演出部材80に軸着し、第2演出部材80を支持している。

【0088】

第2演出ユニット64は、役物駆動第2MOT81を駆動して第2駆動ギア86をセンターケース51の正面から見て時計方向へ回転すると、役物駆動第2MOT81の駆動力（回動力）を第2駆動ギア86及び第2主腕ギア87を介して第2主腕部材83へ伝達し、この駆動力により第2主腕部材83がセンターケース51の正面から見て反時計方向へ回転する。また、役物駆動第2MOT81の駆動力を第2駆動ギア86及び第2副腕ギア88を介して第2副腕部材84へ伝達し、この駆動力により第2副腕部材84が第2主腕部材83と同じ反時計方向へ回転する。この結果、第2演出部材80が第2主腕部材83及び第2副腕部材84に支持された状態で下降する。

10

【0089】

そして、役物駆動第2MOT81の駆動力により第2主腕部材83及び第2副腕部材84を回転して第2演出部材80を下死点へ到達させ、引き続き第2主腕部材83及び第2副腕部材84を回転して斜め下方へ延出して縦向き姿勢に設定し、第2演出部材80を下死点から僅かに上昇させると、図4に示すように、第2演出部材80を表示部53aの前方から外れて位置させた第2演出停止状態となり、第2演出部材80が装飾枠部65の後方及び遊技盤本体10bの後方に隠れる（図2参照）。

20

【0090】

一方、第2演出停止状態から役物駆動第2MOT81を駆動して第2駆動ギア86をセンターケース51の正面から見て反時計方向へ回転すると、役物駆動第2MOT81の駆動力（回動力）を第2駆動ギア86及び第2主腕ギア87を介して第2主腕部材83へ伝達し、この駆動力により第2主腕部材83がセンターケース51の正面から見て時計方向へ回転する。

【0091】

また、役物駆動第2MOT81の駆動力を第2駆動ギア86及び第2副腕ギア88を介して第2副腕部材84へ伝達し、この駆動力により第2副腕部材84が第2主腕部材83と同じ時計方向へ回転する。この結果、第2演出部材80が第2主腕部材83及び第2副腕部材84に支持された状態で上昇する。

30

【0092】

そして、役物駆動第2MOT81の駆動力により第2主腕部材83及び第2副腕部材84を表示部53aの前方へ延出して横向き姿勢に設定すると、図5に示すように、第2演出部材80を表示部53aの前方へ位置させた第2演出実行状態となり、第2演出部材80が表示部53aとカバーパネル部69との間の空間部のうち表示部53aの中央部分の前方に位置する。

【0093】

図6は、本発明の実施の形態の第1演出部材70の分解斜視図である。

【0094】

第1演出部材70は、センターケース51の正面から見て略半円形状の部材であり、第1演出ユニット63側に円弧面を配置した姿勢に設定されている。

40

【0095】

第1演出部材70には、基部となる第1演出ベース100が備えられる。第1演出ベース100は、透明な樹脂によって形成される。第1演出ベース100の上部には、第1主腕部材73を第1演出ベース100の前方から軸着する第1主腕軸着部101を形成し、第1演出ベース100の下部には、第1副腕部材74を第1演出ベース100の後方から軸着する第1副腕軸着部102を形成している。

【0096】

第1演出ベース100の前面には、光を拡散しながら透過可能な第1光拡散シート10

50

3が重合される。さらに、第1光拡散シート103の前面に透明な第1保護パネル104を重合することによって、第1光拡散シート103が第1演出部材70から脱落することを阻止している。

【0097】

また、第1演出ベース100の後部を前方へ窪ませて第1基板収納空間部105を形成し、該第1基板収納空間部105にLEDなどの発光装置（装飾装置620、図14参照）が実装された第1発光基板106を収納する。さらに、この状態で第1基板収納空間部105を第1ベース蓋部107で閉塞し、第1発光基板106が第1演出部材70から脱落することを阻止している。

【0098】

そして、第1発光基板106の発光装置から光を発生すると、この光が第1演出ベース100、第1光拡散シート103、第1保護パネル104を透過してセンターケース51の前方へ照射されるように構成されている。

【0099】

さらに、第1当接部121の第1基板収納空間部105側には、後部が開放された第1演出磁石ホルダ124を窪ませて形成されている。第1演出磁石ホルダ124には、ボタン形状の永久磁石からなる第1磁石125を磁極が第2演出部材80側へ向いた姿勢で、第1磁石125が第1当接部121（第1演出磁石ホルダ124）から脱落しないように収納されている。

【0100】

第1発光基板106には、装飾装置620の発光を制御するためのI²C I/Oエキスパンダ615（図14参照）が搭載され、演出制御装置550から出力された制御信号（電気信号）など送信するためのデータ線及びクロック線（信号線）が接続される。さらに、装飾装置620を発光させるために必要な電力を供給するための電源線などが接続される。これらの接続線は、ケーブル108としてまとめられて接続されている。

【0101】

図7は、本発明の実施の形態の第2演出部材80の分解斜視図である。

【0102】

第2演出部材80は、センターケース51の正面から見て上部に切欠部分がある略平行四辺形状となっている。第2演出停止状態においては第2演出部材80の上下両側面を第2演出ユニット64側から第1演出ユニット63側へ向けて下り傾斜させ（図4参照）、第2演出実行状態においては当該第2演出部材80の左右両側面を第2演出ユニット64側から第1演出ユニット63側へ向けて下り傾斜させる姿勢に設定されている（図5参照）。

【0103】

第2演出部材80には、基部となる第2演出ベース110が備えられる。第2演出ベース110は、透明な樹脂によって形成される。第2演出ベース110の上部には、第2主腕部材83を第2演出ベース110の前方から軸着する第2主腕軸着部111を形成し、第2演出ベース110の下部には、第2副腕部材84を第2演出ベース110の後方から軸着する第2副腕軸着部112を形成している。

【0104】

さらに、第2演出ベース110の前面には、光を拡散しながら透過可能な第2光拡散シート113を重合される。第2光拡散シート113の前面に透明な第2保護パネル114を重合することによって、第2光拡散シート113が第2演出部材80から脱落することを阻止している。

【0105】

また、第2演出ベース110の後部を前方へ窪ませて第2基板収納空間部115を形成し、該第2基板収納空間部115にLEDなどの発光装置（装飾装置620）が実装された第2発光基板116を収納し、この状態で第2基板収納空間部115を第2ベース蓋部117で閉塞して、第2発光基板116が第2演出部材80から脱落することを阻止して

10

20

30

40

50

いる。

【0106】

そして、第2発光基板116の発光装置から光を発生すると、この光が第2演出ベース110、第2光拡散シート113、第2保護パネル114を透過してセンターケース51の前方へ照射されるように構成されている。

【0107】

さらに、第2当接部122の第2基板収納空間部115側には、後部が開放された第2演出磁石ホルダ128を窪ませて形成されている。第2演出磁石ホルダ128には、ボタン形状の永久磁石からなる第2磁石129が、第1当接部121及び第2当接部122を挟んで第1磁石125とは対称となる位置に収納されている。

10

【0108】

第2発光基板116には、第1発光基板106と同様に、装飾装置620の発光を制御するためのI²C I/Oエキスパンダ615(図14参照)が搭載され、演出制御装置550から出力された制御信号などを送信するためのデータ線及びクロック線(信号線)が接続される。さらに、装飾装置620を発光させるために必要な電力を供給するための電源線などが接続される。これらの接続線は、ケーブル118としてまとめられて接続されている。

【0109】

可動演出装置58は、第1演出部材70に第1当接部121を備えるとともに、第2演出部材80に第2当接部122を備える。そして、第1演出ユニット63を第1演出実行状態へ変換するとともに、第2演出ユニット64を第2演出実行状態へ変換すると、第1当接部121と第2当接部122とが当接し、第1演出部材70と第2演出部材80とで1つの装飾体を形成する。このとき、第1磁石125と第2磁石129との間で吸引力を発生するように第1磁石125及び第2磁石129が配置されている。さらに、この形成された装飾体を表示部53aの中央部の前方に位置させるように構成している。

20

【0110】

図8は、本発明の実施の形態の遊技機1の配線を説明する図である。

【0111】

図8では、遊技盤本体10bにセンターケース51が取り付けられ、表示装置53がセンターケース51に取り付けられる前の状態を示している。また、表示装置53の背面には、演出制御装置550が取り付けられている。演出制御装置550には、コネクタ90が備えられており、コネクタ90を介して制御対象の演出装置に対し、制御信号の送信や電力の供給を行う。具体的には、後述する中継基板600にケーブル91を介して接続する。

30

【0112】

また、遊技盤本体10bの背面下部には、遊技制御装置500や各種制御基板を含む制御ユニット700が配置される。制御ユニット700に搭載される制御基板には、演出制御装置550から送信された制御信号を、装飾制御装置610(図9参照)に中継する中継基板600が含まれる。装飾制御装置610は、詳細については後述するが、遊技を演出するための発光装置(例えば、LED)や可動物(例えば、モータ)などの演出装置の制御を行う。また、中継基板600は、装飾制御装置610と同様に、発光装置や可動装置を接続可能である。

40

【0113】

中継基板600には、演出制御装置550にケーブル91を介して接続される上流コネクタ601が備えられる。ケーブル91の一方のコネクタ91aは、前述のように、演出制御装置550のコネクタ90に接続される。ケーブル91の他方のコネクタ91bは、中継基板600の上流コネクタ601に接続される。さらに、遊技機1に備えられた各演出装置の制御を行う装飾制御装置610に接続するためのコネクタ602a~602eを備える。

【0114】

50

さらに、中継基板 600 には、接続されたケーブルの接続状態を示す空き端子モニタ 603 が備えられている。空き端子モニタ 603 の詳細については、図 13 にて説明する。

【0115】

また、図示は略するが、遊技制御装置 500 を構成するユニットが、中継基板 600 のコネクタ装着面を覆うようにして設けられている。そのため、遊技制御装置 500 は、中継基板 600 の各コネクタに必要なケーブルを装着した後に取り付けられる配置構成となっている。

【0116】

前面枠 3 には、当該前面枠 3 に配置されたスピーカ 30 及び装飾部材 9a、9b などを制御するための信号を送信するケーブル 3b が接続されている。このケーブル 3b のコネクタは、遊技盤 10 の裏面側へ設けられる制御ユニット 700 の中継基板 600 に接続され、例えば、コネクタ 602b に接続される。

【0117】

遊技盤本体 10b には、サイドランプ 45 を取り付けするための開口部 45b が形成されている。サイドランプ 45 には、電力及び信号を送信するケーブル 45a が接続され、開口部 45b から遊技盤 10 の裏面側へ導入される。遊技盤 10 の裏面側へ導入されたケーブル 45a は、中継基板 600 に接続され、例えば、コネクタ 602d に接続される。

【0118】

また、遊技盤 10 の下部には、図 2 に示したように、始動口 36 及び大入賞口 42 が配置される。始動口 36 が配置されている遊技盤 10 の裏側には、普図変動表示ゲームに当選した場合に開放される開閉部材 36a を開閉するための普電ソレノイド (SOL) 36b が配置される。また、特図変動表示ゲームに当選した場合に、大入賞口 42 を開閉するための大入賞口 SOL 42b も遊技盤 10 の裏側に配置されている。普電 SOL 36b 及び大入賞口 SOL 42b には、制御信号の入力を受け付けるためのケーブル (図示略) が接続され、このケーブルは遊技制御装置 500 に接続されている。また、ケーブル 42c は、大入賞口 42 の内部に備えられる演出用の LED を点灯させるための電力及び信号を伝達するケーブルとして中継基板 600 に接続され、例えば、コネクタ 602f に接続される。

【0119】

前述のように、遊技盤 10 の中央部には、センターケース 51 が取り付けられている。センターケース 51 の内部には、第 1 演出部材 70 及び第 2 演出部材 80 によって構成される可動演出装置 58 が備えられる。図 8 では、第 1 演出部材 70 及び第 2 演出部材 80 が当接面 (121, 122) で当接している状態となっている。

【0120】

また、可動演出装置 58 の第 1 演出ユニット 63 及び第 2 演出ユニット 64 には、前述のように、第 1 演出部材 70 及び第 2 演出部材 80 を稼働させるためのモータ (役物駆動第 1 モータ 71、役物駆動第 2 モータ 81) が備えられている。そして、これらのモータを制御するための信号及びモータを駆動させるための電力を供給するためのケーブル 652 が可動演出装置 58 に接続されている。また、可動演出装置 58 には、これらのモータの動作状態を検知するためのモータ位置検出センサ 560 (図示せず) が備えられており、センシング結果を受信するためのケーブル 651 が接続されている。ケーブル 652 及びケーブル 651 は、センターケース 51 の開口部 51b から遊技盤 10 の裏面側に延びており、中継基板 600 に接続される。例えば、ケーブル 652 はコネクタ 602c に接続され、ケーブル 651 はコネクタ 602e に接続される。

【0121】

さらに、演出制御装置 550 から出力された制御信号を、センターケース 51 の内部に配置された LED などの演出装置を制御するための装飾制御装置 610 (図 9 参照) へ伝達するケーブル 653 が接続される。ケーブル 653 は、センターケース 51 に設けられた開口部 51a から遊技盤 10 の裏面側の中継基板 600 に接続され、例えば、コネクタ 602a に接続される。

10

20

30

40

50

【 0 1 2 2 】

図 9 は、本発明の実施の形態の遊技機 1 の構成を示すブロック図である。

【 0 1 2 3 】

遊技機 1 は、遊技を統括的に制御する遊技制御装置 5 0 0、各種演出を行うために表示装置 5 3 及びスピーカ 3 0 等を制御する演出制御装置 5 5 0、遊技球を払い出すために図示しない払出モータを制御する払出制御装置 5 8 0 を備える。

【 0 1 2 4 】

まず、遊技制御装置 5 0 0 の構成について説明する。なお、演出制御装置 5 5 0 については、図 1 0 にて説明する。

【 0 1 2 5 】

遊技制御装置 5 0 0 は、遊技用マイコン 5 0 1、入力 I / F (I n t e r f a c e) 5 0 5、出力 I / F (I n t e r f a c e) 5 0 6、及び外部通信端子 5 0 7 を備える。

【 0 1 2 6 】

遊技用マイコン 5 0 1 は、CPU 5 0 2、ROM (R e a d O n l y M e m o r y) 5 0 3 及び RAM (R a n d o m A c c e s s M e m o r y) 5 0 4 を備える。

【 0 1 2 7 】

CPU 5 0 2 は、遊技を統括的に制御する主制御装置であって、遊技制御を司る。ROM 5 0 3 は、遊技制御のための不変の情報 (プログラム、データ等) を記憶している。RAM 5 0 4 は、遊技制御時にワークエリアとして利用される。

【 0 1 2 8 】

外部通信端子 5 0 7 は、遊技制御装置 5 0 0 の設定情報等を検査する検査装置等の外部機器に遊技制御装置 5 0 0 を接続する。

【 0 1 2 9 】

CPU 5 0 2 は、入力 I / F 5 0 5 を介して各種入力装置 (始動口 SW 3 6 d、一般入賞口 SW 4 4 a ~ 4 4 n、ゲート SW 3 4 a、カウント SW 4 2 d、ガラス枠開放 SW 1 8 a、前面枠開放 SW 3 a、球切れ SW 5 4、振動センサ 5 5、及び磁気センサ 5 6) からの検出信号を受けて、大当り抽選等、種々の処理を行う。

【 0 1 3 0 】

始動口 SW 3 6 d は、始動口 3 6 に遊技球が入賞したことを検出するスイッチである。一般入賞口 SW 4 4 a ~ 4 4 n は、一般入賞口 4 4 に遊技球が入賞したことを検出するスイッチである。

【 0 1 3 1 】

ゲート SW 3 4 a は、普図始動ゲート 3 4 を遊技球が通過したことを検出するスイッチである。カウント SW 4 2 d は、大入賞口 4 2 に遊技球が入賞したことを検出するスイッチである。

【 0 1 3 2 】

ガラス枠開放 SW 1 8 a は、ガラス枠 1 8 が開放されたことを検出するスイッチである。前面枠開放 SW 3 a は、前面枠 3 が開放されたことを検出するスイッチである。

【 0 1 3 3 】

球切れ SW 5 4 は、遊技機 1 の内部に貯留され、払い出しに用いられる遊技球の数が所定数以下になったことを検出するスイッチである。

【 0 1 3 4 】

振動センサ 5 5 は、遊技機 1 に与えられた振動を検出するセンサであり、遊技機 1 を振動させるなどの不正行為を検出する。磁気センサ 5 6 は、始動口 3 6 の第 2 始動入賞口、一般入賞口 4 4、大入賞口 4 2、及び普図始動ゲート 3 4 付近に設けられ、磁力を検出するセンサである。磁気センサ 5 6 は、各入賞口付近に磁石を近づけて、遊技領域 1 0 a に発射された遊技球を各入賞口に導く不正を検出する。

【 0 1 3 5 】

また、CPU 5 0 2 は、出力 I / F 5 0 6 を介して、普図・特図表示器 3 5、普電 SOL 3 6 b、大入賞口 SOL 4 2 b、払出制御装置 5 8 0、及び演出制御装置 5 5 0 に指令

10

20

30

40

50

信号を送信して、遊技を統括的に制御する。

【0136】

普図・特図表示器35には、前述のように、特図変動表示ゲーム及び普図変動表示ゲームが実行される。さらに、特図変動表示ゲームの未処理回数（特図始動記憶数）及び普図変動表示ゲームの未処理回数（普図始動記憶数）が表示される。普図変動表示ゲームが当りとなるか否かを示す乱数を含む普図始動記憶、及び特図変動表示ゲームが当りとなるか否かを示す乱数を含む特図始動記憶が記憶されている。

【0137】

普電SOL36bは、普図変動表示ゲームの停止表示が特別の結果態様となった場合に、開閉部材36aを開放することによって、始動口36に遊技球が入賞しやすい状態にする。

10

【0138】

大入賞口SOL42bは、特図変動表示ゲームの結果が特別の結果態様となって、特別遊技状態（大当たり状態）となった場合に、大入賞口42の開閉扉42aを開放して、遊技球が入賞しやすい状態に変換する。

【0139】

遊技制御装置500は、外部情報端子508から図示しない情報収集端末装置を介して、遊技機データを図示しない遊技場管理装置に出力する。遊技場管理装置は、遊技場に設置された遊技機1の遊技データを収集管理する計算機である。

【0140】

払出制御装置580は、遊技球が一般入賞口44又は大入賞口42に入賞した場合に、入賞した入賞口に対応する数の遊技球の払出指令を遊技制御装置500から受信する。また、球貸ボタン26が操作された場合にも所定数の遊技球の払い出しを行う払出指令を遊技制御装置500から受信する。払出制御装置580は、受信した払出指令に基づいて、図示しない払出モータを制御し、払出指令に指定された数の遊技球を払い出す。

20

【0141】

遊技制御装置500は、変動開始コマンド、客待ちデモコマンド、ファンファーレコマンド、確率情報コマンド、及びエラー指定コマンド等を、遊技の状況を示す遊技データとして、出力I/F506を介して、演出制御装置550へ送信する。

【0142】

図10は、本発明の実施の形態の演出制御装置550の構成を示すブロック図である。

30

【0143】

演出制御装置550は、遊技制御装置500から入力される遊技データに基づいて、演出内容を決定し、表示装置53及びスピーカ30を制御するとともに、中継基板600を介して演出装置を制御する。

【0144】

演出装置には、LEDなどの装飾装置620、役物駆動第1MOT（第1演出モータ）71及び役物駆動第2MOT（第2演出モータ）81などが含まれる。装飾装置620は、中継基板600に直接接続されるものと、装飾制御装置610を介して接続されるものがある。詳細については後述するが、これら装飾装置620、役物駆動第1MOT71及び役物駆動第2MOT81によって、遊技の演出が行われる。

40

【0145】

また、演出制御装置550は、演出ボタン17から当該演出ボタン17が操作されたことを示す信号が入力される。さらに、モータ位置検出センサ560によって検出された役物駆動第1MOT71及び役物駆動第2MOT81の位置情報が、中継基板600を介して入力される。

【0146】

演出制御装置550は、CPU551、制御ROM552、RAM553、画像ROM554、音ROM555、VDP556、音LSI557、入力I/F558a、出力I/F558b、電源投入検出回路559、マスタIC570及びNORゲート回路590

50

を備える。

【0147】

CPU551、VDP556、RAM553、制御ROM552、音LSI557、入力I/F558a、及び出力I/F558bは、バス563を介してそれぞれ接続されている。

【0148】

CPU551は、遊技制御装置500から送信された指令信号が割込信号(INT)として入力され、入力された指令信号に基づいて、各種演出を制御する。また、CPU551には、マスタIC570の後述するコントローラ574から割込信号が入力されるとともに、VDP556から割込信号が入力される。CPU551は、割込信号の入力を受け付けると、実行中の処理を中断し、入力された割込信号に対応する処理を実行する。

10

【0149】

制御ROM552には、演出制御のための不変の情報(プログラム、データ等)が格納されている。RAM553は、演出制御時にワークエリアとして利用される。

【0150】

画像ROM554は、VDP556に接続され、表示装置53に表示される画像データを格納する。VDP556は、表示装置53への画像出力を制御するプロセッサである。

【0151】

また、VDP556は、表示装置53に表示される画像を更新する周期(33ms周期)と同期する同期信号を発生させる同期信号発生手段を備える。同期信号発生手段は、同期信号を発生させるごとに、発生させた同期信号をCPU551に割込信号として入力する。

20

【0152】

音ROM555は、音LSI557に接続され、スピーカ30から出力される音データを格納する。音LSI557は、スピーカ30からの音声出力を制御する回路である。

【0153】

入力I/F558aは、フィルタ565を介して外部から入力された情報を受け付けるインタフェースである。具体的には、演出ボタン17が操作されたことを示す信号の入力を受け付けたり、中継基板600を介してモータ位置検出センサ560によって検出された各モータの位置情報などの入力を受け付けたりする。なお、演出ボタン17は、図1で説明したように、上皿21の上縁部に設けられており、遊技者の操作によって、表示装置53で実行される特図変動表示ゲームにおける演出を選択したりすることができる。

30

【0154】

電源投入検出回路559は、演出制御装置550に電源が投入された場合に、マスタIC570の図示しないレジスタをデフォルト状態(すべて0)に初期化するリセット信号を発生させ、NORゲート回路590に出力する。

【0155】

また、CPU551は、所定の条件が成立した場合に、バス563を介してリセット信号を出力I/F558bに出力する。そして、出力I/F558bは、入力されたリセット信号をNORゲート回路590に出力し、さらに、フィルタ565を介して中継基板600に当該リセット信号を出力する。所定の条件とは、例えば、すべての装飾制御装置610において、エラーフラグが「ON」になった場合などである(図30参照)。

40

【0156】

なお、電源投入検出回路559からNORゲート回路590に入力されるリセット信号と、CPU551から出力I/F558bを介してNORゲート回路590に入力されるリセット信号は、いずれの場合にもLOWレベルの状態のときにリセットを指令する信号として機能する。そのため、電源投入検出回路559及びCPU551の少なくとも一方からNORゲート回路590にリセット信号が出力されていれば、NORゲート回路590を介してリセット信号がマスタIC570に入力される。

【0157】

50

次に、マスタIC570について説明する。

【0158】

マスタIC570は、制御対象となる装飾装置を制御する装飾制御装置610に個別に割り当てられたアドレスを指定して、指定した個別アドレスの装飾制御装置610に装飾装置の制御内容を出力する。なお、装飾制御装置610の個別アドレスは、正確には、装飾制御装置610に含まれるI²C I/Oエキスパンダ615(図14参照)の個別アドレスである。

【0159】

マスタIC570は、接続線SDA、接続線SCL、接続線GND、接続線Vcc、接続線Vled、接続線Vms、及び接続線Vseの7種類の接続線を介して、中継基板(装飾制御装置)600に接続される。これらの接続線は、マスタIC570と中継基板600とを接続するケーブル91(図8参照)により構成される。

10

【0160】

接続線SDAは、演出制御装置550と装飾制御装置610との間でデータを通信するための接続線であり、本発明の実施の形態におけるデータ線として機能する。接続線SCLは、接続線SDAでのデータ通信に用いられるクロック信号を入出力するための接続線であり、本発明の実施の形態におけるタイミング信号線として機能する。接続線GNDは、接続線Vcc、接続線Vled、接続線Vms、及び接続線Vseで供給される電源のグランドである。

【0161】

接続線Vccは、中継基板600及び装飾制御装置610にロジック用の電源を供給するための接続線である。接続線Vledは、LED(装飾装置620)を発光させるための電源を供給するための接続線である。接続線Vmsは、演出装置に含まれるモータやソレノイド(具体的には、役物駆動第1MOT71、役物駆動第2MOT81)に電源を供給するための接続線である。接続線Vseは、各種センサ(演出装置に含まれるモータの状態を検出する状態検出センサであって、具体的には、モータ位置検出センサ560が相当する)に電源を供給するための接続線である。

20

【0162】

中継基板600と装飾制御装置610の間は、接続線Vcc、接続線Vled、接続線SDA、接続線SCL、及び接続線GNDを介して接続される。本発明の実施の形態では、モータ位置検出センサ560、役物駆動第1MOT71及び役物駆動第2MOT81は、中継基板600に直接接続されるため、装飾制御装置610に接続するための配線に接続線Vms及び接続線Vseは含まれない。なお、接続線Vmsはケーブル652(図8参照)に含まれており、接続線Vseはケーブル651(図8参照)に含まれている。

30

【0163】

マスタIC570と装飾制御装置610とは、接続線SDA及び接続SCLによって2ライン双方向通信を行う。

【0164】

マスタIC570は、中継基板600及び装飾制御装置610にデータを送信する場合には、まず、接続線SCLの信号レベルをHIGHに維持したまま、接続線SDAの信号レベルをHIGHからLOWに変化させることにより、装飾制御装置610へのデータ出力を開始するためのスタート条件を成立させる(装飾制御装置610に対してスタートコンディションを発行する)。

40

【0165】

この後、マスタIC570は、接続線SCLの信号レベルをLOWに変更し、接続線SCLの信号レベルがLOWである間に接続線SDAの信号レベルを送信データの最初のビットのレベルに設定し、所定時間後に接続線SCLの信号レベルをLOWからHIGHに変化させる。接続線SCLの信号レベルがHIGHに変化すると、装飾制御装置610は接続線SDAの信号レベルを取得し、送信データの最初のビットとして認識する。次いで、マスタIC570は、接続線SCLの信号レベルをHIGHからLOWに戻す。

50

【0166】

この手順を1回実行すると、マスタIC570から装飾制御装置610へ1ビットのデータが送信され、最終的にはこの手順が8回繰り返されることで、送信データの8ビットすべてがマスタIC570から装飾制御装置610へ送信される(1バイト分のデータが送信される)。

【0167】

そして、マスタIC570は、最後の8ビット目のデータ送信が終了すると、接続線SCLの信号レベルをHIGHからLOWに戻した際に、接続線SDAを解放して装飾制御装置610からの返答信号を受信することを待機する受信待機状態にする。

【0168】

受信待機状態になると、装飾制御装置610は、接続線SDAを介して1ビットの返答信号(後述するACK又はNACK)をマスタIC570に返す。次いで、マスタIC570は、接続線SCLの信号レベルをLOWからHIGHに変化させて返答信号のレベルを取り込み、所定時間後に接続線SCLの信号レベルをHIGHからLOWに変化させると、装飾制御装置610は接続線SDAを解放する。

【0169】

マスタIC570は、このような1バイト分のデータ送信と1ビット分の返答信号の受信とを交互に繰り返し、装飾制御装置610へ出力すべきデータがすべて出力されるまで継続する。マスタIC570は、出力すべきデータの出力が終了した場合には、接続線SCLの信号レベルをHIGHに維持したまま、接続線SDAの信号レベルをLOWからHIGHに変更させることにより、装飾制御装置610へのデータ出力を終了するためのストップ条件を成立させる(装飾制御装置610に対してストップコンディションを発行する)。

【0170】

入力用BUF571は、装飾制御装置610から接続線SDAを介して入力されたデータが一時的に記憶される記憶装置である。

【0171】

具体的には、マスタIC570が入力モードに設定された場合において、装飾制御装置610からマスタIC570に送信されたデータが、フィルタ575aによりノイズが除去されて入力用BUF571に一時的に記憶される。

【0172】

出力用BUF572は、装飾制御装置610に接続線SDAを介して出力するデータが一時的に記憶される。

【0173】

リセットレジスタ(REG)573は、バス563に接続され、CPU551からの指令を受けてリセット信号をコントローラ574に出力する。コントローラ574は、マスタIC570を統括的に制御し、各種処理を実行する。

【0174】

フィルタ575aは、接続線SDAから入力されたデータのノイズを除去する。ドライバ576aは、接続線SDAからデータを出力する場合に、トランジスタ578aが動作可能な電圧をトランジスタ578aに印加する。

【0175】

接続線SDAは、プルアップ抵抗Rによって所定の電圧が印加され(図18参照)、フィルタ575a及びトランジスタ578aに接続されている。

【0176】

トランジスタ578aは、電力消費を抑えるために電界効果トランジスタ(FET)が用いられている。トランジスタ578aのゲートはドライバ576aに接続され、ドレインはプルアップ抵抗Rにより所定の電圧が印加された接続線SDAに接続され、ソースは接地されている。

【0177】

10

20

30

40

50

トランジスタ 578 a のゲートに印加される電圧がトランジスタ 578 a を動作させる所定値よりも小さければ、ドレインとソースとの間に電流が流れないので、接続線 S D A に印加された電圧は降下せず、その結果、接続線 S D A は H I G H レベルとなる。一方、トランジスタ 578 a のゲートに印加される電圧がトランジスタ 578 a を動作させる所定値以上であれば、所定値の電圧が印加されたドレインから接地されているソースへ電流が流れることによって、接続線 S D A の電圧が低下し、その結果、接続線 S D A は L O W レベルとなる。

【0178】

なお、トランジスタ 578 a は、10 ミリアンペア程度の電流をドレインからソースへ流しても破損しない仕様のもを用いている。このため、接続線 S D A には、通常の $I^2 C$ バス使用で用いられる電流値よりもはるかに大きい 10 ミリアンペア程度の電流を流すことが可能であり、演出制御装置 550 と装飾制御装置 610 との間のデータ送信が、ノイズによる障害に耐えうる構成となっている。

10

【0179】

ドライバ 576 a は、データを接続線 S D A から出力する場合に、トランジスタ 578 a にドレインとソースとの間に電流を流すためにトランジスタ 578 a のゲートにトランジスタ 578 a が動作可能な値の電圧を印加する。そして、ドライバ 576 a は、接続線 S D A の電圧を、H I G H レベル又は L O W レベルに設定することによって、データを接続線 S D A から出力する。

【0180】

また、フィルタ 575 b は、接続線 S C L から入力されたデータのノイズを除去する。ドライバ 576 b は、接続線 S C L からデータを出力する場合に、トランジスタ 578 b が動作可能な電圧をトランジスタ 578 b に印加する。

20

【0181】

接続線 S C L は、プルアップ抵抗 R によって所定の電圧が印加され（図 18 参照）、フィルタ 575 b 及びトランジスタ 578 b に接続されている。

【0182】

トランジスタ 578 b は、電力消費を抑えるために電界効果トランジスタ (F E T) が用いられている。トランジスタ 578 b のゲートはドライバ 576 b に接続され、ドレインはプルアップ抵抗 R により所定の電圧が印加された接続線 S C L に接続され、ソースは接地されている。

30

【0183】

トランジスタ 578 b のゲートに印加される電圧がトランジスタ 578 b を動作させる所定値よりも小さければ、ドレインとソースとの間に電流が流れないので、接続線 S C L に印加された電圧は降下せず、その結果、接続線 S C L は H I G H レベルとなる。一方、トランジスタ 578 b のゲートに印加される電圧がトランジスタ 578 b を動作させる所定値以上であれば、所定値の電圧が印加されたドレインから接地されているソースへ電流が流れることによって、接続線 S C L の電圧が低下し、その結果、接続線 S C L は L O W レベルとなる。

【0184】

なお、トランジスタ 578 b は、10 ミリアンペア程度の電流をドレインからソースへ流しても破損しない仕様のもを用いている。そのため、接続線 S C L には、通常の $I^2 C$ バス使用で用いられる電流値よりもはるかに大きい 10 ミリアンペア程度の電流を流すことが可能であり、演出制御装置 550 と装飾制御装置 610 との間のデータ送信が、ノイズによる障害に耐えうる構成となっている。

40

【0185】

ドライバ 576 b は、クロック信号を接続線 S C L から出力する場合に、トランジスタ 578 b にドレインとソースとの間に電流を流すためにトランジスタ 578 b のゲートにトランジスタ 578 b が動作可能な値の電圧を印加する。そして、ドライバ 576 b は、接続線 S C L の電圧を、H I G H レベルと L O W レベルとに繰り返し変化させることによ

50

って、クロック信号を接続線 S C L から出力する。

【 0 1 8 6 】

電源投入リセット回路 5 7 7 は、マスタ I C 5 7 0 に電源が投入されて、電源投入リセット回路 5 7 7 内の電圧が所定値に達した場合に、入力用 B U F 5 7 1 及び出力用 B U F 5 7 2 などの記憶領域をデフォルト状態にするためのリセット信号をコントローラ 5 7 4 に出力する。

【 0 1 8 7 】

次に、中継基板 6 0 0 及び装飾制御装置 6 1 0 について説明する。

【 0 1 8 8 】

中継基板 6 0 0 は、装飾制御装置 6 1 0 と同等の機能を有し、マスタ I C 5 7 0 に直接接続されている。そして、中継基板 6 0 0 に接続された装飾制御装置 6 1 0 に、マスタ I C 5 7 0 から送信された電気信号を送信（中継）する。

【 0 1 8 9 】

装飾装置 6 2 0 は、装飾制御装置 6 1 0 に備えられる I²C I / O エクスパンダ 6 1 5（図 1 4 参照）によって制御され、電流を流すことによって光が点滅して演出を行う発光装置であり、例えば L E D などである。装飾装置基板 6 2 5 は、サイドランプ 4 5（図 8 参照）に設けられる基板であり、サイドランプ 4 5 の発光装置（L E D）が搭載されている。このサイドランプ 4 5 の発光装置は、中継基板 6 0 0 に備えられる I²C I / O エクスパンダ 6 1 5 によって、直接制御される。

【 0 1 9 0 】

役物駆動第 1 モータ（M O T）7 1 及び役物駆動第 2 M O T 8 1 は、電流が流れると回転動作することによって演出動作を行う駆動装置である。役物駆動第 1 M O T 7 1 及び役物駆動第 2 M O T 8 1 は、演出制御装置 5 5 0 のドライバ 5 6 4 により中継基板 6 0 0 を経由して直接制御されるので、I²C I / O エクスパンダ 6 1 5 を介在させる処理は行われない。

【 0 1 9 1 】

本発明の実施の形態では、役物駆動第 1 M O T 7 1 及び役物駆動第 2 M O T 8 1 は、可動演出装置 5 8 に含まれ、具体的には、役物駆動第 1 M O T 7 1 は第 1 演出ユニット 6 3、役物駆動第 2 M O T 8 1 は第 2 演出ユニット 6 4 に含まれている。

【 0 1 9 2 】

演出制御装置 5 5 0 は、役物駆動第 1 M O T 7 1 及び役物駆動第 2 M O T 8 1 を制御することによって、第 1 演出ユニット 6 3 及び第 2 演出ユニット 6 4 が連動した演出動作を実行させる。

【 0 1 9 3 】

なお、演出制御装置 5 5 0 と中継基板 6 0 0 との接続方法、及び中継基板 6 0 0 と中継基板 6 0 0 以外の装飾制御装置 6 1 0 との接続方法については、図 1 1 ~ 図 1 3 にて詳細を後述する。また、装飾制御装置 6 1 0 の構成及び接続方法などについては、図 1 4 ~ 図 1 9 にて詳細を後述する。

【 0 1 9 4 】

図 1 1 は、本発明の実施の形態の中継基板 6 0 0 及び装飾制御装置 6 1 0 の接続状態を示す図であり、遊技機 1 に前面枠 3 が取り付けられる場合を示す図である。

【 0 1 9 5 】

なお、本発明の実施の形態の遊技機 1 には複数の仕様があり、通常版遊技機 1 と廉価版遊技機 1 とがある。通常版遊技機 1 は、標準仕様の装飾部材を備えている前面枠 3（通常版前面枠）を備えている。廉価版遊技機 1 は、標準仕様の装飾部材よりも廉価なコストで構成された装飾部材を備えている前面枠 3（廉価版前面枠）を備えている。

【 0 1 9 6 】

図 1 1 は、通常版遊技機 1 に関するものであり、通常版前面枠 3 を備えている。これに対して、廉価版遊技機 1 は、通常版前面枠 3 の代わりに廉価版前面枠 3 が設けられる。

【 0 1 9 7 】

10

20

30

40

50

図 1 2 は、本発明の実施の形態の通常版前面枠 3 の代わりに設けられる廉価版前面枠 3 について説明する図である。

【 0 1 9 8 】

廉価版遊技機 1 は、図 1 1 における通常版前面枠 3 の部分を、図 1 2 の廉価版前面枠 3 に置換した遊技機に相当する。

【 0 1 9 9 】

装飾制御装置 6 1 0 は、主として、遊技盤 1 0 及び前面枠 3 に取り付けられている。前面枠 3 に取り付けられた装飾制御装置 6 1 0 が制御する装飾装置 (L E D) 6 2 0 は、装飾部材 9 a、9 b、照明ユニット 1 1、及び異常報知 L E D 2 9 を照射するものである。一方、遊技盤 1 0 に取り付けられる装飾制御装置 6 1 0 は、センターケース 5 1、表示装置 5 3、及び演出制御装置 5 5 0 を一体化して構成される補助遊技装置ユニット 1 2 に含まれている。

10

【 0 2 0 0 】

補助遊技装置ユニット 1 2 を構成するセンターケース 5 1 は、前述したように、枠装飾部 6 5 と枠体基部 6 0 とを組み合わせる構成される。

【 0 2 0 1 】

枠装飾部 6 5 には、変動表示ゲームなどの補助遊技の演出を行うための演出装置や当該演出装置を制御するための装飾制御装置 6 1 0 などが複数個備えられる。これらの装飾制御装置 6 1 0 同士を所定の信号ケーブルにより相互に接続し、さらに、この装飾制御装置 6 1 0 に制御される演出装置もケーブルで接続することにより、当該枠装飾部 6 5 が一体構成される。

20

【 0 2 0 2 】

また、枠体基部 6 0 にも、変動表示ゲームなどの補助遊技の演出を行うための演出装置や当該演出装置を制御するための装飾制御装置 6 1 0 が複数個備えられる。これらの装飾制御装置 6 1 0 同士を所定の信号ケーブルにより相互に接続し、さらに、この装飾制御装置 6 1 0 に制御される演出装置もケーブルで接続することにより、当該枠体基部 6 0 が一体構成される。

【 0 2 0 3 】

ゆえに、枠装飾部 6 5 や枠体基部 6 0 は、本実施形態における一体型演出ユニットを構成している。これに対し、サイドランプ 4 5 などは、一体型演出ユニットに含まれない単体の演出装置であるので、分離型演出装置を構成することになる。

30

【 0 2 0 4 】

なお、補助遊技装置ユニット 1 2 に含まれる演出装置のすべてが補助遊技装置ユニット 1 2 内部の装飾制御装置 6 1 0 によって制御される必要はない。例えば、本発明の実施の形態では、センターケース 5 1 内に配置される可動物は、中継基板 6 0 0 を介して、演出制御装置 5 5 0 により直接制御される。

【 0 2 0 5 】

通常版前面枠 3 と廉価版前面枠 3 とは、装飾部材 9 a、9 b に含まれる装飾装置 6 2 0 の数が相違し、さらに、装飾装置 6 2 0 を制御する装飾制御装置 6 1 0 の数も相違する。具体的には、通常版前面枠 3 の装飾部材 9 a、9 b は四つの装飾制御装置 6 1 0 によって制御され、廉価版前面枠 3 の装飾部材 9 a'、9 b' は二つの装飾制御装置 6 1 0 によって制御される。装飾部材 9 a、9 b は最大 6 0 個の L E D によって照射するのに対して、装飾部材 9 a'、9 b' は最大 3 0 個の L E D によって照射するので、通常版前面枠 3 のほうが廉価版前面枠 3 よりも明るくなり、実行可能な演出のパリエーションを増やすことも可能である。このため、通常版前面枠 3 が取り付けられた場合の装飾装置 6 2 0 の制御と、廉価版前面枠 3 が取り付けられた場合の装飾装置 6 2 0 の制御が相違する。

40

【 0 2 0 6 】

このため、通常版前面枠 3 に取り付けられる装飾制御装置 6 1 0 の個別アドレスと廉価版前面枠 3 に取り付けられる装飾制御装置 6 1 0 の個別アドレスに同じアドレスを割り当てた場合には、演出制御装置 5 5 0 から装飾制御装置 6 1 0 へ送信する演出制御データを

50

、通常版前面枠 3 の場合と廉価版前面枠 3 の場合とで異ならせる必要があるので、遊技機 1 に取り付けられる前面枠 3 に応じて通常版用の演出制御装置 5 5 0 と廉価版用の演出制御装置 5 5 0 をそれぞれ用意しなければならない。したがって、製造メーカーが遊技機 1 を出荷する場合には、通常版用の演出制御装置 5 5 0 と廉価版用の演出制御装置 5 5 0 とを用意しなければならない、製造コストが上昇してしまう。

【 0 2 0 7 】

このため、本発明の実施の形態では、通常版前面枠 3 と廉価版前面枠 3 とで制御が異なる装飾制御装置 6 1 0 の個別アドレスには、異なるアドレスを割り当て、演出制御装置 5 5 0 から装飾制御装置 6 1 0 へ送信する演出制御データが、通常版前面枠 3 の場合と廉価版前面枠 3 の場合とで共通となるように構成することで、一つの演出制御装置 5 5 0 で通常版用の制御と廉価版用の制御とを実行できるように構成した。こうすることによって、通常版用の演出制御装置 5 5 0 と廉価版用の演出制御装置 5 5 0 とをそれぞれ用意する必要がなくなり、製造コストを抑えることができる。なお、本発明の実施の形態では、補助遊技装置ユニット 1 2 については、通常版であっても廉価版であっても同じ構成としている。

10

【 0 2 0 8 】

装飾制御装置 6 1 0 には、前述のように、装飾装置 6 2 0 を制御するための I²C I / O エクスパンダ 6 1 5 が搭載され、I²C I / O エクスパンダ 6 1 5 には、個々の I²C I / O エクスパンダ 6 1 5 を識別するための個別アドレスが割り当てられている。本発明の実施の形態では、前述のように、I²C I / O エクスパンダ 6 1 5 の個別アドレスが、装飾制御装置 6 1 0 の個別アドレスとして利用される。

20

【 0 2 0 9 】

演出制御装置 5 5 0 は、I²C I / O エクスパンダ 6 1 5 の個別アドレスを指定して制御信号を送信することによって、装飾装置 6 2 0 を個別に制御して演出動作を実行することが可能となる。図 1 1 に示す補助遊技装置ユニット 1 2 及び通常版前面枠 3 に含まれるすべての装飾制御装置 6 1 0 には、それぞれ異なる個別アドレス（図中に「a d =」で示す）が割り当てられている。

【 0 2 1 0 】

また、装飾制御装置 6 1 0 は、接続形態によって、分岐型（分岐基板）、連結型（連結基板）及び終端型（終端基板）の三種類に分類される。分岐型、連結型及び終端型いずれの装飾制御装置 6 1 0 にも装飾装置 6 2 0 を接続可能であり、接続された装飾装置 6 2 0 を制御することが可能である。

30

【 0 2 1 1 】

分岐型の装飾制御装置 6 1 0 は、下流側に複数の装飾制御装置 6 1 0 が直接接続され、これらの複数の装飾制御装置 6 1 0 に受信した制御信号を送信する。連結型の装飾制御装置 6 1 0 は、下流側に一つの装飾制御装置 6 1 0 が接続され、接続された装飾制御装置 6 1 0 に受信した制御信号を送信する。終端型の装飾制御装置 6 1 0 は、下流側に装飾制御装置 6 1 0 が接続されず、装飾装置 6 2 0 の制御のみを行う。分岐型、連結型、終端型の装飾制御装置 6 1 0 の詳細に関しては、図 1 4 を用いて後述する。

【 0 2 1 2 】

なお、下流側とは、演出制御装置 5 5 0 から送信された電気信号を送信する側であり、反対に、上流側とは、演出制御装置 5 5 0 から送信された電気信号を受信する側である。

40

【 0 2 1 3 】

ここで、本発明の実施の形態では、前述のように、可動演出装置 5 8 を構成する第 1 演出部材 7 0 及び第 2 演出部材 8 0 の可動部分に装飾制御装置 6 1 0 が配置されている。言い換えれば、図 6 において、第 1 演出部材 7 0 の可動部（第 1 演出ベース 1 0 0）に装飾制御装置 6 1 0（第 1 発光基板 1 0 6）が配置され、図 7 において、第 2 演出部材 8 0 の可動部（第 2 演出ベース 1 1 0）に装飾制御装置 6 1 0（第 2 発光基板 1 1 6）が配置されている。

【 0 2 1 4 】

50

このとき、従来のシフトレジスタのように、各装飾制御装置 610 をデジチェーンで配線すると、少なくとも一方の装飾制御装置 610 に入力用のケーブルと出力用のケーブルを接続する必要がある。可動部に複数のケーブルが接続されると、可動部とともに装飾制御装置 610 (第1発光基板 106、第2発光基板 116) 自体が可動する構造となつてケーブルも移動するため、配線の引き回しが困難になってしまうおそれがある。さらに、ケーブルの移動により、ケーブルを構成する接続線が断線する可能性が生じ、演出に影響を与えるおそれがある。

【0215】

本発明の実施の形態では、第1演出部材 70 及び第2演出部材 80 に配置された装飾制御装置 610 を終端型とし、これらの装飾制御装置 610 の上流に分岐型の装飾制御装置 610 を配置している。そのため、終端型の装飾制御装置 610 (第1発光基板 106、第2発光基板 116) には、第1演出部材 70 及び第2演出部材 80 の外部に備えた他の装飾制御装置 610 へ信号を伝達するケーブルが、接続されない構造となる。このように装飾制御装置 610 を配置すれば、可動部に配置された装飾制御装置 610 には入力ケーブルのみを接続すればよいことになる。したがって、デジチェーンで配線する場合と比較して、配線の引き回しが容易になり、断線する可能性を少なくすることができる。

10

【0216】

装飾制御装置 610 は、受信した制御信号の宛先アドレスが自宛でない場合、下流側にさらに装飾制御装置 610 が接続されていれば受信した制御信号を送信する。また、送信先がなければ受信した制御信号を破棄する。

20

【0217】

装飾制御装置 610 は、16個のポートに対応するLEDを制御することが可能であり、装飾制御装置 610 に搭載されたLEDと、当該装飾制御装置 610 に接続された外部の装飾装置基板 625 に搭載されたLEDとの合計数が16以下であれば、両方のLEDを制御することが可能である。すなわち、一体型の装飾制御装置 610 (I^2C I/Oエキスパンダ 615 と装飾装置 620 がともに配置される主動型基板に相当) では、装飾装置基板 625 (I^2C I/Oエキスパンダ 615 が配置されず装飾装置 620 が配置される従動型基板に相当) をさらに接続することによって、内部に備えられた装飾装置 620 と外部に接続した装飾装置 620 の両方を制御することが可能である。

【0218】

こうすることによって、離れて配置された装飾装置 620 を1つの装飾制御装置 610 で制御することが可能となり、装飾制御装置 610 の数を最小限にすることができる。

30

【0219】

中継基板 600 は、上流側では演出制御装置 550 に搭載されたマスタIC 570 に接続し、マスタIC 570 から送信された制御信号を受信する。また、下流側では、補助遊技装置ユニット 12 に含まれる装飾制御装置 610 A (正確には一体型演出ユニットである枠体基部 60 に含まれる装飾制御装置 610 A)、及び通常版前面枠 3 に取り付けられる装飾制御装置 610 H に接続する。さらに、中継基板 600 は、遊技盤 10 に備えられた分離型演出装置である装飾装置基板 625 (サイドランプ 45 (図8参照) に設けられた基板) に接続し、当該中継基板 600 に備えた I^2C I/Oエキスパンダ 615 によつて、当該装飾装置基板 625 に搭載された装飾装置 620 を制御する。

40

【0220】

補助遊技装置ユニット 12 には、装飾制御装置 610 A ~ 610 G が含まれる。装飾制御装置 610 A は、分岐型の装飾制御装置であり、装飾制御装置 610 B 及び装飾制御装置 610 C にマスタIC 570 から受信した制御信号を送信する。また、装飾制御装置 610 B には、装飾装置基板 625 B が接続されており、装飾装置基板 625 B に配置されたLEDなどの演出装置 (装飾装置 620) が装飾制御装置 610 B によって制御される。

【0221】

装飾制御装置 610 C は、連結型の装飾制御装置 610 であり、下流側の装飾制御装置

50

610Dに受信した制御信号を送信する。装飾制御装置610Dは、分岐型の装飾制御装置610Eが接続され、さらに、装飾装置基板625Dに含まれる装飾装置620Dを制御する。

【0222】

装飾制御装置610Eには、第1演出部材70を制御する装飾制御装置610Fと、第2演出部材80を制御する装飾制御装置610Gとが接続される。第1演出部材70及び第2演出部材80は、連動して演出動作が実行される。装飾制御装置610Fは、第1演出部材70に含まれる第1発光基板106に配置され(図6)、また、装飾制御装置610Gは、第2演出部材80に含まれる第2発光基板116に配置されている(図7)。

【0223】

本発明の実施の形態では、装飾制御装置610Fは第1演出部材70に含まれるLEDなどを制御し、装飾制御装置610Gは第2演出部材80に含まれるLEDなどを制御する。なお、第1演出部材70及び第2演出部材80をそれぞれ表示部53aの前方に移動させるための駆動力を出力するための役物駆動第1MOT71及び役物駆動第2MOT81は、中継基板600によって制御される。

【0224】

演出制御装置550は、変動表示ゲーム実行時など、所定の条件を満たすと、第1演出ユニット63(第1演出部材70)及び第2演出ユニット64(第2演出部材80)を制御して演出動作を実行する。具体的には、第1演出ユニット63に含まれる役物駆動第1MOT71及び第2演出ユニット64に含まれる役物駆動第2MOT81を制御するために、中継基板600の個別アドレス(「0000」)を指定して、これらのモータを動作させるための制御信号を送信する。さらに、第1演出部材70に含まれるLEDなどの発光装置を制御する制御信号を、第1演出部材70を制御する装飾制御装置610Fの個別アドレス(「0110」)を指定して送信する。同様に、第2演出部材80に含まれるLEDなどの発光装置を制御する制御信号を、第2演出部材80を制御する装飾制御装置610Gの個別アドレス(「0111」)を指定して送信する。その後、ストップコンディションを発行する。

【0225】

一方、通常版前面枠3には、装飾制御装置610H~610Lが配置されている。装飾制御装置610Hは、照明ユニット11を制御する。装飾制御装置610I及び装飾制御装置610Jは、通常版前面枠3の左側部分の装飾部材9aを制御する。また、装飾制御装置610K及び装飾制御装置610Lは、通常版前面枠3の右側部分の装飾部材9bを制御する。

【0226】

装飾制御装置610Hは、分岐型の装飾制御装置であり、装飾制御装置610I及び装飾制御装置610Jに受信した制御信号を送信する。また、装飾制御装置610Hには、異常報知LED29を点灯させるための装飾装置基板625Hが接続されており、当該装飾制御装置610Hによって異常報知LED29が制御される。

【0227】

通常版前面枠3の左側部分の装飾部材9aは、前述のように、連結型の装飾制御装置610I、及び終端型の装飾制御装置610Jを含む。装飾制御装置610Iは、演出制御装置550のマスタIC570から送信された制御信号を、装飾制御装置610Hから受信し、装飾制御装置610Jに送信する。装飾制御装置610I及び装飾制御装置610Jは、それぞれ接続された装飾装置基板625I及び装飾装置基板625Jを制御する。

【0228】

通常版前面枠3の右側部分の装飾部材9bは、前述のように、連結型の装飾制御装置610K、及び終端型の装飾制御装置610Lを含む。装飾制御装置610Kは、演出制御装置550のマスタIC570から送信された制御信号を、装飾制御装置610Hから受信し、装飾制御装置610Lに送信する。装飾制御装置610K及び装飾制御装置610Lは、それぞれ接続された装飾装置基板625K及び装飾装置基板625Lを制御する。

10

20

30

40

50

【0229】

また、装飾部材9a及び装飾部材9bに含まれる装飾制御装置610I～610Lにも、それぞれ異なる個別アドレスが割り当てられており、マスタIC570から送信された制御信号に基づいて、それぞれ別々の演出動作を実行させることができる。具体的には、通常版前面枠3の装飾部材9aに含まれる装飾制御装置610I及び610Jの個別アドレスには「1010」及び「1100」、装飾部材9bに含まれる装飾制御装置610K及び610Lの個別アドレスには「1101」及び「1110」が割り当てられている。

【0230】

一方、廉価版前面枠3（図12参照）には、通常版前面枠3に備えられている装飾制御装置のうち、装飾制御装置610I、610J、610K及び610L（第1の仕様依存型グループ単位制御手段）に相当するものが存在せず、代わりに、装飾制御装置610M及び610N（第2の仕様依存型グループ単位制御手段）が取り付けられている。但し、通常版前面枠3に備えられていた装飾制御装置610Hは、廉価版前面枠3にも取り付けられており、通常版前面枠3と同様に、照明ユニット11を制御し、異常報知LED29を点灯させるための装飾装置基板625Hが接続されている。また、装飾制御装置610Hには、通常版前面枠3と同じ個別アドレスが割り当てられており、同じ制御が実行される。

10

【0231】

前述のように、通常版前面枠3の装飾部材9a、9bが最大60個のLEDによって照射するのに対し、廉価版前面枠3の装飾部材9a'、9b'は、最大30個のLEDによって照射する。

20

【0232】

また、廉価版前面枠3では、左側の装飾部材9a'を制御する装飾制御装置610M、及び右側の装飾部材9b'を制御する装飾制御装置610Nが取り付けられている。装飾制御装置610M及び装飾制御装置610Nには、同じ個別アドレス（「1111」）が割り当てられている。したがって、廉価版前面枠3では、左右の装飾部材で同じ制御が実行され、LEDによる照射が同じタイミングで実行される。

【0233】

また、装飾制御装置610M及び装飾制御装置610Nには、通常版前面枠3の装飾制御装置610に割り当てられていない個別アドレスが割り当てられている。

30

【0234】

そして、通常版前面枠3と廉価版前面枠3の何れに使用される場合であっても、演出制御装置550からは、装飾部材9a、9b、9a'、9b'のI²C I/Oエキスパンダ615に割り当てられた個別アドレスである「1001」、「1010」、「1100」、「1101」、「1110」及び「1111」のすべてを含んだ演出制御データが、装飾制御装置610に送信される。

【0235】

したがって、本発明の実施の形態の演出制御装置550は、通常版用の制御と廉価版用の制御とを行うことができるため、各前面枠で共用できるため、演出制御装置550の製造コストを削減することができる。

40

【0236】

なお、廉価版前面枠3では、個別アドレスが「1001」、「1010」、「1100」、「1101」及び「1110」となるI²C I/Oエキスパンダ615は使用されず、通常版前面枠3では、個別アドレスが「1111」となるI²C I/Oエキスパンダ615は使用されない。そのため、いずれの前面枠3であっても、異常判定テーブル3000（図30参照）において、接続されないI²C I/Oエキスパンダ615が存在することになる。しかしながら、後述するように、異常判定テーブル3000に登録されている少なくとも1つのI²C I/Oエキスパンダ615と、マスタIC570との間で正常にデータ送信が行われていれば、正常に動作していると判定されるため、これが原因で処理が中断することはない。

50

【0237】

図13は、本発明の実施の形態の装飾制御装置610A～610Nの接続状態を説明する図である。なお、説明の都合上、装飾制御装置610として、1個の中継基板600と、6個の装飾制御装置(610A、610C、610D、610H、610I、610J)を図示しているが、実際には、遊技機1の仕様に対応して必要な数の装飾制御装置610が接続されている。

【0238】

演出制御装置550は、接続線Vcc、接続線Vled、接続線SDA、接続線SC L、接続線GND、接続線M11～M14、接続線M21～M24、接続線M31～M34、接続線SL1、接続線SL2、接続線SE1～3、接続線Vms、及び接続線Vseによって中継基板600と接続される。

10

【0239】

接続線Vcc、接続線Vled、接続線SDA、接続線SC L、接続線GND、接続線Vms、及び接続線Vseについては、図10にて説明した通りである。

【0240】

接続線M11～M14は、第1演出ユニット63に含まれる役物駆動第1MOT71の第1～4相を制御するための信号が送信される。接続線M21～M24は、第2演出ユニット64に含まれる役物駆動第2MOT81の第1～4相を制御するための信号が送信される。役物駆動第1MOT71、役物駆動第2MOT81は4相駆動のステップモータを用いている。

20

【0241】

接続線M31～M34は、モータを制御するための接続線であるが、本発明の実施の形態では、中継基板600に対応するモータが接続されないため、接続状態を表示する空き端子モニタ603が接続される。空き端子モニタ603は、接続線M31～M34に対応した、4個のLEDによって構成されており、各接続線が断線しているか否かを確認することができる。したがって、一部又は全部の接続線が断線している場合には、空き端子モニタ603の一部が点灯しないことになるので、ケーブルの品質を悪いと判断することができる。

【0242】

特に、本実施形態の遊技機のように、マスタIC570と中継基板600とを接続するケーブル91には、電源を供給するための接続線GND、接続線Vcc、接続線Vled、接続線Vms、及び接続線Vseが含まれている(図10若しくは図13参照)。これらの電力を供給する線は、安定した動作を実現するために、十分な電流量が確保できる断面積の大きい(太い)ケーブルが本来であれば用いられる。

30

【0243】

しかしながら、ケーブル91の様なフラット形状のケーブルを用いる場合には、コネクタを接続する関係から、各ケーブルの断面積の大きさを同一(共通化)する必要がある。そこで、断面積の大きいケーブルを代わりに、複数の接続線を用いて電源供給を行うことが考えられ、例えば、接続線GNDとして6本のケーブルを使用し、接続線Vmsとして3本のケーブルを使用するといった構成を実現することができる。

40

【0244】

このとき、電力を供給する接続線の一部が断線していても、すべての接続線が断線していなければ、見た目上は問題なく動作していることになるので、LEDを点灯させたり、モータを駆動させたりすることが可能であるが、十分な電流量が確保できていない状態であるため、ケーブル上で異常な発熱が発生したりする恐れがある。このような場合に、空き端子モニタ603に電力を供給する線を接続することによって、一見正常に動作していても、一部の接続線が断線しているような品質の劣るケーブルを発見することができ、障害が発生する前に交換したり必要なメンテナンスを行ったりすることが可能となる。

【0245】

接続線SL1及び接続線SL2は、遊技盤10の左右に配置されたサイドランプ45を

50

制御する信号を送信するための接続線である。接続線 S E 1 ~ 3 は、モータ位置検出センサ 5 6 0 による検出結果を受信するための接続線である。

【 0 2 4 6 】

中継基板 6 0 0 には、役物駆動モータ（役物駆動第 1 M O T 7 1、役物駆動第 2 M O T 8 1）が接続される。中継基板 6 0 0 は、接続線 M 1 1 ~ M 1 4 を介して送信された制御信号に基づいて、役物駆動第 1 M O T 7 1 を制御し、同じく、接続線 M 2 1 ~ M 2 4 を介して送信された制御信号に基づいて、役物駆動第 2 M O T 8 1 を制御する。さらに、各モータを駆動するために、接続線 V m s から供給された電力を各モータに供給する。なお、装飾ピース 4 6 を上下動させるための役物駆動ソレノイドに供給される電力についても接続線 V m s から供給される。

10

【 0 2 4 7 】

また、中継基板 6 0 0 には、役物駆動モータの回転位置を検出するためのモータ位置検出センサ 5 6 0 が接続される。中継基板 6 0 0 は、モータ位置検出センサ 5 6 0 によって検出された役物駆動モータの回転位置を、接続線 S E 1 ~ 3 を介して演出制御装置 5 5 0 に送信する。

【 0 2 4 8 】

さらに、中継基板 6 0 0 には、遊技盤 1 0 に取り付けられるサイドランプ 4 5 が接続される。中継基板 6 0 0 は、接続線 S L 1 及び S L 2 を介して受信した制御信号に基づいて、二つのサイドランプ 4 5 の装飾装置 6 2 0 を制御する。

20

【 0 2 4 9 】

中継基板 6 0 0 を含む装飾制御装置 6 1 0 は、接続線 V c c、接続線 V l e d、接続線 S D A、接続線 S C L、及び接続線 G N D（以下、この 5 本の接続線を一つのハーネスという）を介して互いに接続される。

【 0 2 5 0 】

また、中継基板 6 0 0 には、二つの装飾制御装置 6 1 0 A 及び 6 1 0 H がそれぞれハーネスによって並列に接続される。

【 0 2 5 1 】

装飾制御装置 6 1 0 A にはハーネスを介して装飾制御装置 6 1 0 C が接続され、装飾制御装置 6 1 0 C にはハーネスを介して装飾制御装置 6 1 0 D が接続される。

30

【 0 2 5 2 】

一方、装飾制御装置 6 1 0 H にはハーネスを介して装飾制御装置 6 1 0 I が接続され、装飾制御装置 6 1 0 I にはハーネスを介して装飾制御装置 6 1 0 J が接続される。

【 0 2 5 3 】

各装飾制御装置 6 1 0 は、ハーネスを自身に接続するための取付口となるコネクタを備える。このコネクタは各装飾制御装置 6 1 0 で共通であるため、各接続線の接続順が共通となっており、誤配線を防止することができる。

【 0 2 5 4 】

ここで、装飾制御装置 6 1 0 に設けられた I²C I / O エクスパンダ 6 1 5（図 1 4 で後述）が装飾装置 6 2 0 を制御する方法について説明する。

【 0 2 5 5 】

演出制御装置 5 5 0 は、遊技制御装置 5 0 0 から入力された遊技データに基づいて、演出装置（装飾装置 6 2 0）の出力態様を決定する。そして、演出制御装置 5 5 0 は、決定された出力態様となるように、制御対象となる装飾制御装置 6 1 0 の個別アドレス（I²C I / O エクスパンダ 6 1 5 の個別アドレス）を含む演出制御データ（演出制御情報）を中継基板 6 0 0 に出力する。このとき、演出制御データは、中継基板 6 0 0 から接続線 S D A を介してすべての制御対象の装飾制御装置 6 1 0 に出力される。

40

【 0 2 5 6 】

なお、本発明の実施の形態では装飾制御装置 6 1 0 によって制御される演出装置は主として L E D 等の発光装置であるため、L E D の発光態様が演出装置の出力態様に相当する。この場合、演出制御データによって、L E D の点灯 / 点滅 / 消灯が指示され、さらに、

50

LEDの点滅周期や点灯輝度も指示される。

【0257】

各装飾制御装置610には、前述のようにあらかじめ一意な個別アドレスが設定されており、演出制御データが入力されると、入力された演出制御データに含まれるアドレスと設定されている個別アドレスとが一致するか否かを判定する。そして、入力された演出制御データに含まれるアドレスと設定されている個別アドレスとが一致すると判定された場合には、装飾制御装置610のI²C I/Oエキスパンダ615は、演出制御データを取り込んで、対応する装飾装置620の出力態様を制御するとともに、8ビット目のデータが入力された直後に返答信号をマスタIC570に出力する。

【0258】

以上のように、マスタIC570は、当該マスタIC570に接続されるすべての装飾制御装置610に演出制御データを送信し、当該演出制御データに含まれる個別アドレスに対応する装飾制御装置610において、要求した出力態様となるように演出装置を制御することができる。

【0259】

なお、各装飾制御装置610には、個別アドレス以外にも、装飾制御装置610のI²C I/Oエキスパンダ615を初期化するためのリセット用アドレスが設定されている。このリセットアドレスは、すべてのI²C I/Oエキスパンダ615に対して共通に設けられたアドレスであり、個別アドレスとして使用することはできない。また、このリセットアドレスの値を変更することもできないように構成されている（詳細は後述する）。

【0260】

演出制御装置550は、装飾制御装置610（正確には、装飾制御装置610のI²C I/Oエキスパンダ615）を初期化する場合に、このリセット用の共通アドレスを含んだ初期化指示データを、中継基板600に出力する。このとき、初期化指示データ演出制御データは、中継基板600を介して、演出制御装置550に接続されるすべての装飾制御装置610に対して接続線SDAから出力される。

【0261】

各装飾制御装置610には、リセット用の共通アドレスがあらかじめ設定されているので、入力されたデータに含まれるアドレスと、リセット用の共通アドレスとが一致するか否かを判定する。一致すると判定された場合には、装飾制御装置610のI²C I/Oエキスパンダ615は、返答信号をマスタIC570に出力するとともに、入力データを初期化指示データとして取り込み、I²C I/Oエキスパンダ615自身を初期化する。

【0262】

なお、I²C I/Oエキスパンダ615が初期化されると、当該初期化されたI²C I/Oエキスパンダ615によって制御される演出装置はオフ状態となる。

【0263】

このように、装飾制御装置610は、演出制御装置550からの指令に基づく制御を行うので、演出制御装置550と装飾制御装置610との関係は、演出制御装置550のマスタIC570がマスタであり、装飾制御装置610のI²C I/Oエキスパンダ615がスレーブとなる。

【0264】

図13では、中継基板600以外の装飾制御装置610の制御対象は、LEDなどの発光装置である装飾装置620となっているが、モータやソレノイドなどの可動物を制御することも可能である。この場合には、演出装置がモータやソレノイドなどの駆動源となることから、これらの駆動源の動作態様が演出装置の出力態様に相当する。演出制御データには、駆動源の作動/停止指示が含まれ、さらに動作速度を指定することも可能である。

【0265】

図14は、本発明の実施の形態の装飾制御装置610のブロック図である。

【0266】

本発明の実施の形態の装飾制御装置610は、前述のように、接続形態に基づいて、分

10

20

30

40

50

岐型、連結型、及び終端型の3種類に分類される。図14には、分岐型の装飾制御装置610Xに終端型の装飾制御装置610Yが接続されている例を示している。さらに、装飾制御装置610Yには、装飾装置基板625が接続されている。

【0267】

分岐型の装飾制御装置とは、 $I^2C I/O$ エキスパンダ615と、 $I^2C I/O$ エキスパンダ615が受信する信号を受け入れるためのコネクタ(上流コネクタ)と、上流コネクタから受け入れた信号を、複数の装飾制御装置610に伝達するコネクタ(下流コネクタ)を備えたものである。例えば、図中の装飾制御装置610Xのように、内部に $I^2C I/O$ エキスパンダ615及びLED(装飾装置620)を備え、さらに、一つの上流コネクタ611と二つの下流コネクタ612A、612Bを備える。

10

【0268】

接続線SDA及び接続線SCLは、装飾制御装置610内で二つに分岐し、一方は、そのまま次の装飾制御装置610Yに出力するための下流コネクタ612Bに接続される。他方は、さらに分岐し、一方は $I^2C I/O$ エキスパンダ615に接続され、他方は別の下流コネクタ612Aに接続される。

【0269】

また、装飾制御装置610Xの $I^2C I/O$ エキスパンダ615の出力側には、制御対象となる装飾装置620が接続される。 $I^2C I/O$ エキスパンダ615の出力側は、図7で説明するポート0~15によって構成される。さらに、装飾制御装置610のすべてのポートが、図16で後述する電流制限抵抗R0~R15を介して、内部のLEDに接続されている。なお、この電流制限抵抗R0~R15も、装飾制御装置610に備えられている。

20

【0270】

前述したように、 $I^2C I/O$ エキスパンダ615は、演出制御装置550から入力された演出制御データに含まれるアドレスと、当該 $I^2C I/O$ エキスパンダ615に設定されている個別アドレスとが一致する場合にのみ、演出制御データに含まれる装飾データに基づいて、 $I^2C I/O$ エキスパンダ615に接続されている装飾装置620を制御する。

【0271】

なお、下流コネクタが1個しか備えないために、上流コネクタから受け入れた信号が、1つの装飾制御装置610にのみ伝達可能となっている装飾制御装置は、連結型の装飾制御装置となる。例えば、前述した装飾制御装置610Xにて、下流コネクタ612Bのみが備えられ、下流コネクタ612Aが存在しないようなものが該当する。

30

【0272】

また、終端型の装飾制御装置とは、 $I^2C I/O$ エキスパンダ615と、 $I^2C I/O$ エキスパンダ615が受信する信号を受け入れるためのコネクタ(上流コネクタ)を有するが、上流コネクタから受け入れた信号を、他の装飾制御装置610に伝達しないものである。例えば、図中の装飾制御装置610Yは、 $I^2C I/O$ エキスパンダ615及びLED(装飾装置620)を備え、装飾制御装置610Yの外部に接続される装飾装置基板625に備わるLEDに電流を流すための接続線、装飾装置基板625のLEDに電源電圧を供給する接続線、及び、グランドに接地する接続線を介して、装飾制御装置610と装飾装置基板625とが接続される。

40

【0273】

装飾装置基板625は、 $I^2C I/O$ エキスパンダ615を備えておらず、LEDなどの発光装置のみを備えた基板である。この場合、装飾装置基板625に備えたLEDに接続される電流制限抵抗(図16)を、装飾装置基板625に設けることになるが、 $I^2C I/O$ エキスパンダ615が備えられた装飾制御装置610に設けてもよい。

【0274】

なお、装飾装置基板625に設けたLEDの数に対応して、装飾制御装置610から装飾装置基板625へ渡されることになる、これらのLEDに電流を流すための接続線の数

50

が決定される。例えば、装飾装置基板 6 2 5 に二つの LED を備えた場合には、I²C I / O エクスパンダ 6 1 5 のポートと対応する LED とを接続するための 2 本の制御線と、V_{led} から供給された電力を供給する電源線 1 本とが、少なくとも必要となる。

【0275】

そして、装飾制御装置 6 1 0 Y に設けられた I²C I / O エクスパンダ 6 1 5 も、演出制御装置 5 5 0 から入力された演出制御データに含まれるアドレスと、当該 I²C I / O エクスパンダ 6 1 5 に設定されているアドレスとが一致する場合にのみ、演出制御データに含まれる装飾データに基づいて、I²C I / O エクスパンダ 6 1 5 に接続されている装飾装置 6 2 0 を制御する。この場合、中央の装飾制御装置 6 1 0 に設けられた装飾装置 6 2 0 と、装飾装置基板 6 2 5 に設けられた装飾装置 6 2 0 の両方が、I²C I / O エクスパンダ 6 1 5 によって制御される。

10

【0276】

このように、装飾装置基板 6 2 5 を設けて、装飾制御装置 6 1 0 から一部の装飾装置 (LED) を分離させることで、離れた箇所に配置された LED であっても、共通の I²C I / O エクスパンダ 6 1 5 により制御することができる。

【0277】

なお、装飾制御装置 6 1 0 は、前述したように、LED などの発光装置の代わりに、ソレノイドやモータなどの可動物を制御することが可能であり、具体的には、図 1 7 にて後述する。

【0278】

図 1 5 は、本発明の実施の形態の I²C I / O エクスパンダ 6 1 5 の構成を示すブロック図である。

20

【0279】

I²C I / O エクスパンダ 6 1 5 は、接続線 S D A に接続されるトランジスタ 6 3 0、接続線 S D A に接続されるフィルタ 6 3 1、接続線 S D A に接続されるドライバ 6 3 2、接続線 S C L に接続されるフィルタ 6 3 3、バスコントローラ 6 3 4、出力設定レジスタ 6 3 5、出力コントローラ 6 3 6、I²C I / O エクスパンダ 6 1 5 の出力側の各ポート 0 ~ 1 5 に接続されるドライバ 6 3 7、各ポート 0 ~ 1 5 に接続されるトランジスタ 6 3 8 A ~ 6 3 8 P、及びリセット信号発生回路 6 3 9 を備える。

【0280】

フィルタ 6 3 1 は、接続線 S D A に接続され、接続線 S D A から入力されたデータのノイズを除去し、ノイズが除去されたデータをバスコントローラ 6 3 4 に出力する。ドライバ 6 3 2 は、返答信号を接続線 S D A から出力する場合に、トランジスタ 6 3 0 が動作可能な電圧をトランジスタ 6 3 0 に印加する。

30

【0281】

ドライバ 6 3 2 は、接続線 S D A からデータ (返答信号) を出力する場合に、トランジスタ 6 3 0 が動作可能な電圧をトランジスタ 6 3 0 に印加する。

【0282】

トランジスタ 6 3 0 は、電力消費を抑えるために電界効果トランジスタ (FET) が用いられており、トランジスタ 6 3 0 のゲートはドライバ 6 3 2 に接続され、ドレインはプルアップ抵抗 R (図 1 8 参照) により所定の電圧が印加された接続線 S D A に接続され、ソースは接地されている。

40

【0283】

トランジスタ 6 3 0 のゲートに印加される電圧がトランジスタ 6 3 0 を動作させる所定値よりも小さければ、ドレインとソースとの間に電流が流れない。一方、トランジスタ 6 3 0 のゲートに印加される電圧がトランジスタ 6 3 0 を動作させる所定値以上であれば、所定値の電圧が印加されたドレインから接地されているソースへ電流が流れることによって、接続線 S D A の電圧が低下する。なお、トランジスタ 6 3 0 は、10 ミリアンペア程度の電流をドレインからソースへ流しても破損しない仕様のもを用いている。

【0284】

50

ドライバ632は、データ（返答信号）を接続線SDAから出力する場合に、トランジスタ630にドレインとソースとの間に電流を流すためにトランジスタ630のゲートにトランジスタ630が動作可能な値の電圧を印加する。そして、ドライバ632は、接続線SDAの電圧をHIGHからLOWへ繰り返し変化する事によって、データを接続線SDAから出力する。

【0285】

フィルタ633は、接続線SCLに接続され、接続線SCLから入力されたデータのノイズを除去し、ノイズが除去されたデータをバスコントローラ634に出力する。

【0286】

また、I²C I/Oエクスパンダ615には、当該I²C I/Oエクスパンダ615に備わるアドレス設定用端子A0～A3によって固有のアドレスが設定されており、バスコントローラ634に入力されている。さらに、I²C I/Oエクスパンダ615をリセットするためのアドレスも、あらかじめ設定されている。

10

【0287】

バスコントローラ634は、接続線SDAから入力されたデータのアドレスがI²C I/Oエクスパンダ615に設定された固有のアドレスと一致するか否かを判定し、一致している場合に当該データを演出制御データとして取り込む。

【0288】

また、バスコントローラ634は、接続線SDAから入力されたデータのアドレスがI²C I/Oエクスパンダ615に設定されたリセット用のアドレスと一致するか否かを判定し、一致している場合に当該データを初期化指示データとして取り込み、当該I²C I/Oエクスパンダ615を初期化する。

20

【0289】

また、バスコントローラ634は、接続線SCLの信号レベルのLOWからHIGHへの変化回数が8回に達し、8ビット目のデータを取り込んだ後、接続線SCLの信号レベルがHIGHからLOWへ変化すると、返答信号を接続線SDAからマスタIC570に出力する。さらに、接続線SCLの信号レベルがLOWからHIGHへ変化することが確認され、再度接続線SCLの信号レベルがHIGHからLOWへ変化すると、接続線SDAを開放する。つまり、接続線SCLの信号レベルのLOWからHIGHへの変化回数が9回になるタイミングで返答信号を出力する。

30

【0290】

出力設定レジスタ635には、当該I²C I/Oエクスパンダ615の動作モードやポート0～15の出力状態が設定される。バスコントローラ634が接続線SDAから初期化指示データを取り込んで、当該I²C I/Oエクスパンダ615が初期化された場合には、出力設定レジスタ635は、すべてのポート0～15に電流が流れないように初期状態に設定される。

【0291】

出力コントローラ636は、出力設定レジスタ635に設定されたデータに基づいて、ポートドライバ637を介して、各ポート0～15に接続された演出装置に電流を流すことによって、演出装置の出力状態を実際に制御する。この出力状態は、バスコントローラ634が接続線SDAから演出制御データを取り込むと、その直後に、マスタIC570から受信するストップコンディションのタイミングで、演出制御データに指定されている内容に更新される。

40

【0292】

すなわち、マスタIC570から受信した演出制御データに基づいて、出力設定レジスタ635に設定し、ストップコンディションを受信した時点で、各ポート0～15の出力状態を更新して演出装置に反映させる。したがって、シフトレジスタのように、LAT信号を受信する必要もなく、すなわち、LAT信号を受信するための配線を必要とすることなく、演出制御を行うことができる。特に、ポート出力状態を、複数のI²C I/Oエクスパンダ615で同時に更新する必要がある場合に有効であり、異なるI²C I/Oエ

50

スパンダ 6 1 5 に制御される演出装置であっても、同時に演出動作を実行するように制御できるため、より演出効果を高めることが可能となる。

【0293】

ドライバ 6 3 7 は、ポートに電流を流す場合に、電流を流すポートに接続されるトランジスタ 6 3 8 A ~ 6 3 8 P が動作可能な電圧を当該トランジスタに印加する。

【0294】

トランジスタ 6 3 8 A ~ 6 3 8 P のゲートはドライバ 6 3 7 に接続され、ドレインは図 1 6 及び図 1 7 に示すように演出装置を動作させるための電圧が印加された接続線に接続するポート端子に接続され、ソースは接地されている。

【0295】

トランジスタ 6 3 8 A ~ 6 3 8 P のゲートに印加される電圧がトランジスタ 6 3 8 A ~ 6 3 8 P を動作させる所定値よりも小さければ、ドレインとソースとの間に電流が流れない。一方、6 3 8 A ~ 6 3 8 P のゲートに印加される電圧がトランジスタ 6 3 8 を動作させる所定値以上であれば、図 1 6 に示す電源 V_{led} 、又は図 1 7 に示す電源 V_{mot} や電源 V_{sol} からゲートに印加されている所定の電圧が、トランジスタ 6 3 8 のドレインを介して接地されているソースへ電流が流れることによって、ポート端子に接続された演出装置の出力状態を制御できる。

【0296】

また、装飾制御装置 6 1 0 の $I^2C I/O$ エクスパンダ 6 1 5 は、 $I^2C I/O$ エクスパンダ 6 1 5 のポート端子に接続されたすべての演出装置 (LED などの装飾装置 6 2 0) を同時に制御することが可能であるので、 $I^2C I/O$ エクスパンダ 6 1 5 のポート端子に接続された一つの演出装置を一つのグループとして制御することができる。

【0297】

そして、各装飾制御装置 6 1 0 に備わる $I^2C I/O$ エクスパンダ 6 1 5 同士は、互いに異なる個別アドレスが割り当てられているので、演出装置が複数のグループに分割された形態となっている。すなわち、各装飾制御装置 6 1 0 に備わる $I^2C I/O$ エクスパンダ 6 1 5 は、演出装置をグループ単位で制御可能なグループ単位制御手段として構成されているものである。

【0298】

したがって、各装飾制御装置 6 1 0 を統括する演出制御装置 5 5 0 は、グループ単位制御手段を統括して制御するグループ統括制御手段として機能している。

【0299】

リセット信号発生回路 6 3 9 には、 $I^2C I/O$ エクスパンダ 6 1 5 に電源を供給する接続線 V_{cc} に接続される V_{cc} 端子、及び外部からのリセット信号を受け付ける $RESET$ 端子が接続されている。

【0300】

リセット信号発生回路 6 3 9 は、 $I^2C I/O$ エクスパンダ 6 1 5 に電源が投入され、電圧が所定値まで立ち上がると、リセット信号を発生させ、発生させたリセット信号をバスコントローラ 6 3 4、出力設定レジスタ 6 3 5、及び出力コントローラ 6 3 6 に入力することによって初期化する。

【0301】

なお、外部から LOW レベルのリセット信号が入力された場合には、リセット信号発生回路 6 3 9 はリセット信号を出力するので、演出制御装置 5 5 0 の CPU 5 5 1 から、 NOR ゲート回路 5 9 0 を経由して、 $RESET$ 端子からリセット信号を入力するようにしてもよい。 $RESET$ 端子を使用しない場合には、図 1 6 及び図 1 7 に示すように $RESET$ 端子は $HIGH$ にプルアップされていてもよい。

【0302】

図 1 6 は、本発明の実施の形態の装飾装置 6 2 0 を制御する装飾制御装置 6 1 0 の $I^2C I/O$ エクスパンダ 6 1 5 周辺の回路図である。

【0303】

10

20

30

40

50

I²C I/Oエキスパンダ615は、入力端子としてNC端子、RESET端子、SCL端子、SDA端子、Vcc端子、A0～A3端子、及びGND端子を備え、出力端子として、PORT0～PORT15を備える。

【0304】

RESET端子には、プルアップ抵抗Rを介してI²C I/Oエキスパンダ615に供給される電源が接続されている。このため、リセット端子に印加される電圧は常にHIGHに維持されている。

【0305】

SCL端子は接続線SCLに接続され、SDA端子は接続線SDAに接続される。

【0306】

Vcc端子には、I²C I/Oエキスパンダ615に供給される電源が接続される。さらに、Vcc端子には、電源ノイズを除去するコンデンサCPが接続される。

【0307】

A0端子～A3端子は、I²C I/Oエキスパンダ615に個別アドレスを設定するための端子である。なお、I²C I/Oエキスパンダ615の個別アドレスは、通常、4ビットで表現され、この端子にI²C I/Oエキスパンダ615の電源が印加されている場合にはバスコントローラ634に「1」が設定され、この端子がグラウンドに接続されている場合にはバスコントローラ634に「0」が設定される。

【0308】

したがって、図16に示すI²C I/Oエキスパンダ615の個別アドレスは「0100」となる。GND端子は、電圧をグラウンドするための端子である。

【0309】

PORT0端子～PORT15端子は、電流制限抵抗R0～R15を介してLED0～LED15からなる装飾装置620に接続される。なお、PORT0のように、ポート1個に対して1個のLEDを接続してもよいが、PORT1～15のように、ポート1個に対して複数個のLEDを接続してもよい。

【0310】

すべてのポートにLEDを1個ずつ設ける場合は、1個のI²C I/Oエキスパンダ615によって、最大で16個のLEDを制御できることになる。また、各ポートに接続されるLEDの個数が異なる場合は、1個のポートに直列に接続されたすべてのLEDを1種類のLEDということにすれば、1個のI²C I/Oエキスパンダ615によって、最大で16種類のLEDを制御できることになる。

【0311】

PORT0端子～PORT15端子に接続されるトランジスタ638A～638P(図7参照)のゲートに対してドライバ637から電圧が印加されると、電圧が印加されたトランジスタ638A～638Pのドレインからソースへ電流が流れることが可能になり、PORT0端子～PORT15端子に接続されるLED0～LED15に電流が流れ、各LED0～LED15は点灯する。

【0312】

一方、ドライバ637がトランジスタ638A～638Pのゲートに電圧を印加しなければ、各LED0～LED15に電流が流れない状態になり、各LED0～LED15は点灯しない。

【0313】

なお、I²C I/Oエキスパンダ615のPORT0端子～PORT15端子には、LEDの代わりに、モータやソレノイドを接続して、このモータやソレノイドを遊技に用いる演出装置として構成することも可能である。以下、図17を参照しながらI²C I/Oエキスパンダ615を用いてモータやソレノイドを制御する場合について説明する。

【0314】

図17は、本発明の実施の形態の装飾制御装置610のI²C I/Oエキスパンダ615周辺の回路図であり、モータやソレノイドを制御する場合を示す図である。

10

20

30

40

50

【0315】

ここで使用されるモータはステッピングモータにより構成され、ステッピングモータを駆動する各相の信号端子に、所定の電圧を順次印加することで回動する。本発明の実施の形態では、モータの各相の信号端子がPORT0端子～PORT3端子に接続される。

【0316】

モータに接続されているPORT0端子～PORT3端子に接続されるトランジスタ638A～638Dのいずれかのゲートに対してドライバ637から電圧が印加されると、電圧が印加されたトランジスタ638A～638Dのドレインからソースへ電流が流れることが可能になり、PORT0端子～PORT3端子に接続されるモータに電流が流れ、役物駆動用のモータが駆動する。

10

【0317】

なお、各PORT0端子～PORT3端子とモータとを接続する接続線は分岐し、分岐した一方の接続線は、モータに供給される電源にダイオードD及びツェナダイオードZDを介して接続される。

【0318】

また、PORT端子15は、使用されるソレノイドに接続される。ソレノイドに接続されているPORT15端子に接続されるトランジスタ638Pのゲートに対してドライバ637から電圧が印加されると、電圧が印加されたトランジスタ638Pのドレインからソースへ電流が流れることが可能になり、PORT15端子に接続されるソレノイドに電流が流れ、ソレノイドによって駆動される図示しない演出装置が駆動する。

20

【0319】

なお、図17では、I²C I/Oエキスパンダ615にモータ及びソレノイドの双方が接続されているが、一つのI²C I/Oエキスパンダ615に対して、モータ及びソレノイドの少なくとも一方だけを接続した構成でもよい。

【0320】

例えば、ステッピングモータだけを制御するグループとしてのI²C I/Oエキスパンダ615を専用に設けたり、ソレノイドだけを制御するグループとしてのI²C I/Oエキスパンダ615を専用に設けたりするようにしてもよい。このような構成により、同一グループに属する演出装置を同じタイミングで制御することが可能となるので、高速処理が必要な演出装置だけをグループ化して効率よく制御することも可能となる。

30

【0321】

図18は、本発明の実施の形態の分岐型の装飾制御装置610の入出力に関する接続線の回路図である。本図においては、前述した分岐型の装飾制御装置610Xに備えられる部品と、同一の付番を付けて説明を行う。

【0322】

分岐型の装飾制御装置610Xは、上流コネクタ611、2つの下流コネクタ612A、612B、及びI²C I/Oエキスパンダ615を備える。図18に示す分岐型の装飾制御装置610Xでは、2つの下流コネクタ612A、612Bが備えられているが、3つ以上の下流コネクタを備えていてもよい。

【0323】

上流コネクタ611は、装飾制御装置610Xよりも上流の装飾制御装置610に接続されるコネクタである。下流コネクタ612A及び612Bは、装飾制御装置610Xよりも下流側の装飾制御装置610（例えば、図14では装飾制御装置610Y）に接続される。

40

【0324】

2つの下流コネクタ612A、612Bに接続線SDAを接続するために、上流コネクタ611から延びる内部接続線SDA1811は分岐1801で第1接続線SDA1821と第2接続線SDA1831とに分岐する。第1接続線SDA1821は下流コネクタ612Aに接続され、第2接続線SDA1831は下流コネクタ612Bに接続される。

【0325】

50

同じく、上流コネクタ 6 1 1 から延びる内部接続線 S C L 1 8 1 2 は分岐 1 8 0 2 で第 1 接続線 S C L 1 8 2 2 と第 2 接続線 S C L 1 8 3 2 とに分岐する。第 1 接続線 S C L 1 8 2 2 は下流コネクタ 6 1 2 A に接続され、第 2 接続線 S C L 1 8 3 2 は下流コネクタ 6 1 2 B に接続される。

【 0 3 2 6 】

接続線 S D A を I²C I / O エクスパンダ 6 1 5 に接続するために、第 2 接続線 S D A 1 8 3 1 は分岐 1 8 0 3 で分岐し、分岐した第 2 接続線 S D A 1 8 3 1 は I²C I / O エクスパンダ 6 1 5 の図 1 6 及び図 1 7 に示す S D A 端子に接続される。また、接続線 S C L を I²C I / O エクスパンダ 6 1 5 に接続するために、第 2 接続線 S C L 1 8 3 2 は分岐 1 8 0 4 で分岐し、分岐した第 2 接続線 S C L 1 8 3 2 は I²C I / O エクスパンダ 6 1 5 の図 1 6 及び図 1 7 に示す S C L 端子に接続される。

10

【 0 3 2 7 】

なお、I²C I / O エクスパンダ 6 1 5 には、I²C I / O エクスパンダ 6 1 5 の電源電圧となる電圧 V c c が供給されている。また、図 1 8 では図示されていないが、I²C I / O エクスパンダ 6 1 5 からは、装飾制御装置 6 1 0 X に設けられた L E D (装飾装置 6 2 0) を駆動する各ポート 0 ~ 1 5 の信号線 (図 1 6 参照) が出力されている。

【 0 3 2 8 】

また、I²C I / O エクスパンダ 6 1 5 は、第 2 接続線 S D A 1 8 3 1 及び第 2 接続線 S C L 1 8 3 2 が接続されるとしたが、第 1 接続線 S D A 1 8 2 1 及び第 1 接続線 S C L 1 8 2 2 に接続されてもよい。

20

【 0 3 2 9 】

I²C I / O エクスパンダ 6 1 5 が上流の装飾制御装置 6 1 0 に接続線 S D A を介して出力する信号、及び上流の装飾制御装置 6 1 0 から装飾制御装置 6 1 0 X の I²C I / O エクスパンダ 6 1 5 に接続線 S D A を介して入力される信号のノイズを除去するために、内部接続線 S D A 1 8 1 1 にはツェナダイオード Z D 1 8 4 1 が接続されている。

【 0 3 3 0 】

具体的には、内部接続線 S D A 1 8 1 1 は分岐 1 8 0 5 で分岐し、分岐した内部接続線 S D A 1 8 1 1 はツェナダイオード Z D 1 8 4 1 のカソード側に接続され、ツェナダイオード Z D 1 8 4 1 のアノード側は接地されている。

【 0 3 3 1 】

このため、内部接続線 S D A 1 8 1 1 に印加された所定以上の電圧 (例えば、パルス性のノイズ信号) は、ツェナダイオード Z D 1 8 4 1 によって逃がされる。

30

【 0 3 3 2 】

また、上流の装飾制御装置 6 1 0 から装飾制御装置 6 1 0 X の I²C I / O エクスパンダ 6 1 5 へ接続線 S C L を介して入力される信号のノイズを除去するために、内部接続線 S C L 1 8 1 2 にはツェナダイオード Z D 1 8 4 2 が接続されている。

【 0 3 3 3 】

具体的には、内部接続線 S C L 1 8 1 2 は分岐 1 8 0 6 で分岐し、分岐した内部接続線 S C L 1 8 1 2 はツェナダイオード Z D 1 8 4 2 のカソード側に接続され、ツェナダイオード Z D 1 8 4 2 のアノード側は接地されている。

40

【 0 3 3 4 】

このため、内部接続線 S C L 1 8 1 2 に印加された所定以上の電圧 (例えば、パルス性のノイズ信号) は、ツェナダイオード Z D 1 8 4 2 によって逃がされる。

【 0 3 3 5 】

装飾制御装置 6 1 0 X の I²C I / O エクスパンダ 6 1 5 が下流コネクタ 6 1 2 A に接続された装飾制御装置 6 1 0 Y に接続線 S D A を介して出力する信号、及び下流コネクタ 6 1 2 A に接続された装飾制御装置 6 1 0 から装飾制御装置 6 1 0 X の I²C I / O エクスパンダ 6 1 5 へ接続線 S D A を介して入力される信号のノイズを除去するために、第 1 接続線 S D A 1 8 2 1 にはツェナダイオード Z D 1 8 4 3 が接続されている。

【 0 3 3 6 】

50

具体的には、第1接続線SDA1821は分岐1807で分岐し、分岐した第1接続線SDA1821はツェナダイオードZD1843のカソード側に接続され、ツェナダイオードZD1843のアノード側は接地されている。

【0337】

このため、第1接続線SDA1821に印加された所定以上の電圧（例えば、パルス性のノイズ信号）は、ツェナダイオードZD1843によって逃がされる。

【0338】

また、第1接続線SDA1821に接続されるツェナダイオードZD1843と同じく、第2接続線SDA1831にもツェナダイオード1845が接続される。

【0339】

また、装飾制御装置610XのI²C I/Oエキスパンダ615から下流コネクタ612Aに接続された装飾制御装置610へ接続線SCLを介して入力される信号のノイズを除去するために、第1接続線SCL1822にはツェナダイオードZD1844が接続されている。

【0340】

具体的には、第1接続線SCL1822は分岐1808で分岐し、分岐した第1接続線SCL1822はツェナダイオードZD1844のカソード側に接続され、ツェナダイオードZD1844のアノード側は接地されている。

【0341】

このため、第1接続線SCL1822に印加された所定以上の電圧（例えば、パルス性のノイズ信号）は、ツェナダイオードZD1844によって逃がされる。

【0342】

また、第1接続線SCL1822に接続されるツェナダイオードZD1844と同じく、第2接続線SCL1832にもツェナダイオードZD1846が接続される。

【0343】

また、本発明の実施の形態では、中継基板600は、分岐型の装飾制御装置として機能する。分岐型の装飾制御装置610Xが中継基板600である場合には、マスタIC570に接続される上流側の接続線SDA、及び装飾制御装置610に接続される下流側の接続線SDAの電圧をプルアップするためのプルアップ抵抗R1851が、第1接続線SDA1821に接続される。同じく、マスタIC570に接続される上流側の接続線SCL、及び装飾制御装置610に接続される下流側の接続線SCLの電圧をプルアップするためのプルアップ抵抗R1852が、第1接続線SCL1822に接続される。

【0344】

具体的には、第1接続線SDA1821は分岐1809で分岐し、分岐した第1接続線SDA1821はプルアップ抵抗R1851に接続される。同じく第1接続線SCL1822は分岐1810で分岐し、分岐した第1接続線SCL1822はプルアップ抵抗R1852に接続される。

【0345】

なお、分岐型の装飾制御装置610であっても、中継基板600でなければ接続線SDA及び接続線SCLの電圧をプルアップするプルアップ抵抗R1851及び1852は不要である。一方、中継基板600であれば、図19にて説明する連結型の装飾制御装置610であってもプルアップ抵抗R1851及び1852が必要となる。

【0346】

また、プルアップ抵抗R1851及び1852は、接続線SDA及び接続線SCLを駆動するトランジスタのドレインの端子に電圧Vccを供給可能な箇所に備えられていればよい。例えば、プルアップ抵抗R1851及び1852がマスタIC570に備えられていれば、分岐型の装飾制御装置610が中継基板600の場合であっても、装飾制御装置610内にプルアップ抵抗R1851及び1852が備えられている必要はない。

【0347】

装飾制御装置610XのI²C I/Oエキスパンダ615に電源電圧を供給する接続線

10

20

30

40

50

Vccに接続される上流コネクタ601のVcc端子から延びる内部接続線Vcc1871と、上流コネクタ601のGND端子から延び、接地されている内部接続線GND1872とは、平滑コンデンサC1861及びバイパスコンデンサCP1862を介して接続されている。

【0348】

平滑コンデンサC1861は、電源の電圧波形を滑らかにするためのコンデンサであり、バイパスコンデンサCP1862は、電源の電圧のノイズを除去するためのコンデンサである。

【0349】

このため、装飾制御装置610XのI²C I/Oエキスパンダ615に供給される電源電圧は、平滑コンデンサC1861により電圧が平滑化され、バイパスコンデンサCP1862によりノイズが除去されて、I²C I/Oエキスパンダ615に供給される。

10

【0350】

同じく、下流コネクタ612A、612BのVcc端子から延びる内部接続線Vcc1873と、GND端子から延びる内部接続線GND1874とは、平滑コンデンサC1861及びバイパスコンデンサCP1862を介して接続されている。これによって、平滑化され、ノイズが除去された電圧が下流の装飾制御装置610に接続される接続線Vccに印加される。

【0351】

図19は、本発明の実施の形態の連結型の装飾制御装置610の入出力に関する接続線の回路図である。本図においては、前述した分岐型の装飾制御装置610Xに備えられる部品と同一の付番を付けて説明を行うが、下流コネクタ612Bは上流コネクタ612として説明を行う。また、連結型の装飾制御装置なので、下流コネクタ612Aに相当するコネクタは存在しない。

20

【0352】

連結型の装飾制御装置610は、上流コネクタ611、I²C I/Oエキスパンダ615、及び下流コネクタ612を備える。

【0353】

上流コネクタ611には、中継基板600又は上流側の装飾制御装置610からバスが接続される。下流コネクタ612には、下流側の装飾制御装置610に接続するバスが接続される。

30

【0354】

上流コネクタ611のSDA端子と下流コネクタ612のSDA端子とは、内部接続線SDA1911によって接続されている。また、上流コネクタ611のSCL端子と下流コネクタ612のSCL端子とは、内部接続線SCL1912によって接続されている。

【0355】

接続線SDAをI²C I/Oエキスパンダ615に接続するために、内部接続線SDA1911は分岐1901で分岐し、分岐した内部接続線SDA1911はI²C I/Oエキスパンダ615の図16及び図17に示したSDA端子に接続される。また、接続線SCLをI²C I/Oエキスパンダ615に接続するために、内部接続線SCL1912は分岐1902で分岐し、分岐した内部接続線SCL1912はI²C I/Oエキスパンダ615の図16及び図17に示したSCL端子に接続される。

40

【0356】

なお、I²C I/Oエキスパンダ615には、I²C I/Oエキスパンダ615の電源電圧となる電圧Vccが供給されている。また、図19には図示されていないが、I²C I/Oエキスパンダ615からは、当該装飾制御装置610に係わるLED(装飾装置620)を駆動する各ポート0~15の信号線(図16参照)が接続されている。

【0357】

図19に示す装飾制御装置610のI²C I/Oエキスパンダ615が上流コネクタ611に接続された上流の装飾制御装置610又は中継基板600に接続線SDAを介して

50

出力する信号、及び上流コネクタ 6 1 1 に接続された上流の装飾制御装置 6 1 0 又は中継基板 6 0 0 から図 1 9 に示す装飾制御装置 6 1 0 の I²C I / O エクスパンダ 6 1 5 へ接続線 S D A を介して入力される信号のノイズを除去するために、内部接続線 S D A 1 9 1 1 にはツェナダイオード Z D 1 9 4 1 が接続されている。

【 0 3 5 8 】

具体的には、内部接続線 S D A 1 9 1 1 は分岐 1 9 0 3 で分岐し、分岐した内部接続線 S D A 1 9 1 1 はツェナダイオード Z D 1 9 4 1 のカソード側に接続され、ツェナダイオード Z D 1 9 4 1 のアノード側は接地されている。

【 0 3 5 9 】

このため、内部接続線 S D A 1 9 1 1 に印加された所定以上の電圧（例えば、パルス性のノイズ信号）は、ツェナダイオード Z D 1 9 4 1 によって逃がされる。

10

【 0 3 6 0 】

また、上流コネクタ 6 1 1 に接続される上流の装飾制御装置 6 1 0 又は中継基板 6 0 0 から図 1 9 に示す装飾制御装置 6 1 0 の I²C I / O エクスパンダ 6 1 5 へ接続線 S C L を介して入力される信号のノイズを除去するために、内部接続線 S C L 1 9 1 2 にはツェナダイオード Z D 9 4 2 が接続されている。

【 0 3 6 1 】

具体的には、内部接続線 S C L 1 9 1 2 は分岐 1 9 0 4 で分岐し、分岐した内部接続線 S C L 1 9 1 2 はツェナダイオード Z D 1 9 4 2 のカソード側に接続され、ツェナダイオード Z D 1 9 4 2 のアノード側は接地されている。

20

【 0 3 6 2 】

このため、内部接続線 S C L 1 9 1 2 に印加された所定以上の電圧（例えば、パルス性のノイズ信号）は、ツェナダイオード Z D 1 9 4 2 によって逃がされる。

【 0 3 6 3 】

図 1 9 に示す装飾制御装置 6 1 0 の I²C I / O エクスパンダ 6 1 5 が下流コネクタ 6 1 2 に接続された下流の装飾制御装置 6 1 0 に接続線 S D A を介して出力する信号、及び下流コネクタ 6 1 2 に接続された下流の装飾制御装置 6 1 0 から図 1 9 に示す装飾制御装置の I²C I / O エクスパンダ 6 1 5 へ接続線 S D A を介して入力される信号のノイズを除去するために、内部接続線 S D A 1 9 1 1 にはツェナダイオード Z D 1 9 4 3 が接続されている。

30

【 0 3 6 4 】

具体的には、内部接続線 S D A 1 9 1 1 は分岐 1 9 0 5 で分岐し、分岐した内部接続線 S D A 1 9 1 1 はツェナダイオード Z D 1 9 4 3 のカソード側に接続され、ツェナダイオード Z D 1 9 4 3 のアノード側は接地されている。

【 0 3 6 5 】

このため、内部接続線 S D A 1 9 1 1 に印加された所定以上の電圧（例えば、パルス性のノイズ信号）は、ツェナダイオード Z D 1 9 4 3 によって逃がされる。

【 0 3 6 6 】

また、図 1 9 に示す装飾制御装置 6 1 0 の I²C I / O エクスパンダ 6 1 5 から下流コネクタ 6 1 2 に接続された下流の装飾制御装置 6 1 0 へ接続線 S C L を介して入力される信号のノイズを除去するために、内部接続線 S C L 1 9 1 2 にはツェナダイオード Z D 1 9 4 4 が接続されている。

40

【 0 3 6 7 】

具体的には、内部接続線 S C L 1 9 1 2 は分岐 1 9 0 6 で分岐し、分岐した内部接続線 S C L 1 9 1 2 はツェナダイオード Z D 1 9 4 4 のカソード側に接続され、ツェナダイオード Z D 1 9 4 4 のアノード側は接地されている。

【 0 3 6 8 】

このため、内部接続線 S C L 1 9 1 2 に印加された所定以上の電圧（例えば、パルス性のノイズ信号）は、ツェナダイオード Z D 1 9 4 4 によって逃がされる。

【 0 3 6 9 】

50

装飾制御装置 610 の I²C I / O エクスパンダ 615 に電源電圧を供給する接続線 Vcc に接続される上流コネクタ 611 の Vcc 端子から延びる内部接続線 Vcc1971 と、上流コネクタ 611 の GND 端子から延び、接地されている内部接続線 GND1972 とは、平滑コンデンサ C1961 及びバイパスコンデンサ CP1962 を介して接続されている。

【0370】

平滑コンデンサ C1961 は図 18 に示す平滑コンデンサ C961 と同じコンデンサであり、バイパスコンデンサ CP1962 は図 18 に示すバイパスコンデンサ CP962 と同じコンデンサである。

【0371】

また、下流コネクタ 612 の Vcc 端子から延びる内部接続線 Vcc1973 と、GND 端子から延びる内部接続線 GND1974 とは、平滑コンデンサ C1961 及びバイパスコンデンサ CP1962 を介して接続されている。

【0372】

図 20 は、本発明の実施の形態の演出制御装置 550 から装飾制御装置 610 に出力されるデータに含まれるスレーブアドレス 2000 の説明図である。

【0373】

スレーブアドレス 2000 は、上位 3 ビットからなる固定アドレス部 2001 及び下位 5 ビットからなる可変アドレス部 2002 によって構成される。

【0374】

固定アドレス部 2001 は、「110」の値があらかじめ設定され、I²C I / O エクスパンダ 615 によって変更することができない。

【0375】

可変アドレス部 2002 は、I²C I / O エクスパンダ 615 によって設定可能である。可変アドレス部 2002 は、制御対象となる I²C I / O エクスパンダ 615 の A0 ~ A3 の端子に設定されているパターンに対応した 4 ビットの I²C I / O エクスパンダアドレス 2003 と、当該データが読み出し要求であるのか書き込み要求であるのかを示す 1 ビットの R / W 識別データ 2004 とによって構成される。

【0376】

演出制御装置 550 から装飾制御装置 610 に出力される演出制御データは、書き込み要求であるので、R / W 識別データ 2004 には、通常「0」が登録される。

【0377】

なお、終端型の装飾制御装置 610 に関しては、下流コネクタ 612 とその周辺のツェナダイオードやコンデンサが存在しないだけの構成となるので、詳細な説明は省略する。

【0378】

図 21 は、本発明の実施の形態の I²C I / O エクスパンダアドレステーブル 2100 の説明図である。

【0379】

I²C I / O エクスパンダアドレステーブル 2100 は、マスタ IC 570 によって管理されるテーブルである。I²C I / O エクスパンダアドレステーブル 2100 は、スレーブアドレス 2101 と I²C I / O エクスパンダアドレス 2102 との対応関係を示している。

【0380】

スレーブアドレス 2101 には、演出制御装置 550 により送受信の対象として指定される装飾制御装置 610 のスレーブアドレスが格納されている。スレーブアドレスは、図 20 で前述したように、上位 3 ビットからなる固定アドレス部と、4 ビットの I²C I / O エクスパンダアドレスと、1 ビットの R / W 識別データとを組み合わせる構成される。

【0381】

I²C I / O エクスパンダアドレス 2102 には、図 16 や図 17 で前述したように、各スレーブアドレスに対応する 4 ビットの I²C I / O エクスパンダアドレスが登録され

10

20

30

40

50

る。

【0382】

ただし、I²C I/Oエキスパンダアドレスのうち、アドレス「1000」及びアドレス「1011」（図21の網掛けされたエントリ）は、各I²C I/Oエキスパンダ615を相互に識別するための固有のアドレスとしては使用できない。

【0383】

アドレス「1000」は、すべての装飾制御装置610に対して共通の指令を出力する場合に指定されるアドレス（オールコールアドレス）の電源投入時のデフォルト値として用いられる。アドレス「1011」は、ソフトウェアによって、マスタIC570に接続されているすべての装飾制御装置610を無条件にリセットする場合に用いられる共通アドレスである。

10

【0384】

以上のように、装飾制御装置610のI²C I/Oエキスパンダ615に設定可能なアドレスは14個であるため、演出制御装置550は、14個のI²C I/Oエキスパンダ615を制御することができる。また、各装飾制御装置610には、PORT0～PORT15が備えられているので、16個（言い換えれば16種類）のLEDを制御することが可能である。よって、演出制御装置550は、224個（言い換えれば224種類）のLEDを制御することが可能である。

【0385】

図22は、本発明の実施の形態のI²C I/Oエキスパンダ615に備えられる出力設定レジスタ635に割り当てられたワークレジスタを説明するための図である。

20

【0386】

I²C I/Oエキスパンダ615の出力設定レジスタ635には、ワークレジスタ（デバイスレジスタ）と、コントロールレジスタ（制御レジスタ）とが割り当てられている。

【0387】

ワークレジスタは、I²C I/Oエキスパンダ615に対してあらかじめ定義されている設定を行うための情報や、I²C I/Oエキスパンダ615に接続されている演出装置（装飾装置620、例えば、LED）の出力態様を特定するための情報を記憶するものである。

【0388】

また、コントロールレジスタは、ワークレジスタへのデータ書き込み手順を規定する情報を記憶する。なお、ワークレジスタは、複数の情報を異なる記憶領域に分散して記憶する構成となっており、記憶領域毎に異なるレジスタ番号が付与されている。

30

【0389】

レジスタ番号「00h」及びレジスタ番号「01h」は、I²C I/Oエキスパンダ615の初期設定を行うためのモードレジスタに対応する。レジスタ番号「00h」の記憶領域にはレジスタ名「MODE1」が付与されている。また、レジスタ番号「01h」の記憶領域にはレジスタ名「MODE2」が付与されている。レジスタ番号「00h」及び「01h」の記憶領域に値が書き込まれると、書き込まれた値に基づいて、I²C I/Oエキスパンダ615の初期設定が行われる。

40

【0390】

なお、「MODE2」のレジスタのビット3（OCH）は、I²C I/Oエキスパンダ615の出力設定レジスタ635に格納された演出制御データを演出装置に実際に反映させるタイミングを規定するパラメータである。本発明の実施の形態では、図15にて説明したように、「0」が設定されており、ストップコンディションを受信した時点で出力設定レジスタ635に格納された演出制御データを出力し、演出装置の出力状態を実際に制御するように設定されている。

【0391】

レジスタ番号「02h」～「11h」（レジスタ名「PWM0」～「PWM15」）には、装飾装置620に含まれるLEDなどの制御対象のパラメータが設定される。レジス

50

タ番号「02h」～「11h」の記憶領域のいずれかに値が書き込まれると、I²C I/Oエキスパンダ615に接続される発光装置（装飾装置620）を構成する16個のLEDのうち、値が書き込まれたレジスタ番号に対応するLEDの輝度が、書き込まれた値に基づいて調整される。例えば、レジスタ番号「02h」の記憶領域に値が書き込まれた場合には、図16に示すポート0に接続されたLED0の輝度が調整される。

【0392】

なお、I²C I/Oエキスパンダ615は、前述のように、モータやソレノイドといった可動物を制御することも可能である。I²C I/Oエキスパンダ615にソレノイドが接続される場合には、ソレノイドが接続されるポートに対応するレジスタ番号には、ソレノイドを通電させて作動させるか、通電せずに未作動の状態にするかを示す値が書き込まれる。また、I²C I/Oエキスパンダ615にモータが接続される場合には、モータが接続されるポートに対応するレジスタ番号には、モータの目標回転位置を示す値が書き込まれる。

10

【0393】

レジスタ番号「12h」（レジスタ名「GRPPWM」）及びレジスタ番号「13h」（レジスタ名「GRPFREQ」）には、制御対象全体の動作パターンなどを指定するパラメータが設定される。レジスタ番号「12h」及び「13h」の記憶領域に値が書き込まれると、書き込まれた値に基づいて、LED（16個のLED）全体の点滅パターンが設定される。具体的には、レジスタ番号「12h」には、LED全体のオン・オフ比率であるデューティサイクルが設定され、レジスタ番号「13h」には、LED全体の点滅周期が設定される。

20

【0394】

レジスタ番号「14h」（レジスタ名「LEDOUT0」）～「17h」（レジスタ名「LEDOUT3」）には、各ポートで制御されるLEDの出力状態が設定される。各レジスタには、それぞれ4つのずつLEDの出力状態を設定することが可能となっている。

【0395】

レジスタ番号「14h」の記憶領域に値が書き込まれると、書き込まれた値に基づいて、LED0～LED3の出力状態が設定される。同様に、レジスタ番号「15h」の記憶領域にはLED4～LED7の出力状態、レジスタ番号「16h」の記憶領域にはLED8～LED11の出力状態、レジスタ番号「17h」の記憶領域にはLED12～LED15の出力状態が設定される。

30

【0396】

レジスタ番号「18h」～「1Ah」（レジスタ名「SUBADR1」～「SUBADR3」）にはサブアドレスが設定される。レジスタ番号「18h」～「1Ah」の記憶領域に値が書き込まれると、書き込まれた値に基づいて、第1サブアドレス～第3サブアドレスが設定される。

【0397】

レジスタ番号「1Bh」（レジスタ名「ALLCALLADR」）にはすべての装飾制御装置610に対する指令を出力するためのオールコールアドレスが設定される。オールコールアドレスは、例えば、電源投入時などにすべての装飾制御装置610で初期化処理を実行する場合などに使用される。

40

【0398】

図23は、本発明の実施の形態のマスタIC570が接続線SDA及び接続線SCLを介してデータを出力するスタート条件及びストップ条件の説明図である。

【0399】

接続線SCLは、データの非送信時には信号レベルがHIGHになっている。マスタIC570は、装飾制御装置610にデータを出力する際に、接続線SCLの信号レベルをLOWからHIGHに変化させ、装飾制御装置610が接続線SDAのデータを取り込むためのストローク信号として作用させる。

【0400】

50

接続線 S D A は、データの非送信時には信号レベルが H I G H になっており、接続線 S C L のクロック信号に合わせて接続線 S D A からデータが出力される。

【0401】

マスタ I C 5 7 0 は、接続線 S C L の信号レベルを H I G H に維持したまま、接続線 S D A の信号レベルを H I G H から L O W に変化させることで、データの出力が開始することを示すスタート条件となる信号を出力する。

【0402】

装飾制御装置 6 1 0 の I²C I / O エクスパンダ 6 1 5 は、接続線 S D A 及び接続線 S C L からスタート条件となる信号が入力されると、データの出力が開始されることを認識する。

【0403】

マスタ I C 5 7 0 は、接続線 S C L の信号レベルを H I G H に維持したまま、接続線 S D A の信号レベルを L O W から H I G H に変化させることで、データの出力が終了することを示すストップ条件を示す信号を出力する。

【0404】

装飾制御装置 6 1 0 の I²C I / O エクスパンダ 6 1 5 は、ストップ条件が入力されると、データの出力が終了することを認識する。本発明の実施の形態では、前述のように、装飾制御装置 6 1 0 がストップ条件を示す信号を受信すると、当該装飾制御装置 6 1 0 が制御する演出装置の制御を開始する。

【0405】

図 2 4 は、本発明の実施の形態のマスタ I C 5 7 0 から出力されたデータが入力された装飾制御装置 6 1 0 が返答信号を出力するタイミングチャートである。

【0406】

装飾制御装置 6 1 0 は、スタート条件が成立してから接続線 S C L の信号レベルの変化回数を計数し、接続線 S C L のクロック信号に合わせて接続線 S D A から入力されるデータを取り込む。

【0407】

そして、装飾制御装置 6 1 0 は、スタート条件が成立してから接続線 S C L の信号レベルの変化回数が 9 回に達する直前に、返答信号をマスタ I C 5 7 0 に接続線 S D A を介して出力する。換言すると、装飾制御装置 6 1 0 は、接続線 S D A から 8 ビット目のデータを取り込んだ後に、接続線 S C L の信号レベルが H I G H から L O W に変化する契機に、当該接続線 S D A を介して返答信号を出力する。

【0408】

なお、図 2 4 に示すように、データの受信に成功したことを示す返答信号 (A C K の返答信号) は L O W レベルによって示され、データの受信に失敗したことを示す返答信号 (N A C K の返答信号、図では A C K 出力なしに相当) は H I G H レベルによって示される。

【0409】

また、マスタ I C 5 7 0 は、スタート条件が成立してから接続線 S C L の信号レベルが 8 回変化すると、接続線 S D A を解放することによって、装飾制御装置 6 1 0 から返答信号の入力を待機する。そして、マスタ I C 5 7 0 は、接続線 S D A を解放したまま、接続線 S C L の信号レベルを変化させて、装飾制御装置 6 1 0 からの返答信号を取り込む。

【0410】

図 2 5 は、本発明の実施の形態のマスタ I C 5 7 0 が演出制御データを出力する場合の接続線 S D A 及び接続線 S C L の信号レベルのタイミングチャートである。

【0411】

まず、マスタ I C 5 7 0 は、データの出力を開始する場合には、接続線 S C L の信号レベルを H I G H に維持したまま、接続線 S D A の信号レベルを H I G H から L O W に変化させることによって、スタート条件を示す信号を出力し、データの出力を開始することを装飾制御装置 6 1 0 に通知する。

10

20

30

40

50

【0412】

次に、マスタIC570は、合計7ビットからなる制御対象となる装飾制御装置610のスレーブアドレスを出力する。さらに、マスタIC570は、読み出し要求である書き込み要求であるかを示す情報を8ビット目出力する。

【0413】

そして、マスタIC570は、接続線SCLの信号レベルが9回目にHIGHになるときに、装飾制御装置610から返答信号が入力されるので、ACKの返答信号であれば接続線SDAの信号レベルがLOWに変化し、NACKの返答信号であれば接続線SDAの信号レベルがHIGHに変化する。

【0414】

次に、マスタIC570は、アドレスデータの出力後、8の倍数となるビット数でデータを出力する。さらに、データの8ビット目を出力した後、ACKの返答信号が入力されるのを待ってデータの9ビット目を出力する。以降、8の倍数番目に相当するビットのデータを出力すると、ACKの返答信号が入力されるのを確認してから、(8の倍数+1)番目のビットを出力し、全データが出力されるまで繰り返す。

【0415】

なお、マスタIC570は、データの8の倍数番目となるビットを出力した後、所定時間経過してもACKの返答信号が入力されない場合には、データの送信に失敗したものとみなして、再度スタート条件を送信する。次いで、接続線SDAを介して、再度アドレスデータを出力し、ACKの返答信号を確認しながら、もう一度、データを1ビット目から出力する。

【0416】

また、マスタIC570は、データの最後のビットのデータを出力した後、ACKの返答信号が入力されるのを待って、ストップ条件を示す信号を出力する。

【0417】

なお、図25では、スタート条件を示す信号を出力してからストップ条件を示す信号を出力するまでの間に、合計24ビット(スレーブアドレス8ビット、データ16ビット)のデータを出力しているが、送信するデータのサイズに応じて、24ビット以上であってもよいし、24ビット以下であってもよい。

【0418】

図26は、本発明の実施の形態のマスタIC570が、スレーブの個別アドレスを指定して装飾制御装置610に演出制御データを設定する場合において、マスタIC570とI²C I/Oエクスパンダ615との間で送受信されるデータのフォーマットを説明する図である。

【0419】

最初出力される8ビットのデータ2601には、データ送信の対象となる装飾制御装置610のアドレス「A0~A6」と、当該データが読み出し要求であるのか書き込み要求であるのかを示す1ビットのR/W識別データとが含まれる。アドレス「A0~A6」のうち、「A4~A6」は値「110」となる固定アドレス部であり、「A0~A3」はI²C I/Oエクスパンダ615のA0~A3の端子に設定されている個別アドレスに相当する(図16参照)。なお、データ2601は、図25における「ADDRESS」及び「R/W」に対応するデータである。

【0420】

次に出力される8ビットのデータ2602には、I²C I/Oエクスパンダ615の出力設定レジスタ635(図15参照)に割り当てられているコントロールレジスタへの設定データが含まれる。データ2602は、図25において1番目に送信される「DATA」に対応するデータである。

【0421】

ここで、コントロールレジスタについて説明する。コントロールレジスタは8ビットからなり、上位3ビット「AI0~AI2」が出力設定レジスタ635のワークレジスタへ

10

20

30

40

50

の書き込み又は読み出し方法を指定する自動書込パラメータであり、下位5ビット「D0～D4」がワークレジスタにおけるアクセス開始位置（書き込みを開始する先頭位置、又は読み出しを開始する先頭位置）を指定するレジスタアドレスである。

【0422】

自動書込パラメータは、マスタIC570によって、レジスタアドレスが指定するアクセス開始位置の領域のみをアクセス（オートインクリメントを禁止）するのか、指定するアクセス開始位置の領域に隣接する領域も含んでアクセス（オートインクリメントを許可）するのかを指定するパラメータであり、具体的には「000」、「100」、「101」、「110」、「111」の何れかの値を設定することができる。

【0423】

自動書込パラメータに「000」の値を設定すると、オートインクリメントが禁止され、レジスタアドレスが指定するアクセス開始位置の領域のみをアクセスし、開始位置以外の領域はアクセスしない。例えば、レジスタアドレスが「10100」であれば、レジスタ番号が「14h」となる記憶領域のみがアクセスされ、他の記憶領域にはアクセスされない。すなわち、特定のレジスタアドレスの記憶領域の値のみを変更する場合に使用される。複数のレジスタアドレスの記憶領域の値を連続して変更する場合には、以下に示すように、オートインクリメントを許可することによって、アドレスの指定を省略することができる。

【0424】

自動書込パラメータに「100」の値を設定すると、オートインクリメントが許可され、レジスタアドレスが指定するアクセス開始位置の領域をアクセスした後は、レジスタ番号が増加する方向に領域を移動しながら順にアクセスを繰り返す。そして、レジスタ番号が最終の「1Bh」となる記憶領域をアクセスした後は、レジスタ番号が「00h」となる記憶領域をアクセスし、再度、レジスタ番号が増加する方向に領域を移動しながら順にアクセスを繰り返す。例えば、レジスタアドレスが「10100」であれば、レジスタ番号が「14h」となる記憶領域にアクセスした後は、レジスタ番号が「15h」「16h」・・・「1Bh」「00h」「01h」・・・となる領域（すなわち、すべての領域）を、繰り返しアクセスする。

【0425】

自動書込パラメータに「101」の値を設定すると、自動書込パラメータに「100」の値を設定した場合と同様に、レジスタアドレスが指定するアクセス開始位置の領域をアクセスした後は、レジスタ番号が増加する方向に領域を移動しながら順にアクセスを繰り返す。ただし、一旦、レジスタ番号が「11h」となる記憶領域をアクセスした後は、レジスタ番号が「02h」となる記憶領域をアクセスし、以降、レジスタ番号が「02h」～「11h」となる区間の記録領域（LEDの輝度調整に関する領域）を繰り返しアクセスする。例えば、レジスタアドレスが「10100」であれば、レジスタ番号が「14h」となる記憶領域をアクセスした後は、レジスタ番号が「15h」「16h」・・・「1Bh」「00h」「01h」・・・となる領域を、順にアクセスする。そして、レジスタ番号が「11h」となる記憶領域をアクセスした後は、レジスタ番号が「02h」「03h」・・・「11h」「02h」「03h」・・・となる領域を、繰り返しアクセスする。

【0426】

自動書込パラメータに「110」の値を設定すると、自動書込パラメータに「100」の値を設定した場合と同様に、レジスタアドレスが指定するアクセス開始位置の領域をアクセスした後は、レジスタ番号が増加する方向に領域を移動しながら順にアクセスを繰り返す。ただし、一旦、レジスタ番号が「13h」となる記憶領域をアクセスした後は、レジスタ番号が「12h」となる記憶領域をアクセスし、以降、レジスタ番号が「12h」～「13h」となる区間の記録領域（LEDの点滅周期に関する領域）を繰り返しアクセスする。例えば、レジスタアドレスが「10100」であれば、レジスタ番号が「14h」となる記憶領域をアクセスした後は、レジスタ番号が「15h」「16h」・・・

10

20

30

40

50

「1Bh」「00h」「01h」・・・となる領域を、順にアクセスする。そして、レジスタ番号が「13h」となる記憶領域をアクセスした後は、レジスタ番号が「12h」「13h」「12h」「13h」・・・となる領域を、繰り返しアクセスする。

【0427】

自動書込パラメータに「111」の値を設定すると、自動書込パラメータに「100」の値を設定した場合と同様に、レジスタアドレスが指定するアクセス開始位置の領域をアクセスした後は、レジスタ番号が増加する方向に領域を移動しながら順にアクセスを繰り返す。ただし、一旦、レジスタ番号が「13h」となる記憶領域をアクセスした後は、レジスタ番号が「02h」となる記憶領域をアクセスし、以降、レジスタ番号が「02h」～「13h」となる区間の記録領域（LEDの輝度及び点滅周期に関する領域）を繰り返しアクセスする。例えば、レジスタアドレスが「10100」であれば、レジスタ番号が「14h」となる記憶領域をアクセスした後は、レジスタ番号が「15h」「16h」・・・「1Bh」「00h」「01h」・・・となる領域を、順にアクセスする。そして、レジスタ番号が「13h」となる記憶領域をアクセスした後は、レジスタ番号が「02h」「03h」・・・「13h」「02h」「03h」・・・となる領域を、繰り返しアクセスする。

10

【0428】

ここで、図26の説明に戻ると、コントロールレジスタの設定データ2602に続いて、ワークレジスタの設定データ2603が出力される。設定データ2603は、図25において2番目以降に送信される「DATA」に対応するデータである。

20

【0429】

自動書込パラメータを「000」とした場合には、設定データ2603は、レジスタアドレスが指定する1箇所の記憶領域を更新するための8ビットのデータとなる。自動書込パラメータを「000」以外の値とした場合には、この設定データ2603は、レジスタアドレスが指定する記憶領域を先頭に、複数の領域を繰り返し更新するために必要な8の倍数となるビットのデータとなる。

【0430】

図27は、本発明の実施の形態のマスタIC570が、スレーブの個別アドレスを指定して装飾制御装置610に演出制御データを設定する場合において、マスタIC570とI²CI/Oエクスパンダ615との間で送受信される演出制御データに具体的な数値を適用した図である。図27では、オートインクリメントを禁止して、ワークレジスタの特定の記憶領域を1箇所だけを更新する演出制御データを示しており、具体的には、I²CI/Oエクスパンダ615のPORT0端子～PORT3端子に接続されるLEDの発光状態を更新する場合について説明する。

30

【0431】

まず、最初に出力される8ビットのデータ2701には、送信先の装飾制御装置610のI²CI/Oエクスパンダ615のスレーブアドレスを示す「1101100」が割り当てられている。

【0432】

次に出力される8ビットのデータ2702には、自動書込パラメータ、及びLEDの出力データを設定するために割り当てられているI²CI/Oエクスパンダ615の出力設定レジスタ635のコントロールレジスタに設定される値が含まれる。

40

【0433】

ここでは、I²CI/Oエクスパンダ615のPORT0端子～PORT3端子に接続されるLEDの発光状態を設定するので、レジスタアドレスにはLEDOUT0（アドレス=10100）を指定することにする。

【0434】

なお、自動書込パラメータには、オートインクリメントを禁止するために「000」が指定されている。

【0435】

50

次に、出力される8ビットのデータ2703には、送信先の装飾制御装置610によって制御される装飾装置620の発光態様を設定するデータが含まれる。具体的には、LEDOUT0レジスタに設定されるデータが割り当てられている。これにより、I²CI/Oエキスパンダ615のPORT0端子~PORT3端子に接続されるLEDの発光状態(点灯、消灯、点滅など)が指定され、指定された状態でLEDが発光する。

【0436】

このようにして、I²CI/Oエキスパンダ615のPORT0端子~PORT3端子のLEDの発光状態が制御されるが、I²CI/Oエキスパンダ615の他のPORT端子(PORT4~PORT15)も、コントロールレジスタデータ2702の値を指定して、出力データ2703を設定することで個別に制御可能である。PORT端子に、モータやソレノイドが接続されていても、同様に制御される。

10

【0437】

図28は、本発明の実施の形態のマスタICの演出制御データを送信する順序を説明する図である。図28では、オートインクリメントを許可して、ワークレジスタのすべての記憶領域を更新する場合に、演出制御データに含まれる各データを送信する順序を規定している。

【0438】

まず、マスタIC570は、制御対象となる装飾制御装置610の個別アドレスを特定可能な8ビットのデータ(図26のデータ2601と同一フォーマットのデータ)を送信する。

20

【0439】

次に、マスタIC570は、制御対象のI²CI/Oエキスパンダ615の出力設定レジスタ635のコントロールレジスタに設定されるデータ(図26のデータ2602と同一フォーマットのデータ)を送信する。図28においては、オートインクリメントを許可してワークレジスタのすべての記憶領域を更新するため、自動書込パラメータには「100」が指定され、書き込み又は読み出しの開始位置を指定するレジスタアドレスには、ワークレジスタの先頭領域となる「00h」が指定される。

【0440】

このため、コントロールレジスタ設定値を受信した後の制御対象となる装飾制御装置610のI²CI/Oエキスパンダ615においては、レジスタ番号「00h」の記憶領域(MODE1レジスタ)が最初に更新されることになる。

30

【0441】

次に、マスタIC570は、コントロールレジスタ設定値の送信後、MODE1レジスタに書き込む値(合計8ビット)を送信する。I²CI/Oエキスパンダ615は、当該書き込み値を受信するとMODE1レジスタの値を更新し、レジスタ番号をインクリメントして次の「01h」の記憶領域(MODE2レジスタ)を更新するための準備をする。

【0442】

さらに、マスタIC570は、MODE2レジスタに書き込む値(合計8ビット)を送信し、以降、レジスタ番号が「02h」~「1Bh」となる残りの記憶領域のレジスタに対して、順に設定値を送信する。I²CI/Oエキスパンダ615は、当該書き込み値を受信する毎に対応するレジスタの値を更新し、レジスタ番号をインクリメントして次の記憶領域を更新するための準備を繰り返すことで、ワークレジスタに割り当てられた「00h」~「1Bh」のすべてのレジスタの値が更新される。

40

【0443】

なお、I²CI/Oエキスパンダ615は、ワークレジスタの最終となる「1Bh」の記憶領域を更新すると、レジスタ番号を「00h」に変更して、MODE1レジスタの更新を待つ状態となる。

【0444】

図29は、本発明の実施の形態のマスタIC570がI²CI/Oエキスパンダ615を初期化する場合に、マスタIC570からI²CI/Oエキスパンダ615に送信され

50

る初期化指示データのフォーマットを説明する図である。

【0445】

演出制御装置550のCPU551がマスタIC570に対して装飾制御装置610の初期化を行うように指示すると、マスタIC570は、配下に接続されているすべての装飾制御装置610に初期化指示データを送信する。

【0446】

最初に出力される8ビットのデータ2901には、図27に示す固定アドレス「110」と、共通アドレスであるリセットアドレス「1011」（図21参照）が含まれる。なお、このデータ2901は、図25における「ADDRESS」に対応するものであり、「R/W」のビットには、書き込みを示す「0」が設定される。

10

【0447】

次に出力される8ビットのデータ2902には、第1所定値「10100101」が設定され、次に出力される8ビットのデータ2903には、第2所定値「01011010」が設定される。なお、データ2902は、図25において1番目に送信される「DATA」に対応し、データ2903は、図25において2番目に送信される「DATA」に対応する。

【0448】

マスタIC570に接続されるすべてのI²C I/Oエクスパンダ615は、リセットアドレス、第1所定値、及び第2所定値から構成される初期化指示データを受信すると、自身の初期化を行う。

20

【0449】

リセットアドレスの出力後に、さらに第1所定値及び第2所定値の両方を出力するようにした理由は、マスタIC570がリセットアドレス「1011」を送信していないにもかかわらず、ノイズなどの影響によってI²C I/Oエクスパンダ615が誤ってリセットアドレス「1011」を取り込むことによって、誤ったタイミングで初期化が実行されることを防止するためである。

【0450】

また、リセットアドレスは、個別アドレスとは異なって、すべて（換言すれば複数）のI²C I/Oエクスパンダ615に共通なアドレスである。そのため、リセットアドレスを含んだ初期化指示データを1回送信するだけで、すべて（複数）のI²C I/Oエクスパンダ615を選択して初期化することになるので、I²C I/Oエクスパンダ615を個別に選択して初期化を指示する方法と比較すると、高速に初期化を指示することが可能となる。

30

【0451】

なお、図29では、第1所定値と第2所定値とを異なる値としたが、同じ値であってもよい。また、第1所定値及び第2所定値のいずれかが1回送信されるようにしてもよい。

【0452】

図30は、本発明の実施の形態の異常判定テーブル3000を説明する図である。

【0453】

異常判定テーブル3000は、演出制御装置550のRAM553に格納される。異常判定テーブル3000は、演出制御装置550のマスタIC570と、当該マスタIC570に接続されるI²C I/Oエクスパンダ615との接続状態を監視するために設けられている。異常判定テーブル3000は、接続状態に応じて、各I²C I/Oエクスパンダ615に対応した情報が格納される。

40

【0454】

異常判定テーブル3000は、I/Oエクスパンダアドレス3001、スレーブアドレス3002、エラーカウンタ3003、比較値3004、及びエラーフラグ3005を含む。

【0455】

I/Oエクスパンダアドレス3001には、マスタIC570に接続されるI²C I/O

50

0 エクスパンダ 6 1 5 の A 0 ~ A 3 の端子に設定されているアドレス (図 1 6 参照) に対応している。

【 0 4 5 6 】

スレーブアドレス 3 0 0 2 には、図 2 1 に示した I²C I / O エクスパンダアドレステーブル 2 1 0 0 に登録されているスレーブアドレスが登録される。

【 0 4 5 7 】

エラーカウンタ 3 0 0 3 は、マスタ IC 5 7 0 から I²C I / O エクスパンダ 6 1 5 に演出制御データを送信し、当該 I²C I / O エクスパンダ 6 1 5 から A C K を 2 回連続して受信できなかった場合にインクリメントされる。

【 0 4 5 8 】

比較値 3 0 0 4 には、I²C I / O エクスパンダ 6 1 5 に障害が発生しているか否かを判定するために、エラーカウンタ 3 0 0 3 の値と比較するための値が登録される。なお、比較値 3 0 0 4 の値は、制御対象の演出装置の種類に応じて設定してもよい。

【 0 4 5 9 】

エラーフラグ 3 0 0 5 には、当該エントリの I²C I / O エクスパンダ 6 1 5 との接続状態に異常が発生したか否かを示すエラーフラグが登録される。

【 0 4 6 0 】

I²C I / O エクスパンダ 6 1 5 に障害が発生しているか否かを判定する方法について具体的に説明すると、エラーカウンタ 3 0 0 3 の値が、比較値 3 0 0 4 に設定された所定値に達した場合、エラーフラグ 3 0 0 5 に「ON」が設定され、当該エントリに対応する I²C I / O エクスパンダ 6 1 5 に障害が発生したことが登録される。

【 0 4 6 1 】

本発明の実施の形態では、後述するように、演出制御データの出力処理 (図 3 1 参照) は、VDP 割込 (約 3 3 . 3 m s 周期) に同期して実行されるようにしている。

【 0 4 6 2 】

前述したように、マスタ IC 5 7 0 から I²C I / O エクスパンダ 6 1 5 への 2 回目の演出制御データの送信に対して、I²C I / O エクスパンダ 6 1 5 からの A C K が受信できなければ、エラーカウンタ 3 0 0 3 がインクリメントされる。

【 0 4 6 3 】

したがって、異常が発生している場合には、データ出力処理の実行周期が 3 3 . 3 m s で、比較値 3 0 0 4 が「300」であるので、3 3 . 3 m s × 3 0 0 = 1 0 s で I²C I / O エクスパンダ 6 1 5 に関する異常が発生したことを検出する。

【 0 4 6 4 】

図 3 1 は、本発明の実施の形態の演出制御装置 5 5 0 による処理の手順を示すフローチャートである。

【 0 4 6 5 】

図 3 1 に示す処理は、演出制御装置 5 5 0 の CPU 5 5 1 によって実行される。

【 0 4 6 6 】

演出制御装置 5 5 0 は、演出制御装置 5 5 0 に電源が投入されると、まずステップ 3 1 0 1 ~ 3 1 0 3 の処理を実行し、ステップ 3 1 0 4 の処理で VDP 5 5 6 から画像更新周期と同期する同期信号 (例えば、3 3 . 3 m s 秒周期の同期信号) が割込信号として CPU 5 5 1 に入力されるまで待機する。そして、以降、VDP 5 5 6 から画像更新周期と同期する同期信号が割込信号として CPU 5 5 1 に入力される毎に、ステップ 3 1 0 5 ~ 3 1 1 7 の処理を繰り返し実行する。

【 0 4 6 7 】

まず、演出制御装置 5 5 0 は、演出制御装置 5 5 0 の RAM 5 5 3 の初期化などを含む初期化処理を実行する (3 1 0 1) 。

【 0 4 6 8 】

そして、演出制御装置 5 5 0 は、出力 I / F 5 5 8 b と NOR ゲート回路 5 9 0 を介してリセットパルスをマスタ IC 5 7 0 へ入力し、マスタ IC 5 7 0 をハード的に初期化す

10

20

30

40

50

る(3102)。

【0469】

そして、演出制御装置550は、マスタIC570に接続されたすべての装飾制御装置610のI²C I/Oエキスパンダ615を初期化するために、マスタIC570から初期化指示データを出力するスレーブリセット処理を実行する(3103)。スレーブリセット処理の詳細については、図32にて説明する。

【0470】

次に、演出制御装置550は、VDP556から画像更新周期と同期する同期信号(VDP割込)の受け入れを許可する(3104)。このとき、タイマ割り込みの受け入れも許可する。

10

【0471】

そして、演出制御装置550は、表示装置53に画像を表示するために、VDP556に画像を表示させる指令となるデータを出力する(3105)。さらに、スピーカ30から音を遊技状態に応じて出力させるために、音制御データを音LSI557に出力する。音LSI557は、入力された音制御データに基づいてスピーカ30から音を出力させる(3106)。

【0472】

次に、演出制御装置550は、発光制御スレーブ出力処理を実行する(3107~3110)。発光制御スレーブ出力処理は、発光制御装置(発光制御スレーブ)に演出制御データをマスタIC570から出力する処理である。

20

【0473】

演出制御装置550は、複数の発光制御装置から、一つの発光制御装置を選択し(3107)、ステップ3107の処理で選択された発光制御装置にマスタIC570からデータを出力するスレーブ連続出力処理を実行する(3108)。スレーブ連続出力処理の詳細については、図33にて説明する。

【0474】

そして、演出制御装置550は、すべての発光制御装置にデータを出力したか否かを判定する(3109)。

【0475】

演出制御装置550は、すべての発光制御装置に対するデータの出力が完了していないと判定された場合には(3109の結果が「N」)、次にデータを出力する発光制御装置を選択し(3110)、ステップ3110の処理で選択された発光制御装置にマスタIC570からデータを出力するスレーブ連続出力処理を実行する(3108)。

30

【0476】

一方、演出制御装置550は、すべての発光制御装置にデータの出力が完了したと判定された場合には(3109の結果が「Y」)、発光制御スレーブ出力処理を終了する。

【0477】

そして、演出制御装置550は、VDP556に次に出力されるデータを編集し(3111)、音LSI557に出力される音制御データを編集し(3112)、各グループの発光制御スレーブに次に出力される演出制御データを編集する(3113)。

40

【0478】

次に、演出制御装置550は、異常判定テーブル3000を参照し、発光制御スレーブに関するエラー判定処理を実行する(3114)。

【0479】

エラー判定処理では、演出制御装置550が、異常判定テーブル3000の発光制御スレーブに対応するエントリのエラーフラグ3005がすべて「ON」となっているか否か、つまりすべての発光制御スレーブでエラーが発生しているか否かを判定する。言い換えれば、エラーフラグ3005が「OFF」となっている発光制御スレーブが少なくとも1つ以上あるか否かを判定する。このエラー判定処理によって、すべての発光制御スレーブでエラーが発生していると判定された場合には、マスタIC570及びすべての発光制御

50

スレーブのリセットする条件が成立したものとされる。

【0480】

演出制御装置550は、ステップ3114のエラー判定処理の結果に基づいてリセット条件が成立しているか否かを判定する(3115)。前述のように、ステップ3114のエラー判定処理の時点ですべての発光制御スレーブのエラーフラグ3005が「ON」になっている場合には、リセット条件が成立したと判定される。

【0481】

演出制御装置550は、リセット条件が成立したと判定された場合には(3115の結果が「Y」)、マスタIC570を初期化し(3116)、マスタIC570に接続されるすべてのI²C I/Oエクスパンダ615に対して同時に初期化指示データを出力するスレーブリセット処理を実行する(3117)。その後、VDP556から同期信号がCPU551に入力されるまで待機する。

【0482】

このように、リセット条件が成立したと判定された場合には、ステップ3117の処理で、マスタIC570に接続されるすべてのI²C I/Oエクスパンダ615に対して、同時に初期化を指示する。すなわち、すべてのI²C I/Oエクスパンダ615を同時に選択して初期化することになるので、I²C I/Oエクスパンダ615を個別に選択して初期化を指示する方法と比較すると、高速に初期化を行うことが可能となり、I²C I/Oエクスパンダ615を正常な状態へ迅速に復帰させることができる。このとき、CPU551がバス563を介してリセットREG573に情報を書き込むことにより、マスタIC570をソフト的にリセットする。

【0483】

なお、ステップ3115の処理でリセット条件成立と見なされた場合は、マスタIC570において異常が発生している可能性があるため、ステップ3116の処理でマスタIC570も初期化するようにしている。

【0484】

マスタIC570は、CPU551からの指令によって、接続線SDAとSCLの信号レベルを制御する信号レベル制御手段として機能しているため、すべての発光制御装置にてデータ送信に関する異常が発生している場合には、マスタIC570自身に異常が発生していることも考えられる。

【0485】

そのため、すべての装飾制御装置610にてデータ送信に関する異常が発生している場合には、念のために、CPU551(演算処理手段)によりマスタIC570が初期化される。これにより、マスタIC570で異常が発生している場合であっても確実にマスタIC570を制御可能にすることができる。

【0486】

一方、演出制御装置550は、リセット条件が成立していないと判定された場合には(3115の結果が「N」)、ステップ3116及び3117の処理を実行せずに、VDP556から同期信号がCPU551に入力されるまで待機する。

【0487】

このように、図31に示した処理では、表示装置53の画像を更新する周期と同期して、演出制御装置550のマスタIC570から装飾制御装置610のI²C I/Oエクスパンダ615に演出制御データを送信する。そして、I²C I/Oエクスパンダ615は、受信した演出制御データに基づいて装飾装置620を制御するため、表示装置53における演出と装飾装置620における演出とが調和し、遊技者に違和感を与えないので、興味を高めることができる。

【0488】

また、表示装置53の画像を更新する周期と同期してマスタIC570から送信された演出制御データが装飾制御装置610で受信されると、その都度、I²C I/Oエクスパンダ615によってワークレジスタの値が更新される。そのため、毎回ワークレジスタの

10

20

30

40

50

値が最新の状態に更新されるので、ノイズ等でワークレジスタの値が破壊されても、正常な値に復帰することが可能である。

【0489】

また、表示装置53の画像を更新する周期と同期して、ステップ3114の処理で実行されるエラー判定処理を実行するので、エラーを判定する頻度を適切に設定することができる。すなわち、エラー判定処理の実行頻度が多すぎると、演出制御装置550のCPU551の処理負荷が増大し、逆に、エラー判定処理の実行頻度が少なすぎると、異常の発生を適切なタイミングで検出できなくなる。表示装置53の画像を更新する周期と同期させてエラー判定を行うことによって、適切なタイミングでエラーを検出することが可能となり、各処理における不具合の発生に対して適切に対応することができる。

10

【0490】

図32は、本発明の実施の形態のスレーブリセット処理の手順を示すフローチャートである。

【0491】

スレーブリセット処理は、図31に示すステップ3103又はステップ3116の処理で実行される。

【0492】

まず、マスタIC570は、接続線SDA及び接続線SCLの信号レベルを、スタート条件を示す信号レベルに変化させる(3201)。

【0493】

次に、マスタIC570は、リセット用共通アドレス(図29参照)を示す1バイト分のデータを出力用BUF572に設定し(3202)、タイムアウトの監視を開始する(3203)。さらに、ステップ3202の処理で設定されたリセット用アドレスを接続線SCLの信号レベルを変化させながら、接続線SDAを介して送信する(3204)。

20

【0494】

次に、マスタIC570は、データが出力されてから所定時間以内にACKの返答信号がマスタIC570に入力されたか否かを確認する(3205)。

【0495】

次に、マスタIC570は、ステップ3205の処理の確認結果に基づいて、データが出力されてから所定時間以内にACKの返答信号が入力されているか否かを判定する(3206)。

30

【0496】

マスタIC570は、データが出力されてから所定時間以内にACKの返答信号が入力されていないと判定された場合には(3206の結果が「N」)、割り込みを発生させて(3207)、マスタIC570からデータを出力してから所定時間以内にACKの返答信号が入力されていないことを通知し、ステップ3201の処理に戻り、I²C I/Oエクスパンダ615を初期化するためのデータを再度出力する。

【0497】

マスタIC570は、データが出力されてから所定時間以内にACKの返答信号が入力されたと判定された場合には(3206の結果が「Y」)、割り込みを発生させ(3208)、マスタIC570からデータを出力してから所定時間以内にACKの返答信号が入力されたことを通知する。

40

【0498】

そして、マスタIC570は、初期化指示データを構成する3種類のデータ(図29にて図示している、リセットアドレスを含むデータ2901、第1所定値のデータ2902、第2所定値のデータ2903)をすべて出力したか否かを判定する(3209)。なお、これらのデータは出力順序があらかじめ定められているので、第2所定値のデータ2903が出力された後か否かを判定すればよい。

【0499】

マスタIC570は、初期化指示データを構成するすべてのデータが出力されていない

50

と判定された場合には(3209の結果が「N」)、次に送信される図29に示す第1所定値(第1所定値の送信に成功していれば第2所定値)を示すデータを出し(3210)、タイムアウトの監視を開始する(3211)。そして、接続線SDAの開放を待つ(3212)、ステップ3210の処理で設定されたデータを送信し(3213)、ステップ3205の処理に進む。

【0500】

一方、マスタIC570は、初期化指示データを構成するすべてのデータが出力されたと判定された場合には(3209の結果が「Y」)、つまり、図29に示す第2所定値を示すデータが出力された場合には、接続線SDA及び接続線SCLの信号レベルを、ストップ条件を示す信号レベルに変化させ(3214)、スレーブリセット処理を終了する。

10

【0501】

マスタIC570に接続されたすべてのI²C I/Oエクスパンダ615は、リセットアドレス、第1所定値、及び第2所定値から構成されたリセット信号を受信すると、I²C I/Oエクスパンダ615の各レジスタの初期化を行う。したがって、マスタIC570は、マスタIC570に接続されたすべてのI²C I/Oエクスパンダ615に対して同時に初期化の指示を行っていることになる。

【0502】

I²C I/Oエクスパンダ615に異常が発生した場合には、可能な限り迅速に正常な状態に復帰させる必要がある。このとき、マスタIC570に接続されたすべてのI²C I/Oエクスパンダ615を初期化するため、本発明の実施の形態のように、マスタIC570に接続されたすべてのI²C I/Oエクスパンダ615を同時に初期化することによって、高速な初期化を実現することができる。

20

【0503】

図33は、本発明の実施の形態のスレーブ連続出力処理の手順を示すフローチャートである。

【0504】

まず、演出制御装置550は、ACKの返答信号の受信に失敗したことを計数するACKカウンタに0を設定する(3301)。

【0505】

次に、演出制御装置550は、選択されている装飾制御装置610に出力するデータを生成する(3302)。

30

【0506】

そして、演出制御装置550は、ステップ3302の処理で生成されたデータを出力用BUF572に設定するバッファ設定処理を実行する(3303)。

【0507】

そして、マスタIC570は、接続線SDA及び接続線SCLの信号レベルを、スタート条件を示す信号レベルに変化させる(3304)。具体的には、マスタIC570は、接続線SCLの信号レベルをHIGHに維持したまま、接続線SDAの信号レベルをHIGHからLOWに変化させることによってスタート条件を示す信号を出力する。

【0508】

なお、マスタIC570は、スタート条件を示す信号を出力後、制御対象となる装飾制御装置610にデータを送るために、接続線SCLのレベルをLOWに変更する。

40

【0509】

そして、マスタIC570は、タイムアウトの監視を開始する(3305)。その後、出力用BUF572に記憶されているデータから、制御対象となる装飾制御装置610のスレーブアドレスの8ビット分のデータを、接続線SCLの信号レベルを変化させながら、接続線SDAを介して出力する(3306)。

【0510】

ステップ3306の処理で出力されるアドレスデータは8ビットのデータ列であるため、1回の出力処理(接続線SCLが8回HIGHに変化する間の出力)でアドレスデータ

50

が出力される。

【0511】

ステップ3306の処理で出力されたアドレスデータが装飾制御装置610に入力された場合、装飾制御装置610のI²C I/Oエキスパンダ615は、入力されたアドレスデータと自身に設定されているアドレスとが一致するか否かを判定する。

【0512】

入力されたアドレスデータと一致するアドレスが設定されているI²C I/Oエキスパンダ615は、接続線SCLのLOWからHIGHへの変更回数が8回目になった直後であって、そのHIGHレベルとなっている接続線SCLがLOWレベルへと変化することを契機として、返答信号を接続線SDAからマスタIC570に出力する。

10

【0513】

次に、マスタIC570は、ステップ3306の処理でアドレスデータが出力されてから所定時間以内にACKの返答信号がマスタIC570に入力されたか否かを確認する(3307)。さらに、ステップ3307の処理の確認結果に基づいて、アドレスデータが出力されてから所定時間以内にACKの返答信号がマスタIC570に入力されたか否かを判定する(3308)。

【0514】

マスタIC570は、ステップ3306の処理でアドレスデータが出力されてから所定時間以内にACKの返答信号が入力されていないと判定された場合には(3308の結果が「N」)、割り込みを発生させて(3309)、ACKの返答信号が入力されていないことをCPU551に通知する。

20

【0515】

CPU551は、ステップ3309の処理で発生した割り込みを受け付けると、ACKカウンタが0であるか否かを判定する(3310)。

【0516】

CPU551は、ACKカウンタが0であると判定された場合には(3310の結果が「Y」)、ACKの返答信号の受信に失敗したことを計数するためにACKカウンタを+1更新し(3311)、再度同じデータを当該装飾制御装置610に送信するために、ステップ3302の処理に戻る。

【0517】

一方、CPU551は、ACKカウンタが0でないと判定された場合(つまり2回連続してACK信号を受信できなかった場合)には(3310の結果が「N」)、CPU551は、異常判定テーブル3000に登録されたエントリのうち、I/Oエキスパンダアドレス3001が選択された装飾制御装置610のI²C I/Oエキスパンダ615のアドレスと一致するエントリを選択し、選択されたエントリのエラーカウンタ3003をインクリメントする(3312)。

30

【0518】

そして、CPU551は、ステップ3312の処理でインクリメントされたエラーカウンタ3003の値が比較値3004に達しているか否かを判定する(3313)。

【0519】

CPU551は、ステップ3312の処理でインクリメントされたエラーカウンタ3003の値が比較値3004に達していると判定した場合には(3313の結果が「Y」)、異常判定テーブル3000に登録されたエントリのうち、選択された装飾制御装置610に対応するエントリのエラーフラグ3005を「ON」に設定する(3314)。そして、マスタIC570は、接続線SDA及び接続線SCLの信号レベルを、ストップ条件を示す信号レベルに変化させ(3315)、スレーブ連続出力処理を終了する。

40

【0520】

一方、CPU551は、ステップ3312の処理でインクリメントされたエラーカウンタ3003の値が比較値3004に達していないと判定された場合には(3313の結果が「N」)、ステップ3315の処理に進み、接続線SDA及び接続線SCLの信号レベル

50

を、ストップ条件を示す信号レベルに変化させて(3315)、スレーブ連続出力処理を終了する。

【0521】

一方、マスタIC570は、ステップ3306の処理でアドレスデータが出力されてから所定時間以内にACKの返答信号が入力されたと判定された場合には(3308の結果が「Y」)、出力用BUF572に記憶されているすべてのデータを出力したか否かを判定する(3316)。

【0522】

マスタIC570は、出力用BUF572に記憶されているすべてのデータを出力していないと判定された場合には(3316の結果が「N」)、接続線SDAの開放を待って(3317)、次の1バイトのデータを選択された装飾制御装置610に出力し(3318)、ステップ3307の処理に進む。

10

【0523】

なお、ステップ3306の処理で出力されたアドレスデータが自身に設定されたアドレスと一致する装飾制御装置610のI²C I/Oエクスパンダ615は、ステップ3318の処理で出力されたデータを、接続線SCLがLOWからHIGHになったタイミングで取り込み、次いで接続線SCLがHIGHからLOWへ変化することを契機に、返答信号を接続線SDAからマスタIC570に出力する。

【0524】

一方、マスタIC570は、出力用BUF572に記憶されているすべてのデータを出力したと判定された場合には(3316の結果が「Y」)、割り込みを発生させて(3319)、出力用BUF572に記憶されているすべてのデータを出力したことをCPU551に通知する。

20

【0525】

そして、CPU551は、異常判定テーブル3000に登録されたエントリのうち、選択された装飾制御装置610に対応するエントリのエラーカウンタ3003をクリアし(3320)、当該エントリのエラーフラグ3005をオフに設定する(3321)。そして、マスタIC570がストップ条件を示す信号を出力し(3315)、スレーブ連続出力処理を終了する。

【0526】

図33による処理では、マスタIC570は、8ビットのデータを出力後に、装飾制御装置610からの返答信号を取り込むことにより、データ転送の成否を判定し、データ転送が失敗している場合(つまり、NACKの返答信号がマスタIC570に入力された場合)、出力したデータを1回だけ再度出力するので、装飾制御装置610にデータを可能な限り確実に出力することができ、演出装置の誤動作を防止できる。また、出力したデータを1回だけ再度出力することにより、データ送信時間が必要以上に長くなることを防止できる。

30

【0527】

なお、図33による処理で、ステップ3304の処理でマスタIC570がスタート条件を送信する際には、接続線SDAがHIGHになっている必要があるが、ノイズ等の影響によって、接続線SDAがLOWとなったまま変化しない状態が発生する場合がある。

40

【0528】

本発明の実施の形態では、マスタIC570が装飾制御装置610のI²C I/Oエクスパンダ615に送信するスレーブアドレスには、R/W識別データが「0」(書き込みを意味する)となっているものだけを用いている(図20参照)が、ノイズ等の影響によって、R/W識別データが「1」(読み出しを意味する)となった状態で、I²C I/Oエクスパンダ615へ伝わることがある。

【0529】

この場合、I²C I/Oエクスパンダ615は読み出しモードとなり、マスタIC570によって接続線SCLの信号レベルが変化することに対応して、I²C I/Oエクスパ

50

ンダ 6 1 5 からマスタ IC 5 7 0 へ、接続線 S D A を介してデータを 1 ビットごと伝送する処理を行う。

【 0 5 3 0 】

このとき、I²C I / O エクспанダ 6 1 5 は、8 ビットのデータを伝送するごとに、マスタ IC 5 7 0 から接続線 S D A を介してアクノリッジ信号を受信する処理を行い、アクノリッジ信号を受信するとさらに 8 ビットのデータ伝送を行う。以後、8 ビットのデータ伝送とアクノリッジ信号の確認を繰り返すが、この間は、接続線 S D A が I²C I / O エクспанダ 6 1 5 によって占有されている状態となっている。

【 0 5 3 1 】

一方で、I²C I / O エクспанダ 6 1 5 は、8 ビットのデータ伝送後に、マスタ IC 5 7 0 から接続線 S D A を介してアクノリッジ信号を受信できないときは、接続線 S D A を解放してデータ伝送を中止する。なお、I²C I / O エクспанダ 6 1 5 は、マスタ IC 5 7 0 から接続線 S D A を介してアクノリッジ信号を受信する際には、接続線 S D A が LOW レベルであればアクノリッジ信号を受信したと解釈し、接続線 S D A が HIGH レベルであればアクノリッジ信号を受信しないと解釈する。

【 0 5 3 2 】

よって、マスタ IC 5 7 0 からのデータがノイズ等の影響により変化し、この変化したデータを意図せず受信して読み出しモードとなった I²C I / O エクспанダ 6 1 5 が発生してしまうと、接続線 S D A がいつまでも解放されないことになる。

【 0 5 3 3 】

このような場合に、接続線 S D A の信号レベルは LOW に維持されたままになり、マスタ IC 5 7 0 と、本来送信を行うことを意図していた装飾制御装置 6 1 0 の I²C I / O エクспанダ 6 1 5 との間で接続線 S D A を介した通信を行うことができなくなる。

【 0 5 3 4 】

そこで、マスタ IC 5 7 0 は、ステップ 3 3 0 4 の処理でスタート条件を示す信号を出力する前に、接続線 S D A からデータが出力できる状態であるか否かを判定するために、接続線 S D A の信号レベルが HIGH であるか否かを判定する。

【 0 5 3 5 】

接続線 S D A の信号レベルが HIGH でないと判定された場合、接続線 S D A からデータが出力できないので、ドライバ 5 7 6 A によってトランジスタ 5 7 8 A に動作可能な電圧を印加しないことによってトランジスタ 5 7 8 A をオンにさせずに（接続線 S D A を解放した状態で）、接続 S C L の信号レベルを少なくとも 9 回変化させる。

【 0 5 3 6 】

このような処理を行うことによって、読み出しモードとなった I²C I / O エクспанダ 6 1 5 は、接続 S C L の信号レベルの変化に合わせて接続線 S D A にデータを出力するが、接続 S C L の信号レベルの変化が少なくとも 9 回行われる途中において、マスタ IC 5 7 0 からのアクノリッジ信号を確認するタイミングが発生する。このとき、接続線 S D A は解放されているので HIGH レベルとなり、読み出しモードとなった I²C I / O エクспанダ 6 1 5 は、アクノリッジ信号を受信しなかったと判断するので、データ伝送をやめて接続線 S D A を解放することになる。

【 0 5 3 7 】

なお、この処理は、スタート条件を示す信号を出力する前だけでなく、マスタ IC 5 7 0 が装飾制御装置 6 1 0 へデータを出力する前に行われるようにしてもよい。具体的には、ステップ 3 3 0 5、3 3 1 5 及び 3 3 1 8 の処理の前に実行されてもよい。

【 0 5 3 8 】

このようにして、読み出しモードとなった装飾制御装置 6 1 0 の I²C I / O エクспанダ 6 1 5 から強制的に接続線 S D A を解放させるので、接続線 S D A の信号レベルは HIGH に維持されるようになる。

【 0 5 3 9 】

図 3 4 は、本発明の実施の形態のタイマ割込処理の手順を示すフローチャートである。

10

20

30

40

50

【0540】

タイマ割込処理は、タイマ割込が許可されているという条件の下で、2ms周期で発生するタイマ割込をCPU551が受け付けた場合に、CPU551によって図31の処理に割り込む形態で実行される。

【0541】

まず、演出制御装置550は、入力I/F558aから入力されたデータを処理する(3401)。具体的には、入力された信号からチャタリングなどの影響を除去し、データをRAM553などに格納する。

【0542】

次に、演出制御装置550は、出力用BUF572に格納されたデータを出力I/F558bから出力する(3402)。

【0543】

次に、演出制御装置550は、演出ボタン処理を実行する(3403)。具体的には、演出ボタン17からの入力を検知し、遊技者からの入力を検知した場合にはCPU551に通知して所定の処理を実行するように要求する。

【0544】

次に、演出制御装置550は、モータ位置検出処理を実行する(3404)。モータ位置検出処理では、モータ位置検出センサ560から役物駆動モータ(役物駆動第1MOT71及び役物駆動第2MOT81)の回転位置を検出する。

【0545】

次に、演出制御装置550は、役物モータ処理を実行する(3405)。役物モータ処理では、ステップ3404の処理で検出されたモータの回転位置に基づいて、実行すべき演出態様にしたがってモータを駆動させるための準備を行う。本発明の実施の形態では、連動して動作する二つの役物駆動モータが備えられているが、中継基板600には役物駆動モータを接続可能なポートを12個有している。これは、4相のステップモータを最大で3個駆動できる構成とするためである。そのため、役物駆動モータが接続されていないポートには、空き端子モニタ603が接続されている。また、役物駆動用ソレノイドを制御するためのポートには、センターケース51の上部に備えられた装飾ピース46を上下動させるための役物駆動ソレノイドに接続するが、役物駆動ソレノイドが接続されていないポートにも、図示しないLEDで構成された空き端子モニタが接続されている。

【0546】

演出制御装置550は、役物モータ処理が実行されると、各役物駆動モータを制御するための出力データを準備し、出力用BUF572に格納する。具体的には、まず、役物駆動第1MOT71の出力データを準備し(3406)、続いて、役物駆動第2MOT81の出力データを準備する(3407)。

【0547】

演出制御装置550は、役物駆動第3モータの出力データを準備する(3408)。この出力データによって、空き端子モニタ603は、断線していない限り常時点灯する。さらに、装飾ピース46を上下動させるために、役物駆動ソレノイドの出力データを準備する(3409)。この出力データによって、図示しない空き端子モニタも、断線していない限り常時点灯する。次いで、タイマ割込処理を終了する。

【0548】

本発明の実施の形態によれば、グループ統括手段からグループ単位制御手段に1本のデータ線でデータを送信することができるため、基板間の配線を削減することが可能となる。

【0549】

さらに、グループ単位制御手段からグループ統括手段に対する返答信号が同じデータ線を介して送信されるため、信号線を追加せずにデータ送信の結果応答を確認可能な構成となっている。したがって、データ送信の結果応答の有無に応じて再送するなどの処理を行うことができるため、誤作動を防止することができる。

10

20

30

40

50

【0550】

この場合には、グループ統括手段からグループ単位制御手段へデータを送信した直後に、グループ単位制御手段からグループ統括手段へ返答信号を返す構成なので、高速なデータ通信が可能となる。

【0551】

さらに、本発明の実施の形態によれば、分岐型の装飾制御装置610によって、複数の配線基板(装飾制御装置610)に、個別の信号ケーブルを介してデータ線を分岐して接続可能な構成となっているため、従来技術のシフトレジスタのように、配線基板間をデータ線でデジチェーン接続する必要がなくなる。そのため、デジチェーン接続のように、一旦、第1配線基板へ入力したデータ線を第2配線基板へ受け渡すような信号ケーブルが不要となり、配線を簡素化することができる。従って、下流の装飾制御装置610でさらにデータ線を分岐して接続することが可能となり、演出制御装置550(グループ統括手段)から装飾制御装置610のI²C I/Oエクスパンダ615(グループ単位制御手段)までの信号線の長さが全体的に短くすることが可能となり、データ送信エラーが起こりにくい通信環境を実現できる。

10

【0552】

また、本発明の実施の形態によれば、最下流の装飾制御装置610に装飾装置基板625を接続することによって、当該装飾制御装置610に配置されたLEDと、装飾装置基板625に配置されたLEDを、1つのグループとして制御することができる。

【0553】

さらに、シフトレジスタを用いて複数の可動物を制御する場合には、装飾制御装置610をデジチェーン接続する必要があるため複雑な配線を必要とするが、本発明の実施の形態によれば、中継基板600に複数の可動物を接続し、当該中継基板600によって直接制御するため、配線を簡素化することができる。

20

【0554】

また、複数の可動演出装置によって演出を行う場合において、可動演出装置の可動部に装飾制御装置610が配置されて、装飾制御装置610自体が可動する構造とした場合には、演出動作にともなって装飾制御装置610に接続される信号ケーブルも移動するため、断線等の不具合が生じる可能性が高くなる。特に、従来技術のように、装飾制御装置610をデジチェーン接続すると、デジチェーンの末端に接続された装飾制御装置610には入力用の信号ケーブルのみが接続されるものの、デジチェーンの途中で接続された装飾制御装置610には、少なくとも入力用及び出力用の2本のケーブルが接続されることとなる。そのため、可動演出装置が複数個存在してそれぞれに装飾制御装置610を設けることを想定すると、デジチェーン接続では、演出時に移動して損傷を受けやすい信号ケーブルの数が増えてしまうことになり、さらに断線等が発生する可能性が高まる。

30

【0555】

一方、本発明の実施の形態では、複数の可動演出装置の可動部に搭載される装飾制御装置610の全てを終端型とすることによって、これらの装飾制御装置610に接続される信号ケーブルを、入力用の1本のみにすることができる。そのため、演出時に移動して損傷を受けやすい信号ケーブルの数が減少し、断線等が発生する可能性が低くなる。

40

【0556】

また、本発明の実施の形態では、演出制御装置550(グループ統括手段)から、タイミング信号線とデータ線の信号変化による更新指令信号(ストップコンディション)が送信されると、装飾制御装置610のI²C I/Oエクスパンダ615(グループ単位制御手段)はポートの状態を更新して出力するため、従来技術のようなLAT信号が不要になり、配線をより簡素化することが可能となる。

【0557】

また、本発明の実施の形態では、マスタIC570に直接接続される中継基板600が分岐型の装飾制御装置であるため、マスタから各スレーブまでの配線の距離を全体的に短

50

くすることが可能となる。

【0558】

さらに、中継基板600が遊技機裏面に配置され、補助遊技装置ユニット12及び前面枠3に接続され、さらに、中継基板600によって補助遊技装置ユニット12に含まれない演出装置のグループ(サイドランプ45に備えた演出装置のグループ)を制御するため、遊技盤や前面枠の各部に分散して設けられている演出装置を制御する構成を実現しながらも、必要な基板数を削減することが可能となり、遊技機内部をバランスよく配線することができる。また、この構成であれば、補助遊技装置ユニット12の完成を待たずに、サイドランプ45に備えた演出装置の動作確認を行うことができる。

【0559】

また、枠体基部60などの一体型演出ユニットに搭載された各装飾制御装置610へ演出制御データを送信するためのタイミング信号線及びデータ線として機能する信号ケーブル(ケーブル653)が1つに束ねられており、演出制御装置550に接続された中継基板600(分岐基板)に当該ケーブルを装着するだけで、演出制御装置550と各装飾制御装置610とが接続される構成となっているので、一体型演出ユニットに接続されるケーブルを簡素化することが可能となる。

【0560】

また、枠体基部60などの一体型演出ユニットは、第1演出部材70や第2演出部材80等の可動物を備えていても、これら可動物を動作させるモータへの信号線は、これらのモータから中継基板600に接続され、この中継基板600と演出制御装置550との間は、モータへの信号線と、一体型演出ユニットの装飾制御装置610へ至るタイミング信号線及びデータ線とが一体となった信号ケーブルによって接続されるので、中継基板600と演出制御装置550との間を接続する信号ケーブルが、すべての機種で共通化され、中継基板600を変更するだけで、多くの機種に対応することが可能となる。さらに、モータへの信号線が、データ信号線と独立しているため、高速に駆動源を制御することができる。さらに、一体型演出ユニットを着脱するために、中継基板600と一体型演出ユニットとを接続するケーブルだけを着脱すればよいため、中継基板600及び一体型演出ユニットの取り扱いを容易にすることができる。

【0561】

また、中継基板600には、演出制御装置550との間に接続された信号ケーブルの状態を示す空き端子モニタを備え、空き端子モニタは、信号ケーブルの信号線に対応する発光部を含み、この発光部は、演出制御装置550から信号を受信した場合に点灯する構成としているので、空き端子モニタが点灯しているか否かを判定することによって、接続ケーブルの品質を確認することができる。例えば、空き端子モニタの一部が点灯しない場合には、電源又やグラウンドの線が一部断線しているという判断をすることができ、ケーブルの質が悪いと判断することが可能となる。

【0562】

また、枠体基部60などの一体型演出ユニットは、モータの状態を検出する状態検出センサを含んでいる場合であっても、センサの検出結果を送信する信号線が、センサから中継基板600に接続され、この中継基板600と演出制御装置550との間は、センサの検出結果を送信する信号線と、一体型演出ユニットの装飾制御装置610へ至るタイミング信号線及びデータ線とが一体となった信号ケーブルによって接続されるので、中継基板600と演出制御装置550との間を接続するケーブルがすべての機種で共通化されるため、中継基板600を変更することによって、多くの機種に対応することが可能となる。さらに、状態検出センサに接続された信号線がデータ信号線と独立しているため、状態検出センサによる監視を高速に行うことができる。さらに、一体型演出ユニットを着脱するために、中継基板600と一体型演出ユニットとを接続するケーブルだけを着脱すればよいため、中継基板600及び一体型演出ユニットの取り扱いを容易にすることができる。

【0563】

なお、今回開示した実施の形態は、すべての点で例示であって制限的なものではない。

10

20

30

40

50

また、本発明の範囲は前述した発明の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味及び内容の範囲でのすべての変更が含まれることが意図される。

【産業上の利用可能性】

【0564】

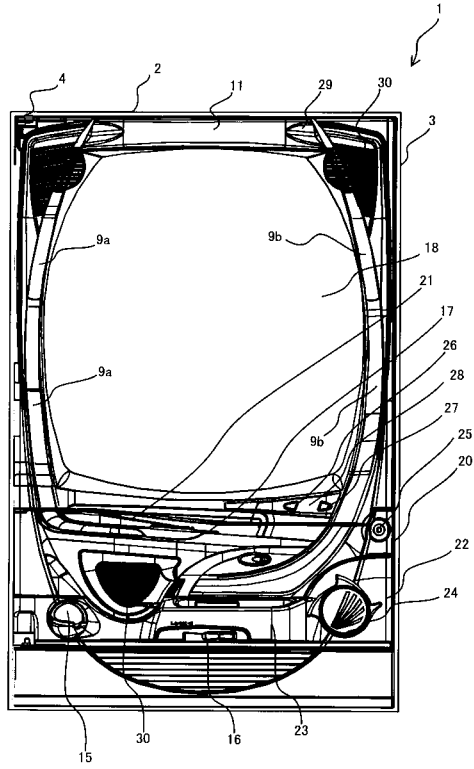
以上のように、本発明は、演出制御装置によって複数の装飾制御装置を制御する遊技機に適用可能である。

【符号の説明】

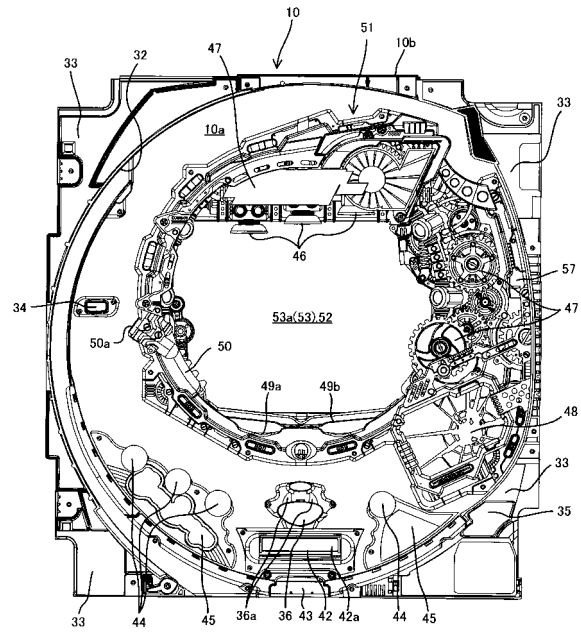
【0565】

1	遊技機	10
2	本体枠（外枠）	
3	前面枠（遊技枠）	
9 a、9 b	装飾部材	
10	遊技盤	
12	補助遊技装置ユニット	
30	スピーカ	
45	サイドランプ	
51	センターケース	
53	表示装置	
58	可動演出装置	20
63	第1演出ユニット	
64	第2演出ユニット	
70	第1演出部材	
71	役物駆動第1モータ（MOT）	
80	第2演出部材	
81	役物駆動第2モータ（MOT）	
500	遊技制御装置	
550	演出制御装置	
570	マスタIC	
600	中継基板	30
603	空き端子モニタ	
610	装飾制御装置	
615	I ² C I/Oエキスパンダ	
620	装飾装置	
625	装飾装置基板	

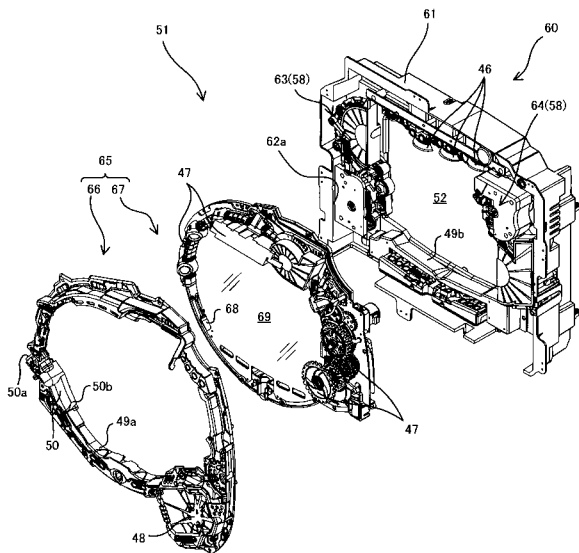
【 図 1 】



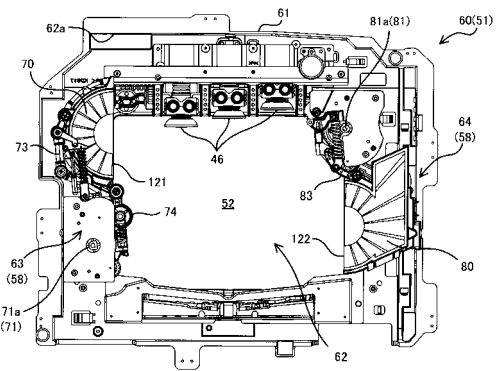
【 図 2 】



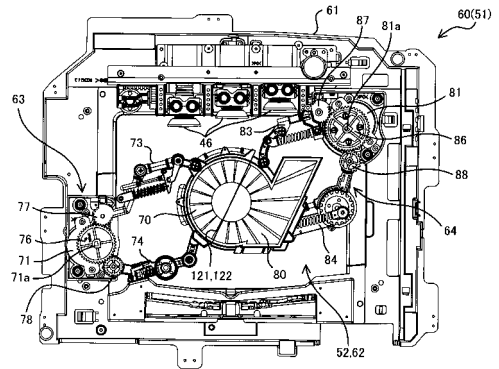
【 図 3 】



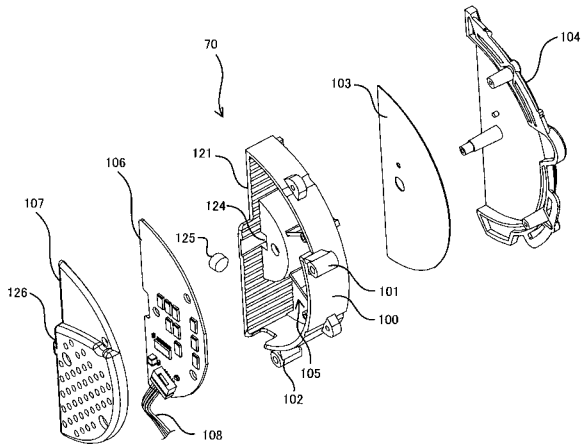
【 図 4 】



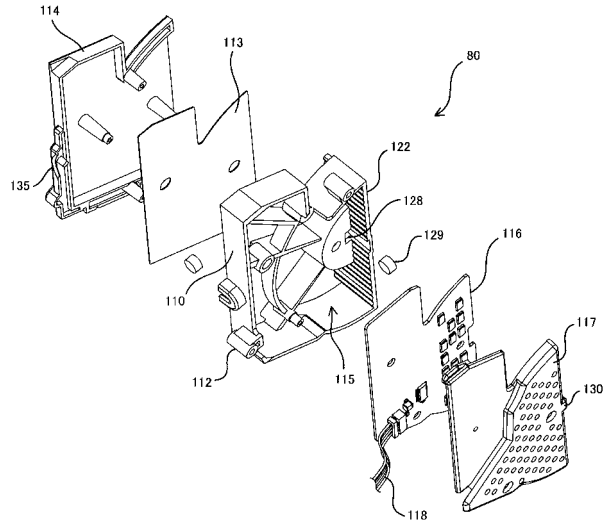
【 図 5 】



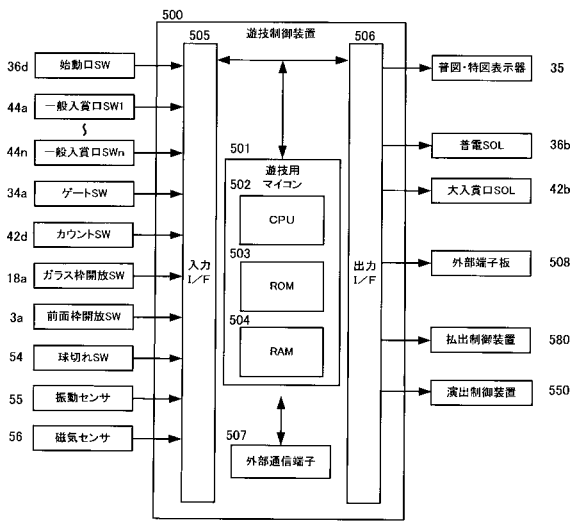
【図6】



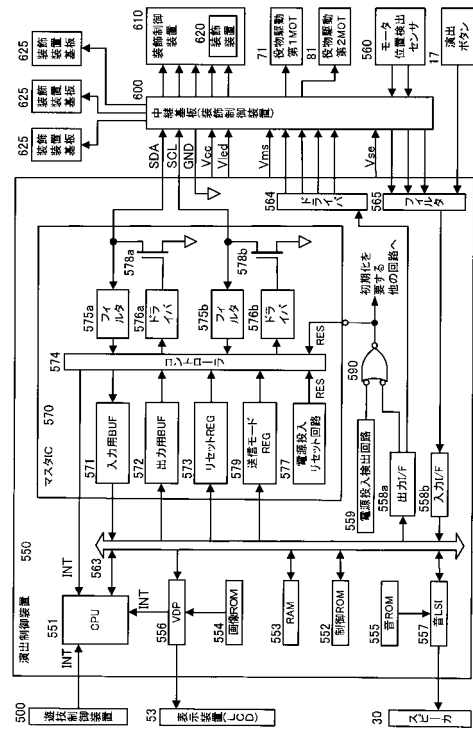
【図7】



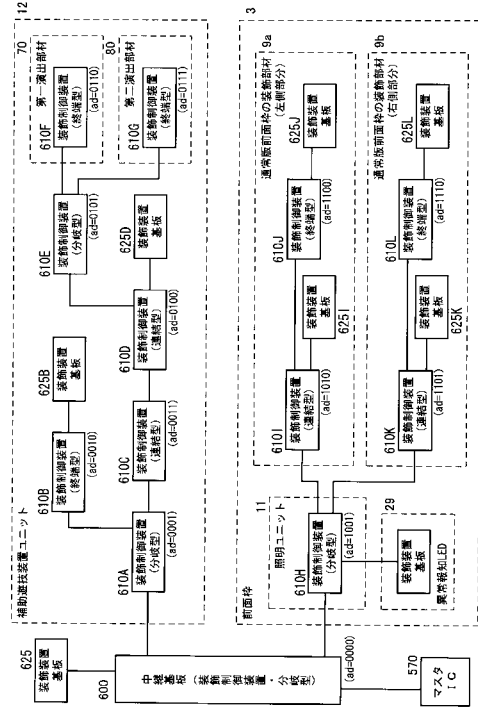
【図9】



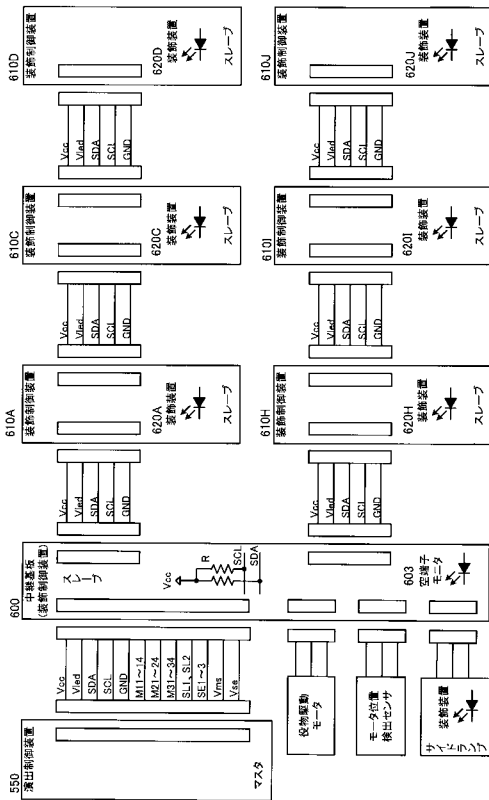
【図10】



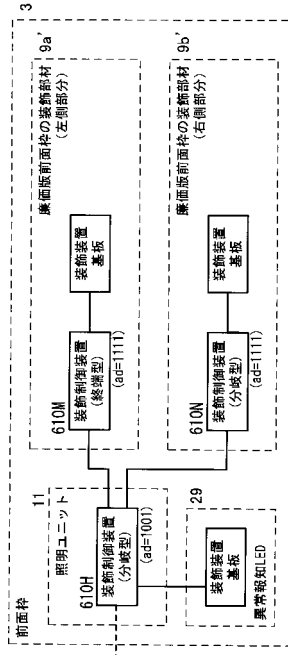
【 図 1 1 】



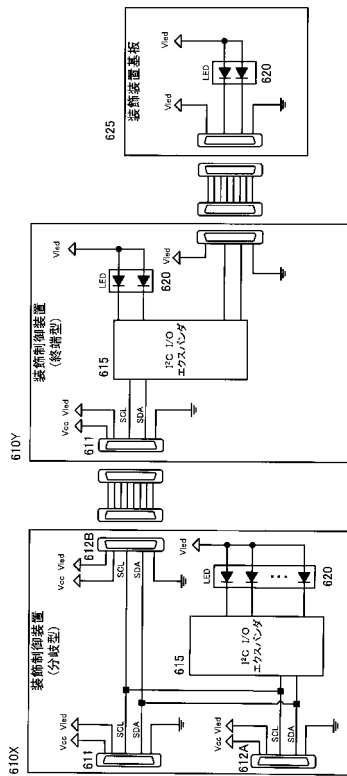
【 図 1 3 】



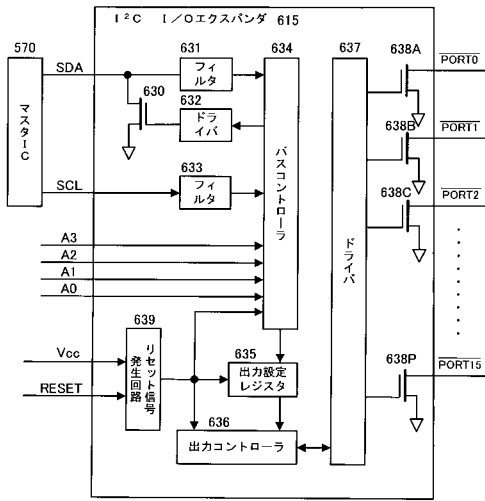
【 図 1 2 】



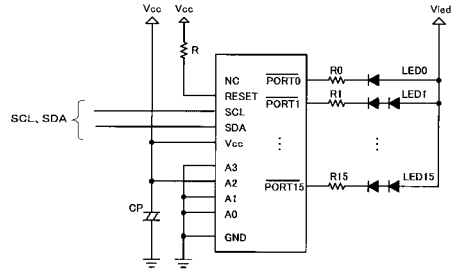
【 図 1 4 】



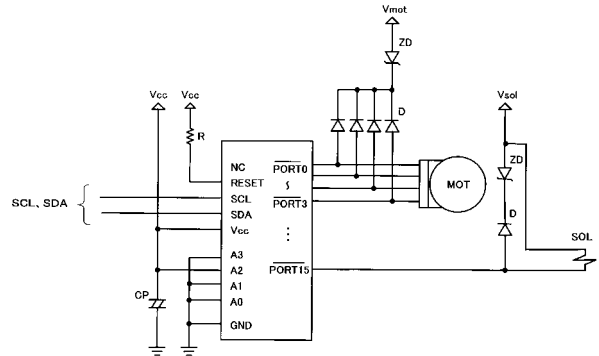
【図 15】



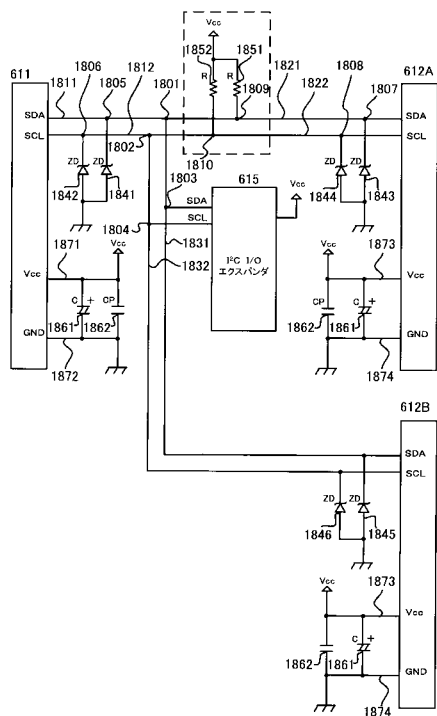
【図 16】



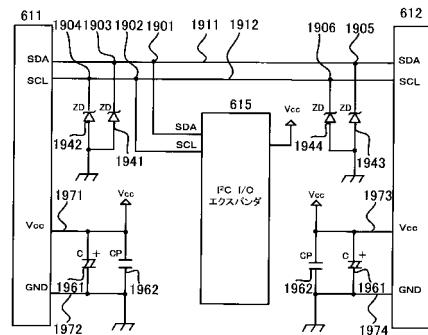
【図 17】



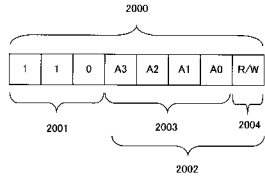
【図 18】



【図 19】



【図 2 0】



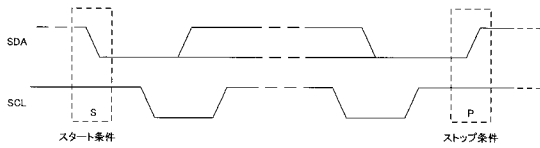
【図 2 2】

レジスタ番号	レジスタ名	機能
00h	MODE 1	モードレジスタ 1
01h	MODE 2	モードレジスタ 2
02h	PWM 0	輝度調節 LED 0
03h	PWM 1	// LED 1
04h	PWM 2	// LED 2
05h	PWM 3	// LED 3
06h	PWM 4	// LED 4
07h	PWM 5	// LED 5
08h	PWM 6	// LED 6
09h	PWM 7	// LED 7
0Ah	PWM 8	// LED 8
0Bh	PWM 9	// LED 9
0Ch	PWM 10	// LED 10
0Dh	PWM 11	// LED 11
0Eh	PWM 12	// LED 12
0Fh	PWM 13	// LED 13
10h	PWM 14	// LED 14
11h	PWM 15	// LED 15
12h	GRPPWM	グループデューティサイクル制御
13h	GRPFREQ	グループ周波数
14h	LEDOUT 0	LEDドライバ出力状態 LED 0-3
15h	LEDOUT 1	LEDドライバ出力状態 LED 4-7
16h	LEDOUT 2	LEDドライバ出力状態 LED 8-11
17h	LEDOUT 3	LEDドライバ出力状態 LED 12-15
18h	SUBADR 1	サブアドレス設定 1
19h	SUBADR 2	サブアドレス設定 2
1Ah	SUBADR 3	サブアドレス設定 3
1Bh	ALLCALLADR	ALL-CALLアドレス設定

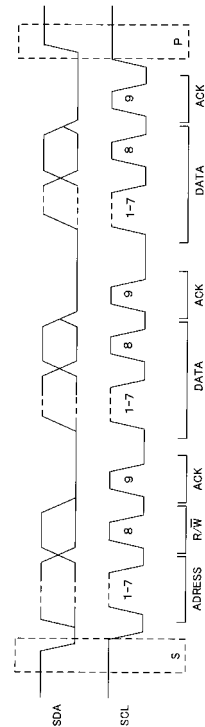
【図 2 1】

スレーブアドレス	I ² C/Oエクスバシタアドレス			
	A3	A2	A1	A0
C0h	0	0	0	0
C2h	0	0	0	1
C4h	0	0	1	0
C6h	0	0	1	1
C8h	0	1	0	0
CAh	0	1	0	1
CCh	0	1	1	0
CEh	0	1	1	1
D0h	1	0	0	0
D2h	1	0	0	1
D4h	1	0	1	0
D6h	1	0	1	1
D8h	1	1	0	0
DAh	1	1	0	1
DCh	1	1	1	0
DEh	1	1	1	1

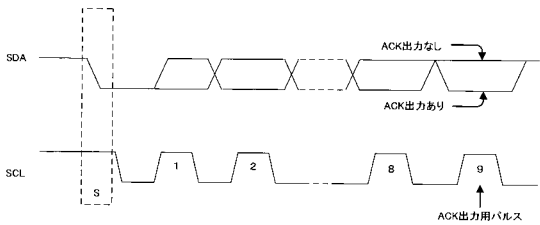
【図 2 3】



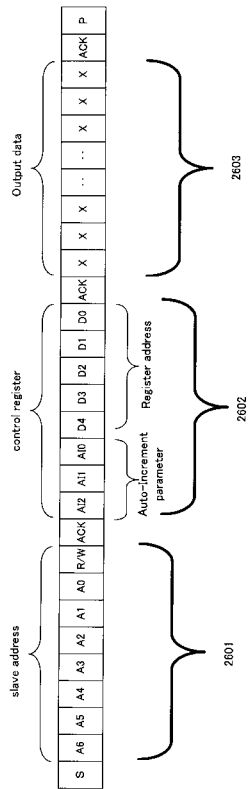
【図 2 5】



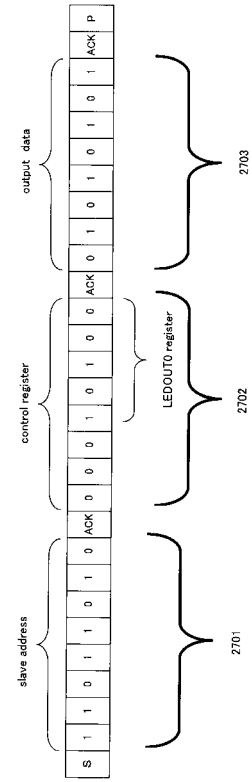
【図 2 4】



【 図 2 6 】



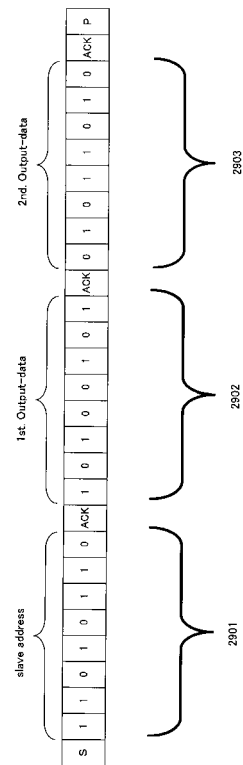
【 図 2 7 】



【 図 2 8 】

送信順序	送信データ
1	スレーブアドレス+00h
2	コントロールレジスタ設定値
3	MODE 1 レジスタ値
4	MODE 2 レジスタ値
5	PWM 0 レジスタ値
6	PWM 1 レジスタ値
7	PWM 2 レジスタ値
8	PWM 3 レジスタ値
.....
19	PWM 14 レジスタ値
20	PWM 15 レジスタ値
21	GRPPWM レジスタ値
22	GRPFREQ レジスタ値
23	LEDOUT 0 レジスタ値
24	LEDOUT 1 レジスタ値
25	LEDOUT 2 レジスタ値
26	LEDOUT 3 レジスタ値
27	SUBADR 1 レジスタ値
28	SUBADR 2 レジスタ値
29	SUBADR 3 レジスタ値
30	ALLCALLADR レジスタ値

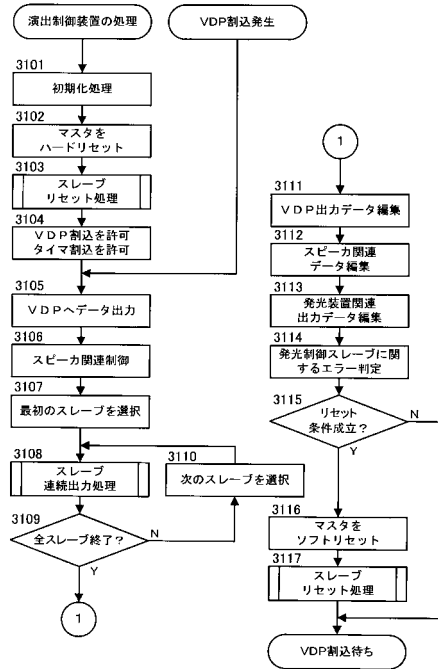
【 図 2 9 】



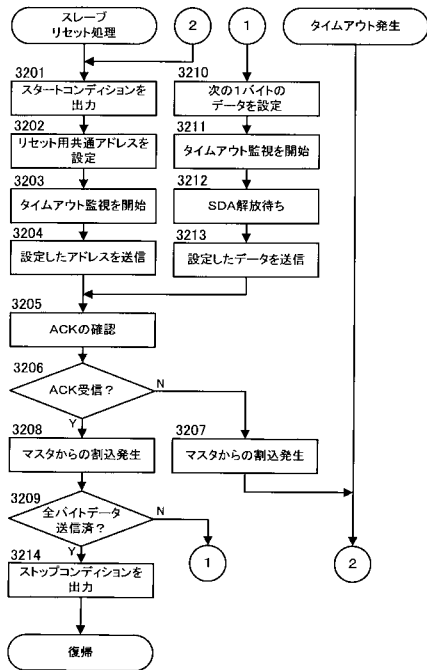
【図30】

I/Oエキスパンダ アドレス	スレープ アドレス	エラー カウンタ	比較値	エラー フラグ
0000	C0h	0~N	300	ON/OFF
0001	C2h	0~N	300	ON/OFF
0010	C4h	0~N	300	ON/OFF
0011	C6h	0~N	300	ON/OFF
0100	C8h	0~N	300	ON/OFF
0101	CAh	0~N	300	ON/OFF
0110	CCh	0~N	300	ON/OFF
0111	CEh	0~N	300	ON/OFF
1001	D2h	0~N	300	ON/OFF
1010	D4h	0~N	300	ON/OFF
1100	D8h	0~N	300	ON/OFF
1101	DAh	0~N	300	ON/OFF
1110	DCh	0~N	300	ON/OFF
1111	DEh	0~N	300	ON/OFF

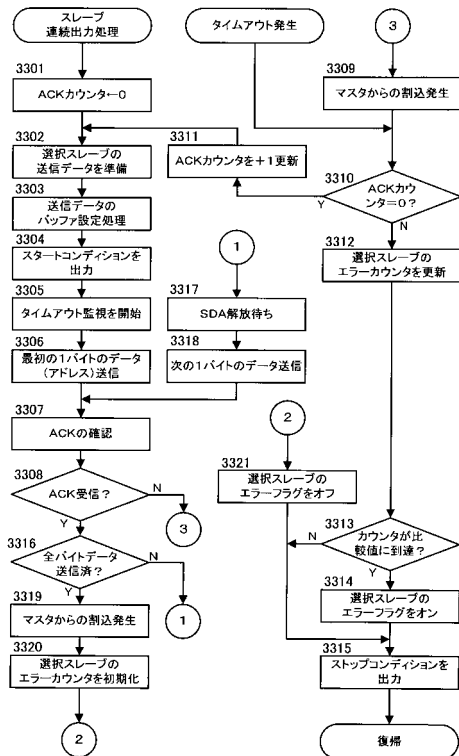
【図31】



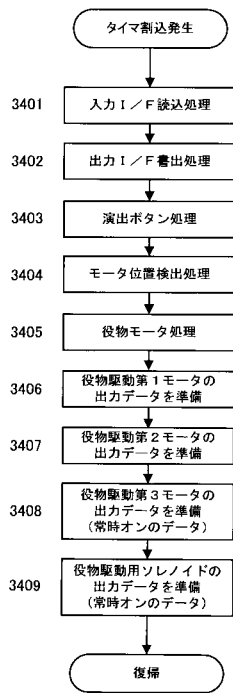
【図32】



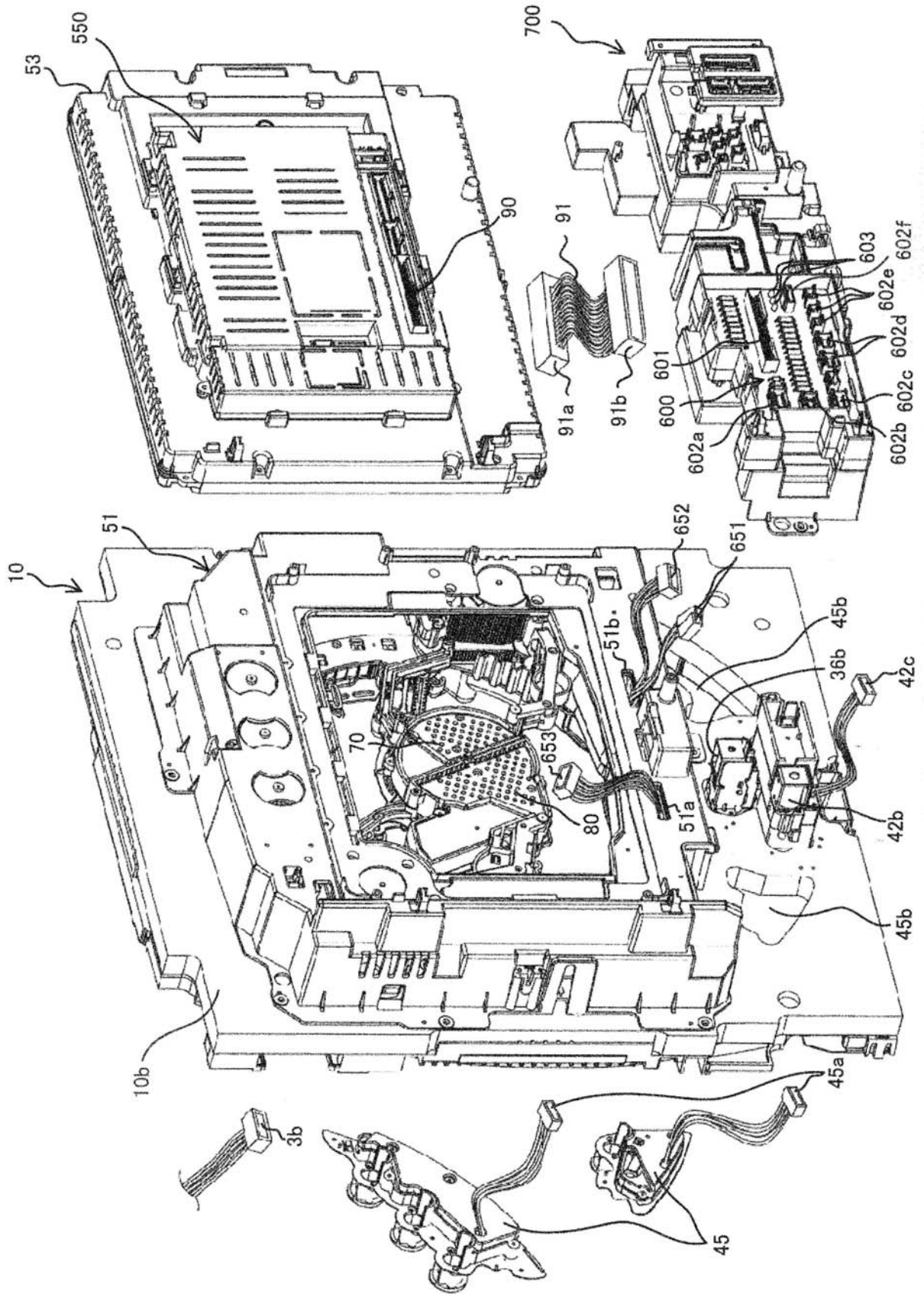
【図33】



【 図 3 4 】



【 図 8 】



フロントページの続き

- (72)発明者 田中 雅也
群馬県太田市吉沢町990番地 株式会社ソフィア内
- (72)発明者 松橋 光一
群馬県太田市吉沢町990番地 株式会社ソフィア内
- Fターム(参考) 2C088 BC22 DA24 EA06 EA08