

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年4月28日(28.04.2022)



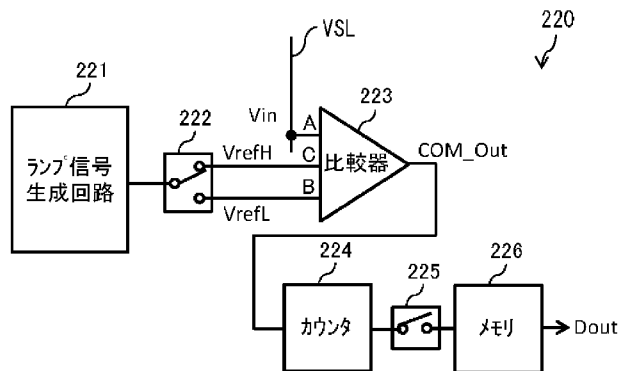
(10) 国際公開番号

WO 2022/085476 A1

- (51) 国際特許分類:
H03M 1/56 (2006.01) H04N 5/374 (2011.01)
H04N 5/225 (2006.01) H04N 5/3745 (2011.01)
H04N 5/235 (2006.01) H04N 5/378 (2011.01)
- (21) 国際出願番号: PCT/JP2021/037248
- (22) 国際出願日: 2021年10月7日(07.10.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-175867 2020年10月20日(20.10.2020) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 泉 駿太郎(IZUMI, Shuntaro); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿1丁目15番9号 さわだビル3階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: SOLID-STATE IMAGING DEVICE AND SIGNAL PROCESSING METHOD

(54) 発明の名称: 固体撮像装置および信号処理方法



221 Lamp signal generation circuit
223 Comparator
224 Counter
226 Memory

(57) Abstract: This solid-state imaging device is provided with: a comparator which performs time-based serial processing on a comparison between pixel signals depending on incident light intensity and multiple time-shifted lamp signals; and a generation circuit which generates an image signal corresponding to the results obtained by the aforementioned comparison.

(57) 要約: 本開示の一実施の形態に係る固体撮像装置は、入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行う比較器と、上記比較により得られた結果に応じた画像信号を生成する生成回路とを備えている。

[続葉有]

HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称： 固体撮像装置および信号処理方法

技術分野

[0001] 本開示は、固体撮像装置および信号処理方法に関する。

背景技術

[0002] 被写体に高照度領域と低照度領域が混在している場合、低照度領域におけるS/Nを確保しつつ、ダイナミックレンジを拡大するためには、それぞれの領域に適したアナログゲインで読み出しを行う必要がある。この要求に対して、従来では、例えば、特許文献1に記載したように、各画素信号の大きさを独立に検出し、検出結果に応じて画素信号ごとにアナログゲインを設定することが提案されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2004-15701号公報

発明の概要

[0004] しかし、特許文献1に記載の方法では、検出結果をフィードバックすることにより、アナログゲインを設定するため、検出結果の反映までに遅延が生じてしまうという問題があった。従って、遅延を抑制することの可能な固体撮像装置および信号処理方法を提供することが望ましい。

[0005] 本開示の一実施の形態に係る固体撮像装置は、入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行う比較器と、上記比較により得られた結果に応じた画像信号を生成する生成回路とを備えている。

[0006] 本開示の一実施の形態に係る信号処理方法は、以下の2つを含む。

(1) 入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行うこと

(2) 比較により得られた結果に応じた画像信号を生成すること

[0007] 本開示の一実施の形態に係る固体撮像装置および信号処理方法では、入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理が行われ、上記比較により得られた結果に応じた画像信号が生成される。このようなシリアル処理が行われることにより、シリアル処理後に、例えば、複数のランプ信号のうちの1つのランプ信号である第1ランプ信号を用いて生成された第1階調信号、もしくは、複数のランプ信号のうち第1ランプ信号とは異なるランプ信号である第2ランプ信号を用いて生成された第2階調信号と、所定の閾値との大小関係に基づいて、第1階調信号および第2階調信号のいずれを画像信号の生成に使用するか否かを決定することができる。このように、本開示では、比較器の後段の処理で、適切なアナログゲインの信号を選択することが可能となっているので、フィードバック回路を設ける必要がない。

図面の簡単な説明

[0008] [図1]本開示の一実施の形態に係る固体撮像装置の概略構成の一例を表す図である。

[図2]図1のセンサ画素の回路構成の一例を表す図である。

[図3]図1のA/D変換回路に含まれる画素列ごとに設けられたA/Dの回路構成の一例を表す図である。

[図4]図1のA/D変換回路に含まれる画素列ごとに設けられたA/Dの回路構成の一例を表す図である。

[図5]図3の比較器の回路構成の一例を表す図である。

[図6]図1の固体撮像装置における各種波形の一例を表す図である。

[図7]図1の固体撮像装置における信号処理手順の一例を表す図である。

[図8]比較例に係るA/Dの回路構成の一例を表す図である。

[図9]図8のA/Dを備えた固体撮像装置における信号処理手順の一例を表す図である。

[図10]図3のA/Dの一変形例を表す図である。

[図11]図10の比較器の回路構成の一変形例を表す図である。

[図12]図1のセンサ画素の回路構成の一変形例を表す図である。

[図13]図10の比較器の回路構成の一変形例を表す図である。

[図14]図12のセンサ画素、および図13の比較器を備えた固体撮像装置における各種波形の一例を表す図である。

[図15]図12のセンサ画素の回路構成の一変形例を表す図である。

[図16]図12のセンサ画素の回路構成の一変形例を表す図である。

[図17]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図18]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図19]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図20]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図21]図12のセンサ画素の回路構成の一変形例を表す図である。

[図22]図12のセンサ画素の回路構成の一変形例を表す図である。

[図23]図12のセンサ画素の回路構成の一変形例を表す図である。

[図24]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図25]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図26]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図27]図12のセンサ画素の回路構成の一変形例と、本図に示したセンサ画素における変換効率を変える方法の一例を表す図である。

[図28]図11のセンサ画素の回路構成の一変形例を表す図である。

[図29]図11のセンサ画素の回路構成の一変形例を表す図である。

[図30]図11のセンサ画素の回路構成の一変形例を表す図である。

[図31]図29に示したセンサ画素における画素信号の大きさを変える方法の一例を表す図である。

[図32]図29に示したセンサ画素における画素信号の大きさを変える方法の一例を表す図である。

[図33]図29に示したセンサ画素における画素信号の大きさを変える方法の一例を表す図である。

[図34]図29に示したセンサ画素における画素信号の大きさを変える方法の一例を表す図である。

[図35]上記実施の形態およびその変形例に係る固体撮像装置を備えた撮像システムの概略構成の一例を表す図である。

[図36]車両制御システムの概略的な構成の一例を示すブロック図である。

[図37]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図38]内視鏡手術システムの概略的な構成の一例を示す図である。

[図39]カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

発明を実施するための形態

[0009] 以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 実施の形態（固体撮像装置）…図1～図9

2. 変形例（固体撮像装置）

変形例A：比較器内の入力容量を利用して

複数のランプ信号を生成する例…図10、図11

変形例B：センサ画素内の容量を利用して

複数のランプ信号を生成する例…図12～図27

変形例C：複数の画素回路を1つの読出し回路で共有することにより、
信号の大きさを変える例…図28～図34

3. 適用例（撮像システム）…図35

4. 応用例（移動体）

移動体への応用例…図36、図37

内視鏡手術システムへの応用例…図 38、図 39

[0010] <1. 実施の形態>

[構成]

図 1 は、本開示の一実施の形態に係る固体撮像装置 1 の概略構成の一例を表す。固体撮像装置 1 は、例えば、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサと、CMOS イメージセンサから得られた信号を処理する信号処理回路とを備えたカメラモジュールである。固体撮像装置 1 は、複数のセンサ画素 11 が設けられた画素アレイ部 10 を備えている。画素アレイ部 10 において、複数のセンサ画素 11 は、2 次元（行列状に）配置されている。

[0011] 画素アレイ部 10 は、複数のセンサ画素 11 と、複数の駆動配線と、複数のデータ出力線 VSL とを有している。駆動配線は、センサ画素 11 に蓄積された電荷の出力を制御する制御信号が印加される配線であり、例えば、行方向に延在している。複数の駆動配線は、例えば、後述の垂直駆動回路 21 の出力端に接続されている。データ出力線 VSL は、各センサ画素 11 から出力された画素信号を後述の周辺回路 20 に出力する配線であり、例えば、列方向に延在している。データ出力線 VSL は、後述の読み出し回路 13 の出力端に接続されている。

[0012] センサ画素 11 は、例えば、図 2 に示したように、フォトダイオード PD を含む画素回路 12 と、画素回路 12 から画素信号を読み出す回路（読み出し回路 13）とを含んで構成されている。フォトダイオード PD は、光電変換を行って受光量に応じた電荷を発生する素子である。画素回路 12 は、さらに、転送トランジスタ TRG を有しており、転送トランジスタ TRG をオンすることにより、フォトダイオード PD に蓄えられた電荷を読み出し回路 13（後述のフローティングディフュージョン FD）に転送する。

[0013] 読み出し回路 13 は、例えば、フローティングディフュージョン FD と、リセットトランジスタ RST と、増幅トランジスタ AMP と、選択トランジスタ SEL とを有している。

- [0014] フローティングディフュージョンFDは、転送トランジスタTRGを介してフォトダイオードPDから出力された電荷を一時的に保持する浮遊拡散領域である。フローティングディフュージョンFDには、例えば、リセットトランジスタRSTが接続されるとともに、増幅トランジスタAMPおよび選択トランジスタSELを介してデータ出力線VSLが接続されている。
- [0015] リセットトランジスタRSTでは、ドレインが電源線VDDに接続され、ソースがフローティングディフュージョンFDに接続されている。リセットトランジスタRSTは、ゲート電極に印加される制御信号に応じて、フローティングディフュージョンFDを初期化（リセット）する。例えば、リセットトランジスタRSTがオンすると、フローティングディフュージョンFDの電位が電源線VDDの電位レベルにリセットされる。すなわち、フローティングディフュージョンFDの初期化が行われる。
- [0016] 増幅トランジスタAMPは、ゲート電極がフローティングディフュージョンFDに接続され、ドレインが電源線VDDに接続されており、フォトダイオードPDでの光電変換によって得られる電荷を読み出すソースフォロワ回路の入力部となる。すなわち、増幅トランジスタAMPは、ソースが選択トランジスタSELを介してデータ出力線VSLに接続されることにより、データ出力線VSLの一端に接続される定電流源とソースフォロワ回路を構成する。
- [0017] 選択トランジスタSELは、増幅トランジスタAMPのソースとデータ出力線VSLとの間に接続されており、選択トランジスタSELのゲート電極には、選択信号として制御信号が供給される。選択トランジスタSELは、制御信号がオンすると導通状態となり、導通状態となった選択トランジスタSELを含むセンサ画素11が選択状態となる。センサ画素11が選択状態になると、増幅トランジスタAMPから出力される画素信号がデータ出力線VSLを介してAD変換回路22に読み出される。
- [0018] 固体撮像装置1は、さらに、画素信号を処理する周辺回路20を備えている。周辺回路20は、画素アレイ部10から入力された画素信号に基づいて

画像信号を生成し、外部に出力する。周辺回路 20 は、例えば、垂直駆動回路 21、AD変換回路 22、水平駆動回路 23、システム制御回路 24 および出力回路 25 を有している。

[0019] 垂直駆動回路 21 は、例えば、複数のセンサ画素 11 を所定の単位画素行ごとに順に選択する。「所定の単位画素行」とは、同一アドレスで画素選択可能な画素行を指している。AD変換回路 22 は、例えば、垂直駆動回路 21 によって選択された行の各センサ画素 11 から出力される画素信号に対して、相関二重サンプリング (Correlated Double Sampling: CDS) 処理を施す。AD変換回路 22 は、例えば、CDS 処理を施すことにより、画素信号の信号レベルを抽出し、各センサ画素 11 の受光量に応じた画素信号を保持する。AD変換回路 22 は、例えば、データ出力線 VSL ごとに、図 3 に示したような ADC 220 を有している。ADC 220 は、画素アレイ部 10 から列毎に出力されるアナログ信号 (画素信号) をデジタル信号に変換して出力する。ADC 220 の内部構成については後に詳述するものとする。

[0020] 水平駆動回路 23 は、例えば、シフトレジスタなどによって構成され、AD変換回路 22 における複数の ADC 220 の列アドレスや列走査の制御を行う。水平駆動回路 23 による制御の下に、複数の ADC 220 の各々で AD変換された N ビットのデジタル信号は順に出力回路 25 に読み出され、出力回路 25 を経由して画像信号 (画像データ) として出力される。システム制御回路 24 は、例えば、周辺回路 20 内の各ブロック (垂直駆動回路 21、AD変換回路 22 および水平駆動回路 23) の駆動を制御する。

[0021] 続いて、ADC 220 の内部構成について説明する。ADC 220 は、例えば、シングルスロープ A/D 変換器を含んでいる。シングルスロープ A/D 変換器は、例えば、図 3 に示したように、ランプ信号生成回路 221 と、スイッチ 222 と、比較器 223 と、カウンタ 224 と、スイッチ 225 と、メモリ 226 とを含んで構成されている。

[0022] ランプ信号生成回路 221 は、時間的にずれた複数のランプ信号 (ランプ波形の信号) を生成する。ランプ信号生成回路 221 は、例えば、時間的に

ずれた2つのランプ信号（ランプ波形の信号）を生成する。時間的にずれた2つのランプ信号のうち一方のランプ信号は、時間的にずれた2つのランプ信号のうち他方のランプ信号と比べて相対的に低スロープのランプ信号（ランプ信号V_{ref H}）である。時間的にずれた2つのランプ信号のうち他方のランプ信号は、ランプ信号V_{ref L}と比べて相対的に高スロープのランプ信号（ランプ信号V_{ref L}）である。スイッチ222は、ランプ信号生成回路221からランプ信号V_{ref L}が出力されるときは、ランプ信号生成回路221の出力端子と、比較器223におけるランプ信号V_{ref L}の入力端子とを互いに接続する。スイッチ222は、ランプ信号生成回路221からランプ信号V_{ref H}が出力されるときは、ランプ信号生成回路221の出力端子と、比較器223におけるランプ信号V_{ref H}の入力端子とを互いに接続する。

[0023] ランプ信号生成回路221は、例えば、図4に示したように、2つのランプ信号生成回路（LGランプ信号生成回路221A、HGランプ信号生成回路221B）を有していてもよい。この場合、LGランプ信号生成回路221Aの出力端子が比較器223の入力端子Bに接続され、HGランプ信号生成回路221Bの出力端子が比較器223の入力端子Cに接続されてもよい。

[0024] LGランプ信号生成回路221Aは、システム制御回路24から与えられるクロックに基づいて、HGランプ信号生成回路221Bと比べて相対的に低スロープのランプ信号を生成する。HGランプ信号生成回路221Bは、システム制御回路24から与えられるクロックに基づいて、LGランプ信号生成回路221Aと比べて相対的に高スロープのランプ信号を生成する。LGランプ信号生成回路221AおよびHGランプ信号生成回路221Bは、それぞれ、例えば、ランプ信号（ランプ波形の信号）を生成するDAC（デジタルーアナログ変換回路）を含んで構成されていてもよい。

[0025] 比較器223は、n列目の各センサ画素11から出力される信号に応じたデータ出力線V_{SL}の信号電圧V_{in}と、2つの信号生成回路（LGランプ

信号生成回路 221 A、HG ランプ信号生成回路 221 B) から供給されるランプ波形のランプ信号 V_{refH} 、 V_{refL} とを比較する。比較器 223 は、例えば、ランプ信号 V_{refH} もしくはランプ信号 V_{refL} が信号電圧 V_{in} よりも大になるときに出力が "H" レベルになり、ランプ信号 V_{refH} もしくはランプ信号 V_{refL} が信号電圧 V_{in} 以下のときに出力が "L" レベルになる。

[0026] 比較器 223 は、入力容量、作動増幅トランジスタおよび A Z スイッチを、比較器 223 に入力されるランプ信号の数（例えば 2 系統）だけ設けたパイプライン構成となっている。比較器 223 は、例えば、図 5 に示したように、作動増幅回路 31（ランプ側回路 31 a、画素側回路 31 b）と、作動増幅回路 32（ランプ側回路 32 a、画素側回路 32 b）とを有している。作動増幅回路 31（ランプ側回路 31 a、画素側回路 31 b）は、画素信号（信号電圧 V_{in} ）と、HG ランプ信号生成回路 221 B のランプ信号 V_{refH} との差分を増幅する増幅回路である。作動増幅回路 32（ランプ側回路 32 a、画素側回路 32 b）は、画素信号（信号電圧 V_{in} ）と、LG ランプ信号生成回路 221 A の V_{refL} との差分を増幅する増幅回路である。

[0027] ランプ側回路 31 a は、例えば、入力容量としてのキャパシタ C4 と、作動増幅トランジスタと、A Z スイッチとを含んで構成されている。画素側回路 31 b は、例えば、入力容量としてのキャパシタ C1 と、作動増幅トランジスタと、A Z スイッチとを含んで構成されている。ランプ側回路 32 a は、例えば、入力容量としてのキャパシタ C3 と、作動増幅トランジスタと、A Z スイッチとを含んで構成されている。画素側回路 32 b は、例えば、入力容量としてのキャパシタ C2 と、作動増幅トランジスタと、A Z スイッチとを含んで構成されている。

[0028] 比較器 223 は、さらに、例えば、図 5 に示したように、出力負荷回路 34 と、接続回路 33 とを有している。出力負荷回路 34 は、作動増幅回路 31（ランプ側回路 31 a、画素側回路 31 b）および作動増幅回路 32（ラ

ンプ側回路 3 2 a, 画素側回路 3 2 b) の出力負荷となる回路である。接続回路 3 3 は、作動増幅回路 3 1 (ランプ側回路 3 1 a, 画素側回路 3 1 b) および作動増幅回路 3 2 (ランプ側回路 3 2 a, 画素側回路 3 2 b) のいずれかと、出力負荷回路 3 4 とを接続する回路である。

[0029] 比較器 2 2 3 には、3つの入力端子 A, B, C が設けられている。入力端子 A は、作動増幅回路 3 1, 3 2 の画素側回路 3 1 b, 3 2 b の入力端子であり、データ出力線 V S L に接続される。入力端子 B は、作動増幅回路 3 2 のランプ側回路 3 2 a の入力端子であり、ランプ信号生成回路 2 2 1 のうち、ランプ信号 V r e f L が出力される出力端子に接続される。入力端子 C は、作動増幅回路 3 1 のランプ側回路 3 1 a の入力端子であり、ランプ信号生成回路 2 2 1 のうち、ランプ信号 V r e f H が出力される出力端子に接続される。

[0030] カウンタ 2 2 4 は非同期カウンタであり、システム制御回路 2 4 から与えられる制御信号による制御の下に、システム制御回路 2 4 からクロックが与えられ、当該クロックに同期してダウン (D O W N) カウントまたはアップ (U P) カウントを行うことにより、比較器 2 2 3 での比較動作の開始から比較動作の終了までの比較期間を計測する。スイッチ 2 2 5 は、システム制御回路 2 4 から与えられる制御信号による制御の下に、ある行のセンサ画素 1 1 についてのカウンタ 2 2 4 のカウント動作が完了した時点でオン (閉) 状態となって当該カウンタ 2 2 4 のカウント結果をメモリ 2 2 6 に転送する。このようにして、各センサ画素 1 1 からデータ出力線 V S L を経由して列毎に供給されるアナログ信号が、複数の A D 2 2 0 における比較器 2 2 3 およびカウンタ 2 2 4 の各動作により、N ビットのデジタル信号に変換されてメモリ 2 2 6 に格納される。

[0031] [動作]

次に、本実施の形態に係る固体撮像装置 1 の動作について説明する。図 6 は、A D C 2 2 0 における各種波形の一例を表したものである。図 7 は、固体撮像装置 1 における信号処理手順の一例を表したものである。

- [0032] 固体撮像装置1は、まず、ADC220のオートゼロ(AZ)を実行する(ステップS101)。具体的には、ADC220は、システム制御回路24による制御によって、比較器223の3つの入力端子A, B, Cを同電圧とするオートゼロ(AZ)動作を行う。ADC220は、例えば、システム制御回路24による制御によって、AZ, S0, S1にトランジスタのオン電圧を印可し、比較器223の3つの入力端子A, B, Cに与えられる電圧が互いに等しくなるように、キャパシタC1, C2, C3, C4をチャージする。
- [0033] 次に、固体撮像装置1は、リセット動作時(P相)の画素信号VinのAD変換値(D_{high}, D_{low})を取得する。
- [0034] 具体的には、ADC220は、リセット動作時(リセット期間)において、システム制御回路24による制御によって、S0にトランジスタのオン電圧を印可するとともに、AZ, S1にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路221はP相のランプ信号V_{refH}を比較器223の入力端子Cに入力する。このとき、データ出力線V_{SL}には、リセット動作時に画素11から出力されたP相の画素信号Vinが与えられている。これにより、比較器223が入力端子Cを介してP相のランプ信号V_{refH}を取得し、入力端子Aを介してP相の画素信号Vinを取得する(ステップS102)。比較器223は、P相の画素信号VinがP相のランプ信号V_{refH}よりも小さい場合に、Hi(High)の比較結果信号COM_{Out}を出力し、P相の画素信号VinがP相のランプ信号V_{refH}よりも大きい場合に、Lo(Low)の比較結果信号COM_{Out}を出力する。比較器223は、比較結果信号COM_{Out}をカウンタ224に出力する。カウンタ224は、システム制御回路24から供給されるクロック信号に基づいて、Hiの比較結果信号COM_{Out}が供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、P相のAD変換値D_{high}となる。スイッチ225は、カウント動作完了時点でオン状態となってP相のAD変換値D_{high}をメモリ226に格納する。こ

のようにして、ADC 220は、P相のAD変換値D__highを取得する（ステップS102）。

[0035] 次に、ADC 220は、リセット動作時（リセット期間）において、システム制御回路24による制御によって、S1にトランジスタのオン電圧を印可するとともに、AZ, S0にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路221はP相のランプ信号VrefLを比較器223の入力端子Bに入力する。このとき、データ出力線VSLには、リセット動作時に画素11から出力されたP相の画素信号Vinが与えられている。これにより、比較器223が入力端子Bを介してP相のランプ信号VrefLを取得し、入力端子Aを介してP相の画素信号Vinを取得する（ステップS103）。比較器223は、P相の画素信号VinがP相のランプ信号VrefLよりも小さい場合に、Hi（High）の比較結果信号COM__Outを出力し、P相の画素信号VinがP相のランプ信号VrefLよりも大きい場合に、Lo（Low）の比較結果信号COM__Outを出力する。比較器223は、比較結果信号COM__Outをカウンタ224に出力する。カウンタ224は、システム制御回路24から供給されるクロック信号に基づいて、Hiの比較結果信号COM__Outが供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、P相のAD変換値D__lowとなる。スイッチ225は、カウント動作完了時点でオン状態となってP相のAD変換値D__lowをメモリ226に格納する。このようにして、ADC 220は、P相のAD変換値D__lowを取得する（ステップS103）。

[0036] 次に、固体撮像装置1は、信号出力時（D相）の画素信号VinのAD変換値（D__high, D__low）を取得する。

[0037] 具体的には、ADC 220は、信号出力時（信号出力期間）において、システム制御回路24による制御によって、S0にトランジスタのオン電圧を印可するとともに、AZ, S1にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路221はD相のランプ信号VrefHを比較器22

3の入力端子Cに入力する。このとき、データ出力線VSLには、信号出力時に画素11から出力されたD相の画素信号Vinが与えられている。これにより、比較器223が入力端子Cを介してD相のランプ信号VrefHを取得し、入力端子Aを介してD相の画素信号Vinを取得する（ステップS104）。比較器223は、D相の画素信号VinがD相のランプ信号VrefHよりも小さい場合に、Hi（High）の比較結果信号COM_Outを出力し、D相の画素信号VinがD相のランプ信号VrefHよりも大きい場合に、Lo（Low）の比較結果信号COM_Outを出力する。比較器223は、比較結果信号COM_Outをカウンタ224に出力する。カウンタ224は、システム制御回路24から供給されるクロック信号に基づいて、Hiの比較結果信号COM_Outが供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、D相のAD変換値D_highとなる。スイッチ225は、カウント動作完了時点でオン状態となってD相のAD変換値D_highをメモリ226に格納する。このようにして、ADC220は、D相のAD変換値D_highを取得する（ステップS104）。

[0038] 次に、ADC220は、信号出力時（信号出力期間）において、システム制御回路24による制御によって、S1にトランジスタのオン電圧を印可するとともに、AZ、S0にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路221はD相のランプ信号VrefLを比較器223の入力端子Bに入力する。このとき、データ出力線VSLには、信号出力時に画素11から出力されたD相の画素信号Vinが与えられている。これにより、比較器223が入力端子Bを介してD相のランプ信号VrefLを取得し、入力端子Aを介してD相の画素信号Vinを取得する（ステップS105）。比較器223は、D相の画素信号VinがD相のランプ信号VrefLよりも小さい場合に、Hi（High）の比較結果信号COM_Outを出力し、D相の画素信号VinがD相のランプ信号VrefLよりも大きい場合に、Lo（Low）の比較結果信号COM_Outを出力する。比較器2

23は、比較結果信号COM__Outをカウンタ224に出力する。カウンタ224は、システム制御回路24から供給されるクロック信号に基づいて、Hiの比較結果信号COM__Outが供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、D相のAD変換値D__lowとなる。スイッチ225は、カウント動作完了時点でオン状態となってD相のAD変換値D__lowをメモリ226に格納する。このようにして、ADC220は、D相のAD変換値D__lowを取得する（ステップS105）。

[0039] 次に、ADC220は、D相のAD変換値D__highとP相のAD変換値D__highとの差分を取得し、取得した差分を階調信号Dout__highとしてメモリ226に格納する。さらに、ADC220は、D相のAD変換値D__lowとP相のAD変換値D__lowとの差分を取得し、取得した差分を階調信号Dout__lowとしてメモリ226に格納する。このようにして、ADC220は、階調信号Dout__high, Dout__lowを取得する（ステップS106）。AD変換回路22は、階調信号Dout__high, Dout__lowを、水平駆動回路23の制御の下に、各ADC220のメモリ307から読み出し、水平出力線を介して出力回路25に出力する。

[0040] 出力回路25は、階調信号Dout__highが閾値Dthよりも大きいか否かを判定する（ステップS107）。その結果、階調信号Dout__highが閾値Dthよりも大きい場合には（ステップS107; Y）、出力回路25は、閾値Dthよりも大きい階調信号Dout__highに対応する画素列の階調信号Dout__lowを選択し、出力する（ステップS108）。一方、階調信号Dout__highが閾値Dth以下の場合には（ステップS107; N）、出力回路25は、閾値Dth以下の階調信号Dout__highを選択し、出力する（ステップS109）。このようにして、固体撮像装置1におけるAD変換が行われる。

[0041] [効果]

次に、本実施の形態に係る固体撮像装置 1 の効果について説明する。

[0042] 被写体に高照度領域と低照度領域が混在している場合、低照度領域における S/N を確保しつつ、ダイナミックレンジを拡大するためには、それぞれの領域に適したアナログゲインで読み出しを行う必要がある。この要求に対して、例えば、図 8 に示したような ADC 300 が考えられる。ADC 300 は、例えば、2つのランプ信号生成回路 301, 302 と、スイッチ 303 と、比較器 304 と、カウンタ 305 と、スイッチ 306 と、メモリ 307 と、照度判定部 308 を含んで構成されている。

[0043] 2つのランプ信号生成回路 301, 302 は、スロープの互いに異なる 2つのランプ信号を生成する回路である。一方のランプ信号生成回路 301 の出力端子がスイッチ 303 の一方の入力端子に接続され、他方のランプ信号生成回路 302 の出力端子がスイッチ 303 の他方の入力端子に接続されている。比較器 304 の一方の入力端子 D がデータ出力線 VSL に接続され、比較器 304 の他方の入力端子 E がスイッチ 303 の出力端子に接続されている。比較器 304 は、入力端子 D に入力される画素信号 V_{in} と、入力端子 E に入力されるランプ信号との比較結果 (COM_Out) を出力する。照度判定部 308 は、比較結果 (COM_Out) に基づいて、2つのランプ信号生成回路 301, 302 のいずれかを選択する選択信号をスイッチ 303 に出力する。照度判定部 308 からの選択信号によって選択されたランプ信号が比較器 304 の入力端子 E に入力される。

[0044] ADC 300 では、各画素信号の大きさ (COM_Out) が独立に検出され、検出結果に応じて画素信号ごとにアナログゲインが設定される。しかし、この方法では、検出結果をフィードバックすることにより、アナログゲインを設定するため、検出結果の反映までに遅延が生じてしまうという問題があった。

[0045] 一方、本実施の形態では、入射光量に応じた画素信号と、時間的にずれた 2つのランプ信号 V_{refH} , V_{refL} との比較に対して時間的なシリアル処理が行われ、上記比較により得られた結果に応じた画像信号が生成され

る。このようなシリアル処理が行われることにより、シリアル処理後に、例えば、ランプ信号 V_{refH} を用いて生成された階調信号 D_high と、所定の閾値 D_{th} との大小関係に基づいて、階調信号 D_high および階調信号 D_low のいずれを画像信号の生成に使用するか否かを決定することができる。このように、本実施の形態では、比較器 223 の後段の処理で、適切なアナログゲインの信号を選択することが可能となっているので、フィードバック回路を設ける必要がない。その結果、検出結果をフィードバックする回路を設けた場合のような遅延が生じるのを抑制することができる。

[0046] また、本実施の形態では、2つのランプ信号生成回路 221A, 221B が設けられている。これにより、一方のランプ信号生成回路 221A と、他方のランプ信号生成回路 221B とで、ランプ信号を時間的にずらしたり、スロープを互いに異ならせたりすることが可能となる。その結果、例えば、一方のランプ信号生成回路 221B を用いて生成された階調信号 D_high 、および他方のランプ信号生成回路 221A を用いて生成された階調信号 D_low のいずれを画像信号の生成に使用するか否かを決定することができる。このように、本実施の形態では、比較器 223 の後段の処理で、適切なアナログゲインの信号を選択することが可能となっているので、フィードバック回路を設ける必要がない。その結果、検出結果をフィードバックする回路を設けた場合のような遅延が生じるのを抑制することができる。

[0047] また、本実施の形態では、比較器 223 において、画素信号 V_{in} とランプ信号 V_{refH} とに対する作動増幅回路 31 と、画素信号 V_{in} とランプ信号 V_{refL} とに対する作動増幅回路 32 と、作動増幅回路 31, 32 のいずれかと、作動増幅回路 31, 32 の出力付加となる出力負荷回路 34 とを接続する接続回路 33 が設けられている。これにより、1つの比較器 223 で、画素信号 V_{in} と、時間的にずれた2つのランプ信号 V_{refL} , V_{refH} との比較に対して時間的なシリアル処理を行うことができる。このようなシリアル処理を行うことにより、シリアル処理後に、例えば、ランプ信号 V_{refH} を用いて生成された階調信号 D_high と、所定の閾値 D

t h との大小関係に基づいて、階調信号 D_{high} および階調信号 D_{low} のいずれを画像信号の生成に使用するか否かを決定することができる。このように、本実施の形態では、比較器 223 の後段の処理で、適切なアナログゲインの信号を選択することが可能となっているので、フィードバック回路を設ける必要がない。その結果、検出結果をフィードバックする回路を設けた場合のような遅延が生じるのを抑制することができる。

[0048] また、本実施の形態では、階調信号 D_{out_high} と、所定の閾値 D_{t h} との大小関係に基づいて、階調信号 D_{out_high} および階調信号 D_{out_low} のいずれを画像信号の生成に使用するか否かが決定される。このように、本実施の形態では、比較器 223 の後段の処理で、適切なアナログゲインの信号を選択することが可能となっているので、フィードバック回路を設ける必要がない。その結果、検出結果をフィードバックする回路を設けた場合のような遅延が生じるのを抑制することができる。

[0049] < 2. 変形例 >

次に、上記実施の形態に係る固体撮像装置 1 の変形例について説明する。

[0050] [変形例 A]

上記実施の形態に係る固体撮像装置 1 において、例えば、図 9 に示したように、ランプ信号生成回路 221 の代わりに、特定のランプ信号 V_{ref} を生成するランプ信号生成回路 227 が設けられていてもよい。この場合、ランプ信号生成回路 227 の出力端子が比較器 223 の 2 つの入力端子 B, C に接続されていてもよい。

[0051] 図 10 は、本変形例に係る固体撮像装置 1 における比較器 223 の回路構成例を表したものである。本変形例において、比較器 223 は、入力容量の互いに異なる 2 つの入力回路 35, 36 を有している。一方の入力回路 35 は入力端子 B に設けられており、他方の入力回路 36 は入力端子 C に設けられている。入力回路 35 は、例えば、入力端子 B に直列に接続されたキャパシタ C3 と、一端がキャパシタ C3 の、入力端子 B とは反対側の端子に接続されたキャパシタ C5 とを含んで構成されている。入力回路 36 は、例えば

、入力端子Cに直列に接続されたキャパシタC4を含んで構成されている。

[0052] このように、本変形例では、入力容量の互いに異なる2つの入力回路35、36が比較器223に設けられている。これにより、共通のランプ信号V_{ref}が入力端子B、Cに入力されることにより、入力回路35を介して作動増幅回路32に入力されるランプ信号のスロープと、入力回路36を介して作動増幅回路31に入力されるランプ信号のスロープとを互いに異ならせることができる。また、例えば、図6に示したように、システム制御回路24による制御によって、AZ、S0、S1の信号波形を制御することにより、作動増幅回路31の動作開始タイミングと、作動増幅回路32の動作開始タイミングとを時間的にずらすことができる。これにより、本変形例でも、比較器223において、画素信号V_{in}と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行うことができる。従って、複数のランプ信号生成回路を設けなくても、上記実施の形態と同様の効果を得ることができる。

[0053] [変形例B]

上記変形例Aにおいて、センサ画素11の読み出し回路13が、光電変換の変換効率を切り替える切り替え回路を有していてもよい。切り替え回路は、例えば、図11に示したように、リセットトランジスタTSTのソース・ドレイン端子と、増幅トランジスタAMPのゲート端子との間に設けられた切り替えトランジスタFDGと、一端が切り替えトランジスタFDGの、リセットトランジスタTST側のソース・ドレイン端子に接続されたキャパシタCとを含んで構成されている。

[0054] 図12は、本変形例に係る固体撮像装置1における比較器223の回路構成例を表したものである。本変形例において、比較器223の2つの入力端子B、Cは、配線を介して互いに接続されている。本変形例では、比較器223に入力されるAZ信号は、AZ0、AZ1の2種類となっている。AZ0は、パイプライン構成における一方の系統のためのAZ信号である。AZ1は、パイプライン構成における他方の系統のためのAZ信号である。

[0055] 本変形例では、ランプ側回路31aは、例えば、入力容量としてのキャパシタC4と、作動増幅トランジスタと、AZ1スイッチとを含んで構成されている。画素側回路31bは、例えば、入力容量としてのキャパシタC1と、作動増幅トランジスタと、AZ1スイッチとを含んで構成されている。ランプ側回路32aは、例えば、入力容量としてのキャパシタC3と、作動増幅トランジスタと、AZ0スイッチとを含んで構成されている。画素側回路32bは、例えば、入力容量としてのキャパシタC2と、作動増幅トランジスタと、AZ0スイッチとを含んで構成されている。

[0056] 次に、本変形例に係る固体撮像装置1の動作について説明する。図13は、固体撮像装置1における各種波形の一例を表したものである。図14は、固体撮像装置1における信号処理手順の一例を表したものである。

[0057] 固体撮像装置1は、まず、ADC220におけるAZ0のオートゼロ(AZ)を実行する(ステップS201)。具体的には、ADC220は、システム制御回路24による制御によって、比較器223の2つの入力端子A, Bを同電圧とするオートゼロ(AZ)動作を行う。ADC220は、例えば、システム制御回路24による制御によって、AZ0, S0, S1にトランジスタのオン電圧を印可し、比較器223の2つの入力端子A, Bに与えられる電圧が互いに等しくなるように、キャパシタC2, C3をチャージする。

[0058] 次に、固体撮像装置1は、リセット動作時(P相)の画素信号VinのAD変換値(D_{low})を取得する。

[0059] 具体的には、ADC220は、リセット動作時(リセット期間)において、システム制御回路24による制御によって、S0にトランジスタのオン電圧を印可するとともに、AZ0, AZ1, S1にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路227はP相のランプ信号V_{ref}を比較器223の入力端子Bに入力する。このとき、変換トランジスタFDGがオンすることによって変換効率が切り替えられており、データ出力線V_{SL}には、切り替え後の変換効率(低い変換効率)に応じたP相の画素信号

V i n' が与えられている。これにより、比較器 2 2 3 が入力端子 B を介して P 相のランプ信号 V r e f を取得し、入力端子 A を介して P 相の画素信号 V i n' を取得する（ステップ S 2 0 2）。比較器 2 2 3 は、P 相の画素信号 V i n' が P 相のランプ信号 V r e f よりも小さい場合に、H i (H i g h) の比較結果信号 C O M _ O u t を出力し、P 相の画素信号 V i n' が P 相のランプ信号 V r e f よりも大きい場合に、L o (L o w) の比較結果信号 C O M _ O u t を出力する。比較器 2 2 3 は、比較結果信号 C O M _ O u t をカウンタ 2 2 4 に出力する。カウンタ 2 2 4 は、システム制御回路 2 4 から供給されるクロック信号に基づいて、H i の比較結果信号 C O M _ O u t が供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、P 相の A D 変換値 D _ l o w となる。スイッチ 2 2 5 は、カウント動作完了時点でオン状態となって P 相の A D 変換値 D _ l o w をメモリ 2 2 6 に格納する。このようにして、A D C 2 2 0 は、P 相の A D 変換値 D _ l o w を取得する（ステップ S 2 0 2）。

[0060] 次に、固体撮像装置 1 は、A D C 2 2 0 における A Z 1 のオートゼロ (A Z) を実行する（ステップ S 2 0 3）。具体的には、A D C 2 2 0 は、システム制御回路 2 4 による制御によって、比較器 2 2 3 の 2 つの入力端子 A, C を同電圧とするオートゼロ (A Z) 動作を行う。A D C 2 2 0 は、例えば、システム制御回路 2 4 による制御によって、A Z 1, S 1 にトランジスタのオン電圧を印可し、比較器 2 2 3 の 2 つの入力端子 A, C に与えられる電圧が互いに等しくなるように、キャパシタ C 1, C 4 をチャージする。

[0061] 次に、A D C 2 2 0 は、リセット動作時（リセット期間）において、システム制御回路 2 4 による制御によって、S 1 にトランジスタのオン電圧を印可するとともに、A Z 0, A Z 1, S 0 にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路 2 2 7 は P 相のランプ信号 V r e f を比較器 2 2 3 の入力端子 C に入力する。このとき、変換トランジスタ F D G がオフしているため変換効率が元の状態に戻っており、データ出力線 V S L には、元の状の変換効率に応じた P 相の画素信号 V i n が与えられている。これ

により、比較器223が入力端子Cを介してP相のランプ信号 V_{ref} を取得し、入力端子Aを介してP相の画素信号 V_{in} を取得する（ステップS204）。比較器223は、P相の画素信号 V_{in} がP相のランプ信号 V_{ref} よりも小さい場合に、Hi（High）の比較結果信号COM_Outを出力し、P相の画素信号 V_{in} がP相のランプ信号 V_{ref} よりも大きい場合に、Lo（Low）の比較結果信号COM_Outを出力する。比較器223は、比較結果信号COM_Outをカウンタ224に出力する。カウンタ224は、システム制御回路24から供給されるクロック信号に基づいて、Hiの比較結果信号COM_Outが供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、P相のAD変換値 D_high となる。スイッチ225は、カウント動作完了時点でオン状態となってP相のAD変換値 D_high をメモリ226に格納する。このようにして、ADC220は、P相のAD変換値 D_high を取得する（ステップS204）。

[0062] 次に、固体撮像装置1は、信号出力時（D相）の画素信号 V_{in} のAD変換値（ D_high 、 D_low ）を取得する。

[0063] 具体的には、ADC220は、信号出力時（信号出力期間）において、システム制御回路24による制御によって、S1にトランジスタのオン電圧を印可するとともに、AZ0、AZ1、S0にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路227はD相のランプ信号 V_{ref} を比較器223の入力端子Cに入力する。このとき、変換トランジスタFDGがオフしているため変換効率が元の状態に戻っており、データ出力線VSLには、元の状の変換効率に応じたP相の画素信号 V_{in} が与えられている。これにより、比較器223が入力端子Cを介してD相のランプ信号 V_{ref} を取得し、入力端子Aを介してD相の画素信号 V_{in} を取得する（ステップS205）。比較器223は、D相の画素信号 V_{in} がD相のランプ信号 V_{ref} よりも小さい場合に、Hi（High）の比較結果信号COM_Outを出力し、D相の画素信号 V_{in} がD相のランプ信号 V_{ref} よりも大きい

場合に、L o (L o w) の比較結果信号COM__O u t を出力する。比較器 2 2 3 は、比較結果信号COM__O u t をカウンタ 2 2 4 に出力する。カウンタ 2 2 4 は、システム制御回路 2 4 から供給されるクロック信号に基づいて、H i の比較結果信号COM__O u t が供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、D 相の A D 変換値 D__h i g h となる。スイッチ 2 2 5 は、カウント動作完了時点でオン状態となって D 相の A D 変換値 D__h i g h をメモリ 2 2 6 に格納する。このようにして、A D C 2 2 0 は、D 相の A D 変換値 D__h i g h を取得する（ステップ S 2 0 5）。

[0064] 次に、A D C 2 2 0 は、信号出力時（信号出力期間）において、システム制御回路 2 4 による制御によって、S 0 にトランジスタのオン電圧を印可するとともに、A Z 0, A Z 1, S 1 にトランジスタのオフ電圧を印可する。続いて、ランプ信号生成回路 2 2 7 は D 相のランプ信号 V r e f を比較器 2 2 3 の入力端子 B に入力する。このとき、変換トランジスタ F D G がオンすることによって変換効率が切り替えられており、データ出力線 V S L には、切り替え後の変換効率（低い変換効率）に応じた P 相の画素信号 V i n' が与えられている。これにより、比較器 2 2 3 が入力端子 B を介して D 相のランプ信号 V r e f を取得し、入力端子 A を介して D 相の画素信号 V i n を取得する（ステップ S 2 0 6）。比較器 2 2 3 は、D 相の画素信号 V i n が D 相のランプ信号 V r e f よりも小さい場合に、H i (H i g h) の比較結果信号COM__O u t を出力し、D 相の画素信号 V i n が D 相のランプ信号 V r e f よりも大きい場合に、L o (L o w) の比較結果信号COM__O u t を出力する。比較器 2 2 3 は、比較結果信号COM__O u t をカウンタ 2 2 4 に出力する。カウンタ 2 2 4 は、システム制御回路 2 4 から供給されるクロック信号に基づいて、H i の比較結果信号COM__O u t が供給されている間だけ、内部のカウンタをカウントアップする。カウント結果が、D 相の A D 変換値 D__l o w となる。スイッチ 2 2 5 は、カウント動作完了時点でオン状態となって D 相の A D 変換値 D__l o w をメモリ 2 2 6 に格納する。

このようにして、ADC220は、D相のAD変換値D__lowを取得する（ステップS206）。

[0065] 次に、ADC220は、D相のAD変換値D__highとP相のAD変換値D__highとの差分を取得し、取得した差分を階調信号Dout__highとしてメモリ226に格納する。さらに、ADC220は、D相のAD変換値D__lowとP相のAD変換値D__lowとの差分を取得し、取得した差分を階調信号Dout__lowとしてメモリ226に格納する。このようにして、ADC220は、階調信号Dout__high, Dout__lowを取得する（ステップS207）。AD変換回路22は、階調信号Dout__high, Dout__lowを、水平駆動回路23の制御の下に、各ADC220のメモリ307から読み出し、水平出力線を介して出力回路25に出力する。

[0066] 出力回路25は、階調信号Dout__highが閾値Dthよりも大きいか否か判定する（ステップS208）。その結果、階調信号Dout__highが閾値Dthよりも大きい場合には（ステップS208; Y）、出力回路25は、閾値Dthよりも大きい階調信号Dout__highに対応する画素列の検出信号Dout__lowを選択し、出力する（ステップS209）。一方、検出信号Dout__highが閾値Dth以下の場合には（ステップS208; N）、出力回路25は、閾値Dth以下の階調信号Dout__highを選択し、出力する（ステップS210）。このようにして、固体撮像装置1におけるAD変換が行われる。

[0067] 次に、本変形例に係る固体撮像装置1の効果について説明する。

[0068] 本変形例では、光電変換の変換効率を切り替える切り替え回路がセンサ画素11に設けられている。これにより、切り替え回路で光電変換の変換効率を切り替えることにより、切り替え後の変換効率（低い変換効率）に応じたP相の画素信号Vin' と、P相のランプ信号Vrefとに基づいてP相のAD変換値D__lowが得られ、切り替え前の変換効率（高い変換効率）に応じたP相の画素信号Vinと、P相のランプ信号Vrefとに基づいてP

相のAD変換値 D_high が得られる。さらに、切り替え前の変換効率（高い変換効率）に応じたP相の画素信号 V_{in} と、D相のランプ信号 V_{ref} とに基づいてD相のAD変換値 D_high が得られ、切り替え後の変換効率（低い変換効率）に応じたD相の画素信号 V_{in}' と、D相のランプ信号 V_{ref} とに基づいてD相のAD変換値 D_low が得られる。このようなシリアル処理が行われた後に、D相のAD変換値 D_high とP相のAD変換値 D_high との差分から階調信号 $Dout_high$ が得られ、D相のAD変換値 D_low とP相のAD変換値 D_low との差分から階調信号 $Dout_low$ が得られる。その後、例えば、階調信号 $Dout_high$ と、所定の閾値 D_{th} との大小関係に基づいて、階調信号 D_high および階調信号 D_low のいずれを画像信号の生成に使用するかが決定される。このように、本変形例では、比較器223の後段の処理で、適切なアナログゲインの信号を選択することが可能となっているので、フィードバック回路を設ける必要がない。その結果、検出結果をフィードバックする回路を設けた場合のような遅延が生じるのを抑制することができる。

[0069] また、本変形例では、接続回路33を介して作動増幅回路32と出力負荷回路34とが接続されているときに、変換トランジスタFDGがオンされ、接続回路33を介して作動増幅回路31と出力負荷回路34とが接続されているときに、変換トランジスタFDGがオフされる。このように、比較器223におけるパイプラインの切り替えと、センサ画素11における光電変換の変換効率の切り替えとを同期させることにより、画素信号 V_{in} 、 V_{in}' と、時間的にずれた複数のランプ信号 V_{ref} との比較に対して時間的なシリアル処理を行うことができる。従って、複数のランプ信号生成回路を設けなくても、上記実施の形態と同様の効果を得ることができる。

[0070] [変形例C]

上記変形例Bにおいて、切り替え回路が、例えば、図15、図16に示したように、直列に接続されるとともに互いに独立に制御される複数の切り替えトランジスタFDGを有していてもよい。このとき、一端が、互いに隣接す

る2つの切り替えトランジスタFDGのソース・ドレイン端子に接続されたキャパシタCが設けられていてもよい。本変形例では、システム制御回路24が、例えば、各切り替えトランジスタFDGのゲートに対して独立にパルスを印可することにより、複数の切り替えトランジスタFDGのオンオフ（ひいては、光電変換の変換効率の切り替え）を行う。

[0071] システム制御回路24が、例えば、図17に示したように、3つの切り替えトランジスタFDGを全てオンさせる。これにより、3つのキャパシタCがフローティングディフュージョンFDに並列に接続されるので、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。システム制御回路24が、例えば、図18に示したように、3つの切り替えトランジスタFDGのうち、増幅トランジスタAMP側の2つの切り替えトランジスタFDGだけをオンさせる。これにより、2つのキャパシタCがフローティングディフュージョンFDに並列に接続されるので、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。

[0072] システム制御回路24が、例えば、図19に示したように、3つの切り替えトランジスタFDGのうち、両端の2つの切り替えトランジスタFDGだけをオンさせる。これにより、増幅トランジスタAMP側の1つのキャパシタCがフローティングディフュージョンFDに並列に接続されるので、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。システム制御回路24が、例えば、図20に示したように、3つの切り替えトランジスタFDGのうち、リセットトランジスタRST側の2つの切り替えトランジスタFDGだけをオンさせる。このとき、キャパシタCはフローティングディフュージョンFDに接続されないため、光電変換の変換効率は切り替え前と特段変わらない。

[0073] [変形例D]

上記変形例Bにおいて、切り替え回路が、例えば、図21に示したように、一端（ソース・ドレイン端子）がリセットトランジスタRSTのソース・ドレイン端子および増幅トランジスタAMPのゲート端子に接続された切り

替えトランジスタFDGを有していてもよい。このとき、切り替えトランジスタFDGの他端（ソース・ドレイン端子）にキャパシタCが接続されていてもよい。本変形例では、システム制御回路24が、切り替えトランジスタFDGをオンさせることにより、切り替えトランジスタFDGを介してキャパシタCがフローティングディフュージョンFDに並列に接続される。これにより、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。

[0074] [変形例E]

上記変形例Dにおいて、切り替え回路が、例えば、図22、図23に示したように、互いに並列に接続されるとともに互いに独立に制御される複数の切り替えトランジスタFDGを有していてもよい。このとき、一端が、互いに隣接する2つの切り替えトランジスタFDGのソース・ドレイン端子に接続されたキャパシタCが設けられていてもよい。本変形例では、システム制御回路24が、例えば、各切り替えトランジスタFDGのゲートに対して独立にパルス进行可することにより、複数の切り替えトランジスタFDGのオンオフ（ひいては、光電変換の変換効率の切り替え）を行う。

[0075] システム制御回路24が、例えば、図24に示したように、3つの切り替えトランジスタFDGを全てオンさせる。これにより、3つのキャパシタCがフローティングディフュージョンFDに並列に接続されるので、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。システム制御回路24が、例えば、図25に示したように、3つの切り替えトランジスタFDGのうち、増幅トランジスタAMP側の2つの切り替えトランジスタFDGだけをオンさせる。これにより、2つのキャパシタCがフローティングディフュージョンFDに並列に接続されるので、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。

[0076] システム制御回路24が、例えば、図26に示したように、3つの切り替えトランジスタFDGのうち、増幅トランジスタAMP側の1つの切り替えトランジスタFDGだけをオンさせる。これにより、増幅トランジスタAMP

側の1つのキャパシタCがフローティングディフュージョンFDに並列に接続されるので、接続されたキャパシタCの数に応じて光電変換の変換効率が小さくなる。システム制御回路24が、例えば、図27に示したように、3つの切り替えトランジスタFDG全てをオフさせる。このとき、キャパシタCはフローティングディフュージョンFDに接続されないで、光電変換の変換効率は切り替え前と特段変わらない。

[0077] [変形例F]

上記実施の形態および変形例A、Bに係るセンサ画素11において、複数の画素回路12が1つの読み出し回路13を共有してもよい。例えば、図28に示したように、2つの画素回路12が1つの読み出し回路13を共有してもよい。また、例えば、図29に示したように、4つの画素回路12が1つの読み出し回路13を共有してもよい。また、例えば、図30に示したように、多数の画素回路12が1つの読み出し回路13を共有してもよい。

[0078] このとき、垂直駆動回路21が、例えば、図31に示したように、4つの画素回路12のうち1つの画素回路12に含まれる転送トランジスタTRGをオンさせる。これにより、1つの画素回路12からの電荷がフローティングディフュージョンFDに転送される。また、垂直駆動回路21が、例えば、図32に示したように、4つの画素回路12のうち2つの画素回路12に含まれる転送トランジスタTRGをオンさせる。これにより、2つの画素回路12からの電荷がフローティングディフュージョンFDに転送されるので、1つの画素回路12からの電荷がフローティングディフュージョンFDに転送される場合と比べて、フローティングディフュージョンFDに蓄積される電荷量を増やすことができる。その結果、電荷量が増えた分だけ、信号ゲインを大きくすることができる。

[0079] 垂直駆動回路21が、例えば、図33に示したように、4つの画素回路12のうち3つの画素回路12に含まれる転送トランジスタTRGをオンさせる。これにより、3つの画素回路12からの電荷がフローティングディフュージョンFDに転送されるので、2つの画素回路12からの電荷がフローテ

ィングディフュージョンFDに転送される場合と比べて、フローティングディフュージョンFDに蓄積される電荷量を増やすことができる。その結果、電荷量が増えた分だけ、信号ゲインを大きくすることができる。

[0080] 垂直駆動回路21が、例えば、図34に示したように、4つの画素回路12全てに含まれる転送トランジスタTRGをオンさせる。これにより、4つの画素回路12からの電荷がフローティングディフュージョンFDに転送されるので、3つの画素回路12からの電荷がフローティングディフュージョンFDに転送される場合と比べて、フローティングディフュージョンFDに蓄積される電荷量を増やすことができる。その結果、電荷量が増えた分だけ、信号ゲインを大きくすることができる。

[0081] <3. 適用例>

次に、上記実施の形態に係る固体撮像装置1の適用例について説明する。

[0082] 図35は、上記実施の形態およびその変形例に係る固体撮像装置1を備えた撮像システム2の概略構成の一例を表したものである。撮像システム2は、例えば、光学系410と、シャッタ機構420と、固体撮像装置1と、信号処理回路430と、表示部440とを備えている。

[0083] 光学系410は、被写体からの像光（入射光）を固体撮像装置1の撮像面上に結像させる。これにより、固体撮像装置1内に、一定期間、信号電荷が蓄積される。シャッタ機構420は、開閉することにより、固体撮像装置1への光照射期間及び遮光期間を制御する。固体撮像装置1は、光学系410から入射された像光（入射光）を受光し、受光した像光（入射光）に応じた画像データを信号処理回路430に出力する。信号処理回路430は、固体撮像装置1から入力された画像データを処理して、映像データを生成する。信号処理回路430は、さらに、生成した映像データに対応する映像信号を生成し、表示部440に出力する。表示部440は、信号処理回路230から入力された映像信号に基づく映像を表示する。

[0084] 本適用例では、上記実施の形態およびその変形例に係る固体撮像装置1が撮像システム2に適用される。これにより、高ダイナミックの撮影画像を利

用したシステムを提供することができる。

[0085] <4. 応用例>

[応用例1]

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0086] 図36は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0087] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図36に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（interface）12053が図示されている。

[0088] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0089] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウ

インカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0090] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0091] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であってもよいし、赤外線等の非可視光であってもよい。

[0092] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0093] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例

例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0094] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0095] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0096] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図36の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0097] 図37は、撮像部12031の設置位置の例を示す図である。

[0098] 図37では、車両12100は、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0099] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、

バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102, 12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。撮像部 12101 及び 12105 で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0100] なお、図 37 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112, 12113 は、それぞれサイドミラーに設けられた撮像部 12102, 12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0101] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0102] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保

すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0103] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0104] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0105] 以上、本開示に係る技術が適用され得る移動体制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 1 2 0 3 1 に適用され得る。具体的には、上記実施の形態およびその変形例に係る固体撮像装置 1 は、撮像部 1 2 0 3 1 に適用することができる。撮像部 1 2 0 3 1 に本開示に係る技術を適用することにより、高ダイナミックレンジの撮影画像を得ることができるので、移動体制御システムにおいて高ダイナミックレンジの撮影画像を利用した制御を行うことができる。

[0106] [応用例 2]

図 3 8 は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0107] 図 3 8 では、術者（医師） 1 1 1 3 1 が、内視鏡手術システム 1 1 0 0 0 を用いて、患者ベッド 1 1 1 3 3 上の患者 1 1 1 3 2 に手術を行っている様子が図示されている。図示するように、内視鏡手術システム 1 1 0 0 0 は、内視鏡 1 1 1 0 0 と、気腹チューブ 1 1 1 1 1 やエネルギー処置具 1 1 1 1 2 等の、その他の術具 1 1 1 1 0 と、内視鏡 1 1 1 0 0 を支持する支持アーム装置 1 1 1 2 0 と、内視鏡下手術のための各種の装置が搭載されたカート 1 1 2 0 0 と、から構成される。

[0108] 内視鏡 1 1 1 0 0 は、先端から所定の長さの領域が患者 1 1 1 3 2 の体腔内に挿入される鏡筒 1 1 1 0 1 と、鏡筒 1 1 1 0 1 の基端に接続されるカメラヘッド 1 1 1 0 2 と、から構成される。図示する例では、硬性の鏡筒 1 1 1 0 1 を有するいわゆる硬性鏡として構成される内視鏡 1 1 1 0 0 を図示しているが、内視鏡 1 1 1 0 0 は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0109] 鏡筒 1 1 1 0 1 の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡 1 1 1 0 0 には光源装置 1 1 2 0 3 が接続されており、当該光源装置 1 1 2 0 3 によって生成された光が、鏡筒 1 1 1 0 1 の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 1 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視

鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0110] カメラヘッド 1 1 1 0 2 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU： Camera Control Unit）1 1 2 0 1 に送信される。

[0111] CCU 1 1 2 0 1 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0112] 表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

[0113] 光源装置 1 1 2 0 3 は、例えばLED（Light Emitting Diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1 1 1 0 0 に供給する。

[0114] 入力装置 1 1 2 0 4 は、内視鏡手術システム 1 1 0 0 0 に対する入力インタフェースである。ユーザは、入力装置 1 1 2 0 4 を介して、内視鏡手術システム 1 1 0 0 0 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 1 1 1 0 0 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0115] 処置具制御装置 1 1 2 0 5 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患

者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0116] なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えば L E D、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。R G Bレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、R G Bレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、R G Bそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0117] また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0118] また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（N a r r o w B a n d I m a g i n g）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍

光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 11203 は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0119] 図39は、図38に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

[0120] カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

[0121] レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0122] 撮像部11402は、撮像素子で構成される。撮像部11402を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部11402が多板式で構成される場合には、例えば各撮像素子によってRGBそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部11402は、3D（Dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者11131は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部11402が多板式で構成される場合には、各撮像素子に対応

して、レンズユニット１１４０１も複数系統設けられ得る。

[0123] また、撮像部１１４０２は、必ずしもカメラヘッド１１１０２に設けられなくてもよい。例えば、撮像部１１４０２は、鏡筒１１１０１の内部に、対物レンズの直後に設けられてもよい。

[0124] 駆動部１１４０３は、アクチュエータによって構成され、カメラヘッド制御部１１４０５からの制御により、レンズユニット１１４０１のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部１１４０２による撮像画像の倍率及び焦点が適宜調整され得る。

[0125] 通信部１１４０４は、ＣＣＵ１１２０１との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４０４は、撮像部１１４０２から得た画像信号をRAWデータとして伝送ケーブル１１４００を介してＣＣＵ１１２０１に送信する。

[0126] また、通信部１１４０４は、ＣＣＵ１１２０１から、カメラヘッド１１１０２の駆動を制御するための制御信号を受信し、カメラヘッド制御部１１４０５に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0127] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてＣＣＵ１１２０１の制御部１１４１３によって自動的に設定されてもよい。後者の場合には、いわゆるＡＥ（Auto Exposure）機能、ＡＦ（Auto Focus）機能及びＡＷＢ（Auto White Balance）機能が内視鏡１１１００に搭載されていることになる。

[0128] カメラヘッド制御部１１４０５は、通信部１１４０４を介して受信したＣＣＵ１１２０１からの制御信号に基づいて、カメラヘッド１１１０２の駆動を制御する。

- [0129] 通信部 11411 は、カメラヘッド 11102 との間で各種の情報を送受信するための通信装置によって構成される。通信部 11411 は、カメラヘッド 11102 から、伝送ケーブル 11400 を介して送信される画像信号を受信する。
- [0130] また、通信部 11411 は、カメラヘッド 11102 に対して、カメラヘッド 11102 の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。
- [0131] 画像処理部 11412 は、カメラヘッド 11102 から送信された RAW データである画像信号に対して各種の画像処理を施す。
- [0132] 制御部 11413 は、内視鏡 11100 による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部 11413 は、カメラヘッド 11102 の駆動を制御するための制御信号を生成する。
- [0133] また、制御部 11413 は、画像処理部 11412 によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置 11202 に表示させる。この際、制御部 11413 は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部 11413 は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具 11112 の使用時のミスト等を認識することができる。制御部 11413 は、表示装置 11202 に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者 11131 に提示されることにより、術者 11131 の負担を軽減することや、術者 11131 が確実に手術を進めることが可能になる。
- [0134] カメラヘッド 11102 及び CCU 11201 を接続する伝送ケーブル 11400 は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。
- [0135] ここで、図示する例では、伝送ケーブル 11400 を用いて有線で通信が

行われていたが、カメラヘッド 11102 と CCU 11201 との間の通信は無線で行われてもよい。

[0136] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、内視鏡 11100 のカメラヘッド 11102 に設けられた撮像部 11402 に好適に適用され得る。撮像部 11402 に本開示に係る技術を適用することにより、高ダイナミックレンジの撮影画像を得ることができるので、高ダイナミックレンジの撮影画像を提供することができる。

[0137] 以上、実施の形態およびその変形例、適用例ならびに応用例を挙げて本開示を説明したが、本開示は上記実施の形態等に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開示が、本明細書中に記載された効果以外の効果を持っていたてもよい。

[0138] また、例えば、本開示は以下のような構成を取ることができる。

(1)

入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行う比較器と、

前記比較により得られた結果に応じた画像信号を生成する生成回路とを備えた

固体撮像装置。

(2)

前記複数のランプ信号のうちの 1 つのランプ信号である第 1 ランプ信号を生成する第 1 ランプ信号生成回路と、

前記複数のランプ信号のうち前記第 1 ランプ信号とは異なるランプ信号である第 2 ランプ信号を生成する第 2 ランプ信号生成回路と

を更に備えた

(1) に記載の固体撮像装置。

(3)

前記複数のランプ信号において、スロープが互いに異なっている

(2)に記載の固体撮像装置。

(4)

光電変換により前記画素信号を生成する画素を更に備え、

前記画素は、前記光電変換の変換効率を切り替える切り替え回路を有する

(1)に記載の固体撮像装置。

(5)

特定ランプ信号を生成するランプ回路を更に備え、

前記比較器は、入力容量の互いに異なる複数の入力回路を有し、前記特定ランプ信号が前記複数の入力回路に入力されることにより前記複数のランプ信号を取得する

(1)に記載の固体撮像装置。

(6)

前記比較器は、

前記画素信号と、前記複数のランプ信号のうちの1つのランプ信号である第1ランプ信号とに対する第1作動増幅回路と、

前記画素信号と、前記複数のランプ信号のうち前記第1ランプ信号とは異なるランプ信号である第2ランプ信号とに対する第2作動増幅回路と、

前記第1作動増幅回路および前記第2作動増幅回路の出力負荷となる出力負荷回路と、

前記第1作動増幅回路および前記第2作動増幅回路のいずれかと、前記出力負荷回路とを接続する接続回路と

を有する

(1)ないし(5)のいずれか1つに記載の固体撮像装置。

(7)

前記比較器は、

前記画素信号と、前記複数のランプ信号のうちの1つのランプ信号である

第1ランプ信号とに対する第1作動増幅回路と、

前記画素信号と、前記複数のランプ信号のうち前記第1ランプ信号とは異なるランプ信号である第2ランプ信号とに対する第2作動増幅回路と、

前記第1作動増幅回路および前記第2作動増幅回路の出力負荷となる出力負荷回路と、

前記第1作動増幅回路および前記第2作動増幅回路のいずれかと、前記出力負荷回路とを接続する接続回路と

を有し、

前記画素は、

入射光を光電変換する光電変換部と、

前記光電変換部から転送された電荷を保持する電荷保持部と、

前記光電変換部から前記電荷保持部に電荷を転送する転送トランジスタと

、

スイッチ素子を介して前記電荷保持部に接続された付加容量部と

を有し、

当該固体撮像装置は、前記接続回路を介して前記第1作動増幅回路と前記出力負荷回路とが接続されているときに、前記スイッチ素子をオンし、前記接続回路を介して前記第2作動増幅回路と前記出力負荷回路とが接続されているときに、前記スイッチ素子をオフする制御回路を更に備えた

(1)に記載の固体撮像装置。

(8)

前記生成回路は、前記複数のランプ信号のうち相対的に低スロープの第2ランプ信号を用いて生成された第1階調信号、もしくは、前記複数のランプ信号のうち相対的に高スロープの第3ランプ信号を用いて生成された第2階調信号と、所定の閾値との大小関係に基づいて、前記第1階調信号および前記第2階調信号のいずれを前記画像信号の生成に使用するか否かを決定する

(1)ないし(7)のいずれか1つに記載の固体撮像装置。

(9)

入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行うことと、

前記比較により得られた結果に応じた画像信号を生成することと

を含む

信号処理方法。

(10)

前記画素信号を生成するとともに、ランプ信号生成回路を用いて前記複数のランプ信号を生成することと

を更に含む

(9)に記載の信号処理方法。

(11)

前記画素信号を生成するとともに、ランプ信号生成回路を用いて特定ランプ信号を生成することと、

前記特定ランプ信号を、入力容量の互いに異なる複数の入力回路に入力することにより前記複数のランプ信号を生成することと

を更に含む

(9)または(10)に記載の信号処理方法。

(12)

前記複数のランプ信号のうち相対的に低スロープの低スロープランプ信号を用いて生成された第1階調信号、もしくは、前記複数のランプ信号のうち相対的に高スロープの高スロープランプ信号を用いて生成された第2階調信号と、所定の閾値との大小関係に基づいて、前記第1階調信号および前記第2階調信号のいずれを前記画像信号の生成に使用するか否かを決定すること
を更に含む

(9)ないし(11)のいずれか1つに記載の信号処理方法。

[0139] 本開示の一実施の形態に係る固体撮像装置および信号処理方法によれば、入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行い、上記比較により得られた結果に応じた

画像信号を生成するようにしたので、比較器の後段の処理で、適切なアナログゲインの信号を選択することが可能である。これにより、フィードバック回路を設ける必要がないので、検出結果をフィードバックする回路を設けた場合のような遅延が生じるのを抑制することができる。

[0140] 本出願は、日本国特許庁において2020年10月20日出願された日本特許出願番号第2020-175867号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0141] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行う比較器と、
前記比較により得られた結果に応じた画像信号を生成する生成回路と
と
を備えた
固体撮像装置。
- [請求項2] 前記複数のランプ信号のうちの1つのランプ信号である第1ランプ信号を生成する第1ランプ信号生成回路と、
前記複数のランプ信号のうち前記第1ランプ信号とは異なるランプ信号である第2ランプ信号を生成する第2ランプ信号生成回路と
を更に備えた
請求項1に記載の固体撮像装置。
- [請求項3] 前記複数のランプ信号において、スロープが互いに異なっている
請求項2に記載の固体撮像装置。
- [請求項4] 光電変換により前記画素信号を生成する画素を更に備え、
前記画素は、前記光電変換の変換効率を切り替える切り替え回路を有する
請求項1に記載の固体撮像装置。
- [請求項5] 特定ランプ信号を生成するランプ回路を更に備え、
前記比較器は、入力容量の互いに異なる複数の入力回路を有し、前記特定ランプ信号が前記複数の入力回路に入力されることにより前記複数のランプ信号を取得する
請求項1に記載の固体撮像装置。
- [請求項6] 前記比較器は、
前記画素信号と、前記複数のランプ信号のうちの1つのランプ信号である第1ランプ信号とに対する第1作動増幅回路と、
前記画素信号と、前記複数のランプ信号のうち前記第1ランプ信号

とは異なるランプ信号である第2ランプ信号とに対する第2作動増幅回路と、

前記第1作動増幅回路および前記第2作動増幅回路の出力負荷となる出力負荷回路と、

前記第1作動増幅回路および前記第2作動増幅回路のいずれかと、前記出力負荷回路とを接続する接続回路と

を有する

請求項1に記載の固体撮像装置。

[請求項7]

前記画素は、

入射光を光電変換する光電変換部と、

前記光電変換部から転送された電荷を保持する電荷保持部と、

前記光電変換部から前記電荷保持部に電荷を転送する転送トランジスタと、

スイッチ素子を介して前記電荷保持部に接続された付加容量部とを有し、

当該固体撮像装置は、前記接続回路を介して前記第1作動増幅回路と前記出力負荷回路とが接続されているときに、前記スイッチ素子をオンし、前記接続回路を介して前記第2作動増幅回路と前記出力負荷回路とが接続されているときに、前記スイッチ素子をオフする制御回路を更に備えた

請求項6に記載の固体撮像装置。

[請求項8]

前記生成回路は、前記複数のランプ信号のうち相対的に低スロープの低スロープランプ信号を用いて生成された第1階調信号、もしくは、前記複数のランプ信号のうち相対的に高スロープの高スロープランプ信号を用いて生成された第2階調信号と、所定の閾値との大小関係に基づいて、前記第1階調信号および前記第2階調信号のいずれを前記画像信号の生成に使用するか否かを決定する

請求項1に記載の固体撮像装置。

- [請求項9] 入射光量に応じた画素信号と、時間的にずれた複数のランプ信号との比較に対して時間的なシリアル処理を行うことと、
前記比較により得られた結果に応じた画像信号を生成することと
を含む
信号処理方法。
- [請求項10] 前記画素信号を生成するとともに、ランプ回路を用いて前記複数のランプ信号を生成することと
を更に含む
請求項9に記載の信号処理方法。
- [請求項11] 前記画素信号を生成するとともに、ランプ回路を用いて特定ランプ信号を生成することと、
前記特定ランプ信号を、入力容量の互いに異なる複数の入力回路に入力することにより前記複数のランプ信号を生成することと
を更に含む
請求項9に記載の信号処理方法。
- [請求項12] 前記複数のランプ信号のうち相対的に低スロープの低スロープランプ信号を用いて生成された第1階調信号、もしくは、前記複数のランプ信号のうち相対的に高スロープの高スロープランプ信号を用いて生成された第2階調信号と、所定の閾値との大小関係に基づいて、前記第1階調信号および前記第2階調信号のいずれを前記画像信号の生成に使用するか否かを決定することを更に含む
請求項9に記載の信号処理方法。

1

10

11

20

21

垂直駆動回路

22

AD変換回路

23

水平駆動回路

24

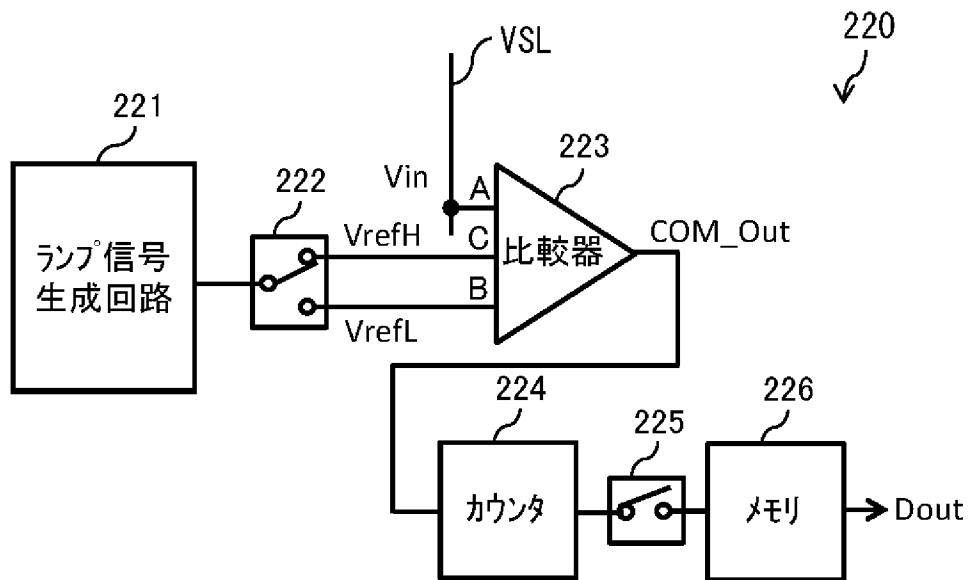
システム制御回路

25

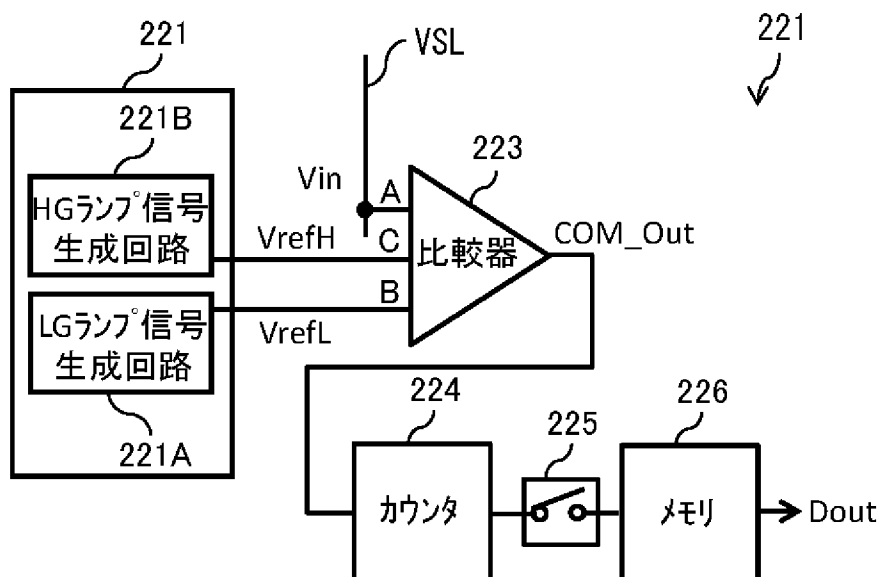
VSL

出力回路

[図3]

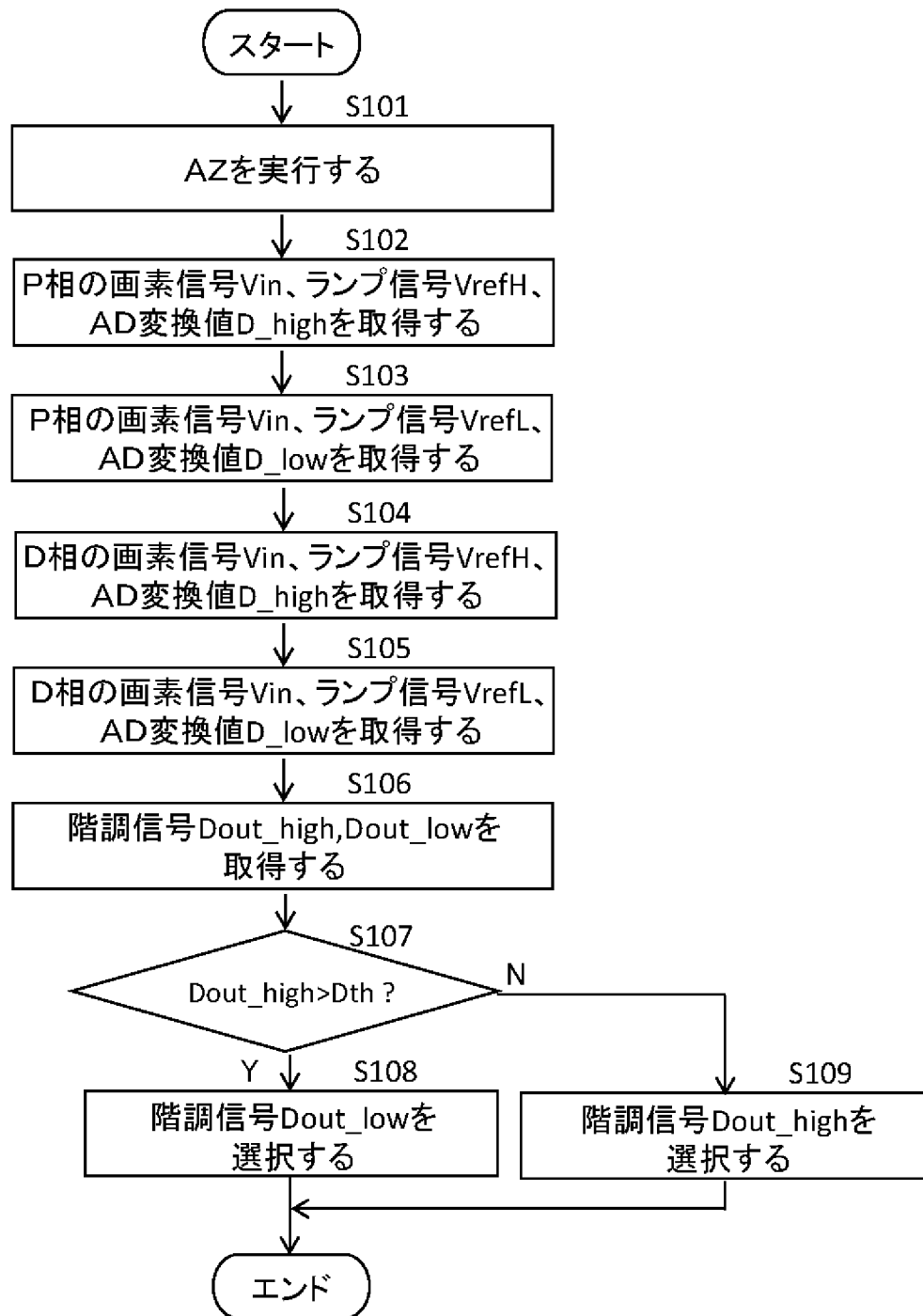


[図4]

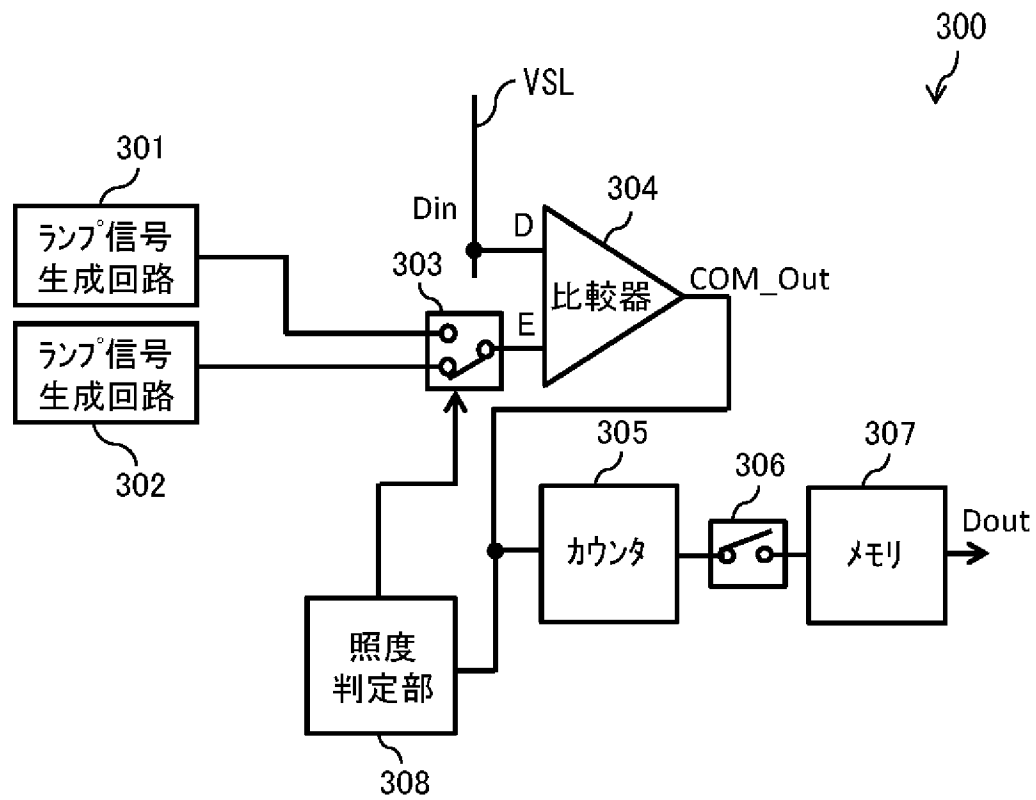


The timing diagram illustrates the relationship between the reference voltages (V_{refL} and V_{refH}), the address (AZ), and the sampling signals ($S0$ and $S1$) across different phases: AZ , HG P相, LG P相, HG D相, and LG D相. The diagram shows that V_{refL} and V_{refH} are high during the AZ phase and low during the HG and LG phases. The address AZ is high during the AZ phase and low during the HG and LG phases. The sampling signals $S0$ and $S1$ are high during the AZ phase and low during the HG and LG phases. The HG and LG phases are further divided into P相 (Pre-charge) and D相 (Discharge) sub-phases.

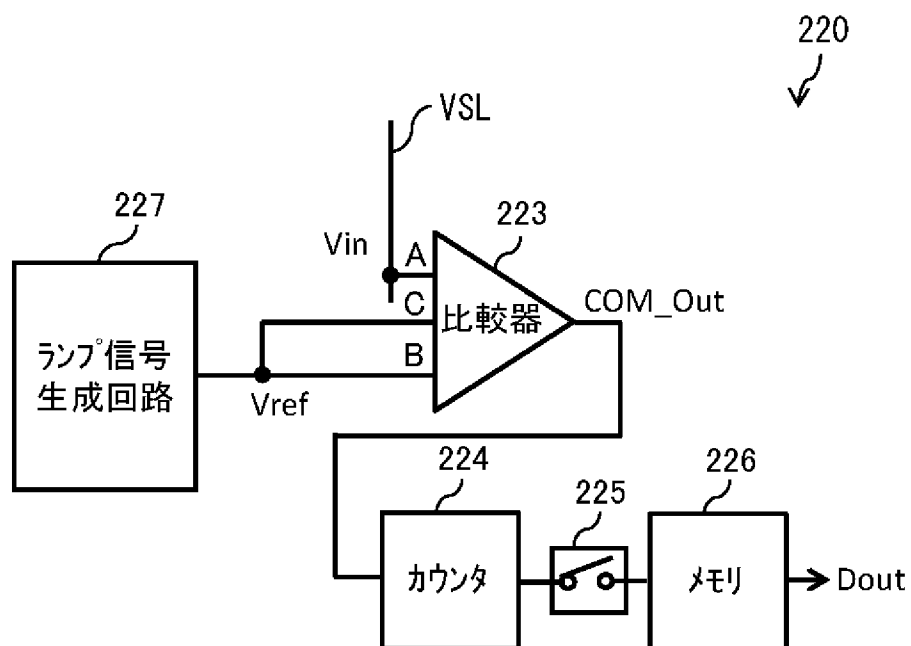
[図7]



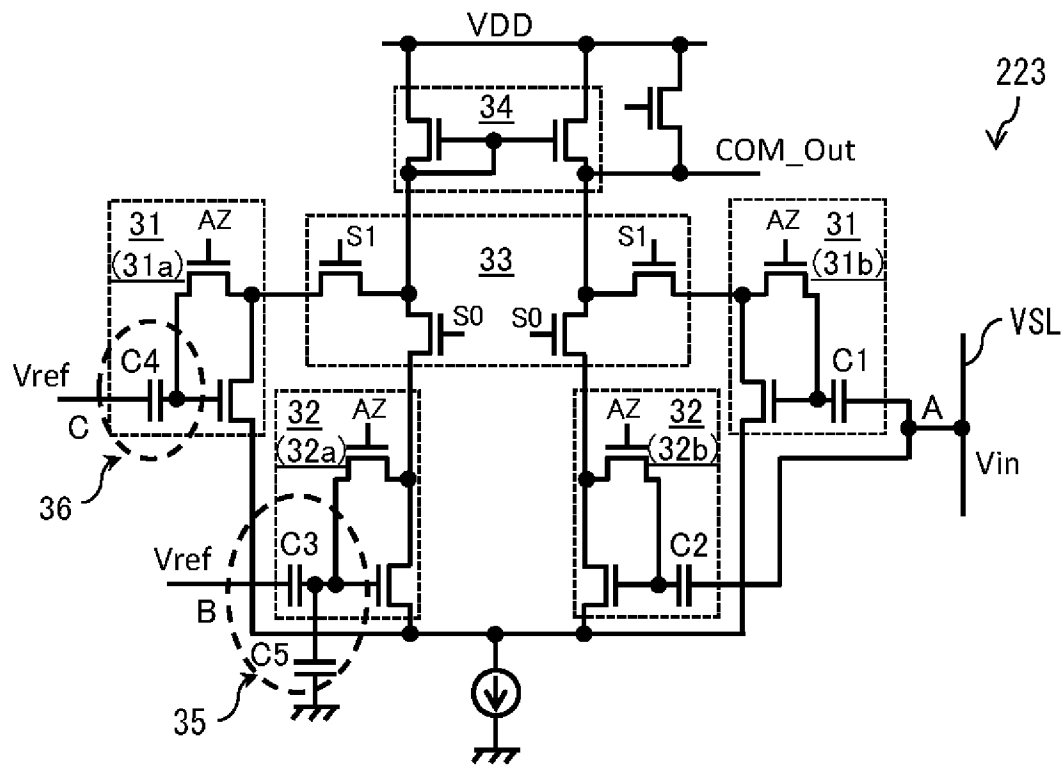
[図8]



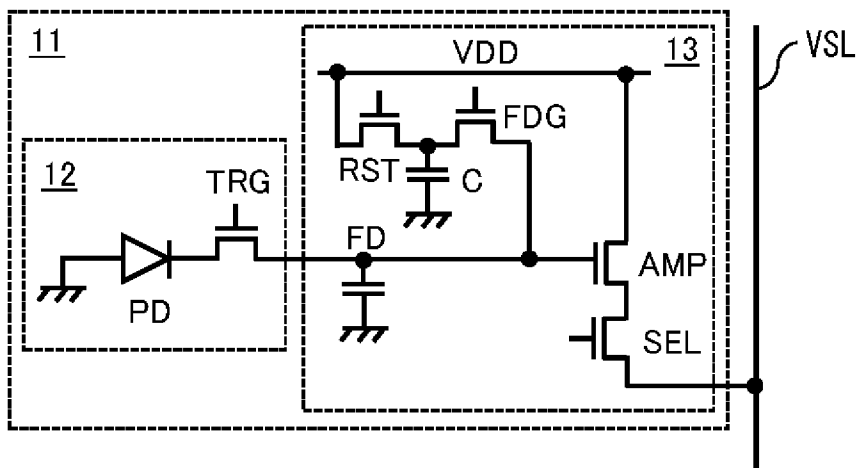
[図9]



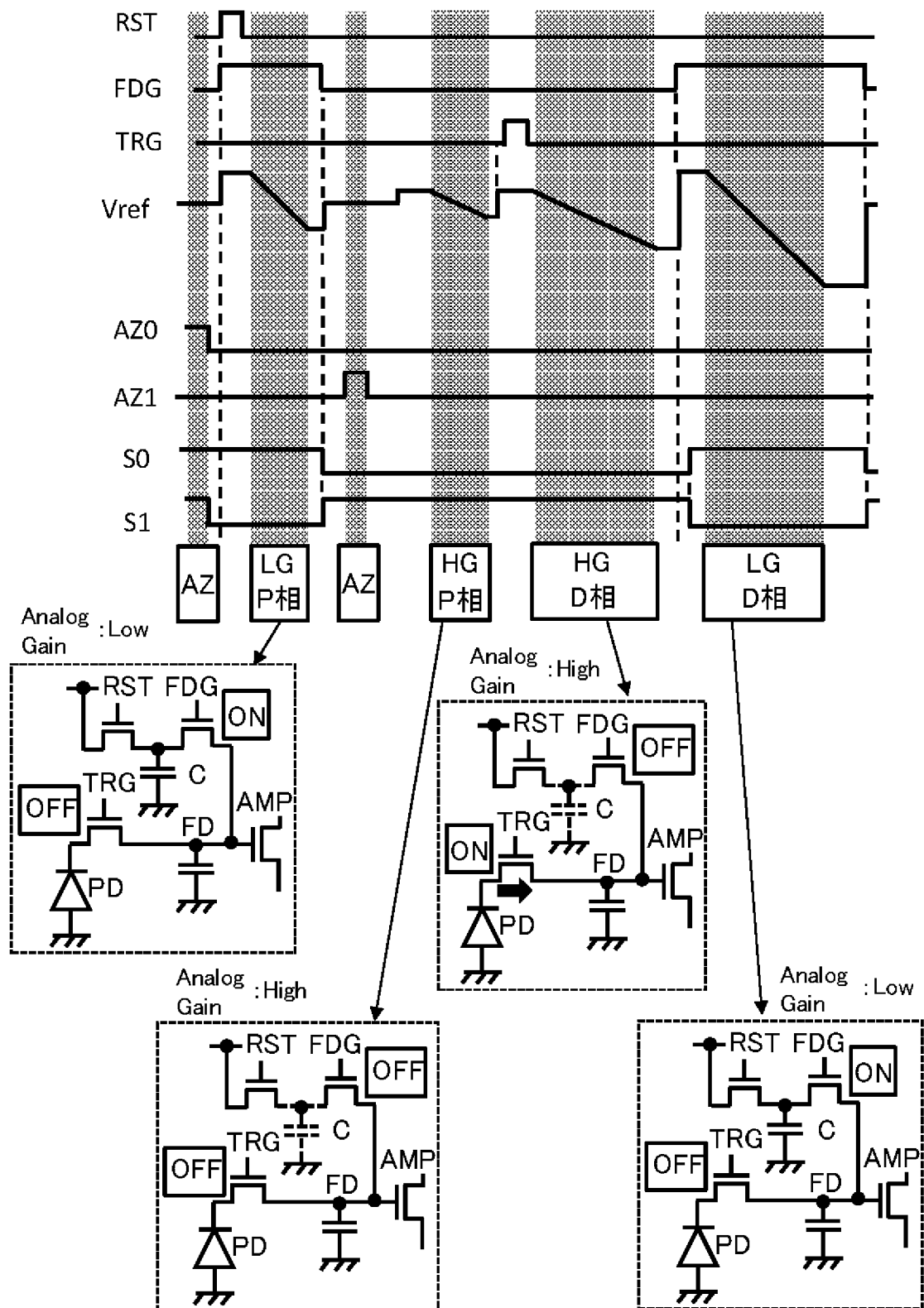
[図10]



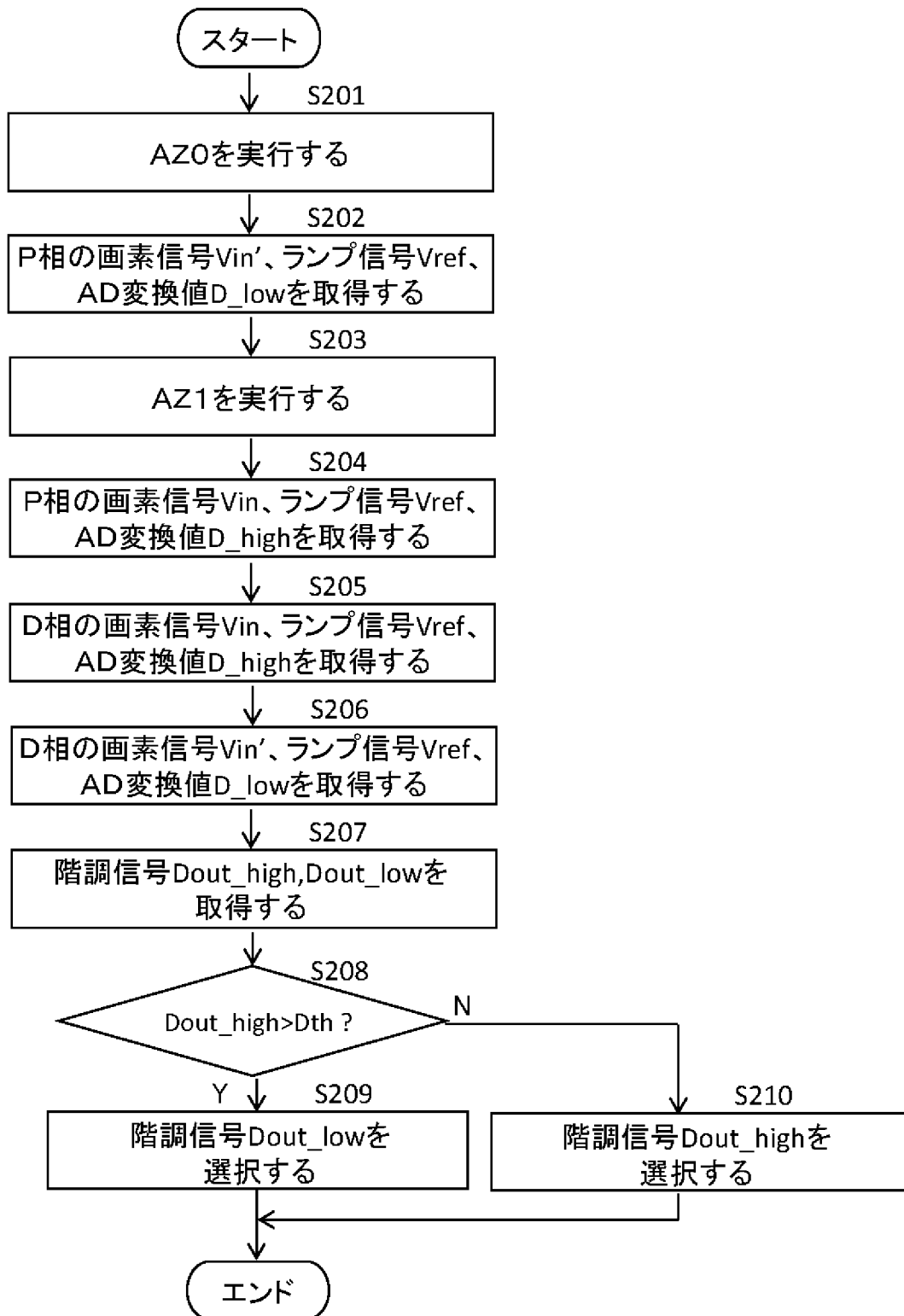
[図11]



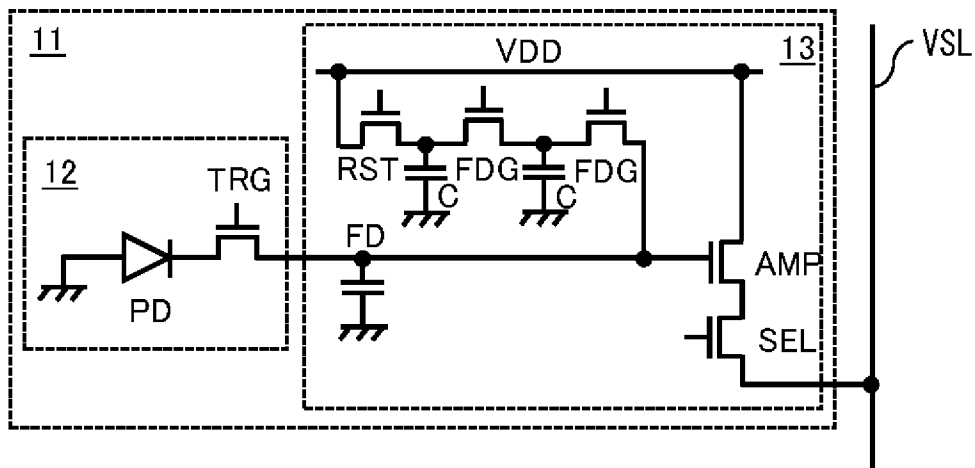
[図13]



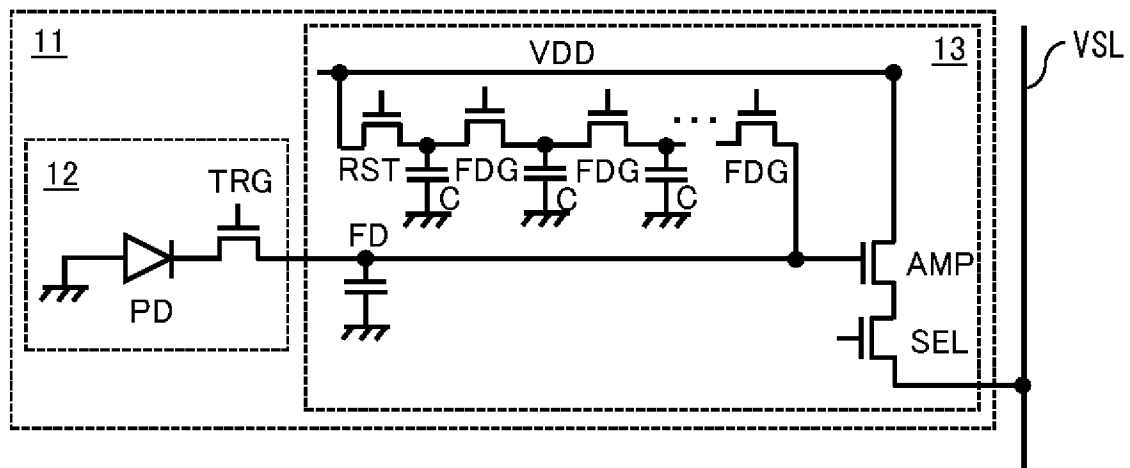
[図14]



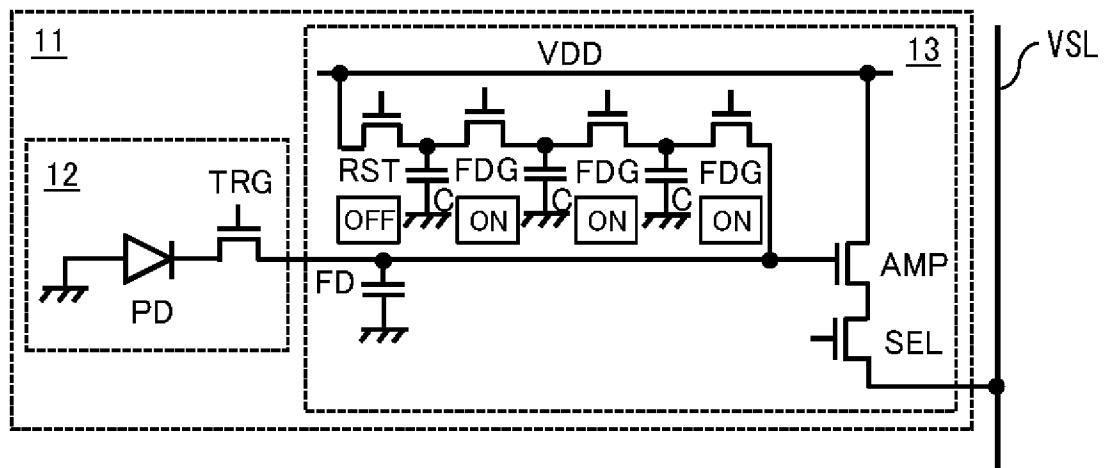
[図15]

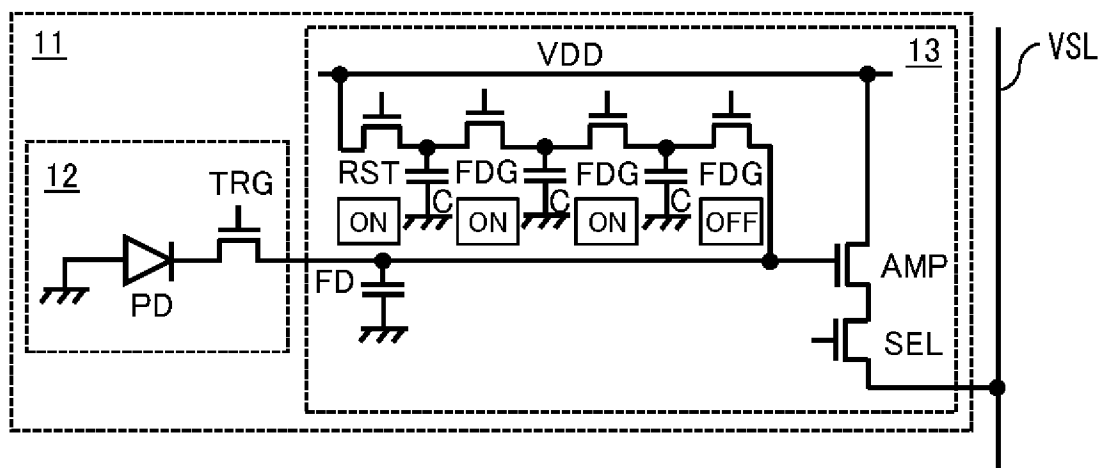
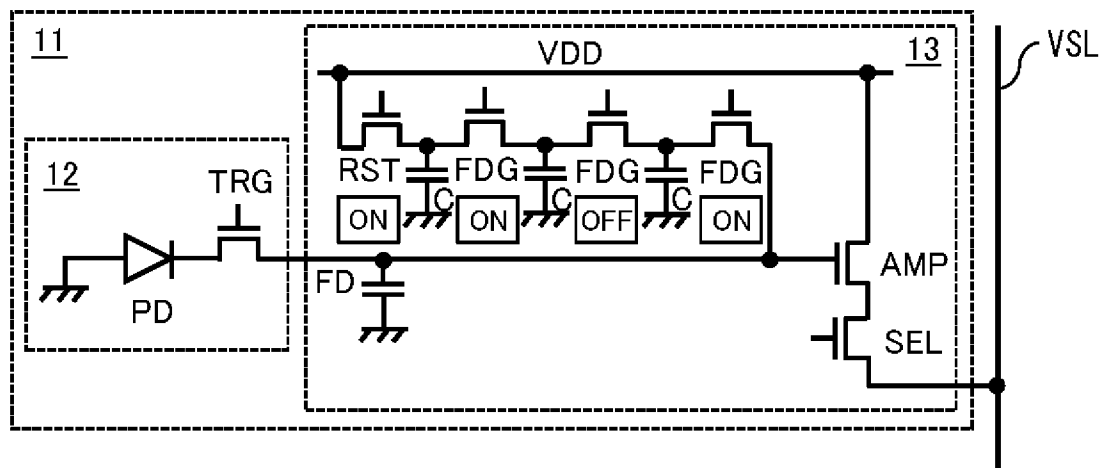
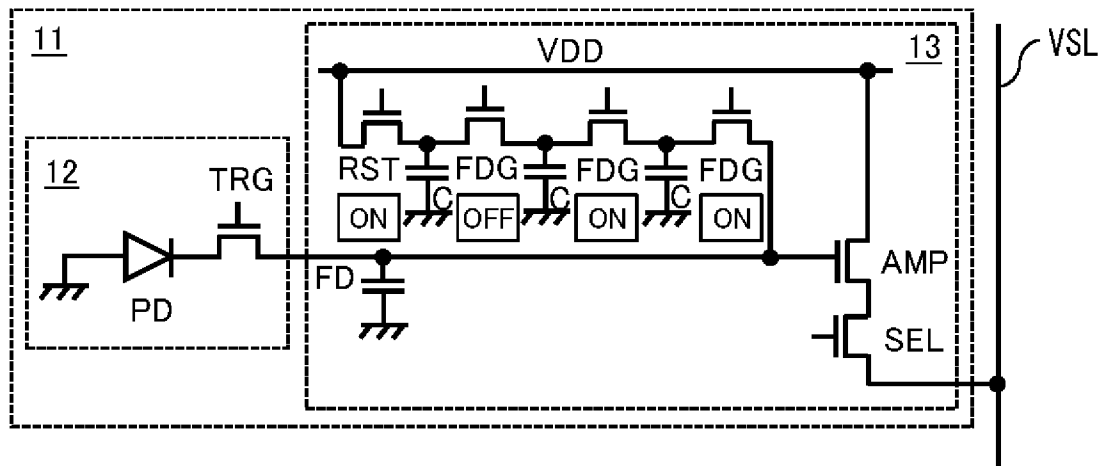


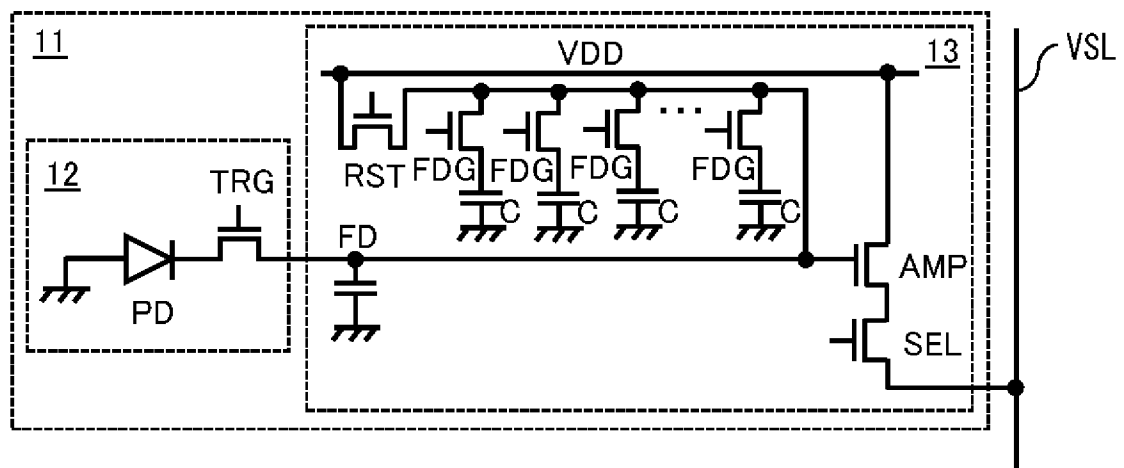
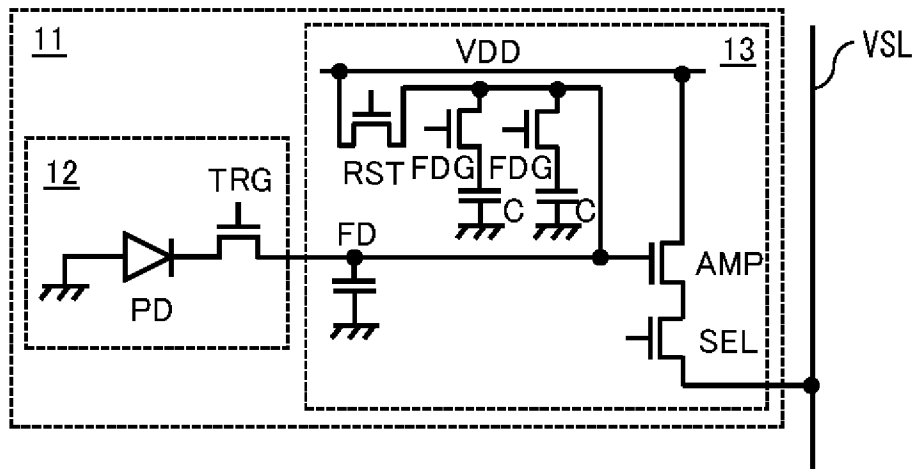
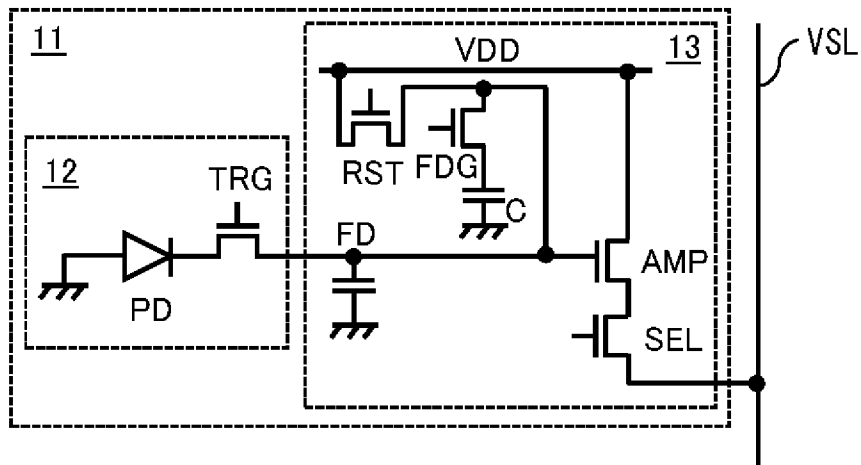
[図16]



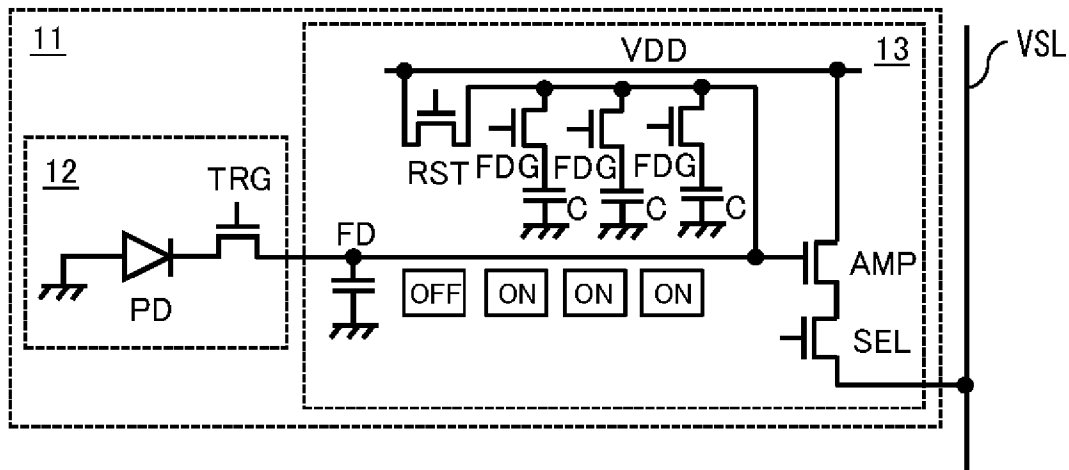
[図17]



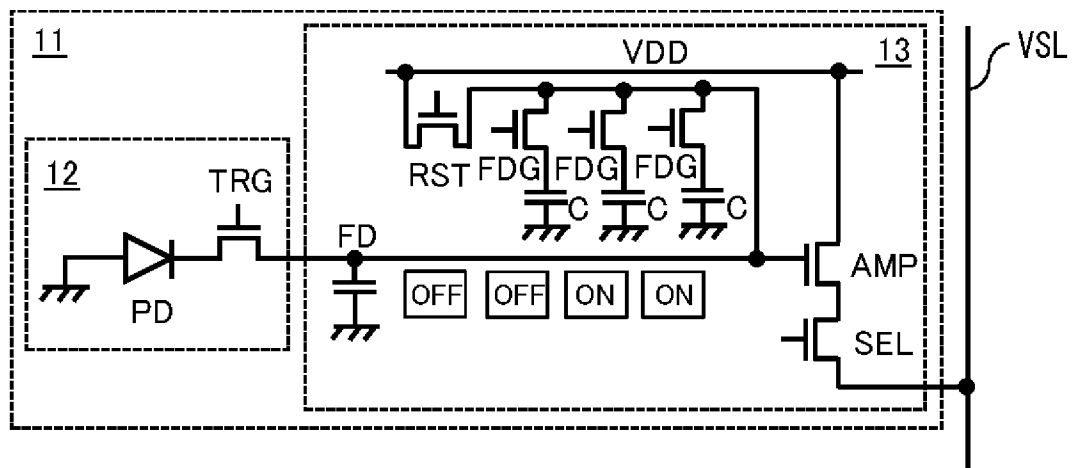




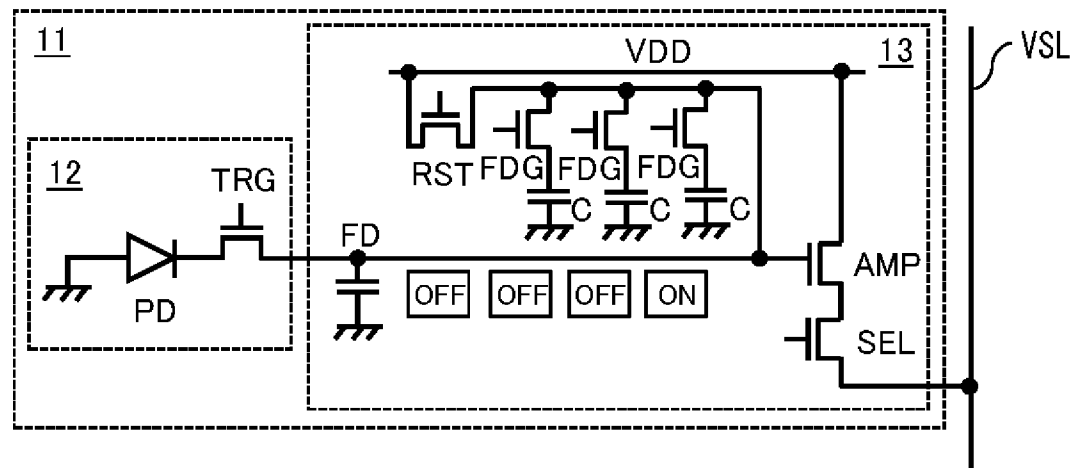
[図24]



[図25]

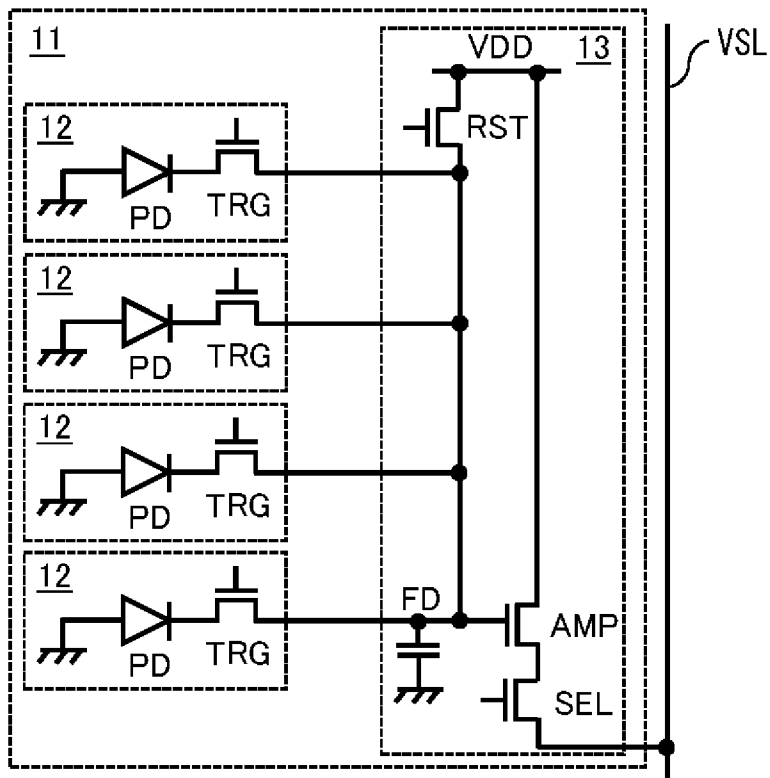


[図26]

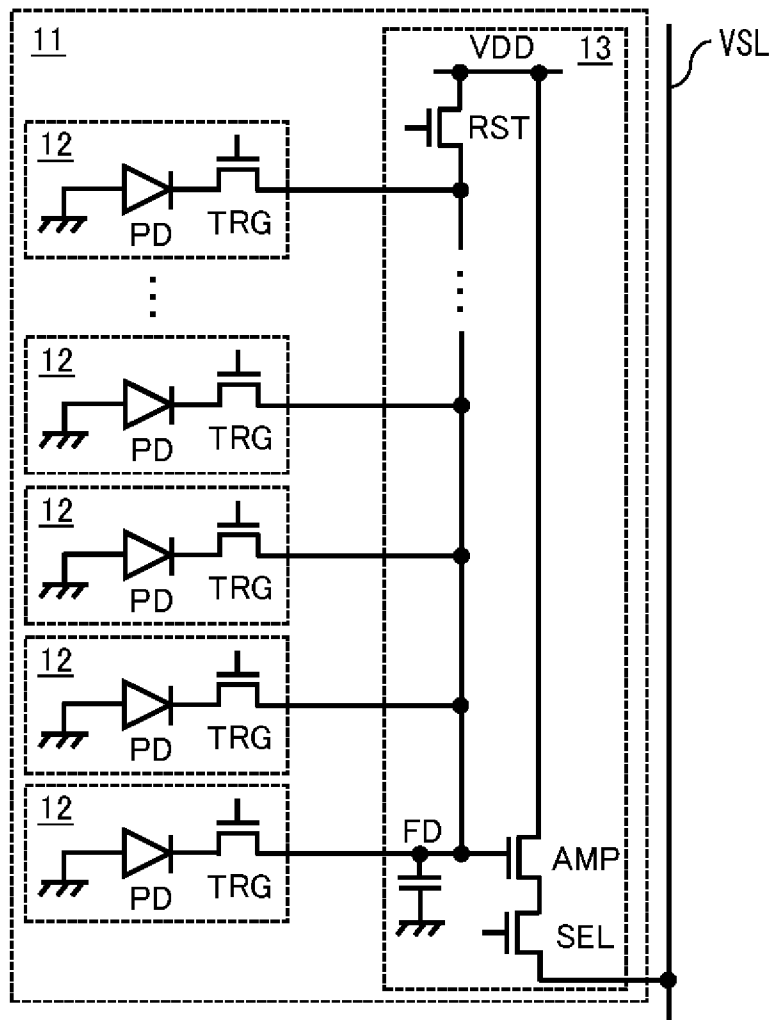


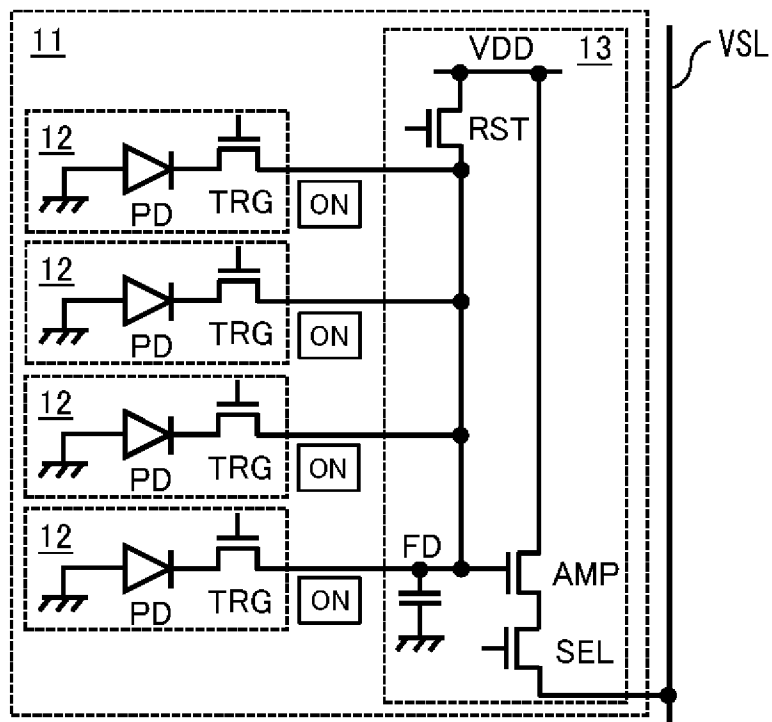
[illegible]

[図29]

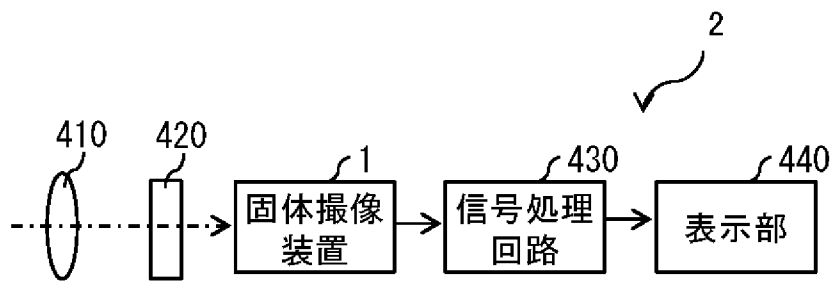


[図30]

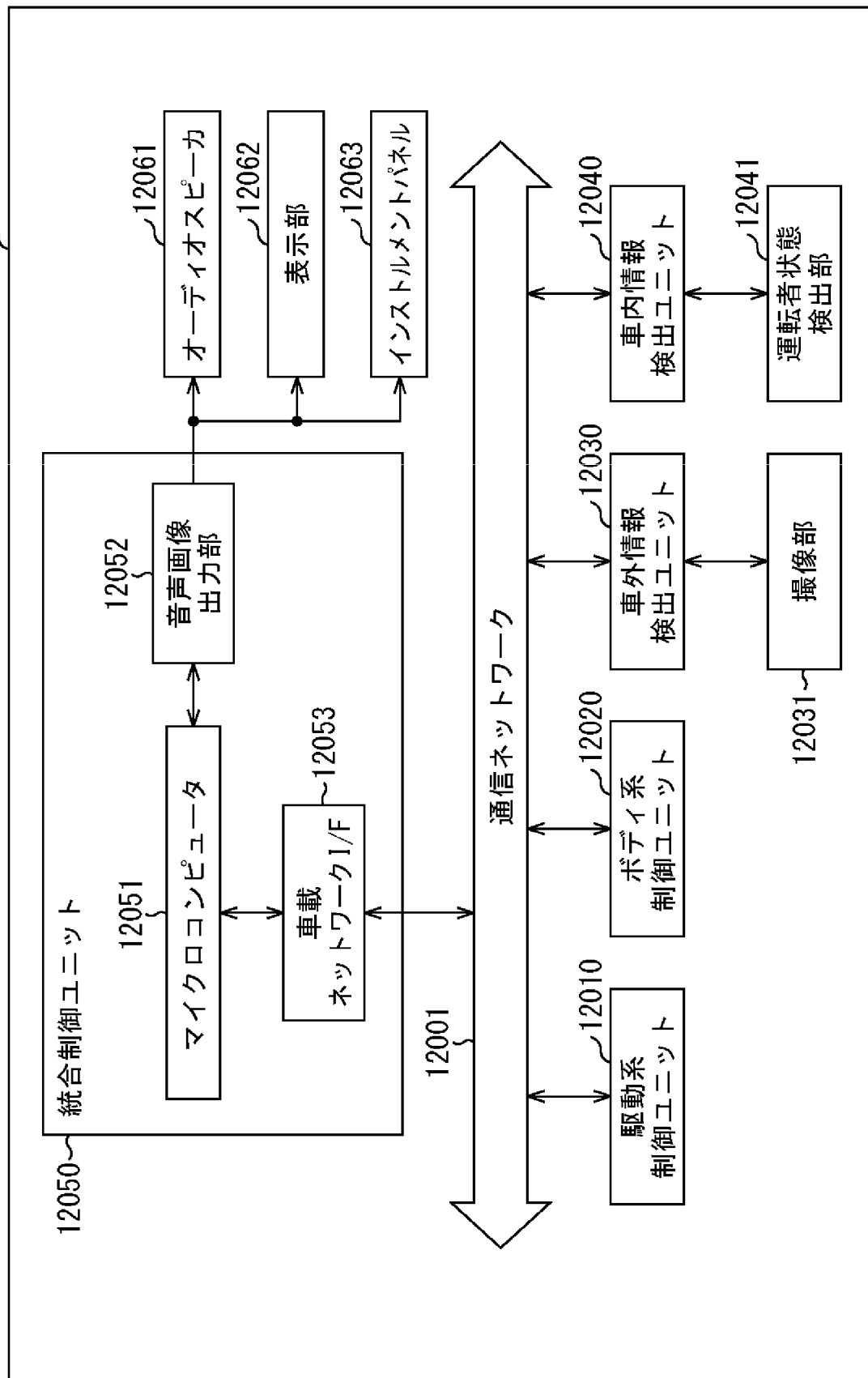




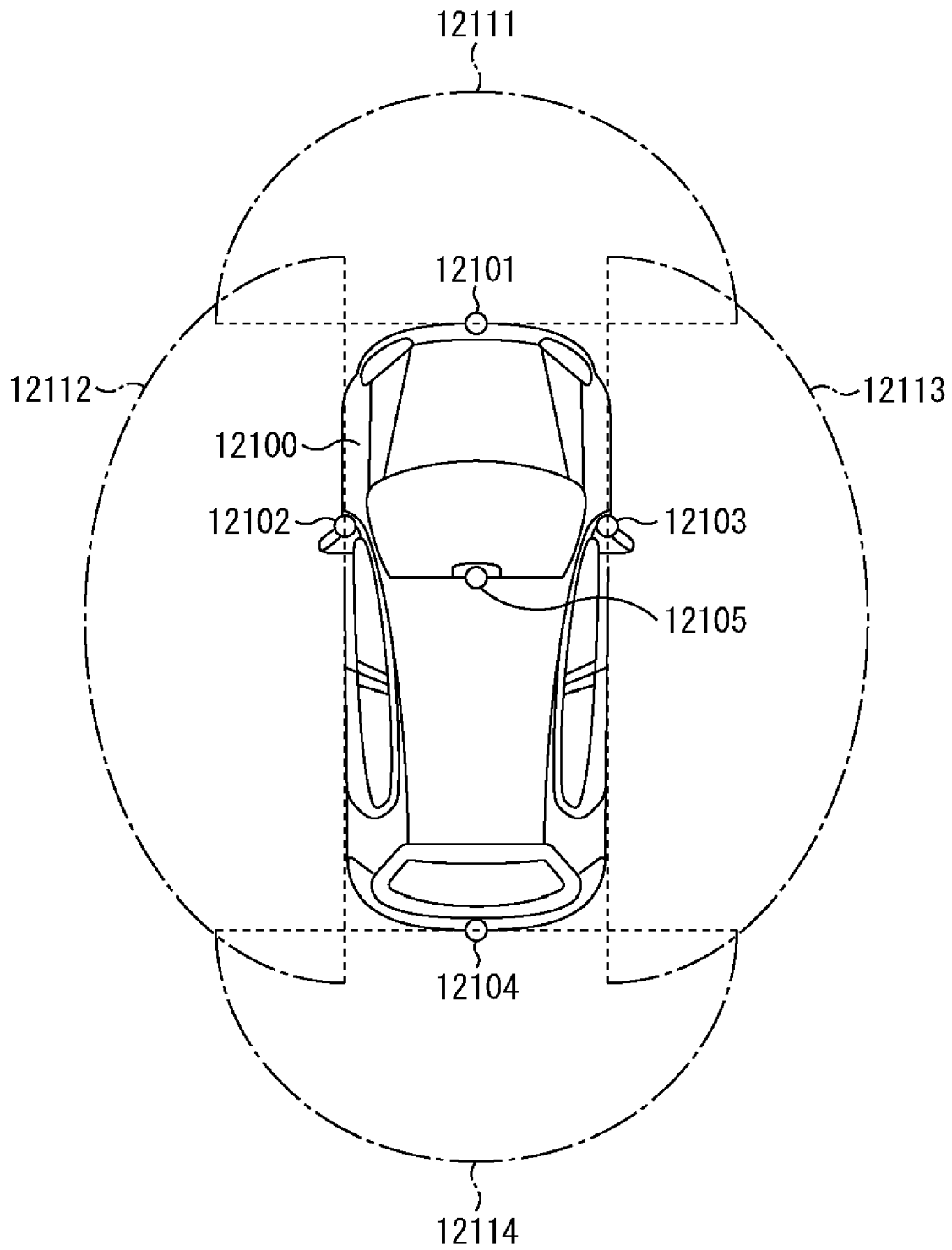
[図35]



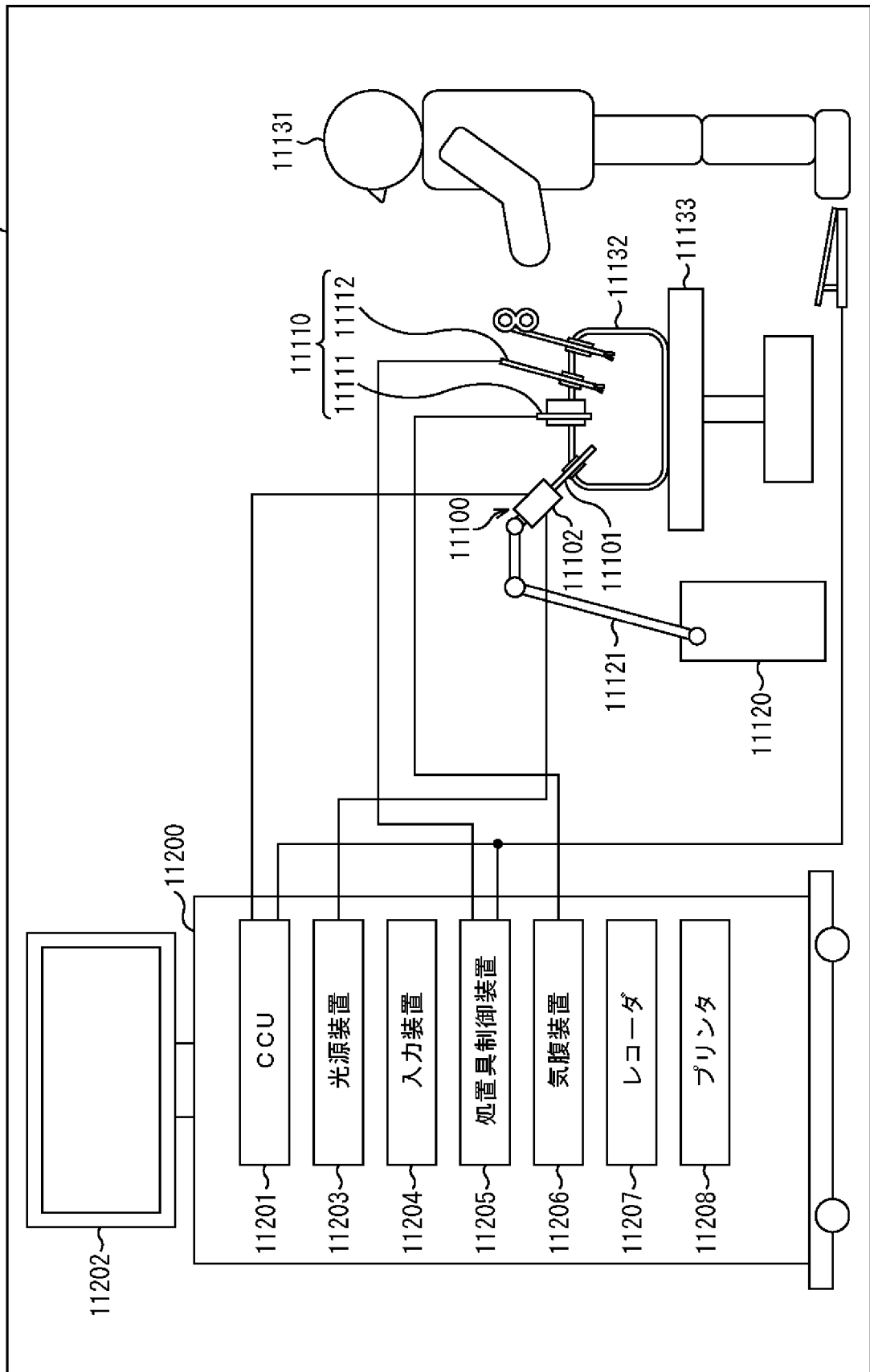
[図36]



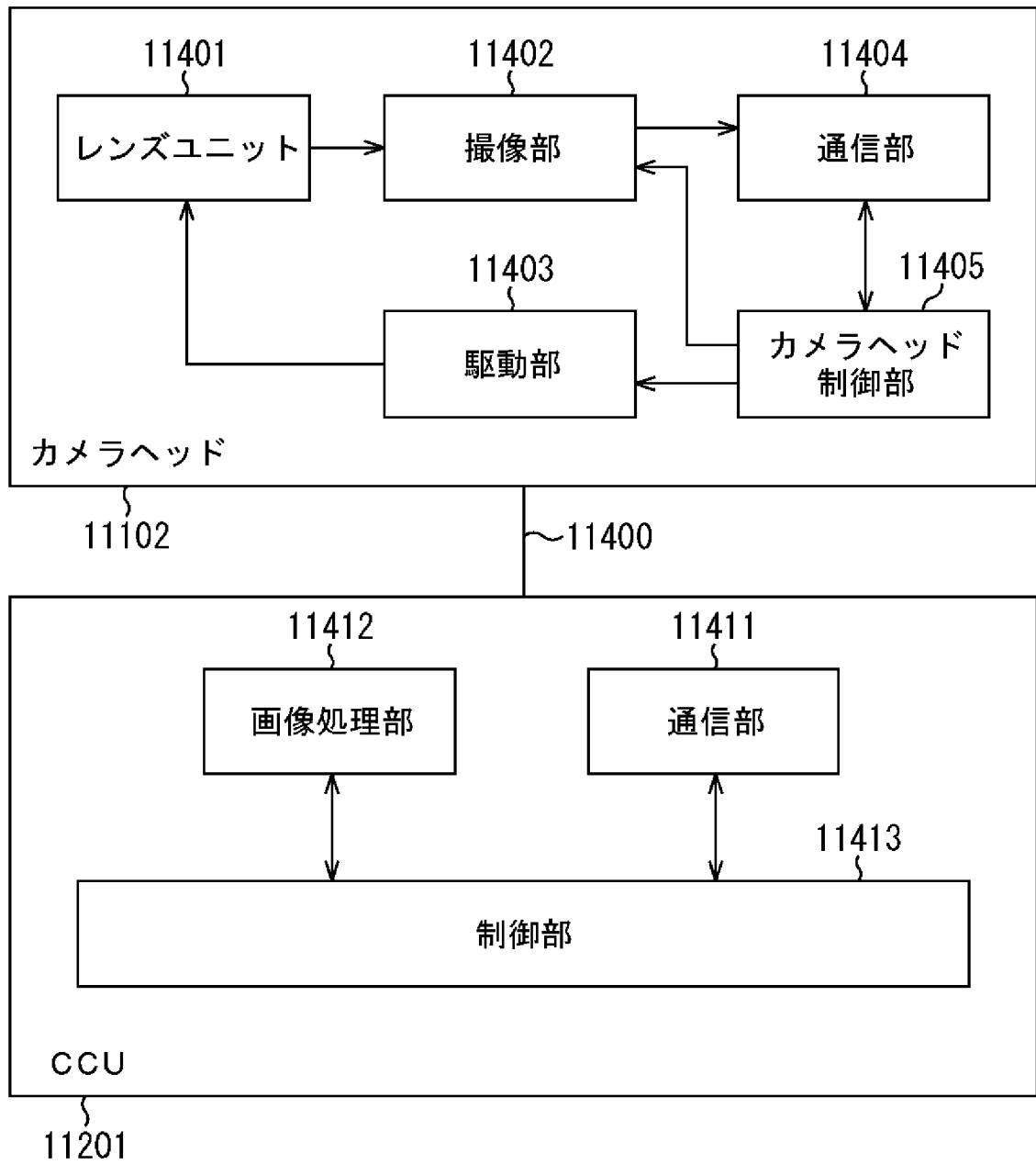
[図37]



[図38]



[図39]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/037248

A. CLASSIFICATION OF SUBJECT MATTER		
H03M 1/56 (2006.01)i; H04N 5/225 (2006.01)i; H04N 5/235 (2006.01)i; H04N 5/374 (2011.01)i; H04N 5/3745 (2011.01)i; H04N 5/378 (2011.01)i FI: H04N5/3745; H04N5/374; H04N5/378; H04N5/225 300; H04N5/235 500; H03M1/56 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H03M1/56; H04N5/225; H04N5/235; H04N5/374; H04N5/3745; H04N5/378		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2021 Registered utility model specifications of Japan 1996-2021 Published registered utility model applications of Japan 1994-2021		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2013-9087 A (CANON INC.) 10 January 2013 (2013-01-10) paragraphs [0029]-[0032], [0037], fig. 1, 5, 7	1-3, 9-10
Y		4
A		5-8, 11-12
Y	JP 2016-92661 A (SONY CORP.) 23 May 2016 (2016-05-23) paragraphs [0082]-[0088], fig. 5	4
A	JP 2013-251677 A (SONY CORP.) 12 December 2013 (2013-12-12) entire text, all drawings	1-12
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 05 November 2021		Date of mailing of the international search report 22 November 2021
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/037248

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2013-9087	A	10 January 2013	US 2012/0327279 A1 paragraphs [0042]-[0045], [0055], fig. 1, 5, 7 EP 2538664 A2 CN 102843528 A	
JP	2016-92661	A	23 May 2016	US 2017/0318250 A1 paragraphs [0095]-[0101], fig. 5 WO 2016/072289 A1 CN 107079116 A	
JP	2013-251677	A	12 December 2013	US 2015/0130971 A1 entire text, all drawings WO 2013/179630 A1 CN 104471860 A KR 10-2015-0022772 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H03M 1/56(2006.01)i; H04N 5/225(2006.01)i; H04N 5/235(2006.01)i; H04N 5/374(2011.01)i; H04N 5/3745(2011.01)i; H04N 5/378(2011.01)i FI: H04N5/3745; H04N5/374; H04N5/378; H04N5/225 300; H04N5/235 500; H03M1/56		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H03M1/56; H04N5/225; H04N5/235; H04N5/374; H04N5/3745; H04N5/378		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2013-9087 A（キヤノン株式会社）10.01.2013（2013-01-10） 段落0029-0032, 0037, 図1, 5, 7	1-3, 9-10
Y		4
A		5-8, 11-12
Y	JP 2016-92661 A（ソニー株式会社）23.05.2016（2016-05-23） 段落[0082]-[0088], 図5	4
A	JP 2013-251677 A（ソニー株式会社）12.12.2013（2013-12-12） 全文, 全図	1-12
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 05.11.2021		国際調査報告の発送日 22.11.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 西谷 憲人 5V 9187 電話番号 03-3581-1101 内線 3571

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/037248

引用文献			公表日	パテントファミリー文献	公表日
JP	2013-9087	A	10.01.2013	US 2012/0327279 A1	
				段落0042-0045, 0050, 図1, 5, 7	
				EP 2538664 A2	
JP	2016-92661	A	23.05.2016	CN 102843528 A	
				US 2017/0318250 A1	
				段落[0095]-[0101], 図5	
JP	2013-251677	A	12.12.2013	WO 2016/072289 A1	
				CN 107079116 A	
				US 2015/0130971 A1	
JP	2013-251677	A	12.12.2013	全文, 全図	
				WO 2013/179630 A1	
				CN 104471860 A	
JP	2013-251677	A	12.12.2013	KR 10-2015-0022772 A	