



본 발명은 일반적으로 반도체 장치에 관한 것이며, 특히 GaAs(Gallium Arsenide) 반도체 장치에 관한 것이다.

### 배경기술

현재 이용되는 반도체 다이 패키지의 가장 보편적인 형태들 중 두 가지는 플라스틱 패키지 및 세라믹 패키지이다. 어떤 경우에는(예를 들면, 헤메티시티(hemeticity) 및/또는 고주파수가 요구되는 경우) 플라스틱 패키지에 비하여 세라믹 패키지가 선호되지만, 플라스틱 패키지가 비용이 저렴하므로 세라믹 패키지에 비하여 일반적으로는 선호된다.

실리콘 다이를 패키징하기 위하여 플라스틱 패키지가 일상적으로 이용되지만, 플라스틱 패키지로 GaAs 반도체 다이를 패키징하는 시도는 다소 문제가 있는 것으로 밝혀졌다. 예를 들면, 비교적 두꺼운 GaAs 다이(즉, 약 3 밀(mils) 보다 더 큰 두께를 가지는 다이)가 플라스틱으로 패키징될 수 있지만, 두꺼운 GaAs 다이의 전력소모 특성은 실현될 수 있는 최대의 전력 성능을 제한한다.

전력소모 문제를 극복하고 더욱 복잡한 회로를 허용하기 위하여, GaAs 다이의 두께를 3 밀 보다 적게 되도록 감소시키는 시도가 이루어져 왔다. 그러나, 패키징과 관련된 다이 핸들링 프로세스는 얇은, 즉 3 밀 보다 적은, GaAs 다이와 양립될 수 없다. 전력소모 목적으로 얇게 만들어진 GaAs 다이를 강화하기 위한 시도로 두꺼운, 약 18 $\mu$ m인, 금 백메탈층(gold back metal layer)의 이용이 제안되었다. 불행히도, 두꺼운 금 백메탈층은 적어도 두 가지 이유, 즉 1) 두꺼운 금은 반도체 다이를 리드 프레임에 부착하기 위하여 플라스틱 패키징 프로세스에서 이용된 소프트-솔더(soft-solder)가 쉽게 부서지도록 하고; 2) 금은 플라스틱 패키지로부터 얇은 판으로 갈라지기 쉬운 경향이 있는 것을 이유로 플라스틱 패키징 프로세스와 양립할 수 없다.

따라서, 필요한 것은 고전력 GaAs 반도체 다이가 플라스틱 패키지에서 이용되도록 하는 방법이다. 고전력 반도체 다이가 플라스틱 패키지에서 이용되도록 함으로써, 성능손실 없이 실질적인 비용절감을 이룰 수 있을 것이다.

### 도면의 간단한 설명

본 개시의 다양한 장점들, 특징들 및 특성들 뿐만 아니라, 구조의 관련된 요소들의 방법들, 동작 및 기능들, 및 제조의 경제 및 부분들의 조합은, 모두가 본 명세서의 일부를 형성하는, 첨부도면들을 참조하는 이하의 설명 및 청구범위를 고려하여 자명해질 것이다.

도 1은 본 발명의 일 실시예에 따른 구리 백메탈 구조를 갖는 얇은 GaAs 반도체 다이의 도면이고;

도 2는 본 발명의 일 실시예에 따른 플라스틱 패키지에 인캡슐레이트된(encapsulated) 구리 백메탈 구조를 가지는 얇은 GaAs 다이이다.

### 발명의 상세한 설명

도 1-2는 본 개시에 따르는, 플라스틱 패키지에서 이용하는데 적절한 구리 백메탈 구조를 갖는 얇은 GaAs 다이를 도시한다. 어떤 실시예에서는, 구리 백메탈층 이외에 다양한 안티-스트레스(anti-stress) 및 산화 저항층(oxidation resistant layers)이 도시된다. 도 2는 플라스틱 패키지에 인캡슐레이트된 완성된 반도체 다이를 도시한다. 구리 백메탈 구조를 제공함으로써, 얇은, 고전력, GaAs 반도체 다이가 플라스틱 패키지에서 이용될 수 있다. 일반적으로, GaAs 기판은 2 밀(약 50 마이크론)보다 적은 두께이며, 반도체 다이의 GaAs 기판의 특정한 실시예들은 대략적으로 1-2 밀(약 25-50 마이크론)의, 대략적으로 1.5 밀(약 38 마이크론)보다 적은, 또는 대략적으로 1 밀(약 25 마이크론)보다 적거나 같은 두께를 갖는다. 여기서 이용된, 대략적으로(및 약)는 일반적으로 프로세스 제한을 의미한다. 예를 들면, 반도체 기판을 연마하기 위한 특정한 프로세스가 종래에는 원하는 프로세스 파라미터의 10 퍼센트 내에서 수행된다면, 대략적으로 1 밀(약 25 마이크론)의 공칭 두께(nominal thickness)를 갖는 기판은 .9 밀(약 22 마이크론) 내지 1.1 밀(약 28 마이크론)의 실제적인 두께를 가질 것이다.

구리 백메탈층은 GaAs 다이에 기계적 강도 및 향상된 열소모(heat dissipation) 특성을 모두 제공하며, 소프트-솔더 다이 부착 기술과 양립 가능한 GaAs 다이를 만든다. 소프트 솔더 다이 부착은 일반적으로 약 5% 주석(tin) 및 95% 리드(lead)를 포함하는 소프트 솔더를 이용하는 다이 부착 방법들을 의미한다. 소프트 솔더 다이 부착된 방법은 플라스틱 패키지에서 인캡슐레이션을 위하여 반도체 다이를 준비하는 경우에 이용되므로, 구리 백메탈층을 갖는 얇은 GaAs 기판은 플라스틱 패키지 내에 패키징될 수 있다.

도 1-2에 도시된 반도체 다이의 구조에 대한 설명에서, 당업자에게 공지된 다양한 프로세스들은 얇은 GaAs 반도체 다이, 구리 백메탈층 및 기계적 스트레스 감소, 산화 저항, 등을 위하여 이용된 다른 층들을 구성하는데 이용될 수 있음이 이해될 것이다. 설명된 다양한 층들은 종래의 스퍼터링, 코팅, 결정성장, 임플랜테이션(implantation), 및/또는 당업자에게 공지된 다른 적절한 방법들을 이용하여 증착될 수 있다.

이제 도 1을 참조하여, 구리 백메탈층을 갖는 얇은 GaAs 반도체 다이가 설명될 것이며, 여기에서 반도체 다이는 일반적으로 다이(300)로 지정된다. 다이(300)는 당업자에게 공지되어 있는 방법들을 이용하여 반도체 회로가 형성되는 GaAs 기판(310)을 포함한다. 도 1에 도시되어 있지는 않지만, GaAs 기판(310)은 패키징 프로세스 동안 리드로 다이(300)를 접속하기 위하여 GaAs 기판(310) 위에 다양한 상호접속 터미널들을 포함할 수도 있다. GaAs 기판(310)의 바닥 위에 확산 배리어(Diffusion Barrier, 320)가 형성되어, 확산 배리어(320) 위에 형성되는 임의의 후속하는 층들은 GaAs 기판(310) 내의 반도체 회로에 악영향을 미치지 않을 것이다. 하나 이상의 실시예에서, 확산 배리어(320)는 탄탈륨 질화물의 형태로 증착된 탄탈륨과 같은 고착 금속(adhesion metal), 또는 당업자에게 공지된 또 다른 적절한 확산 배리어를 포함한다.

용어 "위에(over)" 또는 "위에 있는(overlying)"은 또 다른 층 또는 표면 위에 완전하게 또는 부분적으로 형성된 층을 기술하는데 이용되는 것이 이해될 것이다. 설명을 위하여, 여기에서 용어 "위에 있는"은 위에 있는 층이 형성되는 기판의 표면과 관계없이 이용된다. 예를 들면, 기판의 후면 상에 형성된 층 및 기판의 활성면 상에 형성된 층은 모두 기판 위에 있는 것으로 간주된다.

하나 이상의 실시예에서 확산 배리어(320) 위에 스트레스 릴리프층(stress relief layer, 330)이 형성된다. 스트레스 릴리프층(330)은 스트레스 릴리프층(330) 위에 있는 백메탈 또는 다른 층의 불균일한 확장, 수축 또는 다른 물리적 이동으로부터 GaAs 기판(310) 및 또는 확산층(320)에 대한 보호를 제공한다. 하나 이상의 실시예에서 스트레스 릴리프층으로서 금이 이용된다. 도 1은 단일의 스트레스 릴리프층을 도시하지만, 하나 이상의 스트레스 릴리프층을 이용하는 것이 본 발명의 취지 및 범위를 벗어나는 것은 아니다.

스트레스 릴리프층(330)의 위에는, 구리 백메탈층(340)이 형성된다. 구리 백메탈층(340)은 소프트-솔더 다이 부착의 프로세스를 포함하는, 패키징 프로세스동안 GaAs 기판(310)에 대하여 필요한 지지를 제공하는데 충분하도록 선택된 두께를 갖는다. 예를 들면, 3-밀 두께(약 76 미크론) GaAs 다이는, 가령 있다고 할지라도, 매우 적은 추가적인 기계적인 지지를 필요로 한다. 따라서, 3-밀 두께(약 76 미크론) GaAs 다이는 구리 백메탈층(340)을 포함하지 않을 수 있다. 그러나, 1 밀 두께(약 25 미크론) GaAs 다이는 추가적인 기계적 지지를 제공하기 위하여 약 11-15 미크론 사이의 두께를 갖는 구리 백메탈층(340)을 포함할 수 있다.

구리 백메탈층(340)을 위하여 적절한 두께는 경험적으로 선택될 수 있다. 예를 들면, 25 미크론 두께의 GaAs 다이에 대하여 적절한 기계적 강도를 제공하기 위하여는 금의 18-19 미크론이 필요한 것으로 공지되어 있다면, 예를 들면 인장강도, 전성, 등과 같은, 금 및 구리의 공지된 물리적 특성을 이용하여, 균등한 기계적 안정도를 제공하는데 필요한 구리의 두께가 계산될 수 있다.

기계적 지지 이외에, 구리 메탈백층(340)은 두꺼운 GaAs 기판에 비하여 향상된 열소모를 제공한다. 결과적으로, GaAs 기판(310)은 더 얇게 만들어질 수 있고 얇은 GaAs 기판(310) 위에 형성된 고전력 회로들을 지지하는 구리 메탈백층(340)을 이용하여 충분한 열을 여전히 소모할 수 있다. 당업자는 회로에 의하여 요구되는 열소모량을 용이하게 계산하며, 그 정보를 구리 백메탈층(340)의 두께에 관한 그들의 결정에 포함시킬 수 있다.

최종적으로, 산화 저항층(Oxidation Resistant Layer, 350)이 구리 백메탈층(340) 위에 형성되어 구리 백메탈층(340)의 산화를 방지한다. 산화는 구리 백메탈층(340)의 전기 및 열전달 특성 모두에 악영향을 미칠 수 있으므로, 구리 백메탈층(340)의 산화는 바람직하지 않다. 또한, 산화는 구리 백메탈층(340)의 패키징으로의 본딩(예를 들면 솔더로의)에 악영향을 미칠 수 있다. 하나 이상의 실시예에서, 산화 저항층(350)은 약 1500 옹스트롬 두께인 금의 얇은 층이며, 이는 금의 플래시(flash)로 지칭된다. 산화 저항층(350)이 너무 두껍게 형성되면 다이(300)의 리드 프레임으로의 소프트 솔더 부착으로 인하여 솔더 부서짐(solder embrittlement)이 발생할 수 있으므로, 특히 금이 이용되는 경우에, 산화 저항층(350)의 두께는 제한되어야 함이 자명할 것이다.

도 1에 도시된 반도체 다이는 패키징 동작 동안 보편적으로 이용되는 소프트-솔더 다이 부착 프로세스와 양립될 수 있다. 하나 이상의 실시예에서, GaAs 기판(310)은 2 밀보다 적은 두께이므로, 비교적 고전력 회로가 GaAs 기판(310)에 형성되

는 것을 가능케 한다. 다른 실시예들에서, GaAs 기판(310)은 1 밀 보다 적은 두께이고, 하나 이상의 실시예에서, GaAs 기판(410)은 공칭 1 밀(약 25 마이크론)이다. 반도체 다이(300)는 소프트-솔더 다이 부착 방법들과 양립될 수 있으므로, 구리 백메탈층(340)의 이용은 또한 플라스틱 패키지에서 다이(300)가 패키징되는 것을 가능하게 한다.

다음으로 도 2를 참조하여, 본 발명의 일 실시예에 따라 플라스틱 패키지의 내부에 구리 백메탈층 및 얇은 GaAs 기판을 갖는 반도체 다이가 도시된다. 패키징된 다이는 패키징된 다이(500)로 지칭될 것이다. 도 2에 도시된 반도체 다이는 얇은 GaAs 기판(510)(15-35 마이크론의 범위 내의 두께를 가지는 일 실시예에서), 확산 배리어(520), 구리 백메탈층(530) 및 산화 저항층(540)을 포함한다. 반도체 다이는 소프트-솔더 다이 부착방법을 이용하여 플레그(560)로 부착된다. 플레그(560)는 소프트-솔더층(590)으로 코팅된다. 소프트-솔더층(590)은 소프트 솔더의 일 층이며, 이것은 하나 이상의 실시예에서 5% 주석 및 95% 리드를 포함한다. 대안의 실시예에서, 공융 솔더(eutectic solder) 또는 도전성 에폭시가 이용될 수 있다.

반도체 다이를 플레그(560)로 부착하기 위하여, 소프트-솔더층(590)은 가열되고, 반도체 다이의 산화 저항층(540)과 접촉된다. 산화 저항층(540), 구리 백메탈층(530)의 일 부분 및 소프트-솔더층(590)은 용융되어 상기 층들의 각각의 성분들은 다른 것들과 섞여서 열이 제거되고 재료들이 냉각되도록 하는 경우에 솔더 조인트(solder joint)를 형성한다. 하나 이상의 실시예에서, 솔더 프로세스가 완료되는 경우, 소프트-솔더층(590)은 구리 백메탈층(530)에 인접하고, 산화 저항층(540)(예를 들면, 금)내의 재료는 소프트-솔더층(590)내, 및 소프트-솔더층(590)과 구리 백메탈층(530) 사이의 경계에 존재한다. 반도체 다이가 플레그(560)에 부착되면, 플레그(560)는 반도체 다이를 위한 우수한 열싱크(thermal sink)를 제공할 수 있다.

반도체 다이가 플레그(560)에 부착된 후, 본딩 와이어(582)는 다이 및 본딩 핑거(580)로 본딩될 수 있으며, 그 후 어셈블리는 몰드 다이 내에 있다. 보통 복수의 그러한 어셈블리들(예를 들면, 리드 프레임 내에 존재하는 대로)은 몰드 다이 내에 배치된다. 열경화성(thermoset) 플라스틱 합성물이 몰드 다이의 캐비티(cavity)로 전달되어 반도체 다이를 인캡슐레이트하여, 플라스틱 패키지(500)와 같은 완성된 반도체 패키지를 형성한다. 열경화성 플라스틱은 구부러질 수 있으며, 종래의 방식으로 또 다른 프로세싱(예를 들면, 리드 트림(lead trim) 및 형성, 패키지 마킹, 및 테스트)이 발생한다.

요약하면, 그리고 나서, 얇은 GaAs 기판은 구리 백메탈층이 제공되어 GaAs 기판이 종래의 플라스틱 패키징 기술들을 이용하여 패키징되도록 할 수 있다. GaAs 기판에 구리 메탈백층을 제공함으로써, GaAs 기판은 2 밀(약 50 마이크론) 보다 더 얇게 만들어져서, 열소모 문제를 감소시킬 뿐만 아니라 반도체 다이가 소프트-솔더 기술들과 양립 가능하게 되도록 할 수 있다. 반도체 다이가 플라스틱 패키지 내에 패키징되도록 함으로써 실질적인 비용절감이 성취될 수 있다.

도면들의 이전의 상세한 설명에서, 본 발명이 실시될 수 있는 특정한 실시예들이 예로서 도시되고, 그 일부를 형성하는 첨부도면들에 대한 참조가 이루어졌다. 이 실시예들은 본 개시를 당업자가 실시할 수 있을 정도로 충분히 상세하게 설명되며, 본 발명의 취지 또는 범위를 벗어나지 않고 다른 실시예들이 이용될 수 있고 논리적, 기계적, 화학적, 및 전기적 변화들이 이루어질 수 있음이 이해된다. 더욱이, 본 개시의 내용을 포함하는 많은 다른 다양한 실시예들이 당업자에 의하여 용이하게 구성될 수 있다. 예를 들면, 설명된 것들 이외에 추가적인 확산층 및/또는 스트레스 릴리프층이 이용될 수 있다. 따라서, 본 개시는 여기에서 설명되는 특정 형태로 한정되는 것은 아니며, 반대로, 본 발명의 취지 및 범위 내에 합리적으로 포함될 수 있는 대안들, 변형들, 및 균등물들을 커버하려는 것이다. 따라서, 이전의 상세한 설명은 제한적인 의미에서 취해지는 것이 아니며, 본 개시의 범위는 첨부된 청구범위에 의하여만 한정된다.

(57) 청구의 범위

청구항 1.

반도체 장치로서,

활성면 및 후면을 가지며, 50 마이크론보다 더 적은 두께를 갖는 GaAs 기판;

상기 후면 위에 있는 확산 배리어층;

상기 확산 배리어 위에 있고 구리를 포함하는 백메탈층; 및

상기 GaAs 기판을 인캡슐레이트하는 플라스틱 다이 패키지

를 포함하는 반도체 장치.

## 청구항 2.

제1항에 있어서, 상기 GaAs 기판은 대략 15 마이크로미터와 50 마이크로미터 사이의 두께를 가지는 반도체 장치.

## 청구항 3.

제1항에 있어서, 상기 GaAs 기판은 대략 25 마이크로미터의 두께를 가지는 반도체 장치.

## 청구항 4.

제1항에 있어서, 상기 GaAs 기판은 대략 25 마이크로미터보다 더 적은 두께를 가지는 반도체 장치.

## 청구항 5.

제1항에 있어서, 상기 구리 백메탈층은 소프트-솔더 다이 부착 프로세스 동안 상기 GaAs 기판에 대한 기계적 지지를 제공하는데 충분한 두께를 갖는 반도체 장치.

## 청구항 6.

제1항에 있어서, 상기 반도체 장치는 상기 확산 배리어와 상기 구리 백메탈층 사이에 형성되는 스트레스 릴리프층을 더 포함하는 반도체 장치.

## 청구항 7.

제1항에 있어서, 상기 확산 배리어는 탄탈륨을 포함하는 반도체 장치.

## 청구항 8.

제1항에 있어서, 상기 반도체 장치는 상기 구리 백메탈층 위에 있는 안티-산화층(anti-oxidation layer)을 더 포함하는 반도체 장치.

## 청구항 9.

제8항에 있어서, 상기 안티 산화층은 금을 포함하는 반도체 장치.

## 청구항 10.

제8항에 있어서, 상기 백메탈층은 11 마이크로미터 내지 15 마이크로미터 범위의 두께를 가지는 반도체 장치.

**청구항 11.**

제8항에 있어서, 상기 GaAs 기판을 리드 프레임으로 부착시키는 솔더를 더 포함하며, 상기 솔더는 상기 백메탈층에 인접하는 반도체 장치.

**청구항 12.**

제11항에 있어서, 상기 솔더와 상기 백메탈층 사이의 경계에 금이 존재하는 반도체 장치.

**청구항 13.**

소프트 솔더를 포함하는 다이 부착면을 갖는 리드 프레임상에 대략 50 미크론보다 더 적은 두께를 갖는 GaAs 다이를 배치하는 단계; 및

상기 다이를 상기 리드 프레임에 부착하기 위하여 상기 소프트 솔더를 가열하는 단계를 포함하는 방법.

**청구항 14.**

제13항에 있어서, 플라스틱 다이 패키지 내에 상기 GaAs 다이를 인캡슐레이션하는 단계를 더 포함하는 방법.

**청구항 15.**

제13항에 있어서, 상기 GaAs 다이는,  
활성면 및 후면을 갖는 상기 GaAs 기판;  
상기 후면 위에 있는 확산 배리어층; 및  
상기 확산 배리어 위에 있는 구리 백메탈층을 포함하는 방법.

**청구항 16.**

제15항에 있어서, 상기 GaAs 기판은 대략 15 미크론과 50 미크론 사이의 두께를 가지는 방법.

**청구항 17.**

제15항에 있어서, 상기 GaAs 기판은 대략 15-35 미크론의 범위 내의 두께를 가지는 방법.

**청구항 18.**

제15항에 있어서, 상기 GaAs 기판은 대략 25 미크론 보다 더 적은 두께를 가지는 방법.

**청구항 19.**

제15항에 있어서, 상기 구리 백메탈층은 소프트-솔더 다이 부착 프로세스 동안 상기 GaAs 기판에 대한 기계적 지지를 제공하는데 충분한 두께를 가지는 방법.

**청구항 20.**

제15항에 있어서, 상기 소프트 솔더가 가열된 후, 금이 상기 소프트 솔더와 섞이는 방법.

**청구항 21.**

반도체 장치로서,

대략 15 미크론과 50 미크론 사이의 두께를 가지는 GaAs 기판;

상기 GaAs 기판 위에 있는 확산 배리어층; 및

약 11 미크론 내지 약 15 미크론의 공칭 두께를 가지며, 상기 확산 배리어 위에 있는 구리를 포함하는 백메탈층을 포함하는 반도체 장치.

**청구항 22.**

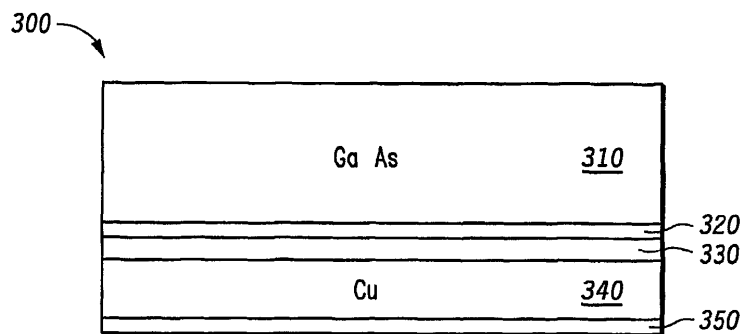
제21항에 있어서, 플라스틱 다이 패키지를 더 포함하는 반도체 장치.

**청구항 23.**

제21항에 있어서, 상기 구리 백메탈층 위에 있는 산화 저항층을 더 포함하는 반도체 장치.

도면

도면1



도면2

