

[12] 发明专利说明书

[21] ZL 专利号 97122707.1

[45]授权公告日 2002年2月27日

[11]授权公告号 CN 1079989C

[22]申请日 1997.11.14 [24]颁证日 2002.2.27

[21]申请号 97122707.1

[30]优先权

[32]1996.11.15 [33]JP [31]304541/96

[73]专利权人 佳能株式会社

地址 日本东京

[72]发明人 坂口清文 米原隆夫

[56]参考文献

CN 1159071A 1997. 9. 10 H01L21/02

JP 特开平 5 - 211128 1993. 8. 20 H01L21/205

JP 特开平 7 - 302889 1995. 11. 14 H01L21/20

US 5374564A 1994. 12. 20 H01L21/265

US 5559043A 1996. 9. 24 H01L21/266

审查员 唐跃强

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所

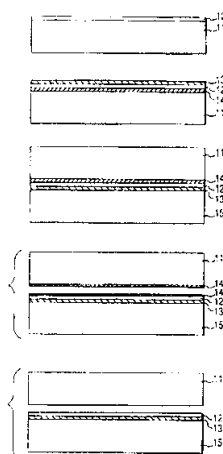
代理人 王永刚

权利要求书 4 页 说明书 27 页 附图页数 5 页

[54]发明名称 制造半导体产品的工艺

[57]摘要

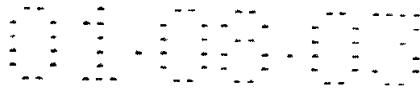
本发明公开了一种制造半导体产品的新型工艺,包括以下步骤:制备包括硅衬底的第一衬底,将无孔半导体层形成在硅衬底上,在硅衬底和无孔半导体层中的至少一层内形成离子注入层;将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构,在离子注入层处分离多层结构;并除去留在分离的第二衬底上的离子注入层。



ISSN 1008-4274

权利要求书

1. 一种制造半导体产品的工艺, 包括以下步骤: 制备包括硅衬底的第一衬底, 无孔半导体层形成在硅衬底上, 在硅衬底和无孔半导体层中的至少一层内形成离子注入层; 将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构, 在离子注入层处分离多层结构; 并除去留在分离的第二衬底上的离子注入层。
2. 一种制造半导体产品的工艺, 包括以下步骤: 制备包括硅衬底的第一衬底, 将无孔半导体层形成在硅衬底上, 在硅衬底和无孔半导体层中的至少一层内形成离子注入层; 将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构; 在离子注入层处分离多层结构; 除去留在分离的第二衬底上的离子注入层; 除去留下的离子注入层后, 再次将第一衬底作为第一衬底材料使用。
3. 一种制造半导体产品的工艺, 包括以下步骤: 制备包括硅衬底的第一衬底, 将无孔半导体层形成在硅衬底上, 在硅衬底和无孔半导体层中的至少一层内形成离子注入层; 将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构; 在离子注入层处分离多层结构; 除去留在分离的第二衬底上的离子注入层; 从其上除去留下的离子注入层后, 再次将第一衬底作为第二衬底材料使用。
4. 根据权利要求1-3中的任意一个制造半导体产品的工艺, 其中在硅衬底上形成无孔半导体层后形成离子注入层。
5. 根据权利要求1-3中的任意一个制造半导体产品的工艺, 其中在硅衬底上形成无孔半导体层和在无孔半导体层上形成绝缘膜后形成离子注入层。
6. 根据权利要求1-3中的任意一个制造半导体产品的工艺, 其中离子注入层用选自稀有气体元素、氢和氮的组中的离子元素形成。
7. 根据权利要求6的制造半导体产品的工艺, 其中离子的注入剂量控制在 10^{16} - $10^{17}/\text{cm}^2$ 的范围内。
8. 根据权利要求1-3中的任意一个制造半导体产品的工艺, 其中离子注



入层的厚度控制不大于 500 埃。

9. 根据权利要求 8 的制造半导体产品的工艺, 其中离子注入层的厚度控制不大于 200 埃。

10. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中对离子注入层施加外力将多层结构分开。

11. 根据权利要求 10 的制造半导体产品的工艺, 其中通过与衬底表面垂直的方向按压、通过与衬底表面垂直的方向拉离, 或通过加剪切力施加外力。

12. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中多层结构是通过露出在多层结构的边缘的离子注入层并随后氧化粘接的衬底分离的。

13. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中多层结构是通过加热多层结构分离的。

14. 根据权利要求 13 的制造半导体产品的工艺, 其中加热整个多层结构。

15. 根据权利要求 13 的制造半导体产品的工艺, 其中加热部分多层结构。

16. 根据权利要求 15 的制造半导体产品的工艺, 其中通过激光照射进行加热。

17. 根据权利要求 16 的制造半导体产品的工艺, 其中激光器为二氧化碳激光器。

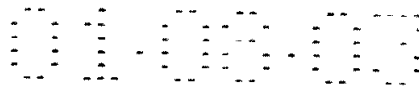
18. 根据权利要求 15 的制造半导体产品的工艺, 其中通过施加电流进行加热。

19. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中无孔半导体层包括单晶硅层。

20. 根据权利要求 19 的制造半导体产品的工艺, 其中单晶硅层由外延生长形成。

21. 根据权利要求 19 的制造半导体产品的工艺, 其中在单晶硅层的表面上形成氧化硅层构成第一衬底。

22. 根据权利要求 21 的制造半导体产品的工艺, 其中氧化硅层由热氧化



形成。

23. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中无孔半导体层包括化合物半导体层。
24. 根据权利要求 23 的制造半导体产品的工艺, 其中化合物半导体为单晶。
25. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中第二衬底包括单晶硅衬底。
26. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中第二衬底为氧化膜形成于其上的单晶硅衬底。
27. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中第二衬底为透光衬底。
28. 根据权利要求 27 的制造半导体产品的工艺, 其中透光衬底为玻璃衬底。
29. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中粘接衬底的步骤是通过将第一衬底与第二衬底相互紧密接触进行的。
30. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中粘接衬底的步骤是通过阳极粘接、按压, 或热处理进行的。
31. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中通过抛光除去离子注入层。
32. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中通过腐蚀除去离子注入层。
33. 根据权利要求 32 的制造半导体产品的工艺, 其中用氢氟酸进行腐蚀。
34. 根据权利要求 1-3 中的任意一个制造半导体产品的工艺, 其中所述硅衬底由多孔材料构成。
35. 一种制造半导体产品的工艺, 包括以下步骤: 制备包括硅衬底的第一衬底, 外延半导体层位于硅衬底上, 在硅衬底和外延半导体层中的至少一层内形成离子注入层, 其中所述外延半导体层不是多孔区; 将第一衬底粘接到第二衬底上得到外延半导体层置于其内的多层结构; 在离子注入层

处分离多层结构；然后在所述分离步骤后氢气退火转移到第二衬底上的所述外延半导体层。

36. 一种制造半导体产品的工艺，包括以下步骤：制备包括硅衬底的第一衬底，其中所述硅衬底不是多孔区，外延半导体层位于硅衬底上，其中所述外延半导体层不是多孔区，在硅衬底和外延半导体层中的至少一层内形成离子注入层；将第一衬底粘接到第二衬底上得到外延半导体层置于其内的多层结构；在离子注入层处分离多层结构；然后在所述分离步骤后抛光转移到第二衬底上的所述外延半导体层的表面。

37. 一种制造半导体产品的工艺，包括以下步骤：制备包括硅衬底的第一衬底，离子注入层形成在所述硅衬底中，所述硅衬底是无孔区；将第一衬底粘接到第二衬底上得到多层结构；在离子注入层处分离多层结构；然后氢气退火转移到第二衬底上的一部分第一衬底。

38. 根据权利要求 1-3 和 35-37 中的任意一个制造半导体产品的工艺，其中执行所述粘接步骤时允许在第一衬底和第二衬底之间插入绝缘层。

39. 根据权利要求 37 的制造半导体产品的工艺，其中在所述硅衬底上形成绝缘层之后形成所述第一衬底的所述离子注入层。

40. 根据权利要求 1-3 和 35-37 中的任意一个制造半导体产品的工艺，其中通过注入稀有气体或氢或氮形成所述离子注入层。

制造半导体产品的工艺

本发明涉及半导体产品的制造工艺，该工艺适于制造如半导体集成电路、太阳能电池、半导体激光器或发光二极管等的半导体器件。特别涉及包括将半导体层生长到衬底上的步骤的半导体产品的制造工艺。

半导体产品通常指半导体晶片、半导体衬底和各种半导体器件，并且包括利用半导体区制造半导体器件的器件和用做制造半导体器件的预制件的器件。

所考虑的这类半导体器件包括在绝缘体上设置的半导体层。

在绝缘体上形成单晶硅半导体层的技术称做绝缘体上硅 (SOI) 技术，该技术已广泛公知。现已进行了各种研究探索 SOI 引人注目的优点，SOI 不能用制造常规的 Si 集成电路的体 Si 衬底得到。SOI 技术的优点包括：

1. 易于介质隔离，能够增加集成度；
2. 优良的抗辐射性；
3. 减少浮动电容，提高器件的工作速度；
4. 省却了阱形成步骤；
5. 防止了门锁效应；并且

6. 使利用薄膜技术制造全耗尽场效应晶体管成为可能。在 *Journal of Crystal Growth* 的 63 卷，No. 3，pp429-590 (1983) G. W. Cullen 编辑的文章“非单晶绝缘体上的单晶硅”中作为专题详尽地讨论了 SOI 技术的优点。

近年来，已公开了许多关于用于提供能实现 MOSFET 的高工作速度和低功率消耗的衬底的 SOI 技术的报道 (IEEE SOI conference 1994)。如果与在体 Si 晶片上制造器件的工艺相比，由于实行了非常简化的器件隔离步骤，使用 SOI 结构的半导体器件制造工艺可以有效地缩减。因此，如果从体 Si 衬底上制造 MOSFET 或 IC 的常规技术来看，特别是就晶片成本和工艺成本而论，使用 SOI 技术可显著地降低半导体器件的制造成本，更不必说

这种半导体器件的显著特性。

假设提高驱动功率，全耗尽 MOSFET 很有希望获得高工作速度和低功率消耗。一般来说，MOSFET 的阈值电压 (V_{th}) 由它的沟道部分的杂质浓度的函数决定，对于全耗尽 (FD) MOSFET，耗尽层的特性受 SOI 膜厚度影响。因此，要严格控制 SOI 膜的厚度，以便改善制造 LSI 的成品率。

同时，特别是就高工作速度和发光而论，在化合物半导体上形成的器件显示出出色的特性，这是硅器件所无法比拟的。这种器件目前是在 GaAs 或类似的化合物制成的化合物半导体衬底上外延生长形成的。然而，化合物半导体衬底成本很高并且机械性能不够强，所以不适于生产大晶片。

因此，现已研究在 Si 晶片上进行异质结外延生长形成化合物衬底，这种衬底便宜、机械强度高并且适于生产大晶片。

关于形成 SOI 衬底的研究在七十年代就已引人注目。最初，关注的是在蓝宝石衬底上进行外延生长制造单晶硅的技术 (SOS: 蓝宝石上硅)，即通过多孔氧化硅完全隔离 (FIPOS) 和氧离子注入技术制造 SOI 结构。FIPOS 方法包括以下步骤: 通过质子/离子注入 (Imai et al., J. Crystal Growth, Vol. 63, 547 (1983)) 或外延生长和构图, P 型单晶 Si 衬底上形成隔离的 N 型 Si 层; 通过在 HF 溶液中阳极化仅将 P 型硅 Si 衬底生长到多孔衬底中; 从表面上遮蔽 Si 岛; 然后通过加速氧化对 N 型 Si 岛进行介质隔离。然而, 该技术也存在一个问题, 在制造器件的工艺之前限定隔离的 Si 区, 限制了器件设计的自由度。

氧离子注入法也称做 SIMOX 法, 是由 K. Izumi 首次提出的。使用该技术, 注入到 Si 晶片中的氧离子浓度级别为 $10^{17} - 10^{18}/\text{cm}^2$, 然后在氩气/氧气的气氛中在约 $1,320^\circ\text{C}$ 的高温下对 Si 晶片退火。结果, 注入的氧离子与 Si 原子化合产生硅氧化层, 聚集的深度对应于注入离子的投影射程 (R_p)。在此情况下, 通过氧离子注入变为无定形状态的 Si 氧化层的上部分再结晶产生单晶 Si 层。而表面 Si 层显示出高达 $10^5/\text{cm}^2$ 的缺陷率, 目前的技术发展通过选择约 $4 \times 10^{17}/\text{cm}^2$ 的氧注入速率, 可以将缺陷率降到约 $10^2/\text{cm}^2$ 。然而, 如果表面 Si 层的结晶度和 Si 氧化层的膜质量分别保持在所需的级别, 那么能量注入和离子注入的允许范围受到限制, 因此表面 Si 层和掩埋的 Si 氧化物 (BOX; 掩埋的氧化物) 的膜厚度只能取有限的数值。换句话

说，牺牲氧化或外延生长的工艺为形成具有所需厚度的必不可少的工艺。反过来，由于该工艺固有的反型效应，产生了膜厚不均匀的问题。

也有报道称 SIMOX 在 Si 氧化层中可产生有缺陷的 Si 氧化区，称做管 (pipes)。引起这种现象的可能原因之一是如灰尘等的异物在离子注入期间进入层中。由于有源层和下面的衬底之间的漏电流，使制作在管区中的器件显示出特性下降。

SIMOX 技术使用大量的离子，其量远大于常规半导体工艺中使用的量，因此，如果使用专门设计的装置，离子注入工艺需要很长时间。由于离子注入工艺一般借助具有预定流速的电流的离子束光栅扫描或通过分散离子束来进行，所以生长大晶片需要很长时间。此外，在高温下生长大晶片时，晶片内温度分布不均匀会使特性退化 (slip) 问题变得更严重。由于 SIMOX 工艺要求使用高达 1,320 °C 的非常高的温度，这在常规 Si 半导体工艺中是观察不到的，如果要制备大晶片，温度分布不均匀的问题会变得更严重，没有非常有效的装置不能实现。

除了以上介绍的形成 SOI 已知技术之外，最近提出了将单晶 Si 衬底粘接到已进行热氧化的另一单晶 Si 衬底上产生 SOI 结构的技术。该方法要求具有均匀厚度的有源层形成在器件上。特别是，厚度为几百微米的单晶 Si 衬底要制作薄至几微米或更小。减薄单晶 Si 层已知有三种技术：

- (1) 抛光
- (2) 局部等离子腐蚀
- (3) 选择性腐蚀

借助以上的抛光技术 (1) 很难获得均匀的膜厚度。特别是，当膜要减薄到亚微米数量级时，膜厚度的偏差大到百分之几十，使得该技术不可行。对于具有大直径的晶片，该问题尤其显著。

技术 (2) 一般与技术 (1) 结合使用。具体地说，通过技术 (1) 将膜厚减薄到约 1 到 3 μm ，通过在许多点处观察膜厚度来决定膜厚度的分布。然后，在用直径为几毫米的 SF₆ 等离子颗粒扫描处对膜进行腐蚀操作，校正膜厚度的分布，直至达到所需的膜厚度。有报道称通过该技术可以将膜厚度的分布限制在约 $\pm 10\text{nm}$ 或更小。然而，该工艺也存在不足，如果在等离子腐蚀期间衬底上有颗粒状异物存在，当腐蚀操作结束时，要进行许多腐蚀

掩模形成衬底上的突起。

此外，由于腐蚀操作后衬底表面马上会很粗糙，所以在等离子腐蚀结束后，在表面上进行接触抛光（touch-polishing）操作，仅在接触抛光操作期间进行控制。然后，由于抛光引起的膜厚度偏差再次出现。再者，一般含有硅胶（colloidal silica）的抛光剂用于抛光操作，因此抛光剂直接摩擦制成有源层的层，所以可能产生划破和/或变形。当处理大晶片时，由于等离子腐蚀操作的周期的延长与生产的晶片表面积成函数关系，所以工艺的产量明显下降。

包含使用被减薄衬底的膜结构的技术（3）包括选择性地腐蚀一层或多层膜。例如，假设含有多于 $10^{19}/\text{cm}^3$ 的P⁺型Si薄层和P型Si薄层通过外延生长依次生长在P型衬底上形成第一衬底，然后将其粘接在第二衬底上，绝缘层插在两者之间，绝缘层一般为氧化膜，通过摩擦和抛光首先使第一衬底的后表面变得足够薄。随后，通过选择性腐蚀上面的P型层露出P⁺层，然后选择性腐蚀P⁺层露出P型衬底，形成SOI结构。该技术在Maszara的报告中详尽的讨论（W. P. Maszara, J. Electrochem. Soc., Vol. 138, 341 (1991)）。

虽然选择性腐蚀可以有效地产生具有均匀膜厚度的薄膜，但也存在以下不足。

—选择性腐蚀比不令人满意，很低，至多 10^2 。

—由于腐蚀操作产生粗糙表面，所以腐蚀操作后需要进行接触抛光以平滑表面。因此，随着抛光所进行的减薄，膜厚度不再均匀。特别是，当抛光操作由操作周期控制时，由于抛光速率不同时刻变化很大，所以很难严格控制操作。因此，当形成薄至100nm的极薄SOI时，该问题变得不可忽略。

—由于使用在重掺杂B的Si层上进行离子注入和外延或异质结外延生长的膜形成技术，所以产生的SOI层显示出较差的结晶度。此外，相对于常规Si晶片，衬底的粘接表面可能显示出较差的平整度（C. Harendt, et al., J. Elect. Mater. Vol. 20, 267 (1991), H. Baumgart, et al., Extended Abstract of ECS first International symposium of Wafer Bonding, pp-733 (1991), C. E. Hunt, Extended Abstract of ECS first

International symposium of Wafer Bonding, pp-696 (1991))。再者,选择性腐蚀技术的选择很大程度上取决于含在衬底中的如硼等的杂质之间的浓度差异和杂质沿衬底深度的浓度分布的陡峭程度。因此,如果粘接退火在高温下进行以改善层的粘接强度,并且外延生长也在高温下进行以增强 SOI 层的结晶度,那么沿深度的杂质浓度分布变得平坦,减小了腐蚀操作的选择性。简单地说,改善腐蚀的选择性和结晶度与提高粘接强度的要求相冲突,不能同时满足。

在这些情况下,本发明的发明人在日本专利公报 No. 5-21338 中提出一种制造半导体产品的新颖方法。根据该发明,提出的方法的特征在于以下步骤: 在多孔单晶半导体区上设置无孔单晶半导体区,将其上有绝缘材料的表面粘接到所述多孔单晶半导体区的对应表面上,随后腐蚀除去所述多孔单晶半导体区来形成产品。

本发明的发明人 T. Yonehara 等人也称就均匀膜厚度和结晶度而言,粘接的 SOI (bonded SOI) 很优良,能够进行批量生产 (T. Yonehara et al., Appl. Phys. Lett. Vol. 64, 2108 (1994))。现在,结合附图的图 3A 到 3C 总结性地介绍制造粘接的 SOI 的方法。

所提出的方法使用第一 Si 衬底 41 上形成的多孔层 42 作为要选择腐蚀的层。通过外延生长多孔层 42 上形成无孔单晶 Si 层 43, 将其粘接在第二衬底 44 上, Si 氧化层 45 夹在其间 (图 4A)。然后,通过从后侧上刮掉第一衬底,在第一衬底的整个表面上露出多孔 Si 层 (图 4B)。然后通过一般含有 KOH 或 $\text{HF} + \text{H}_2\text{O}_2$ 的选择性腐蚀溶液将露出的多孔 Si 腐蚀掉 (图 4C)。由于相对于腐蚀体 Si 层 (无孔单晶 Si 层), 该技术腐蚀多孔 Si 层的选择性腐蚀比高达几十万, 首先形成在多孔层上的无孔单晶 Si 层生长到第二衬底上形成 SOI 衬底, 不会减小无孔单晶 Si 层的厚度。因此, 在外延生长步骤期间, 可以决定 SOI 衬底的均匀的膜厚度。根据 Sato et al. 的报道, 由于适于常规半导体工艺的 CVD 系统可以用做外延生长, 所以可实现高达 $100\text{nm} \pm 2\%$ 的均匀膜厚度。此外, 外延的 Si 层显示出约为 $3.5 \times 10^{21}/\text{cm}^3$ 优良的结晶度。

如上所述, 由于任何常规选择性腐蚀技术的选择性很大程度取决于衬底内含有的杂质的浓度差异和杂质沿衬底深度的浓度分布的陡峭程度, 因

此热处理（粘接、外延生长、氧化等等）的温度限制为至多 800 °C，是由于在该温度限以上杂质浓度分布变得平缓。另一方面，所提出腐蚀技术的腐蚀速率主要由多孔层和体层之间的结构差异决定，所以不能对热处理进行这种严格的限制，可以使用高达 1,180 °C 的温度。现已公知在粘接操作之后进行热处理工艺可以显著地提高晶片间的粘接强度，并能减小粘接界面上产生的空隙尺寸和数量。此外，由于选择性腐蚀操作依赖于多孔层和体层之间的结构差异，粘附到多孔 Si 层上的微小颗粒不会对膜厚度的均匀性产生负面影响。

然而，通过粘接工艺制造的半导体衬底不可避免地要求至少两个晶片作为初始材料，其中一个在抛光和腐蚀过程中基本上被浪费掉，毫无收获地消耗掉了有限的自然资源。换句话说，除了增强工艺的可控程度并改善厚度的均匀性以外，还要求 SOI 制造工艺能实现低成本和经济的可行性。

换个角度说，制造高质量的 SOI 衬底的工艺要求包括优良的再现性、通过重复使用相同的晶片增强节约资源的能力，和低制造成本。

在这种情况下，本发明的发明人在日本专利公报 No. 7-302889 中公开了一种制造半导体衬底的工艺，其中两个衬底粘接在一起，粘接的衬底在多孔层处分开，去掉其余的多孔层后，可以重新使用分开的衬底。下面结合图 5A 和 5C 介绍该公开工艺的一个例子。

第一 Si 衬底 51 的表面层制成多孔形成多孔层 52，然后单晶 Si 层 53 形成在其上。该第一 Si 衬底上的单晶 Si 层粘接到第二 Si 衬底 54 的主表面上，绝缘层 55 夹在其间（图 5A）。然后晶片在多孔层处分开（图 5B）。选择性地除去第二衬底表面上露出的多孔 Si 层，形成 SOI 衬底（图 5C）。去掉多孔层后，可以再次使用第一衬底 51。

在日本专利公报 No. 7-302889 公开的以上工艺中，相对于无孔硅层，使用了多孔硅层的脆性将衬底分开，能够再次使用半导体工艺已使用过的衬底，以降低生产成本。

日本专利公报 No. 8-213645 中公开了一种工艺，其中用于太阳能电池的光电转换部分的半导体层形成在多孔 Si 层上，之后在多孔层处将半导体层分开，再次使用具有多孔硅层的衬底。

另一方面，日本专利公报 No. 5-211128 公开了不使用这种多孔硅层分

离衬底的另一种工艺。在该工艺中，通过离子注入在硅衬底中形成气泡层，晶体重新排列，通过热处理在气泡层中引起气泡聚结，硅衬底的表面区（称做薄半导体膜）在气泡层处剥露。在这个公开中的薄半导体膜是指几乎没有注入离子的体 Si 的最外区域。然而，已公知体 Si 晶片含有如流网（flow pattern）等的固有缺陷（T. Abe: Extended Abst. Electrochem. Soc. Spring Meeting, Vol. 95-1, pp.596（May, 1995））和源于晶体的颗粒（H. Yamamoto: “Problems in Large-Diameter Silicon Wafer”, 23th Ultra Clean Technology College（August, 1996））。因此，薄半导体膜自然也有流网缺陷和源于晶体的颗粒。

如果半导体膜可以与硅衬底分离且没有流网缺陷和源于晶体的颗粒，那么与以上提到的使用多孔硅的工艺不同，实际上可以低成本地提供有用的半导体材料。从以上的问题来看，经过综合性的调查，完成了本发明。

本发明的目的在于提供一种制造半导体产品的工艺，包括将部分衬底处粘接的两个衬底重新作为半导体产品的材料使用的步骤。

根据本发明的一个方案，提供一种制造半导体产品的工艺，包括以下步骤：制备包括硅衬底的第一衬底，将无孔半导体层形成在硅衬底上，在硅衬底和无孔半导体层中的至少一层内形成离子注入层；将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构，在离子注入层处分离多层结构；并除去留在分离的第二衬底上的离子注入层。

根据本发明的另一个方案，提供一种制造半导体产品的工艺，包括以下步骤：制备包括硅衬底的第一衬底，将无孔半导体层形成在硅衬底上，在硅衬底和无孔半导体层中的至少一层内形成离子注入层；将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构；在离子注入层处分离多层结构；除去留在分离的第二衬底上的离子注入层；除去留下的离子注入层后，再次将第一衬底作为第一衬底材料使用。

根据本发明的又一个方案，提供一种制造半导体产品的工艺，包括以下步骤：制备包括硅衬底的第一衬底，将无孔半导体层形成在硅衬底上，在硅衬底和无孔半导体层中的至少一层内形成离子注入层；将第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构；在离子注入层处

分离多层结构；除去留在分离的第二衬底上的离子注入层；除去留下的离子注入层后，再次将第一衬底作为第二衬底材料使用。

在制造半导体产品的工艺中，第一衬底具有用于粘接的无孔半导体层。无孔半导体层最好由外延半导体层构成。使用该无孔半导体层，可以制成高质量的半导体产品，且不带有以上提到的硅晶片固有的流网缺陷或源于晶体的颗粒。由于可以很容易地控制无孔半导体层的导电类型和杂质浓度，所以本发明制造半导体产品的工艺可以满足不同的要求，并能应用于各种用途。

由将第一衬底和第二衬底粘接在一起得到的多层结构在离子注入层处分离，余下的第一衬底的硅衬底可以作为第一衬底或第二衬底的组成部分再次使用，这样有利于资源节约和降低成本。

本发明提供一种制造半导体产品的工艺，对于在由绝缘或类似衬底构成的第二衬底上形成具有高结晶度的单晶半导体层来说，该半导体产品具有优良的生产率、可控性，和低成本。

图 1A，1B，1C，1D 和 1E 为介绍本发明的实施例 1 工艺的示意剖面图。

图 2A，2B，2C，2D 和 2E 为介绍本发明的实施例 2 工艺的示意剖面图。

图 3A，3B 和 3C 为介绍本发明的实施例 3 工艺的示意剖面图。

图 4A，4B 和 4C 为介绍现有技术工艺的示意剖面图。

图 5A，5B 和 5C 为介绍另一现有技术工艺的示意剖面图。

下面结合实施例介绍本发明。为达到本发明的目的，本发明并不受限于此。

[离子注入层]

将氦离子或氢离子注入到单晶硅衬底中，在衬底内注入区中形成直径为几到几十纳米的微孔 (micro-cavities)，微孔的密度高达 $10^{16} - 10^{17}/\text{cm}^2$ 。因此，硅衬底具有类似多孔层的结构。在本发明中离子注入采用的离子选自稀有气体元素、氢和氮的离子。在本发明中，离子注入层形成在硅衬底和硅衬底上的无孔半导体层中的至少一个内，或形成在它们的界面处。可以形成两个或多个离子注入层。考虑到由第一衬底和第二衬底粘

接形成的多层结构的层分离，所以离子注入层的离子注入剂量最好在 10^{16} 到 $10^{17}/\text{cm}^2$ 的范围内。离子注入层的厚度取决于加速电压，一般不超过 500 埃，考虑到多层结构层分离后，第二衬底上的无孔半导体层厚度的均匀性，最好不超过 200 埃。注入层中的注入离子浓度沿层厚度方向分布。多层结构的层分离沿最高离子浓度的水平面进行。

[无孔半导体层]

本发明中的无孔半导体层最好由选自单晶 Si、多晶硅、无定形硅，和如 GaAs、InP、GaAsP、GaAlAs、InAs、AlGaSb、InGaAs、ZnS、CdSe、CdTe 和 SiGe 等的化合物半导体材料形成。在无孔半导体层中，可预先引入如 FET（场效应晶体管）的半导体元件。

[第一衬底]

本发明中的第一衬底包括硅衬底、形成在硅衬底上的无孔半导体层，和形成在硅衬底和无孔半导体层中至少一个内的离子注入层。因此，第一衬底不仅包括离子注入层形成于其内的硅衬底和无孔半导体层，也包括附加有如氮化膜和氧化膜的绝缘层的衬底、具有外延的半导体层和形成在硅衬底和随后将离子注入到硅衬底中形成的离子注入层上的绝缘层的衬底、具有形成在硅衬底和随后离子注入形成的离子注入层上的无孔半导体层的衬底，及类似的衬底。

硅衬底上形成的无孔半导体层可以由如低压 CVD、等离子 CVD、光辅助（photo-assisted）CVD，和 MOCVD（金属有机物 CVD）等的 CVD、溅射（包括偏置溅射）、分子束外延生长、液相生长，或类似的方法形成。

[第二衬底]

无孔半导体层生长于其上的第二衬底包括如单晶硅衬底的半导体衬底、具有如氧化膜（包括热氧化膜）和氮化膜的绝缘膜的衬底、如氧化硅玻璃衬底和玻璃衬底的透光衬底、金属衬底、如砷土的绝缘衬底，以及类似的衬底。第二衬底的适当选择取决于半导体产品的应用领域。

[粘接]

在本发明中以上提到的第一衬底粘接到第二衬底上得到无孔半导体层置于其内的多层结构。在本发明中，具有无孔半导体层置于其内的多层结构不仅包括第一衬底的无孔半导体层直接粘接到第二衬底的结构，也包括

在无孔半导体层表面上形成的氧化膜、氮化膜，或类似膜粘接到第二衬底的结构。即，具有无孔半导体层置于其内的结构是指无孔半导体层设置在多层结构中多孔硅层内的多层结构。

例如，在室温下，使两个粘接面变得平坦，将两者相互紧密接触，从而将第一衬底和第二衬底粘接在一起。阳极粘接、按压，或热处理都可以形成更牢固的粘接。

[多层结构的层分离]

在本发明中多层结构在离子注入层处分离。离子注入层其内有微孔或微小的气泡，和其它区域相比更脆。因此，利用脆性可以有效地进行分离。更具体地，对离子注入层施加外力进行分离。此外，可以利用从晶片的周边到内部氧化离子注入层进行分离，通过离子注入层的多孔部分的加速氧化使层的体积发生膨胀，从而通过膨胀力使层分离。

离子注入层通常在周边部分内也由无孔层覆盖。在粘接之前或之后，离子注入层的周边部分或端面都应该暴露着。当对粘接的衬底进行氧化时，由于大面积的孔而加速的氧化反应将从离子注入层的周边部分开始。通过将Si氧化成 SiO_2 ，体积增加2.27倍。因此，多孔性不超过56%时，氧化的离子注入层体积增加。氧化的程度由周边部分到内部逐渐变小，使得氧化的离子注入层在周边部分体积膨胀更大些，好象一个楔形物从晶片的端面进入到离子注入层。因此，内部压力作用到离子注入层使离子注入层发生层分离。由于氧化反应在晶片的周边部分均匀地进行，也使晶片的周边均匀地分离，因此分离了多层结构。通过该方法，利用Si-IC工艺常用的氧化步骤令人满意地控制了晶片的均匀分离。

也可以通过加热在脆性的离子注入层上产生热应力将多层结构分离成层。

也可以利用仅加热所要分离的层的激光，通过局部加热而不是加热整个多层结构将多层结构分离成层。因此，可以利用能被多孔的离子注入层或它的附近区域吸收的激光束进行分离。

还可以通过施加电流快速加热多孔的离子注入层或它的附近区域进行多层结构的分离。

[除去多孔层]

通过粘接第一衬底和第二衬底产生的多层结构在离子注入层处分离后，留在衬底上的离子注入层利用离子注入层的低机械强度或大表面面积可选择性地除去。选择性除去的方法包括如抛光或研磨的机械法、使用腐蚀溶液的化学腐蚀法，和如反应离子腐蚀的离子腐蚀法。

当无孔薄膜为单晶 Si 时，选择性地腐蚀离子注入层可使用以下溶液中的至少一种：常用的 Si 腐蚀溶液、氢氟酸溶液、氢氟酸溶液和乙醇与过氧化氢中的至少一种的混合溶液、缓冲的氢氟酸溶液，以及缓冲的氢氟酸溶液和乙醇与过氧化氢溶液中的至少一种的混合溶液。当无孔半导体层包括化合物半导体时，可以使用比化合物半导体有更高速率腐蚀 Si 的腐蚀溶液腐蚀掉离子注入层。

下面结合附图介绍本发明的实施例。

实施例 1

图 1A 到 1E 为本发明的实施例 1 步骤的示意剖面图。

首先，在单晶 Si 的第一衬底 11 的主表面上，至少形成一个无孔层 12（图 1A）。由于产生的 SOI 衬底的特性取决于无孔层 12，所以单晶 Si 衬底 11 可以是未指定电阻的晶片或通常的再生（regenerated）晶片。另外，可将 SiO₂ 层 13 形成为最外层。该 SiO₂ 层可用来从有源层上脱离粘接界面。

通过使用由稀有气体、氢和氯中的至少一种元素由第一衬底的主表面注入离子（图 1B）。最好在第一单晶衬底 11 和无孔层 12 之间的界面附近或在无孔层 12 内形成离子积累层 14。

第二衬底 15 的表面例如在室温下与第一衬底的表面紧密接触（图 1C）。

当淀积单晶 Si 时，单晶 Si 的表面最好在粘接之前通过热氧化或类似方法氧化。在图 1C 中，第二衬底和第一衬底紧密粘接，绝缘层 13 位于其中。当无孔薄层 12 不是由 Si 构成，或第二衬底不是由 Si 构成时，该绝缘层 13 可省略。

在粘接时，可插入薄绝缘板，三个板层可以重叠地粘接。

然后，在离子积累层 14 处分离衬底（图 1D）。分离的方法包括使用如压、拔、剪，和楔入等的外力方法；使用加热；使用通过氧化周边多孔 Si 膨胀产生的内部应力；使用通过脉冲加热产生的应力；使之变软，但并

不限于这些。

通过以前提到的方法将离子积累层 14 从分离的衬底中分别选择性地除去。

图 1E 显示的是根据本发明制备的半导体产品。在第二衬底 15 上，在整个晶片上均匀地形成无孔薄层 12，例如薄单晶 Si 膜。就制造绝缘的电元件的观点来看，通过插入绝缘层 13 将第二衬底粘接到第一衬底的步骤制备的半导体产品很有用。

衬底 11 可作为第一单晶 Si 衬底 11，或第二衬底 15 再次使用。在除去留下的离子积累层 14 之后，第一单晶衬底 11 的表面很粗糙，在再次使用之前，处理衬底使表面平坦。

对于作为第一单晶 Si 衬底 11 再次使用，用外延生长补充由于层分离和表面处理引起的厚度减少。因此，可以半永久地使用衬底，不会有厚度损失。

实施例 2

图 2A-2E 为本发明的实施例 2 步骤的示意剖面图。

提供第一单晶 Si 衬底 21。通过使用由稀有气体、氢和氮中的至少一种元素由第一衬底的主表面注入离子，在其内形成离子积累层 22（图 2A）。最好在注入离子前形成 SiO_2 层 23，以防止离子注入使表面粗糙。除去 SiO_2 层 23 之后，在主表面上形成至少一层无孔层 24（图 2B）。

第二衬底 15 表面例如在室温下与第一衬底的表面紧密接触（图 2C）。

当淀积单晶 Si 时，单晶 Si 的表面最好在粘接之前通过热氧化或类似方法氧化。在图 2C 中，第二衬底和第一衬底紧密粘接，绝缘层 25 位于其间。当无孔薄层 24 不是由 Si 构成，或第二衬底不是由 Si 构成时，该绝缘层 25 可省略。

在粘接时，可插入薄绝缘板，三个板层可以重叠地粘接。

然后，在离子积累层 22 处分离衬底（图 2D）。

将离子积累层 22 从分离的衬底中分别选择性地除去。

图 2E 显示的是根据本发明制备的半导体产品。在第二衬底 26 上，在整个晶片上均匀地形成无孔薄层 24，例如薄单晶 Si 膜。就制造绝缘的电元件的观点来看，通过插入绝缘层 25 将第二衬底粘接到第一衬底的步骤制

备的半导体产品很有用。

衬底 21 可作为第一单晶衬底 21，或第二衬底 26 再次使用。在除去留下的离子积累层 22 之后，第一单晶 Si 衬底 21 的表面很粗糙，在再次使用之前，处理衬底使表面平坦。

实施例 3

图 3A-3C 为本发明的实施例 3 步骤的示意剖面图。

如图 3A-3C 所示，如实施例 1 和实施例 2 所示，同时使用两个第二衬底并处理第一衬底的两面制备两个半导体衬底。

在图 3A-3C 中，数字 31 代表第一衬底；32 和 35 为多孔层；33 和 36 为无孔薄膜；34 和 37 为 SiO_2 层；38 和 39 为第二衬底。图 3A 显示了和实施例 1 相同的方式处理两表面的第一衬底 31 和粘接到第一衬底 31 表面的第二衬底 38，39。图 3B 显示了与实施例 1 相同的方式在多孔层 32，35 分离后的状态。图 3C 显示了除去多孔层 32，35 后的状态。

衬底 21 可作为第一单晶 Si 衬底 31，或第二衬底 38（或 39）再次使用。在除去留下的离子积累层之后，第一单晶 Si 衬底 21 的表面很粗糙，在再次使用之前，处理衬底使表面平坦。

支撑衬底 38，39 可相互不同。无孔薄膜 33，36 可相互不同。绝缘层 34，37 可以省略。

下面参考实例具体地介绍本发明。

实例 1

在晶体 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 $0.30\mu\text{m}$ 厚的单晶 Si。

源气： $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速： $0.5/180\text{ L/min}$

气压： 80Torr

温度： $950\text{ }^\circ\text{C}$

生长速度： $0.30\mu\text{m/min}$

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO_2 层。然后通过 SiO_2 表面层以 40keV 注入 H^+ ，剂量为 $5 \times 10^{16}\text{ cm}^{-2}$ 。

SiO_2 层表面与另一个 Si 衬底（第二衬底）的表面相接触，粘接的衬底

在 600 °C 下退火。通过退火，由于离子注入层的多孔结构，在离子注入的投影射程附近，粘接的衬底分成两个薄片。分离的衬底表面很粗糙。采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全除去离子注入层。

由于无孔单晶 Si 的腐蚀极慢，因此膜厚度的减少几乎忽略不计（约几十埃）。

因此，0.2 μm 厚的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 201 nm ± 6 nm。

具有单晶 Si 层生长于其上的衬底在氢气气氛中在 1100 °C 下热处理一小时。通过原子间力显微镜测量，就 50 μm 见方区域的平均平方粗糙度 (average square roughness) 而论，表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

对于作为第一衬底再次使用，用外延层生长补充晶片的厚度减少。因此，可以半永久地使用衬底。在第二次或以后的使用中，外延层生长的厚度不是 0.30 μm，而是相应的厚度的减少，离子注入层形成在外延层内。

实例 2

在单晶 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 0.50 μm 厚的单晶 Si。

源气: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: 0.5/180 L/min

气压: 80 Torr

温度: 950 °C

生长速度: 0.30 μm/min

然后通过外延层在表面上以 50 keV 注入 H^+ ，剂量为 $6 \times 10^{16} \text{ cm}^{-2}$ 。

外延层表面与具有 500 nm 厚的 SiO_2 层形成于其上的另一个 Si 衬底（第

二衬底)的表面相接触,粘接的衬底在550℃下退火。通过退火,在离子注入的投影射程附近,粘接的衬底分成两个薄片。分离的衬底表面很粗糙。采用49%的氢氟酸和30%过氧化氢水溶液的混合物同时搅拌选择性地腐蚀第二衬底的表面。因此,用剩余未腐蚀的单晶Si作为腐蚀中止材料完全除去离子注入层。

由于无孔单晶Si的腐蚀极慢,因此膜厚度的减少几乎忽略不计(约几十埃)。

通过抛光使表面平坦。

因此,0.5μm厚的单晶Si层形成在Si氧化层上。在整个层上测量100个点处形成的单晶Si层的厚度,发现层厚的均匀度为498nm±15nm。

通过原子间力显微镜测量,就50μm见方区域的平均平方粗糙度而论,表面粗糙度约为0.2nm。这与商业用Si晶片的级别相同。

没有发现有附加的晶体缺陷引入到Si层,用透射电子显微镜观察剖面发现具有优良的结晶性。

也用49%的氢氟酸和30%过氧化氢水溶液同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此,衬底可作为第一衬底,或第二衬底再次使用。

对于作为第一衬底再次使用,用外延生长补充晶片的厚度减少。因此,可以半永久地使用衬底。在第二次或以后的使用中,外延层生长的厚度不是0.50μm,而是相应的厚度的减少,离子注入层形成在外延层内。

实例3

在单晶Si衬底(第一衬底)上,在以下生长条件下,通过CVD(化学汽相淀积)外延生长0.30μm厚的单晶Si。

源气: SiH₂Cl₂/H₂

气体流速: 0.5/180 L/min

气压: 80Torr

温度: 950℃

生长速度: 0.30μm/min

在该外延Si层的表面上,通过热氧化形成厚度为200nm的SiO₂层。然后通过SiO₂层表面以40keV注入H⁺,剂量为5×10¹⁶cm⁻²。

SiO₂层表面与具有 500 nm 厚的 SiO₂层形成于其上的另一个 Si 衬底(第二衬底)的表面相接触, 粘接的衬底在 600 °C 下退火。通过退火, 在离子注入的投影射程附近, 粘接的衬底分成两个薄片。分离的衬底表面很粗糙。采用 49%的氢氟酸和 30%过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底上剩下的离子注入层。因此, 用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。

因此, 0.2 μm 厚的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度, 发现层厚的均匀度为 201nm±6nm。

具有单晶 Si 层生长于其上的衬底在氢气气氛中在 1100 °C 下热处理一小时。通过原子间力显微镜测量, 就 50 μm 见方区域的平均平方粗糙度而论, 表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层, 用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49%的氢氟酸和 30%过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此, 衬底可作为第一衬底, 或第二衬底再次使用。

实例 4

在单晶 Si 衬底(第一衬底)上, 在以下生长条件下, 通过 CVD(化学汽相淀积)外延生长 0.30 μm 厚的单晶 Si。

源气: SiH₂Cl₂/H₂

气体流速: 0.5/180 L/min

气压: 80Torr

温度: 950 °C

生长速度: 0.30 μm/min

在该外延 Si 层的表面上, 通过热氧化形成厚度为 200nm 的 SiO₂层。然后通过 SiO₂层表面 40keV 注入 H⁺, 剂量为 5 × 10¹⁶ cm⁻²。

单独地, 提供熔融(molten)的石英衬底(第二衬底)。对第一衬底的 SiO₂层表面和熔融石英衬底表面进行等离子处理, 并用水洗。使两个表面相互接触, 将粘接的衬底在 600 °C 下退火。通过退火, 在离子注入的投影射程附近, 粘接的衬底分成两个薄片。由于离子注入层的多孔结构, 分

离的衬底表面很粗糙。采用 49%的氢氟酸和 30%过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。

因此，在透明的石英衬底上形成 0.2 μm 厚的单晶 Si 层。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 201nm \pm 6nm。

具有单晶 Si 层生长于其上的衬底在氢气气氛中在 1100 $^{\circ}\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 50 μm 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49%的氢氟酸和 30%过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底再次使用。

实例 5

在单晶 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 0.50 μm 厚的单晶 Si。

源气：SiH₂Cl₂/H₂

气体流速：0.5/180 L/min

气压：80Torr

温度：950 $^{\circ}\text{C}$

生长速度：0.30 $\mu\text{m}/\text{min}$

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO₂ 层。然后通过 SiO₂ 表面层以 60keV 注入 H⁺，剂量为 5 \times 10¹⁶ cm⁻²。

单独地，提供蓝宝石衬底（第二衬底）。对第一衬底的 SiO₂ 层表面和第二衬底表面进行等离子处理，并用水洗。使两个表面相互接触，将粘接的衬底在 600 $^{\circ}\text{C}$ 下退火。通过退火，在离子注入的投影射程附近，粘接的衬底分成两个薄片。采用 49%的氢氟酸和 30%过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。

通过抛光使腐蚀的表面平坦。

因此,在蓝宝石衬底上形成 $0.4\mu\text{m}$ 厚的单晶 Si 层。在整个层上测量 100 个点处形成的单晶 Si 层的厚度,发现层厚的均匀度为 $402\text{nm}\pm 12\text{nm}$ 。

通过原子间力显微镜测量,就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论,表面粗糙度约为 0.2nm 。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层,用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此,衬底可作为第一衬底再次使用。

实例 6

在单晶 Si 衬底(第一衬底)上,在以下生长条件下,通过 CVD(化学汽相淀积)外延生长 $0.60\mu\text{m}$ 厚的单晶 Si。

源气: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: $0.5/180\text{L}/\text{min}$

气压: 80Torr

温度: $950\text{ }^\circ\text{C}$

生长速度: $0.30\mu\text{m}/\text{min}$

在该外延 Si 层的表面上,通过热氧化形成厚度为 200nm 的 SiO_2 层。然后通过 SiO_2 表面层以 70keV 注入 H^+ , 剂量为 $5 \times 10^{16}\text{cm}^{-2}$ 。

单独地,提供玻璃衬底(第二衬底)。对第一衬底的 SiO_2 层表面和第二衬底表面进行等离子处理,并用水洗。使两个表面相互接触,将粘接的表面在 $600\text{ }^\circ\text{C}$ 下退火。通过退火,在离子注入的投影射程附近,粘接的衬底分成两个薄片。采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此,用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。

通过抛光使腐蚀的表面平坦。

因此,在透明的玻璃衬底上形成 $0.5\mu\text{m}$ 厚的单晶 Si 层。在整个层上测量 100 个点处形成的单晶 Si 层的厚度,发现层厚的均匀度为 $501\text{nm}\pm 15\text{nm}$ 。

通过原子间力显微镜测量,就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论,表面粗糙度约为 0.2nm 。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层, 用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此, 衬底可作为第一衬底再次使用。

实例 7

在单晶 Si 衬底 (第一衬底) 上, 在以下生长条件下, 通过 MOCVD (金属有机化学汽相淀积) 外延生长 $0.50\mu\text{m}$ 厚的单晶 GaAs。

源气: TMG/AsH₃/H₂

气压: 80Torr

温度: 700 °C

在该 GaAs 层的表面上, 形成厚度为 50nm 的 SiO₂ 层。然后通过表面 SiO₂ 层以 60keV 注入 H⁺, 剂量为 $5 \times 10^{16} \text{ cm}^{-2}$ 。

第一衬底的 SiO₂ 层表面与另一个 Si 衬底 (第二衬底) 的表面相接触, 粘接的衬底在 600 °C 下退火。通过退火, 在离子注入的投影射程附近, 粘接的衬底分成两个薄片。由于离子注入层的多孔性, 分离的衬底表面很粗糙。采用 1, 2-乙二胺、邻苯二酚, 和水的混合物 (混合比例=17 ml : 3 g : 8 ml) 选择性地腐蚀第二衬底的表面。因此, 用剩余未腐蚀的单晶 GaAs 作为腐蚀中止材料完全除去离子注入层和残留的第一 Si 衬底。

因此, $0.5\mu\text{m}$ 厚的单晶 GaAs 层形成在 Si 衬底上。在整个层上测量 100 个点处形成的单晶 GaAs 层的厚度, 发现层厚的均匀度为 $504\text{nm} \pm 16\text{nm}$ 。

通过原子间力显微镜测量, 就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论, 表面粗糙度约为 0.3 nm。这与商业用 GaAs 晶片的级别相同。

没有发现外延生长后有附加的晶体缺陷引入到 GaAs 层, 用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此, 衬底可作为第一衬底, 或第二衬底再次使用。

实例 8

在单晶 Si 衬底 (第一衬底) 上, 通过 MOCVD (金属有机化学汽相淀积)

外延生长 $0.7\mu\text{m}$ 厚的单晶 InP。

在该 InP 层的表面上，形成厚度为 50nm 的 SiO_2 层。然后通过 SiO_2 表面层以 80keV 注入 H^+ ，剂量为 $5 \times 10^{16} \text{cm}^{-2}$ 。

第一衬底的 SiO_2 层表面与另一个 Si 衬底（第二衬底）的表面相接触，在 600°C 下退火。通过退火，在离子注入的投影射程附近，粘接的衬底分成两个薄片。由于离子注入层的多孔性，分离的衬底表面很粗糙。采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 InP 作为腐蚀中止材料完全腐蚀掉离子注入层和剩余的第一 Si 衬底。

因此，在单晶 Si 层上形成 $0.5\mu\text{m}$ 厚的单晶 InP 层。在整个层上测量 100 个点处形成的单晶 InP 层的厚度，发现层厚的均匀度为 $704\text{nm} \pm 23\text{nm}$ 。

通过原子间力显微镜测量，就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.3nm 。这与商业用 InP 晶片的级别相同。

没有发现外延生长后有附加的晶体缺陷引入到 InP 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 9

在单晶 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 $0.30\mu\text{m}$ 厚的单晶 Si。

源气： $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速： $0.5/180 \text{L/min}$

气压： 80Torr

温度： 950°C

生长速度： $0.30\mu\text{m/min}$

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO_2 层。然后通过表面 SiO_2 层以 80keV 注入 H^+ ，剂量为 $5 \times 10^{16} \text{cm}^{-2}$ 。

SiO_2 层表面与另一个 Si 衬底（第二衬底）的表面相接触，在 600°C 下退火。通过退火，在离子注入的投影射程附近，粘接的衬底分成两个薄片。

采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。

因此，0.2 μm 厚的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 $201\text{nm}\pm 6\text{nm}$ 。

该衬底在氢气气氛中在 1100 $^{\circ}\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 50 μm 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 10

在单晶 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 0.30 μm 厚的单晶 Si。

源气：SiH₂Cl₂/H₂

气体流速：0.5/180 L/min

气压：80Torr

温度：950 $^{\circ}\text{C}$

生长速度：0.30 $\mu\text{m}/\text{min}$

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO₂ 层。然后通过 SiO₂ 表面层以 40keV 注入 H⁺，剂量为 $5 \times 10^{16} \text{ cm}^{-2}$ 。

SiO₂ 层表面与另一个 Si 衬底（第二衬底）的表面相接触。

从第一衬底的反面除去氧化膜后，从第一衬底侧用 CO₂ 激光器照射整个晶片表面。CO₂ 激光在粘接界面被 200 nm 厚的 SiO₂ 层吸收，使突变温度（abrupt temperature）升高，通过在离子注入的投影射程附近进入两个薄片的热应力，将粘接的衬底分离。激光束可以是连续的脉冲式。

采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐

蚀掉离子注入层。

因此，0.2 μm 厚的单晶Si层形成在Si氧化层上。在整个层上测量100个点处形成的单晶Si层的厚度，发现层厚的均匀度为201nm \pm 6nm。

该衬底在氢气气氛中在1100 $^{\circ}\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就50 μm 见方区域的平均平方粗糙度而论，表面粗糙度约为0.2 nm。这与商业用Si晶片的级别相同。

没有发现有附加的晶体缺陷引入到Si层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用49%的氢氟酸和30%过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 11

在单晶Si衬底（第一衬底）上，在以下生长条件下，通过CVD（化学汽相淀积）外延生长0.30 μm 厚的单晶Si。

源气：SiH₂Cl₂/H₂

气体流速：0.5/180 L/min

气压：80Torr

温度：950 $^{\circ}\text{C}$

生长速度：0.30 $\mu\text{m}/\text{min}$

在该外延Si层的表面上，通过热氧化形成厚度为200nm的SiO₂层。然后通过SiO₂表面层以40keV注入H⁺，剂量为5 \times 10¹⁶ cm⁻²。

SiO₂层表面与另一个Si衬底（第二衬底）的表面相接触。通过腐蚀粘接晶片的端面，SiO₂层端和外延层端剥离，离子注入层端露出。

在1000 $^{\circ}\text{C}$ 下对粘接的晶片进行高温氧化。因此，在离子注入层处10小时内两个粘接的衬底完全分离。发现晶片周边部分的附着面已变为SiO₂，中心部分几乎不变。

采用49%的氢氟酸和30%过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶Si作为腐蚀中止材料完全腐蚀掉离子注入层。

因此，0.2 μm 厚的单晶Si层形成在Si氧化层上。在整个层上测量100

个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 $201\text{nm}\pm 6\text{nm}$ 。

该衬底在氢气气氛中在 $1100\text{ }^\circ\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm 。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 12

在单晶 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 $0.30\mu\text{m}$ 厚的单晶 Si。

源气: $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速: $0.5/180\text{ L/min}$

气压: 80Torr

温度: $950\text{ }^\circ\text{C}$

生长速度: $0.30\mu\text{m/min}$

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO_2 层。然后通过表面 SiO_2 层以 40keV 注入 H^+ ，剂量为 $5 \times 10^{16}\text{ cm}^{-2}$ 。

单独地，提供另一个 Si 衬底（第二衬底）。对第一衬底的 SiO_2 层表面和第二衬底表面进行等离子处理，并用水洗。使两个表面相互接触，将粘接的表面在 $300\text{ }^\circ\text{C}$ 下热处理一小时，以增加衬底粘接的强度。通过从周边楔入粘接衬底中，在离子注入的投影射程附近，粘接的衬底分成两个薄片。由于离子注入层的多孔性，分离的衬底表面很粗糙。采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全除去离子注入层。

因此， $0.2\mu\text{m}$ 厚的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 $201\text{nm}\pm 6\text{nm}$ 。

该衬底在氢气气氛中在 $1100\text{ }^\circ\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm 。

这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 13

在单晶 Si 衬底（第一衬底）上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 0.30 μm 厚的单晶 Si。

源气：SiH₂Cl₂/H₂

气体流速：0.5/180 L/min

气压：80Torr

温度：950 $^{\circ}\text{C}$

生长速度：0.30 $\mu\text{m}/\text{min}$

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO₂ 层。然后通过 SiO₂ 表面层以 40keV 注入 H⁺，剂量为 5 × 10¹⁶ cm⁻²。

单独地，提供另一个 Si 衬底（第二衬底）。对第一衬底的 SiO₂ 层表面和第二衬底表面进行等离子处理，并用水洗。使两个表面相互接触，将粘接的表面在 300 $^{\circ}\text{C}$ 下热处理一小时，以增加衬底粘接的强度。通过对粘接衬底使用剪切力，在离子注入的投影射程附近，粘接的衬底分成两个薄片。采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。

因此，0.2 μm 厚的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 201nm \pm 6nm。

该衬底在氢气气氛中在 1100 $^{\circ}\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 50 μm 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49%的氢氟酸和 30%过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

对于作为第一衬底再次使用，用外延层生长补充晶片的厚度减少。因此，可以半永久地使用衬底。在第二次或以后的使用中，外延层的厚度不是 $0.30\mu\text{m}$ ，而是相应于厚度的减少，离子注入层形成在外延层内。

实例 14

在单晶 Si 衬底（第一衬底）的主表面上， H^+ 的注入能量为 10keV ，剂量为 $5 \times 10^{16} \text{cm}^{-2}$ 。在以下生长条件下，在相同的面上，通过 CVD（化学汽相淀积）外延生长 $0.30\mu\text{m}$ 厚的单晶 Si。

源气： $\text{SiH}_2\text{Cl}_2/\text{H}_2$

气体流速： $0.5/180 \text{L/min}$

气压： 80Torr

温度： 950°C

生长速度： $0.30\mu\text{m/min}$

在该外延 Si 层的表面上，形成厚度为 200nm 的 SiO_2 层。

第一衬底的 SiO_2 层表面与另一个 Si 衬底（第二衬底）的表面相接触，粘接的衬底在 600°C 下退火。通过退火，在离子注入的投影射程附近，粘接的衬底分成两个薄片。

由于离子注入层的多孔性，分离的衬底表面很粗糙。采用 49%的氢氟酸和 30%过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀掉离子注入层。此外，对应于离子注入深度的余下的第一衬底通过腐蚀除去。

因此， $0.2\mu\text{m}$ 厚的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现层厚的均匀度为 $201\text{nm} \pm 7\text{nm}$ 。

该衬底在氢气气氛中在 1100°C 下热处理一小时。通过原子间力显微镜测量，就 $50\mu\text{m}$ 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2nm 。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 15

在单晶 Si 衬底（第一衬底）的一个主表面上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 0.50 μm 厚的单晶 Si。

源气：SiH₂Cl₂/H₂

气体流速：0.5/180 L/min

气压：80Torr

温度：950 $^{\circ}\text{C}$

生长速度：0.30 $\mu\text{m}/\text{min}$

在生长期间，加入掺杂气体得到 n⁺ Si/ n⁻ Si/ Si 的衬底结构。

在该外延 Si 层的表面上，通过热氧化形成厚度为 200nm 的 SiO₂ 层。然后通过 SiO₂ 表面层以 40keV 注入 H⁺，剂量为 5 × 10¹⁶ cm⁻²。

第一衬底的 SiO₂ 层表面与另一个 Si 衬底（第二衬底）的表面相接触，衬底在 600 $^{\circ}\text{C}$ 下退火。通过退火，在离子注入的投影射程附近，粘接的衬底分成两个薄片。

采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀除去离子注入层。

因此，0.2 μm 厚含有掩埋的 n⁺ 层的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现厚度的均匀度为 201nm ± 6nm。

该衬底在氢气气氛中在 1100 $^{\circ}\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 50 μm 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的

表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 16

在单晶 Si 衬底（第一衬底）的一个主表面上，在以下生长条件下，通过 CVD（化学汽相淀积）外延生长 0.30 μm 厚的单晶 Si。

源气：SiH₂Cl₂/H₂

气体流速：0.5/180 L/min

气压：80Torr

温度：950 $^{\circ}\text{C}$

生长速度：0.30 $\mu\text{m}/\text{min}$

在生长期间，加入掺杂气体得到 n⁺ Si/ n⁻ Si/ Si 的衬底结构。

在该外延 Si 层的表面上，通过热氧化形成厚度为 50nm 的 SiO₂ 层。然后通过 SiO₂ 以 40keV 注入 H⁺，剂量为 5 × 10¹⁶ cm⁻²。

第一衬底的 SiO₂ 层表面与其上有 500 nm 厚的 SiO₂ 层的另一个 Si 衬底（第二衬底）的表面相接触，衬底在 600 $^{\circ}\text{C}$ 下退火。通过退火，在离子注入的投影射程附近，粘接的衬底分成两个薄片。采用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物并搅拌选择性地腐蚀第二衬底的表面。因此，用剩余未腐蚀的单晶 Si 作为腐蚀中止材料完全腐蚀除去离子注入层。

因此，0.29 μm 厚含有掩埋的 n⁺ 层的单晶 Si 层形成在 Si 氧化层上。在整个层上测量 100 个点处形成的单晶 Si 层的厚度，发现厚度的均匀度为 291nm \pm 9nm。

该衬底在氢气气氛中在 1100 $^{\circ}\text{C}$ 下热处理一小时。通过原子间力显微镜测量，就 50 μm 见方区域的平均平方粗糙度而论，表面粗糙度约为 0.2 nm。这与商业用 Si 晶片的级别相同。

没有发现有附加的晶体缺陷引入到 Si 层，用透射电子显微镜观察剖面发现具有优良的结晶性。

也用 49% 的氢氟酸和 30% 过氧化氢水溶液的混合物同时搅拌选择性地腐蚀留在第一衬底上的离子注入层。再对衬底进行如氢气退火和表面抛光的表面处理。因此，衬底可作为第一衬底，或第二衬底再次使用。

实例 17

用与实例 1 到 16 相同的方式处理第一衬底的两个面制备半导体产品。

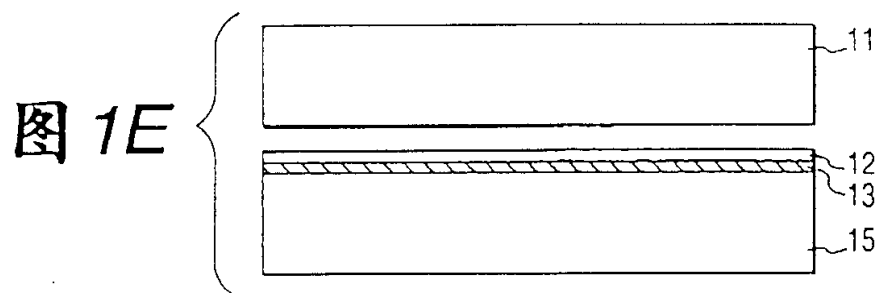
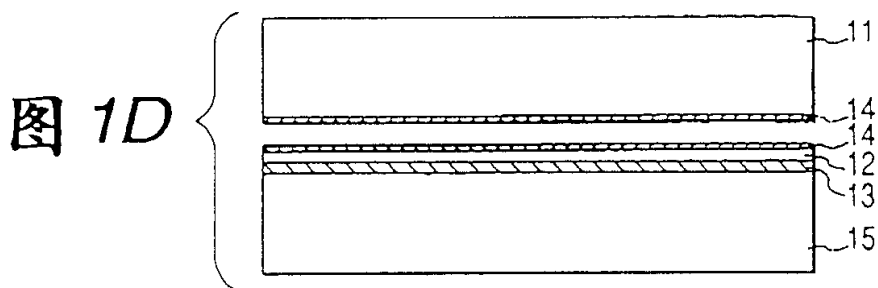
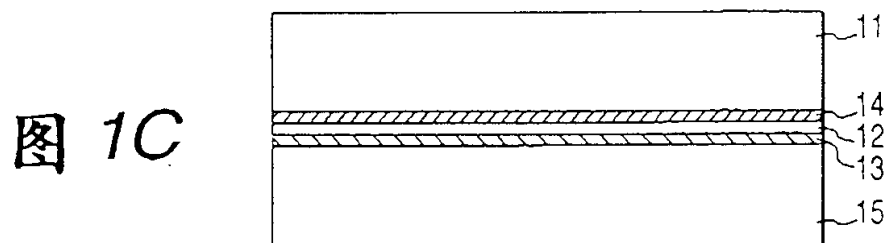
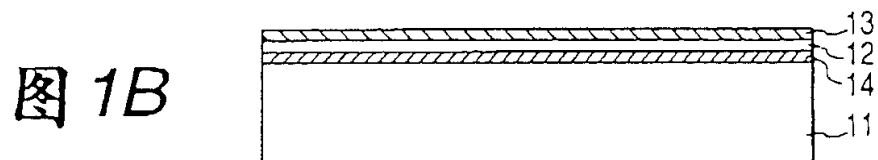
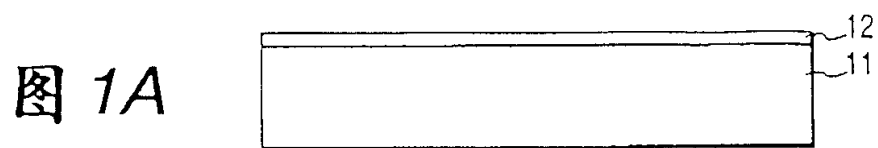


图 2A

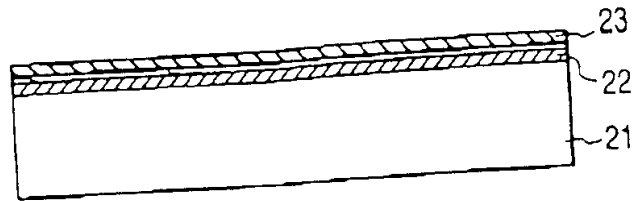


图 2B

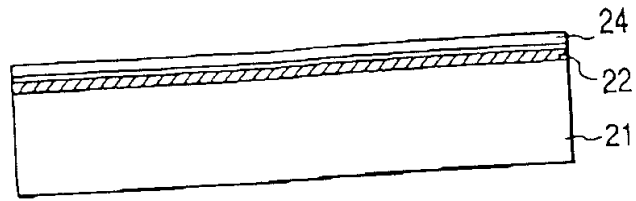


图 2C

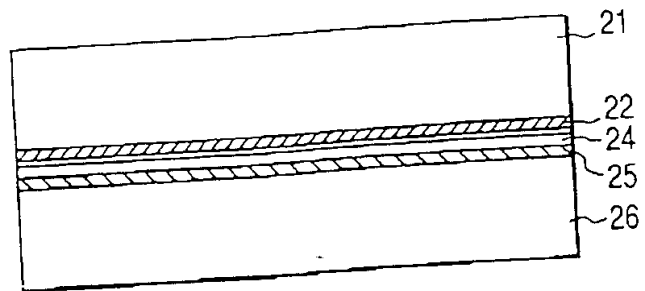


图 2D

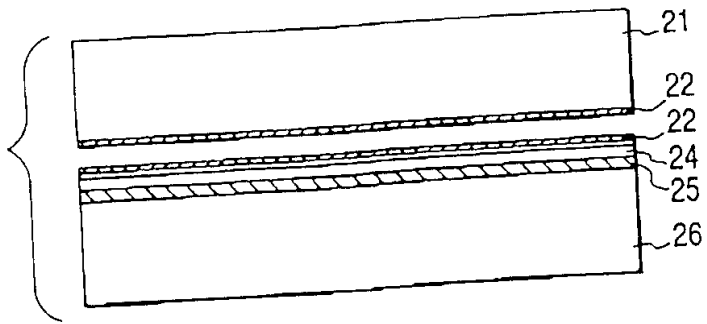


图 2E

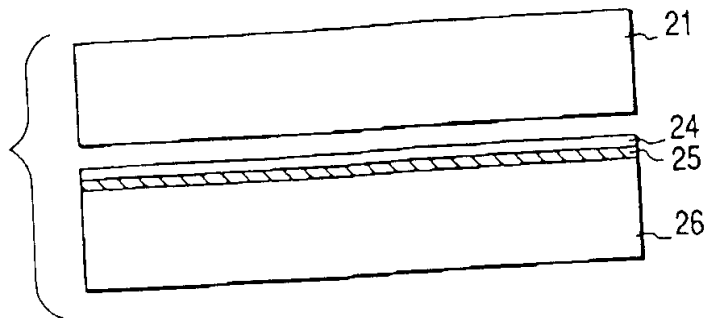


图 3A

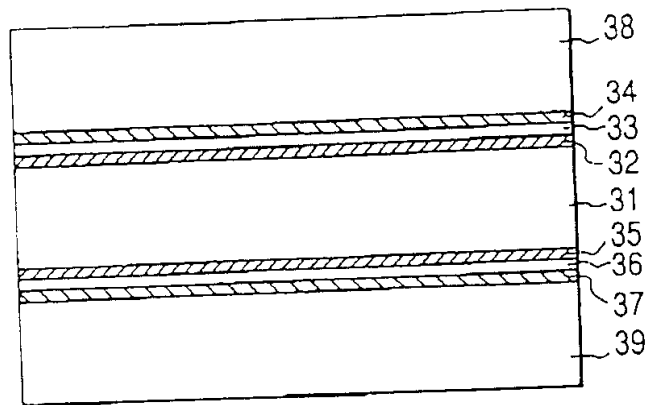


图 3B

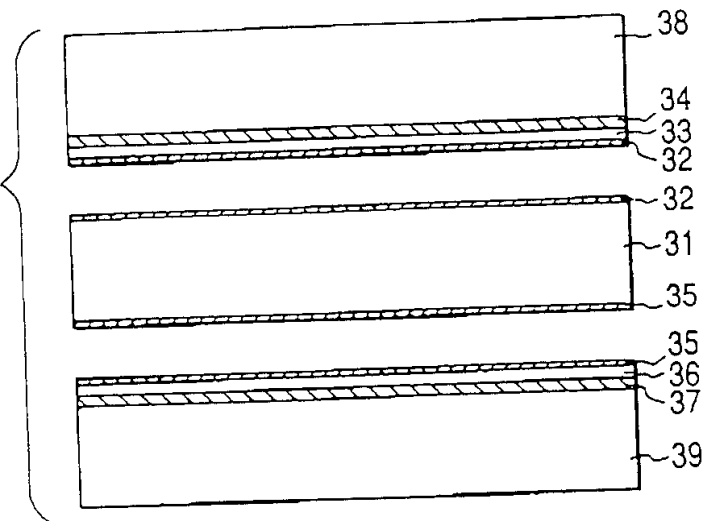


图 3C

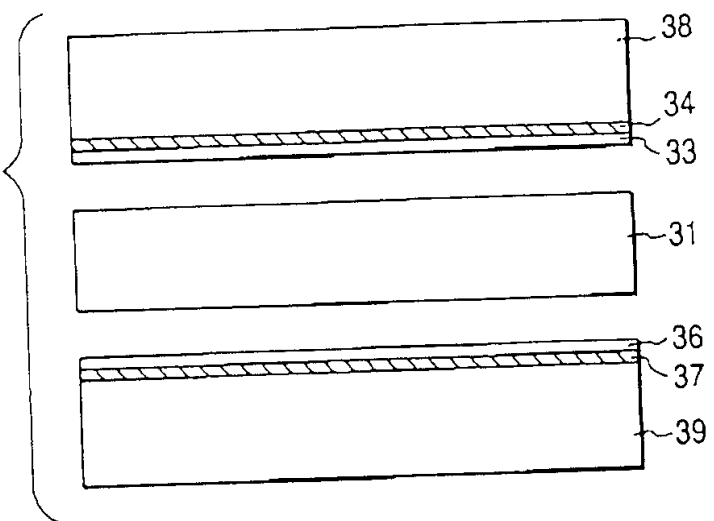


图 4A

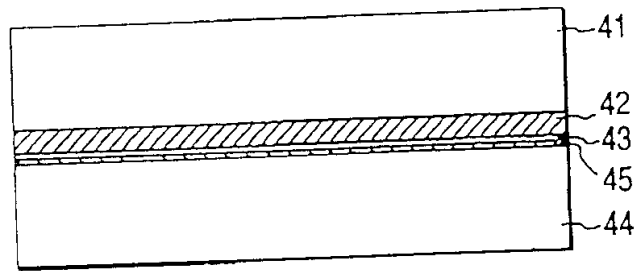


图 4B

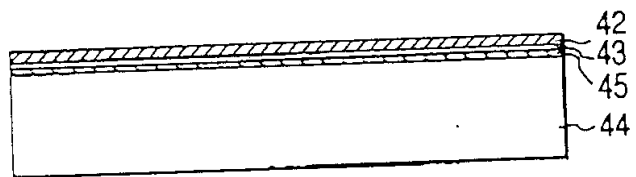


图 4C

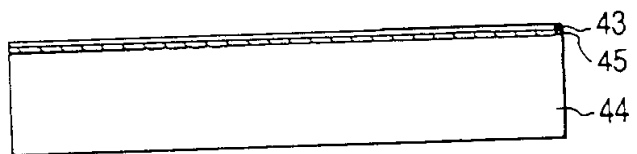


图 5A

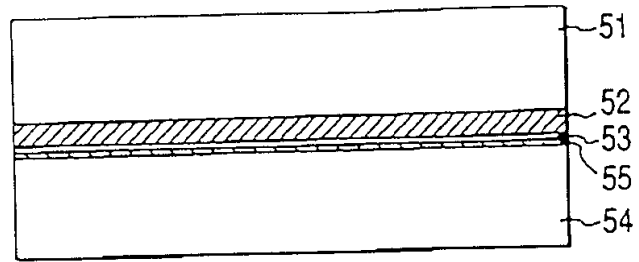


图 5B

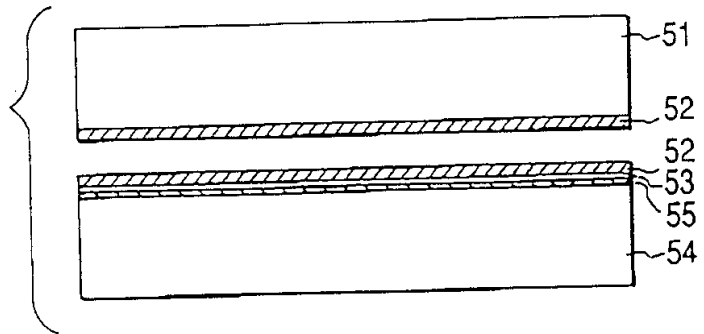


图 5C

