

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 10 月 5 日 (05.10.2017)



(10) 国际公布号
WO 2017/166341 A1

- (51) 国际专利分类号:
H01L 21/77 (2006.01) G02F 1/136 (2006.01)
H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2016/079805
- (22) 国际申请日: 2016 年 4 月 21 日 (21.04.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610194250.2 2016 年 3 月 30 日 (30.03.2016) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO.,LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 葛世民 (GE, Shimin); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: METHOD FOR MANUFACTURING TFT SUBSTRATE AND MANUFACTURED TFT SUBSTRATE

(54) 发明名称: TFT 基板的制作方法及其制得的 TFT 基板



图1

(57) Abstract: A method for manufacturing a TFT substrate, and a manufactured TFT substrate. By using the characteristics of high transmittance for visible light exhibited by a transparent metal oxide conductive material, and by using a processing approach to obtain a transparent metal oxide conductor, or by doping a transparent metal oxide semiconductor, the method for manufacturing the TFT substrate forms an active layer (70) and a pixel electrode (80) simultaneously so as to achieve the results of reducing the number of photomasks, improving production efficiency and reducing production costs. Furthermore, by means of using only one semi-transparent mask (15) for exposure, forming a common electrode (22) by means of etching as well as a stacked light-shielding layer composed by a light-shielding layer (30) and a transparent conductive layer (21), the number of photomasks can be further reduced; providing a light-shielding layer below the TFT prevents light irradiation from impacting the electrical stability of the TFT. The TFT substrate provided according to the present disclosure has simple manufacturing procedure, low production costs, and a light-shielding layer provided below TFT, which avoids impact of light irradiation on the electrical stability of the TFT.

(57) 摘要:

[见续页]

WO 2017/166341 A1



一种 TFT 基板的制作方法及其制得的 TFT 基板，TFT 基板的制作方法利用透明金属氧化物导体材料可见光透过率较高的特点以及将透明金属氧化物半导体掺杂处理成透明金属氧化物导体的方法，同时形成有源层（70）与像素电极（80），能够达到减少光罩次数，提高生产效率和降低生产成本的目的；此外，仅采用一道半透光罩（15）曝光、刻蚀形成公共电极（22）以及遮光层（30）和透明导电层（21）形成的叠层遮光层，可进一步减少光罩次数，通过 TFT 下方设置遮光层，避免了 TFT 电性稳定性受到光照的影响。提供的 TFT 基板，制程简单，生产成本低，且 TFT 下方设有遮光层，避免了 TFT 电性稳定性受到光照的影响。

TFT 基板的制作方法及其制得的 TFT 基板

技术领域

5 本发明涉及显示技术领域，尤其涉及一种 TFT 基板的制作方法及其制得的 TFT 基板。

背景技术

10 随着显示技术的发展，液晶显示器（Liquid Crystal Display, LCD）等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点，而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品，成为显示装置中的主流。

15 现有市场上的液晶显示装置大部分为背光型液晶显示器，其包括液晶显示面板及背光模组（backlight module）。液晶显示面板的工作原理是在两片平行的玻璃基板当中放置液晶分子，两片玻璃基板中间有许多垂直和水平的细小电线，通过通电与否来控制液晶分子改变方向，将背光模组的光线折射出来产生画面。

通常液晶显示面板由彩膜（CF, Color Filter）基板、薄膜晶体管（TFT, Thin Film Transistor）基板、夹于彩膜基板与薄膜晶体管基板之间的液晶（LC, Liquid Crystal）及密封胶框（Sealant）组成，其成型工艺一般包括：
20 前段阵列（Array）制程（薄膜、黄光、蚀刻及剥膜）、中段成盒（Cell）制程（TFT 基板与 CF 基板贴合）及后段模组组装制程（驱动 IC 与印刷电路板压合）。其中，前段 Array 制程主要是形成 TFT 基板，以便于控制液晶分子的运动；中段 Cell 制程主要是在 TFT 基板与 CF 基板之间添加液晶；后段模组组装制程主要是驱动 IC 压合与印刷电路板的整合，进而驱动液晶分子转动，显示图像。

30 有源矩阵驱动的 LCD 显示技术利用了液晶的双极性偏振特点，通过施加电场控制液晶分子的排列方向，实现对背光源光路行进方向的开关作用。根据对液晶分子施加电场方向的不同，可以将 LCD 显示模式分为扭曲向列（Twisted Nematic, TN），垂直配向（Vertical Alignment, VA）及平面转换（In-Plane Switching, IPS）系列模式。VA 系列模式指对液晶分子施加纵向电场，而 IPS 系列模式指对液晶分子施加横向电场。而在 IPS 系列模式中，对于施加横向电场的不同，又可分为 IPS 模式和边缘场开关（Fringe Field Switching, FFS）模式等。其中 FFS 显示模式的每一个像素单元含有上下两

层电极，即像素电极和公共电极，且下层的公共电极采用开口区整面平铺的方式。FFS 显示模式具有高透过率，广视角以及较低的色偏等优点，是一种广泛应用的 LCD 显示技术。

5 随着大尺寸和高 PPI (Pixels Per Inch, 每英寸所拥有的像素数目) 以及高刷新频率产品的开发，铟镓锌氧化物 (IGZO) 为代表的氧化物半导体由于具有较高的迁移率受到了广泛的重视和应用。顶栅共面型 TFT 结构可以通过自对准的工艺使得栅电极与源漏电极的寄生电容大大减小，从而改善电阻电容延迟 (RC Delay)。此外，顶栅共面型 TFT 结构的半导体沟道长度也可以做的较短，因而适用于高 PPI 的开发应用。由于顶栅共面型 TFT 的
10 沟道易受到下方光照的影响，因而 TFT 电性的稳定性会劣化，因此该区域需要增加遮光层。然而，传统的 FFS 显示模式阵列基板制造方法需要较多的光罩次数，工艺比较复杂，生产成本较高。

发明内容

15 本发明的目的在于提供一种 TFT 基板的制作方法，能够减少光罩数量、提高生产效率、降低生产成本。

本发明的目的还在于提供一种 TFT 基板，制程简单，生产成本低，且电学性能优异。

为实现上述目的，本发明提供一种 TFT 基板的制作方法，包括如下步骤：
20 步骤：

步骤 1、提供一基板，在所述基板上依次沉积透明导电膜和遮光膜；

步骤 2、采用一道半透光罩对所述透明导电膜与遮光膜进行图形化处理，得到位于基板上且间隔设置的透明导电层与公共电极、以及位于透明导电层上方与其宽度相等且两端对齐的遮光层；

25 步骤 3、在所述遮光层、公共电极、及基板上沉积缓冲层，在所述缓冲层上依次沉积氧化物半导体层、绝缘层、及栅极金属层；

步骤 4、采用一道光罩对所述栅极金属层与绝缘层进行图形化处理，得到宽度相等且两端对齐的栅极及栅极绝缘层；

以所述栅极与栅极绝缘层为遮蔽层，对所述氧化物半导体层进行离子
30 掺杂，将所述氧化物半导体层上未被所述栅极及栅极绝缘层覆盖的区域转化为氧化物导体；

步骤 5、采用一道光罩对所述氧化物半导体层进行图形化处理，形成有源层以及与有源层相连的像素电极；

所述有源层包括对应于所述栅极下方的沟道区、位于所述沟道区一侧

的漏极接触区、位于所述沟道另一侧且与像素电极相连的连接区；其中，所述有源层的沟道区为氧化物半导体材料，所述有源层的漏极接触区与连接区、以及像素电极为氧化物导体材料；

5 步骤 6、在所述栅极、有源层、及缓冲层上沉积第一钝化层，采用一道光罩对该第一钝化层进行图形化处理，在所述第一钝化层上形成对应于所述漏极接触区的通孔；

步骤 7、在所述第一钝化层上沉积漏极金属层，采用一道光罩对该漏极金属层进行图形化处理，得到漏极，所述漏极通过通孔与所述有源层的漏极接触区相接触，在所述漏极、及第一钝化层上沉积第二钝化层，完成 TFT
10 基板的制作。

所述步骤 2 包括：

步骤 21、在所述遮光膜上涂布一光阻层，采用一半透光罩对所述光阻层进行图形化处理，得到间隔设置的第一光阻段与第二光阻段；所述第一光阻段的厚度大于所述第二光阻段的厚度；

15 步骤 22、以所述第一光阻段与第二光阻段为阻挡层，对所述透明导电膜与遮光膜进行蚀刻，得到对应于所述第一光阻段下方的遮光层与透明导电层、以及对应于所述第二光阻段下方的遮光段与公共电极；

步骤 23、对所述第一光阻段与第二光阻段进行灰化处理，薄化第一光阻段并去除第二光阻段；

20 步骤 24、以第一光阻段为阻挡层，对所述遮光段进行蚀刻，去除该遮光段；

步骤 25、将剩余的第一光阻段剥离去除。

所述步骤 2 中，所述半透光罩为灰阶光罩、半色调光罩、或者单缝光罩。

25 所述步骤 4 中，对所述氧化物半导体层进行离子掺杂的方式为等离子体处理。

所述步骤 5 中，所述氧化物半导体材料为透明金属氧化物半导体材料，所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。

30 本发明还提供一种 TFT 基板，包括基板、设于基板上且间隔设置的透明导电层与公共电极、设于透明导电层上方与其宽度相等且两端对齐的遮光层、设于所述遮光层、公共电极、及基板上的缓冲层、设于所述缓冲层上的有源层与像素电极、设于所述有源层上的栅极绝缘层、设于所述栅极绝缘层上方与其宽度相等且两端对齐的栅极、设于所述栅极、有源层、像素电极、及缓冲层上的第一钝化层、设于所述第一钝化层上的漏极、设于

所述漏极与第一钝化层上的第二钝化层;

所述有源层包括对应于所述栅极下方的沟道区、位于所述沟道区一侧的漏极接触区、位于所述沟道区另一侧且与像素电极相连的连接区; 其中, 所述有源层的沟道区为氧化物半导体材料, 所述有源层的漏极接触区与连接区、以及像素电极为氧化物导体材料;

所述第一钝化层上设有对应于所述漏极接触区的通孔, 所述漏极通过通孔与所述有源层的漏极接触区相接触。

所述氧化物半导体材料为透明金属氧化物半导体材料, 所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。

所述透明金属氧化物半导体材料为非晶铟镓锌氧化物。

所述透明导电层与公共电极的材料为透明导电金属氧化物。

所述缓冲层为高透过率的绝缘膜。

本发明还提供一种 TFT 基板的制作方法, 包括如下步骤:

步骤 1、提供一基板, 在所述基板上依次沉积透明导电膜和遮光膜;

步骤 2、采用一道半透光罩对所述透明导电膜与遮光膜进行图形化处理, 得到位于基板上且间隔设置的透明导电层与公共电极、以及位于透明导电层上方与其宽度相等且两端对齐的遮光层;

步骤 3、在所述遮光层、公共电极、及基板上沉积缓冲层, 在所述缓冲层上依次沉积氧化物半导体层、绝缘层、及栅极金属层;

步骤 4、采用一道光罩对所述栅极金属层与绝缘层进行图形化处理, 得到宽度相等且两端对齐的栅极及栅极绝缘层;

以所述栅极与栅极绝缘层为遮蔽层, 对所述氧化物半导体层进行离子掺杂, 将所述氧化物半导体层上未被所述栅极及栅极绝缘层覆盖的区域转化为氧化物导体;

步骤 5、采用一道光罩对所述氧化物半导体层进行图形化处理, 形成有源层以及与有源层相连的像素电极;

所述有源层包括对应于所述栅极下方的沟道区、位于所述沟道区一侧的漏极接触区、位于所述沟道另一侧且与像素电极相连的连接区; 其中, 所述有源层的沟道区为氧化物半导体材料, 所述有源层的漏极接触区与连接区、以及像素电极为氧化物导体材料;

步骤 6、在所述栅极、有源层、及缓冲层上沉积第一钝化层, 采用一道光罩对该第一钝化层进行图形化处理, 在所述第一钝化层上形成对应于所述漏极接触区的通孔;

步骤 7、在所述第一钝化层上沉积漏极金属层, 采用一道光罩对该漏极

金属层进行图形化处理，得到漏极，所述漏极通过通孔与所述有源层的漏极接触区相接触，在所述漏极、及第一钝化层上沉积第二钝化层，完成 TFT 基板的制作；

其中，所述步骤 2 包括：

5 步骤 21、在所述遮光膜上涂布一光阻层，采用一半透光罩对所述光阻层进行图形化处理，得到间隔设置的第一光阻段与第二光阻段；所述第一光阻段的厚度大于所述第二光阻段的厚度；

步骤 22、以所述第一光阻段与第二光阻段为阻挡层，对所述透明导电膜与遮光膜进行蚀刻，得到对应于所述第一光阻段下方的遮光层与透明导电层、以及对应于所述第二光阻段下方的遮光段与公共电极；

10 步骤 23、对所述第一光阻段与第二光阻段进行灰化处理，薄化第一光阻段并去除第二光阻段；

步骤 24、以第一光阻段为阻挡层，对所述遮光段进行蚀刻，去除该遮光段；

15 步骤 25、将剩余的第一光阻段剥离去除；

其中，所述步骤 2 中，所述半透光罩为灰阶光罩、半色调光罩、或者单缝光罩。

本发明的有益效果：本发明提供的一种 TFT 基板的制作方法，利用透明金属氧化物导体材料可见光透过率较高的特点以及将透明金属氧化物半导体掺杂处理成透明金属氧化物导体的方法，同时形成有源层与像素电极，能够达到减少光罩次数，提高生产效率和降低生产成本的目的；此外，仅采用一道半透光罩曝光、刻蚀形成公共电极以及遮光层和透明导电层形成的叠层遮光层，可进一步减少光罩次数，通过 TFT 下方设置遮光层，避免了 TFT 电性稳定性受到光照的影响。本发明提供的一种 TFT 基板，利用透明金属氧化物半导体材料和掺杂的透明金属氧化物半导体材料来制备有源层和像素电极，制程简单，生产成本低，且 TFT 下方设有遮光层，避免了 TFT 电性稳定性受到光照的影响。

25 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

图 1 为本发明的 TFT 基板的制作方法的示意图；

图 2 为本发明的 TFT 基板的制作方法的步骤 1 的示意图；

图 3-7 为本发明的 TFT 基板的制作方法的步骤 2 的示意图；

5 图 8 为本发明的 TFT 基板的制作方法的步骤 3 的示意图；

图 9-12 为本发明的 TFT 基板的制作方法的步骤 4 的示意图；

图 13 为本发明的 TFT 基板的制作方法的步骤 5 的示意图；

图 14 为本发明的 TFT 基板的制作方法的步骤 6 的示意图；

10 图 15-16 为本发明的 TFT 基板的制作方法的步骤 7 中形成漏极的示意图；

图 17 为本发明的 TFT 基板的制作方法的步骤 7 中形成第二钝化层的示意图暨本发明的 TFT 基板的结构示意图。

具体实施方式

15 为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 1，本发明提供一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、如图 2 所示，提供一基板 10，在所述基板 10 上依次沉积透明导电膜 11 和遮光膜 12。

20 具体的，所述基板 10 为透明基板，优选为玻璃基板。

具体的，所述步骤 1 中，在所述基板 10 上沉积透明导电膜 11 之前，需要将基板 10 清洗干净。

具体的，所述透明导电膜 11 的材料为透明导电金属氧化物，如铟锡氧化物（ITO）、铟锌氧化物（IZO）、铝锡氧化物、铝锌氧化物、铟锆锡氧化物中的一种或多种的堆叠层。优选的，所述透明导电膜 11 的材料为铟锡氧化物。

具体的，所述遮光膜 12 的材料为金属，优选为钼（Mo）、钛（Ti）、铝（Al）、铜（Cu）中的一种或多种的堆栈组合。

30 步骤 2、如图 3-7 所示，采用一道半透光罩 15 对所述透明导电膜 11 与遮光膜 12 进行图形化处理，得到位于基板 10 上且间隔设置的透明导电层 21 与公共电极 22、以及位于透明导电层 21 上方与其宽度相等且两端对齐的遮光层 30。

具体的，所述步骤 2 包括：

步骤 21、如图 3-4 所示，在所述遮光膜 12 上涂布一光阻层 14，采用一

半透光罩 15 对所述光阻层 15 进行图形化处理, 得到间隔设置的第一光阻段 16 与第二光阻段 17; 所述第一光阻段 16 的厚度大于所述第二光阻段 17 的厚度;

5 步骤 22、如图 5 所示, 以所述第一光阻段 16 与第二光阻段 17 为阻挡层, 对所述透明导电膜 11 与遮光膜 12 进行蚀刻, 得到对应于所述第一光阻段 16 下方的遮光层 30 与透明导电层 21、以及对应于所述第二光阻段 17 下方的遮光段 31 与公共电极 22;

步骤 23、如图 6 所示, 对所述第一光阻段 16 与第二光阻段 17 进行灰化处理, 薄化第一光阻段 16 并去除第二光阻段 17;

10 步骤 24、如图 7 所示, 以第一光阻段 16 为阻挡层, 对所述遮光段 31 进行蚀刻, 去除该遮光段 31;

步骤 25、如图 8 所示, 将剩余的第一光阻段 16 剥离去除。

具体的, 所述步骤 21 中, 所述第一光阻段 16 的厚度为 $1.5\sim 3\mu\text{m}$, 所述第二光阻段 17 的厚度 $0.15\sim 1\mu\text{m}$ 。

15 具体的, 所述半透光罩 15 上设有对应于第一光阻段 16 的不透光区域 151、对应于第二光阻段 17 的半透光区域 152、以及除不透光区域 151 与半透光区域 152 以外的全透光区域 153。所述光阻层 14 的材料为正型光阻。

进一步的, 所述半透光罩 15 可以为灰阶光罩 (Gray Tone Mask, GTM)、半色调光罩 (Half Tone Mask, HTM)、或者单缝光罩 (Single Slit Mask, SSM)。

20 具体的, 所述步骤 23 中, 采用氧气对所述第一光阻段 16 与第二光阻段 17 进行灰化处理。

步骤 3、如图 9 所示, 在所述遮光层 30、公共电极 22、及基板 10 上沉积缓冲层 40, 在所述缓冲层 40 上依次沉积氧化物半导体层 41、绝缘层 42、及栅极金属层 43。

优选的, 所述缓冲层 40 为高透过率的绝缘膜, 具体的, 所述绝缘膜为氧化硅 (SiO_x) 层、氮化硅 (SiN_x) 层、或者由氧化硅层与氮化硅层叠加构成的复合层。

30 具体的, 所述氧化物半导体层 41 的材料为透明金属氧化物半导体材料, 优选为非晶铟镓锌氧化物 (IGZO), 所述氧化物半导体层 41 利用溅射设备在室温下沉积得到。

具体的, 所述绝缘层 42 为氧化硅 (SiO_x) 层、氮化硅 (SiN_x) 层、或者由氧化硅层与氮化硅层叠加构成的复合层。

具体的, 所述栅极金属层 43 的材料可以是钼 (Mo)、铝 (Al)、铜 (Cu)、

钛 (Ti) 中的一种或多种的堆栈组合。

步骤 4、如图 10-12 所示，采用一道光罩对所述栅极金属层 43 与绝缘层 42 进行图形化处理，得到宽度相等且两端对齐的栅极 50 及栅极绝缘层 60；

5 以所述栅极 50 与栅极绝缘层 60 为遮蔽层，对所述氧化物半导体层 41 进行离子掺杂，将所述氧化物半导体层 41 上未被所述栅极 50 及栅极绝缘层 60 覆盖的区域转化为氧化物导体。

具体的，所述步骤 4 中，对所述氧化物半导体层 41 进行离子掺杂的方式为等离子体处理。具体的，所述等离子体可以为氢气、氨气、或者氩气的等离子体。

10 步骤 5、如图 13 所示，采用一道光罩对所述氧化物半导体层 41 进行图形化处理，形成有源层 70 以及与有源层 70 相连的像素电极 80；

所述有源层 70 包括对应于所述栅极 50 下方的沟道区 71、位于所述沟道区 71 一侧的漏极接触区 72、位于所述沟道 71 另一侧且与像素电极 80 相连的连接区 73；其中，所述有源层 70 的沟道区 71 为氧化物半导体材料，
15 所述有源层 70 的漏极接触区 72 与连接区 73、以及像素电极 80 为氧化物导体材料。

具体的，所述氧化物半导体材料为透明金属氧化物半导体材料，所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。优选的，所述
20 透明金属氧化物半导体材料为非晶铟镓锌氧化物 (IGZO)。

本发明通过步骤 4 和步骤 5 得到位于同一层的有源层 70 与像素电极 80，所述像素电极 80 与有源层 70 直接相连，中间不需要设置源极，从而简化了生产工艺，降低了生产成本。

步骤 6、如图 14 所示，在所述栅极 50、有源层 70、及缓冲层 40 上沉积第一钝化层 90，采用一道光罩对该第一钝化层 90 进行图形化处理，在所述
25 第一钝化层 90 上形成对应于所述漏极接触区 72 的通孔 91。

具体的，所述第一钝化层 90 为氧化硅 (SiO_x) 层、氮化硅 (SiN_x) 层、或者由氧化硅层与氮化硅层叠加构成的复合层。

步骤 7、如图 15-17 所示，在所述第一钝化层 90 上沉积漏极金属层 95，
30 采用一道光罩对该漏极金属层 95 进行图形化处理，得到漏极 96，所述漏极 96 通过通孔 91 与所述有源层 70 的漏极接触区 72 相接触，在所述漏极 96、及第一钝化层 90 上沉积第二钝化层 98，完成 TFT 基板的制作。

具体的，所述漏极金属层 95 的材料可以是钼 (Mo)、铝 (Al)、铜 (Cu)、钛 (Ti) 中的一种或多种的堆栈组合。

具体的，所述第二钝化层 98 为氧化硅（ SiO_x ）层、氮化硅（ SiN_x ）层、或者由氧化硅层与氮化硅层叠加构成的复合层。

上述 TFT 基板的制作方法，利用透明金属氧化物导体材料可见光透过率较高的特点，以及将透明金属氧化物半导体掺杂处理成透明金属氧化物导体的方法，同时形成有源层与像素电极，能够达到减少光罩次数，提高生产效率和降低生产成本的目的。此外，仅采用一道半透光罩曝光、刻蚀形成公共电极以及遮光层和透明导电层形成的叠层遮光层，可进一步减少光罩次数。通过 TFT 下方设置遮光层，避免了 TFT 电性稳定性受到光照的影响。

请参阅图 17，本发明还提供一种 TFT 基板，包括基板 10、设于基板 10 上且间隔设置的透明导电层 21 与公共电极 22、设于透明导电层 21 上方与其宽度相等且两端对齐的遮光层 30、设于所述遮光层 30、公共电极 22、及基板 10 上的缓冲层 40、设于所述缓冲层 40 上的有源层 70 与像素电极 80、设于所述有源层 70 上的栅极绝缘层 60、设于所述栅极绝缘层 60 上方与其宽度相等且两端对齐的栅极 50、设于所述栅极 50、有源层 70、像素电极 80、及缓冲层 40 上的第一钝化层 90、设于所述第一钝化层 90 上的漏极 96、设于所述漏极 96 与第一钝化层 90 上的第二钝化层 98。

所述有源层 70 包括对应于所述栅极 50 下方的沟道区 71、位于所述沟道区 71 一侧的漏极接触区 72、位于所述沟道区 71 另一侧且与像素电极 80 相连的连接区 73；其中，所述有源层 70 的沟道区 71 为氧化物半导体材料，所述有源层 70 的漏极接触区 72 与连接区 73、以及像素电极 80 为氧化物导体材料。

所述第一钝化层 90 上设有对应于所述漏极接触区 72 的通孔 91，所述漏极 96 通过通孔 91 与所述有源层 70 的漏极接触区 72 相接触。

具体的，所述氧化物半导体材料为透明金属氧化物半导体材料，所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。优选的，所述透明金属氧化物半导体材料为非晶铟镓锌氧化物（IGZO）。

具体的，所述基板 10 为透明基板，优选为玻璃基板。

具体的，所述透明导电层 21 与公共电极 22 的材料为透明导电金属氧化物，如铟锡氧化物（ITO）、铟锌氧化物（IZO）、铝锡氧化物、铝锌氧化物、铟镉锌氧化物中的一种或多种的堆叠层。优选的，所述透明导电层 21 与公共电极 22 的材料为铟锡氧化物。

具体的，所述遮光层 30 的材料为金属，优选为钼（Mo）、钛（Ti）、铝（Al）、铜（Cu）中的一种或多种的堆栈组合。

优选的，所述缓冲层 40 为高透过率的绝缘膜，具体的，所述绝缘膜为氧化硅（ SiO_x ）层、氮化硅（ SiN_x ）层、或者由氧化硅层与氮化硅层叠加构成的复合层。

具体的，所述栅极 50 与漏极 96 的材料可以是钼（Mo）、铝（Al）、铜（Cu）、钛（Ti）中的一种或多种的堆栈组合。

具体的，所述栅极绝缘层 60、第一钝化层 90、及第二钝化层 98 为氧化硅（ SiO_x ）层、氮化硅（ SiN_x ）层、或者由氧化硅层与氮化硅层叠加构成的复合层。

上述 TFT 基板，利用透明金属氧化物半导体材料和掺杂的透明金属氧化物半导体材料来制备有源层和像素电极，制程简单，生产成本低，且 TFT 下方设有遮光层，避免了 TFT 电性稳定性受到光照的影响。

综上所述，本发明提供一种 TFT 基板的制作方法，利用透明金属氧化物导体材料可见光透过率较高的特点以及将透明金属氧化物半导体掺杂处理成透明金属氧化物导体的方法，同时形成有源层与像素电极，能够达到减少光罩次数，提高生产效率和降低生产成本的目的；此外，仅采用一道半透光罩曝光、刻蚀形成公共电极以及遮光层和透明导电层形成的叠层遮光层，可进一步减少光罩次数，通过 TFT 下方设置遮光层，避免了 TFT 电性稳定性受到光照的影响。本发明提供一种 TFT 基板，利用透明金属氧化物半导体材料和掺杂的透明金属氧化物半导体材料来制备有源层和像素电极，制程简单，生产成本低，且 TFT 下方设有遮光层，避免了 TFT 电性稳定性受到光照的影响。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、提供一基板，在所述基板上依次沉积透明导电膜和遮光膜；

5 步骤 2、采用一道半透光罩对所述透明导电膜与遮光膜进行图形化处理，得到位于基板上且间隔设置的透明导电层与公共电极、以及位于透明导电层上方与其宽度相等且两端对齐的遮光层；

步骤 3、在所述遮光层、公共电极、及基板上沉积缓冲层，在所述缓冲层上依次沉积氧化物半导体层、绝缘层、及栅极金属层；

10 步骤 4、采用一道光罩对所述栅极金属层与绝缘层进行图形化处理，得到宽度相等且两端对齐的栅极及栅极绝缘层；

以所述栅极与栅极绝缘层为遮蔽层，对所述氧化物半导体层进行离子掺杂，将所述氧化物半导体层上未被所述栅极及栅极绝缘层覆盖的区域转化为氧化物导体；

15 步骤 5、采用一道光罩对所述氧化物半导体层进行图形化处理，形成有源层以及有源层相连的像素电极；

所述有源层包括对应于所述栅极下方的沟道区、位于所述沟道区一侧的漏极接触区、位于所述沟道另一侧且与像素电极相连的连接区；其中，所述有源层的沟道区为氧化物半导体材料，所述有源层的漏极接触区与连接区、以及像素电极为氧化物导体材料；

20 步骤 6、在所述栅极、有源层、及缓冲层上沉积第一钝化层，采用一道光罩对该第一钝化层进行图形化处理，在所述第一钝化层上形成对应于所述漏极接触区的通孔；

25 步骤 7、在所述第一钝化层上沉积漏极金属层，采用一道光罩对该漏极金属层进行图形化处理，得到漏极，所述漏极通过通孔与所述有源层的漏极接触区相接触，在所述漏极、及第一钝化层上沉积第二钝化层，完成 TFT 基板的制作。

2、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 2 包括：

30 步骤 21、在所述遮光膜上涂布一光阻层，采用一半透光罩对所述光阻层进行图形化处理，得到间隔设置的第一光阻段与第二光阻段；所述第一光阻段的厚度大于所述第二光阻段的厚度；

步骤 22、以所述第一光阻段与第二光阻段为阻挡层，对所述透明导电膜与遮光膜进行蚀刻，得到对应于所述第一光阻段下方的遮光层与透明导

电层、以及对应于所述第二光阻段下方的遮光段与公共电极；

步骤 23、对所述第一光阻段与第二光阻段进行灰化处理，薄化第一光阻段并去除第二光阻段；

5 步骤 24、以第一光阻段为阻挡层，对所述遮光段进行蚀刻，去除该遮光段；

步骤 25、将剩余的第一光阻段剥离去除。

3、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 2 中，所述半透光罩为灰阶光罩、半色调光罩、或者单缝光罩。

10 4、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 4 中，对所述氧化物半导体层进行离子掺杂的方式为等离子体处理。

5、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 5 中，所述氧化物半导体材料为透明金属氧化物半导体材料，所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。

15 6、一种 TFT 基板，包括基板、设于基板上且间隔设置的透明导电层与公共电极、设于透明导电层上方与其宽度相等且两端对齐的遮光层、设于所述遮光层、公共电极、及基板上的缓冲层、设于所述缓冲层上的有源层与像素电极、设于所述有源层上的栅极绝缘层、设于所述栅极绝缘层上方与其宽度相等且两端对齐的栅极、设于所述栅极、有源层、像素电极、及缓冲层上的第一钝化层、设于所述第一钝化层上的漏极、设于所述漏极与
20 第一钝化层上的第二钝化层；

所述有源层包括对应于所述栅极下方的沟道区、位于所述沟道区一侧的漏极接触区、位于所述沟道区另一侧且与像素电极相连的连接区；其中，所述有源层的沟道区为氧化物半导体材料，所述有源层的漏极接触区与连接区、以及像素电极为氧化物导体材料；

25 所述第一钝化层上设有对应于所述漏极接触区的通孔，所述漏极通过通孔与所述有源层的漏极接触区相接触。

7、如权利要求 6 所述的 TFT 基板，其中，所述氧化物半导体材料为透明金属氧化物半导体材料，所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。

30 8、如权利要求 7 所述的 TFT 基板，其中，所述透明金属氧化物半导体材料为非晶铟镓锌氧化物。

9、如权利要求 6 所述的 TFT 基板，其中，所述透明导电层与公共电极的材料为透明导电金属氧化物。

10、如权利要求 6 所述的 TFT 基板，其中，所述缓冲层为高透过率的

绝缘膜。

11、一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、提供一基板，在所述基板上依次沉积透明导电膜和遮光膜；

5 步骤 2、采用一道半透光罩对所述透明导电膜与遮光膜进行图形化处理，得到位于基板上且间隔设置的透明导电层与公共电极、以及位于透明导电层上方与其宽度相等且两端对齐的遮光层；

步骤 3、在所述遮光层、公共电极、及基板上沉积缓冲层，在所述缓冲层上依次沉积氧化物半导体层、绝缘层、及栅极金属层；

10 步骤 4、采用一道光罩对所述栅极金属层与绝缘层进行图形化处理，得到宽度相等且两端对齐的栅极及栅极绝缘层；

以所述栅极与栅极绝缘层为遮蔽层，对所述氧化物半导体层进行离子掺杂，将所述氧化物半导体层上未被所述栅极及栅极绝缘层覆盖的区域转化为氧化物导体；

15 步骤 5、采用一道光罩对所述氧化物半导体层进行图形化处理，形成有源层以及与有源层相连的像素电极；

所述有源层包括对应于所述栅极下方的沟道区、位于所述沟道区一侧的漏极接触区、位于所述沟道另一侧且与像素电极相连的连接区；其中，所述有源层的沟道区为氧化物半导体材料，所述有源层的漏极接触区与连接区、以及像素电极为氧化物导体材料；

20 步骤 6、在所述栅极、有源层、及缓冲层上沉积第一钝化层，采用一道光罩对该第一钝化层进行图形化处理，在所述第一钝化层上形成对应于所述漏极接触区的通孔；

25 步骤 7、在所述第一钝化层上沉积漏极金属层，采用一道光罩对该漏极金属层进行图形化处理，得到漏极，所述漏极通过通孔与所述有源层的漏极接触区相接触，在所述漏极、及第一钝化层上沉积第二钝化层，完成 TFT 基板的制作；

其中，所述步骤 2 包括：

30 步骤 21、在所述遮光膜上涂布一光阻层，采用一半透光罩对所述光阻层进行图形化处理，得到间隔设置的第一光阻段与第二光阻段；所述第一光阻段的厚度大于所述第二光阻段的厚度；

步骤 22、以所述第一光阻段与第二光阻段为阻挡层，对所述透明导电膜与遮光膜进行蚀刻，得到对应于所述第一光阻段下方的遮光层与透明导电层、以及对应于所述第二光阻段下方的遮光段与公共电极；

步骤 23、对所述第一光阻段与第二光阻段进行灰化处理，薄化第一光

阻段并去除第二光阻段;

步骤 24、以第一光阻段为阻挡层, 对所述遮光段进行蚀刻, 去除该遮光段;

步骤 25、将剩余的第一光阻段剥离去除;

5 其中, 所述步骤 2 中, 所述半透光罩为灰阶光罩、半色调光罩、或者单缝光罩。

12、如权利要求 11 所述的 TFT 基板的制作方法, 其中, 所述步骤 4 中, 对所述氧化物半导体层进行离子掺杂的方式为等离子体处理。

10 13、如权利要求 11 所述的 TFT 基板的制作方法, 其中, 所述步骤 5 中, 所述氧化物半导体材料为透明金属氧化物半导体材料, 所述氧化物导体材料为离子掺杂的透明金属氧化物半导体材料。

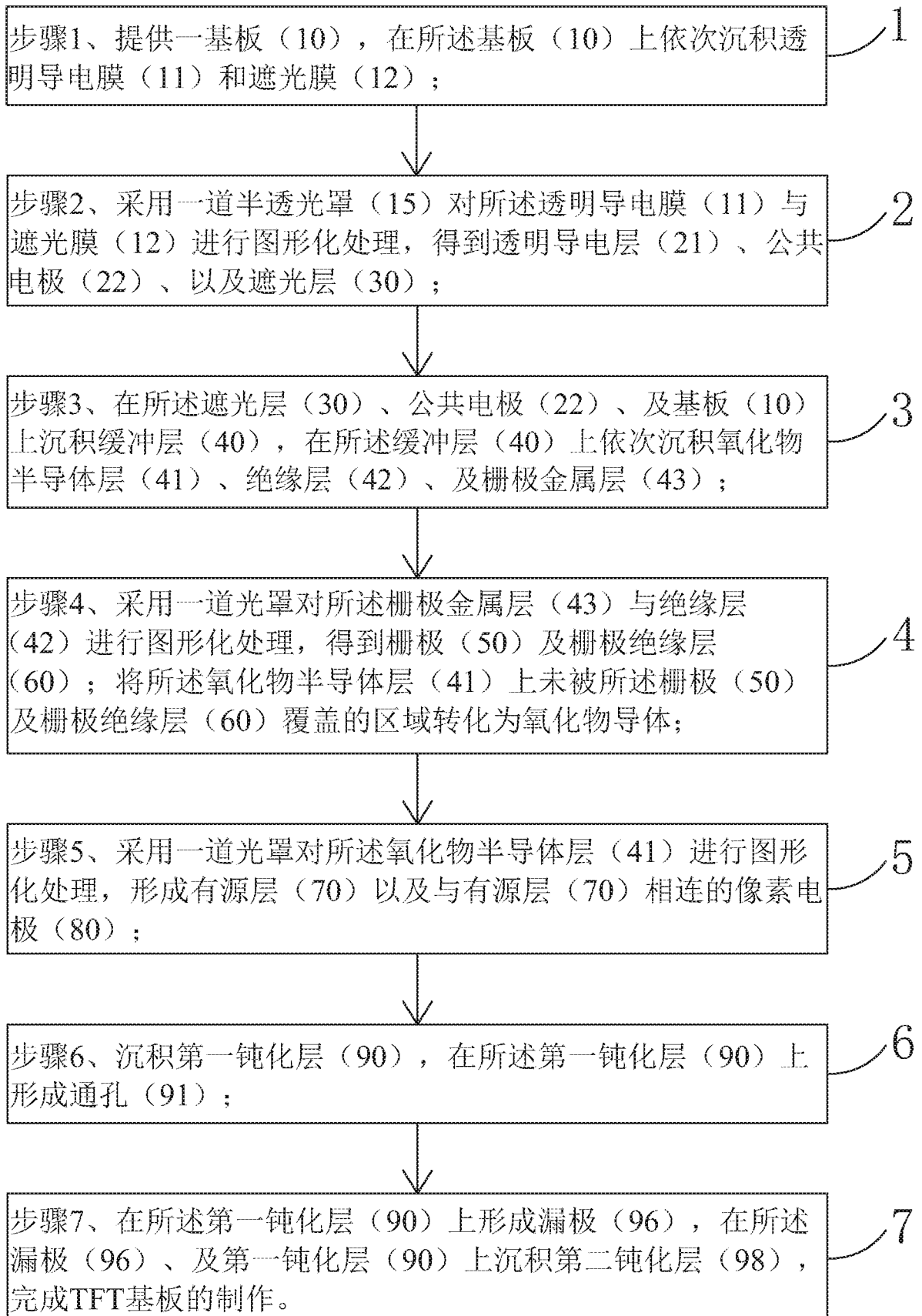


图1

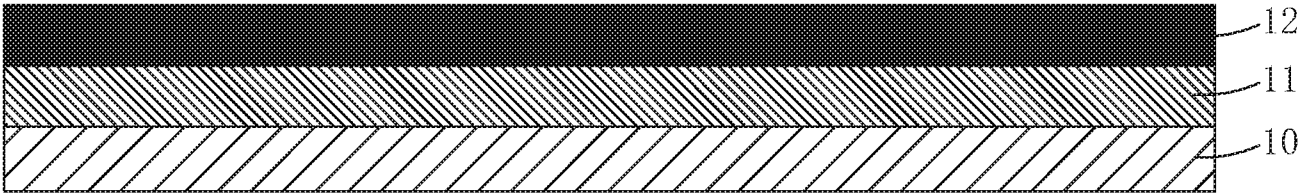


图2

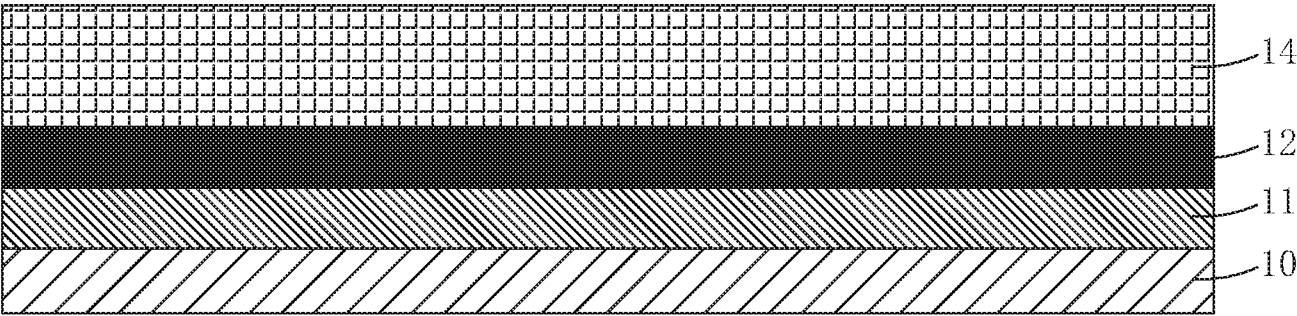
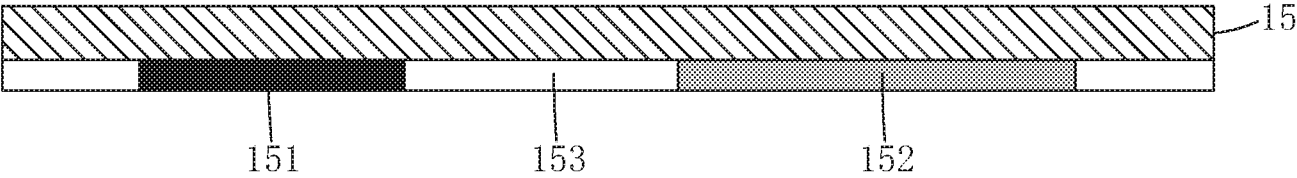


图3

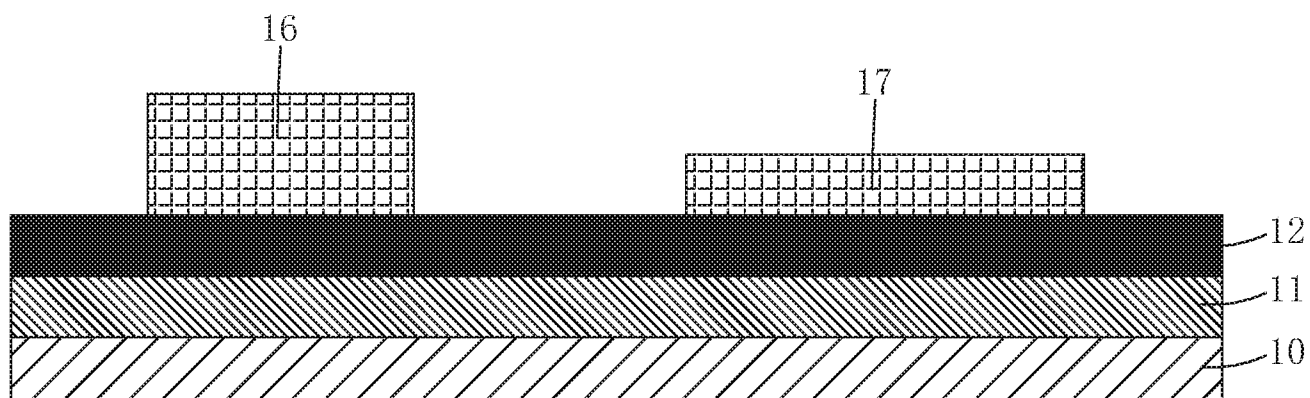


图4

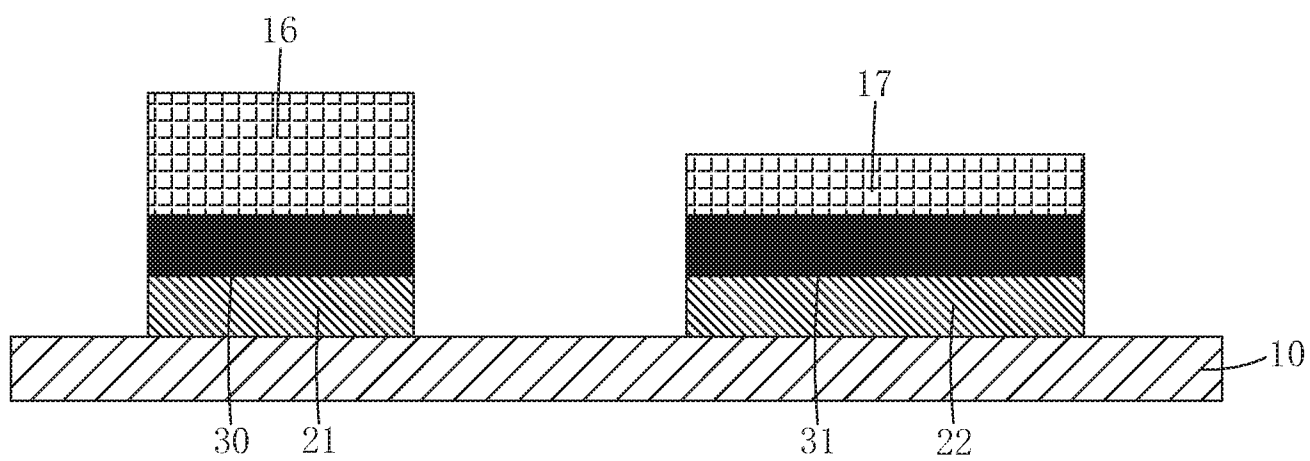


图5

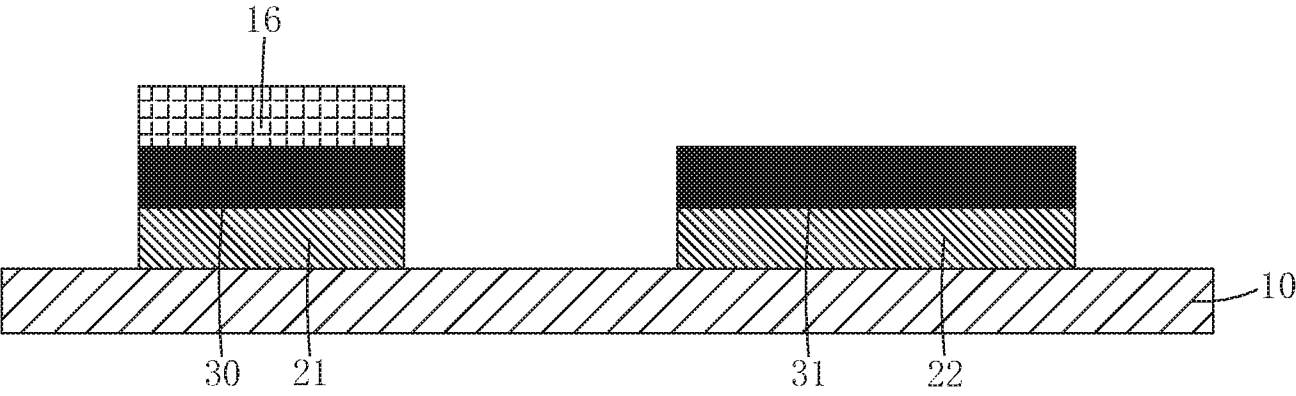


图6

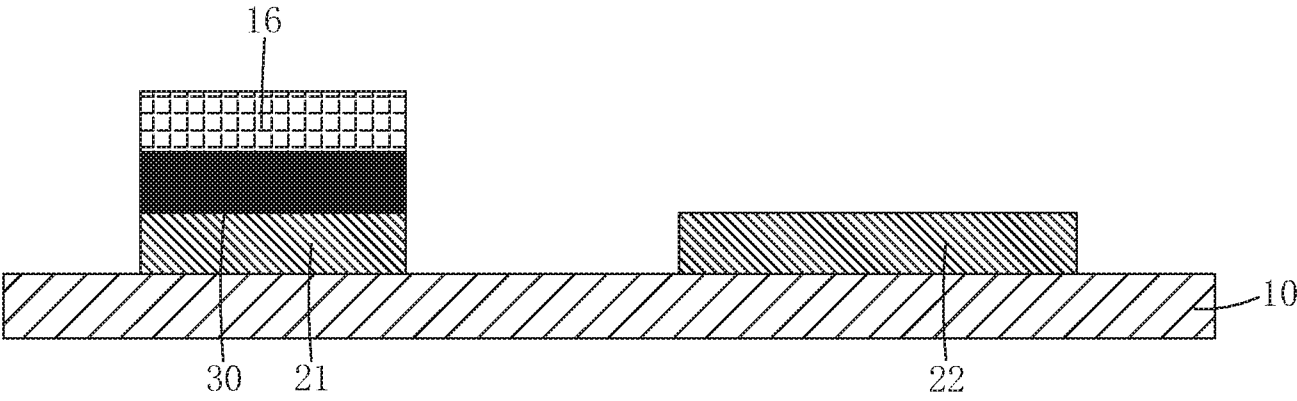


图7

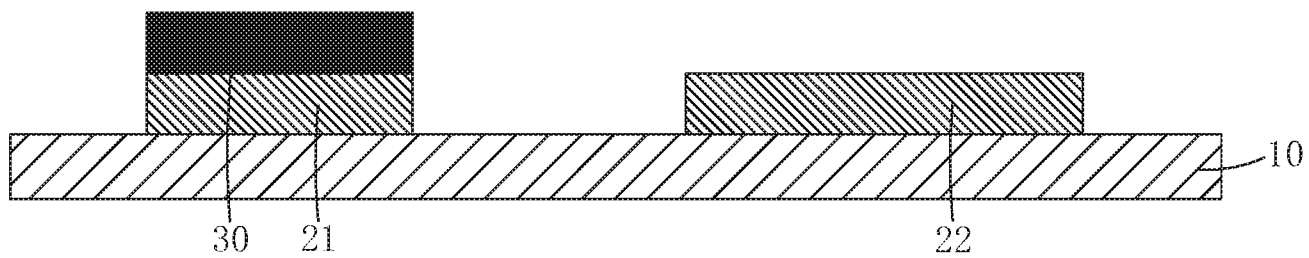


图8

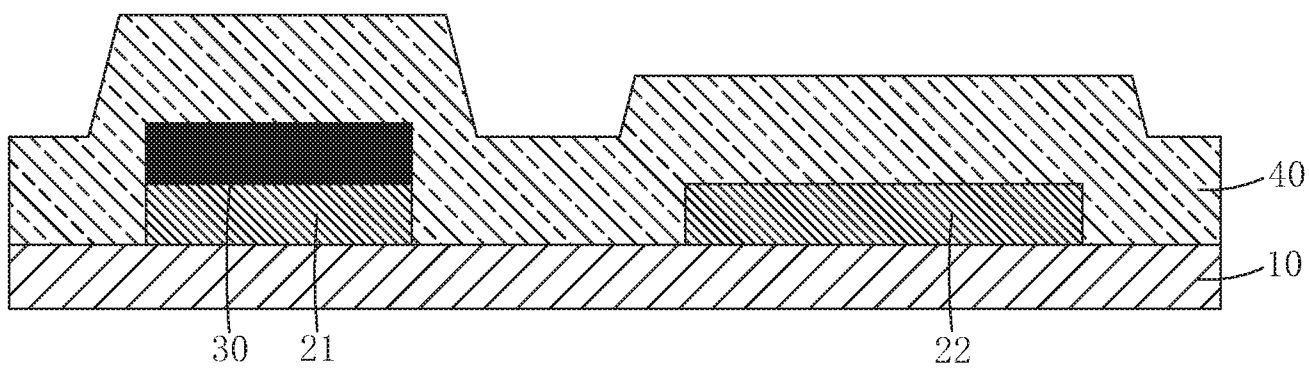


图9

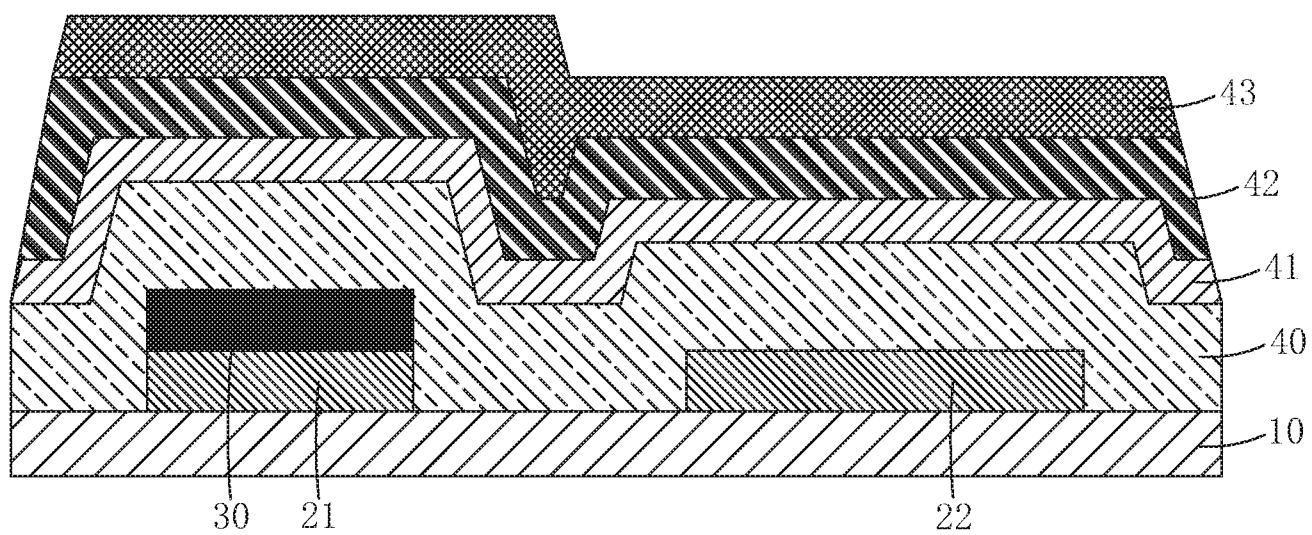


图10

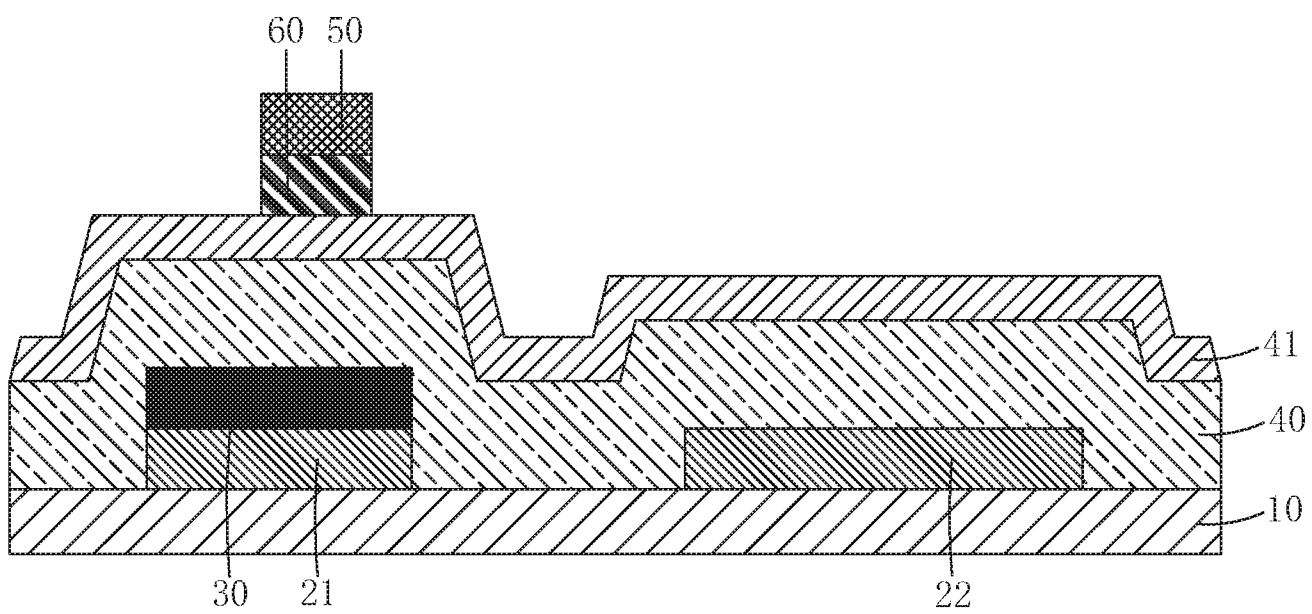


图11

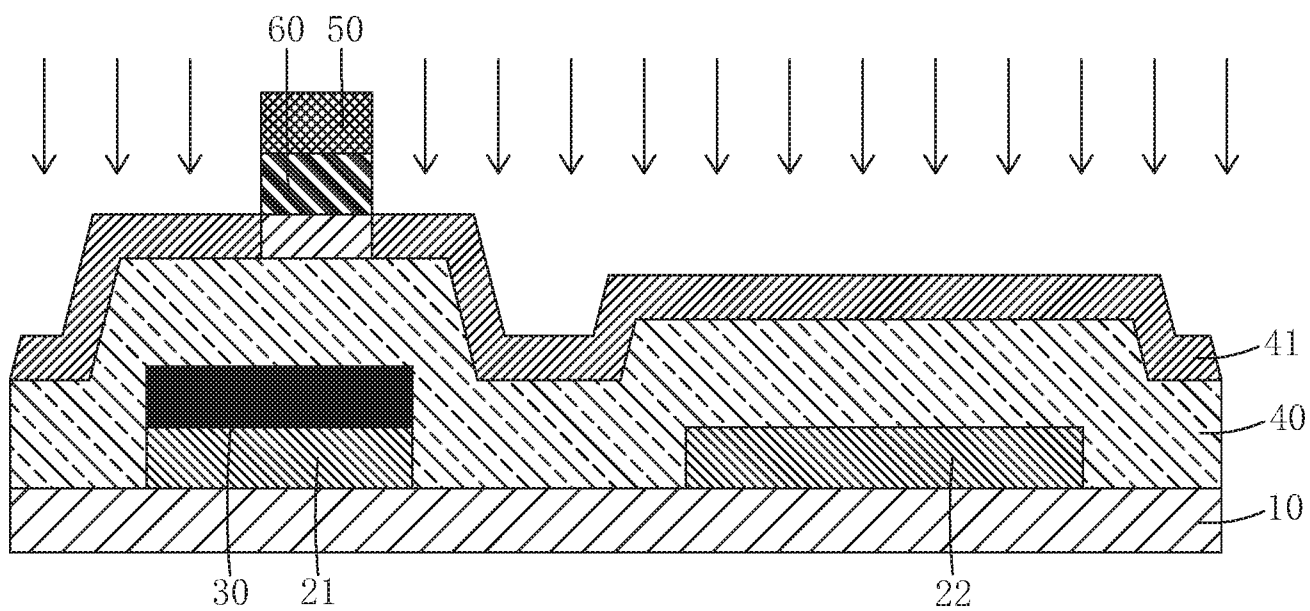


图12

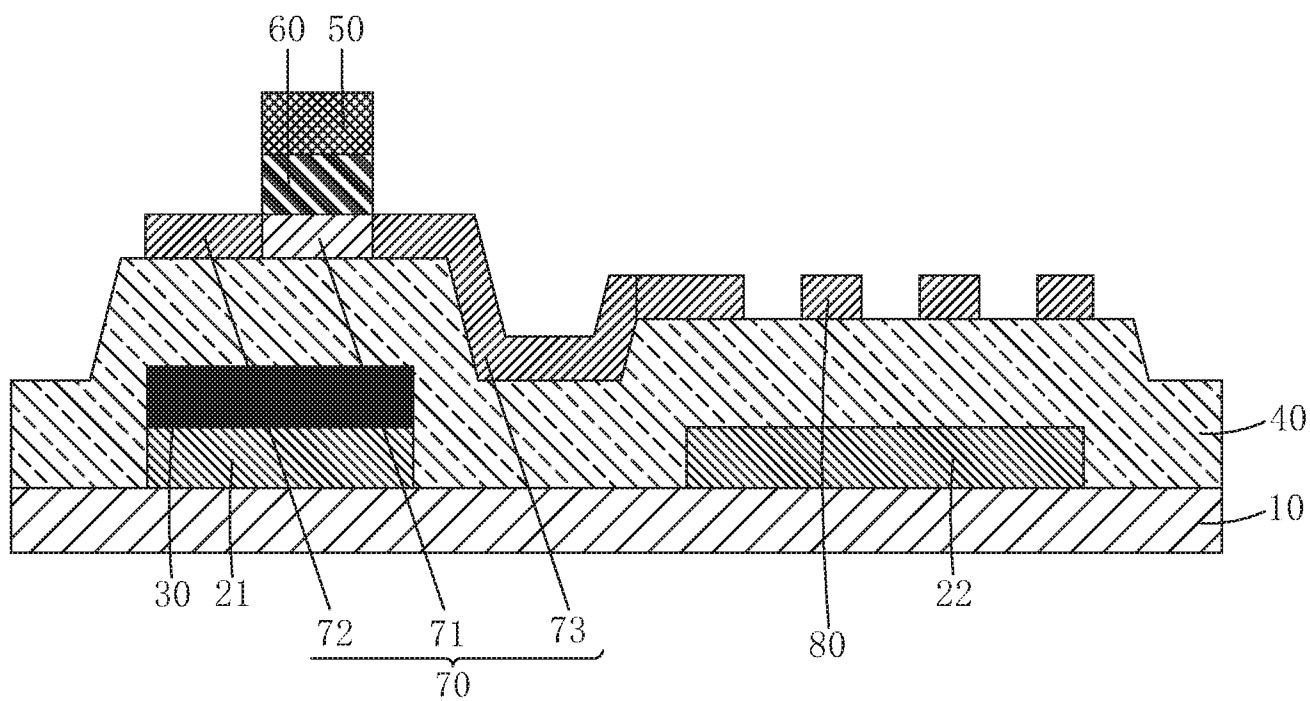


图13

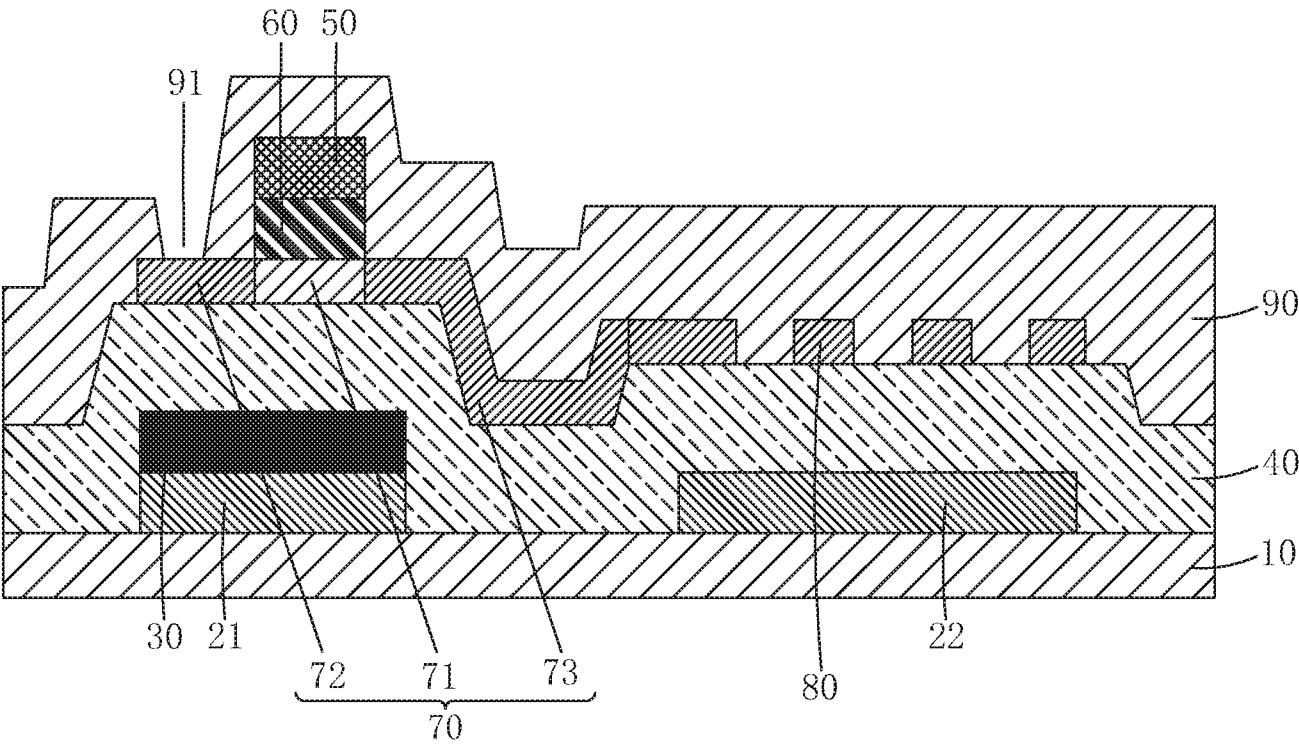


图14

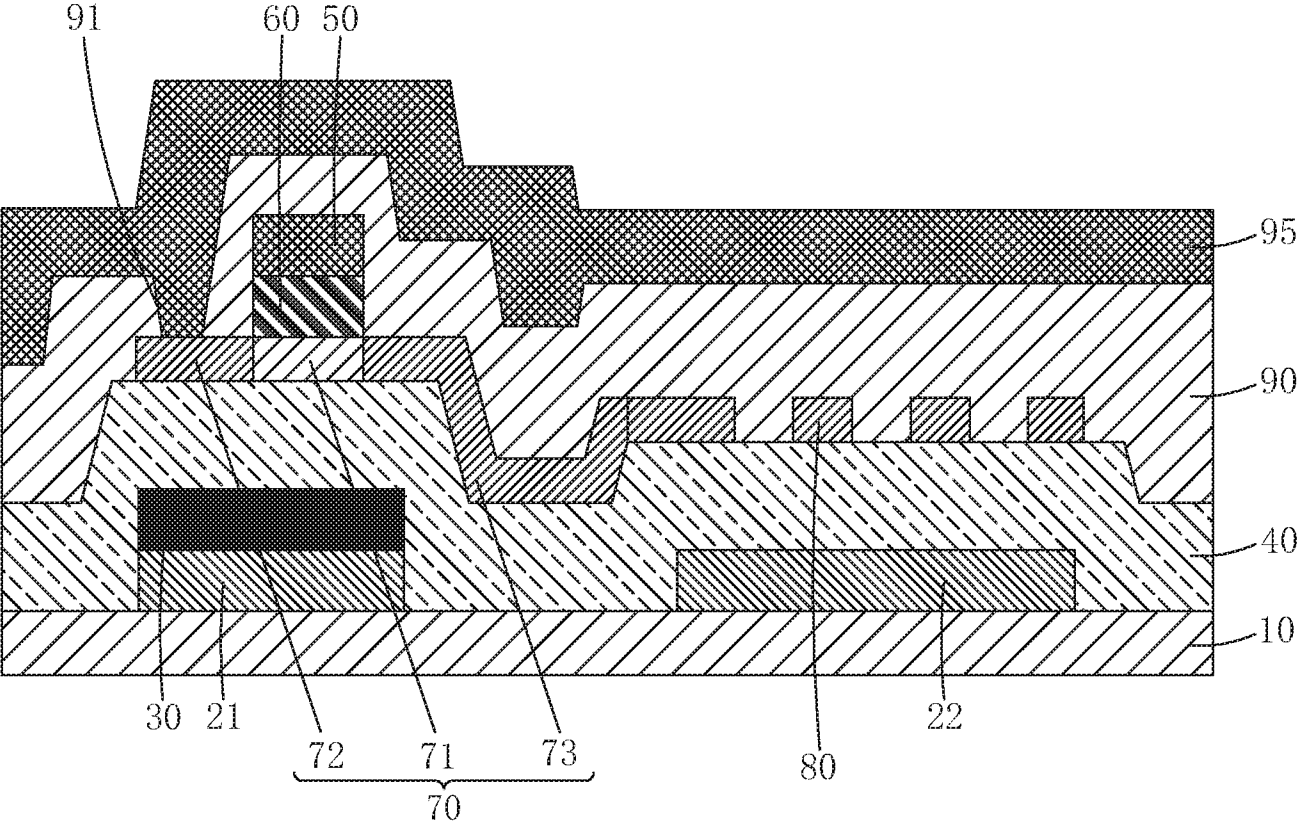


图15

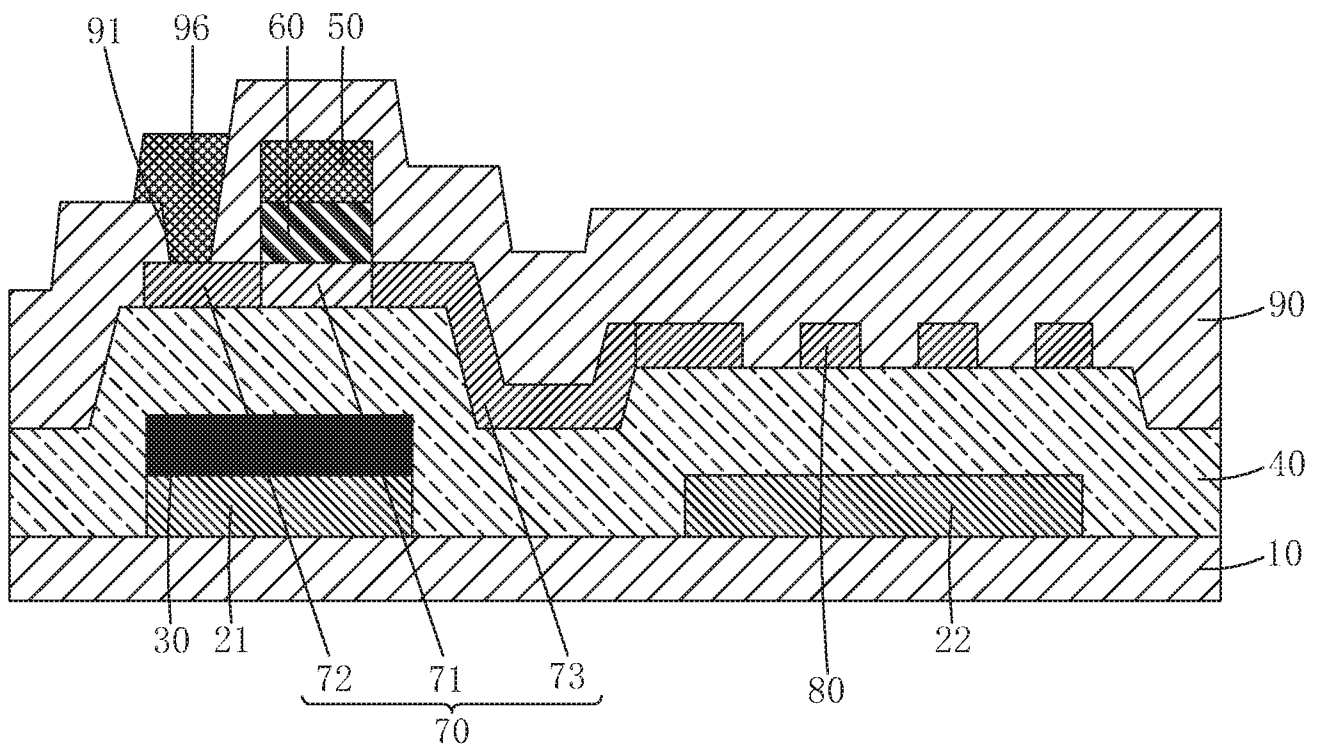


图16

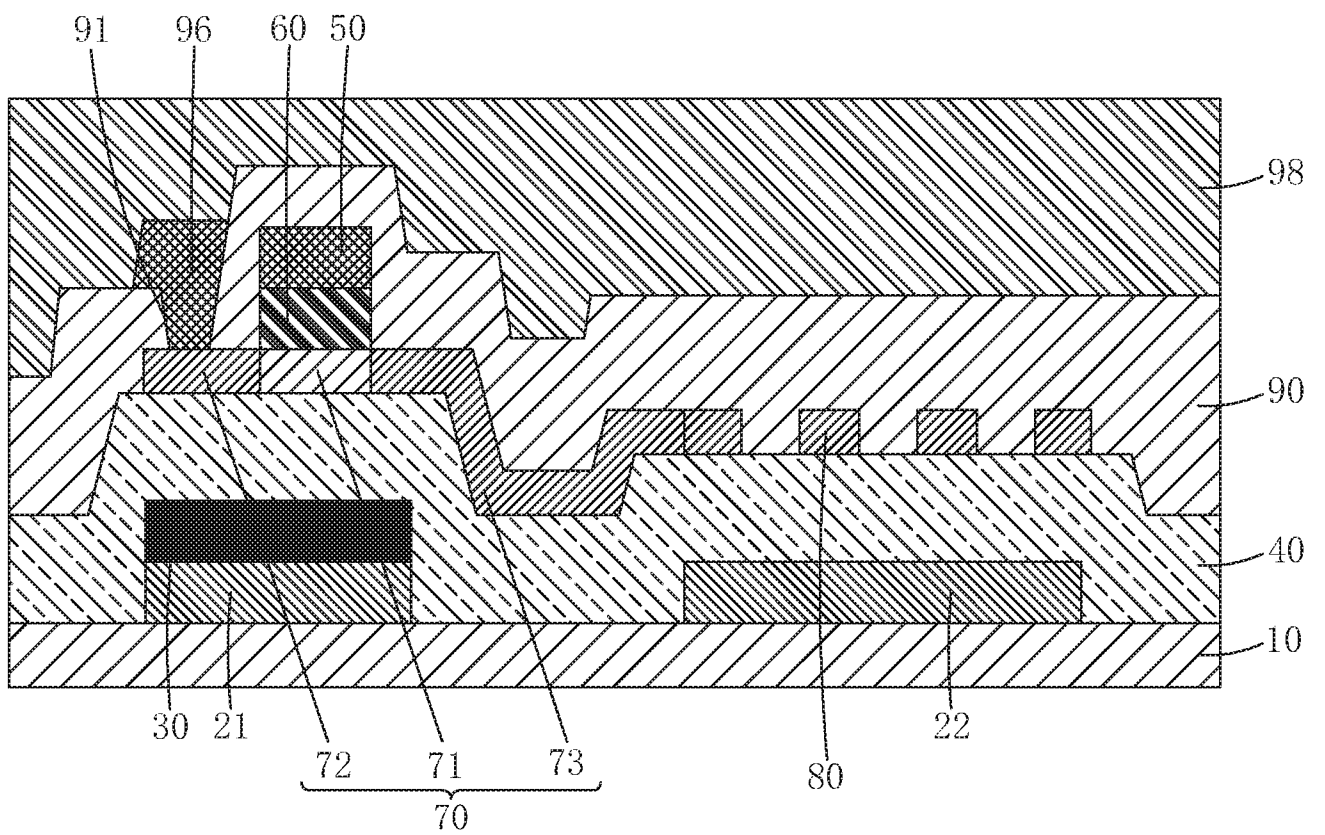


图17

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/079805

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2006.01) i; H01L 27/12 (2006.01) i; G02F 1/136 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L, G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNXTX; CNABS; DWPI; SIPOABS; EPODOC; CNKI: photomask; thin film transistor, TFT, array, substrate, panel, gate, pixel electrode, common electrode, mask

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 104617102 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 13 May 2015 (13.05.2015), description, paragraphs [0036]-[0063], and figures 1-17	1-13
Y	CN 103441128 A (NANJING CEC PANDA LCD TECHNOLOGY CO., LTD.), 11 December 2013 (11.12.2013), description, paragraphs [0038]-[0084], and figures 1-15	1-13
A	CN 105068335 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 18 November 2015 (18.11.2015), the whole document	1-13

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 29 December 2016 (29.12.2016)	Date of mailing of the international search report 06 January 2017 (06.01.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WANG, Xiaofeng Telephone No.: (86-10) 62089918

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/079805

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104617102 A	13 May 2015	WO 2016106899 A1	07 July 2016
		US 20160351595 A1	01 December 2016
CN 103441128 A	11 December 2013	CN 103441128 B	20 January 2016
CN 105068335 A	18 November 2015	None	

A. 主题的分类 H01L 21/77 (2006.01)i; H01L 27/12 (2006.01)i; G02F 1/136 (2006.01)i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类														
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L, G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNTXT; CNABS; DWPI; SIPOABS; EPDOC; CNKI; 薄膜晶体管, 阵列, 基板, 栅, 像素电极, 公共电极, 掩模, 掩膜, 光罩; thin film transistor, TFT, array, substrate, panel, gate, pixel electrode, common electrode, mask														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 104617102 A (深圳市华星光电技术有限公司) 2015年 5月 13日 (2015 - 05 - 13) 说明书第[0036]-[0063]段, 附图1-17</td> <td>1-13</td> </tr> <tr> <td>Y</td> <td>CN 103441128 A (南京中电熊猫液晶显示科技有限公司) 2013年 12月 11日 (2013 - 12 - 11) 说明书第[0038]-[0084]段, 图1-15</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 105068335 A (深圳市华星光电技术有限公司) 2015年 11月 18日 (2015 - 11 - 18) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 104617102 A (深圳市华星光电技术有限公司) 2015年 5月 13日 (2015 - 05 - 13) 说明书第[0036]-[0063]段, 附图1-17	1-13	Y	CN 103441128 A (南京中电熊猫液晶显示科技有限公司) 2013年 12月 11日 (2013 - 12 - 11) 说明书第[0038]-[0084]段, 图1-15	1-13	A	CN 105068335 A (深圳市华星光电技术有限公司) 2015年 11月 18日 (2015 - 11 - 18) 全文	1-13
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
Y	CN 104617102 A (深圳市华星光电技术有限公司) 2015年 5月 13日 (2015 - 05 - 13) 说明书第[0036]-[0063]段, 附图1-17	1-13												
Y	CN 103441128 A (南京中电熊猫液晶显示科技有限公司) 2013年 12月 11日 (2013 - 12 - 11) 说明书第[0038]-[0084]段, 图1-15	1-13												
A	CN 105068335 A (深圳市华星光电技术有限公司) 2015年 11月 18日 (2015 - 11 - 18) 全文	1-13												
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 2016年 12月 29日		国际检索报告邮寄日期 2017年 1月 6日												
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 王晓峰 电话号码 (86-10)62089918												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/079805

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104617102	A	2015年 5月 13日	WO	2016106899	A1	2016年 7月 7日
				US	20160351595	A1	2016年 12月 1日
CN	103441128	A	2013年 12月 11日	CN	103441128	B	2016年 1月 20日
CN	105068335	A	2015年 11月 18日	无			