



Erteilt gemäß § 17 Absatz 1
Patentgesetz der DDR
vom 27. 10. 1983
in Übereinstimmung mit den entsprechenden
Festlegungen im Einigungsvertrag

5(51) H 03 M 1/10
H 03 M 1/70

DEUTSCHES PATENTAMT

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) DD H 03 M / 340 769 0
(31) P3916202.8

(22) 17.05.90
(32) 18.05.89

(44) 02.10.91
(33) DE

(71) siehe (73)

(72) Gleim, Günter, DE

(73) Deutsche Thomson-Brandt GmbH, W - 7730 Villingen-Schwenningen, DE

(54) D/A-Wandler mit hoher Linearität

(55) Digital-Analog-Wandler; hoher Quantisierungsbereich; hohe Auflösung; Vermeidung von Unstetigkeiten bei Bereichsumschaltung; Abspeicherung von Umschaltwerten des nächst höheren Bereiches

(57) Verfahren zur Umwandlung einer digitalen Eingangsgröße in eine analoge Ausgangsgröße. Die zur Umwandlung von digitalen in analoge Signale verwendeten Digital-Analog-Wandler müssen einen großen Quantisierungsbereich besitzen, damit die Auflösung möglichst hoch ist. Derartige Digital-Analog-Wandler kosten sehr viel. Man verwendet deshalb Wandler mit kleineren Quantisierungsbereichen zur Feinunterteilung und schaltet bei Erreichen des Endes des Quantisierungsbereiches Quellen zur Einleitung eines großen Schrittes zu und beginnt den neuen Bereich mit Hilfe des Digital-Analog-Wandlers wieder in feinen Schritten aufzulösen. Es ergeben sich infolge von Toleranzen und Alterung der Bauelemente an den Umschaltpunkten in einen anderen Bereich Unstetigkeiten im erzeugten Analogsignalverlauf. Um diese Unstetigkeiten zu vermeiden wird in der Nähe der maximalen Ausgangsspannung des Digital-Analog-Wandlers eine Schwelle in der Ausgangsspannung eingeführt, bei deren Erreichen der dem Digital-Analog-Wandler zugeführte Wert abgespeichert wird. Der Digital-Analog-Wandler beginnt nach der Umschaltung in den nächsten groben Schritt mit dem Wert Null. Nach Inkrementierung wird bei Erreichen der gleichen Schwelle der zugeführte Digitalwert ebenfalls abgespeichert. Bei der Signalausgabe wird bei einem Durchlaufen der digitalen Werte bei Erreichen des ersten abgespeicherten Wertes auf den nächsten groben Schritt umgeschaltet, wonach dem Digital-Analog-Wandler unmittelbar der zweite abgespeicherte Wert als Anfangswert zugeführt wird. Digital-Analog-Wandler. Fig. 3

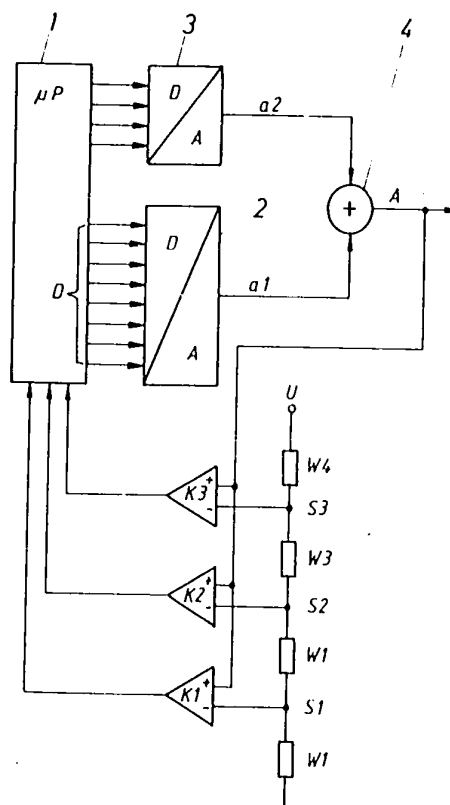


Fig. 3

Deutsche Thomson-Brandt GmbH
Postfach 1307
Hermann-Schwer-Str. 3
7730 Villingen-Schwenningen

VS-Villingen, 8. Februar 1989

V 89/008

Patentansprüche

1. Verfahren zur Umwandlung einer digitalen Eingangsgröße in eine analoge Ausgangsgröße mit Hilfe eines Digital-Analog-Wandlers, der die analoge Ausgangsgröße in feinen Schritten inkrementiert, sowie mit einer Anordnung, die die analoge Ausgangsgröße in groben digitalen Schritten verändert, die vor Erreichen des Quantisierungsbereiches des Digital-Analog-Wandlers unter Bildung eines Überlappungsbereiches zugeschaltet wird, d a d u r c h g e k e n n z e i c h n e t, daß ein Schwellwert (S) innerhalb des Überlappungsbereiches (B) vorgesehen ist und daß bei Erreichen dieses Schwellwertes (S) durch die Ausgangsgröße der dieser entsprechende erste Eingangswert abgespeichert und gleichzeitig der Eingang des Digital-Analog-Wandlers (2) auf Null gesetzt und der grobe Schritt zugeschaltet wird, welcher unterhalb des Schwellwertes (S) liegt, wonach der Digital-Analog-Wandler (2) inkrementiert wird, bis erneut der Schwellwert (S) erreicht wird, und daß der sich ergebende digitale zweite Eingangswert ebenfalls abgespeichert wird, so daß bei der Erzeugung der analogen Ausgangsgröße bei der Inkrementierung des Digital-Analog-Wandlers (2) jeweils bei Erreichen des ersten abgespeicherten digitalen Wertes der grobe Schritt zugeschaltet und der Digital-Analog-Wandler (2) mit dem zweiten abgespeicherten um einen

- feinen digitalen Schritt erhöhten digitalen Wert als Offset beaufschlagt wird, und daß bei der Dekrementierung des Digital-Analog-Wandlers (2) bei Erreichen des zweiten abgespeicherten digitalen Wertes der grobe Schritt zurückgeschaltet und der Digital-Analog-Wandler (2) mit diesem zweiten abgespeicherten digitalen Wert abzüglich eines feinen Schrittes als Offset beaufschlagt wird.
2. Verfahren nach Anspruch 1, d a d u r c h g e k e n n z e i c h n e t, daß mehrere Schwellwerte ($S_1, S_2, \dots S_n$) im Abstand des Quantisierungsbereichs des Digital-Analog-Wandlers (2) vorgesehen sind, wobei die diese Schwellwerte charakterisierenden digitalen Werte abgespeichert werden.
 3. Verfahren nach den Ansprüchen 1 oder 2, d a d u r c h g e k e n n z e i c h n e t, daß für die abzuspeichernden ersten und zweiten Werte die Differenzen zur oberen bzw. unteren Grenze des Quantisierungsbereichs des Digital-Analog-Wandlers (2) verwendet werden.
 4. Verfahren nach den Ansprüchen 1, 2, oder 3, d a d u r c h g e k e n n z e i c h n e t, daß Komparatoren (K) vorgesehen sind, welche bei Erreichen eines Schwellwertes (S) ein Signal für die Abspeicherung der digitalen Werte abgeben.
 5. Verfahren nach den Ansprüchen 1, 2, 3 oder 4, d a d u r c h g e k e n n z e i c h n e t, daß die groben Schritte mit Hilfe von digital zuschaltbaren Stromquellen erzeugt werden.
 6. Verfahren nach den Ansprüchen 1, 2, 3 oder 4, d a d u r c h g e k e n n z e i c h n e t, daß die groben Schritte mit Hilfe eines weiteren Digital-Analog-Wandlers (3) erzeugt werden.

7. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß die für die Umschaltung als Offset für den Digital-Analog-Wandler (2) dienenden Werte in Abhängigkeit von der Wertigkeit der Ansteuerung des Digital-Analog-Wandlers (3) abgespeichert werden.
8. Verfahren nach den Ansprüchen 1, 2, 3 oder 6, dadurch gekennzeichnet, daß zur Umschaltung auf den nächsten groben Schritt ein einziger Komparator (K) verwendet wird, an dessen ersten Eingang die erzeugte analoge Ausgangsgröße angelegt ist und an dessen zweiten Eingang eine Offset-Spannung (U_{ref}) gelegt ist, die dem Wert des groben Schrittes ($n \cdot G$) des Digital-Analog-Wandlers (3) entspricht auf welchen eine Spannung (U_o) aufgestockt ist, wobei die Spannung (U_o) in Abhängigkeit von der Richtung der Änderung des Ausgangssignals umschaltbar ist, indem sie bei der Inkrementierung des Ausgangssignals dem Wert $G+b$ und bei der Dekrementierung des Ausgangssignals dem Wert b entspricht.

Hierzu 6 Seiten Zeichnungen

PATENTANMELDUNG

D/A-Wandler mit hoher Linearität

Die Erfindung betrifft ein Verfahren zur Umwandlung einer digitalen Eingangsgröße in eine analoge Ausgangsgröße mit Hilfe eines Digital-Analog-Wandlers.

Hintergrund.

Um einen großen Quantisierungsbereich mit einem Digital-Analog-Wandler abzudecken, muß dieser für eine hohe Anzahl Bits ausgelegt sein. Die Kosten für derartige Digital-Analog-Wandler sind sehr hoch. Es ist bekannt, deshalb zur Kosteneinsparung Wandler zu verwenden, die keinen so großen Quantisierungsbereich verarbeiten können. Man erzielt einen großen Bereich dadurch, daß der D/A-Wandler innerhalb seines speziellen Quantisierungsbereichs Ausgangsspannungen in feinen Abstufungen liefert. Am Ausgang werden bei Erreichen des Endes des Quantisierungsbereichs zusätzliche Strom- bzw. Spannungsquellen zugeschaltet, wobei jede Quelle die Ausgangsspannung um einen Schritt des Digital-Analog-Wandlers grob verändert und der Wandler für den nächsten angrenzenden Schritt wieder die Änderung der analogen Ausgangsgröße in feinen Schritten vornimmt. Durch Bauteiltoleranzen des Wandlers und der angeschalteten zusätzlichen Quellen für die grobe Einstellung des analogen Ausgangswertes sowie durch Wärmedriften und Alterung entspricht der grobe Schritt für den angrenzenden Bereich selten dem Wert, der durch den Digital-Analog-Wandler am Ende geliefert wurde. Dieser grobe Schritt kann eine unstetige Stelle nach höheren oder niedrigeren Werten im sonst stetigen Verlauf der erzeugten Ausgangsfunktion hervorrufen.

Es ist z.B. bekannt, bei einer Schaltung zur automatischen Sendersuche die Abstimmspannung in digitalen Stufen zu verändern, indem der gesamte Abstimmspannungsbereich in groben Schritten und innerhalb dieser groben Schritte die Abstimmspannung in feinen Schritten veränderbar ist. Am Ende des groben Schrittes, der in feinen Schritten durchlaufen wurde, wird der nächste grobe Schritt eingeschaltet. Der Anfang dieses groben Schrittes kann nun oberhalb des zuletzt eingestellten Wertes liegen, so daß von diesem wiederum in feinen Schritten ausgehend Abstimmspannungswerte nicht erfaßt werden. In der bekannten Schaltungsanordnung wird daher bei Übergang um den nächsten groben Schritt dafür gesorgt, daß der Anfang des neu eingestellten groben Schrittes immer unterhalb des zuletzt erreichten Wertes liegt, weil diese Maßnahme sicher verhindert, daß Abstimmspannungen und somit auch Sender übersprungen werden (DE 30 37 021). Diese Maßnahme verhindert jedoch nicht, daß ein Sprung in der Ausgangsfunktion entsteht. Bei einem Sendersuchlauf mag dies zwar nicht stören, in anderen Fällen stört jedoch eine derartige Unstetigkeit, z.B. bei Einstellung der Lautstärke in einer Tonwiedergabeordnung.

Aufgabe und Ziel der Erfindung.

Der Erfindung liegt die Aufgabe zugrunde, die Methode der Digital-Analog-Wandlung mit Hilfe eines Digital-Analog-Wandlers kleinen Quantisierungsbereichs mit zuschaltbaren Quellen dahingehend zu verbessern, daß die unstetigen Stellen in der Ausgangsfunktion verschwinden. Diese Aufgabe wird durch die im Patentanspruch angegebene Erfindung gelöst.

Beschreibung der Erfindung.

Nachstehend wird die Erfindung mit Hilfe der Zeichnung erläutert.

Figur 1 zeigt einen nach dem Stand der Technik bekannten Schaltungsaufbau

Figur 2 zeigt einen zu Figur 1 gehörenden Kurvenverlauf
V 89/008

Figur 3 zeigt eine Schaltung nach der Erfindung

Figur 4 und

Figur 5 zeigen Kurven zu Figur 3

Figur 6 zeigt ein vereinfachtes Schaltbild der Erfindung

Figur 7 dient zur Erläuterung der Figur 6

Figur 8 zeigt ein weiteres Ausführungsbeispiel der Erfindung

Figur 9 dient zur Erläuterung der Figur 8

Zunächst ist in Figur 1 in Verbindung mit Figur 2 an einem Beispiel dargestellt und beschrieben, wie eine Schaltung nach dem Stand der Technik arbeitet. Eine Steuerschaltung, z.B. ein Mikroprozessor 1 gibt an seinen Ausgängen D ein binäres Signal ab, welches von 0000 0000 bis 1111 1111 in digitalen Schritten inkrementiert wird. Dieses digitale Signal wird auf einen Digital-Analog-Wandler 2 gegeben, an dessen Ausgang a1 das analoge in feinen Schritten sich ändernde Ausgangssignal abnehmbar ist. Wenn der digitale Wert 1111 1111 erreicht ist, schaltet der Mikroprozessor 1 den Ausgang D bei weiterer Erhöhung des zu erzeugenden Ausgangssignals auf 0000 0000 und zusätzlich über einen weiteren Digital-Analog-Wandler 3 über den Ausgang a2 um eine groben Schritt weiter, der dem Quantisierungsbereich des Digital-Analog-Wandlers 2 entspricht. Beide Ausgänge a1 und a2 werden über eine Summierstufe 4 an den Ausgang A gegeben, an welchem das analoge Signal abnehmbar ist. Der Digital-Analog-Wandler 3 ist als Vier-Bit-Wandler dargestellt, so daß dieser in der Lage ist an seinem Ausgang a2 sechzehn grobe Schritte zu erzeugen. Der Digital-Analog-Wandler 3 kann auch durch entsprechende digital zuschaltbare Stromquellen oder Spannungsquellen ersetzt werden. Der durch diese Anordnung in n Schritten erfaßbare Bereich ist durch die Beziehung $n(2^8 - 1)$ festgelegt.

Wie in Figur 2 dargestellt, ergeben sich an den Übergangsstellen vom großen Schritt zur nächsten feinen Stufe Unstetigkeiten, weil die großen Schritte dem Quantisierungsbereich des Digital-Analog-Wandlers nicht genau entsprechen, z.B. infolge von Bauteiltoleranzen oder durch andere Einflüsse. Eine solche Unstetigkeit kann sich in einer Signaländerung nach unten wie bei X1 dargestellt nach X1' oder nach oben wie bei X2 dargestellt nach X2' ergeben. Ein derartiger Signalverlauf ist jedoch aus oben genannten Gründen unerwünscht.

Um diesem Mißstand abzuhelpen wurde die Schaltung gemäß Figur 3 aufgebaut, deren Wirkungsweise in Verbindung mit Figur 4 verständlich gemacht wird. Es wird angenommen, daß drei Schwellwerte S1 bis S3 erzeugt werden sollen. Zusätzlich zur bekannten Anordnung sind dazu drei Komparatoren K1, K2 und K3 an den Ausgang A gelegt, welche die erzeugte Ausgangsspannung mit unterschiedlichen Referenzspannungen vergleichen. Diese unterschiedlichen Referenzspannungen können z.B. durch einen an eine feste Bezugsspannung U gelegten Spannungsteiler erzeugt werden, der aus den Widerständen W1, W2, W3 und W4 besteht. Sie können aber auch über einen weiteren Digital-Analog-Wandler gebildet werden. Der jeweilige Schwellwert muß dabei unterhalb des Wertes liegen, der beim Eingangswert 1111 1111 des Digital-Analog-Wandlers 2 beim (n)ten groben Schritt erreicht würde und oberhalb des Wertes, der sich beim Eingangswert 0000 0000 des Digital-Analog-Wandlers 2 beim (n+1)ten groben Schritt einstellt. Auf diese Weise entsteht ein Überlappungsbereich mit der Weite B. Sobald die Ausgangsspannung einen dieser Schwellwerte überschreitet, gibt der entsprechenden Komparator K1, K2 bzw. K3 an den Mikroprozessor 1 ein Signal ab, welcher daraufhin den nächsten groben Schritt einleitet und gleichzeitig den Digital-Analog-Wandler 2 mit einem Offset beaufschlagt.

Zur Erläuterung der Wirkungsweise der Schaltung dient Figur 4. Es wird angenommen, daß der Ausgang D des Mikroprozessors 1 mit dem Wert 0000 0000 beginnend digital in bekannter Weise inkrementiert wird. Noch vor Erreichen seines Endwertes 1111 1111 innerhalb des ersten groben Schrittes wird das Signal am Aus-
V 89/008

gang A den Schwellwert S1 erreichen, die z.B. dem Wert 1111 1011 entsprechen möge. Dieser Wert oder der bis zum Erreichen des Endwertes sich ergebende Unterschiedswert wird in einen Speicher des Mikroprozessors 1 abgelegt. Gleichzeitig wird der Ausgang D auf 0000 0000 gesetzt und der nächste grobe Schritt eingeschaltet, welcher unterhalb des Schwellwertes S1 liegen soll. Von da ab wird der Digital-Analog-Wandler 2 erneut inkrementiert, bis der Schwellwert S1 wieder erreicht wird. Auch dieser digitale Wert, z.B. 0000 0011 wird abgespeichert. Zur Verdeutlichung ist diese Stelle des Kurvenverlaufs in größerer Auflösung in Figur 4a dargestellt. Bei der weiteren Inkrementierung wird innerhalb des ersten groben Schrittes der Schwellwert S2 erreicht, der dem digitalen Eingangssignal 1111 1101 entsprechen möge, welcher abgespeichert wird. Auch hier kann wieder die Differenz zum Endwert abgespeichert werden. Mit Nullsetzen des digitalen Eingangssignals wird der zweite grobe Schritt eingeschaltet und der Digital-Analog-Wandler 2 inkrementiert, bis er wieder den Schwellwert S2 erreicht, z.B. bei dem digitalen Eingangswert 0000 0110, der wieder abgespeichert wird. Dieser Moment ist in Figur 4b vergrößert dargestellt.

In Figur 5 ist die Ausgangsfunktion des Digital-Analog-Wandlers 2 dargestellt, wie sie sich nach der erstmaligen Eichung und Abspeicherung ergibt. Man erkennt deutlich, daß an den Stellen der Umschaltung auf den nächstgrößeren Schritt keine Unstetigkeit mehr vorliegt.

In Figur 6 ist ein vereinfachtes Beispiel für nur vier grobe Schritte dargestellt. Hierzu werden für den groben Digital-Analog-Wandler 3 zwei bit benötigt. Im Gegensatz zum Beispiel nach Figur 3, in welchem $(2^n - 1) = 3$ Komparatoren gebraucht würden, bei $n=4$ wären es in Figur 3 fünfzehn Komparatoren, verringert sich die Anzahl der Komparatoren auf zwei, bei $n=4$ auf vier. Der erste (2^0)te Schritt reicht von Null bis zum Schwellwert S1, der zweite (2^1)te Schritt reicht von Schwellwert S1 bis zum Schwellwert S2, der dritte ($2^0 + 2^1$)te Schritt reicht von Schwell-

wert S2 bis zum Schwellwert S3 und der vierte (2^2)te Schritt beginnt beim Schwellwert S3.

Die Erzeugung der Offset-Werte für den Digital-Analog-Wandler 2 für den Übergang in einen nächsten groben Schritt erfolgt hier in der Weise, daß diese entsprechend der Wertigkeiten der Ansteuerung des Digital-Analog-Wandlers 3 abgespeichert werden, so daß bei der Einleitung eines groben Schrittes der entsprechende Offset-Wert eingestellt wird.

Ein Beispiel soll dieses mit Hilfe der Figur 7 verdeutlichen. Beim ersten (2^0)ten groben Schritt ST1 wird der Digital-Analog-Wandler 2 mit dem Offset-Wert 0 beaufschlagt. Bei Erreichen des ersten Schwellwertes S1 zur Umschaltung in den zweiten (2^1)ten groben Schritt ST2 sei der ermittelte Offset-Wert OS1 +4, beim dritten groben Schritt ST3 bei Erreichen des zweiten Schwellwertes S2 sei der ermittelte Offset-Wert +2. Bei Erreichen des dritten Schwellwertes S3 zur Umschaltung in den vierten groben Schritt ST4 wird zum Offset-Wert OS3 (+2) des dritten groben Schrittes der abgespeicherte Offset-Wert OS2 (+4) des zweiten groben Schrittes ST2 hinzuaddiert, d.h. es ergibt sich ein neuer Offset-Wert OS3 von +6.

In Figur 8 ist noch ein weiteres Beispiel dargestellt, wie die Umschaltung und Einleitung in einen benachbarten groben Schritt mit nur einem Komparator K bewerkstelligt werden kann. Dazu wird dieser mit seinem ersten Eingang an die erzeugte analoge bei A entstehende Ausgangsspannung gelegt. Der zweite Eingang erhält eine Offset-Spannung, die bei a2 dem Digital-Analog-Wandler 3 entnommen wird, auf welche eine feste Offset-Spannung U_0 aufgestockt wird.

In Figur 9 ist dieses näher dargestellt. Es handelt sich hier wieder um den Verlauf der analogen Ausgangsgröße A in Abhängigkeit von dem digitalen Eingangswert D, wobei wieder die groben Schritte A0, A1, A2, A3 von dem Digital-Analog-Wandler 3 und die innerhalb der groben Schritte liegenden feinen Schritte von dem Digital-Analog-Wandler 2 erzeugt werden. Der erste grobe Schritt beginnt mit dem Wert A0, der zweite grobe Schritt be-

V 89/008

ginnt mit dem Schritt A1 u.s.w. Die Schrittweite eines groben Schrittes sei G. Am Anfang eines vom Digital-Analog-Wandler 3 erzeugten groben Schrittes liefert der Digital-Analog-Wandler 2 seinen minimalen Wert, z.B. Null. Die Schwellwerte Uref1 bis Uref3 liegen jeweils zwischen dem durch den Digital-Analog-Wandler 2 maximal erreichbaren analogen Wert innerhalb eines groben Schrittes n und dem Wert, welcher dem Anfang eines benachbarten groben Schrittes (n+1) entspricht, nachdem der Digital-Analog-Wandler 2 auf Null gesetzt wurde. Die Schwellwerte Uref werden jeweils durch Aufstockung mit der Offsetspannung Uo auf den Wert eines groben Schrittes n erzeugt. Hierbei ist die Größe von Uo bestimmt durch die Größe der Schrittweite G zuzüglich einem Bruchteil b der weiter oben definierten Überlappungsbreite B nach der Beziehung $U_o = G + b$. Vorzugsweise wählt man b zu 0,5 B. So ergeben sich ganz allgemein die Referenzspannungen Uref für den Schritt n zu $U_{ref_n} = A_{n-1} + G + b$.

Das soeben Beschriebene bezieht sich auf die Inkrementierung der Ausgangsgröße A. Bei einer Dekrementierung der Ausgangsgröße A müssen die Referenzspannungen Uref umgeschaltet werden. Dies ist in der Figur 8 durch die Überbrückung der Spannungsquelle von der Größe G symbolisch dargestellt, die vom Mikroprozessor 1 über die Leitung I/D gesteuert wird. Die Referenzspannungen bei der Dekrementierung ergeben sich demnach für den Schritt n zu

$U_{ref_n} = A_{n-1} + b$, d.h. sie sind genau so groß wie die Referenzspannungen des vorhergehenden Schrittes (n-1) bei der Inkrementierung.

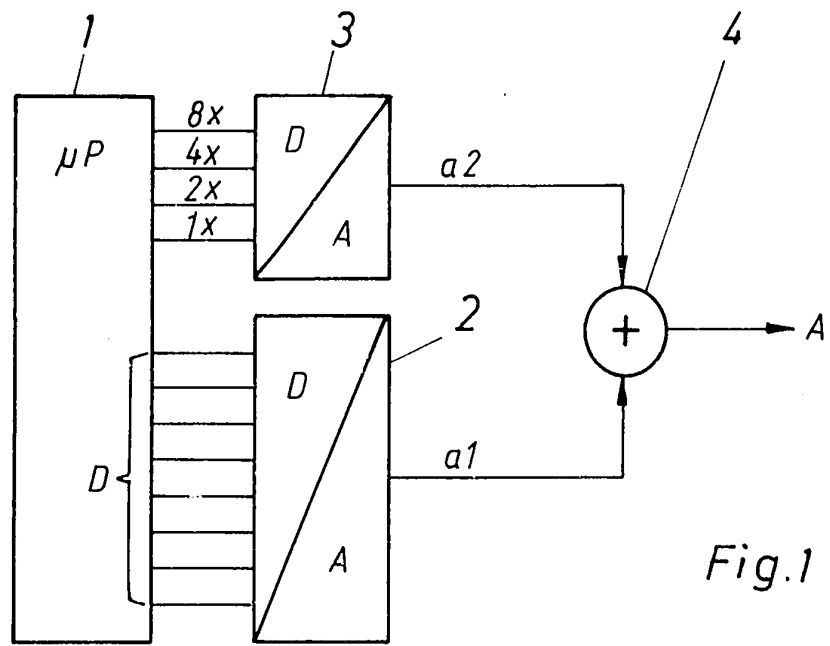


Fig. 1

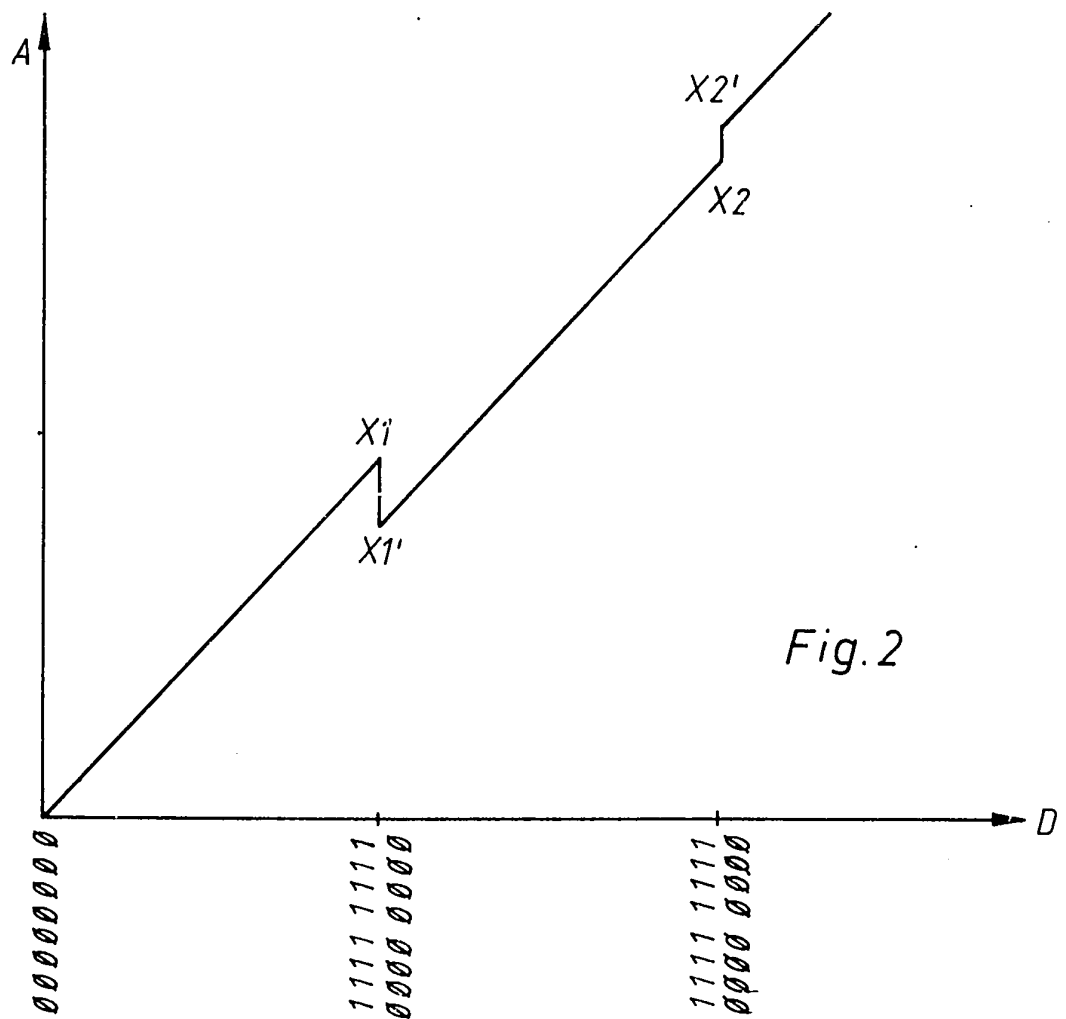


Fig. 2

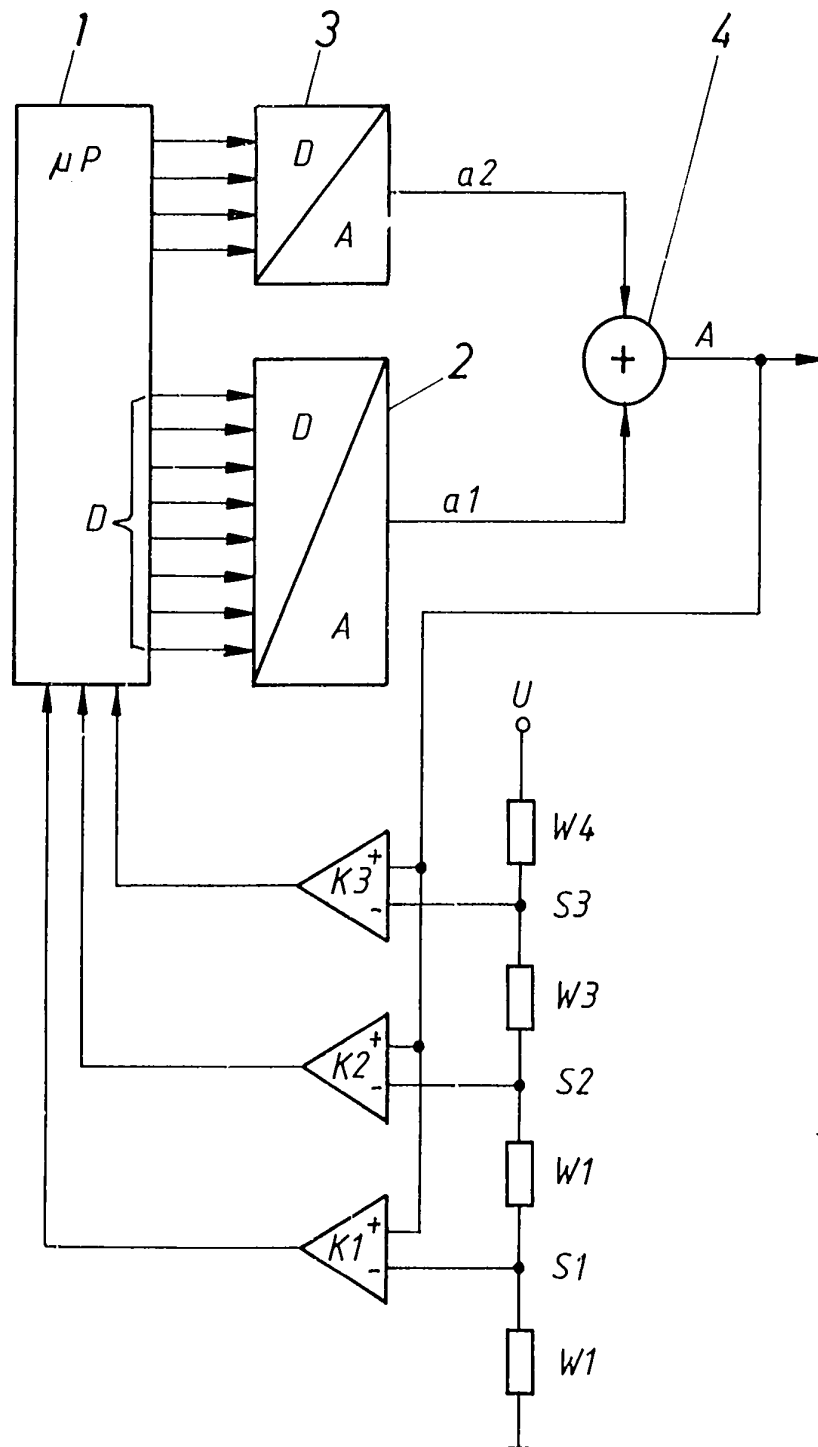
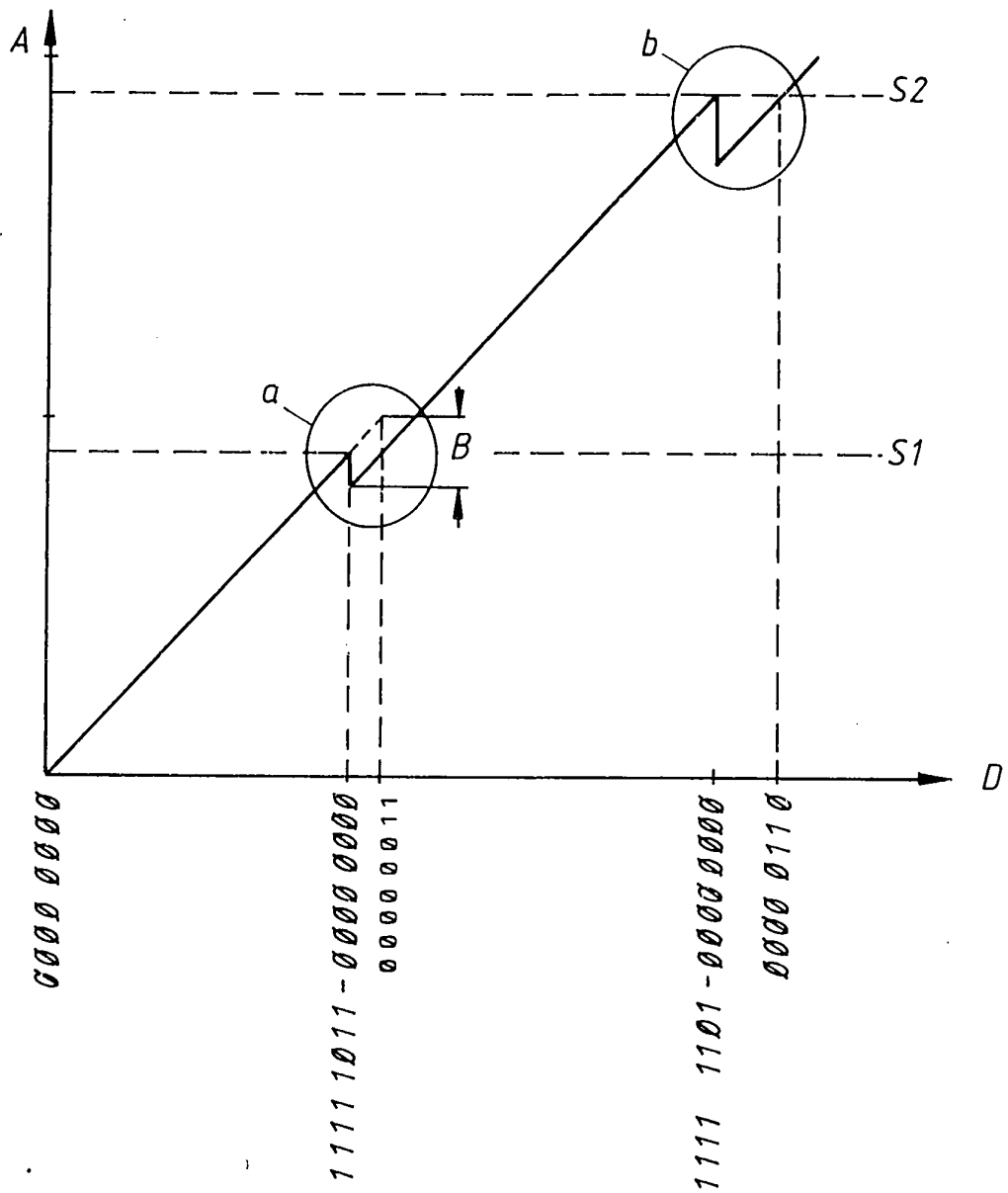


Fig. 3



$D = 1111\ 1011$

$D = 0000\ 0011$

$D = 1111\ 1101$

$D = 0000\ 0110$

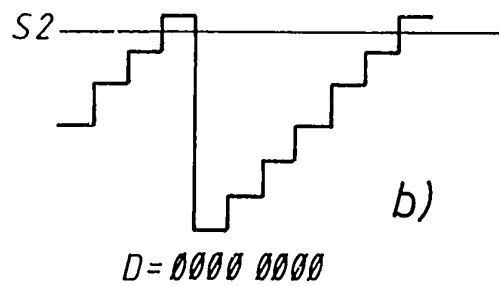
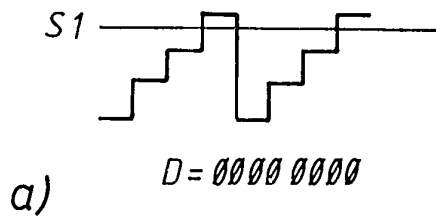


Fig. 4

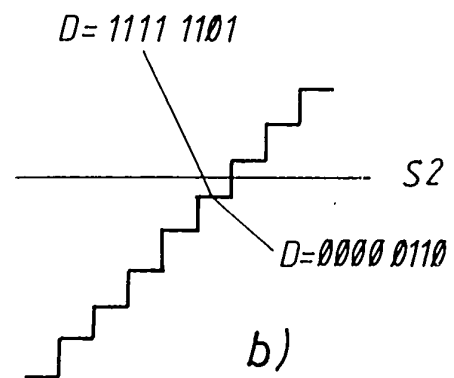
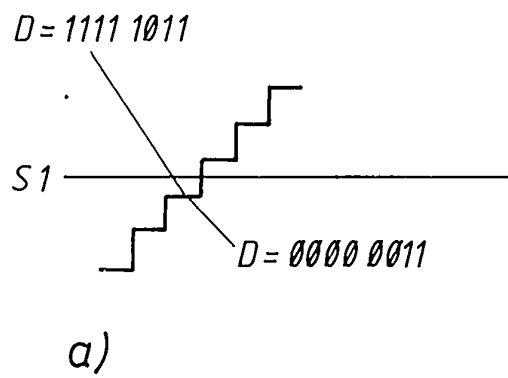
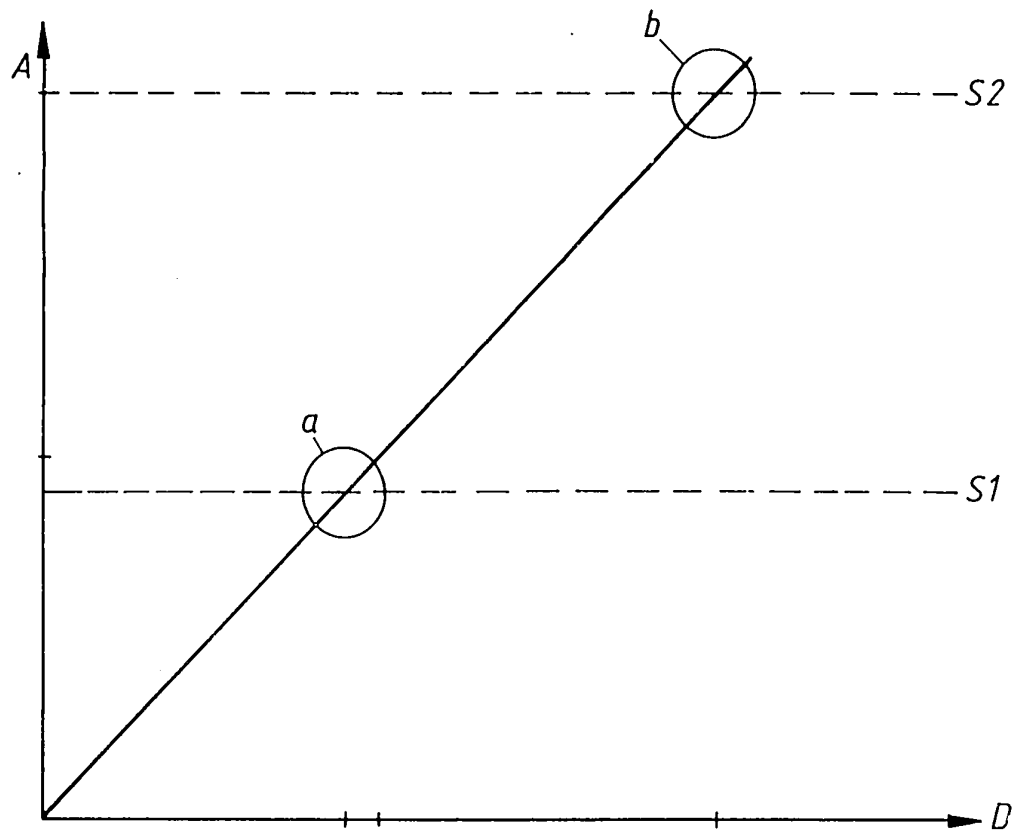


Fig. 5

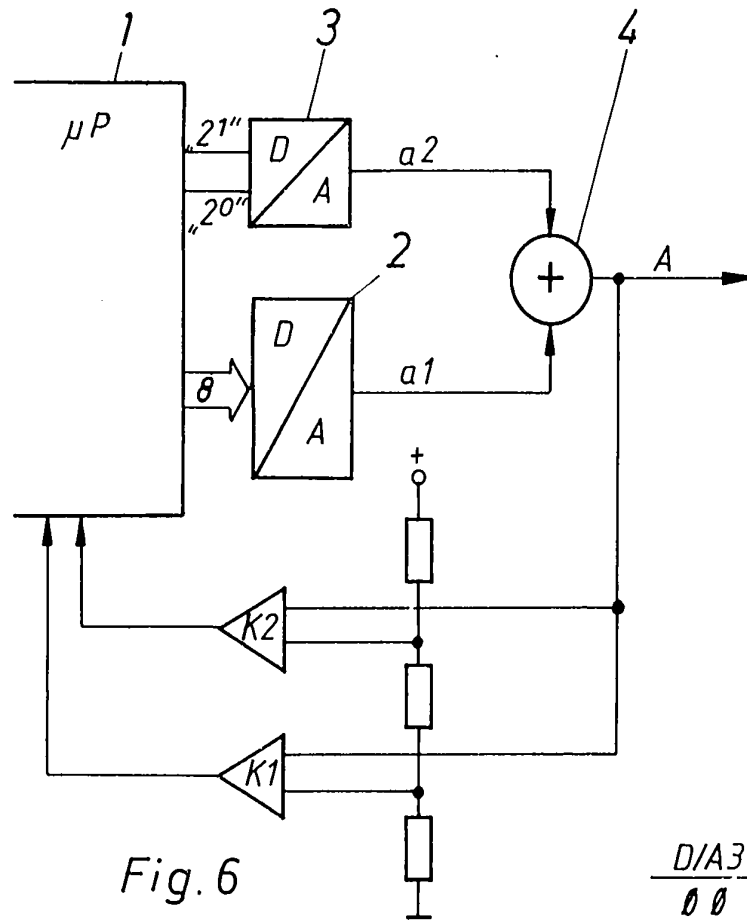


Fig. 6

D/A3	OS D/A2
0 0	0
0 1	+4
1 0	+2
1 1	+6

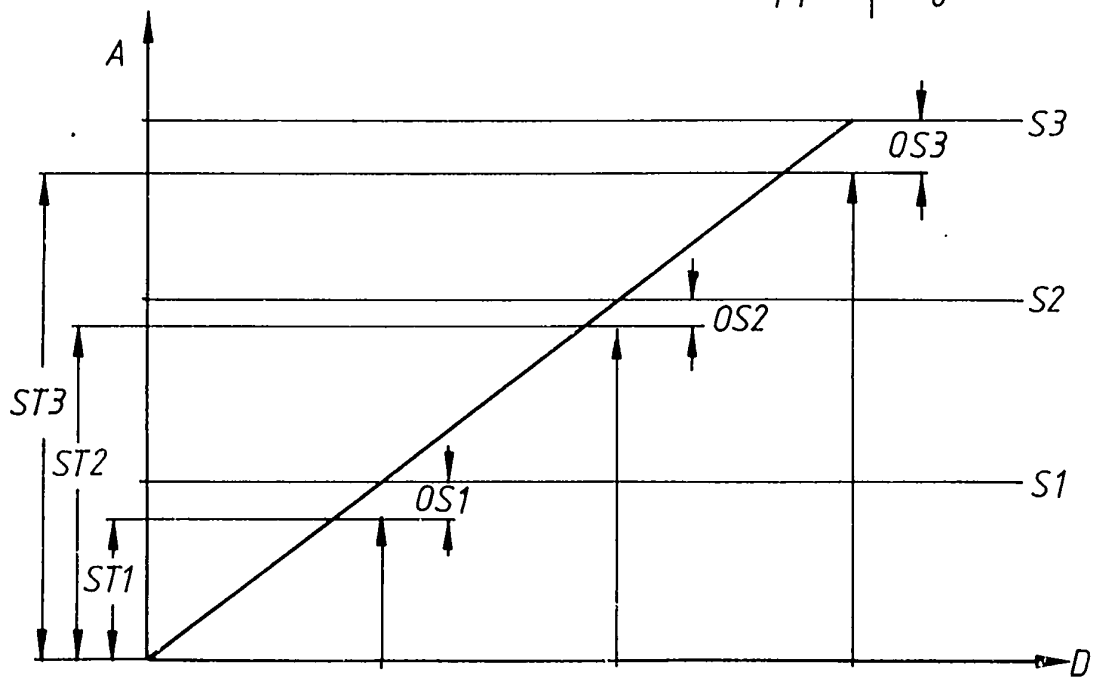


Fig. 7

