

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2022 년 3 월 10 일 (10.03.2022)



(10) 국제공개번호

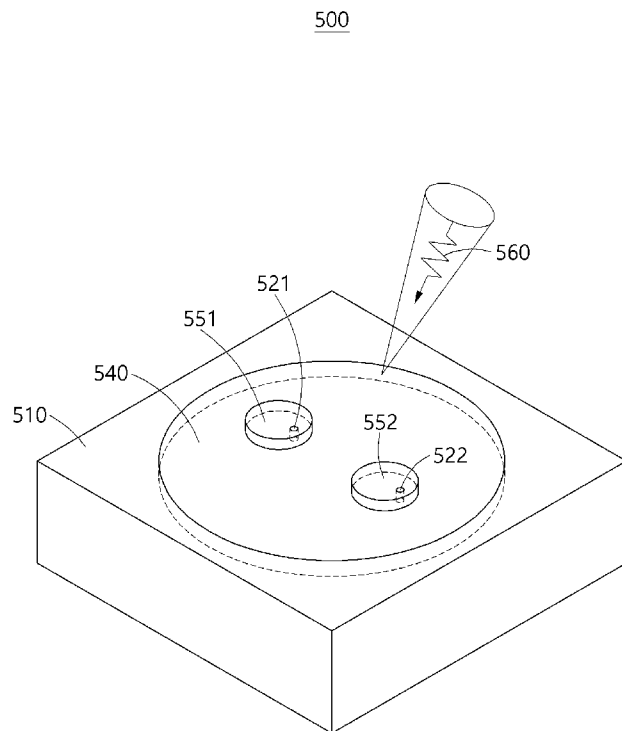
WO 2022/050816 A1

- (51) 국제특허분류: *H01Q 1/38* (2006.01) *H01Q 17/00* (2006.01)
- (21) 국제출원번호: PCT/KR2021/012114
- (22) 국제출원일: 2021 년 9 월 7 일 (07.09.2021)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2020-0113599 2020 년 9 월 7 일 (07.09.2020) KR
- (71) 출원인: 울산과학기술원 (UNIST(ULSAN NATIONAL INSTITUTE OF SCIENCE AND TECHNOLOGY)) [KR/KR]; 44919 울산시 울주군 언양읍 유니스트길 50, Ulsan (KR).
- (72) 발명자: 김경록 (KIM, Kyung Rok); 44919 울산시 울주군 언양읍 유니스트길 50, Ulsan (KR). 장이산 (JANG, E San); 44919 울산시 울주군 언양읍 유니스트길 50, Ulsan (KR). 류민우 (RYU, Min Woo); 44919 울산시 울주군 언양읍 유니스트길 50, Ulsan (KR). 안상호 (AHN, Sang Hyo); 44919 울산시 울주군 언양읍 유니스트길 50, Ulsan (KR).

- (74) 대리인: 특허법인 무한 (MUHANN PATENT & LAW FIRM); 06144 서울시 강남구 언주로 560, 8층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) Title: ACTIVE ANTENNA DEVICE FORMED BY SILICON RING FIELD-EFFECT TRANSISTOR ARRAY

(54) 발명의 명칭: 실리콘 링 전계효과트랜지스터 어레이에 의한 활성 안테나 장치



(57) Abstract: An antenna device according to an embodiment may comprise: a silicon substrate of a first doping type; at least two first doping regions formed by a second doping type distinct from the first doping type; a second doping region which is formed, by the second doping type, on the outside of a channel region surrounding the first doping regions; and at least two gates disposed at the upper end of a dielectric layer. The antenna device according to an embodiment is characterized in that the resonance frequency is adjusted according to external voltages individually applied to the at least two gates, and polarization information about a terahertz light source can be acquired according to the pattern and amount of electric field measured in the at least two gates.

(57) 요약서: 일 실시예에 따른 안테나 장치는 제1 타입 도핑의 실리콘 기판, 제1 타입 도핑과 구별되는 제2 타입 도핑에 의하여 형성되는 적어도 2개의 제1 도핑 영역, 제1 도핑 영역을 감싸는 채널 영역의 바깥에서 제2 타입 도핑에 의하여 형성되는 제2 도핑 영역, 유전층 상단에 배치되는 적어도 2개의 게이트를 포함할 수 있다. 일 실시예에 따른 안테나 장치는 적어도 2개의 게이트에 대하여 개별적으로 인가되는 외부 전압에 따라 공진 주파수(resonance frequency)가 조절되며, 적어도 2개의 게이트에서 측정되는 전기장의 패턴 및 양에 따라 테라헤르츠 광원의 분극(polarization) 정보를 획득할 수 있다.

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 실리콘 링 전계효과트랜지스터 어레이에 의한 활성 안테나 장치

기술분야

- [1] 본 발명은 전계효과트랜지스터를 이용한 테라헤르츠 검출기에 관한 것으로, 더욱 상세하게는 게이트 어레이의 전계효과트랜지스터를 이용하여 테라헤르츠 전자기파를 검출하는 테라헤르츠 검출기에 관한 것이다.

배경기술

- [2] 일반적으로 전계효과트랜지스터 기반 테라헤르츠(THz) 전자기파 검출기의 경우, 전계효과트랜지스터의 3개 연결 단자(소스(Source), 드레인(Drain), 게이트(Gate)) 중 게이트와 소스 사이에 교류 신호인 테라헤르츠 전자기파를 집광시킨다. 또한, 전계효과트랜지스터 기반 테라헤르츠 전자기파 검출기는 소스와 드레인 사이의 하부 반도체 채널 영역(Channel Region)의 전하량의 비대칭성을 유도하고, 비대칭적 전하분포에 의한 출력단자인 드레인의 직류 전압으로 광반응성(Photoresponse)을 검출함으로써 테라헤르츠 전자기파 신호를 검출할 수 있다.

발명의 상세한 설명

과제 해결 수단

- [3] 일 실시예에 따른 안테나 장치(antenna device)는, 제1 타입 도핑의 실리콘 기판(silicon substrate), 상기 실리콘 기판에서 상기 제1 타입 도핑과 구별되는 제2 타입 도핑에 의하여 형성되는 적어도 2개의 제1 도핑 영역, 상기 실리콘 기판에 수직인 방향으로 볼 때 상기 적어도 2개의 제1 도핑 영역을 감싸는 형태의 채널 영역(channel region)의 바깥에서 제2 타입 도핑에 의하여 형성되는 제2 도핑 영역, 상기 실리콘 기판 표면 상에 형성되는 유전층(dielectric layer) 상단에서, 상기 실리콘 기판과 이격되어 상기 채널 영역에 대응하여 배치되는 적어도 2개의 게이트를 포함할 수 있고, 상기 적어도 2개의 게이트가 테라헤르츠 전자기파를 수신하는 경우에 응답하여, 상기 적어도 2개의 제1 도핑 영역과 상기 제2 도핑 영역이 상기 테라헤르츠 전자기파 중 일부 주파수 대역의 전자기파를 흡수할 수 있다.
- [4] 일 실시예에 따른 안테나 장치에서 상기 제1 도핑 영역은 소스(source) 영역 및 드레인(drain) 영역 중 한 도핑 영역이고, 상기 제2 도핑 영역은 나머지 도핑 영역일 수 있다.
- [5] 일 실시예에 따른 안테나 장치에서 상기 제1 타입 도핑은 n-타입 도핑 및 p-타입 도핑 중 한 타입 도핑이고, 상기 제2 타입 도핑은 나머지 타입 도핑일 수 있다.
- [6] 일 실시예에 따른 안테나 장치에서 상기 일부 주파수 대역은, 상기 안테나 장치의 공진 주파수(resonance frequency)에 기초하여 결정될 수 있다.

- [7] 일 실시예에 따른 안테나 장치에서 상기 적어도 2개의 제1 도핑 영역의 각 중심과 상기 적어도 2개의 제1 도핑 영역을 각각 감싸는 채널 영역의 중심은 서로 이격될 수 있다.
- [8] 일 실시예에 따른 안테나 장치는, 상기 실리콘 기판에 수직한 방향으로 볼 때, 상기 적어도 2개의 제1 도핑 영역은 원형(circular form)이고, 상기 적어도 2개의 게이트는 링형(ring form)일 수 있다.
- [9] 일 실시예에 따른 안테나 장치에서 상기 적어도 2개의 게이트는, 상기 실리콘 기판에 수직한 방향으로 볼 때 상기 채널 영역을 커버하는 영역으로 형성될 수 있다.
- [10] 일 실시예에 따른 안테나 장치는, 상기 적어도 2개의 게이트에 대하여 인가되는 외부 전압에 따라 상기 안테나 장치의 공진 주파수가 조절될 수 있다.
- [11] 일 실시예에 따른 안테나 장치는, 상기 적어도 2개의 게이트가 테라헤르츠 전자기파를 수신하는 경우, 상기 적어도 2개의 제1 도핑 영역과 상기 제2 도핑 영역이 상기 테라헤르츠 전자기파를 흡수함으로써 상기 실리콘 기판의 표면 상에 전기장(electric field)이 형성될 수 있다.
- [12] 일 실시예에 따른 안테나 장치의 상기 적어도 2개의 게이트에서 측정되는 전기장의 패턴(pattern) 및 양(amount)이 테라헤르츠 광원의 분극(polarization)에 따라 변화할 수 있다.
- [13] 일 실시예에 따른 안테나 장치에서 상기 적어도 2개의 게이트는 상기 실리콘 기판에 수직한 방향으로 볼 때 상기 제2 도핑 영역 내 가상의 격자(lattice) 및 상기 제2 도핑 영역의 둘레 중 하나를 따라 서로 이격되어 배치될 수 있다.
- [14] 일 실시예에 따른 안테나 장치에서 상기 제2 도핑 영역은 상기 실리콘 기판에 수직한 방향으로 볼 때 서로 연결되어 마주하는 부채꼴 쌍(pair of sectors)을 포함하는 영역, 원형 영역(circular region), 다각형 영역(polygonal region), 및 타원 영역(ellipse region)중 하나일 수 있다.

도면의 간단한 설명

- [15] 도 1은 링 형의 전계효과트랜지스터(FET, field-effect transistor)의 측면도이다.
- [16] 도 2는 링 형의 전계효과트랜지스터의 단면도이다.
- [17] 도 3은 링 형의 전계효과트랜지스터의 평면도이다.
- [18] 도 4는 안테나 장치가 테라헤르츠 전자기파를 흡수함으로써 실리콘 기판의 표면 상의 전기장(electric field) 분포를 도시한다.
- [19] 도 5는 일 실시예에 따른 안테나 장치를 도시한다.
- [20] 도 6은 일 실시예에 따른 안테나 장치의 평면도이다.
- [21] 도 7에서는 외부 전압이 개별적으로 게이트에 인가되는 안테나 장치를 도시한다.
- [22] 도 8은 테라헤르츠 전자기파의 도파관 모드(waveguide mode)에 따른 전기장 패턴(electric field pattern)을 도시한다.

[23] 도 9 내지 도 10은 안테나 장치의 적어도 2개 이상의 게이트가 드레인 영역에서 배치되는 예시적인 형태를 도시한다.

[24] 도 11 내지 도 12는 일 실시예에 따른 안테나 장치의 제2 도핑 영역의 예시적인 형태를 도시한다.

발명의 실시를 위한 최선의 형태

[25] 이하에서, 첨부된 도면을 참조하여 실시예들을 상세하게 설명한다. 그러나, 실시예들에는 다양한 변경이 가해질 수 있어서 특허출원의 권리 범위가 이러한 실시예들에 의해 제한되거나 한정되는 것은 아니다. 실시예들에 대한 모든 변경, 균등물 내지 대체물이 권리 범위에 포함되는 것으로 이해되어야 한다.

[26] 실시예에서 사용한 용어는 단지 설명을 목적으로 사용된 것으로, 한정하려는 의도로 해석되어서는 안된다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[27] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 실시예가 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[28] 또한, 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 실시예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 실시예의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[29] 또한, 실시 예의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질이나 차례 또는 순서 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 접속될 수 있지만, 각 구성 요소 사이에 또 다른 구성 요소가 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[30] 어느 하나의 실시 예에 포함된 구성요소와, 공통적인 기능을 포함하는 구성요소는, 다른 실시 예에서 동일한 명칭을 사용하여 설명하기로 한다. 반대되는 기재가 없는 이상, 어느 하나의 실시 예에 기재한 설명은 다른 실시

- 예에도 적용될 수 있으며, 중복되는 범위에서 구체적인 설명은 생략하기로 한다.
- [31] 이하, 본 발명에 따른 바람직한 실시예를 첨부한 도면을 참조하여 구체적으로 설명한다.
- [32] 도 1은 링 형의 전계효과트랜지스터(FET, field-effect transistor)의 측면도이다.
- [33] 도 1에서는 게이트 메탈을 안테나로 활용한 링 형의 테라헤르츠파 검출용 전계효과트랜지스터를 설명한다. 도 1에 도시된 바와 같이, 안테나 장치(100)는 실리콘 기판(silicon substrate, 110)에 형성되는 1개의 소스(source, 120), 채널 영역(channel region, 130), 드레인(drain, 140), 및 1개의 게이트(Gate, 150)를 포함할 수 있다. 참고로, 채널 영역(130)은 드레인 및 소스 간에 전하가 이동하는 통로인 채널이 형성되는 영역을 나타낼 수 있다.
- [34] 안테나 장치(100)의 실리콘 기판(110)은 제1 타입으로 도핑될 수 있다. 안테나 장치(100)의 소스(120)는 제1 타입 도핑의 실리콘 기판(110)에서, 제1 타입 도핑과 구별되는 제2 타입 도핑에 의하여 형성될 수 있다. 채널 영역(130)은 실리콘 기판에 수직한 방향으로 볼 때 소스(120)를 감싸는 형태를 나타낼 수 있다. 또한, 드레인(130)은 소스를 감싸는 형태의 채널 영역(130)의 바깥에서 제2 타입 도핑에 의하여 형성될 수 있다. 이때, 소스(120)는 실리콘 기판에 수직한 방향으로 볼 때 원형(cicular form)일 수 있다. 또한, 드레인(140)은 실리콘 기판에 수직한 방향으로 볼 때 링형(ring form)일 수 있다. 참고로, 명세서 전반에 걸쳐, 제1 타입 도핑은 n-타입 도핑 및 p-타입 도핑 중 한 타입 도핑일 수 있고, 제2 타입 도핑은 나머지 타입 도핑을 나타낼 수 있다.
- [35] 유전층(dielectric layer)은 소스(120), 채널 영역(130), 및 드레인(140) 상단에 형성될 수 있다. 게이트(150)는 실리콘 기판 표면 상에 형성되는 유전층 상단에서 실리콘 기판(110)과 이격되어 채널 영역(130)에 대응하여 배치될 수 있다. 또한, 게이트(150)는 실리콘 기판(110)에 수직한 방향으로 볼 때 채널 영역(130)을 포함하는 영역으로 배치될 수 있다. 추가적으로, 게이트(150)는 실리콘 기판에 수직한 방향으로 볼 때 일부 면적이 소스(120)의 일부 및 드레인(140)의 일부와 오버랩(overlap) 되도록 구성될 수도 있다.
- [36] 전계효과트랜지스터(FET, field effect transistor) 기반 테라헤르츠(Thz) 전자기파 검출기인 안테나 장치(100)는 테라헤르츠 전자기파(160)를 게이트(150)를 통해 수신할 수 있다. 안테나 장치(100)의 소스(120) 및 드레인(140) 사이에 발생하는 전류 및 전압으로 테라헤르츠 전자기파(160) 신호를 검출할 수 있다. 테라헤르츠 전자기파 신호는 0.3 내지 3 테라헤르츠(Thz) 사이의 주파수를 갖는 전자기파 신호로서, 테라헤르츠파라고도 나타낼 수 있다.
- [37] 도 2는 링 형의 전계효과트랜지스터의 단면도이다.
- [38] 도 1에서 설명된 바와 같이, 안테나 장치(200)는 게이트 메탈을 안테나로 활용한 링 형의 테라헤르츠파 검출용 전계효과트랜지스터이다. 안테나 장치(200)는 제1 타입 도핑의 실리콘 기판(210), 실리콘 기판(210)에서 제2 타입 도핑에 의하여 형성되는 1개의 소스(220), 소스를 감싸는 형태의 채널

영역(230)의 바깥에서 제2 타입 도핑에 의하여 형성되는 드레인(240), 실리콘 기판 표면 상에 형성되는 유전층(260) 상단에 배치되는 게이트(250)를 포함할 수 있다.

[39] 도 3은 링 형의 전계효과트랜지스터의 평면도이다.

[40] 도 3은 도 1의 링 형의 전계효과트랜지스터를 실리콘 기판에 수직인 방향으로 본 평면도이다. 안테나 장치(300)는 도 1에 도시된 바와 같이, 소스(320)와 소스(320)를 감싸는 채널 영역(340)을 포함하여 구성된다. 소스(320)는 실리콘 기판에 수직인 방향으로 볼 때 원형 영역으로 형성될 수 있으며, 채널 영역(330)은 실리콘 기판에 수직인 방향으로 볼 때 둘레가 원형일 수 있다. 안테나 장치(300)에서 소스의 중심(321)과 채널의 중심(331)은 편심(eccentric)될 수 있다. 예를 들어, 실리콘 기판에 수직인 방향으로 볼 때, 안테나 장치(300)에서 소스의 중심(321)과 채널의 중심(331)은 이격되어 있어, 비대칭성이 극대화될 수 있다. 예를 들어, 소스(320)의 직경을 d_1 , 채널(330)의 직경을 d_2 , 소스(320)의 둘레와 채널 영역(330)의 둘레와의 가장 짧은 거리를 L_g , 소스(320)의 둘레와 채널 영역(330)의 둘레와의 가장 긴 거리를 L 이라 하면, d_2 는 d_1 , L_g , L 을 합한 값과 동일하다.

[41] 앞서 설명한 바와 같이, 안테나 장치(300)에서 실리콘 기판에 수직인 방향으로 볼 때 소스의 가상의 중심(321)과 채널 영역의 가상의 중심(331)이 서로 이격될 수 있다. 예를 들어, 안테나 장치(300)는 L 의 값과 L_g 의 값이 서로 상이할 수 있다. 소스(320)에서 드레인(340)으로 향하는 전하들의 도달거리는 L_g 로부터 L 까지 달라지는 구조를 가질 수 있다. 상술한 비대칭성에 의하여 안테나 장치(300)의 게이트(350)와 소스(320) 간의 전계가 강화될 수 있다. 안테나 장치(300)는 소스의 가상의 중심과 채널 영역의 가상의 중심이 편심되는 비대칭성의 구조를 통하여 테라헤르츠 대역에 대해 극대화된 광반응성에 기초하여 테라헤르츠 전자기파를 민감하게 검출할 수 있다.

[42] 도 4는 안테나 장치가 테라헤르츠 전자기파를 흡수함으로써 실리콘 기판의 표면 상의 전기장(electric field) 분포를 도시한다.

[43] 안테나 장치가 테라헤르츠 전자기파를 수신하는 경우에 응답하여, 드레인과 소스가 테라헤르츠 전자기파 중 일부 주파수 대역의 전자기파를 흡수할 수 있다. 안테나 장치가 테라헤르츠 전자기파를 흡수함으로써 소스 및 드레인에서 전류 및 전압이 발생할 수 있으며, 실리콘 기판의 표면 상에 전기장이 형성될 수 있다. 예를 들어, 안테나 장치는 게이트로부터 수신되는 테라헤르츠 전자기파에 의하여 여기(excite)될 수 있으며, 드레인 주위로 전기 쌍극자 모멘트(electric dipole moment)가 생성될 수 있다.

[44] 도 5는 일 실시예에 따른 안테나 장치를 도시한다.

[45] 일 실시예에 따른 안테나 장치(500)는 다수의 링형 전계효과트랜지스터 게이트 어레이(gate array)의 형태를 가질 수 있다. 즉, 일 실시예에 따른 안테나 장치(500)는 적어도 2개의 게이트를 포함할 수 있으며, 적어도 2개의 게이트의

다양한 배치들이 고려될 수 있다.

- [46] 일 실시예에 따른 안테나 장치(500)는, 실리콘 기판(510)에 형성되는 2개의 제1 도핑 영역(521, 522), 소스를 감싸는 형태의 채널 영역(channel region)의 바깥에 형성되는 제2 도핑 영역(540), 유전층(560) 상단에서 실리콘 기판(510)과 이격되어 채널 영역에 대응하여 배치되는 2개의 게이트(551, 552)를 포함하여 구성될 수 있다. 이하에서는, 일 실시예에 따른 안테나 장치(500)의 구조를 보다 상세히 설명한다.
- [47] 본 명세서에서 제1 도핑 영역은 소스 및 드레인 중 하나이고, 제2 도핑 영역은 나머지에 대응할 수 있다. 예를 들어, 제1 도핑 영역이 소스로서 동작하는 경우, 제2 도핑 영역이 드레인으로서 동작할 수 있다. 제1 도핑 영역이 드레인으로서 동작하는 경우, 제2 도핑 영역이 소스로서 동작할 수 있다. 이하에서는, 일 실시예에 따른 안테나 장치(500)에서 제1 도핑 영역이 소스로서 동작하고, 제2 도핑 영역이 드레인으로서 동작하는 것을 가정한다. 그러나 이에 한정하지 않으며, 일 실시예에 따른 안테나 장치(500)에서 제1 도핑 영역은 드레인으로서 동작하고, 제2 도핑 영역은 소스로 동작할 수 있다.
- [48] 일 실시예에 따른 안테나 장치(500)의 실리콘 기판(510)은 제1 타입으로 도핑될 수 있다. 또한, 안테나 장치(500)의 제1 소스(521) 및 제2 소스(522)는 제1 타입 도핑과 구별되는 제2 타입 도핑에 의하여 형성될 수 있다. 이때, 안테나 장치(500)의 제1 소스(521) 및 제2 소스(522)는 서로 이격되어 형성될 수 있다. 예를 들어, 제1 소스(521) 및 제2 소스(522)는, 제1 소스(521)를 감싸는 채널 영역과 제2 소스(522)를 감싸는 채널 영역이 서로 오버랩(overlap)되지 않도록 실리콘 기판에서 형성될 수 있다. 제1 소스(521) 및 제2 소스(522)는 실리콘 기판(510)에 수직한 방향으로 볼 때 원형(circular form)일 수 있다.
- [49] 안테나 장치(500)의 드레인(540)은, 실리콘 기판(510)에 수직한 방향으로 볼 때 제1 소스(521) 및 제2 소스(522)를 감싸는 형태의 채널 영역의 바깥에서 제2 타입 도핑에 의하여 형성될 수 있다. 도 4에 도시된 바와 같이 드레인(540)은 실리콘 기판(510)에 수직한 방향으로 볼 때 원형일 수 있으나, 이에 한정하지 않고 드레인(540)은 서로 연결되어 마주하는 부채꼴 쌍(pair of sectors)을 포함하는 영역, 다각형 영역(polygonal region), 및 타원 영역(ellipse region) 중 하나일 수 있다. 하기 도 11 내지 도 12b에서 후술한다.
- [50] 안테나 장치(500)에서 유전층(dielectric layer)은 제1 소스 영역(521), 제2 소스 영역(522), 채널 영역, 및 드레인 영역(540)의 상단에 형성될 수 있다. 즉, 안테나 장치에서 유전층(560)은 실리콘 기판(510)의 표면 상에 형성될 수 있다. 예를 들어, 유전층(560)은 규소산화물(예를 들어, 이산화규소)과 같은 산화물로 구성될 수 있다.
- [51] 안테나 장치(500)의 제1 게이트(551) 및 제2 게이트(552)는 실리콘 기판(510)의 표면 상에 형성되는 유전층(560)에 배치될 수 있다. 제1 게이트(551) 및 제2 게이트(552)는 실리콘 기판(510)과 이격되어 채널 영역에 대응하여 배치될 수

있다. 제1 게이트(551) 및 제2 게이트(552)는 실리콘 기판(510)에 수직한 방향으로 볼 때 링형(ring form)의 형태를 가질 수 있다. 예를 들어, 실리콘 기판(510)에 수직한 방향으로 볼 때, 제1 게이트(551)는 제1 소스(521)를 감싸는 채널 영역을 커버하는 영역으로 형성될 수 있고, 제2 게이트(552)는 제2 소스(522)를 감싸는 채널 영역을 커버하는 영역으로 형성될 수 있다. 예를 들어, 실리콘 기판(510)에 수직한 방향으로 볼 때, 제1 게이트(551)는 제1 소스(521)를 감싸는 채널 영역에 매칭하는 영역으로 형성될 수 있고, 제2 게이트(552)는 제2 소스(522)를 감싸는 채널 영역에 매칭하는 영역으로 형성될 수 있다.

- [52] 추가적으로 안테나 장치(500)의 제1 게이트(551) 및 제2 게이트(552)는 실리콘 기판에 수직한 방향으로 볼 때 채널 영역을 포함하면서 소스 및 드레인과 일부 중첩되게 배치될 수 있다. 예를 들어, 실리콘 기판에 수직한 방향으로 볼 때, 제1 게이트(551)의 일부는 제1 소스(521)의 일부 및 드레인(540)의 일부와 오버랩(overlap) 되도록 형성될 수 있으며, 제2 게이트(552)의 일부는 제2 소스(522)의 일부 및 드레인(540)의 일부와 오버랩 되도록 형성될 수 있다. 상술한 바와 같이 드레인 및 소스가 오버랩되는 안테나 장치(500)의 구조는 안테나 장치(500)의 비대칭성을 추가적으로 증가시킬 수 있다.
- [53] 또한, 일 실시예에 따른 안테나 장치(500)에서 제1 소스(551)의 가상의 중심과 제1 소스를 감싸는 채널 영역의 가상의 중심이 서로 이격될 수 있다. 마찬가지로 제2 소스(552)의 가상의 중심과 제2 소스를 감싸는 채널 영역의 가상의 중심도 서로 이격될 수 있다. 제1 소스의 중심이 채널 영역의 중심과 비교하여 편심된 방향과 제2 소스의 중심이 채널 영역의 중심과 비교하여 편심된 방향은 동일한 방향일 수 있다.
- [54] 테라헤르츠 전자기파(580)는 안테나 장치(500)에 인가될 수 있다. 일 실시예에 따른 안테나 장치(500)의 제1 게이트(551) 및 제2 게이트(552)는 테라헤르츠 전자기파(580)를 수신할 수 있으며, 드레인(540) 및 소스들(551, 552)은 테라헤르츠 전자기파 중 일부 주파수 대역의 전자기파를 흡수할 수 있다. 일 실시예에 따른 안테나 장치(500)가 흡수하는 테라헤르츠 전자기파의 주파수 대역은, 안테나 장치(500)의 공진 주파수(resonance frequency)에 기초하여 결정될 수 있다.
- [55] 1개 이상의 게이트를 포함하는 전계효과트랜지스터의 안테나 장치는 공진 주파수(resonance frequency)를 가질 수 있다. 안테나의 공진 주파수는 하기 수학식 1과 같이 커패시턴스 성분 및 인덕턴스 성분으로 표현될 수 있다.

[56]

【수학식 1】

$$f = \frac{1}{2\pi\sqrt{LC}}$$

[57]

[58] 상술한 수학식 1에서 f는 전자기파를 이용한 생체 센서에 포함된 안테나의

공진 주파수, L 은 안테나의 인덕턴스, C 는 안테나의 커패시턴스를 나타낼 수 있다. 하나 이상의 게이트를 포함하는 전계효과트랜지스터의 안테나 장치의 도핑 영역들은 다이폴 안테나(dipole antenna)로서 작동할 수 있다.

[59] 도 5에서는 2개의 게이트로 구성되는 안테나 장치에 관하여 기술하고 있으나, 이에 한정하지 않고 일 실시예에 따른 안테나 장치는 2개 이상의 게이트로 구성될 수 있다. 일 실시예에 따른 안테나 장치는, 제1 타입 도핑의 실리콘 기판, 실리콘 기판에서 제1 타입 도핑과 구별되는 제2 타입 도핑에 의하여 형성되는 적어도 2개의 제1 도핑 영역, 실리콘 기판에 수직한 방향으로 볼 때 적어도 2개의 제1 도핑 영역을 감싸는 형태의 채널 영역의 바깥에서 제2 타입 도핑에 의하여 형성되는 제2 도핑 영역, 실리콘 기판 표면에 형성되는 유전층 상단에 실리콘 기판과 이격되어 채널 영역에 대응하여 배치되는 적어도 2개의 게이트를 포함할 수 있다. 이때, 일 실시예에 따른 안테나 장치에서, 적어도 2개의 제1 도핑 영역의 각 가상의 중심과 적어도 2개의 제1 도핑 영역을 각각 감싸는 채널 영역의 중심은 서로 이격될 수 있다. 또한, 일 실시예에 따른 안테나 장치의 적어도 2개의 게이트가 테라헤르츠 전자기파를 수신하는 경우, 적어도 2개의 제1 도핑 영역과 제2 도핑 영역이 테라헤르츠 전자기파 중 일부 주파수 대역의 전자기파를 흡수할 수 있다. 일 실시예에 따른 안테나 장치의 적어도 2개의 게이트 어레이의 배치에 관하여서는 도 9 내지 도 10에서 설명한다.

[60] 도 6은 일 실시예에 따른 안테나 장치의 평면도이다.

[61] 도 6은 도 5의 다수의 게이트 어레이를 포함하는 안테나 장치를 실리콘 기판에 수직한 방향으로 바라본 평면도이다. 도 5에 도시된 바와 같이, 안테나 장치(600)는 실리콘 기판에 형성되는 2개의 제1 도핑 영역(621, 622), 제1 도핑 영역을 감싸는 형태의 채널 영역의 바깥에서 형성되는 제2 타입 도핑 영역(640), 유전층 상단에 실리콘 기판과 이격되어 배치되는 2개의 게이트(651, 652)를 포함하여 구성될 수 있다.

[62] 도 7에서는 외부 전압이 개별적으로 게이트에 인가되는 안테나 장치를 도시한다.

[63] 도 7은 도 5의 다수의 게이트 어레이를 포함하는 안테나 장치의 단면도이다. 도 5에 도시된 바와 같이, 안테나 장치(700)는 실리콘 기판(710)에 형성되는 2개의 제1 도핑 영역(721, 722), 제1 도핑 영역을 감싸는 형태의 채널 영역(730)의 바깥에서 형성되는 제2 타입 도핑 영역(740), 유전층(760) 상단에 실리콘 기판(710)과 이격되어 배치되는 제1 게이트(751) 및 제2 게이트(752)를 포함하여 구성될 수 있다. 이때, 일 실시예에 따른 안테나 장치(700)의 제1 게이트(751)에 외부 전압(V_{G1})이 인가될 수 있고, 제2 게이트(752)에 외부 전압(V_{G2})가 개별적으로 인가될 수 있다.

[64] 예를 들어, 일 실시예에 따른 안테나 장치(700)의 실리콘 기판(710)은 p-타입으로 도핑될 수 있다. 이때, 안테나 장치의 제1 게이트(751)에 문턱 전압(threshold voltage) 이상의 전압이 인가되는 경우, 제1 소스(721)에서 제1

소스(721)를 감싸는 채널 영역으로 전류가 흐르지 않을 수 있다. 또한, 안테나 장치의 제1 게이트(751)에 문턱 전압 이하의 전압이 인가되는 경우 제1 소스(721)에서 제1 소스(721)를 감싸는 채널 영역으로 전류가 흐를 수 있다. 즉, 실리콘 기판이 p-타입으로 도핑된 안테나 장치(700)에서 게이트에 전압이 문턱 전압 미만으로 인가되는 경우, 테라헤르츠 검출기(detector)인 게이트가 작동할 수 있다. 반대로, 실리콘 기판이 p-타입으로 도핑된 안테나 장치(700)에서 게이트에 전압이 문턱 전압 이상으로 인가되는 경우 테라헤르츠 검출기의 작동이 중단될 수 있다. 안테나 장치(700)의 제1 게이트(751) 및 제2 게이트(752)는 각각 인가되는 외부 전압(V_{G1} , V_{G2})에 따라 개별적으로 작동하거나 작동하지 않을 수 있다.

- [65] 일 실시예에 따른 안테나 장치(700)의 게이트마다 인가되는 외부 전압의 패턴(pattern)에 따라, 안테나 장치의 특성 임피던스(characteristic impedance)가 결정될 수 있다. 예시적으로 특성 임피던스는 전압과 전류와의 비율을 나타내며, 하기 수학식 2와 같이 표현될 수 있다.

[66]

【수학식 2】

$$Z = \frac{R + j\omega L}{G + j\omega C}$$

[67]

- [68] 상술한 수학식 2에서, R은 안테나의 저항, L은 안테나의 인덕터스, C는 안테나의 커패시턴스, G는 안테나의 레지스턴스, ω 는 전자기파의 각속도를 나타낼 수 있다.

- [69] 일 실시예에 따른 안테나 장치의 특성 임피던스는 제1 게이트(751) 및 제2 게이트(752)에 개별적으로 인가되는 외부 전압에 따라 조절될 수 있으며, 안테나 장치의 특성 임피던스에 따라 안테나 장치(700)의 공진 주파수(resonance frequency)가 결정될 수 있다. 다시 말해, 일 실시예에 따른 안테나 장치(700)는 게이트마다 개별적으로 외부 전압을 인가하여 안테나 장치(700)의 특성 임피던스를 변화시킬 수 있고, 안테나 장치(700)는 인가되는 테라헤르츠 전자기파 중 임피던스 매칭이 된 주파수 대역의 전자기파를 흡수할 수 있다. 일 실시예에 따른 안테나 장치(700)는 2개의 게이트에 대하여 인가되는 외부 전압에 따라 공진 주파수(resonance frequency)가 조절될 수 있다.

- [70] 일 실시예에 따른 2개 이상의 게이트를 포함하는 안테나 장치에서도 마찬가지로, 게이트마다 외부 전압이 개별적으로 인가될 수 있다. 또한, 안테나 장치의 게이트에 인가되는 외부 전압의 패턴에 따라, 안테나 장치의 특성 저항이 조절될 수 있으며, 결정된 안테나 장치의 특성 저항에 따라 안테나 장치의 공진 주파수가 결정될 수 있다.

- [71] 도 8은 테라헤르츠 전자기파의 도파관 모드(waveguide mode)에 따른 전기장

- 패턴(electric field pattern)을 도시한다.
- [72] 도 8의 전기장 패턴(electric field pattern, 800)은 흡수하는 테라헤르츠 전자기파 광원의 도파관 모드에 따른 전기장 패턴을 도시한다. 예를 들어, 전기장 패턴(800)은 테라헤르츠 전자기파 광원의 TE 모드(Transverse mode)에 대한 전기장 패턴을 나타낼 수 있다. 여기서, 1과 m은 모드 계수를 나타낼 수 있다.
- [73] 일 실시예에 따른 적어도 2개의 게이트를 포함하는 안테나 장치를 사용하여 집광되는 테라헤르츠 전자기파 광원의 분극(polarization) 정보를 획득할 수 있다. 테라헤르츠 전자기파의 분극 정보란, 테라헤르츠 전자기파가 갖는 편광 정보를 의미한다. 편광 정보란, 전자기파가 진행할 때 파를 구성하는 전기장이나 자기장이 특정한 방향으로 진동하는 정보를 의미한다.
- [74] 일 실시예에 따른 안테나 장치는 테라헤르츠 전자기파를 게이트를 통하여 수신할 수 있고, 소스 및 드레인층은 특정한 도파관 모드(waveguide mode)를 가지는 테라헤르츠 전자기파를 흡수할 수 있다.
- [75] 일 실시예에 따른 적어도 2개의 게이트가 테라헤르츠 전자기파를 수신하는 경우, 안테나 장치의 적어도 2개의 제1 도핑 영역과 제2 도핑 영역이 테라헤르츠 전자기파를 흡수함으로써 실리콘 기판의 표면 상에 전기장(electric field)이 형성될 수 있다. 이때, 안테나 장치의 적어도 2개의 게이트는 실리콘 기판 표면 상에서 위치가 서로 상이하므로, 게이트마다 측정되는 전기장의 세기(intensity)는 서로 상이할 수 있다. 따라서, 게이트마다 측정되는 전기장의 세기를 측정하여 안테나 장치의 테라헤르츠 전자기파에 의한 전기장의 패턴을 획득할 수 있다.
- [76] 일 실시예에 따른 안테나 장치의 적어도 2개의 게이트에 의하여 측정되는 전기장의 패턴(pattern) 및 양(amount)에 따라 테라헤르츠 광원의 분극(polarization) 정보를 획득할 수 있다. 다시 말해, 테라헤르츠 전자기파 광원의 분극 정보에 따라 안테나 장치의 게이트에 의하여 측정되는 전기장의 패턴 및 양이 변화하므로, 게이트에서 형성 또는 관측되는 전기장의 패턴 및 양에 따라 테라헤르츠 광원의 분극 정보를 획득할 수 있다. 구체적으로, 테라헤르츠 전자기파를 흡수하는 안테나 장치의 적어도 2개의 게이트에서 측정된 전기장의 패턴과, 테라헤르츠 전자기파의 도파관 모드에 따른 특정 전기장 패턴(800)을 서로 비교함으로써 테라헤르츠 광원의 편광 정보를 얻을 수 있다.
- [77] 일 실시예에 따른 안테나 장치는 각 게이트에 맺힌 전기장 세기(intensity)의 분포(distribution)에 따라, 테라헤르츠 전자기파의 도파관 모드에 따른 전기장 패턴(800)과 비교하여 테라헤르츠 전자기파의 도파관 모드를 결정할 수 있다.
- [78] 도 9 내지 도 10은 안테나 장치의 적어도 2개 이상의 게이트가 드레인층에서 배치되는 예시적인 형태를 도시한다.
- [79] 도 9에서는 일 실시예에 따른 안테나 장치의 적어도 2개의 게이트는 실리콘 기판에 수직인 방향으로 볼 때 제2 도핑 영역 내 가상의 격자(lattice)를 따라 서로

이격되어 배치될 수 있다. 예를 들어, 실리콘 기관에 수직한 방향으로 볼 때 적어도 2개의 게이트 중 일부 게이트는 제2 도핑 영역을 가로지르는 가상의 제1 직선을 따라 서로 이격되고, 다른 일부 게이트는 제1 직선에 교차하는 제2 직선을 따라 서로 이격될 수 있다. 예를 들어, 제1 직선은 제2 도핑 영역의 중심을 통과하고, 제2 직선은 제2 도핑 영역의 중심에서 제2 직선에 직교할 수 있다. 추가적으로 또 다른 일부 게이트가 제1 직선 및 제2 직선과 교차하는 하나 이상의 제3 직선을 따라 서로 이격되어 배치될 수 있다. 제1 직선, 제2 직선, 및 하나 이상의 제3 직선 등은 격자를 형성할 수 있다.

[80] 도 10에서는 일 실시예에 따른 안테나 장치의 적어도 2개의 게이트는 실리콘 기관에 수직한 방향으로 볼 때 제2 도핑 영역의 둘레를 따라 서로 이격되어 배치될 수 있다.

[81] 도 9 내지 도 10에서 일 실시예에 따른 안테나 장치는, 적어도 2개의 제1 도핑 영역의 가상의 각 중심과 적어도 2개의 제1 도핑 영역을 각각 감싸는 채널 영역의 가상의 중심이 서로 이격될 수 있다. 예를 들어, 적어도 2개의 제1 도핑 영역의 가상의 중심들이 채널 영역의 중심과 비교하여 편심된 방향은 모두 동일한 방향일 수 있다.

[82] 도 11 내지 도 12는 일 실시예에 따른 안테나 장치의 제2 도핑 영역의 예시적인 형태를 도시한다.

[83] 도 11에서, 일 실시예에 따른 안테나 장치(1100)의 제2 도핑 영역은 실리콘 기관에 수직한 방향으로 볼 때 타원 영역일 수 있다.

[84] 도 12a에서, 일 실시예에 따른 안테나 장치(1201)의 제2 도핑 영역은 실리콘 기관에 수직한 방향으로 볼 때 1개의 서로 연결되어 마주하는 부채꼴 쌍(pair of sectors)을 포함하는 영역일 수 있다. 도 12b에서는 일 실시예에 따른 안테나 장치(1202)의 제2 도핑 영역은 실리콘 기관에 수직한 방향으로 볼 때 2개의 서로 연결되어 마주하는 부채꼴 쌍(pair of sectors)을 포함하는 영역일 수 있다. 이때, 2개의 서로 연결되어 마주하는 부채꼴 쌍들은 서로 교차하지 않을 수 있다.

[85] 일 실시예에 따른 안테나 장치는 제2 도핑 영역의 형태에 따라 테라헤르츠 전자기파 중 일부 주파수 대역의 전자기파를 흡수할 수 있다. 예를 들어, 일 실시예에 따른 안테나 장치의 제2 도핑 영역이 원형인 경우, 안테나 장치는 제2 도핑 영역의 지름의 길이(length)의 2배 또는 4배의 파장을 갖는 테라헤르츠 전자기파를 흡수할 수 있다. 또 다른 예를 들어, 일 실시예에 따른 안테나 장치의 제2 도핑 영역이 타원형인 경우, 안테나 장치는 제2 도핑 영역의 단축(minor axis) 길이의 2배 내지 장축(major axis) 길이의 2배 사이의 파장, 및 단축 길이의 4배 내지 장축 길이의 4배 사이의 파장을 갖는 테라헤르츠 전자기파의 주파수 대역을 흡수할 수 있다.

[86] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기를 기초로 다양한 기술적 수정 및 변형을 적용할 수 있다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로

수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

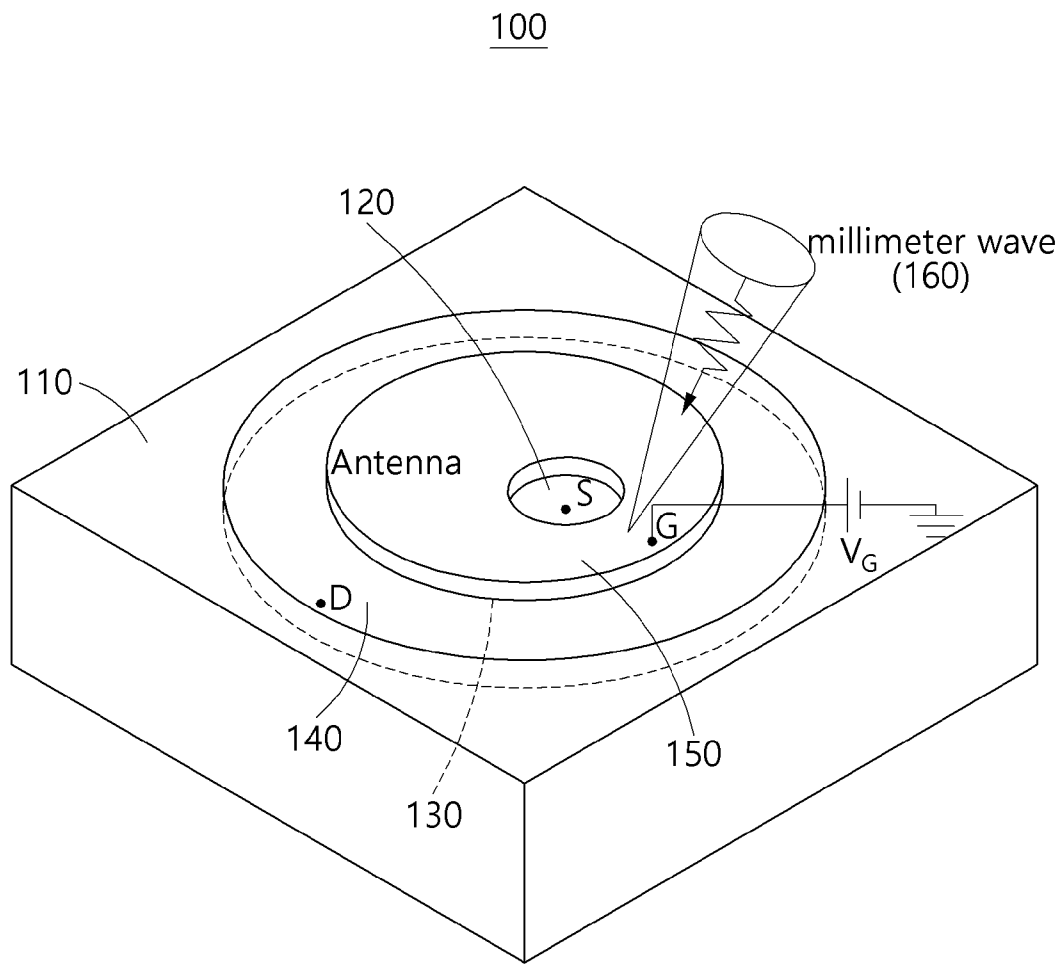
- [87] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 청구범위의 범위에 속한다.

청구범위

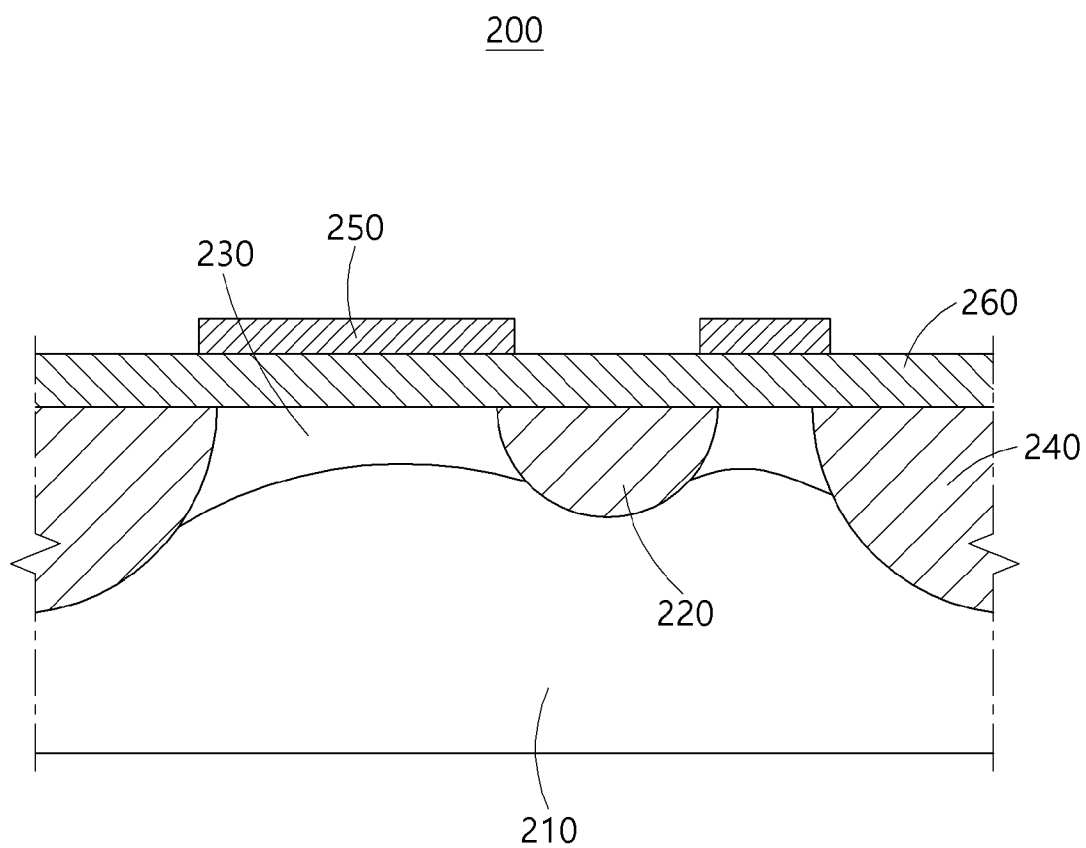
- [청구항 1] 안테나 장치(antenna device)에 있어서,
제1 타입 도핑의 실리콘 기판(silicon substrate);
상기 실리콘 기판에서 상기 제1 타입 도핑과 구별되는 제2 타입 도핑에 의하여 형성되는 적어도 2개의 제1 도핑 영역;
상기 실리콘 기판에 수직인 방향으로 볼 때 상기 적어도 2개의 제1 도핑 영역을 감싸는 형태의 채널 영역(channel region)의 바깥에서 제2 타입 도핑에 의하여 형성되는 제2 도핑 영역;
상기 실리콘 기판 표면 상에 형성되는 유전층(dielectric layer) 상단에서, 상기 실리콘 기판과 이격되어 상기 채널 영역에 대응하여 배치되는 적어도 2개의 게이트
를 포함하고,
상기 적어도 2개의 게이트가 테라헤르츠 전자기파를 수신하는 경우에 응답하여, 상기 적어도 2개의 제1 도핑 영역과 상기 제2 도핑 영역이 상기 테라헤르츠 전자기파 중 일부 주파수 대역의 전자기파를 흡수하는,
안테나 장치.
- [청구항 2] 제1항에 있어서,
상기 제1 도핑 영역은 소스(source) 및 드레인(drain) 중 하나이고,
상기 제2 도핑 영역은 상기 제1 도핑 영역이 소스인 경우 드레인이고 상기 제1 도핑 영역이 드레인인 경우 소스인,
안테나 장치.
- [청구항 3] 제1항에 있어서,
상기 제1 타입 도핑은 n-타입 도핑 및 p-타입 도핑 중 한 타입 도핑이고,
상기 제2 타입 도핑은 나머지 타입 도핑인,
게이트 어레이 안테나 장치.
- [청구항 4] 제1항에 있어서,
상기 일부 주파수 대역은,
상기 안테나 장치의 공진 주파수(resonance frequency)에 기초하여 결정되는,
안테나 장치.
- [청구항 5] 제1항에 있어서,
상기 적어도 2개의 제1 도핑 영역의 각 중심과 상기 적어도 2개의 제1 도핑 영역을 각각 감싸는 채널 영역의 중심은 서로 이격된,
안테나 장치.
- [청구항 6] 제1항에 있어서,
상기 실리콘 기판에 수직인 방향으로 볼 때, 상기 적어도 2개의 제1 도핑 영역은 원형(circular form)이고, 상기 적어도 2개의 게이트는 링형(ring

- form)인,
안테나 장치.
- [청구항 7] 제1항에 있어서,
상기 적어도 2개의 게이트는,
상기 실리콘 기판에 수직한 방향으로 볼 때 상기 채널 영역을 커버하는
영역으로 형성되는,
안테나 장치.
- [청구항 8] 제1항에 있어서,
상기 적어도 2개의 게이트에 대하여 인가되는 외부 전압에 따라 상기
안테나 장치의 공진 주파수가 조절되는,
안테나 장치.
- [청구항 9] 제1항에 있어서,
상기 적어도 2개의 게이트가 테라헤르츠 전자기파를 수신하는 경우, 상기
적어도 2개의 제1 도핑 영역과 상기 제2 도핑 영역이 상기 테라헤르츠
전자기파를 흡수함으로써 상기 실리콘 기판의 표면 상에 전기장(electric
field)이 형성되는,
안테나 장치.
- [청구항 10] 제9항에 있어서,
상기 적어도 2개의 게이트에서 측정되는 전기장의 패턴(pattern) 및
양(amount)이 테라헤르츠 광원의 분극(polarization)에 따라 변화하는,
안테나 장치.
- [청구항 11] 제1항에 있어서,
상기 적어도 2개의 게이트는 상기 실리콘 기판에 수직한 방향으로 볼 때
상기 제2 도핑 영역 내 가상의 격자(lattice) 및 상기 제2 도핑 영역의 둘레
중 하나를 따라 서로 이격되어 배치되는,
안테나 장치.
- [청구항 12] 제1항에 있어서,
상기 제2 도핑 영역은 상기 실리콘 기판에 수직한 방향으로 볼 때 서로
연결되어 마주하는 부채꼴 쌍(pair of sectors)을 포함하는 영역, 원형
영역(circular region), 다각형 영역(polygonal region), 및 타원 영역(ellipse
region)중 하나인,
안테나 장치.

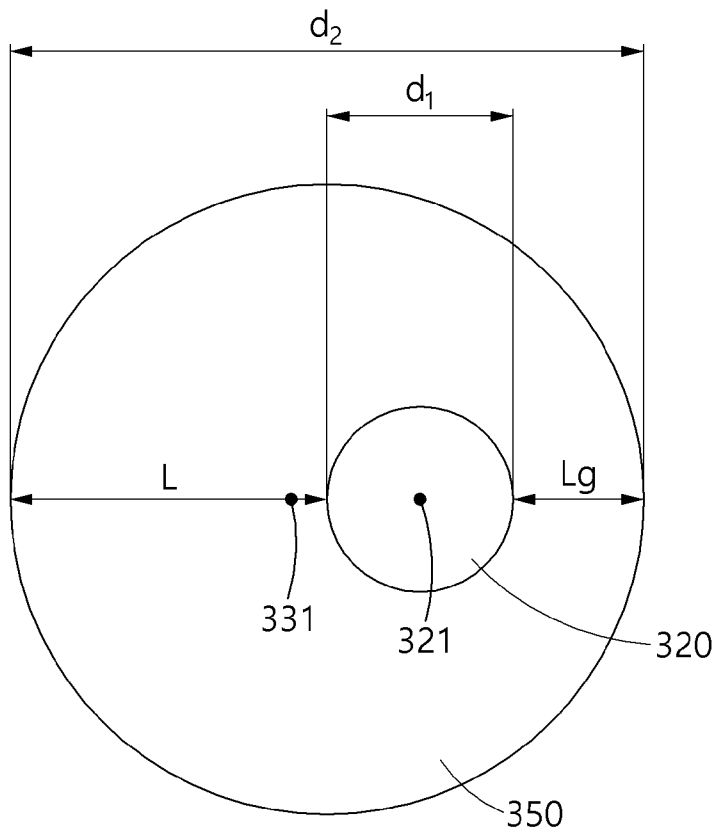
[도1]



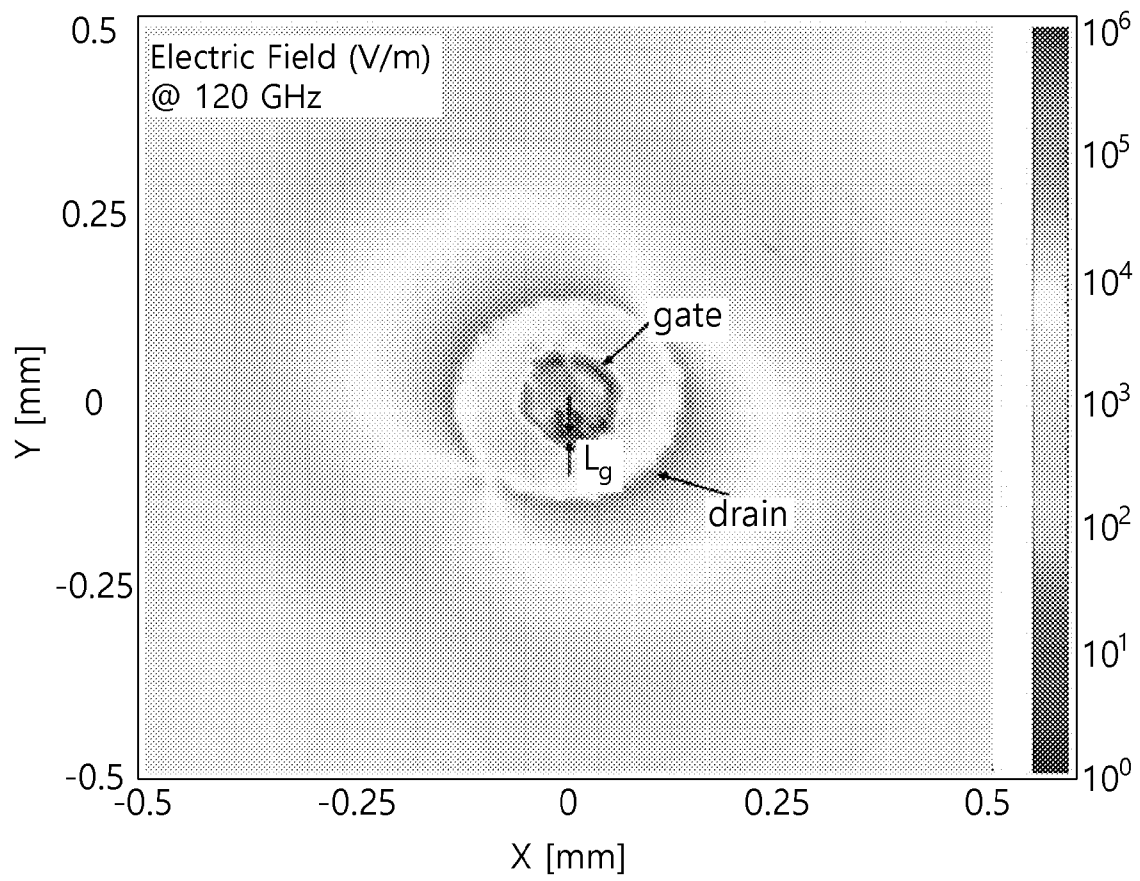
[도2]



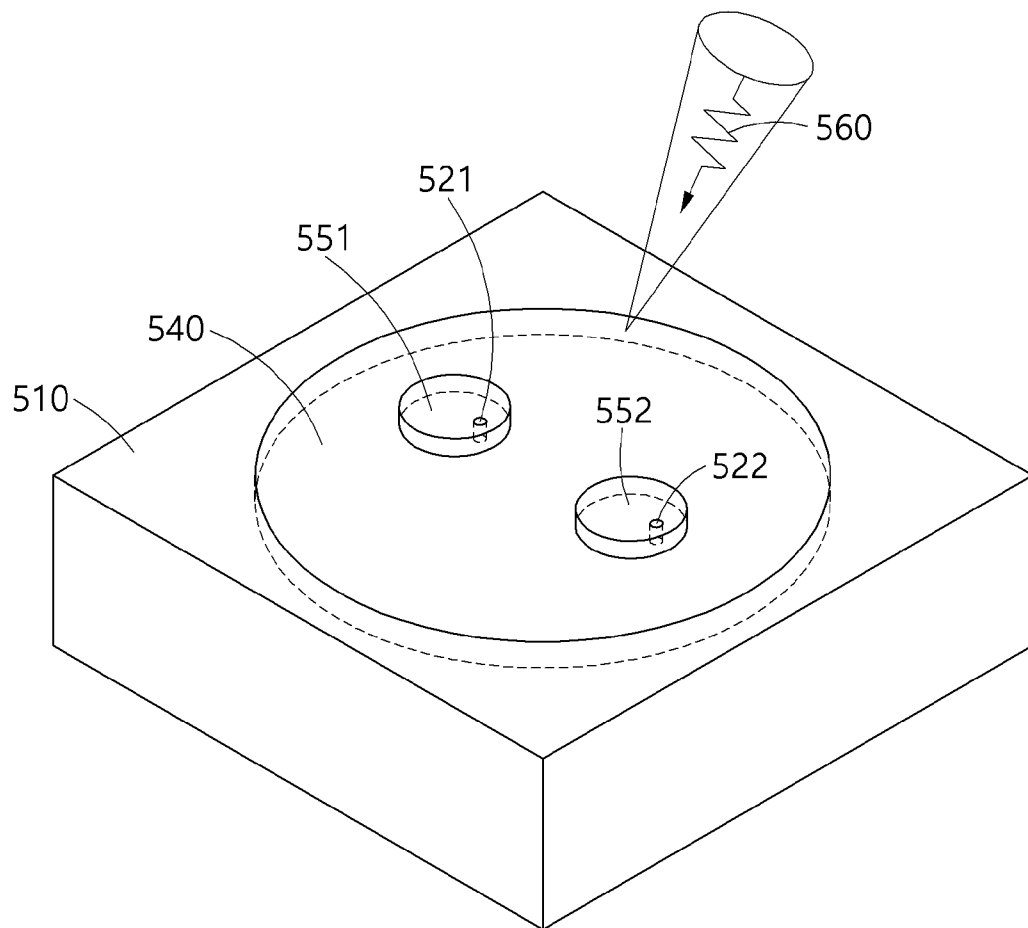
[도3]

300

[도4]

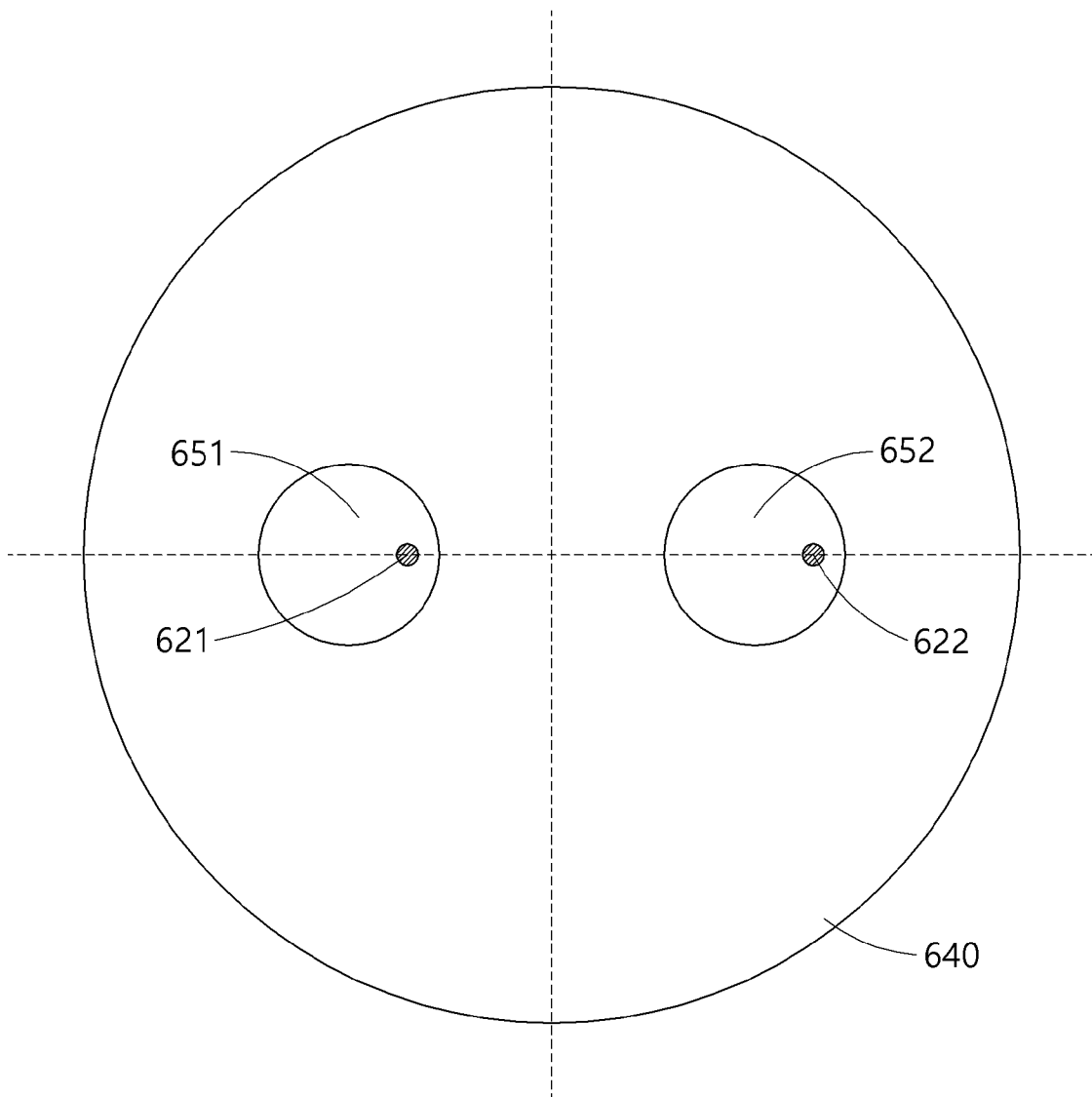
400

[도5]

500

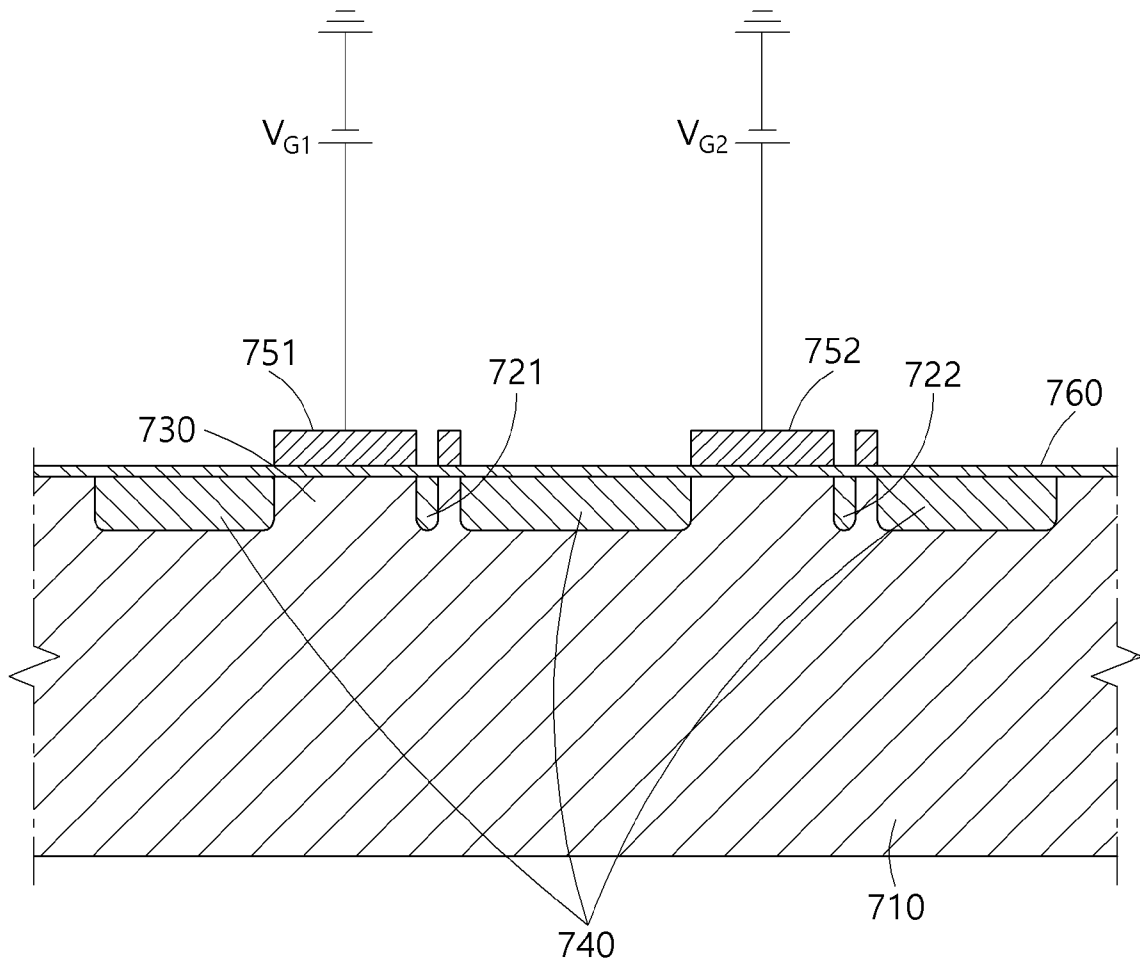
[도6]

600

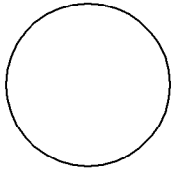
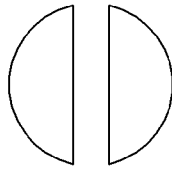
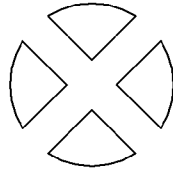
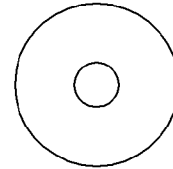
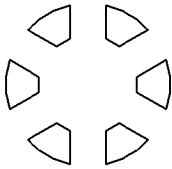
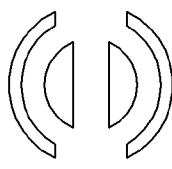
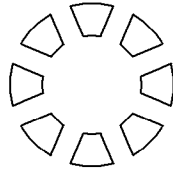
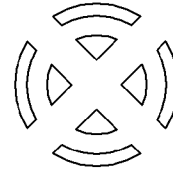
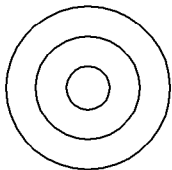
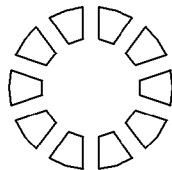
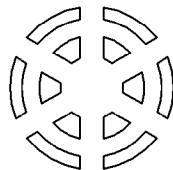
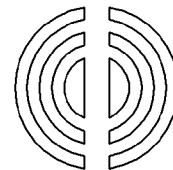


[도7]

700

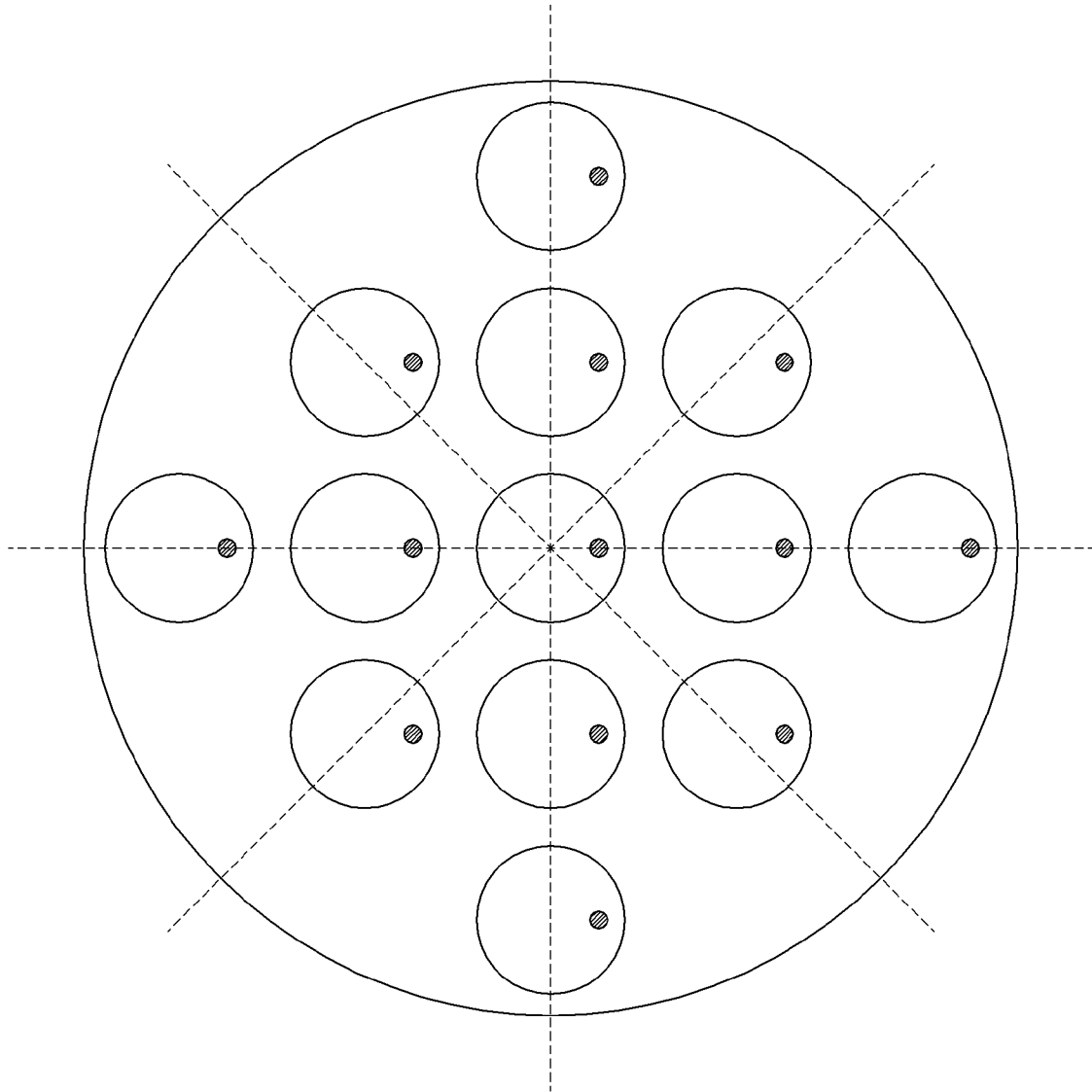


[도8]

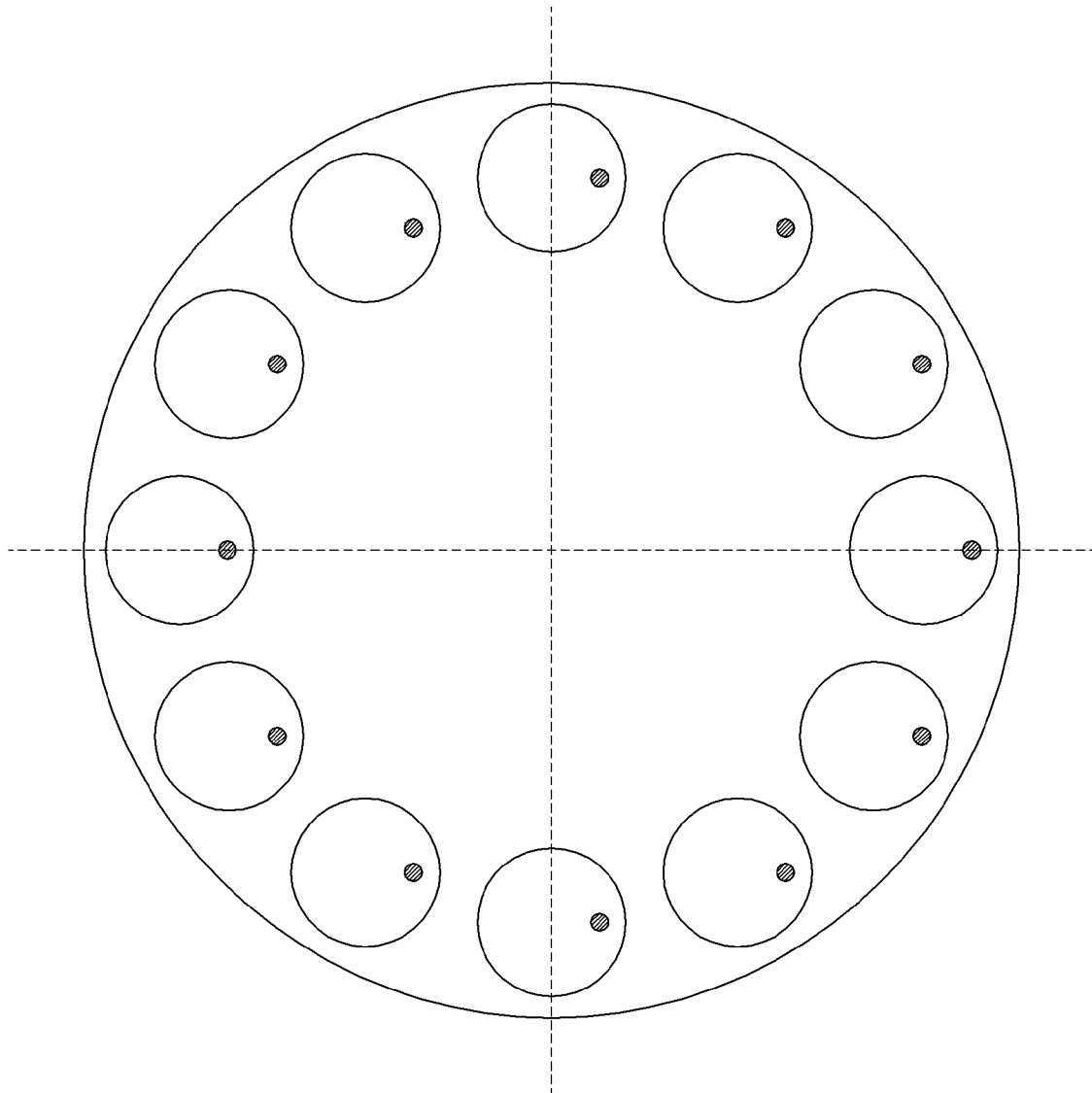
800 $l=0, m=1$  $l=1, m=1$  $l=2, m=1$  $l=0, m=2$  $l=3, m=1$  $l=1, m=2$  $l=4, m=1$  $l=2, m=2$  $l=0, m=3$  $l=5, m=1$  $l=3, m=2$  $l=1, m=3$

[도9]

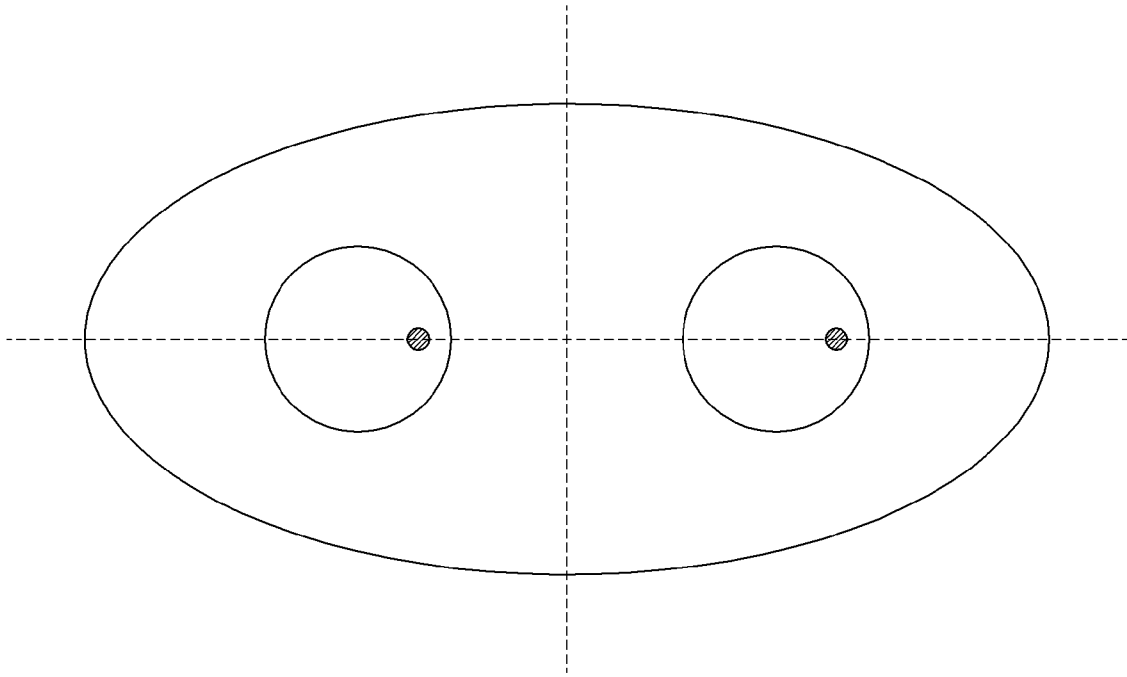
900



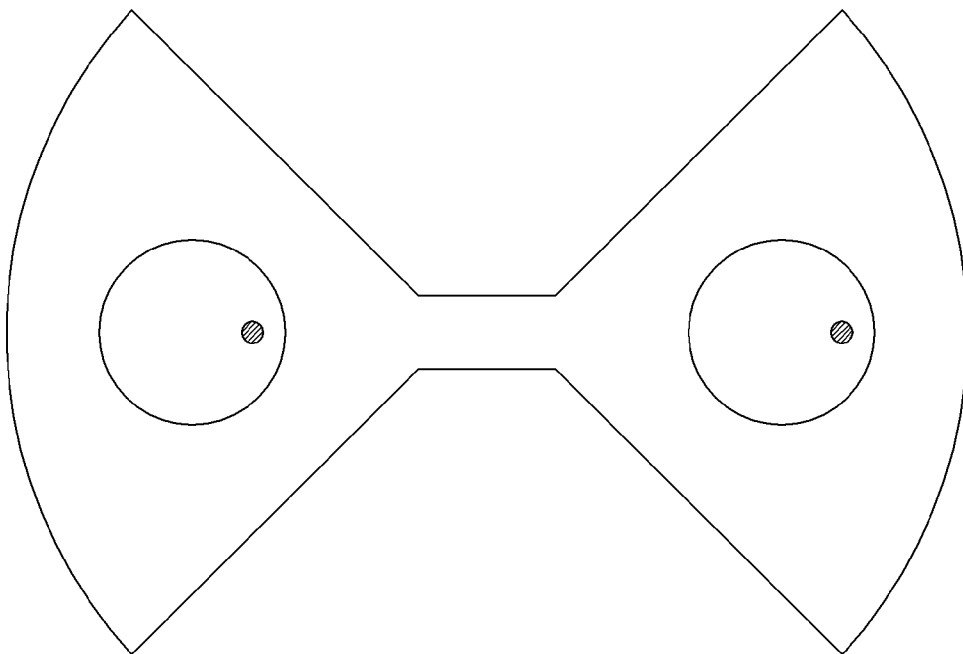
[도10]

1000

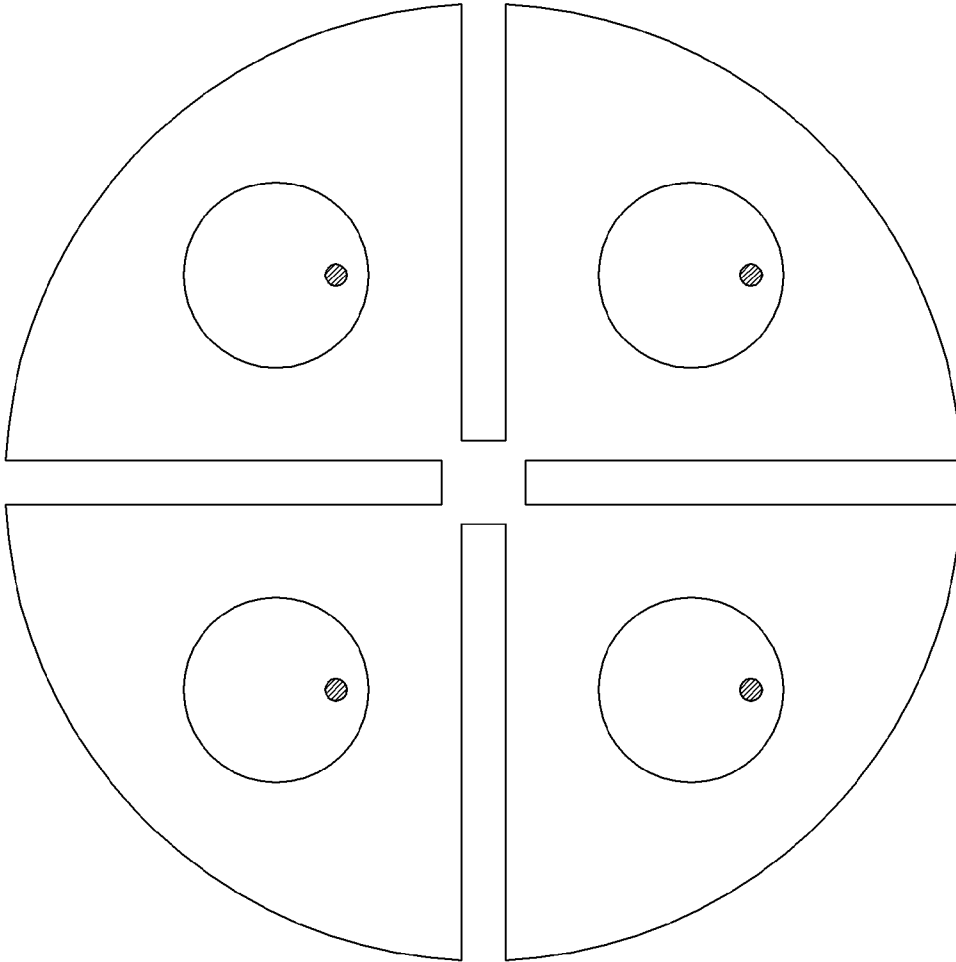
[도11]

1100

[도12a]

1201

[도 12b]

1202

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/012114

A. CLASSIFICATION OF SUBJECT MATTER**H01Q 1/38(2006.01)i; H01Q 17/00(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01Q 1/38(2006.01); G01N 21/35(2006.01); H01L 21/336(2006.01); H01L 27/146(2006.01); H01L 29/778(2006.01);
H01L 29/78(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 안테나(antenna), 전계효과트랜지스터(field effect transistor), 링(ring), 게이트 어레이(gate array)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2017-0080010 A (UNIST(ULSAN NATIONAL INSTITUTE OF SCIENCE AND TECHNOLOGY)) 10 July 2017 (2017-07-10) See claim 1 and figures 1-4.	1-12
A	KR 10-2007-0035492 A (INFINEON TECHNOLOGIES AG) 30 March 2007 (2007-03-30) See claim 1 and figures 1a-5.	1-12
A	KR 10-1804362 B1 (GWANGJU INSTITUTE OF SCIENCE AND TECHNOLOGY) 04 December 2017 (2017-12-04) See claim 1 and figures 1-4.	1-12
A	KR 10-2013-0133368 A (KOREA ELECTROTECHNOLOGY RESEARCH INSTITUTE) 09 December 2013 (2013-12-09) See claims 1-2 and figures 1-3.	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 December 2021

Date of mailing of the international search report

14 December 2021

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/012114

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-528499 A (MICROSOFT INTERNATIONAL HOLDINGS B.V.) 17 November 2011 (2011-11-17) See claim 1 and figures 1-5.	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2021/012114

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-2017-0080010	A	10 July 2017	None			
KR	10-2007-0035492	A	30 March 2007	EP	1741141	A1	10 January 2007
				JP	2007-535153	A	29 November 2007
				US	2007-0096196	A1	03 May 2007
				US	7719059	B2	18 May 2010
				WO	2005-104238	A1	03 November 2005
KR	10-1804362	B1	04 December 2017	KR	10-2016-0069145	A	16 June 2016
				US	2016-0163915	A1	09 June 2016
				US	9680000	B2	13 June 2017
KR	10-2013-0133368	A	09 December 2013	KR	10-1388655	B1	25 April 2014
JP	2011-528499	A	17 November 2011	CN	103189983	A	03 July 2013
				CN	103189983	B	26 October 2016
				CN	103930984	A	16 July 2014
				CN	103930984	B	21 September 2016
				EP	2304795	A1	06 April 2011
				JP	5501358	B2	21 May 2014
				KR	10-1632518	B1	21 June 2016
				KR	10-1725745	B1	10 April 2017
				KR	10-2014-0084221	A	04 July 2014
				KR	10-2016-0066564	A	10 June 2016
				US	2010-0039546	A1	18 February 2010
				US	2014-0294541	A1	02 October 2014
				US	8264581	B2	11 September 2012
				US	9412633	B2	09 August 2016
				WO	2010-007594	A1	21 January 2010
				WO	2013-077322	A1	30 May 2013

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01Q 1/38(2006.01)i; H01Q 17/00(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01Q 1/38(2006.01); G01N 21/35(2006.01); H01L 21/336(2006.01); H01L 27/146(2006.01); H01L 29/778(2006.01); H01L 29/78(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 안테나(antenna), 전계효과트랜지스터(field effect transistor), 링(ring), 게이트 어레이(gate array)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2017-0080010 A (울산과학기술원) 2017.07.10 청구항 1 및 도면 1-4	1-12
A	KR 10-2007-0035492 A (인피니언 테크놀로지스 아게) 2007.03.30 청구항 1 및 도면 1a-5	1-12
A	KR 10-1804362 B1 (광주과학기술원) 2017.12.04 청구항 1 및 도면 1-4	1-12
A	KR 10-2013-0133368 A (한국전기연구원) 2013.12.09 청구항 1-2 및 도면 1-3	1-12
A	JP 2011-528499 A (MICROSOFT INTERNATIONAL HOLDINGS B.V.) 2011.11.17 청구항 1 및 도면 1-5	1-12
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌		
국제조사의 실제 완료일 2021년12월14일(14.12.2021)		국제조사보고서 발송일 2021년12월14일(14.12.2021)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 박혜련 전화번호 +82-42-481-3463

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2017-0080010 A	2017/07/10	없음	
KR 10-2007-0035492 A	2007/03/30	EP 1741141 A1	2007/01/10
		JP 2007-535153 A	2007/11/29
		US 2007-0096196 A1	2007/05/03
		US 7719059 B2	2010/05/18
		WO 2005-104238 A1	2005/11/03
KR 10-1804362 B1	2017/12/04	KR 10-2016-0069145 A	2016/06/16
		US 2016-0163915 A1	2016/06/09
		US 9680000 B2	2017/06/13
KR 10-2013-0133368 A	2013/12/09	KR 10-1388655 B1	2014/04/25
JP 2011-528499 A	2011/11/17	CN 103189983 A	2013/07/03
		CN 103189983 B	2016/10/26
		CN 103930984 A	2014/07/16
		CN 103930984 B	2016/09/21
		EP 2304795 A1	2011/04/06
		JP 5501358 B2	2014/05/21
		KR 10-1632518 B1	2016/06/21
		KR 10-1725745 B1	2017/04/10
		KR 10-2014-0084221 A	2014/07/04
		KR 10-2016-0066564 A	2016/06/10
		US 2010-0039546 A1	2010/02/18
		US 2014-0294541 A1	2014/10/02
		US 8264581 B2	2012/09/11
		US 9412633 B2	2016/08/09
		WO 2010-007594 A1	2010/01/21
		WO 2013-077322 A1	2013/05/30