



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I869112 B

(45) 公告日：中華民國 114 (2025) 年 01 月 01 日

(21) 申請案號：112148689

(22) 申請日：中華民國 112 (2023) 年 12 月 14 日

(51) Int. Cl. : **G11C29/56 (2006.01)****G01R31/26 (2020.01)****G06F11/26 (2006.01)**

(71) 申請人：英業達股份有限公司 (中華民國) INVENTEC CORPORATION (TW)

臺北市士林區後港街 66 號

(72) 發明人：段秋月 DUAN, QIU YUE (CN)；謝新穎 XIE, XIN YING (CN)；張琳 ZHANG, LIN (CN)

(74) 代理人：林鼎鈞

(56) 參考文獻：

TW I759380B

TW 201710699A

US 5640521A

US 5805608A

US 6363452B1

US 11061665B2

US 2023/0366929A1

審查人員：劉耀允

申請專利範圍項數：9 項 圖式數：7 共 33 頁

(54) 名稱

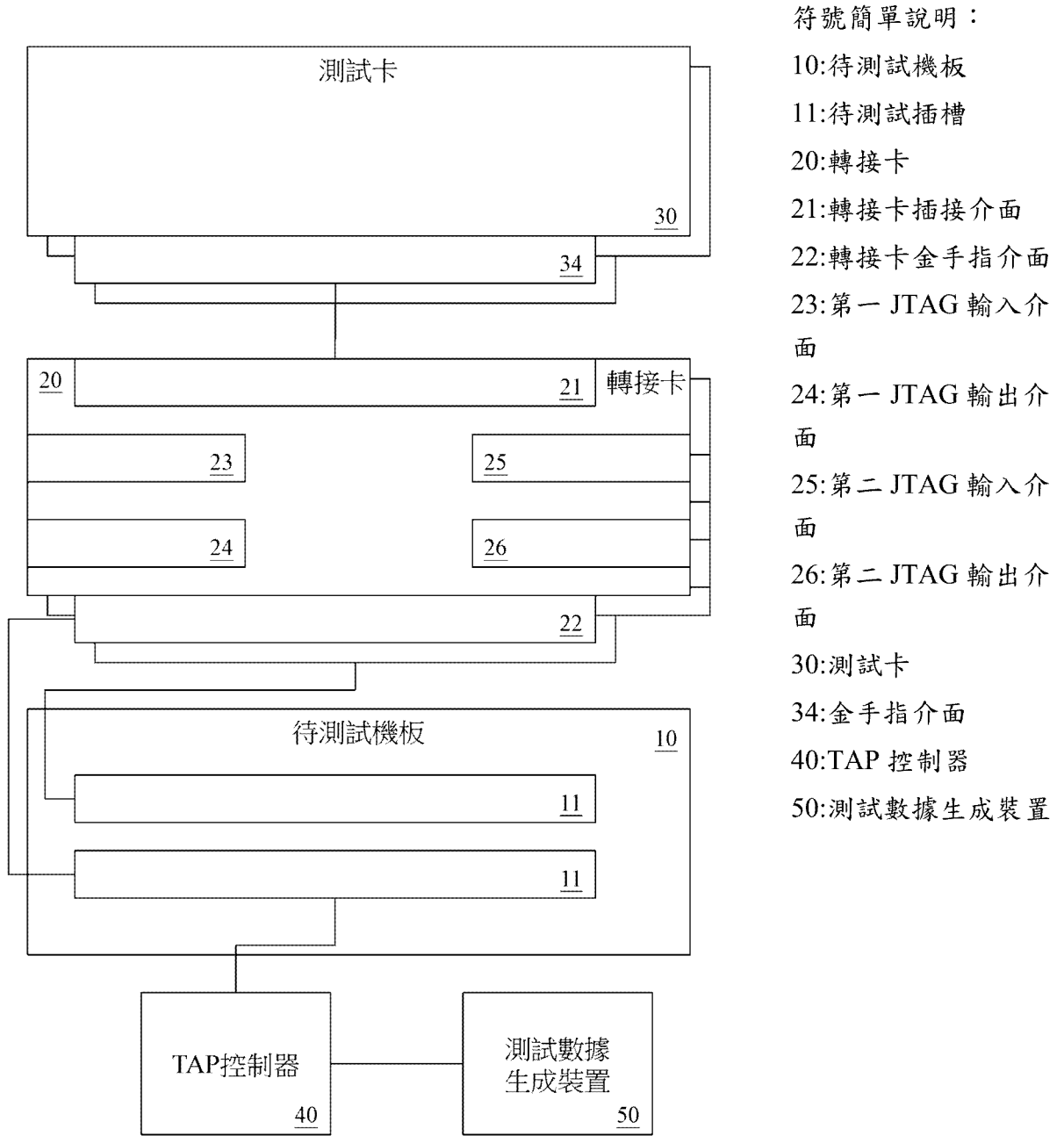
JTAG 標準接腳測試系統

(57) 摘要

一種 JTAG 標準接腳測試系統，由待測試插槽相互形成電性連接為不同的待測試串接鏈，或是轉接卡透過各自第一 JTAG 輸入介面以及第一 JTAG 輸出介面或是第二 JTAG 輸入介面以及第二 JTAG 輸出介面相互形成電性連接為不同的轉接卡串接鏈，TAP 控制器提供對應的 JTAG 格式的測試訊號至待測試串接鏈或是轉接卡串接鏈以使測試卡進行 JTAG 標準接腳的測試，藉此可以達成測試機台提供不同待測試機板上的多個待測試插槽進行 JTAG 標準接腳測試的技術功效。

A JTAG standard pin detection system is provided. Different to-be-tested series chains are formed by to-be-tested slots which are electrically connected to each other or different riser card series chains are formed by riser cards which are electrically connected to each other through first JTAG input interface and first JTAG output interface or second JTAG input interface and second JTAG output interface individually. Test signals in JTAG format are provided to correspondence different to-be-tested series chains or different riser card series chains by TAP controller and then JTAG standard pins are tested by test card. Therefore, the efficiency of providing JTAG standard pins test for multiple to-be-tested slots on different to-be-tested boards by testing machine may be achieved.

指定代表圖：



【第 1 圖】



公告本

I869112

【發明摘要】

【中文發明名稱】 JTAG標準接腳測試系統

【英文發明名稱】 JTAG STANDARD PIN DETECTION SYSTEM

【中文】

一種JTAG標準接腳測試系統，由待測試插槽相互形成電性連接為不同的待測試串接鏈，或是轉接卡透過各自第一JTAG輸入介面以及第一JTAG輸出介面或是第二JTAG輸入介面以及第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈，TAP控制器提供對應的JTAG格式的測試訊號至待測試串接鏈或是轉接卡串接鏈以使測試卡進行JTAG標準接腳的測試，藉此可以達成測試機台提供不同待測試機板上的多個待測試插槽進行JTAG標準接腳測試的技術功效。

【英文】

A JTAG standard pin detection system is provided. Different to-be-tested series chains are formed by to-be-tested slots which are electrically connected to each other or different riser card series chains are formed by riser cards which are electrically connected to each other through first JTAG input interface and first JTAG output interface or second JTAG input interface and second JTAG output interface individually. Test signals in JTAG format are provided to correspondence different to-be-tested series chains or different riser card series chains by TAP controller and then JTAG standard pins are tested by test card. Therefore, the efficiency of providing JTAG standard pins test for multiple to-be-tested slots on different to-be-tested boards by testing machine may be achieved.

第 1 頁，共 2 頁(發明摘要)

【指定代表圖】 第（ 1 ）圖。

【代表圖之符號簡單說明】

10:待測試機板

11:待測試插槽

20:轉接卡

21:轉接卡插接介面

22:轉接卡金手指介面

23:第一JTAG輸入介面

24:第一JTAG輸出介面

25:第二JTAG輸入介面

26:第二JTAG輸出介面

30:測試卡

34:金手指介面

40:TAP控制器

50:測試數據生成裝置

【發明說明書】

【中文發明名稱】 JTAG標準接腳測試系統

【英文發明名稱】 JTAG STANDARD PIN DETECTION SYSTEM

【技術領域】

【0001】 一種測試系統，尤其是指一種JTAG標準接腳測試系統。

【先前技術】

【0002】 現有對於待測試機板上的多個待測試插槽的測試，是在每一個待測試插槽上插接對應的測試卡，再將測試卡彼此之間相互串聯，以進行JTAG標準接腳的測試。

【0003】 然而現有的測試方式，僅適合相同的待測試機板的多個待測試插槽測試，即不同的待測試基板的待測試插槽數量、配置位置…等的差異，使用測試卡的數量以及測試卡彼此之間串聯的方式亦不相同，故而無法使用相同的測試機台對不同的待測試機板的多個待測試插槽進行測試。

【0004】 綜上所述，可知先前技術中長期以來一直存在測試機台僅能提供相同待測試機板上的多個待測試插槽進行JTAG標準接腳測試的問題，因此有必要提出改進的技術手段，來解決此一問題。

【發明內容】

【0005】有鑒於先前技術存在測試機台僅能提供相同待測試機板上的多個待測試插槽進行JTAG標準接腳測試的問題，本發明遂揭露一種JTAG標準接腳測試系統，其中：

【0006】本發明所揭露第一實施態樣的JTAG標準接腳測試系統，其包含：待測試機板、多個轉接卡、多個測試卡、測試存取埠（Test Access Port，TAP）控制器以及測試數據生成裝置。

【0007】待測試機板具有多個待測試插槽，多個待測試插槽相互形成電性連接為不同的待測試串接鏈。

【0008】每一個轉接卡具有轉接卡插接介面、轉接卡金手指介面、第一JTAG輸入介面、第一JTAG輸出介面、第二JTAG輸入介面以及第二JTAG輸出介面，轉接卡插接介面、轉接卡金手指介面、第一JTAG輸入介面、第一JTAG輸出介面、第二JTAG輸入介面以及第二JTAG輸出介面的各測試資料輸入（Test Data Input，TDI）接腳彼此形成電性連接、各測試資料輸出（Test Data Output，TDO）接腳彼此形成電性連接、各測試時鐘（Test Clock，TCK）接腳彼此形成電性連接、各測試模式選擇（Test Mode Select，TMS）接腳彼此形成電性連接以及各測試初始化（Test Reset，TRST）接腳彼此形成電性連接。

【0009】每一個轉接卡的轉接卡金手指介面與每一個待測試插槽對應插接，使對應插接的轉接卡金手指介面以及待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接。

【0010】每一個測試卡具有邊界掃描元件、JTAG輸入介面、JTAG輸出介面以及金手指介面，邊界掃描元件、JTAG輸入介面、JTAG輸出介面以及金手

指介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接。

【0011】 每一個測試卡的金手指介面與每一個轉接卡的轉接卡插接介面對應插接，使對應插接的金手指介面以及轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；及測試卡自對應插接的待測試插槽提供的JTAG格式的測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0012】 TAP控制器分別與不同的待測試串接鏈形成電性連接，將不同的測試數據轉換為對應的JTAG格式的測試訊號以提供至對應的待測試串接鏈，自待測試串接鏈接收JTAG格式的測試結果訊號並轉換為響應數據。

【0013】 測試數據生成裝置與TAP控制器形成電性連接，提供測試數據至TAP控制器，自TAP控制器接收與轉接卡對應的響應數據。

【0014】 本發明所揭露第二實施態樣的JTAG標準接腳測試系統，其包含：待測試機板、多個轉接卡、多個測試卡、TAP控制器以及測試數據生成裝置。

【0015】 待測試機板具有多個待測試插槽。

【0016】 每一個轉接卡具有轉接卡插接介面、轉接卡金手指介面、第一JTAG輸入介面、第一JTAG輸出介面、第二JTAG輸入介面以及第二JTAG輸出介面，轉接卡插接介面、轉接卡金手指介面、第一JTAG輸入介面、第一JTAG輸出介面、第二JTAG輸入介面以及第二JTAG輸出介面的各TDI接腳彼此形成

電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接。

【0017】 每一個轉接卡的轉接卡金手指介面與每一個待測試插槽對應插接，使對應插接的轉接卡金手指介面以及待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；及轉接卡透過各自第一JTAG輸入介面以及第一JTAG輸出介面或是第二JTAG輸入介面以及第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈。

【0018】 每一個測試卡具有邊界掃描元件、JTAG輸入介面、JTAG輸出介面以及金手指介面，邊界掃描元件、JTAG輸入介面、JTAG輸出介面以及金手指介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接。

【0019】 每一個測試卡的金手指介面與每一個轉接卡的轉接卡插接介面對應插接，使對應插接的金手指介面以及轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；及測試卡自對應插接的轉接卡提供的JTAG格式的測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0020】 TAP控制器分別與不同的轉接卡串接鏈形成電性連接，將不同的測試數據轉換為對應的JTAG格式的測試訊號以提供至對應的轉接卡串接鏈，自轉接卡串接鏈接收JTAG格式的測試結果訊號並轉換為響應數據。

【0021】 測試數據生成裝置與TAP控制器形成電性連接，提供測試數據至TAP控制器，自TAP控制器接收與轉接卡對應的響應數據。

【0022】 本發明所揭露的系統如上，由待測試插槽相互形成電性連接為不同的待測試串接鏈，或是轉接卡透過各自第一JTAG輸入介面以及第一JTAG輸出介面或是第二JTAG輸入介面以及第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈， TAP控制器提供對應的JTAG格式的測試訊號至待測試串接鏈或是轉接卡串接鏈以使測試卡進行JTAG標準接腳的測試。

【0023】 透過上述的技術手段，本發明可以達成測試機台提供不同待測試機板上的多個待測試插槽進行JTAG標準接腳測試的技術功效。

【圖式簡單說明】

【0024】

第1圖繪示為本發明JTAG標準接腳測試第一實施態樣的系統方塊圖。

第2圖繪示為本發明JTAG標準接腳測試第一實施態樣的轉接卡方塊圖。

第3圖繪示為本發明JTAG標準接腳測試第一實施態樣的測試卡方塊圖。

第4圖繪示為本發明JTAG標準接腳測試第二實施態樣的系統方塊圖。

第5圖繪示為本發明JTAG標準接腳測試第二實施態樣的轉接卡方塊圖。

第6圖繪示為本發明JTAG標準接腳測試第二實施態樣的測試卡方塊圖。

第7圖繪示為本發明JTAG標準接腳測試第二實施態樣的測試架構圖。

【實施方式】

【0025】 以下將配合圖式及實施例來詳細說明本發明的實施方式，藉此對本發明如何應用技術手段來解決技術問題並達成技術功效的實現過程能充分理解並據以實施。

【0026】 以下說明本發明所揭露第一實施態樣的JTAG標準接腳測試系統，並請參考「第1圖」所示，「第1圖」繪示為本發明JTAG標準接腳測試第一實施態樣的系統方塊圖。

【0027】 本發明所揭露第一實施態樣的JTAG標準接腳測試系統，其包含：待測試機板10、多個轉接卡20、多個測試卡30、測試存取埠（Test Access Port，TAP）控制器40以及測試數據生成裝置50。

【0028】 待測試機板10具有多個待測試插槽11，多個待測試插槽11相互形成電性連接為不同的待測試串接鏈，具體而言，假設待測試機板10具有第一待測試插槽、第二待測試插槽、第三待測試插槽以及第四待測試插槽，將第一待測試插槽以及第二待測試插槽相互形成電性連接為第一待測試串接鏈，以及將第三待測試插槽以及第四待測試插槽相互形成電性連接為第二待測試串接鏈；將第一待測試插槽以及第三待測試插槽相互形成電性連接為第一待測試串接鏈，以及將第二待測試插槽以及第四待測試插槽相互形成電性連接為第二待測試串接鏈；在此僅為舉例說明之，並不以此侷限本發明的應用範疇。

【0029】 請參考「第2圖」所示，「第2圖」繪示為本發明JTAG標準接腳測試第一實施態樣的轉接卡方塊圖，每一個轉接卡20具有轉接卡插接介面21、轉接卡金手指介面22、第一JTAG輸入介面23、第一JTAG輸出介面24、第二JTAG輸入介面25以及第二JTAG輸出介面26，轉接卡插接介面21、轉接卡金手指介面22、第一JTAG輸入介面23、第一JTAG輸出介面24、第二JTAG輸入介

面25以及第二JTAG輸出介面26的各測試資料輸入（Test Data Input，TDI）接腳61彼此形成電性連接、各測試資料輸出（Test Data Output，TDO）接腳62彼此形成電性連接、各測試時鐘（Test Clock，TCK）接腳63彼此形成電性連接、各測試模式選擇（Test Mode Select，TMS）接腳64彼此形成電性連接以及各測試初始化（Test Reset，TRST）接腳65彼此形成電性連接。

【0030】 每一個轉接卡20的轉接卡金手指介面22與每一個待測試插槽11對應插接，使對應插接的轉接卡金手指介面22以及待測試插槽11的各TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接。

【0031】 承上述舉例，第一轉接卡與第一待測試插槽對應插接，第二轉接卡與第二待測試插槽對應插接，第三轉接卡與第三待測試插槽對應插接，第四轉接卡與第四待測試插槽對應插接，即第一轉接卡的轉接卡金手指介面以及第一待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，第二轉接卡的轉接卡金手指介面以及第二待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，其餘依此類推，在此不再進行贅述。

【0032】 請參考「第3圖」所示，「第3圖」繪示為本發明JTAG標準接腳測試第一實施態樣的測試卡方塊圖，每一個測試卡30具有邊界掃描元件31、JTAG輸入介面32、JTAG輸出介面33以及金手指介面34，邊界掃描元件31、

JTAG輸入介面32、JTAG輸出介面33以及金手指介面34的各TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接。

【0033】 每一個測試卡30的金手指介面34與每一個轉接卡20的轉接卡插接介面21對應插接，使對應插接的金手指介面34以及轉接卡插接介面21的各TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接

【0034】 承上述舉例，第一測試卡與第一轉接卡對應插接，第二測試卡與第二轉接卡對應插接，第三測試卡與第三轉接卡對應插接，第四測試卡與第四轉接卡對應插接，即第一測試卡的金手指介面以及第一轉接卡的轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，第二測試卡的金手指介面以及第二轉接卡的轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，其餘依此類推，在此不再進行贅述。

【0035】 測試數據生成裝置50與TAP控制器40形成電性連接，且測試數據生成裝置50提供測試數據至TAP控制器40，TAP控制器40分別與不同的待測試串接鏈形成電性連接，將不同的測試數據轉換為對應的JTAG格式的測試訊號以提供至對應的待測試串接鏈。

【0036】 測試卡30即可自對應插接的待測試插槽11提供的JTAG格式的測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號，使TAP控制器40自待測試串接鏈接收JTAG格式的測試結果訊號並轉換為響應數據，測試數據生成裝置50自TAP控制器40接收與轉接卡20對應的響應數據，藉以完成整個測試過程。

【0037】 值得注意的是，在實際測試的態樣中，若是第一待測試插槽以及第三待測試插槽相互形成電性連接為第一待測試串接鏈，以及將第二待測試插槽以及第四待測試插槽相互形成電性連接為第二待測試串接鏈，可以僅讓第一轉接卡與第一待測試插槽對應插接以及第三轉接卡與第三待測試插槽對應插接，且第一測試卡與第一轉接卡對應插接以及第三測試卡與第三轉接卡對應插接。

【0038】 測試數據生成裝置50可以只提供第一待測試串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據為對應第一待測試串接鏈的JTAG格式的測試訊號，再提供給第一待測試串接鏈，使得第一測試卡以及第三測試卡進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號，在此僅為舉例說明之，並不以此侷限本發明的應用範疇。

【0039】 也可以僅讓第二轉接卡與第二待測試插槽對應插接以及第四轉接卡與第四待測試插槽對應插接，且第二測試卡與第二轉接卡對應插接以及第四測試卡與第四轉接卡對應插接，測試數據生成裝置50可以只提供第二待測試串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據為對應第二待測試串接鏈的JTAG格式的測試訊號，再提供給第二待測試串接鏈，使得第

二測試卡以及第四測試卡進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號，在此僅為舉例說明之，並不以此侷限本發明的應用範疇。

【0040】也可以讓第一轉接卡與第一待測試插槽對應插接、第二轉接卡與第二待測試插槽對應插接、第三轉接卡與第三待測試插槽對應插接以及第四轉接卡與第四待測試插槽對應插接，且第一測試卡與第一轉接卡對應插接、第二測試卡與第二轉接卡對應插接、第三測試卡與第三轉接卡對應插接以及第四測試卡與第四轉接卡對應插接，測試數據生成裝置50可以只提供第一待測試串接鏈或是第二待測試串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據轉換為對應第一待測試串接鏈或是第二待測試串接鏈的JTAG格式的測試訊號，再提供給第一待測試串接鏈或是第二待測試串接鏈，使得第一測試卡以及第三測試卡或是第二測試卡以及第四測試卡進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號，在此僅為舉例說明之，並不以此侷限本發明的應用範疇。

【0041】以下說明本發明所揭露第二實施態樣的JTAG標準接腳測試系統，並請參考「第4圖」所示，「第4圖」繪示為本發明JTAG標準接腳測試第二實施態樣的系統方塊圖。

【0042】本發明所揭露第二實施態樣的JTAG標準接腳測試系統，其包含：待測試機板10、多個轉接卡20、多個測試卡30、TAP控制器40以及測試數據生成裝置50，其中待測試機板10具有多個待測試插槽11。

【0043】請參考「第5圖」所示，「第5圖」繪示為本發明JTAG標準接腳測試第二實施態樣的轉接卡方塊圖，每一個轉接卡20具有轉接卡插接介面21、轉接卡金手指介面22、第一JTAG輸入介面23、第一JTAG輸出介面24、第二

JTAG輸入介面25以及第二JTAG輸出介面26，轉接卡插接介面21、轉接卡金手指介面22、第一JTAG輸入介面23、第一JTAG輸出介面24、第二JTAG輸入介面25以及第二JTAG輸出介面26的各TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接。

【0044】 每一個轉接卡20的轉接卡金手指介面22與每一個待測試插槽11對應插接，使對應插接的轉接卡金手指介面22以及待測試插槽11的各TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接；及轉接卡20透過各自第一JTAG輸入介面23以及第一JTAG輸出介面24或是第二JTAG輸入介面25以及第二JTAG輸出介面26相互形成電性連接為不同的轉接卡串接鏈。

【0045】 第一轉接卡與第一待測試插槽對應插接，第二轉接卡與第二待測試插槽對應插接，第三轉接卡與第三待測試插槽對應插接，第四轉接卡與第四待測試插槽對應插接，即第一轉接卡的轉接卡金手指介面以及第一待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，第二轉接卡的轉接卡金手指介面以及第二待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，其餘依此類推，在此不再進行贅述。

【0046】 第一轉接卡的第一JTAG輸出介面與第二轉接卡的第一JTAG輸入介面形成電性連接為第一轉接卡串接鏈，第三轉接卡的第一JTAG輸出介面與第四轉接卡的第一JTAG輸入介面形成電性連接為第二轉接卡串接鏈；第一轉接卡的第一JTAG輸出介面與第二轉接卡的第一JTAG輸入介面形成電性連接為第一轉接卡串接鏈，第三轉接卡的第二JTAG輸出介面與第四轉接卡的第二JTAG輸入介面形成電性連接為第二轉接卡串接鏈；第一轉接卡的第一JTAG輸出介面與第三轉接卡的第一JTAG輸入介面形成電性連接為第一轉接卡串接鏈，第二轉接卡的第一JTAG輸出介面與第四轉接卡的第一JTAG輸入介面形成電性連接為第二轉接卡串接鏈；第一轉接卡的第一JTAG輸出介面與第三轉接卡的第一JTAG輸入介面形成電性連接為第一轉接卡串接鏈，第二轉接卡的第二JTAG輸出介面與第四轉接卡的第二JTAG輸入介面形成電性連接為第二轉接卡串接鏈；上述說明的轉接卡串接鏈僅為舉例說明之，其餘形成轉接卡串接鏈的組合方式可以依此類推，在此不再進行贅述且不以此侷限本發明的應用範疇。

【0047】 請參考「第6圖」所示，「第6圖」繪示為本發明JTAG標準接腳測試第二實施態樣的測試卡方塊圖，每一個測試卡30具有邊界掃描元件31、JTAG輸入介面32、JTAG輸出介面33以及金手指介面34，邊界掃描元件31、JTAG輸入介面32、JTAG輸出介面33以及金手指介面34的各TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接。

【0048】 每一個測試卡30的金手指介面34與每一個轉接卡20的轉接卡插接介面21對應插接，使對應插接的金手指介面34以及轉接卡插接介面21的各

TDI接腳61彼此形成電性連接、各TDO接腳62彼此形成電性連接、各TCK接腳63彼此形成電性連接、各TMS接腳64彼此形成電性連接以及各TRST接腳65彼此形成電性連接；及測試卡30自對應插接的轉接卡20提供的JTAG格式的測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0049】 承上述舉例，第一測試卡與第一轉接卡對應插接，第二測試卡與第二轉接卡對應插接，第三測試卡與第三轉接卡對應插接，第四測試卡與第四轉接卡對應插接，即第一測試卡的金手指介面以及第一轉接卡的轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，第二測試卡的金手指介面以及第二轉接卡的轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接，其餘依此類推，在此不再進行贅述。

【0050】 測試數據生成裝置50與TAP控制器40形成電性連接，且測試數據生成裝置50提供測試數據至TAP控制器40，TAP控制器40分別與不同的轉接卡串接鏈形成電性連接，將不同的測試數據轉換為對應的JTAG格式的測試訊號以提供至對應的轉接卡串接鏈。

【0051】 測試卡30即可自對應插接的轉接卡20提供的JTAG格式的測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號，使TAP控制器40自轉接卡串接鏈接收JTAG格式的測試結果訊號並轉換為響應數據，測試數據生成裝置50自TAP控制器40接收與轉接卡20對應的響應數據，藉以完成整個測試過程。

【0052】請參考「第7圖」所示，「第7圖」繪示為本發明JTAG標準接腳測試第二實施態樣的測試架構圖，第一轉接卡201的第一JTAG輸出介面與第三轉接卡203的第一JTAG輸入介面形成電性連接、第三轉接卡203的第一JTAG輸出介面與第五轉接卡205的第一JTAG輸入介面形成電性連接以及第五轉接卡205的第一JTAG輸出介面與第七轉接卡207的第一JTAG輸入介面形成電性連接為第一轉接卡串接鏈，第二轉接卡202的第二JTAG輸出介面與第四轉接卡204的第二JTAG輸入介面形成電性連接、第四轉接卡204的第二JTAG輸出介面與第六轉接卡206的第二JTAG輸入介面形成電性連接以及第六轉接卡206的第二JTAG輸出介面與第八轉接卡208的第二JTAG輸入介面形成電性連接為第二轉接卡串接鏈。

【0053】第一測試卡301與第一轉接卡201形成電性連接，第二測試卡302與第二轉接卡202形成電性連接，第三測試卡303與第三轉接卡203形成電性連接，第四測試卡304與第四轉接卡204形成電性連接，第五測試卡305與第五轉接卡205形成電性連接，第六測試卡306與第六轉接卡206形成電性連接，第七測試卡307與第七轉接卡207形成電性連接，第八測試卡308與第八轉接卡208形成電性連接。

【0054】在實際的檢測過程中，可以僅讓第一轉接卡201與第一待測試插槽111對應插接、第三轉接卡203與第三待測試插槽113對應插接、第五轉接卡205與第五待測試插槽115對應插接以及第七轉接卡207與第七待測試插槽117對應插接。

【0055】測試數據生成裝置50提供第一轉接卡串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據為對應第一轉接卡串接鏈的JTAG格式

的測試訊號，再提供給第一轉接卡串接鏈，使得第一測試卡201、第三測試卡203、第五測試卡205以及第七測試卡207進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0056】 在實際的檢測過程中，也可以僅讓第二轉接卡202與第二待測試插槽112對應插接、第四轉接卡204與第四待測試插槽114對應插接、第六轉接卡206與第六待測試插槽116對應插接以及第八轉接卡208與第八待測試插槽118對應插接。

【0057】 測試數據生成裝置50提供第二轉接卡串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據為對應第二轉接卡串接鏈的JTAG格式的測試訊號，再提供給第二轉接卡串接鏈，使得第二測試卡202、第四測試卡204、第六測試卡206以及第八測試卡208進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0058】 在實際的檢測過程中，也可以讓第一轉接卡201與第一待測試插槽111對應插接、第二轉接卡202與第二待測試插槽112對應插接、第三轉接卡203與第三待測試插槽113對應插接、第四轉接卡204與第四待測試插槽114對應插接、第五轉接卡205與第五待測試插槽115對應插接、第六轉接卡206與第六待測試插槽116對應插接、第七轉接卡207與第七待測試插槽117對應插接以及第八轉接卡208與第八待測試插槽118對應插接。

【0059】 測試數據生成裝置50可以只提供第一轉接卡串接鏈或是第二轉接卡串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據為對應第一轉接卡串接鏈或是第二轉接卡串接鏈的JTAG格式的測試訊號，再提供給第一轉接卡串接鏈或是第二轉接卡串接鏈，使得第一測試卡201、第三測試卡

203、第五測試卡205以及第七測試卡207或是第二測試卡202、第四測試卡204、第六測試卡206以及第八測試卡208進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0060】 測試數據生成裝置50可以同時提供第一轉接卡串接鏈以及第二轉接卡串接鏈對應的測試數據至TAP控制器40，TAP控制器40將測試數據為對應第一轉接卡串接鏈以及第二轉接卡串接鏈的JTAG格式的測試訊號，再分別提供給第一轉接卡串接鏈以及第二轉接卡串接鏈，使得第一測試卡201、第二測試卡202、第三測試卡203、第四測試卡204、第五測試卡205、第六測試卡206、第七測試卡207第八測試卡208同時進行JTAG標準接腳的測試並反饋JTAG格式的測試結果訊號。

【0061】 上述各檢測過程僅為舉例說明之，本發明並不以此為限制，本領域所屬通常知識者可以依據上述各檢測過程可以實現不同的更多轉接卡串接鏈的組合，在此不再進行贅述。

【0062】 綜上所述，由待測試插槽相互形成電性連接為不同的待測試串接鏈，或是轉接卡透過各自第一JTAG輸入介面以及第一JTAG輸出介面或是第二JTAG輸入介面以及第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈，TAP控制器提供對應的JTAG格式的測試訊號至待測試串接鏈或是轉接卡串接鏈以使測試卡進行JTAG標準接腳的測試。

【0063】 藉由此一技術手段可以來解決先前技術所存在測試機台僅能提供相同待測試機板上的多個待測試插槽進行JTAG標準接腳測試的問題，進而達成測試機台提供不同待測試機板上的多個待測試插槽進行JTAG標準接腳測試的技術功效。

【0064】 雖然本發明所揭露的實施方式如上，惟所述的内容並非用以直接限定本發明的專利保護範圍。任何本發明所屬技術領域中具有通常知識者，在不脫離本發明所揭露的精神和範圍的前提下，可以在實施的形式上及細節上作些許的更動。本發明的專利保護範圍，仍須以所附的申請專利範圍所界定者為準。

【符號說明】

【0065】

10:待測試機板

11:待測試插槽

111:第一待測試插槽

112:第二待測試插槽

113:第三待測試插槽

114:第四待測試插槽

115:第五待測試插槽

116:第六待測試插槽

117:第七待測試插槽

118:第八待測試插槽

20:轉接卡

201:第一轉接卡

202:第二轉接卡

203:第三轉接卡

- 204:第四轉接卡
- 205:第五轉接卡
- 206:第六轉接卡
- 207:第七轉接卡
- 208:第八轉接卡
- 21:轉接卡插接介面
- 22:轉接卡金手指介面
- 23:第一JTAG輸入介面
- 24:第一JTAG輸出介面
- 25:第二JTAG輸入介面
- 26:第二JTAG輸出介面
- 30:測試卡
- 301:第一測試卡
- 302:第二測試卡
- 303:第三測試卡
- 304:第四測試卡
- 305:第五測試卡
- 306:第六測試卡
- 307:第七測試卡
- 308:第八測試卡
- 31:邊界掃描元件
- 32:JTAG輸入介面

33:JTAG輸出介面

34:金手指介面

40:TAP控制器

50:測試數據生成裝置

61:TDI接腳

62:TDO接腳

63:TCK接腳

64:TMS接腳

65:TRST接腳

【發明申請專利範圍】

【請求項1】 一種JTAG標準接腳測試系統，其包含：

一待測試機板，具有多個待測試插槽，所述多個待測試插槽相互形成電性連接為不同的待測試串接鏈；

多個轉接卡，每一個轉接卡具有一轉接卡插接介面、一轉接卡金手指介面、一第一JTAG輸入介面、一第一JTAG輸出介面、一第二JTAG輸入介面以及一第二JTAG輸出介面，所述轉接卡插接介面、所述轉接卡金手指介面、所述第一JTAG輸入介面、所述第一JTAG輸出介面、所述第二JTAG輸入介面以及所述第二JTAG輸出介面的各測試資料輸入（Test Data Input，TDI）接腳彼此形成電性連接、各測試資料輸出（Test Data Output，TDO）接腳彼此形成電性連接、各測試時鐘（Test Clock，TCK）接腳彼此形成電性連接、各測試模式選擇（Test Mode Select，TMS）接腳彼此形成電性連接以及各測試初始化（Test Reset，TRST）接腳彼此形成電性連接；

其中，每一個轉接卡的所述轉接卡金手指介面與每一個待測試插槽對應插接，使對應插接的所述轉接卡金手指介面以及所述待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；

多個測試卡，每一個測試卡具有一邊界掃描元件、一JTAG輸入介面、一JTAG輸出介面以及一金手指介面，所述邊界掃描元件、所述JTAG輸入介面、所述JTAG輸出介面以及所述金手指介面的各TDI接腳彼此形成電性連

接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；

其中，每一個測試卡的所述金手指介面與每一個轉接卡的所述轉接卡插接介面對應插接，使對應插接的所述金手指介面以及所述轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；及

所述測試卡自對應插接的所述待測試插槽提供的JTAG格式的一測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的一測試結果訊號；

一測試存取埠（Test Access Port，TAP）控制器，分別與不同的待測試串接鏈形成電性連接，將不同的測試數據轉換為對應的JTAG格式的所述測試訊號以提供至對應的待測試串接鏈，自待測試串接鏈接收JTAG格式的所述測試結果訊號並轉換為一響應數據；及

一測試數據生成裝置，與所述TAP控制器形成電性連接，提供所述測試數據至所述TAP控制器，自所述TAP控制器接收與所述轉接卡對應的所述響應數據。

【請求項2】 如請求項1所述的JTAG標準接腳測試系統，其中所述測試數據生成裝置提供單一待測試串接鏈的測試數據至所述TAP控制器，所述TAP控制器將測試數據轉換為對應的JTAG格式的所述測試訊號以提供至單一待測試串接鏈。

【請求項3】 如請求項1所述的JTAG標準接腳測試系統，其中所述轉接卡以及所述測試卡依單一待測試串接鏈相互插接，所述測試數據生成裝置提供單一

待測試串接鏈的測試數據至所述TAP控制器，所述TAP控制器將測試數據轉換為對應的JTAG格式的所述測試訊號以提供至單一待測試串接鏈。

【請求項4】 一種JTAG標準接腳測試系統，其包含：

一待測試機板，具有多個待測試插槽；

多個轉接卡，每一個轉接卡具有一轉接卡插接介面、一轉接卡金手指介面、一第一JTAG輸入介面、一第一JTAG輸出介面、一第二JTAG輸入介面以及一第二JTAG輸出介面，所述轉接卡插接介面、所述轉接卡金手指介面、所述第一JTAG輸入介面、所述第一JTAG輸出介面、所述第二JTAG輸入介面以及所述第二JTAG輸出介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；

其中，每一個轉接卡的所述轉接卡金手指介面與每一個待測試插槽對應插接，使對應插接的所述轉接卡金手指介面以及所述待測試插槽的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；及

所述轉接卡透過各自所述第一JTAG輸入介面以及所述第一JTAG輸出介面或是所述第二JTAG輸入介面以及所述第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈；

多個測試卡，每一個測試卡具有一邊界掃描元件、一JTAG輸入介面、一JTAG輸出介面以及一金手指介面，所述邊界掃描元件、所述JTAG輸入介面、所述JTAG輸出介面以及所述金手指介面的各TDI接腳彼此形成電性連

接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；

其中，每一個測試卡的所述金手指介面與每一個轉接卡的所述轉接卡插接介面對應插接，使對應插接的所述金手指介面以及所述轉接卡插接介面的各TDI接腳彼此形成電性連接、各TDO接腳彼此形成電性連接、各TCK接腳彼此形成電性連接、各TMS接腳彼此形成電性連接以及各TRST接腳彼此形成電性連接；及

所述測試卡自對應插接的所述轉接卡提供的JTAG格式的一測試訊號進行JTAG標準接腳的測試並反饋JTAG格式的一測試結果訊號；

一TAP控制器，分別與不同的轉接卡串接鏈形成電性連接，將不同的測試數據轉換為對應的JTAG格式的所述測試訊號以提供至對應的轉接卡串接鏈，自轉接卡串接鏈接收JTAG格式的所述測試結果訊號並轉換為一響應數據；及

一測試數據生成裝置，與所述TAP控制器形成電性連接，提供所述測試數據至所述TAP控制器，自所述TAP控制器接收與所述轉接卡對應的所述響應數據。

【請求項5】 如請求項4所述的JTAG標準接腳測試系統，其中所述測試數據生成裝置提供單一轉接卡串接鏈的測試數據至所述TAP控制器，所述TAP控制器將測試數據轉換為對應的JTAG格式的所述測試訊號以提供至單一轉接卡串接鏈。

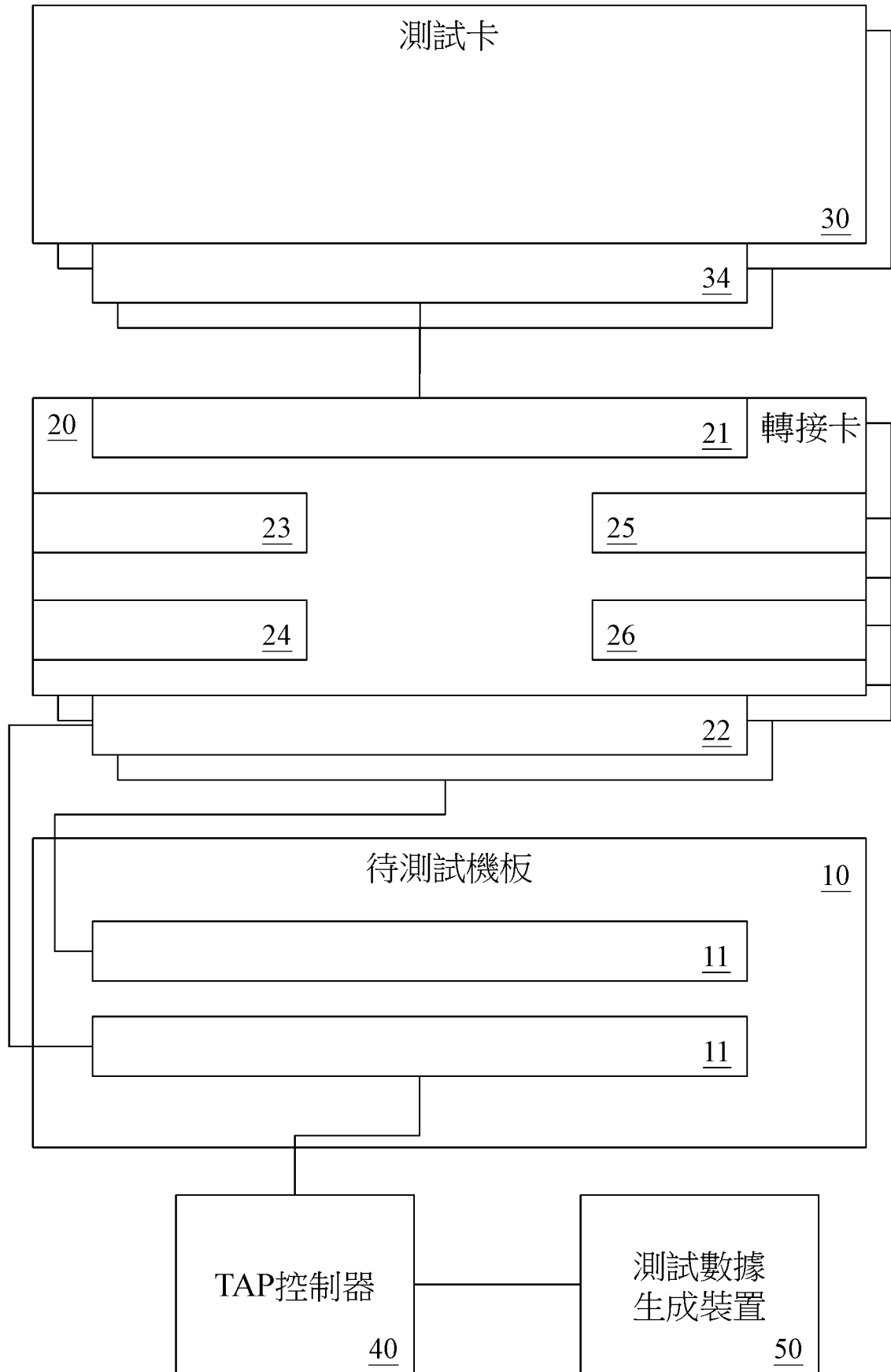
【請求項6】 如請求項4所述的JTAG標準接腳測試系統，其中所述轉接卡以及所述測試卡依單一轉接卡串接鏈相互插接，所述測試數據生成裝置提供單一

轉接卡串接鏈的測試數據至所述TAP控制器，所述TAP控制器將測試數據轉換為對應的JTAG格式的所述測試訊號以提供至單一轉接卡串接鏈。

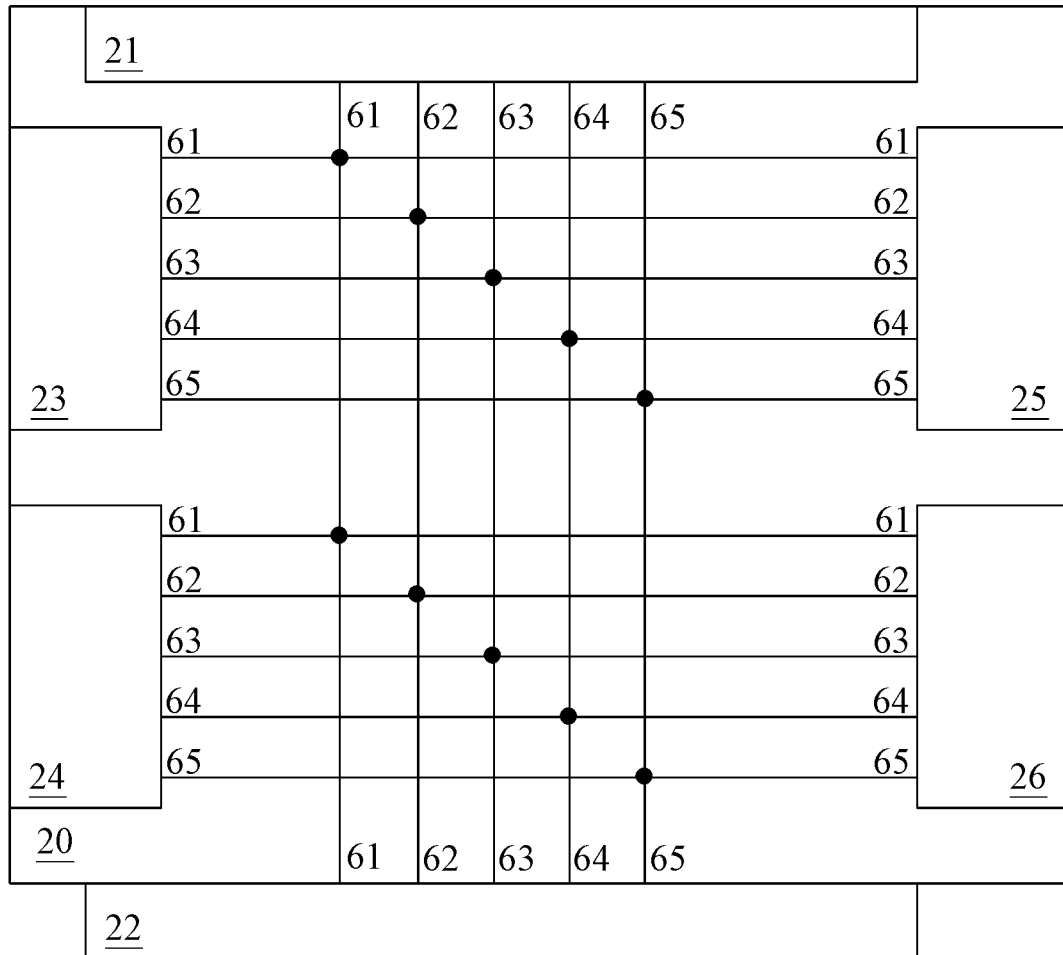
【請求項7】 如請求項4所述的JTAG標準接腳測試系統，其中所述轉接卡僅使用所述第一JTAG輸入介面以及所述第一JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈。

【請求項8】 如請求項4所述的JTAG標準接腳測試系統，其中所述轉接卡僅使用所述第二JTAG輸入介面以及所述第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈。

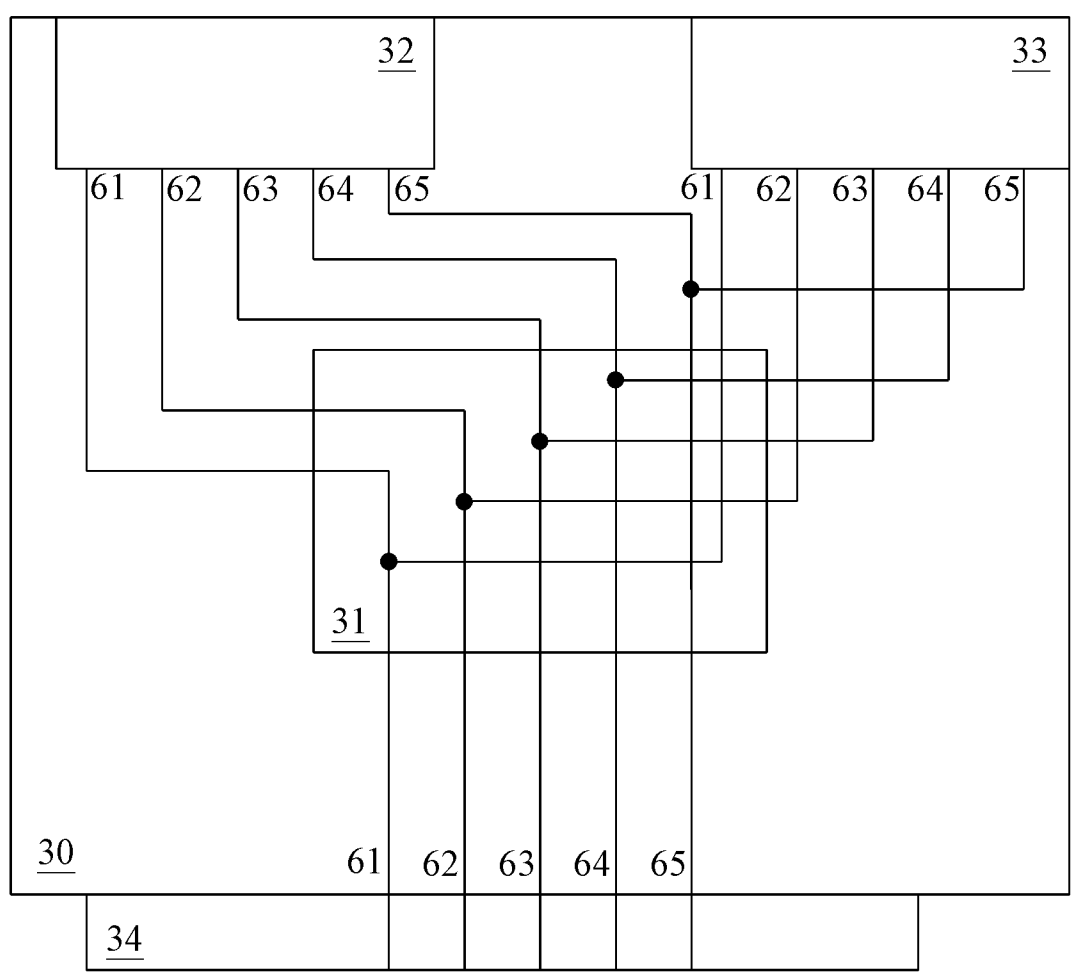
【請求項9】 如請求項4所述的JTAG標準接腳測試系統，其中所述轉接卡分別使用所述第一JTAG輸入介面以及所述第一JTAG輸出介面與所述第二JTAG輸入介面以及所述第二JTAG輸出介面相互形成電性連接為不同的轉接卡串接鏈。



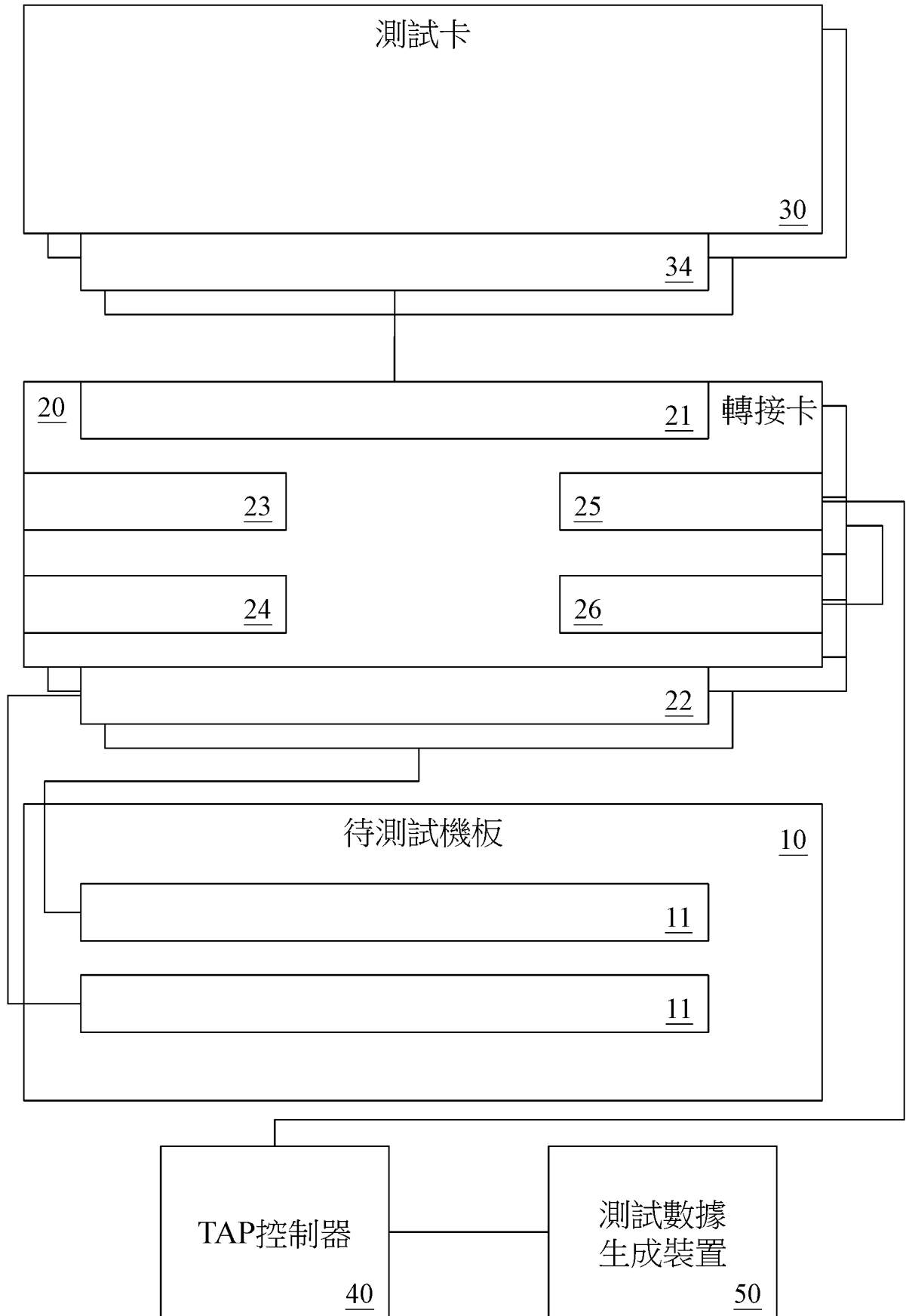
【第 1 圖】



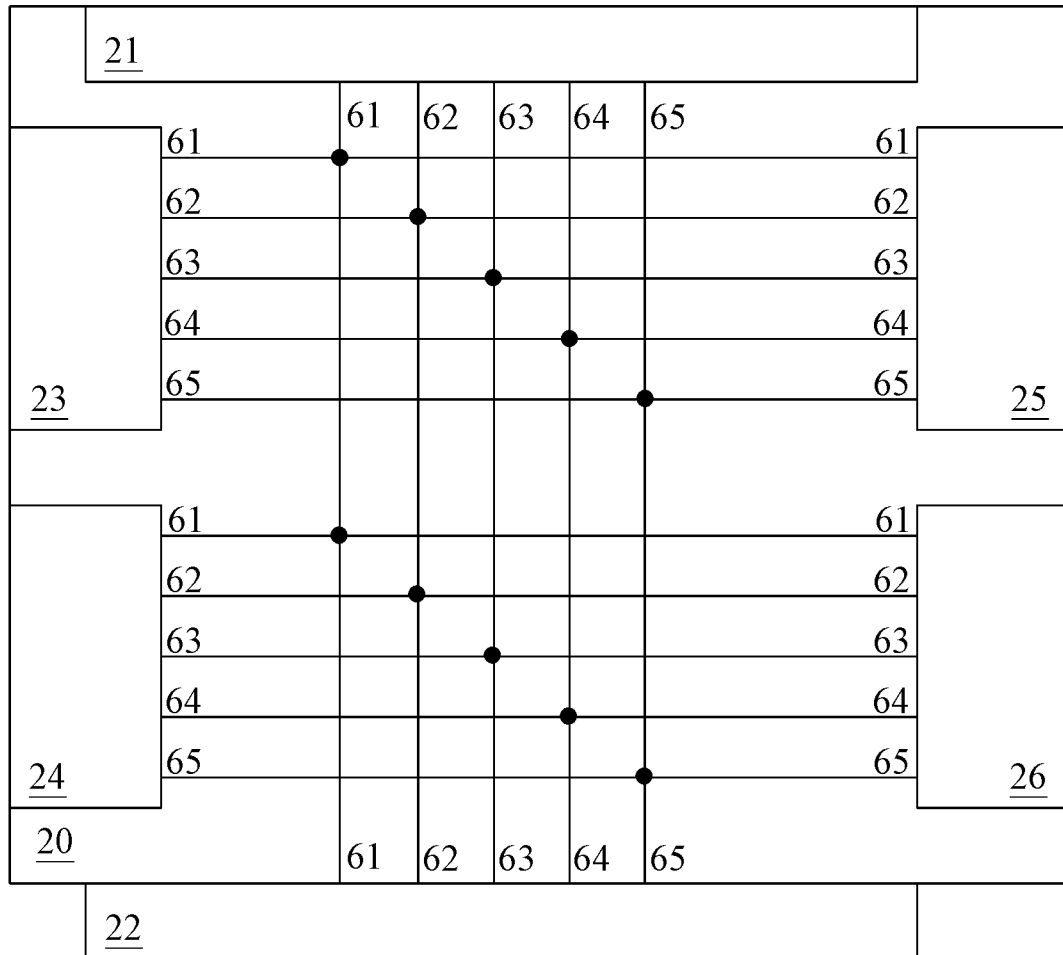
【第 2 圖】



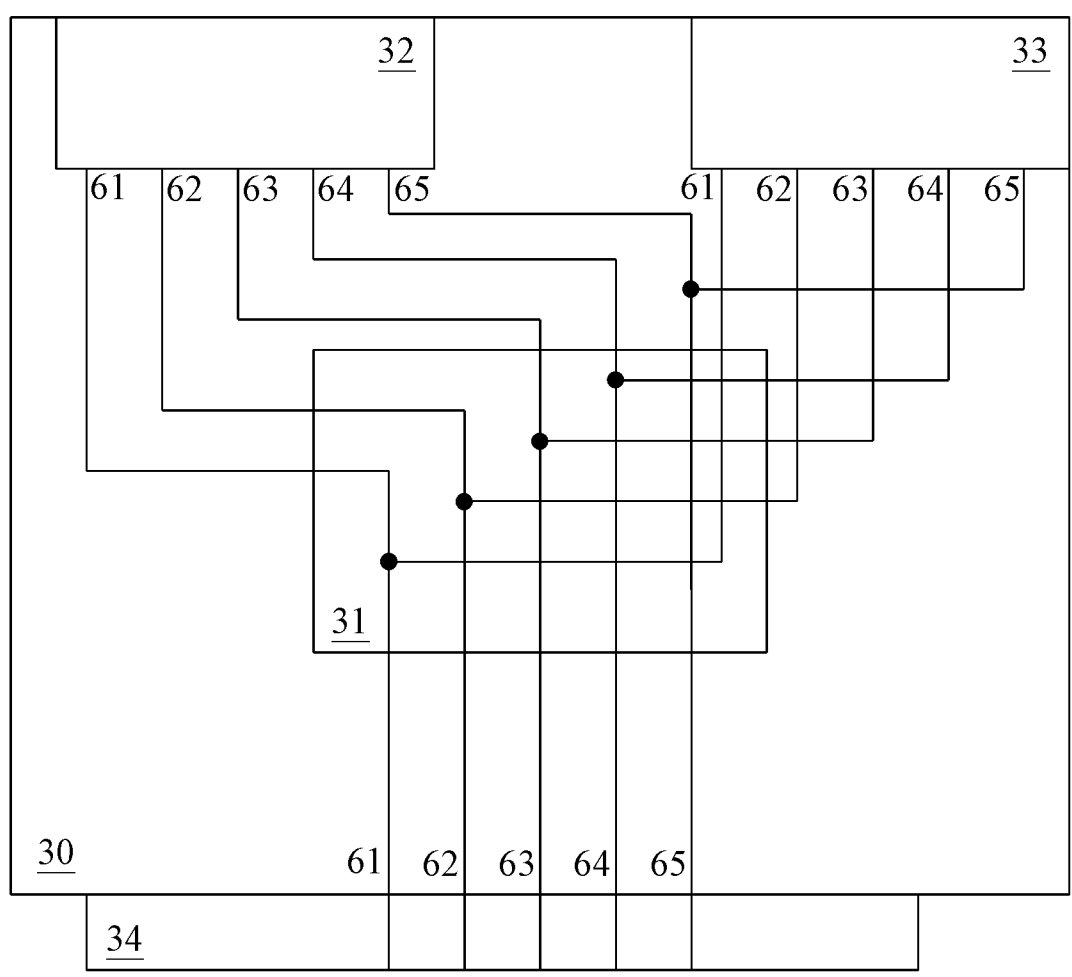
【第 3 圖】



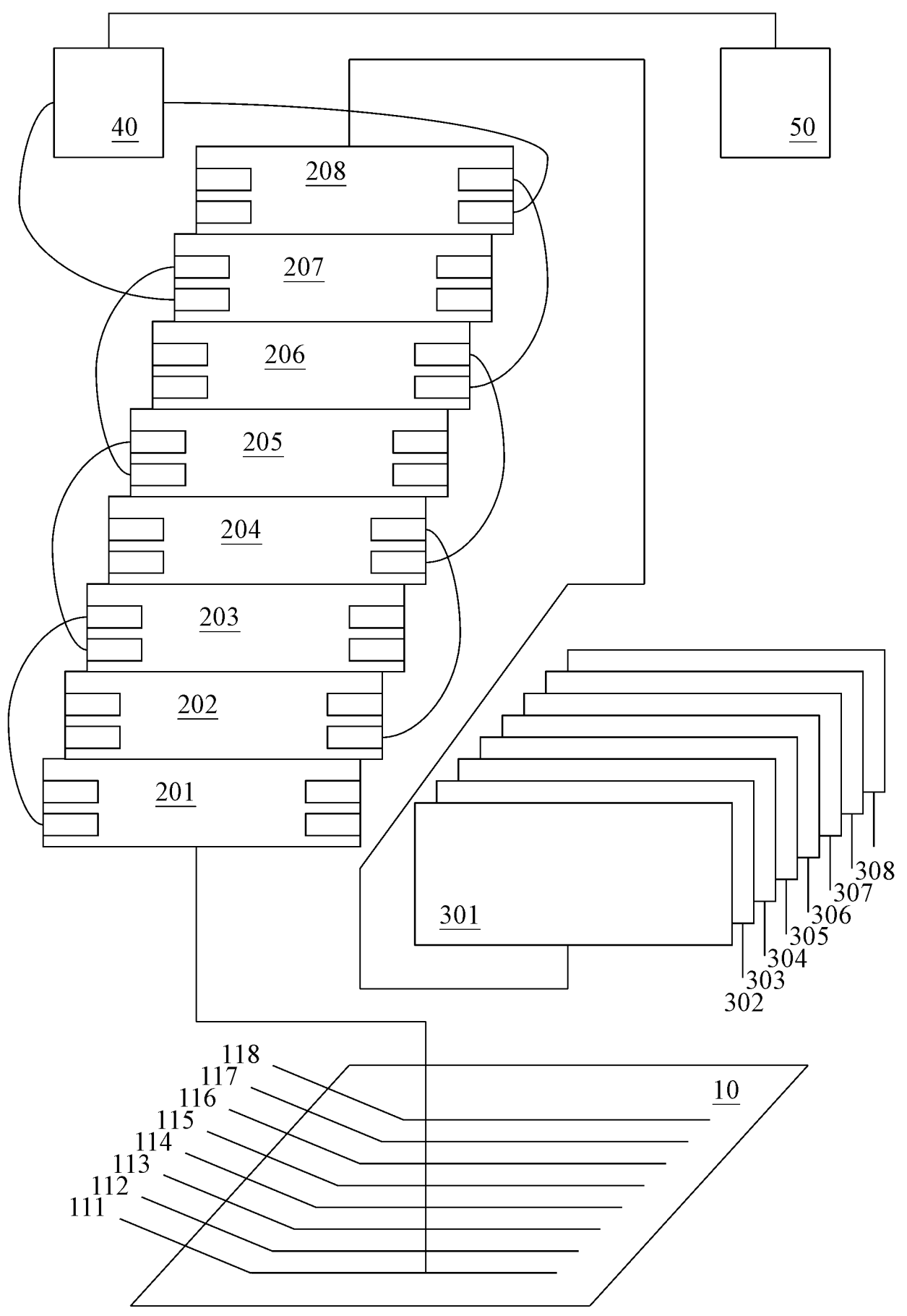
【第 4 圖】



【第 5 圖】



【第 6 圖】



【第 7 圖】