

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2009 年 7 月 30 日 (30.07.2009)

PCT

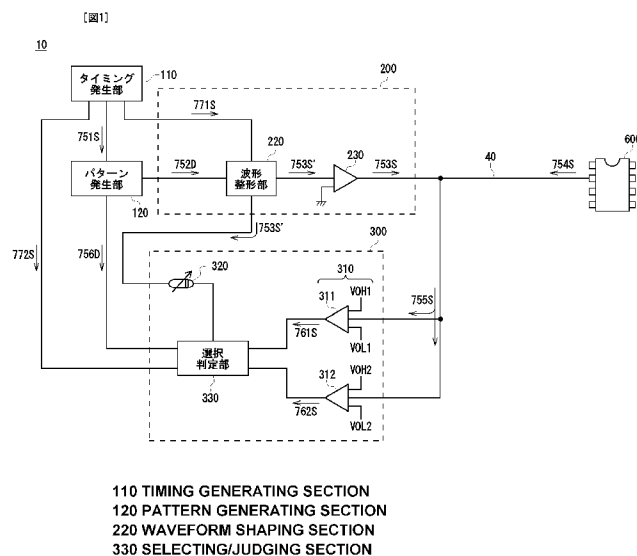
(10) 国際公開番号
WO 2009/093293 A1

- (51) 国際特許分類:
G01R 31/28 (2006.01) G01R 31/319 (2006.01)
- (21) 国際出願番号: PCT/JP2008/003702
- (22) 国際出願日: 2008 年 12 月 10 日 (10.12.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2008-013171 2008 年 1 月 23 日 (23.01.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アドバンテスト (ADVANTEST CORPORATION) [JP/JP]; 〒1790071 東京都練馬区旭町 1 丁目 3 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 岩本敏 (IWAMOTO, Satoshi) [JP/JP]; 〒1790071 東京都練馬区旭町 1 丁目 3 番 1 号 株式会社アドバンテスト内 Tokyo (JP).
- (74) 代理人: 龍華明裕 (RYUKA, Akihiro); 〒1631105 東京都新宿区西新宿 6-22-1 新宿スクエアタワー 5 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

[続葉有]

(54) Title: TESTING APPARATUS

(54) 発明の名称: 試験装置



(57) Abstract: Disclosed is a testing apparatus for testing a device to be tested. The testing apparatus is provided with a signal supply section which supplies the device to be tested with a test signal through a transmission path, and a comparison judging section, which receives a response signal from the device to be tested, through the transmission path shared with the supply section, and judges conformity of the device, based on the comparison results obtained by comparison between a reference level, which corresponds to the logic pattern of the test signal, and a signal level of the response signal.

(57) 要約: 被試験デバイスを試験する試験装置であって、伝送路を介して被試験デバイスに試験信号を供給する信号供給部と、信号供給部と共通の伝送路を介して被試験デバイスの応答信号を受け取り、試験信号の論理パターンに応じた参照レベルと応答信号の信号レベルとを比較した比較結果に基づいて、被試験デバイスの良否を判定する比較判定部とを備える試験装置が提供される。



WO 2009/093293 A1



IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,
SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

明 細 書

試験装置

技術分野

[0001] 本発明は、試験装置に関する。特に本発明は、被試験デバイスに与える試験信号の影響を受けることなく当該被試験デバイスからの応答信号の論理値を取得することのできる試験装置に関する。本出願は、下記の日本出願に関連し、下記の日本出願からの優先権を主張する出願である。文献の参照による組み込みが認められる指定国については、下記の出願に記載された内容を参照により本出願に組み込み、本出願の一部とする。

1. 特願2008-13171 出願日 2008年1月23日

背景技術

[0002] ICあるいはLSI等の半導体集積回路を試験する場合、試験対象の被試験デバイスに所定の試験信号を入力し、被試験デバイスからの応答信号を測定することにより、被試験デバイスの良否を判定する試験装置が用いられる。このような試験装置は、試験パターンに基づいて生成される試験信号を被試験デバイスに入力したときに被試験デバイスが出力する応答信号の論理パターンが、上記試験パターンに対応する期待値と一致するか否かを判定することにより、被試験デバイスの動作が正常か否かを試験することができる。

[0003] 例えば下記特許文献1に記載された試験装置では、被試験デバイスと装置本体とが、所謂シングルトランスミッション配線方式により接続されている。したがって、被試験デバイスに入力する試験信号および被試験デバイスから出力される応答信号は、同じ伝送路上を伝播する。

特許文献1：特開2006-23233号公報

発明の開示

発明が解決しようとする課題

[0004] 上記の試験装置は、例えば被試験デバイスへの試験信号の入力および被試験デバイスからの応答信号の出力を順次行う試験の際に、被試験デバイスか

ら出力された応答信号と、被試験デバイスに次に入力すべき試験信号とが重畳して検出された場合でも、応答信号に含まれる試験信号の成分を当該応答信号から相殺することにより、被試験デバイスから出力される応答信号を正確に検出することができる。しかしながら、上記の試験装置は、検出される信号の比較処理および当該比較処理に用いる比較信号を生成する回路を備えるので、全体の回路構成が複雑になるという課題があった。

[0005] そこで本発明は、上記の課題を解決することのできる試験装置を提供することを目的とする。この目的は請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

課題を解決するための手段

[0006] 本発明の第1の形態によれば、被試験デバイスを試験する試験装置であって、伝送路を介して被試験デバイスに試験信号を供給する信号供給部と、信号供給部と共通の伝送路を介して被試験デバイスの応答信号を受け取り、試験信号の論理パターンに応じた参照レベルと応答信号の信号レベルとを比較した比較結果に基づいて、被試験デバイスの良否を判定する比較判定部とを備える試験装置が提供される。なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションもまた、発明となりうる。

図面の簡単な説明

[0007] [図1]本発明の実施形態に係る試験装置10の全体構成を示す。

[図2]選択判定部330の構成の一例を示す。

[図3]試験装置10による被試験デバイス600の試験の一例を示すタイミングチャートである。

[図4]サイクルC9における重畳信号755Sの信号波形を拡大した図である。

[図5]選択判定部330の構成の他の一例を示す。

発明を実施するための最良の形態

[0008] 以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

[0009] 図1は、本発明の実施形態に係る試験装置10の全体構成を示す。試験装置10は、ICあるいはLSI等の被試験デバイス600を試験する装置であり、タイミング発生部110と、パターン発生部120と、信号供給部200と、比較判定部300とを備える。信号供給部200および比較判定部300は、共通の伝送路40を介して被試験デバイス600の端子と電氣的に接続されている。この試験装置10は、例えば所定の試験プログラムを実行することにより、当該試験プログラムに対応する試験パターンに基づいて生成される試験信号を被試験デバイス600に供給し、当該被試験デバイス600からの応答信号の論理値と、上記試験パターンに対応する期待値とを比較した結果に基づいて、被試験デバイス600の良否を判定する。

[0010] タイミング発生部110は、周期信号751S、タイミング信号771S、およびタイミング信号772Sを発生する。そして、タイミング発生部110は、周期信号751Sをパターン発生部120に、タイミング信号771Sを信号供給部200に、タイミング信号772Sを比較判定部300にそれぞれ供給する。

[0011] パターン発生部120は、例えば外部の制御装置から所定の試験プログラムが入力されると当該試験プログラムを実行し、タイミング発生部110から供給される周期信号751Sに基づいて、試験パターン752Dを生成する。そして、パターン発生部120は、生成した試験パターン752Dを信号供給部200に送る。パターン発生部120で生成される試験パターン752Dは、H論理またはL論理等が試験内容に応じて配列されたパターンであり、被試験デバイス600を試験するために信号供給部200が当該被試験デバイス600に供給する試験信号753Sが有すべきパターンデータを含む。

- [0012] パターン発生部 120 は、さらに、タイミング発生部 110 から供給される周期信号 751 S に基づいて、被試験デバイス 600 に試験信号 753 S を供給したときに被試験デバイス 600 が出力すべき応答信号 754 S の論理値（期待値）を含む期待値パターン 756 D を生成する。パターン発生部 120 は、生成した期待値パターン 756 D を比較判定部 300 に送る。
- [0013] 信号供給部 200 は、波形整形部 220、およびドライバ 230 を有し、伝送路 40 を介して被試験デバイス 600 に試験信号 753 S を供給する。波形整形部 220 は、タイミング発生部 110 から供給されるタイミング信号 771 S のタイミングに応じてパターン発生部 120 から送られる試験パターン 752 D を波形整形し、試験信号 753 S' としてドライバ 230 および比較判定部 300 に送る。
- [0014] ドライバ 230 は、例えば入力信号の電圧レベルを増幅して出力する電圧源であり、波形整形部 220 から送られる試験信号 753 S' のビット毎の論理値に応じた電圧レベルを増幅した試験信号 753 S を伝送路 40 を介して被試験デバイス 600 に出力する。なお、本例において、ドライバ 230 の出力インピーダンスは、伝送路 40 の特性インピーダンスおよび被試験デバイス 600 の入力インピーダンスと略等しく設定される。したがって、ドライバ 230 から出力された試験信号 753 S は、反射による減衰がほとんど生じることなく伝送路 40 を伝播して被試験デバイス 600 に入力される。
- [0015] 比較判定部 300 は、比較部 310、遅延部 320、および選択判定部 330 を有する。比較判定部 300 には、被試験デバイス 600 から出力される応答信号 754 S が伝送路 40 の伝播遅延時間だけ遅延して入力される。ここで、比較判定部 300 に応答信号 754 S が入力しているのと同じタイミングで信号供給部 200 が試験信号 753 S を出力している場合、比較判定部 300 には、応答信号 754 S と試験信号 753 S とが少なくとも一部において重畳した重畳信号 755 S が入力される。比較判定部 300 は、受け取った重畳信号 755 S から応答信号 754 S の論理値を検出し、検出した応答信号 754 S の論理値と当該応答信号 754 S が有すべき期待値と

を比較した結果に基づいて、被試験デバイス600の良否を判定する。

[0016] 比較部310は、第1コンパレータ311および第2コンパレータ312を有する。第1コンパレータ311は、重畳信号755Sを受け取ると、当該重畳信号755Sにおける各サイクルの信号の電圧レベルと、所定の大きさの電圧レベル（VOH1）および当該電圧レベル（VOH1）よりも小さい電圧レベル（VOL1）とを比較した比較結果761Sを選択判定部330に出力する。例えば、第1コンパレータ311は、受け取った重畳信号755Sにおける一のサイクルの電圧レベルがVOH1よりも大きいときは、当該サイクルにおける論理値がH論理である旨の比較結果761Sを選択判定部330に出力する。また、第1コンパレータ311は、受け取った重畳信号755Sにおける一のサイクルの電圧レベルがVOL1よりも小さいときは、当該サイクルにおける論理値がL論理である旨の比較結果761Sを選択判定部330に出力する。

[0017] 第2コンパレータ312は、重畳信号755Sを受け取ると、当該重畳信号755Sの各サイクルにおける電圧レベルと、所定の大きさの電圧レベル（VOH2）および当該電圧レベル（VOH2）よりも小さい電圧レベル（VOL2）とを比較した比較結果762Sを選択判定部330に出力する。例えば、第2コンパレータ312は、受け取った重畳信号755Sにおける一のサイクルの電圧レベルがVOH2よりも大きいときは、当該サイクルにおける論理値がH論理である旨の比較結果762Sを選択判定部330に出力する。また、第2コンパレータ312は、受け取った重畳信号755Sにおける一のサイクルの電圧レベルがVOL2よりも小さいときは、当該サイクルにおける論理値がL論理である旨の比較結果762Sを選択判定部330に出力する。

[0018] ここで、上記の比較結果761Sおよび比較結果762Sは、いずれも上記のように重畳信号755Sの各サイクルにおける電圧レベルと比較部310の各コンパレータの設定電圧レベルとの比較結果である。したがって、それぞれの比較結果には、応答信号754Sの電圧レベルに試験信号753S

の電圧レベルが重畳した電圧レベルと比較部 310 の各コンパレータの設定電圧レベルとの比較結果となる。

[0019] 遅延部 320 は、波形整形部 220 からの試験信号 753 S' を予め設定した位相分だけ遅延させて選択判定部 330 に供給する。選択判定部 330 は、供給される試験信号 753 S' の論理値に応じて比較部 310 の第 1 コンパレータ 311 が出力する比較結果 761 S と第 2 コンパレータ 312 が出力する比較結果 762 S のいずれかを選択し、選択した比較結果の論理値を、タイミング発生部 110 から供給されるタイミング信号 772 S により指定されるストロブタイミングで取り込む。

[0020] 選択判定部 330 は、取り込んだ比較結果の論理値に基づいて、被試験デバイス 600 の良否を判定する。なお、遅延部 320 は、例えば、ドライバ 230 から出力される試験信号 753 S が重畳された重畳信号 755 S についての上記比較結果 761 S または比較結果 762 S のいずれかを比較判定部 300 の選択判定部 330 において選択すべきタイミングと、選択判定部 330 に供給される試験信号 753 S' のタイミングとが一致するように試験信号 753 S' を遅延させることが好ましい。

[0021] 図 2 は、選択判定部 330 の構成の一例を示す。図 2 に示すように、選択判定部 330 は、選択部 340 および判定部 350 を有する。選択部 340 は、波形整形部 220 から遅延部 320 を介して送られる試験信号 753 S' の論理値に基づいて、比較部 310 の第 1 コンパレータ 311 が出力する比較結果 761 S と第 2 コンパレータ 312 が出力する比較結果 762 S のいずれかを選択する。

[0022] 例えば、選択部 340 は、試験信号 753 S' のビット毎の論理値に基づいて、比較判定部 300 に入力する重畳信号 755 S に試験信号 753 S のいずれの論理値が重畳されているかを判別し、当該重畳されている論理値に応じて、比較結果 761 S または比較結果 762 S を選択する。より具体的には、選択部 340 は、試験信号 753 S' の論理値が H 論理である場合、すなわちドライバ 230 が H 論理の試験信号 753 S を出力している場合には比

較結果 7 6 1 S を選択する。また、選択部 3 4 0 は、試験信号 7 5 3 S' の論理値が L 論理である場合、すなわちドライバ 2 3 0 が L 論理の試験信号 7 5 3 S を出力している場合には比較結果 7 6 2 S を選択する。

[0023] 選択部 3 4 0 は、比較結果 7 6 1 S および比較結果 7 6 2 S のそれぞれから選択した各論理値を選択結果信号 7 6 3 S として判定部 3 5 0 に出力する。なお、選択部 3 4 0 は、比較結果 7 6 1 S と比較結果 7 6 2 S のいずれかを、試験信号 7 5 3 S' のサイクル毎のタイミングで選択することが好ましい。

[0024] 判定部 3 5 0 は、比較結果取得部 3 5 1、論理比較部 3 5 2、および禁止判定部 3 5 3 を含む。この判定部 3 5 0 は、選択部 3 4 0 が選択した比較結果に基づいて、被試験デバイス 6 0 0 の良否を判定する。比較結果取得部 3 5 1 は、選択部 3 4 0 からの選択結果信号 7 6 3 S の論理値をタイミング発生部 1 1 0 から供給されるタイミング信号 7 7 2 S により指定されるストローブタイミングで取得する。そして、比較結果取得部 3 5 1 は、取得した論理値を論理パターン 7 6 4 D として論理比較部 3 5 2 および禁止判定部 3 5 3 に出力する。なお、比較結果取得部 3 5 1 は、例えばフリップフロップまたはラッチであってよい。

[0025] 論理比較部 3 5 2 は、比較結果取得部 3 5 1 から入力される論理パターン 7 6 4 D の各論理値と、パターン発生部 1 2 0 から入力される期待値パターン 7 5 6 D の各論理値とを論理比較する。そして、論理比較部 3 5 2 は、上記論理比較の結果、論理値が一致したときはパス判定を生成し、論理値が不一致のときはフェイル判定を生成する。また、論理比較部 3 5 2 は、生成したパス判定およびフェイル判定をパス／フェイル判定結果 7 6 5 D として禁止判定部 3 5 3 に出力する。なお、本例において、論理比較部 3 5 2 は、パス／フェイル判定結果 7 6 5 D を試験装置 1 0 の他の部材（例えばフェイルメモリ等）に出力してもよい。また、論理比較部 3 5 2 は、生成したパス／フェイル判定結果 7 6 5 D に基づいて被試験デバイス 6 0 0 の良否を判定し、その良否判定結果を禁止判定部 3 5 3 へ出力してもよい。

- [0026] 禁止判定部 353 は、タイミング発生部 110 から供給されるタイミング信号 772S により指定されるストローブタイミングに基づいて、比較結果取得部 351 が選択結果信号 763S の論理値を取得したときの当該ストローブタイミングを検出する。そして、禁止判定部 353 は、上記ストローブタイミングが、試験信号 753S の論理値が H 論理から L 論理へ、あるいは L 論理から H 論理へ遷移するエッジタイミングに応じて定められる禁止領域に含まれるか否かを判定する。
- [0027] 禁止判定部 353 は、さらに、上記ストローブタイミングが上記禁止領域に含まれていた場合に、当該ストローブタイミングに応じて取得された選択結果信号 763S の論理値と、論理比較部 352 における論理比較の結果であるパス／フェイル判定結果 765D に対応付けてエラーフラグ 766D を生成する。なお、本例において、禁止判定部 353 は、エラーフラグ 766D を試験装置 10 の他の部材（例えばフェイルメモリ等）に出力してもよい。また、禁止判定部 353 は、論理比較部 352 から被試験デバイス 600 の良否を判定した良否判定結果が入力される場合、その良否判定結果と対応付けてエラーフラグ 766D を生成してもよい。
- [0028] 以下において、試験装置 10 による被試験デバイス 600 の試験について具体的に説明する。
- [0029] 図 3 は、試験装置 10 による被試験デバイス 600 の試験の一例を示すタイミングチャートである。図 3 において、左側に符号を付したデータ列および波形は、それぞれ対応する符号の上記各パターンのデータ列および各信号の波形に対応する。また、図 3 において、被試験デバイス 600 の試験時における特定の 10 サイクルを抜き出して C1～C10 として示す。
- [0030] 波形整形部 220 に対して、C1～C10 の各サイクルにおいて「LHLHHLHLHL」の論理値を有する試験パターン 752D が入力されると、ドライバ 230 は、当該試験パターン 752D の各論理値に対応する試験信号 753S を被試験デバイス 600 へと出力する。一方、被試験デバイス 600 は、C1～C10 の各サイクルにおいて「LHHLHLHLHL」の論

理値に対応する波形を有する応答信号 754 S を出力する。

[0031] ここで、説明の簡単のために被試験デバイス 600 から出力される応答信号 754 S が伝送路 40 上を伝播して比較判定部 300 の比較部 310 に入力するまでの伝播遅延時間は、ちょうど 1 サイクルに相当するものとする。また、ドライバ 230 から出力される試験信号 753 S が比較判定部 300 の比較部 310 に入力するまでの伝播遅延時間は無視できるものとする。

[0032] 比較判定部 300 の比較部 310 には、C1 ~ C10 の各サイクルにおいて、「LLHHLHLHL」の論理値（被試験デバイス 600 から出力された応答信号 754 S の論理値「LHHLHLHLH」が 1 サイクル分遅延した論理値）に対応する波形を有する応答信号 754 S と、「LHLHHLHLHL」の論理値に対応する波形を有する試験信号 753 S とが重畳した波形を有する重畳信号 755 S が入力される。

[0033] 比較部 310 の第 1 コンパレータ 311 は、重畳信号 755 S における各サイクルの信号の電圧レベルと、所定の大きさの電圧レベル（VOH1、VOL1）とを比較した比較結果 761 S を選択判定部 330 に出力する。本例において、第 1 コンパレータ 311 は、C1 ~ C10 の各サイクルにおいて「LLLLHLLLLHL」の論理値に対応する波形を有する比較結果 761 S を選択判定部 330 に出力する。また、上記電圧レベル（VOH1、VOL1）は、例えば、重畳信号 755 S に試験信号 753 S の H 論理が重畳された場合において当該重畳信号 755 S から応答信号 754 S の論理値を判定するためのレベルに設定される。

[0034] 一方、比較部 310 の第 2 コンパレータ 312 は、重畳信号 755 S における各サイクルの信号の電圧レベルと、所定の大きさの電圧レベル（VOH2、VOL2）とを比較した比較結果 762 S を選択判定部 330 に出力する。本例において、第 2 コンパレータ 312 は、C1 ~ C10 の各サイクルにおいて「LHHHHHHHLHL」の論理値に対応する波形を有する比較結果 762 S を選択判定部 330 に出力する。また、上記電圧レベル（VOH2、VOL2）は、例えば、重畳信号 755 S に試験信号 753 S の L 論理

が重畳された場合において当該重畳信号 7 5 5 S から応答信号 7 5 4 S の論理値を判定するためのレベルに設定される。

[0035] 選択判定部 3 3 0 の選択部 3 4 0 は、例えば C 1 ~ C 1 0 の各サイクルにおいて、波形整形部 2 2 0 から遅延部 3 2 0 を介して供給される試験信号 7 5 3 S' の論理値が H 論理である場合、すなわち本例では C 2、C 4、C 5、C 7、C 9 において比較結果 7 6 1 S を選択する。また、選択判定部 3 3 0 の選択部 3 4 0 は、C 1 ~ C 1 0 の各サイクルにおいて、試験信号 7 5 3 S' の論理値が L 論理である場合、すなわち本例では C 1、C 3、C 6、C 8、C 1 0 において比較結果 7 6 2 S を選択する。このように、選択判定部 3 3 0 は、選択部 3 4 0 が試験信号 7 5 3 S の論理パターンと同じ論理パターンを有する試験信号 7 5 3 S' の論理値に応じて比較結果 7 6 1 S または比較結果 7 6 2 S を選択することにより、重畳信号 7 5 5 S に含まれる試験信号 7 5 3 S の電圧レベルをキャンセルした電圧レベル、すなわち応答信号 7 5 4 S の電圧レベルに対応する論理値を選択結果信号 7 6 3 S として判定部 3 5 0 の比較結果取得部 3 5 1 に出力することができる。

[0036] 本例では、選択部 3 4 0 は、C 1 ~ C 1 0 の各サイクルにおいて論理値が「L L H H L H L L H L」である選択結果信号 7 6 3 S を判定部 3 5 0 の比較結果取得部 3 5 1 に出力する。比較結果取得部 3 5 1 は、選択部 3 4 0 からの選択結果信号 7 6 3 S の論理値をタイミング発生部 1 1 0 から供給されるタイミング信号 7 7 2 S により指定されるストローブタイミングで検出する。そして、比較結果取得部 3 5 1 は、検出した論理値を取得する。また、比較結果取得部 3 5 1 は、取得した論理値を、C 1 ~ C 1 0 の各サイクルにおいて「L L H H L H L L H L」の論理値を有する論理パターン 7 6 4 D として論理比較部 3 5 2 および禁止判定部 3 5 3 に出力する。

[0037] 論理比較部 3 5 2 は、比較結果取得部 3 5 1 から入力される論理パターン 7 6 4 D の各論理値と、パターン発生部 1 2 0 から入力される期待値パターン 7 5 6 D の各論理値とを論理比較する。本例において、論理比較部 3 5 2 に入力される期待値パターン 7 5 6 D は、C 1 ~ C 1 0 の各サイクルにおい

て「LLHHLHLHL」の論理値を有する。

[0038] 論理比較部 352 は、上記論理比較の結果、C1～C10の各サイクルにおいて論理値が一致したとしてパス判定を生成し、パス判定結果 765Dとして禁止判定部 353に出力する。禁止判定部 353の動作については上記と同様であり説明を省略する。

[0039] 以上のように、本実施形態に係る試験装置 10は、比較判定部 300において応答信号 754Sと試験信号 753Sとが重畳した信号が検出された場合でも、当該信号における試験信号 753Sの成分をキャンセルして応答信号 754Sの論理値と期待値パターンの論理値とを比較することができるので、比較判定部 300において被試験デバイス 600から出力される応答信号 754Sを正確に検出することができる。ゆえに、被試験デバイス 600の良否判定をより正確に実施することができる。

[0040] また、比較判定部 300は、信号供給部 200から出力される試験信号 753Sが当該比較判定部 300において検出されているときでも、応答信号 754Sを正確に検出することができるので、所謂 I/Oデッドバンドの影響を考慮せずに試験を実施することができる。ゆえに、試験装置 10は、被試験デバイス 600の試験をより効率的に実施することができる。

[0041] 図 4 は、サイクル C9における重畳信号 755Sの信号波形を拡大した図である。図 4に示すように、例えば重畳信号 755Sの信号波形が遷移するエッジタイミング近傍の所定の領域を禁止領域として設定した場合、禁止判定部 353は、比較結果取得部 351が選択結果信号 763Sの論理値を取得したときのタイミング信号 772Sにより指定されるストローブタイミングが図 4に示す禁止領域に含まれるか否かを判定する。

[0042] このように、禁止判定部 353は、比較結果取得部 351が不適切なストローブタイミングで選択結果信号 763Sの論理値を取得した結果に基づいて被試験デバイス 600の良否判定が行われるのを防ぐことができる。また、タイミング信号 751Sが不適切なタイミングで出力されていることをエラーフラグ 766Dとして出力することができる。

- [0043] 図5は、選択判定部330の構成の他の一例を示す。本変形例に係る選択判定部330は、判定部360および選択部370を有する。判定部360は、比較結果取得部361、362、論理比較部363、364および禁止判定部365を含む。選択判定部330は、第1コンパレータ311からの比較結果761S、および第2コンパレータ312からの比較結果762Sのそれぞれに基づいて、各サイクルにおける応答信号754Sの良否をそれぞれ判定した判定結果を出力する。
- [0044] 比較結果取得部361は、第1コンパレータ311からの比較結果761Sの論理値をタイミング発生部110から供給されるタイミング信号772Sにより指定されるストローブタイミングで検出する。そして、比較結果取得部361は、検出した論理値を取得し、論理パターン771Dとして論理比較部363に出力する。
- [0045] 比較結果取得部362は、第2コンパレータ312からの比較結果762Sの論理値をタイミング発生部110から供給されるタイミング信号772Sにより指定されるストローブタイミングで検出する。そして、比較結果取得部362は、検出した論理値を取得し、論理パターン772Dとして論理比較部364に出力する。
- [0046] 論理比較部363は、比較結果取得部361から入力される論理パターン771Dの各論理値と、パターン発生部120から入力される期待値パターン756Dの各論理値とを論理比較する。そして、論理比較部363は、上記論理比較の結果、論理値が一致したときはパス判定を生成し、論理値が不一致のときはフェイル判定を生成する。そして、論理比較部363は、生成したパス判定およびフェイル判定をパス／フェイル判定結果773Dとして選択部370に出力する。
- [0047] 論理比較部364は、比較結果取得部362から入力される論理パターン772Dの各論理値と、パターン発生部120から入力される期待値パターン756Dの各論理値とを論理比較する。そして、論理比較部364は、上記論理比較の結果、論理値が一致したときはパス判定を生成し、論理値が不

一致のときはフェイル判定を生成する。そして、論理比較部 364 は、生成したパス判定およびフェイル判定をパス／フェイル判定結果 774D として選択部 370 に出力する。

[0048] 選択部 370 は、試験信号 753S' のビット毎の論理値に基づいて、比較判定部 300 に入力する重畳信号 755S に試験信号 753S のいずれの論理値が重畳されているかを判別し、当該重畳されている論理値に応じて、パス／フェイル判定結果 773D またはパス／フェイル判定結果 774D を選択する。そして、選択部 370 は、パス／フェイル判定結果 773D およびパス／フェイル判定結果 774D のそれぞれから選択した判定結果である選択結果信号 775S として判定部 360 の禁止判定部 365 に出力する。禁止判定部 365 の動作については上記禁止判定部 353 と略同様であり説明を省略する。

[0049] 以上に示した判定部 360 および選択部 370 を有する選択判定部 330 を備える試験装置 10 は、上記の選択部 340 および判定部 350 を有する選択判定部 330 を備える試験装置 10 と同様に、比較判定部 300 において応答信号 754S と試験信号 753S とが重畳される場合でも、当該信号における試験信号 753S の成分をキャンセルして応答信号 754S の論理値と期待値パターン 756D の論理値とを比較することができるので、比較判定部 300 において被試験デバイス 600 から出力される応答信号 754S を正確に検出することができる。ゆえに、被試験デバイス 600 の良否判定をより正確に実施することができる。

[0050] また、本例においても、比較判定部 300 は、信号供給部 200 から出力される試験信号 753S が当該比較判定部 300 において検出されているときでも、応答信号 754S を正確に検出することができるので、所謂 I/O デッドバンドの影響を考慮せずに試験を実施することができる。ゆえに、本例の試験装置 10 は、被試験デバイス 600 の試験をより効率的に実施することができる。

[0051] なお、本実施形態に係る試験装置 10 において、比較判定部 300 の比較

部 3 1 0 は、入力する重畳信号 7 5 5 S における電圧レベルの数に応じて 3 つ以上のコンパレータを有してもよい。例えばドライバ 2 3 0 が H 論理および L 論理を出力しないときにハイインピーダンスとなり、比較判定部 3 0 0 に例えば H 論理に対応する電圧レベルおよび L 論理に対応する電圧レベルとは異なる所定の電圧レベルが被試験デバイス 6 0 0 から出力される場合、比較判定部 3 0 0 の比較部 3 1 0 は、当該ハイインピーダンス時の電圧を検出するコンパレータをさらに有してもよい。また、ドライバ 2 3 0 が H 論理および L 論理を出力しないときに、例えば H 論理に対応する電圧レベルおよび L 論理に対応する電圧レベルとは異なる所定のレベルの電圧（基準電圧）を出力する場合、比較判定部 3 0 0 の比較部 3 1 0 は、当該基準電圧を検出するコンパレータをさらに有してもよい。

[0052] また、被試験デバイス 6 0 0 から出力される応答信号が例えば異なる 3 レベルの電圧値を有する波形であり 3 つの異なる値を有する場合、上記試験装置 1 0 において、比較部 3 1 0 の第 1 コンパレータ 3 1 1 および第 2 コンパレータ 3 1 2 は、多値測定部として当該 3 値の応答信号の論理値を取得する構成を備えてもよい。

[0053] 以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

[0054] 請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

請求の範囲

- [1] 被試験デバイスを試験する試験装置であって、
伝送路を介して前記被試験デバイスに試験信号を供給する信号供給部と、
前記信号供給部と共通の前記伝送路を介して前記被試験デバイスの応答信号を受け取り、前記試験信号の論理パターンに応じた参照レベルと前記応答信号の信号レベルとを比較した比較結果に基づいて、前記被試験デバイスの良否を判定する比較判定部と
を備える試験装置。
- [2] 前記比較判定部は、
第1の参照レベルと前記応答信号の信号レベルとを比較した第1の比較結果を出力する第1コンパレータと、
前記第1の参照レベルとは異なる第2の参照レベルと前記応答信号の信号レベルとを比較した第2の比較結果を出力する第2コンパレータと、
前記第1の比較結果および前記第2の比較結果のうち、前記試験信号の論理パターンに応じた比較結果に基づいて、前記被試験デバイスの良否を判定する選択判定部と
を有する請求項1に記載の試験装置。
- [3] 前記選択判定部は、
前記試験信号の論理パターンに基づいて、前記第1の比較結果および前記第2の比較結果のいずれかを選択する選択部と、
前記選択部が選択した比較結果に基づいて、前記被試験デバイスの良否を判定する判定部と
を含む請求項2に記載の試験装置。
- [4] 前記試験信号の論理パターンを生成して前記信号供給部に供給するパターン発生部と、
前記パターン発生部が生成した前記試験信号の論理パターンを遅延させて前記選択部に供給する遅延部と
を更に備える請求項3に記載の試験装置。

- [5] 前記判定部は、
予め定められたストローブタイミングで、前記比較結果の論理値を取得する比較結果取得部と、
前記比較結果取得部が取得した前記比較結果の論理値と、与えられる期待値とを論理比較する論理比較部と、
前記比較結果取得部における前記ストローブタイミングが、前記試験信号の論理値が遷移するエッジタイミングに応じて定められる禁止領域に含まれるか否かを判定する禁止判定部と
を含む請求項 4 に記載の試験装置。
- [6] 前記禁止判定部は、前記ストローブタイミングが前記禁止領域に含まれる場合に、当該ストローブタイミングに応じて取得された前記論理値と、前記論理比較部における論理比較の結果に対応付けてエラーフラグを生成する
請求項 5 に記載の試験装置。
- [7] 前記信号供給部は、H 論理および L 論理のいずれかを出力するドライバを含み、
前記選択部は、前記ドライバが H 論理および L 論理のいずれを出力しているかに応じて、前記第 1 の比較結果および前記第 2 の比較結果を選択する
請求項 4 から 6 の何れかに記載の試験装置。
- [8] 前記第 1 の参照レベルは、前記第 2 の参照レベルより高く、
前記選択部は、前記ドライバが H 論理を出力している場合に前記第 1 の比較結果を選択し、前記ドライバが L 論理を出力している場合に前記第 2 の比較結果を選択する
請求項 7 に記載の試験装置。
- [9] 前記比較判定部は、前記第 1 の参照レベルおよび前記第 2 の参照レベルとは異なる第 3 の参照レベルと前記応答信号の信号レベルとを比較した第 3 の比較結果を出力する第 3 コンパレータを更に有し、
前記選択部は、前記ドライバの出力がハイインピーダンスとなっている場合に、前記第 3 の比較結果を選択する

請求項 8 に記載の試験装置。

[10] 前記選択判定部は、

前記第 1 の比較結果および前記第 2 の比較結果のそれぞれに基づいて、前記被試験デバイスの良否をそれぞれ判定した判定結果を出力する判定部と、

前記試験信号の論理パターンに基づいて、前記第 1 の比較結果に対する第 1 の前記判定結果と、前記第 2 の比較結果に対する第 2 の前記判定結果のいずれかを選択する選択部と

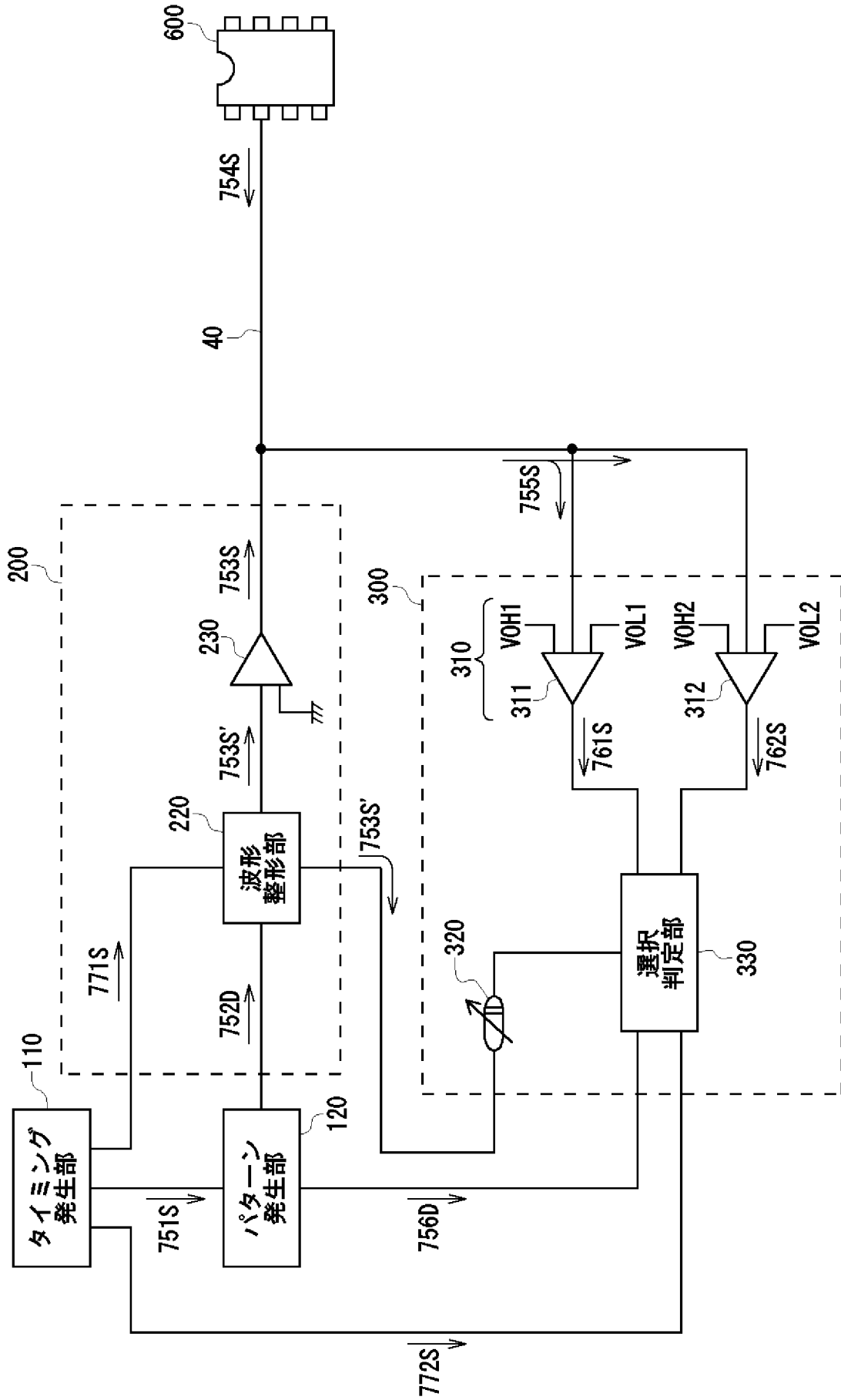
を含む請求項 2 に記載の試験装置。

[11] 前記第 1 の比較結果および前記第 2 の比較結果に基づいて、多値の前記応答信号の論理値を取得する多値測定部を更に備える

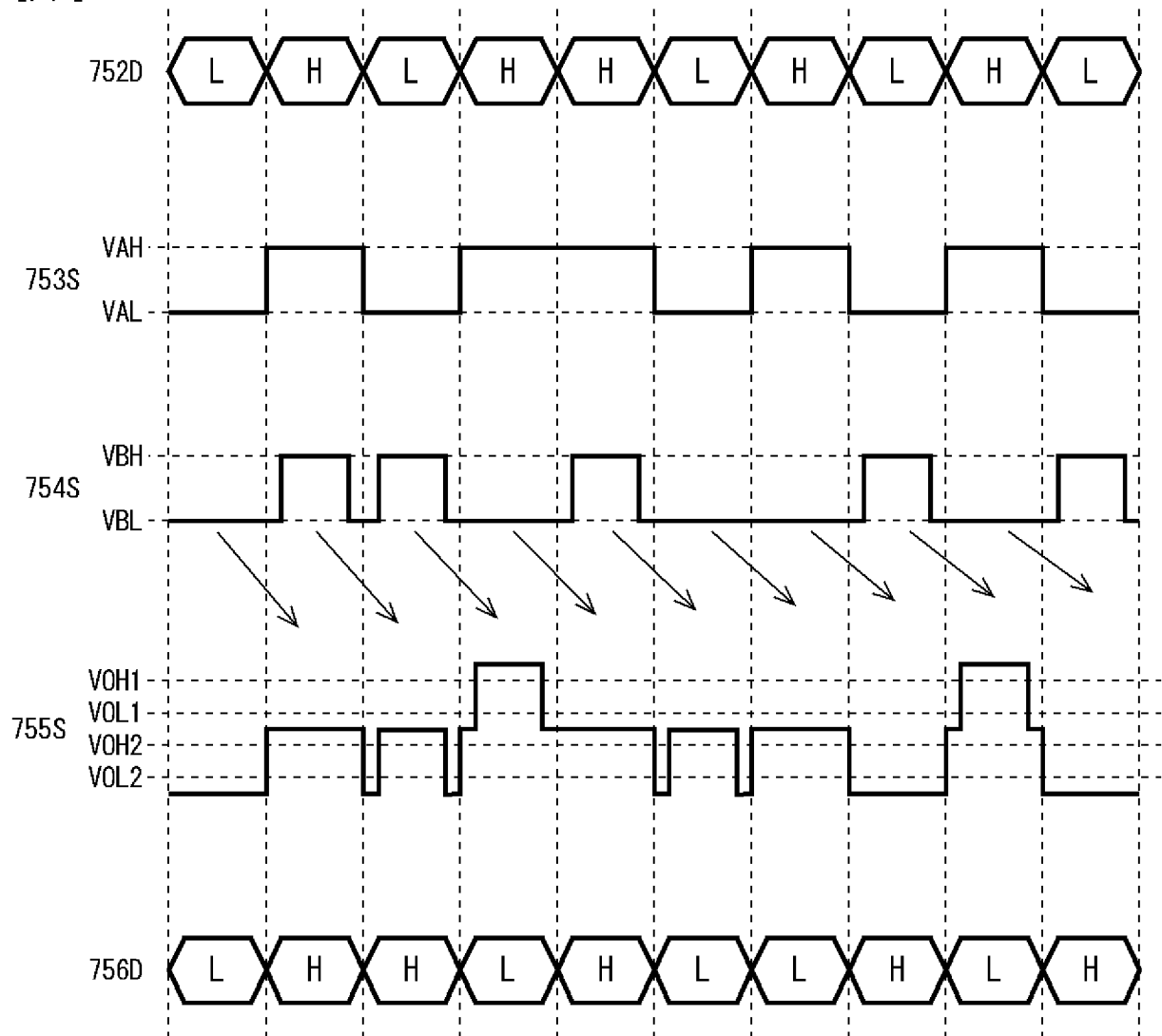
請求項 2 に記載の試験装置。

[図1]

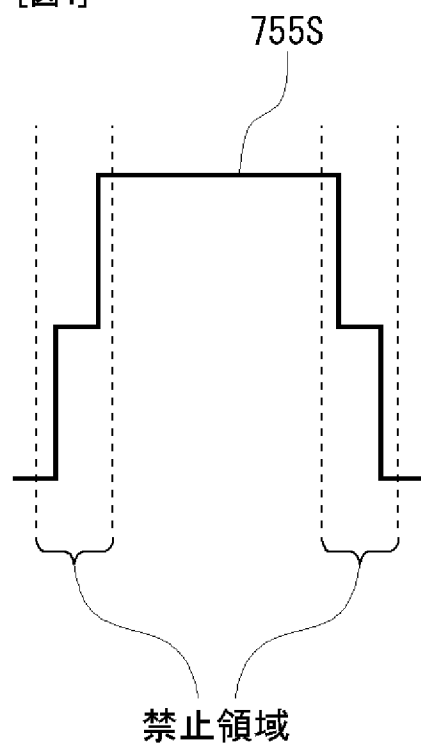
10



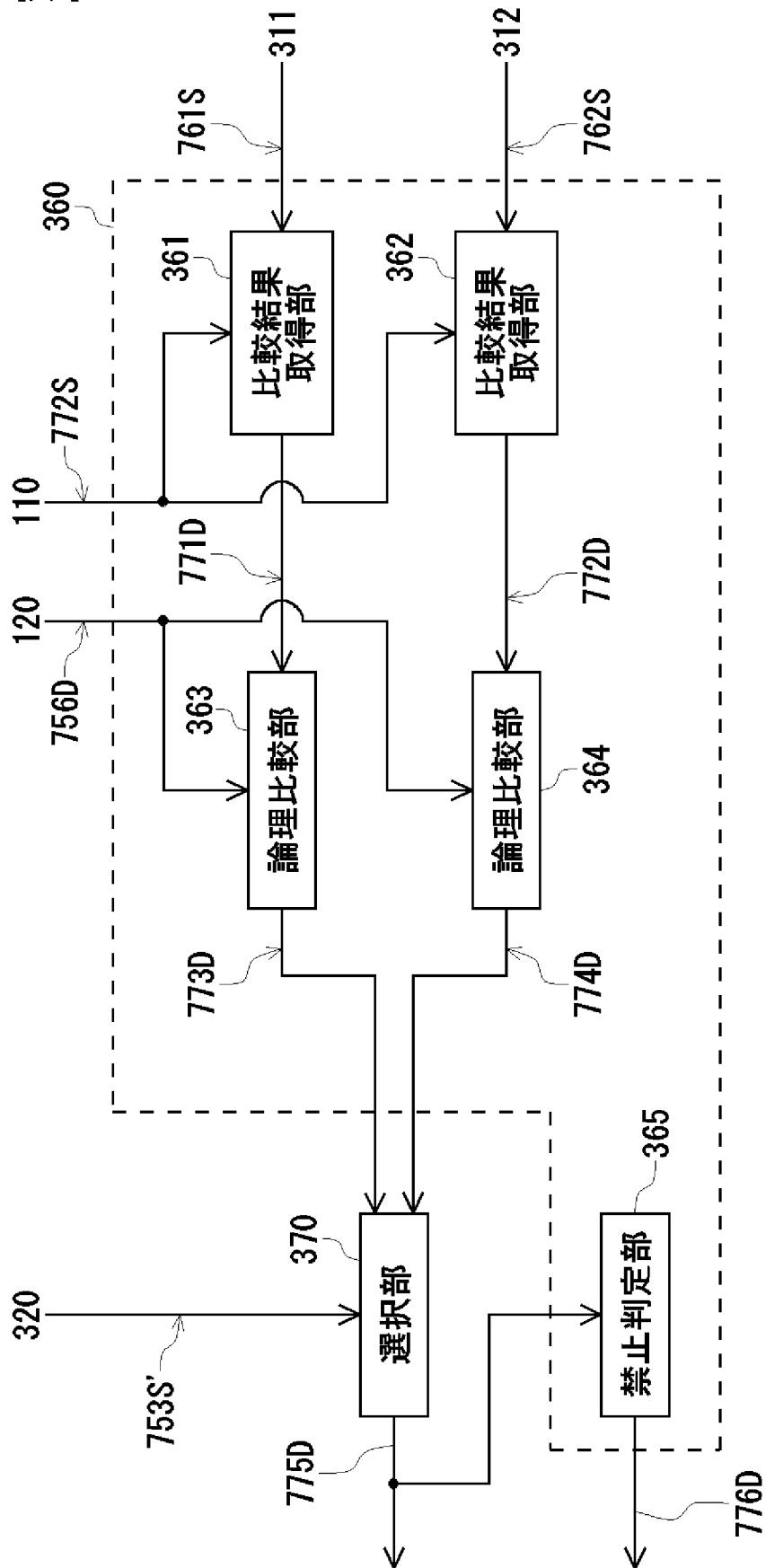
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/003702

A. CLASSIFICATION OF SUBJECT MATTER

G01R31/28(2006.01) i, G01R31/319(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R31/28, G01R31/319

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2006-23233 A (Advantest Corp.), 26 January, 2006 (26.01.06), Par. Nos. [0022] to [0068]; Figs. 1 to 8 & US 7373574 B2	1 2-11
X A	JP 2002-507754 A (Teladain Inc.), 12 March, 2002 (12.03.02), Par. Nos. [0049] to [0055]; Fig. 3 & WO 1999/049330 A1 & US 6133725 A & EP 1064560 B1 & TW 429320 B	1 2-11

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
30 January, 2009 (30.01.09)

Date of mailing of the international search report
10 February, 2009 (10.02.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. G01R31/28(2006.01)i, G01R31/319(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G01R31/28, G01R31/319

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2－1 9 9 6年
日本国公開実用新案公報	1 9 7 1－2 0 0 9年
日本国実用新案登録公報	1 9 9 6－2 0 0 9年
日本国登録実用新案公報	1 9 9 4－2 0 0 9年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2 0 0 6－2 3 2 3 3 A（株式会社アドバンテスト） 2 0 0 6. 0 1. 2 6, 段落【0 0 2 2】－【0 0 6 8】、【図 1】－【図 8】	1
A	& U S 7 3 7 3 5 7 4 B 2	2－1 1
X	J P 2 0 0 2－5 0 7 7 5 4 A（テラダイン・インコーポレーテッド） 2 0 0 2. 0 3. 1 2, 段落【0 0 4 9】－【0 0 5 5】、【図 3】	1
A	& W O 1 9 9 9 / 0 4 9 3 3 0 A 1 & U S 6 1 3 3 7 2 5 A & E P 1 0 6 4 5 6 0 B 1 & T W 4 2 9 3 2 0 B	2－1 1

☐ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

3 0. 0 1. 2 0 0 9

国際調査報告の発送日

1 0. 0 2. 2 0 0 9

国際調査機関の名称及びあて先
日本国特許庁（I S A / J P）
郵便番号 1 0 0－8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

関根 洋之

電話番号 0 3－3 5 8 1－1 1 0 1 内線 3 2 5 8

2 S

8 8 0 3