



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

200 797

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 18 07 78
(21) PV 4772-78

(51) Int. Cl. G 05 F 1/10 //

// H 02 H 7/10 ✓

(40) Zveřejněno 31 01 80
(45) Vydáno 01 02 83

(75)
Autor vynálezu PARKAN PETR ing. a
PATÁK ZDENĚK ing., PRAHA

(54) ZAPOJENÍ PRO PROUDOVOU OCHRANU ZÁTĚŽE U PARALELNĚ SPOJENÝCH NAPÁJECÍCH ZDROJŮ

1

Vynález se týká zapojení pro proudovou ochranu zátěže u dvou nebo více paralelně spojených napájecích zdrojů stejnosměrného napětí.

Rostoucí požadavky na velikost výstupních proudů napájecích zdrojů, zvláště ve výpočetní technice, vedou často k nutnosti řadit několik zdrojů paralelně. Tento paralelní provoz se řeší buď speciálními elektronickými obvody nebo častěji pouhým paralelním propojením výstupních svorek zdrojů, obsahujících proudové omezení. Potom výstupní napětí je určeno jediným zdrojem s nejnižší nastavenou nominální hodnotou napětí a zbývající zdroje pracují na mezi proudového omezení. Takto spojené zdroje jsou schopny dodávat maximální výstupní proudy, takže součtový proud do zátěže může dosáhnout velkých hodnot. Při nežádoucím zkratu na zátěži může tedy dojít k poškození zařízení. To vedlo na požadavek, aby při dosažení hodnoty proudového omezení všech paralelně spojených zdrojů došlo k jejich okamžitému vypnutí.

Tento požadavek řeší zapojení pro proudovou ochranu zátěže u paralelně spojených zdrojů podle vynálezu, v němž druhý výstup první vypínací paměti je spojen přes paměťové vývody prvního a druhého napájecího zdroje s druhým výstupem druhé vypínací paměti, jehož podstatou je, že výstup prvního proudového zesilovače je spojen se vstupem prvního vypínacího obvodu, jehož regulační výstup je spojen s anodou první proudové sčítací diody a jehož vypínací výstup je spojen se vstupem první vypínací paměti, s vypínacím vývodem prvního napá-

jecího zdroje, s vypínacím vývodem druhého napájecího zdroje, s vypínacím výstupem druhého napájecího zdroje a vstupem druhé vypínací paměti, přičemž výstup druhého proudového zesilovače je spojen se vstupem druhého vypínacího obvodu, jehož regulační výstup je spojen s anodou druhé proudové sčítací diody.

Zapojení podle vynálezu řeší jednoduchým způsobem požadavek vypínací proudové ochrany paralelně spojených zdrojů k ochraně zátěže. Zapojení je zvláště výhodné pro impulsně regulované napájecí zdroje, které je možno jednoduše logicky vypnout. Tyto zdroje již většinou obsahují paměť pro logické vypnutí. Obvod zároveň umožňuje přesně vyhodnotit a indikovat stav, kdy zdroj přechází z napěťové vazby do proudové, což může být využito i v jiných aplikacích.

Princip vynálezu bude popsán pomocí výkresu, kde na obr. 1 je příklad zapojení dvou paralelně spojených zdrojů a na obr. 2 příklad konkrétní realizace prvního vypínacího obvodu prvního napájecího zdroje. Na obr. 1 je blokově naznačen první a druhý napájecí zdroj 1 a 2, kde na vstup 101 prvního napájecího zdroje 1 a zároveň na první vstup prvního silového bloku 11 je přivedeno vstupní napětí U1. Výstupní napětí prvního napájecího zdroje 1 se z prvního a druhého výstupu prvního silového bloku 11 přivádí na oba napájecí výstupy 102, 103 prvního napájecího zdroje 1 a z nich na první a druhý vstup prvního napěťového zesilovače 12, jehož výstup je spojen s anodou první napěťové sčítací diody 13, jejíž katoda je spojena s katodou první proudové sčítací diody 16 a zároveň s prvním vstupem prvního řídicího obvodu 18, jehož výstup je spojen s druhým vstupem prvního silového bloku 11. Třetí výstup prvního silového bloku 11 je veden na vstup prvního proudového zesilovače 14, jehož výstup 141 je spojen se vstupem 151 prvního vypínacího obvodu 15, jehož regulační výstup 152 je spojen s anodou první proudové sčítací diody 16 a jehož vypínací výstup 153 je spojen se vstupem 171 první vypínací paměti 17 a zároveň s vypínacím vývodem 104 prvního napájecího zdroje 1. První výstup první vypínací paměti 17 je spojen s druhým vstupem prvního řídicího obvodu 18 a druhý výstup první vypínací paměti 17 je spojen s paměťovým vývodem 105 prvního napájecího zdroje 1. Napájecí výstupy 102 a 202 prvního a druhého napájecího zdroje 1 a 2 jsou spolu spojeny a tvoří první výstup paralelního spojení zdrojů. Druhý výstup paralelního spojení zdrojů je tvořen spojenými napájecími výstupy 103 a 203 prvního a druhého napájecího zdroje 1 a 2. Na vstup 201 druhého napájecího zdroje 2 je přivedeno vstupní napětí U2. Vypínací vývod 104 prvního napájecího zdroje 1 je spojen s vypínacím vývodem 204 druhého napájecího zdroje 2 a paměťový vývod 105 prvního napájecího zdroje 1 je spojen s paměťovým vývodem 205 druhého napájecího zdroje 2. Jinak jsou obvody, jejich propojení i následující popsaná funkce druhého napájecího zdroje 2 stejné jako u prvního napájecího zdroje 1. Druhý napájecí zdroj 2 obsahuje druhý silový blok 21, druhý napěťový zesilovač 22, druhou napěťovou sčítací diodu 23, druhý proudový zesilovač 24, druhý vypínací obvod 25, druhou proudovou sčítací diodu 26, druhou vypínací paměť 27 a druhý řídicí obvod 28.

První napájecí zdroj 1 vytváří ze vstupního napětí U1 prostřednictvím prvního silového bloku 11 výstupní stejnosměrné napětí na napájecích výstupech 102 a 103. Stabilizaci napětí zdroje zajišťuje první napěťový zesilovač 12, snímající výstupní napětí a omezení výstupního

proudu první proudový zesilovač 14 snímající velikost výstupního proudu prvního napájecího zdroje 1 z třetího výstupu prvního silového bloku 11. První vypínací obvod 15 převádí výstupní signál z prvního proudového zesilovače 14 do sčítacího bodu, tvořeného první proudovou sčítací diodou 16 a první napětovou sčítací diodou 13. První řídicí obvod 18 je ovládán napětím ze sčítacího bodu a ovládá svým výstupem ve smyslu záporné zpětné vazby první silový blok 11. V okamžiku, kdy dochází k takovému odběru výstupního proudu do zátěže, že oba zdroje přechází do proudové zpětné vazby, objeví se na spojených vypínacích vývodech 104 a 204 změna úrovně napětí, která způsobí překlopení první a druhé vypínací paměti 17 a 27. Spojené paměťové vývody 105 a 205 prvního a druhého napájecího zdroje 1 a 2 zajišťují spolehlivé překlopení obou vypínacích pamětí 17 a 27 ve všech poruchových stavech obou napájecích zdrojů, při kterých dochází k jejich vypnutí. Překlopení obou vypínacích pamětí logicky vypne oba napájecí zdroje.

Příklad konkrétní realizace prvního vypínacího obvodu 15 je na obr. 2, kde jeho vstup 151 je spojen s emitorem prvního PNP tranzistoru 154, jehož báze je spojena s regulačním výstupem 152 prvního vypínacího obvodu 15, jehož vypínací výstup 153 je spojen s prvním vývodem druhého odporu 158 a emitorem druhého PNP tranzistoru 157. Kolektor druhého PNP tranzistoru 157 je spojen se zemí a jeho báze je spojena jednak přes první odpor 156 se zemí a dále s katodou LED diody 155, jejíž anoda je spojena s kolektorem prvního PNP tranzistoru 154. Druhý vývod druhého odporu 158 je spojen se zdrojem +UB kladného napájecího napětí.

Je-li první napájecí zdroj 1 v napětové vazbě, je první PNP tranzistor 154 zavřen, LED dioda 155 nesvítí a první odpor 156 udržuje prostřednictvím druhého PNP tranzistoru 157 zapojeného jako emitorový sledovač vypínací výstup 153 v úrovni logické nuly. Tato úroveň na vypínacích vývodech 104 a 204 obou napájecích zdrojů 1 a 2 se udržuje bez ohledu, zda druhý napájecí zdroj 2 pracuje v napětové nebo proudové zpětné vazbě. Přechází-li první napájecí zdroj 1 do proudové zpětné vazby, dojde vlivem zvětšení napětí na výstupu 141 prvního proudového zesilovače 14 k otevření prvního PNP tranzistoru 154 s zároveň první proudové sčítací diody 16. Proud procházející otevřeným prvním PNP tranzistorem 154 rozsvítí LED diodu 155 a zároveň vytvoří na prvním odporu 156 úbytek napětí. Je-li druhý napájecí zdroj 2 v napětové zpětné vazbě, udržuje druhý vypínací obvod 25 na vypínacích vývodech 104 a 204 obou napájecích zdrojů 1 a 2 úroveň logické nuly. K přechodu do úrovně logické jedničky dojde teprve v případě, že i druhý napájecí zdroj 2 přejde do proudové zpětné vazby. V tomto okamžiku dojde prostřednictvím první a druhé vypínací paměti 17 a 27 k logickému vypnutí obou napájecích zdrojů.

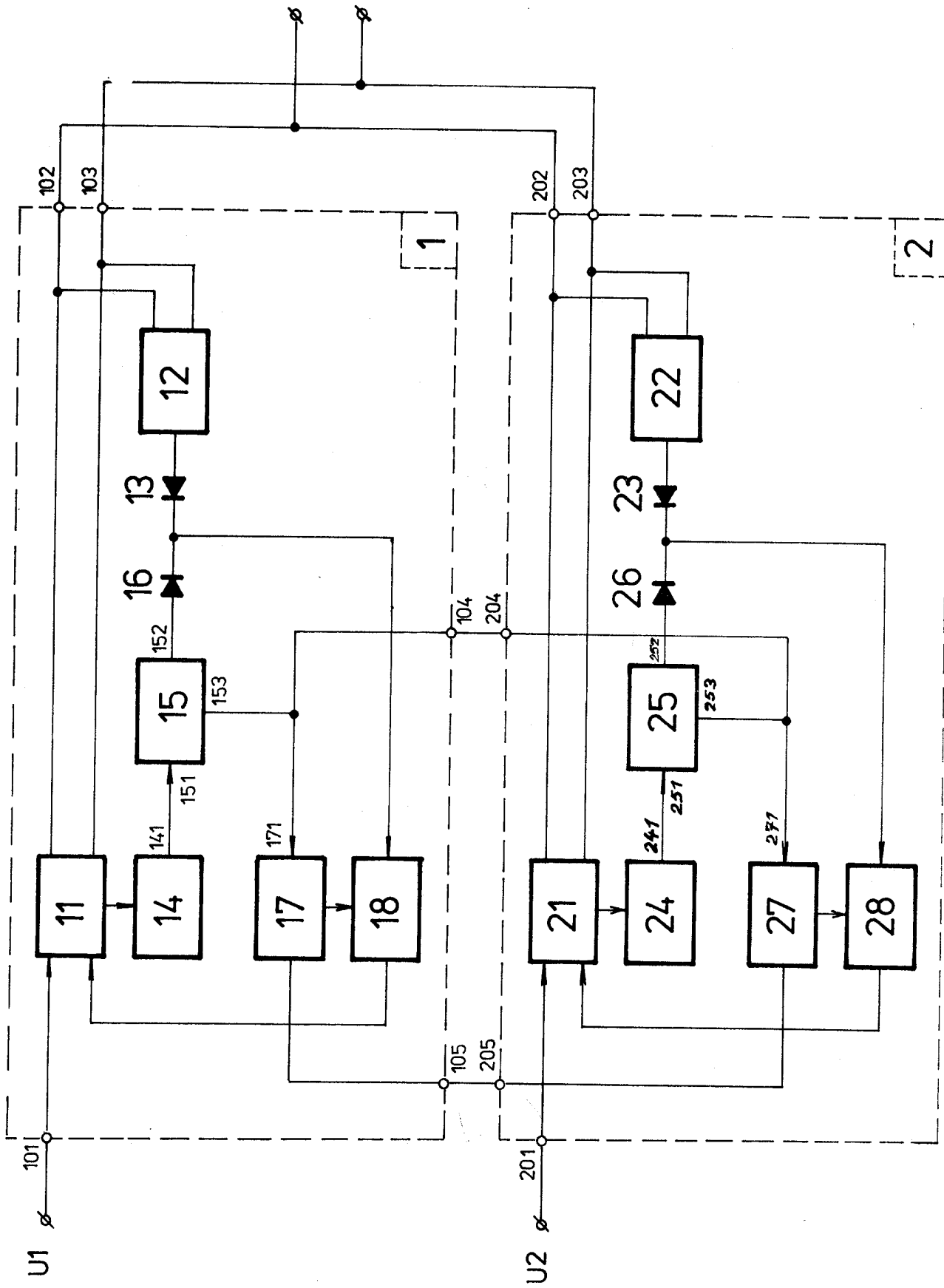
Uvedeného zapojení podle vynálezu je možno použít pro vypínací proudovou ochranu zátěže i u většího počtu paralelně spojených napájecích zdrojů.

P Ř E D M Ě T V Y N Á L E Z U

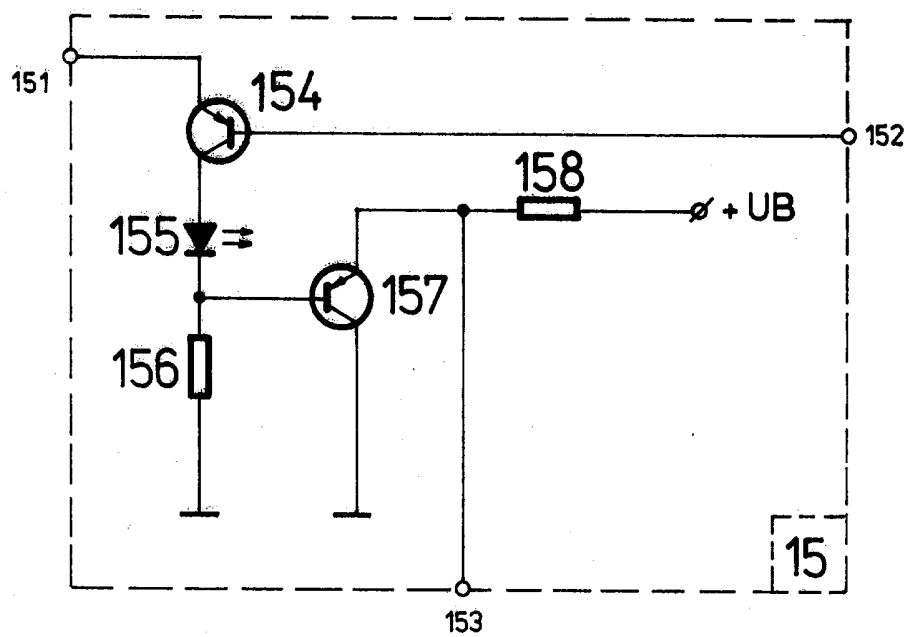
1. Zapojení pro proudovou ochranu zátěže u paralelně spojených napájecích zdrojů, v němž druhý výstup první vypínací paměti je spojen přes paměťové vývody prvního a druhého napá-

jecího zdroje s druhým výstupem druhé vypínací paměti, vyznačené tím, že výstup /141/ prvního proudového zesilovače /14/ je spojen se vstupem /151/ prvního vypínacího obvodu /15/, jehož regulační výstup /152/ je spojen s anodou první proudové sčítací diody /16/ a jehož vypínací výstup /153/ je spojen jednak se vstupem /171/ první vypínací paměti /17/, jednak s vypínacím vývodem /104/ prvního napájecího zdroje /1/, jednak s vypínacím vývodem /204/ druhého napájecího zdroje /2/, jednak s vypínacím výstupem /253/ druhého vypínacího obvodu /25/ a jednak se vstupem /271/ druhé vypínací paměti /27/, přičemž výstup /241/ druhého proudového zesilovače /24/ je spojen se vstupem /251/ druhého vypínacího obvodu /25/, jehož regulační výstup /252/ je spojen s anodou druhé proudové sčítací diody /26/.

2. Zapojení pro proudovou ochranu zátěže u paralelně spojených napájecích zdrojů podle bodu 1, vyznačené tím, že vstup /151/ prvního vypínacího obvodu /15/ je spojen s emitorem prvního PNP tranzistoru /154/, jehož báze je spojena s regulačním výstupem /152/ prvního vypínacího obvodu /15/, jehož vypínací výstup /153/ je spojen jednak s prvním vývodem druhého odporu /158/ a jednak s emitorem druhého PNP tranzistoru /157/, jehož kolektor je spojen se zemí a jehož báze je spojena s prvním vývodem prvního odporu /156/ a zároveň s katodou LED diody /155/, jejíž anoda je spojena s kolektorem prvního PNP tranzistoru /154/ a dále, kde druhý vývod prvního odporu /156/ je spojen se zemí a kde druhý vývod druhého odporu /158/ je spojen se zdrojem $+U_B$ kladného napájecího napětí.



Обр. 1



Obr. 2