

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y

PATENTU TYMCZASOWEGO

80 015

Patent tymczasowy, dodatkowy
do patentu _____

Zgłoszono: 11.10.1973 (P. 165793)

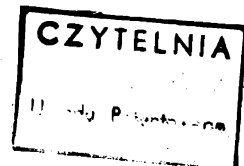
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.10.1974

Opis patentowy opublikowano: 30.09.1975

Kl. 21a¹, 36/22

MKP H03k 21/06



Twórcy wynalazku: Teresa Kramarowska, Wanda Banaszewska

Uprawniony z patentu tymczasowego: Ośrodek Badawczo-Rozwojowy Pomiarów
i Automatyki Elektronicznej, Wrocław (Polska)

Układ przystosowujący licznik rewersyjny do wyznaczania sumy lub różnicy przebiegów pochodzących z dwóch odrębnych torów

Przedmiotem wynalazku jest układ przystosowujący licznik rewersyjny do wyznaczania sumy lub różnicy przebiegów pochodzących z dwu odrębnych torów, przeznaczony do stosowania w tych elektronicznych układach, gdzie zachodzi potrzeba sumowania impulsów niezależnych częściowo o dowolnym czasie trwania a pochodzących z dwu odrębnych torów, bądź też gdy wymagana jest potrzeba wyznaczenia różnicy określonych wyżej impulsów.

Nie znane są układy przystosowujące licznik rewersyjny do tworzenia sumy lub różnicy dwu przebiegów impulsowych pochodzących z dwu odrębnych torów.

Istota wynalazku. Układ według wynalazku ma na wejściu dwa przerzutniki z których każdy ma taktujące wejście połączone z jednym z dwu torów zliczanych impulsów, przy czym wyjście każdego z wymienionych przerzutników jest połączone odpowiednio z dwoma wejściami jednego przyporządkowanego mu dodatkowego przerzutnika, zaś zanegowane wyjście każdego z dwu dodatkowych przerzutników jest połączone z jednym z wejść współpracującego z danym dodatkowym przerzutnikiem elementu NAND, którego wyjście z kolei jest połączone z wejściem przyporządkowanego mu elementu negacji której wyjście jest połączone z kasującym wejściem przerzutnika współpracującego z danym dodatkowym przerzutnikiem, a zanegowane wyjścia obydwu dodatkowych przerzutników są połączone odpowiednio z dwoma wejściami wspólnego elementu NAND którego wyjście jest połączone z wejściem liczącego licznika rewersyjnego, podczas gdy kasujące wejście obydwu dodatkowych przerzutników, oraz ich taktujące wejścia są połączone z odpowiednimi wejściami przesuwanego pierścieniowego rejestru, który jest również połączony poprzez kolejny układ NAND i kolejny przerzutnik z wejściem sterującym kierunkiem zliczania rewersyjnego licznika, a drugie wejścia dwóch elementów NAND współpracujących z dwoma dodatkowymi przerzutnikami są zwarte i połączone z zewnętrznym źródłem impulsu kasującego.

Układ według wynalazku umożliwia tworzenie sumy lub różnicy impulsów niezależnych czasowo, o dowolnym czasie trwania impulsu, pochodzących z dwóch odrębnych torów, w warunkach wykorzystania do powyższego celu licznika rewersyjnego.

Objaśnienie rysunków. Wynalazek zostanie bliżej objaśniony w przykładzie wykonania przedstawionym na załączonym rysunku, na którym przedstawiono schemat elektryczny układu.

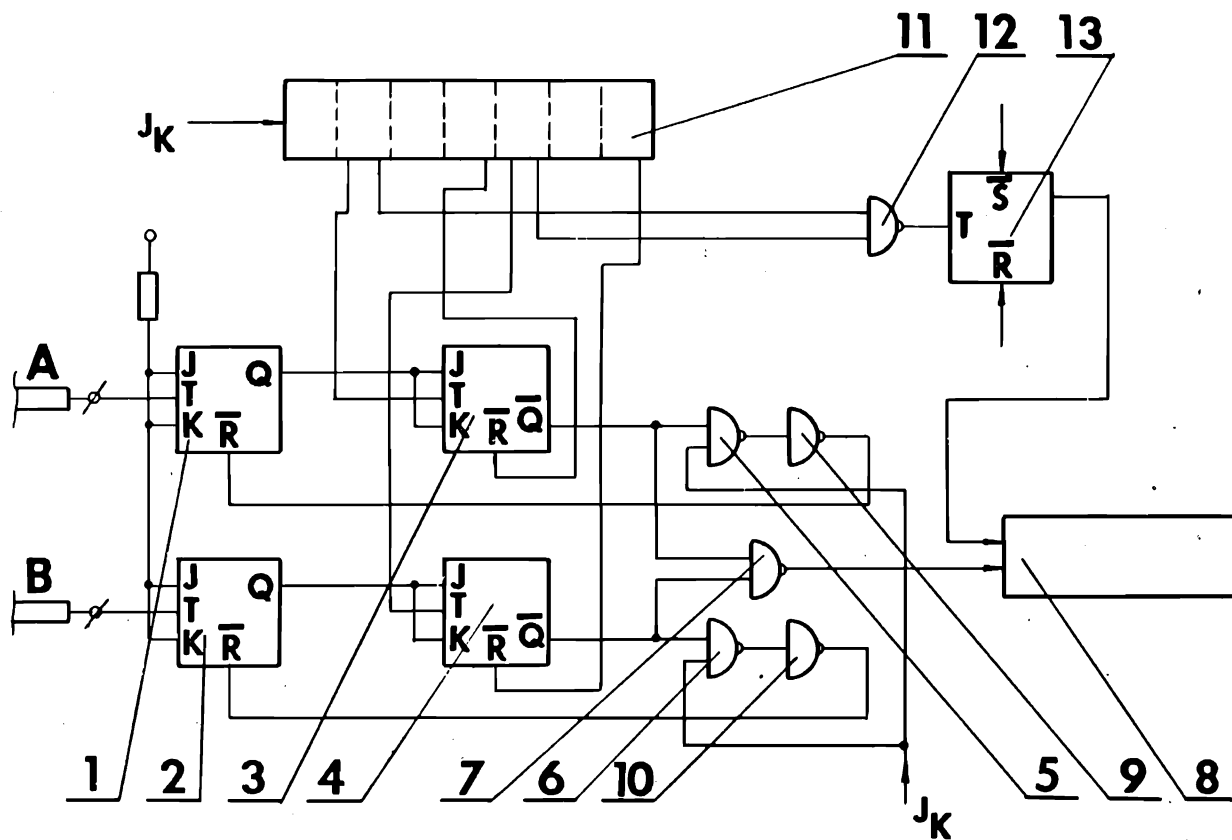
Przykład wykonania wynalazku. Układ według wynalazku ma na wejściu dwa przerzutniki 1 i 2, z których pierwszy przerzutnik 1 ma taktujące wejście T połączone z wyjściem jednego toru A zliczanych impulsów, zaś drugi przerzutnik 2 ma taktujące wejście T połączone z wyjściem drugiego toru B zliczanych impulsów. Wyjście Q pierwszego przerzutnika 1 jest połączone z dwoma wejściami J i K przyporządkowanego mu dodatkowego przerzutnika 3, zaś wyjście Q drugiego przerzutnika 2 jest połączone z dwoma wejściami J i K przyporządkowanego mu drugiego dodatkowego przerzutnika 4. Zanegowane wyjście Q pierwszego dodatkowego przerzutnika 3 jest połączone z jednym z wejść współpracującego z nimi elementu NAND 5, zaś zanegowane wyjście Q drugiego dodatkowego przerzutnika 4 jest połączone z jednym z wejść współpracującego z nim drugiego elementu NAND 6, przy czym zanegowane wyjścia Q obydwu dodatkowych przerzutników 3 i 4 są połączone jednocześnie z dwoma wejściami wspólnego elementu NAND 7, którego wyjście jest połączone z wejściem liczącym rewersyjnego licznika 8.

Wyjście elementu NAND 5 współpracującego z pierwszym dodatkowym przerzutnikiem 3 jest połączone z wejściem elementu negacji 9, której wyjście jest połączone z kasującym wejściem $\bar{R}$ pierwszego przerzutnika 1. Wyjście drugiego elementu NAND 6 jest połączone z wejściem drugiego elementu negacji 10 którego wyjście jest połączone z kasującym wejściem $\bar{R}$ drugiego przerzutnika 2. Drugie wejścia obydwu elementów NAND 5 i 6 są ze sobą zwarte i połączone z zewnętrznym źródłem impulsów kasujących Ik. Wyjście taktujące T pierwszego dodatkowego przerzutnika 3 jest połączone z wyjściem drugiego elementu siedmio-elementowego przesuwne, pierścieniowego rejestru 11, zaś kasujące wejście $\bar{R}$ omawianego dodatkowego przerzutnika 3 jest połączone z wyjściem czwartego elementu pierścieniowego rejestru 11. Taktujące wejście T drugiego dodatkowego przerzutnika 4 jest połączone z wyjściem piątego elementu pierścieniowego rejestru 11, zaś kasujące wejście $\bar{R}$ omawianego przerzutnika 4 jest połączone z wyjściem siódmego elementu pierścieniowego rejestru 11. Jednocześnie zanegowane wyjścia drugiego i piątego elementu pierścieniowego rejestru 11 są połączone poprzez kolejny układ NAND 12 z taktującym wejściem kolejnego przerzutnika 13, którego wyjście jest połączone z wejściem sterującym kierunkiem zliczania rewersyjnego licznika 8.

Działanie układu według wynalazku. Każdy z impulsów przychodzących z torów A i B zostaje zapamiętany odpowiednio przez przerzutnik 1 lub 2 a następnie stany tych przerzutników przepisane są sygnałami drugiego i piątego elementu pierścieniowego rejestru 11 podawanymi na taktujące wejścia T dodatkowych przerzutników 3 i 4. Stany wyjść Q dodatkowych przerzutników 3 i 4 są wykorzystywane do kasowania stanów przerzutników 1 i 2 oraz rejestracji impulsów przychodzących z torów A i B. Stan przerzutnika 13 wykorzystywany jest do ustalenia kierunku zliczania rewersyjnego licznika 8 i może być wymuszany przez zewnętrzne sygnały „O” na kasującym wejściu $\bar{R}$ przerzutnika 13 w przypadku procesu odejmowania oraz zewnętrzne sygnały „O” na wejściu S tegoż przerzutnika w przypadku dodawania, bądź też sygnałem wyjściowym kolejnego elementu NAND 12 sterowanego negacjami sygnałów drugiego i piątego elementu pierścieniowego rejestru 11.

Zastrzeżenie patentowe

Układ przystosowujący licznik rewersyjny do wyznaczania sumy lub różnicy przebiegów pochodzących z dwóch odrębnych torów, znamienny tym, że ma na wejściu dwa przerzutniki (1 i 2) z których jeden przerzutnik (1) ma taktujące wejście (T) połączone z jednym torem (A) zliczanych przebiegów impulsowych, zaś drugi przerzutnik (2) ma taktujące wejście (T) połączone z drugim torem (B) zliczanych impulsów przy czym wyjście (Q) każdego z wymienionych przerzutników (1 i 2) jest połączone odpowiednio z dwoma wejściami (J i K) jednego przyporządkowanego mu dodatkowego przerzutnika (3, 4) natomiast zanegowane wyjście (Q) każdego z dwu dodatkowych przerzutników (3 i 4) jest połączone z jednym z wejść współpracującego z danym dodatkowym przerzutnikiem elementu NAND (5, 6) którego wyjście z kolei jest połączone z wejściem przyporządkowanego mu elementu negacji (9, 10) której wyjście jest połączone z kasującym wejściem ($\bar{R}$) przerzutnika (1, 2) współpracującego z danym dodatkowym przerzutnikiem (3, 4) a zanegowane wyjścia ($\bar{Q}$) obydwu dodatkowych przerzutników (3 i 4) są połączone odpowiednio z dwoma wejściami wspólnego elementu NAND (7), którego wyjście jest połączone z wejściem liczącym licznika rewersyjnego (8), podczas gdy kasujące wejścia ($\bar{R}$) obydwu dodatkowych przerzutników (3 i 4) oraz ich taktujące wejścia (T) są połączone z odpowiednimi wejściami przesuwne pierścienia rejestru (11) który jest również połączony poprzez kolejny układ NAND (12) i kolejny przerzutnik (13) z wejściem sterującym kierunkiem zliczania rewersyjnego licznika (8), a drugie wejścia elementów NAND (5 i 6) współpracujących z dodatkowymi przerzutnikami (3 i 4) są zwarte i połączone z zewnętrznym źródłem impulsów kasujących (Ik).



CZYTELNI
Urzedu Patentowego
Polskiej Rzeczypospolitej 1944-1945