

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6701149号
(P6701149)

(45) 発行日 令和2年5月27日(2020.5.27)

(24) 登録日 令和2年5月8日(2020.5.8)

(51) Int.Cl. F I
HO 1 L 27/146 (2006.01) HO 1 L 27/146 D
HO 4 N 5/369 (2011.01) HO 4 N 5/369

請求項の数 26 (全 20 頁)

(21) 出願番号	特願2017-206330 (P2017-206330)	(73) 特許権者	000001007
(22) 出願日	平成29年10月25日 (2017.10.25)		キヤノン株式会社
(62) 分割の表示	特願2017-75445 (P2017-75445) の分割		東京都大田区下丸子3丁目30番2号
原出願日	平成24年2月29日 (2012.2.29)	(74) 代理人	100076428
(65) 公開番号	特開2018-22924 (P2018-22924A)		弁理士 大塚 康德
(43) 公開日	平成30年2月8日 (2018.2.8)	(74) 代理人	100115071
審査請求日	平成29年11月17日 (2017.11.17)		弁理士 大塚 康弘
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 撮像装置およびカメラ

(57) 【特許請求の範囲】

【請求項1】

第1面とその反対側の第2面とを有し、複数の光電変換部が配列された画素部を有する半導体層と、

前記半導体層の前記第2面側に、前記画素部に光を入射させるように配されたレンズと

、
前記半導体層の前記第1面側に配された多層配線層と、を有するチップを備える撮像装置であって、

前記多層配線層は、

第1導電層と、

前記第1導電層と前記半導体層とを電気的に接続するコンタクトプラグと、

を有し、

前記半導体層には、

前記第1導電層に達する開口と、

前記画素部と前記開口との間に位置する第1溝と、

前記開口に対して前記第1溝とは反対側に位置する第2溝と、

前記チップの外縁と前記第2溝との間に位置する第3溝と、

が設けられており、

前記コンタクトプラグは、平面視において前記第2溝と前記第3溝との間に位置し、

前記撮像装置は、

前記第 2 面と前記レンズとの間に配され、前記半導体層における少なくとも前記第 1 溝と前記開口との間および前記第 2 溝と前記開口との間の部分と、前記画素部とを覆う第 1 膜と、

前記第 2 面と前記第 1 膜との間に前記部分および前記画素部を覆うように配され、少なくとも前記第 1 及び前記第 2 溝内を被覆する第 2 膜と、

を更に備える

ことを特徴とする撮像装置。

【請求項 2】

基板をさらに備え、

前記多層配線層は前記基板と前記半導体層との間に配されている、

ことを特徴とする請求項 1 に記載の撮像装置。

10

【請求項 3】

前記基板にはトランジスタが設けられている、

ことを特徴とする請求項 2 に記載の撮像装置。

【請求項 4】

前記レンズと前記第 2 膜との間に設けられたカラーフィルタをさらに備える、

ことを特徴とする請求項 1 から請求項 3 の何れか 1 項に記載の撮像装置。

【請求項 5】

前記開口の中に配された導電体をさらに備える、

ことを特徴とする請求項 1 から請求項 4 の何れか 1 項に記載の撮像装置。

20

【請求項 6】

前記導電体は前記第 1 導電層に接する、

ことを特徴とする請求項 5 に記載の撮像装置。

【請求項 7】

前記多層配線層は、前記第 1 導電層と前記半導体層との間に配された複数の導電層を含む、

ことを特徴とする請求項 6 に記載の撮像装置。

【請求項 8】

前記第 2 膜は前記導電体と前記半導体層との間に延在する、

ことを特徴とする請求項 6 または請求項 7 に記載の撮像装置。

30

【請求項 9】

前記開口の中に配された導電体と、基板とをさらに備え、

前記多層配線層は前記基板と前記半導体層との間に配されており、

前記導電体は前記第 1 導電層に接しており、

前記多層配線層は、前記導電体が接する前記第 1 導電層と前記基板との間に配された複数の導電層を含む、

ことを特徴とする請求項 1 に記載の撮像装置。

【請求項 10】

前記導電体が接する前記第 1 導電層は銅配線である、

ことを特徴とする請求項 6 から請求項 9 の何れか 1 項に記載の撮像装置。

40

【請求項 11】

前記第 1 膜は、前記開口の中には配されていない、

ことを特徴とする請求項 1 から請求項 10 の何れか 1 項に記載の撮像装置。

【請求項 12】

前記第 2 膜は、前記開口の側面の少なくとも一部と底面の少なくとも一部とを覆う、

ことを特徴とする請求項 1 から請求項 11 の何れか 1 項に記載の撮像装置。

【請求項 13】

前記第 1 ~ 前記第 3 溝は前記半導体層を貫通している、

ことを特徴とする請求項 1 から請求項 12 の何れか 1 項に記載の撮像装置。

【請求項 14】

50

前記第 1 ~ 前記第 3 溝の中には固体でない空間が存在する、
ことを特徴とする請求項 1 から請求項 1 3 の何れか 1 項に記載の撮像装置。

【請求項 1 5】

前記開口の幅は前記第 1 ~ 前記第 3 溝の幅よりも大きい、
ことを特徴とする請求項 1 から請求項 1 4 の何れか 1 項に記載の撮像装置。

【請求項 1 6】

前記多層配線層は前記第 2 溝を取り囲むように配置されたシール部を含む、
ことを特徴とする請求項 1 から請求項 1 5 の何れか 1 項に記載の撮像装置。

【請求項 1 7】

前記多層配線層は前記第 2 溝と前記開口との間に配置されたシール部を含む、
ことを特徴とする請求項 1 から請求項 1 6 の何れか 1 項に記載の撮像装置。

10

【請求項 1 8】

前記第 1 及び前記第 2 溝の少なくとも一方は前記多層配線層に達する、
ことを特徴とする請求項 1 から請求項 1 7 の何れか 1 項に記載の撮像装置。

【請求項 1 9】

前記半導体層には S T I 構造を有する素子分離が設けられている、
ことを特徴とする請求項 1 から請求項 1 8 の何れか 1 項に記載の撮像装置。

【請求項 2 0】

前記第 2 膜は、前記第 3 溝内を更に被覆している
ことを特徴とする請求項 1 から請求項 1 9 の何れか 1 項に記載の撮像装置。

20

【請求項 2 1】

前記第 1 膜は、前記第 1 溝、前記第 2 溝および前記第 3 溝内には設けられていない
ことを特徴とする請求項 1 から請求項 2 0 の何れか 1 項に記載の撮像装置。

【請求項 2 2】

第 1 面とその反対側の第 2 面とを有し、複数の光電変換部が配列された画素部を有する
半導体層と、

前記半導体層の前記第 1 面側に配された多層配線層と、を有するチップを備える撮像装
置であって、

前記多層配線層は、

第 1 導電層と、

前記第 1 導電層と前記半導体層とを電氣的に接続するコンタクトプラグと、

を有し、

前記半導体層の前記第 2 面側かつ前記画素部より外側には、少なくとも、前記第 1 導電
層を露出する開口と、第 1 溝と、第 2 溝と、第 3 溝とが設けられており、

前記開口の中には、前記第 1 導電層に接する導電体が配され、

前記画素部から前記チップの外縁に向かう方向において、前記第 1 溝と、前記開口と、
前記第 2 溝と、前記第 3 溝とがこの順に位置し、

前記コンタクトプラグは、平面視において前記第 2 溝と前記第 3 溝との間に位置してい
る

ことを特徴とするに記載の撮像装置。

40

【請求項 2 3】

前記第 1 溝と前記第 2 溝と前記第 3 溝との内壁を覆う膜を更に備える

ことを特徴とする請求項 2 2 に記載の撮像装置。

【請求項 2 4】

前記画素部を覆うと共に前記開口および前記第 1 ~ 前記第 3 溝の個々の側面を覆う膜を
更に備える

ことを特徴とする請求項 2 2 に記載の撮像装置。

【請求項 2 5】

前記方向において、

前記第 1 溝と前記開口とは互いに隣接しており、

50

前記開口と前記第 2 溝とは互いに隣接しており、
 前記第 2 溝と前記第 3 溝とは互いに隣接している
 ことを特徴とする請求項 2 2 から請求項 2 4 の何れか 1 項に記載の撮像装置。

【請求項 2 6】

請求項 1 乃至 2 5 のいずれか一項に記載の撮像装置と、
 前記撮像装置から出力された信号を処理するプロセッサと、を含む
 ことを特徴とするカメラ。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、固体撮像装置およびその製造方法に関する。

【背景技術】

【0002】

特許文献 1 には、受光部を構成する部材とそれを駆動する周辺回路を構成する部材とを結合して形成されたイメージセンサが開示されている。受光部を構成する部材は、マイクロレンズ、カラーフィルタ、フォトダイオード、トランスファートランジスタおよびメタルラインを有する。周辺回路を構成する部材は、受光部側のメタルラインと接続するためのメタルライン、ソース/ドレイン領域が形成された基板、絶縁膜、パッド、および、該絶縁膜および該基板を貫通して該パッドとメタルラインとを接続する接続部を有する。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2006 - 191081 公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 に記載された構成では、基板を貫通した接続部が該基板と接触しているため、複数のパッドを設けた場合において、該複数のパッドの絶縁が不完全になりうる。基板に形成された貫通口の側面を絶縁体で覆った後に接続部を形成する方法も考えられるが、この場合、深い貫通口の側面に安定的に絶縁膜を形成することが要求される。

30

【0005】

本発明は、半導体層を貫通して配置される導電体の絶縁を簡単な方法で確実にを行うために有利な技術を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の 1 つの側面は撮像装置に係り、前記撮像装置は、第 1 面とその反対側の第 2 面とを有し、複数の光電変換部が配列された画素部を有する半導体層と、前記半導体層の前記第 2 面側に、前記画素部に光を入射させるように配されたレンズと、前記半導体層の前記第 1 面側に配された多層配線層と、を有するチップを備える撮像装置であって、前記多層配線層は、第 1 導電層と、前記第 1 導電層と前記半導体層とを電気的に接続するコンタクトプラグと、を有し、前記半導体層には、前記第 1 導電層に達する開口と、前記画素部と前記開口との間に位置する第 1 溝と、前記開口に対して前記第 1 溝とは反対側に位置する第 2 溝と、前記チップの外縁と前記第 2 溝との間に位置する第 3 溝と、が設けられており、前記コンタクトプラグは、平面視において前記第 2 溝と前記第 3 溝との間に位置し、前記撮像装置は、前記第 2 面と前記レンズとの間に配され、前記半導体層における少なくとも前記第 1 溝と前記開口との間および前記第 2 溝と前記開口との間の部分と、前記画素部とを覆う第 1 膜と、前記第 2 面と前記第 1 膜との間に前記部分および前記画素部を覆うように配され、少なくとも前記第 1 及び前記第 2 溝内を被覆する第 2 膜と、を更に備えることを特徴とする。

40

50

【発明の効果】

【0007】

本発明は、半導体層を貫通して配置される導電体の絶縁を簡単な方法で確実にを行うために有利な技術を提供することを目的とする。

【図面の簡単な説明】

【0008】

【図1】第1実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図2】第1実施形態の固体撮像装置の平面レイアウトを模式的に示す図。

【図3】第1実施形態の固体撮像装置の回路構成を示す図。

【図4A】第1実施形態の固体撮像装置の製造方法を説明する模式的断面図。

10

【図4B】第1実施形態の固体撮像装置の製造方法を説明する模式的断面図。

【図4C】第1実施形態の固体撮像装置の製造方法を説明する模式的断面図。

【図4D】第1実施形態の固体撮像装置の製造方法を説明する模式的断面図。

【図5】第1実施形態の固体撮像装置の部分的な構成を模式的に示す図。

【図6】第2実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図7】第3実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図8】第4実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図9】第5実施形態の固体撮像装置の平面レイアウトを模式的に示す図。

【図10】第6実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図11】第7実施形態の固体撮像装置の断面構造を模式的に示す断面図。

20

【図12】第8実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図13】第9実施形態の固体撮像装置が配列されたウエハを模式的に示す図。

【図14】第9実施形態の固体撮像装置の平面レイアウトを模式的に示す図。

【図15】第9実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図16】第10実施形態の固体撮像装置の断面構造を模式的に示す断面図。

【図17】第10実施形態の固体撮像装置の平面レイアウトを模式的に示す図。

【発明を実施するための形態】

【0009】

本発明の固体撮像装置は、例えば、MOSイメージセンサおよびCCDイメージセンサなどの種々のイメージセンサに適用されうる。また、本発明の固体撮像装置は、光電変換部が形成された半導体層の2つの面のうち光入射面と反対側の面に多層配線層が配置された固体撮像装置、および、多層配線層に設けられた開口を通して光電変換部に光が入射する固体撮像装置の双方に適用されうる。前者は、いわゆる裏面照射型の固体撮像装置であり、ボンディング用の電極は、光入射面およびその反対側の面のいずれにも設けられうる。後者は、従来から主流の固体撮像装置であり、これを便宜的に表面照射型と呼ぶことにする。

30

【0010】

以下、本発明の固体撮像装置およびその製造方法を裏面照射型の固体撮像装置およびその製造方法に適用した例を説明する。しかしながら、本発明は、表面照射型の固体撮像装置およびその製造方法にも適用可能である。本発明を表面照射型の固体撮像装置およびその製造方法に適用する場合、後者は、ボンディング用の電極は、典型的には、光電変換部が形成された半導体層の2つの面のうち光入射面とは反対側の面に配置されうる。

40

【0011】

〔第1実施形態〕

図3を参照しながら以下の各実施形態に共通に適用されうる固体撮像装置の回路構成を例示的に説明する。ここでは、一例として、信号電荷が電子である場合について説明する。固体撮像装置は、複数の光電変換部303が配列された画素部301と、画素部301から信号を読み出すための制御回路および読み出された信号を処理する信号処理回路を含む周辺回路部302とを有する。

【0012】

50

画素部 301 は、複数の光電変換部 303 と、複数の転送トランジスタ 304 と、複数の増幅トランジスタ 306 と、複数のリセットトランジスタ 307 とを含む。画素部 301 は、別の観点において、複数の画素を含み、各画素は、1つの光電変換部 303 を含む。図 3 に示された例では、各画素は、光電変換部 303 と、転送トランジスタ 304 と、増幅トランジスタ 306 と、リセットトランジスタ 307 とを含む。他の例においては、増幅トランジスタ 306 およびリセットトランジスタ 307 が複数の画素（複数の光電変換部 303）によって共有されうる。

【0013】

転送トランジスタ 304 のソースは光電変換部 303 と接続され、転送トランジスタ 304 のドレインは増幅トランジスタ 306 のゲート電極と接続されている。増幅トランジスタ 306 のゲート電極と同一のノードをノード 305 とする。リセットトランジスタ 307 はノード 305 に接続され、ノード 305 の電位を任意の電位（例えばリセット電位）に設定する。増幅トランジスタ 306 は、ソースフォロア回路の一部であり、ノード 305 の電位に応じた信号を信号線 RL に出力する。ノード 305 はフローティングディフュージョンと呼ばれうる。

10

【0014】

周辺回路部 302 は、画素部 301 以外の部分として考えることができる。周辺回路部 302 は、画素部 301 のトランジスタのゲート電極へ制御信号を供給するための制御回路である垂直走査回路 VSR を有しうる。また、周辺回路部 302 は、画素部 301 から出力された信号を保持し、増幅や加算や AD 変換などの信号処理を行う読み出し回路 RC を有しうる。また、周辺回路部 302 は、読み出し回路 RC から信号を順次出力するタイミングを制御する制御回路である水平走査回路 HSR を有しうる。

20

【0015】

次に、図 2 を参照しながら固体撮像装置の平面レイアウトを例示的に説明する。固体撮像装置として構成されたチップ 111 は、画素部 301、周辺回路部 302 およびパッド部 P を備えている。画素部 301 には光電変換部 303 が配置され、周辺回路部 302 には水平走査回路 HSR、垂直走査回路 VSR および読み出し回路 RC が配置されている。パッド部 P は、開口 108 と、開口 108 の中に配置された金属電極（導電体）110 と、開口 108 を取り囲む溝 109 とを有する。ここで、開口 108 の側面と溝 109 の内側側面との間には、半導体からなる壁部 WP が形成されている。壁部 WP は、以下で説明される半導体層の一部である。

30

【0016】

図 1 は、図 2 の X - X' 線の断面構造を模式的に示す断面図である。第 1 実施形態の固体撮像装置は、半導体層 104 および多層配線層 102 を有する。第 1 実施形態の固体撮像装置はまた、半導体層 104 を貫通し、かつ多層配線層 102 の中の導電層 103 に至る開口 108 と、開口 108 を取り囲み、かつ半導体層 104 を貫通した溝 109 とを備えている。第 1 実施形態の固体撮像装置はまた、導電層 103 に接続されるように開口 108 の中に配置された金属電極 110 を備えている。半導体層 104 は、金属電極 110 を取り囲むように開口 108 の側面と溝 109 の内側側面との間に配置された壁部 WP を含む。

40

【0017】

半導体層 104 は、例えば、シリコンなどの半導体で構成される。半導体層 104 には、光電変換部 105（前述の光電変換部 303 に対応）が形成されている。ここで、一例において、半導体層 104 は p 型半導体領域を含み、光電変換部 105 は電荷蓄積領域としての n 型半導体領域を含みうる。多層配線層 102 は、複数の金属配線と複数の層間絶縁膜（コンタクトプラグが形成された絶縁膜、ビアプラグが形成された絶縁膜）とが積層されて構成されている。複数の金属配線層には、金属電極 110 が接続される導電層 103 が含まれる。

【0018】

多層配線層 102 の 2 つの面のうち半導体層 104 が配置された面と反対側の面には、

50

支持基板 101 が結合されうる。支持基板 101 は、例えば、シリコン基板でありうる。接着剤を用いずに多層配線層 102 に支持基板 101 を結合させる場合、支持基板 101 としては、シリコン基板が適している。半導体層 104 の第 2 面（裏面）S2 の側には、カラーフィルタ 106、オンチップレンズ 107、平坦化膜 PL が配置されうる。第 1 実施形態の固体撮像装置は、半導体層 104 の第 2 面（裏面）S2 の側に配置されたオンチップレンズ 107 を通して光電変換部 105 に光が入射する裏面照射型の固体撮像装置である。

【0019】

開口 108 は、半導体層 104 の第 2 面（裏面）S2 の側から半導体層 104 を貫通し、多層配線層 102 中の導電層 103 に達するように形成されている。開口 108 を取り囲む溝 109 は、半導体層 104 の第 2 面（裏面）S2 の側から半導体層 104 を貫通するように形成されている。溝 109 は、図 2 に例示されるように、複数の開口 108 を相互に分離するように配置されている。

10

【0020】

開口 108 の中には、金属電極 110 が配置されている。金属電極 110 は、チップ 111 を封止したパッケージのピンに対してボンディングワイヤによって接続されうる。金属電極 110 は、多層配線層 102 の導電層 103 に接続されている。金属電極 110 は、例えば、ボンディング、パンプまたはめっき等の方法によって形成されうる。金属電極 110 は、例えば、金、銀またはアルミニウム等の材料で形成されうる。溝 109 の中には、固体が存在しない空間が存在する。

20

【0021】

図 4A ~ 図 4D を参照しながら第 1 実施形態の固体撮像装置の製造方法を説明する。図 4A ~ 図 4D は、図 1 と同様の部分（図 2 の X - X' 線の断面）を示す断面図である。図 4A を参照して説明する。半導体層 104 を準備する。半導体層 104 は、例えばシリコン基板である。まず、半導体層 104 の第 1 面（表面）S1 に素子分離（不図示）を形成する。素子分離は、シリコン酸化膜などの絶縁層を含み、例えば STI 構造を有する。次いで、半導体層 104 にウエル（不図示）を形成する。その後、光電変換部 105、並びに、トランジスタ（不図示）を構成する n 型半導体領域（不図示）および p 型半導体領域（不図示）を形成する。また、半導体層 104 の上に、ゲート酸化膜を介してゲート電極層を形成する。ゲート電極層は、例えば、ポリシリコン層の堆積及びパターニングによって形成され、ゲート電極のほか、それに接続された配線も含みうる。

30

【0022】

次いで、半導体層 104 の第 1 面（表面）S1 の上に多層配線層 102 を形成する。具体的には、まず、ゲート電極層を覆うように層間絶縁膜となる膜を形成する。具体的には、層間絶縁膜となる膜にコンタクトホールを形成し、バリアメタル及びタングステンの膜を形成し、バリアメタル及びタングステンの膜の余分な部分を除去することで層間絶縁膜とコンタクトプラグを形成する。そして、層間絶縁膜の上にバリアメタル及びアルミニウムの膜を成膜し、これらをパターニングすることで配線層を形成する。更に、層間絶縁膜となる膜の形成、ビアホールおよびビアプラグの形成、配線層の形成を繰り返すことで、多層配線層 102 を形成する。配線層及びその形成には、銅配線及びダマシンプロセスを用いることができる。以上によって、図 4A に示す構成が得られる。導電層 103 は、図 4A に示す例では、多層配線層 102 の最上層に配置されているが、導電層 103 は、この例に限定されず、多層配線層 102 中のどの層に配されても構わない。

40

【0023】

図 4B を参照して説明を続ける。多層配線層 102 の上面に支持基板 101 の下面を結合させる。多層配線層 102 の上面は、絶縁膜で構成され、CMP やエッチングなどで平坦化されている。支持基板 101 の下面も平坦な状態である。支持基板 101 は、例えばシリコン基板またはガラス基板などでありうる。多層配線層 102 に対する支持基板 101 の結合は、真空中または不活性ガス雰囲気中で行うことが好ましい。また、結合の前に、多層配線層 102 の上面および支持基板 101 の下面に対してプラズマ照射を行うこと

50

が望ましい。このプラズマ照射を行うことで、プラズマ照射を行わない場合に比べて、シリコン酸化膜やシリコン窒化膜などの絶縁膜同士の接合がより強固なものとなる。また、プラズマ照射の他に薬液処理によって結合面を活性化する方法も適用可能である。また、結合に接着剤を用いることも可能である。接着剤としては、例えばベンゾシクロブテン等が使用可能で、ベンゾシクロブテンの場合、摂氏250程度で結合を行うことができる。また、接着剤による結合において要求される多層配線層102の上面および支持基板101の下面の平坦性は、接着材を用いない場合に比べて低い。

【0024】

図4Cを参照して説明を続ける。半導体層104を第2面(裏面)S2の側からを薄膜化する。薄膜化は、研削、CMPまたはエッチング等の方法によって行うことができる。半導体層104を薄膜化することで、入射光が光電変換部105に効率良く到達する。これは感度の向上に寄与する。半導体層104は、薄膜化を通して支持基板101よりも薄くされうる。

10

【0025】

図4Dを参照して説明を続ける。半導体層104の第2面(裏面)S2に、樹脂からなる平坦化層PL1、カラーフィルタ106、樹脂からなる平坦化層PL2、オンチップレンズ107をこの順で形成する。以下では、平坦化層PL1、PL2を合わせて平坦化層PLをして説明する。更に、半導体層104および多層配線層102に開口108および溝109を形成する。開口108は、半導体層104を貫通し、かつ導電層103に達するように形成される。溝109は、半導体層104を貫通し、かつ複数の開口108を相互に分離するように形成される。

20

【0026】

開口108および溝109は、開口108および溝109を形成すべき領域に開口を有するレジストパターンを形成し、これをエッチングマスクとして平坦化層PL、半導体層104および多層配線層102をエッチングすることによって形成することができる。具体的には、レジストを平坦化膜PLおよびオンチップレンズ107を覆うように塗布し、これを露光および現像することによってレジストパターンを形成する。次いで、例えばC4F8を含むガスを用いて平坦化層PLをドライエッチングすることによって半導体層104を露出させる。更に、例えば、SF6を含むガスを用いて半導体層104をエッチングするステップと、C4F8を含むガスを使ってレジストパターンを保護するステップとを繰り返しながら半導体層104を貫通させる。更に、例えば、C4F8を含むガスを使って開口108が導電層103に達するまで多層配線層102をエッチングする。この際に、開口108および溝109が同時に形成される。

30

【0027】

ここで、開口108を形成するためのエッチングは、導電層103に到達した時点で停止するが、溝109が導電層103と同一の層に突き当たらない場合には、エッチングが停止しない。よって、溝109が導電層103と同一の層に突き当たる部分では、開口108の深さと溝109の深さとが同じになるが、溝109が導電層103と同一の層に突き当たらない部分では、溝109の深さが開口108の深さよりも深くなりうる。開口108および溝109の形成の後、レジストパターンの表面の硬化層を、CF4を含むガスを使ってドライエッチングによって除去する。その後、O2を含むガスを用いてレジストパターンを除去する。

40

【0028】

以下、図5を参照しながら開口108、溝109および導電層103の関係を説明する。図5は、開口108、溝109および導電層103の各領域を模式的に示す透視図である。開口108は、導電層103の領域内に形成されうる。溝109は、その全体が導電層103の領域内に形成されてもよいが、図5に例示されるように、溝109は、その一部が導電層103の領域の外側に配置されてもよい。図5に示す例では、領域201においては、溝109は、導電層103に接続された配線103aの領域上に形成される。ここで、導電層103と配線103aとは、同一の層に形成されたパターンである。領域2

50

02においては、溝109の底には、導電層103および配線103aが存在しない。

【0029】

導電層103および配線103aは、コンタクトプラグ124を介して、導電層103および配線103aとは別の層の配線125に接続されている。導電層103は、例えば、一辺が50~100μm程度でありうる。開口108は、導電層103よりもやや小さく形成され、例えば、導電層103の一辺が100μmである場合は、開口108の一辺は90μm程度でありうる。図5において、導電層103と開口108は、正方形であるが、他の形状でもよい。溝109は、例えば、その幅が数μm程度でありうる。半導体層104及び多層配線層102の厚さは、例えば、数μm程度でありうる。

【0030】

開口108および溝109の形成の後に、図1に例示されるように、開口108の中に金属電極110を形成する。金属電極110は、導電層103と接続されるように形成される。金属電極110は、例えば、ボンディング、バンプ、めっき等の方法によって形成されうる。金属電極110は、例えば、金、銀、アルミニウム等の材料で形成されうる。溝109の中には、固体が存在しない空間が形成されている。溝109は、それによって囲まれた金属電極110を絶縁する機能を有する。

【0031】

ここで、金属電極110は、半導体層104に接触して配置される可能性がある。また、固体撮像装置100の使用中的変形によって金属電極110が半導体層104に接触する可能性がある。金属電極110が半導体層104に接触すると、その金属電極110は、半導体層104を介して他の金属電極110に電氣的に接続されうる。このようにして、金属電極110が他の金属電極110と電氣的に接続されると、固体撮像装置が正常に動作しなくなる。例えば、金属電極110と他の金属電極110との間に微小な電流が流れる場合であっても、それによって特性が低下したり、誤動作が起こったりしうる。

【0032】

第1実施形態によれば、多層配線層102の導電層103に接続された金属電極110が形成された開口108の周囲に、半導体層104を貫通するように溝109が形成されている。したがって、金属電極110が半導体層104に接触することがあっても、異なる金属電極110の間での導通が起こることはない。開口108と溝109とは、同時に形成することができるので、工程数の増加を抑えることができ、これにより製造コストの上昇を抑えることができる。

【0033】

本発明の固体撮像装置の製造方法は、上記の製造方法に限定されるものではなく、種々の変更が可能である。例えば、平坦化層PL、カラーフィルタ106およびオンチップレンズ107の形成の前に開口108および溝109を形成してもよい。その場合は、開口108および溝109を形成した後にそれらに樹脂を充填して平坦化することが好ましい。何故なら、カラーフィルタ106およびオンチップレンズ107を高い精度で形成するためには、それらの下地に段差がない方が好ましいからである。そのようにすると、カラーフィルタ106およびオンチップレンズ107を形成した後に、開口108および溝109に充填された樹脂を取り除く工程が必要になる。これは、開口108および溝109に対応する部分に開口を有するレジストパターンを形成し、これをマスクとして樹脂をエッチングまたはアッシングすることによってなされうる。あるいは、樹脂が絶縁体である場合、開口108および溝109のうち開口108の中の樹脂のみを除去してもよい。

【0034】

半導体層104は、例えば、バルクの半導体基板またはSOI(Silicon On Insulator又はSemiconductor On Insulator)基板を利用して形成されうる。

【0035】

[第2実施形態]

図6を参照しながら本発明の第2実施形態の固体撮像装置およびその製造方法を説明する。図6は、第2実施形態において援用される図2のX-X'線の断面構造を模式的に示

10

20

30

40

50

す断面図である。ここで言及しない事項は、第1実施形態に従いうる。第2実施形態では、開口108、溝109および金属電極110は、光電変換部105が形成された半導体層(第2半導体層)104の第1面S1および第2面S2のうち第1面の側に配置された支持基板101としての半導体層に形成される。つまり、第2実施形態では、開口108、溝109および金属電極110は、光入射面とは反対側の面に形成される。第2実施形態の固体撮像装置もまた、半導体層104の第1面S1および第2面(裏面)S2のうち第2面の側に配置されたオンチップレンズ107を通して光電変換部105に光が入射する裏面照射型の固体撮像装置である。

【0036】

半導体層104、光電変換部105、多層配線層102、導電層103、カラーフィルタ106およびオンチップレンズ107については、第1実施形態と同様である。支持基板101は、多層配線層102に結合されて、多層配線層102および半導体層104を支持する。第2実施形態の固体撮像装置は、支持基板101と半導体層104との間に多層配線層102が配置された構造を有する。

10

【0037】

支持基板101としての半導体層は、シリコン基板等の半導体基板で構成されうる。多層配線層102に対する支持基板101の結合のために接着剤を使用しない場合、支持基板101は、シリコン基板であることが好ましい。

【0038】

開口108は、支持基板101としての半導体層を貫通し、多層配線層102の中の導電層103に達するように形成されている。開口108を取り囲む溝109は、支持基板101としての半導体層を貫通するように形成されている。溝109は、図2に例示されるように、複数の開口108を相互に分離するように配置されている。導電層103は、図6に示す例では、多層配線層102の最上層に配置されているが、導電層103は、この例に限定されず、多層配線層102中のどの層に配されても構わない。

20

【0039】

開口108の中には、金属電極110が配置されている。金属電極110は、チップ111を封止したパッケージのピンに対してボンディングワイヤによって接続されうる。金属電極110は、多層配線層102の導電層103に接続されている。金属電極110は、例えば、ボンディング、バンプまたはめっき等の方法によって形成されうる。金属電極110がバンプなどで構成される場合、第2実施形態の固体撮像装置は、第1実施形態の固体撮像装置よりもパッケージ面積を小さくするために有利である。

30

【0040】

[第3実施形態]

図7を参照しながら本発明の第3実施形態の固体撮像装置およびその製造方法を説明する。図7は、第3実施形態において援用される図2のX-X'線の断面構造を模式的に示す断面図である。ここで言及しない事項は、第1実施形態に従いうる。第3実施形態の固体撮像装置は、第1部材308と第2部材309とを結合して構成される。第1部材308は、光電変換部105が形成された半導体層104と、多層配線層102とを有する。第2部材309は、支持基板101としての半導体層と、多層配線層122とを有する。第1部材308の多層配線層102と第2部材309の多層配線層122とで1つの多層配線層が形成される。支持基板101としての半導体層には、周辺回路部302のトランジスタを構成する半導体領域120が配置され、該半導体層の上には、該トランジスタのゲート電極121が形成されている。半導体層104および支持基板101としては、SOI基板を利用してもよい。

40

【0041】

第1部材308と第2部材309とをそれぞれ別々に形成した後、第1部材308の多層配線層102と第2部材309の多層配線層122とが結合面123で結合される。半導体層104、および支持基板101としての半導体層は、シリコン基板等の半導体基板で構成されうる。第1部材308と第2部材309との結合方法は、第1実施形態におけ

50

る多層配線層 102 と支持基板 101 との結合方法にしたがいうる。第 1 部材 308 の多層配線層 102 および第 2 部材 309 の多層配線層 122 は、金属で形成された配線層がむき出しになっており、第 1 部材 308 と第 2 部材 309 との結合によって、これらの配線層が相互に金属接合されうる。あるいは、多層配線層 102 と多層配線層 122 とをマイクロバンプを用いて金属接合させ、隙間に有機充填材を挿入してもよい。

【0042】

半導体層 104 の第 2 面（裏面）S2 の側には、カラーフィルタ 106、オンチップレンズ 107 および平坦化膜 PL が配置されうる。第 3 実施形態の固体撮像装置もまた、半導体層 104 の第 2 面（裏面）S2 の側に配置されたオンチップレンズ 107 を通して光電変換部 105 に光が入射する裏面照射型の固体撮像装置である。

10

【0043】

開口 108 は、半導体層 104 の第 2 面（裏面）S2 の側から半導体層 104 を貫通し、第 1 部材 308 の多層配線層 102 および第 2 部材 309 の多層配線層 122 のいずれかの中に配置された導電層 103 に達するように形成されている。開口 108 を取り囲む溝 109 は、半導体層 104 の第 2 面（裏面）S2 の側から半導体層 104 を貫通するように形成されている。溝 109 は、図 2 に例示されるように、複数の開口 108 を相互に分離するように配置されている。開口 108 の中には、金属電極 110 が配置されている。金属電極 110 は、チップ 111 を封止したパッケージのピンに対してボンディングワイヤによって接続されうる。金属電極 110 は、多層配線層 102 の導電層 103 に接続されている。

20

【0044】

第 1 部材 308 と第 2 部材 309 とを結合して固体撮像装置を形成することにより、光電変換部 105 の感度を向上させたり、画素密度を高めたりすることが容易になる。ここで、図 3 を参照しながら第 1 部材 308 および第 2 部材 309 への回路素子の割り振りの例を説明する。第 1 部材 308 には、光電変換部 303 および転送トランジスタ 304 が配置されうる。第 2 部材 309 には、増幅トランジスタ 306、リセットトランジスタ 307、および、部 302 の回路の少なくとも一部が配置されうる。第 2 部材 309 に配置された周辺回路部 302 から第 1 部材 308 に配置された転送トランジスタ 304 のゲート電極には、接合部であるノード 310 を介して制御信号が供給される。第 1 部材 308 の光電変換部 303 で発生した信号は、転送トランジスタ 304 のドレイン領域、即ちノード 305 に転送される。ノード 305 は、第 1 部材 308 に配置された部分と第 2 部材 309 に配置された部分とを含む。

30

【0045】

このような構成によれば、1 つの部材（即ち 1 つの基板）に画素部の構成要素の全てを配置する場合に比べて、光電変換部 303 の面積を大きくすることができ、これにより感度を向上させることができる。また、1 つの部材（即ち 1 つの基板）に画素部の構成要素の全てを配置する場合に比べて、光電変換部の面積を同一とするならば、光電変換部 303 の数を増加させることができ、多画素化が可能となる。また、1 つの部材（即ち 1 つの基板）に画素部の構成要素の全てを配置する場合に比べて、画素部と周辺回路部との作り分けが容易となる。

40

【0046】

[第 4 実施形態]

図 8 を参照しながら本発明の第 4 実施形態の固体撮像装置およびその製造方法を説明する。図 8 は、第 4 実施形態において援用される図 2 の X - X' 線の断面構造を模式的に示す断面図である。ここで言及しない事項は、第 1 ~ 第 3 実施形態に従いうる。第 4 実施形態では、開口 108、溝 109 および金属電極 110 は、光電変換部 105 が形成された半導体層（第 2 半導体層）104 の第 1 面 S1 の側に配置された支持基板 101 としての半導体層に形成される。つまり、第 4 実施形態では、開口 108、溝 109 および金属電極 110 は、光入射面とは反対側の面に形成される。第 4 実施形態の固体撮像装置もまた、半導体層 104 の第 2 面（裏面）S2 の側に配置されたオンチップレンズ 107 を通し

50

て光電変換部 105 に光が入射する裏面照射型の固体撮像装置である。

【0047】

第4実施形態の固体撮像装置は、第3実施形態と同様に、第1部材308と第2部材309とを結合して構成される。第1部材308は、光電変換部105が形成された半導体層104と、多層配線層102とを有する。第2部材309は、支持基板101としての半導体層と、多層配線層122とを有する。第1部材308の多層配線層102と第2部材309の多層配線層122とで1つの多層配線層が形成される。支持基板101としての半導体層には、周辺回路部302のトランジスタを構成する半導体領域120が配置され、該半導体層の上には、該トランジスタのゲート電極121が形成されている。半導体層104および支持基板101としては、SOI基板を利用してもよい。

10

【0048】

開口108は、支持基板101としての半導体層を貫通し、第1部材308の多層配線層102および第2部材309の多層配線層122のいずれかの中に配置された導電層103に達するように形成されている。開口108を取り囲む溝109は、支持基板101としての半導体層を貫通するように形成されている。溝109は、図2に例示されるように、複数の開口108を相互に分離するように配置されている。開口108および溝109の形成前に支持基板101としての半導体層を薄膜化してもよい。開口108の中には、金属電極110が配置されている。金属電極110は、チップ111を封止したパッケージのピンに対してボンディングワイヤによって接続されうる。金属電極110は、多層配線層102の導電層103に接続されている。金属電極110は、例えば、ボンディング、パンプまたはめっき等の方法によって形成されうる。

20

【0049】

[第5実施形態]

図9を参照しながら本発明の第5実施形態を説明する。第5実施形態は、開口108と溝109との関係の変形例であり、第5実施形態は、他の全ての実施形態に適用可能である。図9は、固体撮像装置の平面レイアウトを例示する図である。第5実施形態では、符号200で示されるように、複数の開口108a、108bを取り囲んだ溝109を有する。つまり、開口108aと開口108bとの間には溝109が設けられていない。このような構成は、開口108a、108bに配置された金属電極110に共通の電圧(例えば、電源電圧、接地電圧)が印加される場合や、開口108a、108bに配置された金属電極110から同一信号が出力される場合に有用である。ここで、電源電圧は、例えば、3.3Vでありうる。

30

【0050】

[第6実施形態]

図10を参照しながら本発明の第6実施形態の固体撮像装置およびその製造方法を説明する。図10は、第6実施形態において援用される図2のY-Y'線の断面構造を模式的に示す断面図である。ここで言及しない事項は、第1~第5実施形態に従いうる。第6実施形態は、2つの部材を結合して形成される固体撮像装置に適用されうる。

【0051】

第6実施形態の固体撮像装置では、第1部材308の多層配線層102と第2部材309の多層配線層122とで1つの多層配線層MLが形成されている。第6実施形態の固体撮像装置は、シール部203a、203bおよび204の少なくとも1つを有する。シール部203aは、多層配線層MLの外縁に沿って多層配線層MLに配置されている。シール部203bは、溝209を取り囲むように多層配線層MLに配置されている。シール部204は、多層配線層MLにおける開口108と溝109との間に配置されている。

40

【0052】

以下、第6実施形態の固体撮像装置の製造方法を例示的に説明する。まず、第1部材308の半導体層104に素子分離126を形成する。素子分離126は、シリコン酸化膜などの絶縁層を含み、例えばSTI構造を有する。次いで、半導体層104にトランジスタを形成するためのウエル領域になりうるp型の半導体領域127を形成する。次いで、p

50

型の半導体領域 1 2 7 にトランジスタを構成するソース・ドレイン領域になりうる n 型導電型の半導体領域 1 2 8 を形成する。一方、第 2 部材 3 0 9 においても、素子分離 1 2 9、p 型の半導体領域 1 3 0、n 型の半導体領域 1 2 0 を形成する。第 1 部材 3 0 8 と第 2 部材 3 0 9 とで、素子分離の形状や製法、半導体領域の濃度や深さなどは同じにする必要はない。

【 0 0 5 3 】

更に、第 1 部材 3 0 8 に光電変換部 1 0 5 および多層配線層 1 0 2 を形成し、第 2 部材 3 0 9 に多層配線層 1 2 2 を形成し、第 1 部材 3 0 8 の多層配線層 1 0 2 側と第 2 部材 3 0 9 の多層配線層 1 2 2 側とを結合面 1 2 3 で結合する。第 6 実施形態では、開口 1 0 8、溝 1 0 9 および金属電極 1 1 0 は、光入射面とは反対側の面に形成される。第 6 実施形態の固体撮像装置もまた、半導体層 1 0 4 の第 2 面（裏面）S 2 の側に配置されたオンチップレンズ 1 0 7 を通して光電変換部 1 0 5 に光が入射する裏面照射型の固体撮像装置である。半導体層 1 0 4 および支持基板 1 0 1 としては、S O I 基板を利用してもよい。

10

【 0 0 5 4 】

開口 1 0 8 は、半導体層 1 0 4 を貫通し、更に第 1 部材 3 0 8 の多層配線層 1 0 2 を貫通し、第 2 部材 3 0 9 の多層配線層 1 2 2 の中に配置された導電層 1 0 3 に達するように形成されている。開口 1 0 8 を取り囲む溝 1 0 9 もまた、半導体層 1 0 4 を貫通し、更に第 1 部材 3 0 8 の多層配線層 1 0 2 を貫通し、第 2 部材 3 0 9 の多層配線層 1 2 2 の中に配置された導電層 1 0 3 に達するように形成されている。溝 1 0 9 は、図 2 に例示されるように、複数の開口 1 0 8 を相互に分離するように配置されている。開口 1 0 8 の中には、金属電極 1 1 0 が配置されている。金属電極 1 1 0 は、チップ 1 1 1 を封止したパッケージのピンに対してボンディングワイヤによって接続されうる。金属電極 1 1 0 は、導電層 1 0 3 に接続されている。金属電極 1 1 0 は、例えば、ボンディング、バンプまたはめっき等の方法によって形成されうる。

20

【 0 0 5 5 】

シール部 2 0 3 a、2 0 3 b、2 0 4 は、多層配線層 1 0 2、1 2 2 における配線のための金属膜、コンタクトプラグ、ビアプラグと同一材料で、これらと同時に形成されうる。つまり、シール部 2 0 3、2 0 4 は、多層配線層 1 0 2、1 2 2 における配線のための金属膜と、コンタクトプラグおよびビアプラグを構成する金属との金属接合によって構成されうる。

30

【 0 0 5 6 】

第 6 実施形態において、導電層 1 0 3 は、第 2 部材 3 0 9 の多層配線層 1 2 2 に配置されている。この場合、開口 1 0 8 および溝 1 0 9 は、前述のように、第 2 部材 3 0 9 の多層配線層 1 2 2 の導電層 1 0 3 に達する。そのため、開口 1 0 8 および溝 1 0 9 は、結合面 1 2 3、多層配線層 1 0 2 の積層構造、多層配線層 1 2 2 の積層構造を剥き出しにしている。しかし、第 6 実施形態によれば、シール部 2 0 3 a、2 0 3 b および 2 0 4 によって、外部からの水分やイオンの浸入を防ぎ、回路素子を保護することができる。

【 0 0 5 7 】

また、第 6 実施形態では、シール部 2 0 3 a、2 0 3 b、2 0 4 は、半導体領域 1 2 8、1 2 0 と接合されている。そして、半導体領域 1 2 8、1 2 0 と半導体領域 1 2 7、1 3 0 により保護ダイオードが形成されている。このため、シール部 2 0 3 a、2 0 3 b、2 0 4 の構成は、外部からのノイズによる影響を低減する機能を有する。

40

【 0 0 5 8 】

シール部 2 0 3 a、2 0 3 b、2 0 4 の構成は、上記の構成に限定されるものではない。例えば、シール部 2 0 4 は、シール部 2 0 3 a、2 0 3 b のような構成を有してもよい。例えば、溝 1 0 9 が結合面 1 2 3 に達しておらず、多層配線層 1 0 2 の途中までしか達していない場合、溝 1 0 9 の外側を取り囲むようにシール部 2 0 3 b は、多層配線層 1 0 2 にのみ配置されてもよい。

【 0 0 5 9 】

上記の例では、トランジスタを構成するウエル領域になりうる半導体領域が p 型であり

50

、トランジスタを構成するソース・ドレイン領域になりうる半導体領域がn型である。しかしながら、これは一例に過ぎず、パッドの電位や基板の極性により、トランジスタを構成するウェル領域になりうる半導体領域をn型にし、トランジスタを構成するソース・ドレイン領域になりうる半導体領域をp型としてもよい。

【0060】

[第7実施形態]

図11を参照しながら本発明の第7実施形態の固体撮像装置およびその製造方法を説明する。図11は、第7実施形態において援用される図2のY-Y'線の断面構造を模式的に示す断面図である。ここで言及しない事項は、第1～第6実施形態に従いする。第7実施形態は、2つの部材を結合して形成される固体撮像装置に適用されうる。

10

【0061】

第7実施形態の固体撮像装置では、第1部材308の多層配線層102と第2部材309の多層配線層122とで1つの多層配線層MLが形成されている。第7実施形態の固体撮像装置は、シール部203a、203b、204の少なくとも1つを有する。シール部203aは、多層配線層MLの外縁に沿って多層配線層MLに配置されている。シール部203bは、溝209を取り囲むように多層配線層MLに配置されている。シール部204は、多層配線層MLにおける開口108と溝109との間に配置されている。

【0062】

以下、第7実施形態の固体撮像装置の製造方法を例示的に説明する。まず、第1の部材308の半導体層104に素子分離126を形成する。素子分離126は、シリコン酸化膜などの絶縁層を含み、例えばSTI構造を有する。次いで、半導体層104にゲート酸化膜（不図示）とゲート電極114を形成する。一方、第2部材309においても、素子分離129、ゲート酸化膜（不図示）、ゲート電極121を形成する。第1部材308と第2部材309とで、素子分離の形状や製法、ゲート酸化膜及びゲート電極の厚さや種類などは同じにする必要はない。

20

【0063】

更に、第1部材308に光電変換部105および多層配線層102を形成し、第2部材309に多層配線層122を形成し、第1部材308の多層配線層102側と第2部材309の多層配線層122側を結合面123で結合する。第7実施形態では、開口108、溝109および金属電極110は、光入射面とは反対側の面に形成される。第7実施形態の固体撮像装置もまた、半導体層104の第2面（裏面）S2の側に配置されたオンチップレンズ107を通して光電変換部105に光が入射する裏面照射型の固体撮像装置である。半導体層104および支持基板101としては、SOI基板を利用してもよい。

30

【0064】

開口108は、半導体層104を貫通し、更に第1部材308の多層配線層102を貫通し、第2部材309の多層配線層122の中に配置された導電層103に達するように形成されている。開口108を取り囲む溝109もまた、半導体層104を貫通し、更に第1部材308の多層配線層102を貫通し、第2部材309の多層配線層122の中に配置された導電層103に達するように形成されている。溝109は、図2に例示されるように、複数の開口108を相互に分離するように配置されている。開口108の中には、金属電極110が配置されている。金属電極110は、チップ111を封止したパッケージのピンに対してボンディングワイヤによって接続されうる。金属電極110は、多層配線層102の導電層103に接続されている。金属電極110は、導電層103に接続されている。金属電極110は、例えば、ボンディング、バンプまたはめっき等の方法によって形成されうる。

40

【0065】

シール部203a、203b、204は、多層配線層102、122における配線のための金属膜、コンタクトプラグ、ビアプラグと同一材料で、これらと同時に形成されうる。つまり、シール部203、204は、多層配線層102、122における配線のための金属膜と、コンタクトプラグおよびビアプラグを構成する金属との金属接合によって構成

50

されうる。第7実施形態においても、第6実施形態と同様の効果が得られる。

【0066】

[第8実施形態]

図12を参照しながら本発明の第8実施形態の固体撮像装置およびその製造方法を説明する。図12は、第8実施形態において援用される図2のX-X'線の断面構造を模式的に示す断面図である。ここで言及しない事項は、第1～第7実施形態に従いうる。第8実施形態の固体撮像装置は、開口108および溝109の形成によって露出した半導体層104の面を保護する保護層131を有する。

【0067】

第8実施形態の固体撮像装置は、半導体層104の形成および薄膜化までは、第1実施形態の製造方法に従って製造されうる。半導体層104を薄膜化した後、半導体層104および多層配線層102に開口108および溝109を形成する。開口108は、半導体層104を貫通し、かつ導電層103に達するように形成される。溝109は、半導体層104を貫通し、かつ複数の開口108を相互に分離するように形成される。

【0068】

開口108および溝109の形成の後、保護層となりうるシリコン窒化膜などの膜をプラズマCVD法などの方法によって、半導体層104の第2面(裏面)S2、および、開口108および溝109に露出した側面を覆うように形成する。次に、半導体層104の第2面(裏面)S2の側に、カラーフィルタ106、オンチップレンズ107、平坦化膜PLを形成する。

【0069】

次いで、開口108および溝109を覆っている部分の平坦化膜PLおよび開口108の底部のシリコン窒化膜をエッチングなどで除去し、導電層103を露出させ、シリコン窒化膜からなる保護層131を形成する。更に、開口108の中に金属電極110を形成する。金属電極110は、導電層103と接続されるように形成される。金属電極110は、例えば、ボンディング、バンプ、めっき等の方法によって形成されうる。金属電極110は、例えば、金、銀、アルミニウム等の材料で形成されうる。平坦化膜PL、カラーフィルタ106、オンチップレンズ107の形成と保護層131の形成とは、順番が変更されてもよい。第8実施形態と第6又は第7実施形態との組み合わせによりシール効果を更に高めることができる。

【0070】

第8実施形態によれば、保護層131によって半導体層104の第2面(裏面)S2が保護されるとともに、開口108および溝109の側面も保護される。

【0071】

[第9実施形態]

図13～図15を参照しながら第9実施形態の固体撮像装置およびその製造方法を説明する。ここで言及しない事項は、第1～第8実施形態に従いうる。図13(a)は、固体撮像装置が形成されるウエハを示す平面図、図13(b)は、図13(a)のウエハにおける1つのチップ111およびその周辺を模式的に示す図、図14は、チップ111の平面レイアウトを模式的に示す図である。図15は、図14(c)のZ-Z'線の断面構造を模式的に示す断面図である。

【0072】

第9実施形態の固体撮像装置は、チップ111(他の観点では、半導体層104)の外縁に沿って該外縁の内側に配置された第2の溝132を有する。第2の溝132によってチップ111の外縁とチップ111の内部とを分離することができる。また、第2の溝132は、ウエハをダイシングライン133でダイシングする際にチップ111の内部にクラックが形成されることを防止する機能も有する。第9実施形態の特徴は、第1～第8実施形態のそれぞれの特徴と組み合わせて実施することができる。

【0073】

第9実施形態の固体撮像装置は、半導体層104の形成および薄膜化までは、第1実施

10

20

30

40

50

形態の製造方法に従って製造されうる。半導体層 104 を薄膜化した後、半導体層 104 および多層配線層 102 に開口 108、溝 109 および第 2 の溝 132 を形成する。開口 108 は、半導体層 104 を貫通し、かつ導電層 103 に達するように形成される。溝 109 は、半導体層 104 を貫通し、かつ複数の開口 108 を相互に分離するように形成される。第 2 の溝 132 は、半導体層 104 の外縁（他の観点では、ダイシングライン 133）に沿って該外縁の内側に、半導体層 104 を貫通するように形成される。

【0074】

開口 108、溝 109 および第 2 の溝 132 の形成の後、保護層となりうるシリコン窒化膜等の膜をプラズマ CVD 法等の方法によって半導体層 104 の第 2 面（裏面）S2、及び、開口 108、溝 109 および第 2 の溝 132 に露出した側面を覆うように形成する。次に、半導体層 104 の第 2 面（裏面）S2 の側に、カラーフィルタ 106、オンチップレンズ 107、平坦化膜 PL を形成する。

10

【0075】

次いで、開口 108、溝 109 および第 2 の溝 132 を覆っている部分の平坦化膜 PL および開口 108 の底部のシリコン窒化膜をエッチングなどで除去し、導電層 103 を露出させ、シリコン窒化膜からなる保護層 131 を形成する。更に、開口 108 の中に金属電極 110 を形成する。金属電極 110 は、導電層 103 と接続されるように形成される。金属電極 110 は、例えば、ボンディング、パンプ、めっき等の方法によって形成されうる。金属電極 110 は、例えば、金、銀、アルミニウム等の材料で形成されうる。平坦化層 PL、カラーフィルタ 106、オンチップレンズ 107 の形成と保護層 132 の形成とは、順番が変更されてもよい。更に、複数の固体撮像装置（チップ 111）が形成されたウエハをダイシングライン 133 で切断することによってダイシングし、図 15 に模式的に示す構成が得られる。

20

【0076】

第 9 実施形態によれば、半導体層 104 の第 2 面（裏面）S2 および側面を保護するとともに、ダイシングによってチップ 111 の内部にクラックが生じることを防止することができる。また、金属電極 110 の形成用の開口 108 の形成、複数の金属電極 110 の相互間の電気的な分離用の溝 109 の形成、および、ダイシングによってチップ 111 の内部にクラックが生じることの防止用の第 2 の溝 132 の形成を同時に行うことができる。

30

【0077】

[第 10 実施形態]

図 16 および図 17 を参照しながら第 10 実施形態の固体撮像装置およびその製造方法を説明する。ここで言及しない事項は、第 1 ~ 第 9 実施形態に従いうる。図 17 は、固体撮像装置（チップ）の平面レイアウトを模式的に示す図である。図 16 は、図 17 の V-V' 線の断面構造を模式的に示す断面図である。

【0078】

第 10 実施形態では、第 1 部材 308 の多層配線層 102 の配線と第 2 部材 309 の多層配線層 122 の配線との接続を導電体 161、162 および接続部 163 で行う。第 10 実施形態の特徴は、第 1 ~ 第 9 実施形態のそれぞれの特徴と組み合わせて実施することができる。

40

【0079】

第 1 部材 308 と第 2 部材 309 との結合までは、第 3 実施形態（図 7）に従って実施しうる。ただし、第 1 部材 308 の多層配線層 102 および第 2 部材 309 の多層配線層 122 は、この結合によって互いに配線が接続されないように形成される。第 1 部材 308 と第 2 部材 309 とが結合された後に、半導体層 104 の第 2 面（裏面）S2 の上に絶縁膜 190 を形成する。絶縁膜 190 は、平坦化膜（前述の平坦化膜 PL1）として機能しうる。次いで、絶縁膜 190 および半導体層 104 を貫通し、多層配線層 ML 中の相互に接続すべき導電層 191、192 にそれぞれ達するように開口 152、153 を形成する。次いで、必要に応じて開口 151、153 の側面に絶縁膜 67 を形成した後、開口

50

152、153に導電体161、162を形成する。次いで、開口152、153のそれぞれの中に形成された導電体161、162を相互に接続する接続部163を形成する。

【0080】

次いで、半導体層104の第2面(裏面)S2の側にカラーフィルタ106、平坦化膜PLおよびオンチップレンズ107を形成する。次いで、開口151、152および接続部163が配置された領域を取り囲むように溝109を形成する。溝109は、開口152、152と同時に形成されてもよい。溝109は、第1~第9実施形態において説明された金属電極110を取り囲む溝109と同様のものである。

【0081】

接続部163は、パッドとして利用されてもよい。図16には示されていないが、図17に示されているように、第10実施形態の固体撮像装置は、ボンディング用の金属電極110を備えている。

【0082】

[応用例]

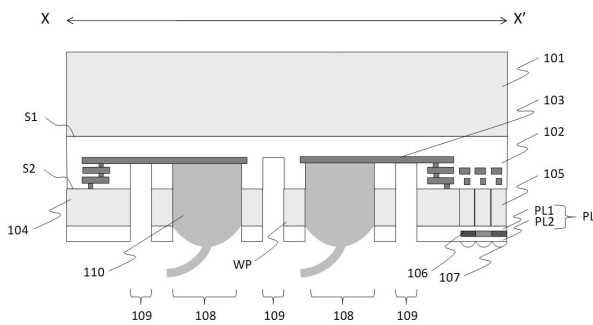
以下、上記の各実施形態に係る固定撮像装置の応用例として、該固定撮像装置が組み込まれたカメラについて例示的に説明する。カメラの概念には、撮影を主目的とする装置のみならず、撮影機能を補助的に備える装置(例えば、パーソナルコンピュータ、携帯端末)も含まれる。カメラは、上記の実施形態として例示された本発明に係る固定撮像装置と、該固定撮像装置から出力される信号を処理する処理部とを含む。該処理部は、例えば、A/D変換器、および、該A/D変換器から出力されるデジタルデータを処理するプロセッサを含みうる。

【符号の説明】

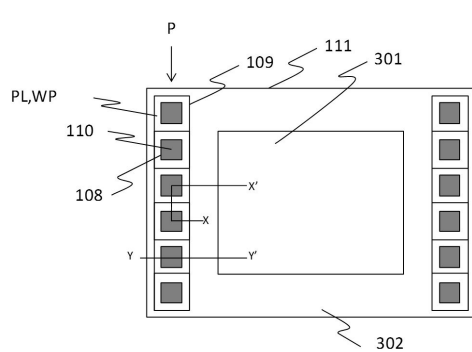
【0083】

102:多層配線層、103:導電層、104:半導体層、108:開口、109:溝、110:導電体、WP:壁部。

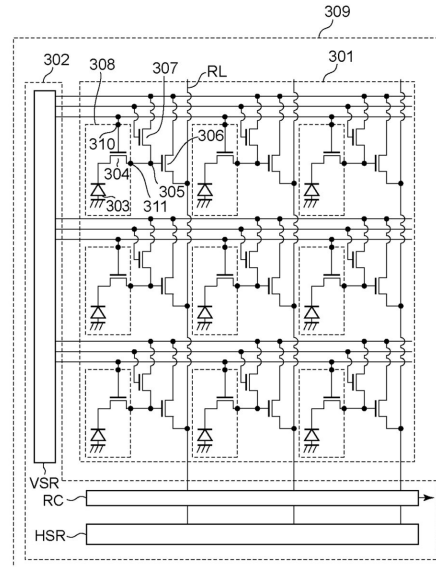
【図1】



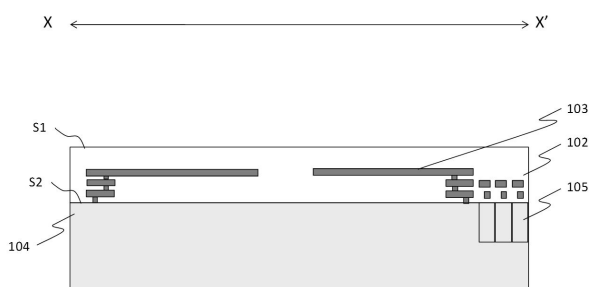
【図2】



【図3】



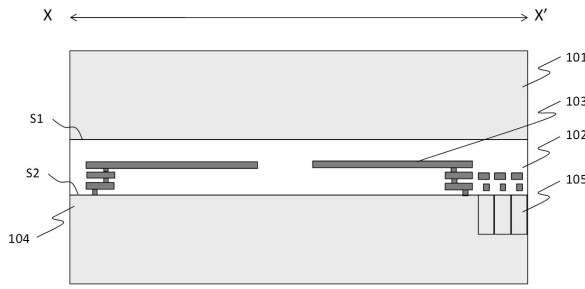
【図4A】



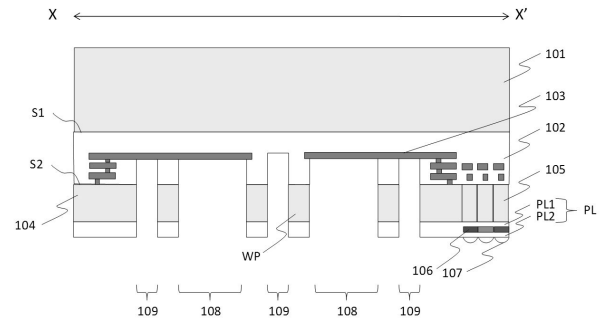
10

20

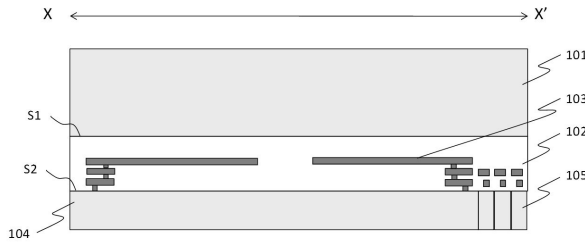
【図 4 B】



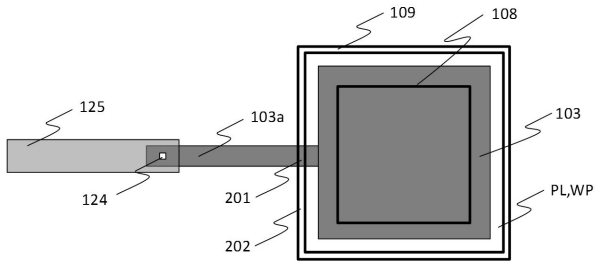
【図 4 D】



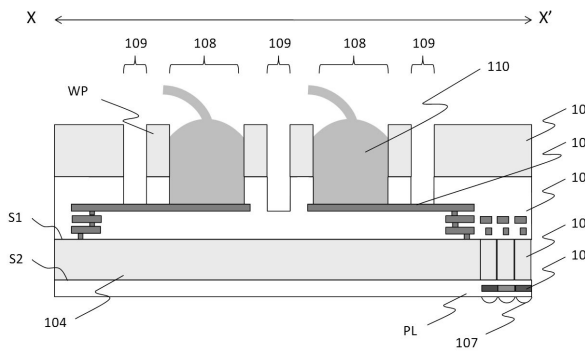
【図 4 C】



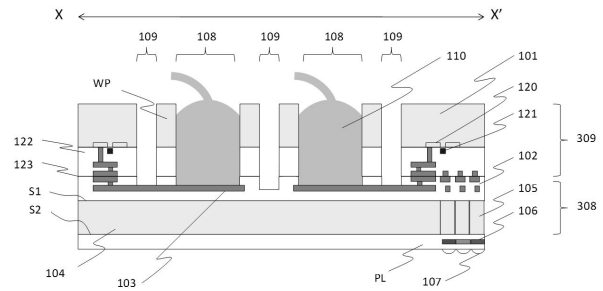
【図 5】



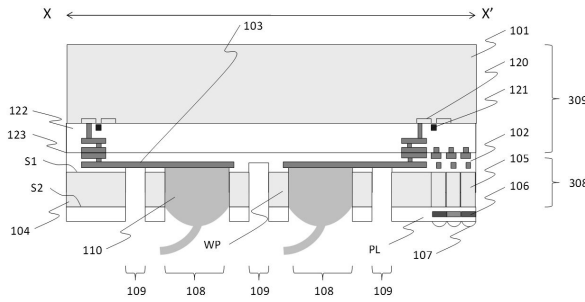
【図 6】



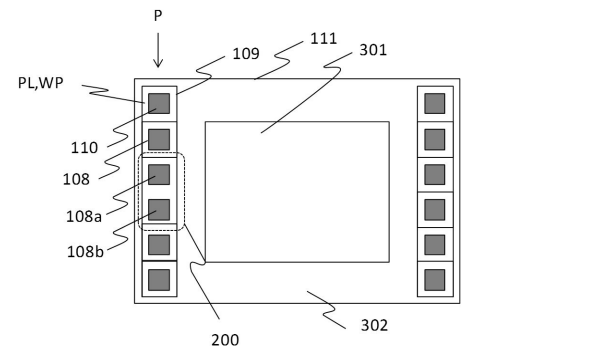
【図 8】



【図 7】



【図 9】



フロントページの続き

(72)発明者 下津佐 峰生
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 田邊 顕人

(56)参考文献 特開2012-033878(JP,A)
特開2005-285814(JP,A)
米国特許出願公開第2009/0085143(US,A1)
特開2012-033894(JP,A)
特開2011-096851(JP,A)
特開2007-184355(JP,A)
特開2010-109137(JP,A)
特表2009-532917(JP,A)
特開2005-209677(JP,A)
特開2007-059769(JP,A)
特開2009-194249(JP,A)
特開2011-243656(JP,A)
特開2006-140404(JP,A)
特開2011-054637(JP,A)
特開2010-161367(JP,A)
特開2009-239053(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146
H04N 5/369