



(12) 发明专利

(10) 授权公告号 CN 109817174 B

(45) 授权公告日 2023.06.09

(21) 申请号 201811383568.0

(51) Int.CI.

(22) 申请日 2018.11.20

G09G 3/36 (2006.01)

(65) 同一申请的已公布的文献号

G09G 3/3208 (2016.01)

申请公布号 CN 109817174 A

审查员 张慧

(43) 申请公布日 2019.05.28

(30) 优先权数据

2017-223186 2017.11.20 JP

(73) 专利权人 辛纳普蒂克斯公司

地址 美国加利福尼亚州

(72) 发明人 降旗弘史 斋藤进 能势崇

(74) 专利代理机构 中国专利代理(香港)有限公司 72001

专利代理人 俞华梁 闫小龙

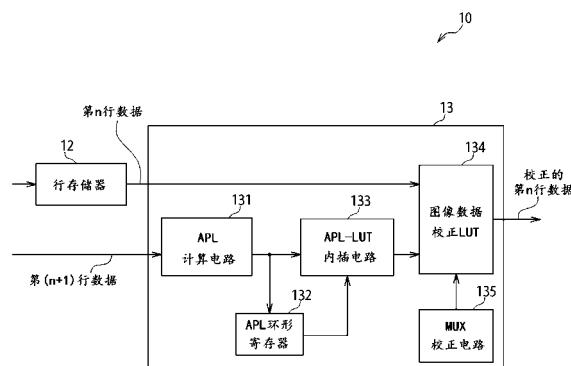
权利要求书3页 说明书6页 附图10页

(54) 发明名称

用于图像校正的设备和方法

(57) 摘要

一种显示驱动器，包括校正电路，其配置成基于第一电流与第二电流之间的差来校正用于第一行的第一图像数据。第一电流是用于显示第一行，并且第二电流是用于在显示第一行之后显示第二行。



1.一种显示驱动器,包括:

校正电路,配置成基于在显示第一行的第一图像数据的情况与在随后显示第二行的第二图像数据的情况之间在显示面板中流动的电流的差来校正用于要显示在所述显示面板上的第一行的第一图像数据,其中基于在所述显示面板中流动的所述电流的所述差来校正所述第一图像数据包括以下操作中的任何一项:

基于用于所述第二行的第二图像数据的平均图片电平(APL)与用于第三行的第三图像数据的APL之间的差来校正用于所述第一行的所述第一图像数据,其中在显示所述第二行之前显示所述第三行;

基于用于所述第二行的所述第二图像数据的APL与用于多个行的图像数据的APL的平均值之间的差来校正用于所述第一行的所述第一图像数据,其中在显示所述第二行之前显示所述多个行;以及

基于用于第一组行的输入图像数据的计算的APL来校正用于所述第一行的所述第一图像数据。

2.根据权利要求1所述的显示驱动器,所述校正电路包括查找表,所述查找表配置成存储针对用于所述第二行的所述第二图像数据的所述APL与用于所述第三行的所述第三图像数据的所述APL之间的所述差的校正量,

其中基于用于所述第二行的所述第二图像数据的所述APL与用于所述第三行的所述第三图像数据的所述APL之间的所述差来校正所述第一图像数据包括基于所述校正量来校正所述第一图像数据。

3.根据权利要求1所述的显示驱动器,所述校正电路包括查找表,所述查找表配置成存储针对用于所述第二行的所述第二图像数据的所述APL与用于所述多个行的所述图像数据的所述APL的所述平均值之间的所述差的校正量,

其中基于用于所述第二行的所述第二图像数据的所述APL与用于所述多个行的图像数据的APL的所述平均值之间的所述差来校正所述第一图像数据包括基于所述校正量来校正所述第一图像数据。

4.根据权利要求3所述的显示驱动器,还包括:

内插电路,配置成计算用于所述第二行的所述第二图像数据的所述APL与用于所述多个行的所述图像数据的所述APL的所述平均值之间的所述差,

其中所述查找表还配置成基于所存储的校正量和所计算的差来计算计算的校正量。

5.根据权利要求1所述的显示驱动器,还包括:

APL计算电路,配置成计算用于相应行的图像数据的APL;以及

寄存器,配置成存储用于所述相应行的所述图像数据的所计算的APL。

6.根据权利要求5所述的显示驱动器,还包括:

多路复用器,配置成驱动所述显示面板的多个数据线,以及

其中所述校正电路还配置成基于利用所述多路复用器驱动所述多个数据线的顺序来校正用于所述第一行的所述第一图像数据。

7.根据权利要求5所述的显示驱动器,其中所述APL计算电路配置成:当所述输入图像数据的所述第一组行被转换成要显示在所述显示面板上的所述第一行时,计算用于所述第一组行的所述输入图像数据的APL。

8. 根据权利要求7所述的显示驱动器,其中校正用于所述第一行的所述第一图像数据包括基于所述输入图像数据的所述所计算的APL与用于所述第二行的所述第二图像数据的APL之间的差来校正用于所述第一行的所述第一图像数据。

9. 根据权利要求7所述的显示驱动器,其中所述APL计算电路配置成:当所述输入图像数据的第二组行被转换成所述第二行时,计算用于所述第二组行的所述输入图像数据的APL,其中所述第二组行从所述第一组行递增地移位一行,

其中校正用于所述第一行的所述第一图像数据包括基于用于所述第一组行和所述第二组行的所述输入图像数据的所述所计算的APL来校正用于所述第一行的所述第一图像数据。

10. 根据权利要求9所述的显示驱动器,其中校正用于所述第一行的所述第一图像数据包括基于用于所述第二组行的所述输入图像数据的所述所计算的APL和用于所述第一组行和第三组行的所述输入图像数据的APL的平均值来校正用于所述第一行的所述第一图像数据,其中所述第一组行从所述第三组行递增地移位一行。

11. 根据权利要求7所述的显示驱动器,还包括:

行存储器,配置成存储所述第一组行中的至少一个行。

12. 一种显示设备,包括:

显示面板;以及

显示驱动器,配置成在所述显示面板上显示图像数据,其中所述显示驱动器包括:

校正电路,配置成基于在显示第一行的第一图像数据的情况与在随后显示第二行的第二图像数据的情况之间在显示面板中流动的电流的差来校正用于要显示在显示面板上的第一行的第一图像数据,其中基于在所述显示面板中流动的所述电流的所述差来校正所述第一图像数据包括以下操作中的任何一项:

基于用于所述第二行的所述第二图像数据的APL与用于第三行的第三图像数据的APL之间的差来校正用于所述第一行的所述第一图像数据,其中所述第三行在所述第二行之前显示;

基于用于所述第二行的所述第二图像数据的APL与用于在显示所述第二行之前显示的多个行的图像数据的APL的平均值之间的差来校正用于所述第一行的所述第一图像数据;以及

基于用于第一组行的输入图像数据的计算的APL来校正用于所述第一行的所述第一图像数据。

13. 根据权利要求12所述的显示设备,还包括:

多路复用器,连接到所述显示面板的多个数据线,

其中所述校正电路配置成响应于利用所述多路复用器驱动所述多个所述数据线的顺序而校正用于所述第一行的所述第一图像数据。

14. 根据权利要求12所述的显示设备,其中校正电路还配置成:当所述输入图像数据的所述第一组行被转换成要显示在所述显示面板上的所述第一行时,计算用于所述第一组行的所述输入图像数据的APL。

15. 根据权利要求14所述的显示设备,其中校正电路还配置成:当所述输入图像数据的第二组行被转换成所述第二行时,计算用于所述第二组行的所述输入图像数据的APL,其中

所述第二组行从所述第一组行递增地移位一行，

其中校正用于所述第一行的所述第一图像数据包括基于用于所述第一组行和所述第二组行的所述输入图像数据的所述所计算的APL来校正用于所述第一行的所述第一图像数据。

16. 一种图像校正方法, 包括:

基于在显示第一行的第一图像数据的情况与在随后显示第二行的第二图像数据的情况之间在显示面板中流动的电流的差来校正用于要显示在显示面板上的第一行的第一图像数据, 其中校正用于所述第一行的所述第一图像数据包括以下操作中的任何一项:

基于用于所述第二行的所述第二图像数据的APL与用于第三行的第三图像数据的APL之间的差来校正用于所述第一行的所述第一图像数据, 其中在显示所述第二行之前显示所述第三行;

基于用于所述第二行的所述第二图像数据的APL与用于多个行的图像数据的APL的平均值之间的差来校正用于所述第一行的所述第一图像数据, 其中在显示所述第二行之前显示所述多个行; 以及

基于用于第一组行的输入图像数据的计算的APL来校正用于所述第一行的所述第一图像数据。

17. 根据权利要求16所述的图像校正方法, 还包括:

其中校正用于所述第一行的所述图像数据包括基于驱动多个数据线的顺序来校正用于所述第一行的所述第一图像数据。

18. 根据权利要求16所述的图像校正方法, 还包括:

基于将所述输入图像数据的所述第一组行转换成要显示在所述显示面板上的所述第一行来计算用于所述第一组行的所述输入图像数据的APL。

19. 根据权利要求18所述的图像校正方法, 还包括:

基于将所述输入图像数据的第二组行转换成所述第二行来计算用于所述第二组行的输入图像数据的APL, 其中所述第二组行从所述第一组行递增地移位一行,

其中校正用于所述第一行的所述第一图像数据包括基于用于所述第一组行和所述第二组行的所述输入图像数据的所述所计算的APL来校正用于所述第一行的所述第一图像数据。

用于图像校正的设备和方法

[0001] 交叉引用

[0002] 本申请要求2017年11月20日提交的日本专利申请No.2017-223186的优先权，其公开通过引用以其整体并入本文。

技术领域

[0003] 本公开涉及一种用于图像校正的显示驱动器、显示设备和方法。

背景技术

[0004] 诸如液晶显示面板和有机发光二极管显示面板的显示面板被用在诸如笔记本计算机、台式计算机和智能电话之类的电子器具中。当显示面板上显示的显示数据的灰度值改变时，由于供应给显示面板的电压的变化，可在显示的图像内生成一个或多个可见缺陷。

发明内容

[0005] 在一个或多个实施例中，显示驱动器包括配置成基于第一电流与第二电流之间的差来校正用于要在显示面板上显示的第一行的第一图像数据的校正电路。第一电流用于显示第一行，并且在显示第一行之后第二电流用于显示第二行。

附图说明

[0006] 为了以其能够详细地理解本公开的以上记载的特征的方式，通过参考实施例可以获得对以上简要概述的本公开的更具体的描述，所述实施例中的一些在附图中图示。然而，要注意的是，附图仅图示本公开的一些实施例且因此不要被认为是对其范围的限制，因为本公开可允许其它等同有效的实施例。

[0007] 图1A是图示根据一个或多个实施例的显示设备的示例配置的框图；

[0008] 图1B是图示根据一个或多个实施例的像素电路的示例配置的框图；

[0009] 图2图示了根据一个或多个实施例的显示在显示面板上的示例行；

[0010] 图3示意性地图示了根据一个或多个实施例的图像数据的示例校正过程；

[0011] 图4是图示根据一个或多个实施例的校正电路的示例配置的框图；

[0012] 图5图示根据一个或多个实施例的平均图片电平(APL)环形寄存器的示例配置；

[0013] 图6图示了根据一个或多个实施例的图像数据校正查找表(LUT)的示例配置；

[0014] 图7图示了根据一个或多个实施例的多路复用器(MUX)校正LUT的示例配置；

[0015] 图8A图示了根据一个或多个实施例的MUX的示例配置；

[0016] 图8B图示了根据一个或多个实施例的MUX的示例操作；

[0017] 图9图示了图像数据的示例校正过程流程；

[0018] 图10是图示根据一个或多个实施例的显示设备的示例配置的框图；以及

[0019] 图11图示了根据一个或多个实施例的在子像素渲染(SPR)模式中的APL计算方法的一个示例。

具体实施方式

[0020] 在下文中,参考附图给出了各种实施例的详细描述。将显而易见的是,本文所公开的技术可以由本领域技术人员在没有这些实施例的进一步详细描述的情况下实现。为了简单起见,在下文中没有描述熟知特征的细节。

[0021] 图1A是图示根据一个或多个实施例的显示设备1的配置的框图。显示设备1包括显示驱动器10和显示面板20。

[0022] 显示设备1可配置成在显示面板20上向用户提供信息。显示设备1是配备有显示面板的一个示例电子器具。电子器具可以是便携式电子器具,诸如智能电话、膝上型计算机、笔记本计算机、平板电脑、网络浏览器、电子书阅读器和个人数字助理(PDA)。该电子器具可以是任何尺寸和形状的设备,诸如包括显示面板的台式计算机以及安装在配备有显示面板的汽车上的显示单元。电子器具可以配备有用于对诸如用户的手指和触控笔之类的输入对象进行触摸感测的触摸传感器。

[0023] 显示面板20的示例可以包括有机发光二极管(OLED)显示面板和液晶显示面板。在一个或多个实施例中,显示面板20包括栅极线21、数据线22、栅极线驱动电路23、发射驱动电路24、发射线25和像素电路P。

[0024] 在一个或多个实施例中,如图1B中图示的那样,设置在栅极线21与数据线22的交点处的每个像素电路P配置成显示红色、绿色和蓝色之一。每个像素电路P还可以连接到发射线25。在一个实施例中,显示红色、绿色和蓝色的像素电路P分别用作R子像素、G子像素和B子像素。

[0025] 在一个或多个实施例中,当使用OLED显示面板作为显示面板20时,显示红色、绿色和蓝色的像素电路P可以包括OLED,所述OLED是被配置成分别发射红色、绿色和蓝色的光的发光元件。在一个或多个实施例中,OLED被配置成当基于从发射驱动电路24接收的发射信号在高侧电源电压ELVDD与低侧电源电压ELVSS之间生成电势差,以供应从高侧电源电压ELVDD向OLED的电流时发光。

[0026] 返回参考图1A,在一个或多个实施例中,栅极线驱动电路23被配置成响应于从显示驱动器10接收的栅极控制信号而驱动栅极线21。

[0027] 在一个或多个实施例中,发射驱动电路24被配置成响应于从显示驱动器10接收的发射控制信号而驱动发射线25。

[0028] 在一个或多个实施例中,显示驱动器10配置成响应于从主机2接收的图像数据和控制数据而驱动显示面板20以在显示面板20上显示图像。在一个或多个实施例中,图像数据描述要显示的原始图像的每个像素的相应子像素的灰度值。在一个或多个实施例中,控制数据包括用于控制显示驱动器10的命令和参数。

[0029] 主机2的示例可包括应用处理器、中央处理单元(CPU)和数字信号处理器(DSP)。

[0030] 在一个或多个实施例中,显示驱动器10包括接口控制电路11、行存储器12、校正电路13、数据线驱动电路14和多路复用器(MUX)15。

[0031] 在一个或多个实施例中,接口控制电路11配置成将从主机2接收的图像数据传送到校正电路13。在一个或多个实施例中,接口控制电路11配置成响应于包含在控制数据中的命令而控制集成在显示驱动器10中的电路。

[0032] 在一个或多个实施例中,接口控制电路11配置成将用于要显示在显示面板20上的

第n行的图像数据输出到行存储器12,以及将用于要在第n行之后接下来显示的第(n+1)行的图像数据输出到校正电路13。用于第n行的图像数据也可被称为第n行数据。如图2中图示的那样,在于显示面板20上显示第n行之后,例如,在显示第n行之后接下来显示在栅极线21的扫描方向上的相邻于第n行定位的第(n+1)行。

[0033] 在一个或多个实施例中,行存储器12配置成存储由接口控制电路11接收的图像数据。例如,静态随机存取存储器(SRAM)可以用作行存储器12。在一个或多个实施例中,行存储器12配置成存储例如用于由显示驱动器10驱动的显示面板20的一个行的图像数据。

[0034] 校正电路13被配置成对从接口控制电路11接收的图像数据执行期望的图像数据处理。

[0035] 在一个或多个实施例中,校正电路13被配置成基于当显示相应的行数据时在显示面板20中流动的电流的改变来校正用于驱动显示面板20的图像数据。在一个或多个实施例中,例如,校正电路13配置成基于从行存储器12读出的第n行数据和第(n+1)行数据来计算用于第n行数据的校正量以校正第n行数据。在一个或多个实施例中,校正电路13配置成将校正的图像数据输出到数据线驱动电路14以在显示面板20上显示校正的图像数据。

[0036] 在一个或多个实施例中,数据线驱动电路14配置成利用对应于校正的图像数据中描述的灰度值的源极电压来驱动相应源极线22。此外,MUX 15可耦合到相应数据线22。在一个或多个实施例中,当驱动MUX 15时,将源极电压供应到数据线22。在一个实施例中,MUX 15被顺序地驱动。在其它实施例中,MUX 15可以以其它顺序驱动。

[0037] 在一个或多个实施例中,原始图像可以包括在其之间灰度值(例如从灰色到黑色)很大地变化的行,并且因此,在显示面板20中流动的电流可以很大地改变,从而导致电源电压ELVDD的变化。在一个或多个实施例中,如图3中图示的那样,在不生成潜在地由高侧电源电压ELVDD的变化引起的水平分层行(伪行)的情况下显示图像数据。为了估计电源电压ELVDD的变化(其潜在地引起水平分层行的生成),在一个或多个实施例中,基于在显示第n行数据的情况与在随后显示第(n+1)行数据的情况之间在显示面板20中流动的电流的差来执行图像校正过程以校正要在显示面板20上显示的第n行数据。在一个或多个实施例中,在显示面板20中流动的电流的差被计算为,例如,通过将作为第n行数据的亮度级的平均值的APL与接下来要显示的第(n+1)行数据的APL进行比较而得的平均图片电平(APL)的差。在一个或多个实施例中,电源电压ELVDD的改变可引起对显示面板20中的多个行的影响,并且因此,与比第(n+1)行数据更旧的行数据的预定数目相关联的行数据的APL的平均值,例如,可以与第(n+1)行数据的APL进行比较。因此可以抑制对由流过显示面板20的电流的变化引起的多个行的影响。

[0038] 图4是图示根据一个或多个实施例的校正电路13的配置的框图。在一个或多个实施例中,校正电路13包括APL计算电路131、APL环形寄存器132、APL查找表(LUT)内插电路133、图像数据校正LUT 134和MUX校正电路135。在可替换实施例中,APL计算电路131、APL环形寄存器132、APL-LUT内插电路133、图像数据校正LUT 134和MUX校正电路135中的全部或一些可以集成在校正电路13外部的显示驱动器10中。

[0039] 在一个或多个实施例中,APL计算电路131配置成计算输入到其的用于R、G和B子像素的行数据的APL以及计算APL的总和。APL指示亮度级的平均值。在一个或多个实施例中,APL计算电路131被配置成计算接下来要显示的第(n+1)行数据的APL。在一个或多个实施例

中,APL计算电路131被配置成将计算的APL输出到APL环形寄存器132和APL-LUT内插电路133。

[0040] APL环形寄存器132被配置成存储第n和较旧行数据的APL。当接收第(n+1)个行数据的APL时,APL环形寄存器132删除最旧的行数据的APL,并将第(n+1)行数据的APL存储在其中。

[0041] 图5图示了根据一个或多个实施例的APL环形寄存器132的示例配置。在一个或多个实施例中,如图5的上部分所图示的那样,APL环形寄存器132通过在第(n+1)行数据的APL被输入到APL环形寄存器132之前使用触发器来存储例如第(n-7)到第n行数据的APL。

[0042] 当然后将第(n+1)行数据的APL输入到APL环形寄存器132时,如图5的下部分所图示的那样,APL环形寄存器132存储第(n+1)行数据的APL以代替最旧的第(n-7)行数据的APL。虽然图5图示了其中APL环形寄存器132总共存储八个行数据的APL的一个示例,但是存储在APL环形寄存器132中的行数据的APL的数目可以为一个或多个。

[0043] 图像数据校正LUT 134被配置成存储用于预定数目的行数据(其比第(n+1)行数据更旧)的APL的平均值与第(n+1)行数据(其在接下来要显示的第n行数据之后显示)的APL之间的差的行数据的校正量。第n行数据,其在接下来要显示的第n行数据之后显示。

[0044] 在一个或多个实施例中,如图6中所图示的那样,在图像数据校正LUT 134中,图6中水平描绘的当前APL表示第n行数据和较旧行数据的APL的平均值。在一个或多个实施例中,图6中垂直描绘的下一APL表示第(n+1)行数据的APL。在一个或多个实施例中,图像数据校正LUT 134指示用于当前APL和下一APL的校正量。

[0045] 返回参考图4,在一个或多个实施例中,APL-LUT内插电路133被配置成计算在第n行数据之后接下来被显示的第(n+1)行数据的APL与在第(n+1)行数据被显示之前显示的多个行数据的APL的平均值之间的差。

[0046] 在一个实施例中,例如,当第一至第五行数据#0至#4的APL分别为100、100、100、0和0并且电源电压ELVDD的改变潜在地影响两个行时,在一个或多个实施例中,APL-LUT内插电路133如下操作。在这种情况下,鉴于电源电压ELVDD的改变潜在地影响两个行的事实来计算两个行数据的APL的平均值。

[0047] 在一个实施例中,当n=2时,即,当接下来要显示第二行数据#1时,APL-LUT内插电路133计算第一和第二行数据#0和#1的APL的平均值与第三行数据#2的APL之间的差,其中第一和第二行数据#0和#1的APL的平均是“100”($= (100+100)/2$),而第三行数据#2的APL是“100”。在这样的实施例中,差是“0”并且因此校正量被计算为“0”。

[0048] 在一个实施例中,当n=3时,即,当接下来要显示第三行数据#2时,APL-LUT内插电路133计算第二和第三行数据#1和#2的APL的平均与第四行数据#3的APL之间的差,其中第二和第三行数据#1和#2的APL的平均值是“100”($= (100+100)/2$),而第四行数据#3的APL是“0”。在这样的实施例中,差是“100”并且因此校正量被确定为与图像数据校正LUT 134中的为“100”的当前APL和为“0”的下一APL相关联的数据。

[0049] 在一个实施例中,当n=4时,即,当接下来要显示第四行数据#3时,APL-LUT内插电路133计算第三和第四行数据#2和#3的APL的平均值与第五行数据#4的APL之间的差,其中第三和第四行数据#2和#3的APL的平均是“50”($= (100+0)/2$),而第五行数据#4的APL是“0”。在这样的实施例中,差是“50”,并且因此校正量被确定为与图像数据校正LUT 134中为

“50”的当前APL和为“0”的下一APL相关联的数据。如像这样描述的那样,在一个或多个实施例中,针对相应的行顺序地计算校正量。

[0050] 在一个或多个实施例中,MUX校正电路135配置成基于由MUX 15驱动的顺序来计算校正量并且将其输出到APL-LUT内插电路133。在一个或多个实施例中,MUX校正电路135可包括将由MUX 15驱动的顺序与校正量相关的LUT,如图7中图示的那样。

[0051] 在各种实施例中,当多路复用器15包括如图8A中图示的多路复用器#1和#2时,例如,MUX #1将电压传输到数据线22,然后MUX #2将电压传输到另一数据线22,如图8B中图示的那样。在一个或多个实施例中,例如,包括被配置成驱动OLED的晶体管的发射线驱动和阈值电压消除的各种过程在通过MUX #1的电压传输之前执行,并且这可使MUX #1的驱动时间不足。因此,在一个或多个实施例中,基于由多路复用器15驱动的顺序来校正图像数据,以实现取决于多路复用器驱动的顺序的相对于电源电压ELVDD的变化的校正。在一个或多个实施例中,当将多路复用器15驱动的顺序输入到MUX校正电路135时,MUX校正电路135基于图7中所图示的LUT来计算适于多路复用器15驱动的顺序的校正量。在一个或多个实施例中,可将基于多路复用器15驱动的顺序来确定的校正量指示为用于对在APL-LUT内插电路133中计算的校正量进行加权的加权因子。

[0052] 在一个或多个实施例中,如图9中所图示的那样,在显示驱动器10中执行图像数据的校正过程。

[0053] 在一个或多个实施例中,在步骤S11,第n行数据被存储在行存储器12中。

[0054] 在一个或多个实施例中,在步骤S12,APL计算电路131计算接下来要显示的第(n+1)行数据的APL。

[0055] 在一个或多个实施例中,在步骤S13,APL-LUT内插电路133参考存储在APL环形寄存器132中的较旧的行数据和第n行数据的APL,并且在步骤S14,APL-LUT内插电路133计算第(n+1)行数据的APL与比第(n+1)行数据更旧的预定数目的行数据的APL的平均值之间的差。

[0056] 在一个或多个实施例中,在步骤S15,针对图像数据校正LUT 134中的计算的差来计算校正量。

[0057] 在一个或多个实施例中,在步骤S16,MUX校正电路135基于由多路复用器15驱动的顺序来执行在图像数据校正LUT 134中计算的校正量的加权。在一个或多个实施例中,在步骤S17,通过使用由在步骤S16的加权获得的校正量来校正存储在行存储器12中的第n行数据,并且输出校正的行数据。

[0058] 在一个或多个实施例中,取决于面板结构执行图像数据校正过程。在一个或多个实施例中,关于OLED显示面板,例如,输入图像数据的像素可以通过子像素渲染(SPR)被映射到伪像素,并且所产生输出图像可以被显示在OLED显示面板上。在一个实施例中,当像素数据被映射到SPR中的图像结构时,显示数据的一个行可以由多个行(例如,两个行)来表示。

[0059] 图10是图示一个或多个实施例中的显示设备1a的变化配置的框图。在一个或多个实施例中,在图10中图示的显示设备1a中,显示驱动器10a包括与图1A中图示的显示设备1不同的SPR处理电路16。在一个或多个实施例中,一个行存储器12由显示设备1a中的SPR处理电路16和校正电路13共享。SPR处理电路16将输入图像数据的多个输入行转换成一个行。

在图10中，并入上述显示设备1中的相同部件由相同参考标号表示，并且不给出详细描述。

[0060] 在下文中，给出了其中从用于输入图像的两个行的行数据通过SPR处理来生成用于所显示图像中的一个行的行数据的示例的描述。在一个或多个实施例中，当计算接下来要显示的行数据之前显示的预定数目的行数据的APL的平均值时，根据用于输入图像的两个行的行数据来计算APL，所述两个行中的一个针对连续计算的两个APL重叠。

[0061] 图11图示了在一个或多个实施例中用于计算APL的示例方法。如图11中图示的那样，针对RGB模式中的每个行计算APL。在SPR模式中，在一个或多个实施例中，计算尚未经受SPR的原始输入图像的每两个相邻行的APL。在一个或多个实施例中，当接下来要显示从输入图像的第n和第(n+1)行数据通过SPR获得的行的行数据，并且电源电压的改变影响所显示图像的两个行时，将比接下来要显示的行数据更旧的行数据的APL的平均值计算为用于感兴趣的行的行数据的APL的平均值和第n和第(n-1)行数据的APL以及第(n-1)和第n行数据的APL的平均值。在图11中图示的示例中，第(n-1)行数据用于计算两个APL；所述两个APL针对各自包括偏移了一行的两个行的两个集合来计算。如像这样描述的那样，在一个或多个实施例中，APL-LUT内插电路133可以被配置成基于输入图像数据的预定数目的输入行来计算接下来要显示的行之前显示的图像数据的APL，所述预定数目的输入行在扫描方向的相反方向上从转换成接下来要显示的行的输入图像的多个行递增地移位一行。

[0062] 在一个或多个实施例中，以上描述的以两行为单位计算APL的方法以及针对每个行计算APL的方法可以在一个显示驱动器中选择性地使用。

[0063] 尽管以上已经描述了有限数目的实施例，但是受益于本公开的技术人员将理解的是，在不背离本公开的范围的情况下，可以构思各种其它实施例和变型。可以组合实施例和变型。因此，说明书和附图仅提供了示例性公开。

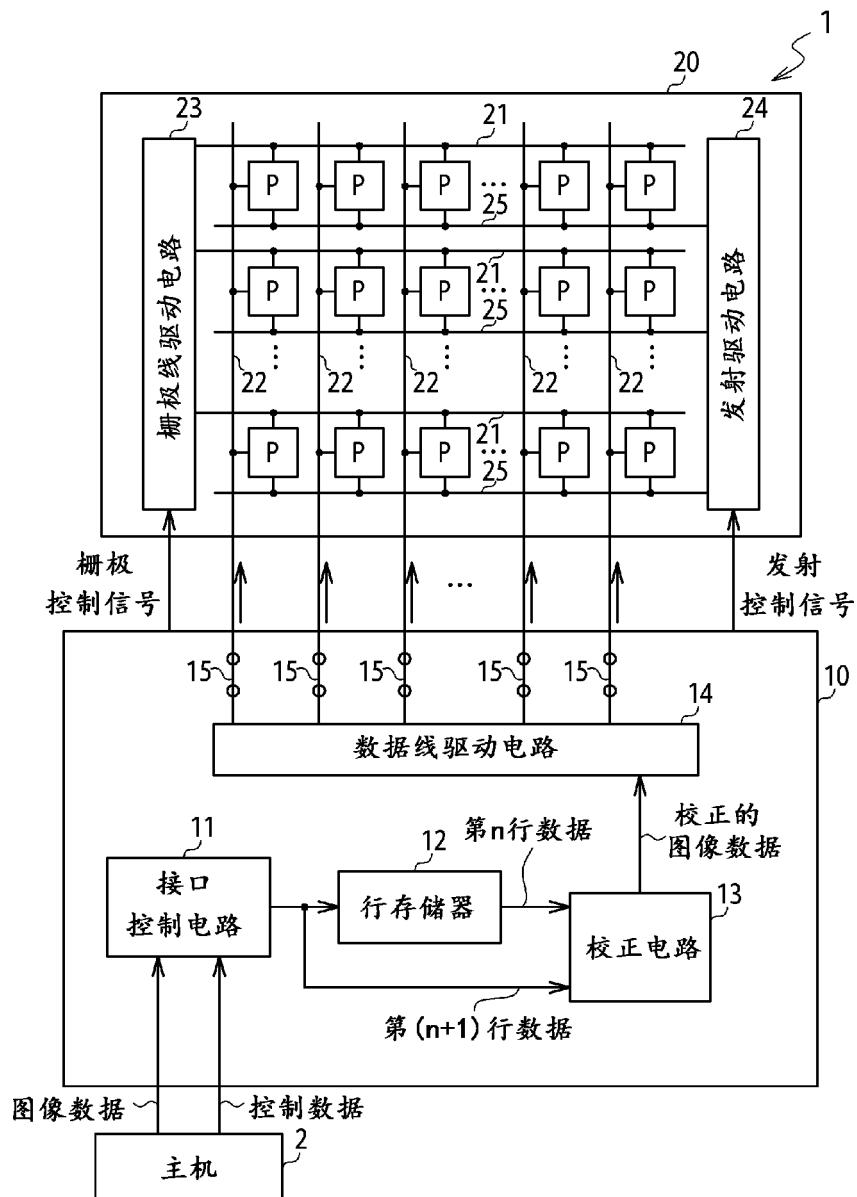


图 1A

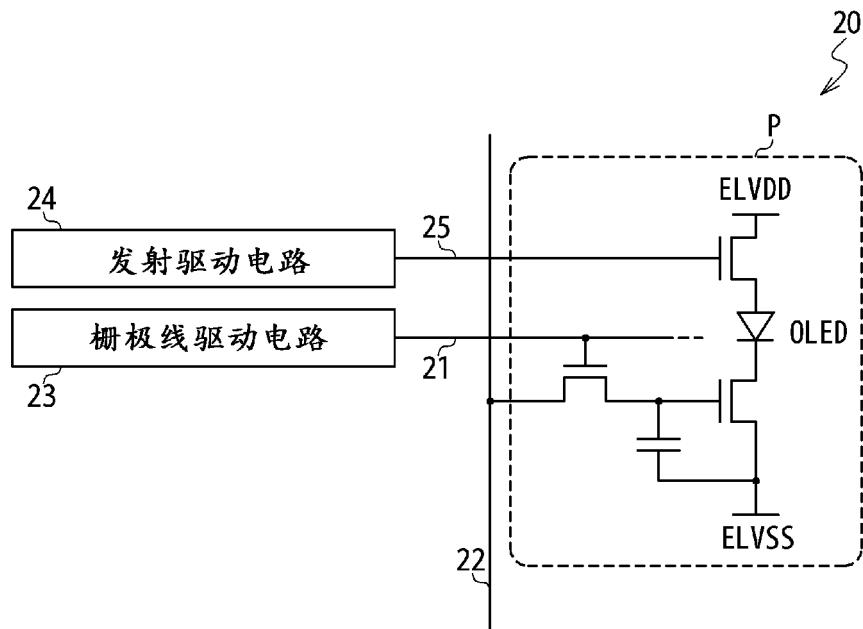


图 1B

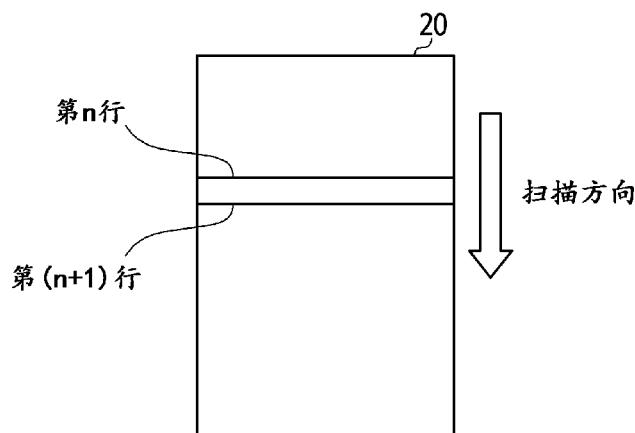


图 2

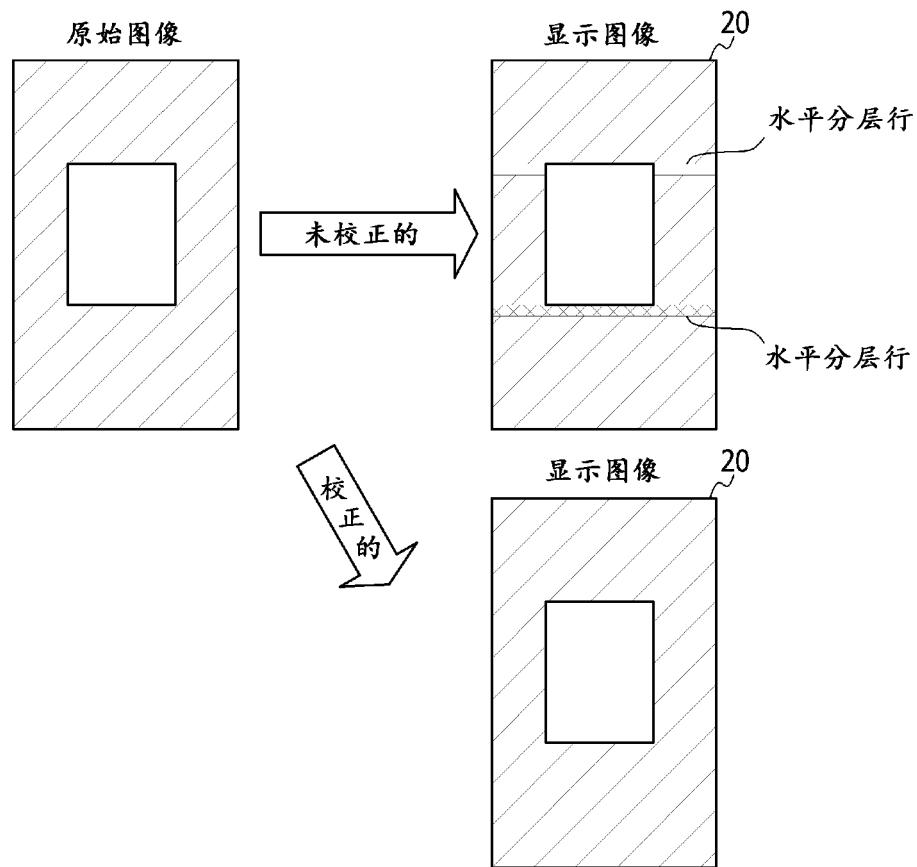


图 3

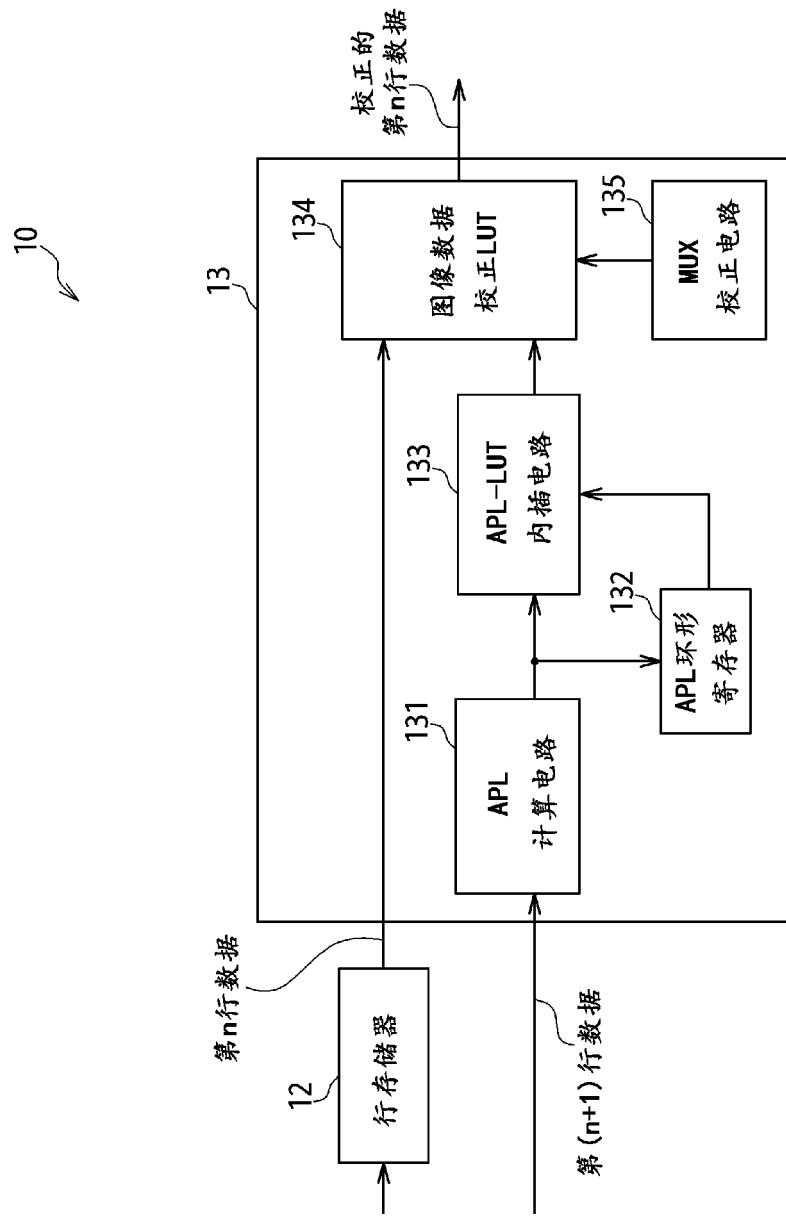


图 4

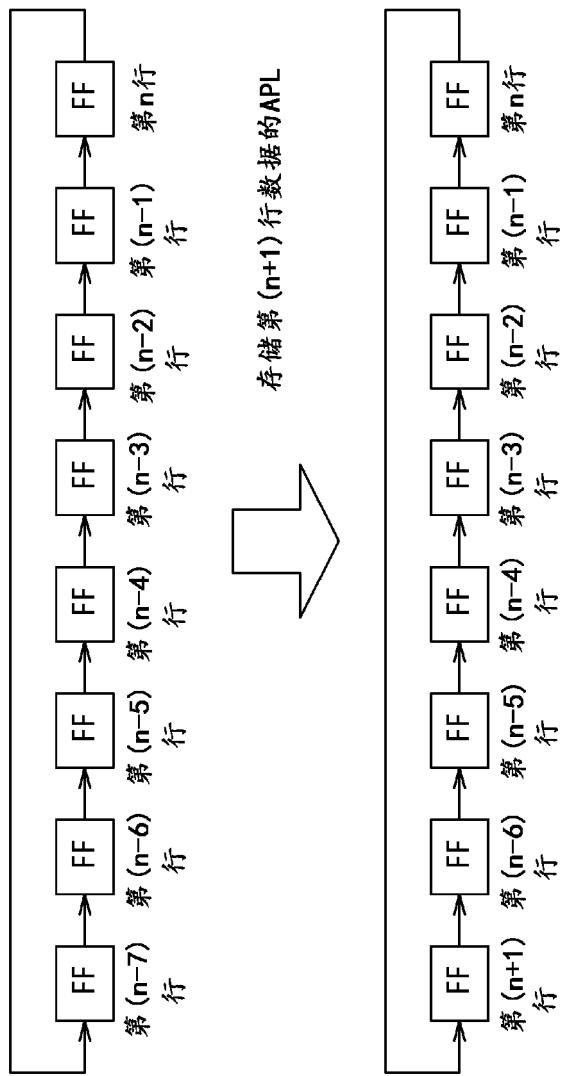


图 5

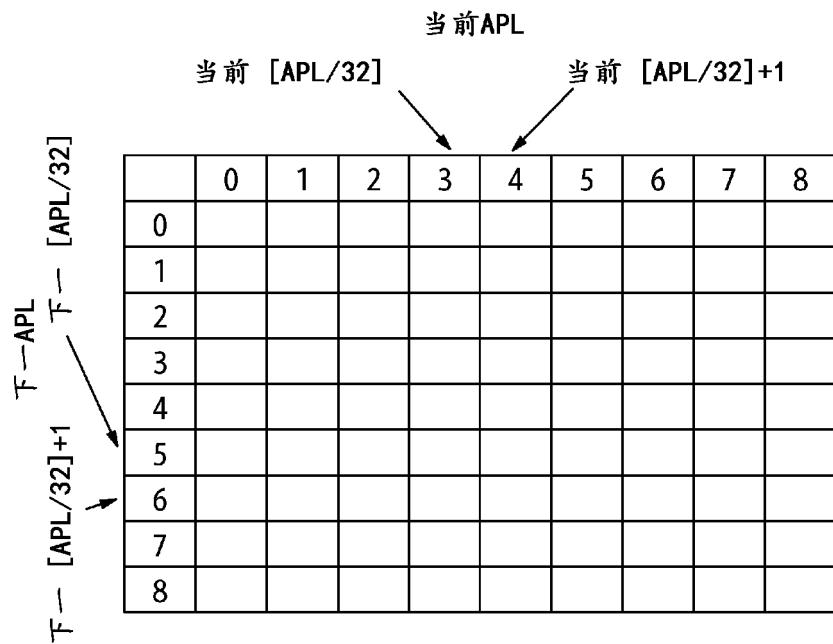


图 6

MUX 驱动顺序	校正量
1	MUX 校正#1
2	MUX 校正#2
:	:

图 7

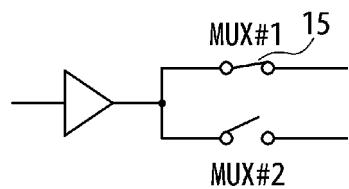


图 8A

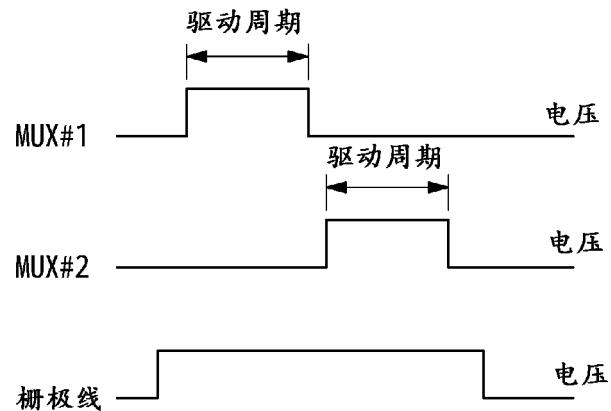


图 8B

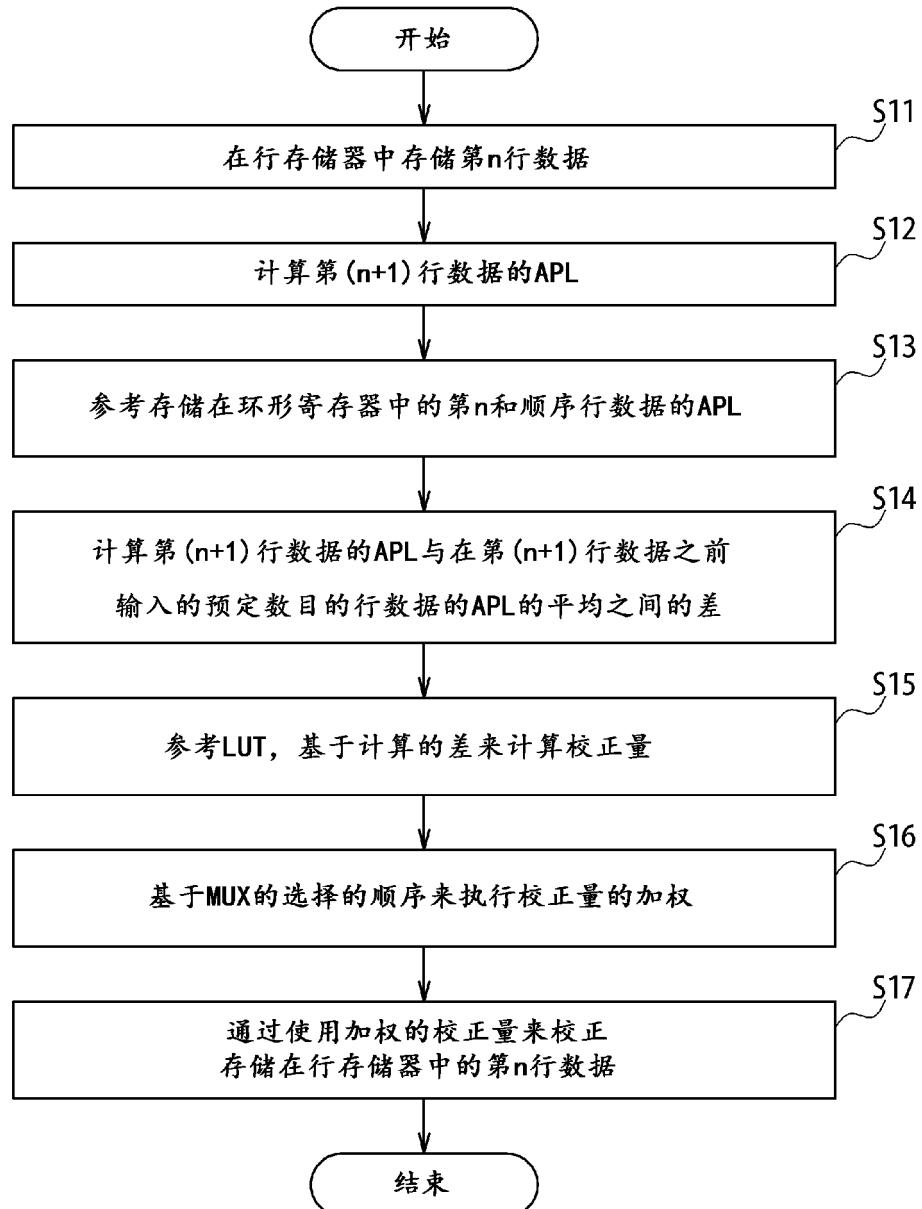
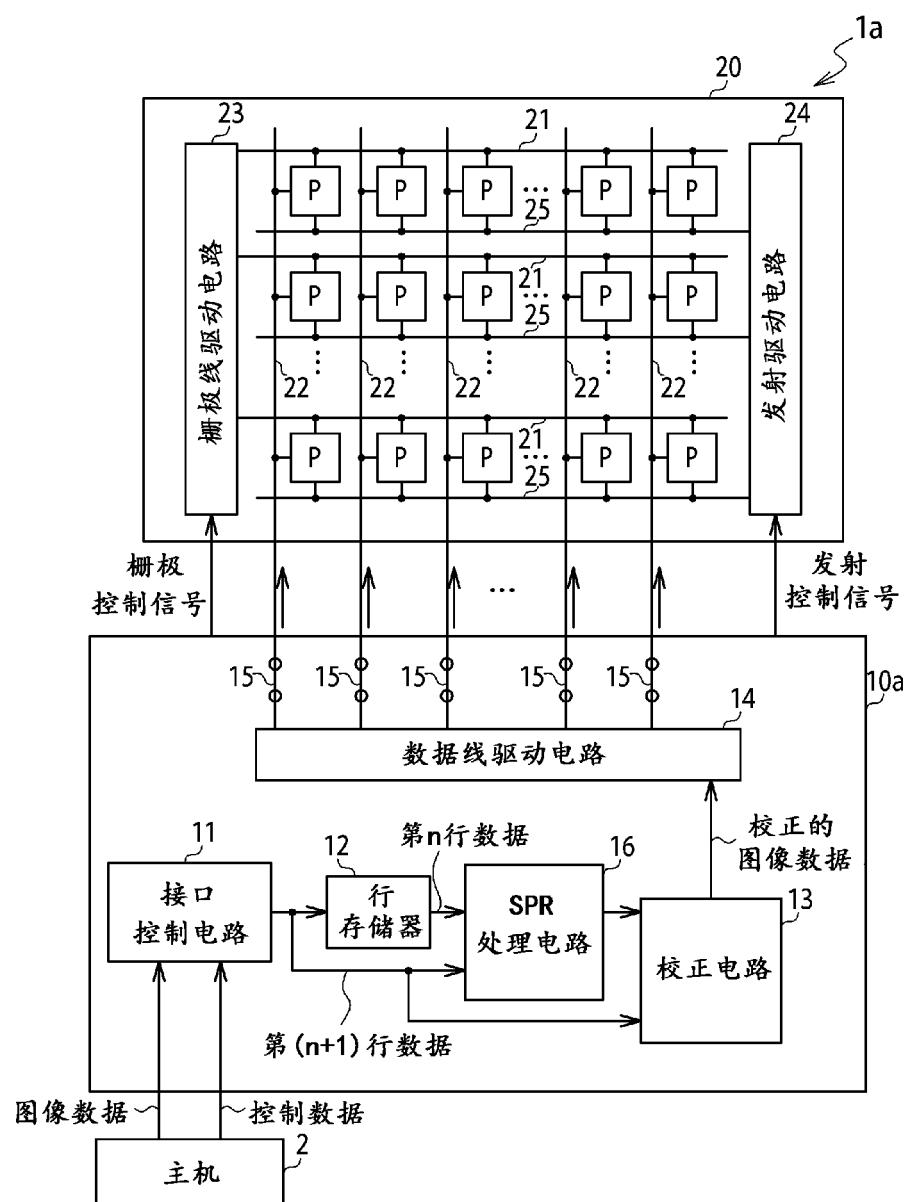


图 9



11/11

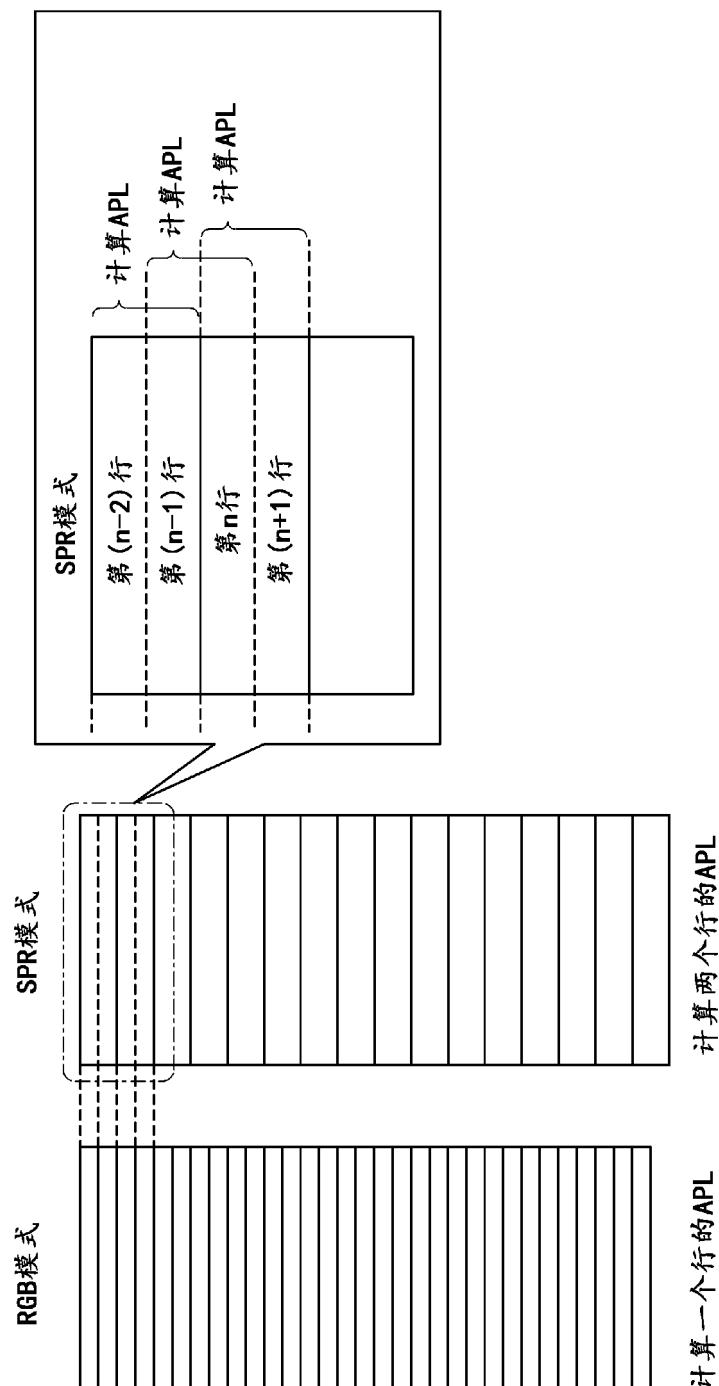


图 11