



(12)发明专利

(10)授权公告号 CN 104616613 B

(45)授权公告日 2018.05.18

(21)申请号 201310537825.2

(56)对比文件

(22)申请日 2013.11.04

CN 102136264 A, 2011.07.27,

(65)同一申请的已公布的文献号

US 2011102471 A1, 2011.05.05,

申请公布号 CN 104616613 A

US 2009295762 A1, 2009.12.03,

(43)申请公布日 2015.05.13

US 2009303217 A1, 2009.12.10,

(73)专利权人 联咏科技股份有限公司

审查员 王少伟

地址 中国台湾新竹

(72)发明人 蔡岳勋 刘益全 刘岳修

(74)专利代理机构 深圳新创友知识产权代理有限公司 44223

代理人 江耀纯

(51)Int.Cl.

G09G 3/20(2006.01)

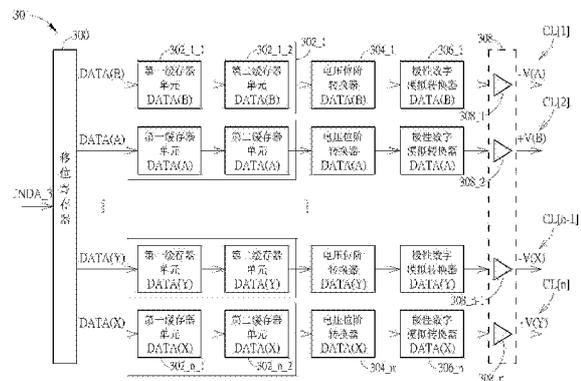
权利要求书1页 说明书8页 附图14页

(54)发明名称

源极驱动器及其驱动方法

(57)摘要

本发明公开了用于一显示设备的源极驱动器及其驱动方法,包含有一接收模块接收多个显示数据;多个传输信道,分别包含有一暂存模块,接收所述多个显示数据中一者;一电压位阶转换器,判断所述多个显示数据中一者的一电压电平;以及一极性数字模拟转换器,对所述多个显示数据中一者的所述电压电平进行一数字转模拟操作;以及一输出模块,输出已完成所述数字转模拟操作的所述多个显示数据的所述多个电压电平;其中,所述多个传输信道中相邻两者所对应输出的所述多个显示数据包含有相异极性的电压电平,而所述输出模块于输出所述多个电压电平前还进行一奇数次交换操作。



1. 一种用于显示设备的源极驱动器,切换于两种工作模式,其特征在于,包含有:
 - 一译码器,用来接收多个显示数据、一极性控制信号和一帧起始信号,根据所述帧起始信号判断欲显示所述多个显示数据所使用的一反转规则,以及根据所述反转规则和所述极性控制信号,映像所述多个显示数据至所述多个传输信道;
 - 多个传输信道,其中每一传输信道包含有:
 - 一暂存模块,耦接于所述译码器,用来接收所述多个显示数据中一者;
 - 一电压位阶转换器,耦接于所述暂存模块,用来判断所述多个显示数据中一者的电压电平;以及
 - 一极性数字模拟转换器,耦接于所述电压位阶转换器,用来对所述多个显示数据中一者的所述电压电平进行数字转模拟操作;以及
 - 一输出模块,耦接于所述多个传输信道的多个极性数字模拟转换器,用来输出已完成所述数字转模拟操作的所述多个显示数据所对应的所述多个电压电平;
 - 其中,所述多个传输信道中相邻两者所对应输出的所述多个显示数据包含有相异极性的电压电平,而所述输出模块于输出所述多个电压电平前还进行奇数次交换操作。
2. 如权利要求1所述的源极驱动器,其特征在于,所述输出模块还包含有多个运算放大器,用来放大所述多个显示数据的所述多个电压电平,而所述奇数次交换操作系交换所述多个传输信道中相邻两者所对应输出的所述多个显示数据一次或奇数次。
3. 如权利要求1所述的源极驱动器,其特征在于,所述反转规则是点反转规则、栏反转规则或一加二线反转规则。
4. 一种用于一显示设备的一源极驱动器的驱动方法,所述源极驱动器切换于两种工作模式,其特征在于,所述驱动方法包含有:
 - 接收多个显示数据、一极性控制信号和一帧起始信号,根据所述帧起始信号判断欲显示所述多个显示数据所使用的一反转规则,以及根据所述反转规则和所述极性控制信号,映像所述多个显示数据至所述多个传输信道;
 - 于多个传输信道中,对所述多个显示数据的多个电压电平进行一数字转模拟操作;以及
 - 由所述源极驱动器的一输出模块对已完成所述数字转模拟操作的所述多个显示数据进行一奇数次交换操作,进而输出所述多个电压电平;
 - 其中,所述多个传输信道中相邻两者所对应输出的所述多个显示数据包含有相异极性的电压电平。
5. 如权利要求4所述的驱动方法,其特征在于,还利用多个运算放大器来放大所述多个显示数据的所述多个电压电平,而所述奇数次交换操作系交换所述多个传输信道中相邻两者所对应输出的所述多个显示数据一次或奇数次。
6. 如权利要求4所述的驱动方法,其特征在于,所述反转规则是点反转规则、栏反转规则或一加二线反转规则。

源极驱动器及其驱动方法

技术领域

[0001] 本发明涉及一种源极驱动器及其驱动方法,尤其涉及一种利用映像操作与奇数次数据交换,以切换于两种工作模式的源极驱动器及其驱动方法。

背景技术

[0002] 随着显示技术的进步,为了追求更高的分辨率以及硬件装置的轻薄化,已知显示设备中多个源极驱动器所对应的相邻传输信道将被适性设计,使编号奇数与偶数的传输信道共享一数字模拟转换器,并透过偶数次数据交换的操作,完成用于显示设备的源极驱动器的驱动方法。详细来说,已知技术的源极驱动器操作于两种工作模式,请参考图1A、图1B以及图2A、图2B,图1A以及图1B为已知技术中一源极驱动器10用于一第一工作模式的相关示意图,其中,图1A为源极驱动器10所接收来自一时序产生器(图中未示)的一显示数据INDA_1的示意图,而图1B为源极驱动器10输出图1A中显示数据INDA_1的示意图;图2A以及图2B为已知技术中一源极驱动器10用于一第二工作模式的示意图,其中,图2A为源极驱动器10所接收来自一时序产生器(图中未示)的一显示数据INDA_2的示意图,而图2B为源极驱动器10输出图2A中显示数据INDA_2的示意图。

[0003] 如图1A所示,源极驱动器10所接收的显示数据INDA_1为一序列式数据且包含有显示数据DATA(A)、DATA(B)、...、DATA(X)、DATA(Y)。如图1B所示,源极驱动器10包含有一移位寄存器100来接收显示数据INDA_1,此外,源极驱动器10还包含有传输信道CH[n]、CH[n+1]、...、CH[m-1]、CH[m],而每一传输信道CH[X]则包含有一缓存器102_X、一电压位阶转换器104_X、一正极性(或负极性)数字模拟转换器106_X以及一运算放大器108_X,而缓存器102_X还分别包含有一第一缓存器单元102_1_X以及一第二缓存器单元102_2_X。再者,图2A所示的显示数据INDA_2将与图1A所示的显示数据INDA_1相同,至于图2B所示的源极驱动器20与图1B所示的源极驱动器10大致相似,仅相邻传输信道的第一缓存器单元102_1_X以及第二缓存器单元102_2_X间的连接方式不同,使显示数据INDA_1、INDA_2经由源极驱动器10、20的传输信道CH[n]、CH[n+1]、...、CH[m-1]、CH[m]所对应输出的两种极性的显示子数据将为不同。

[0004] 如图1A、图1B所示,当源极驱动器10操作于第一工作模式中,移位寄存器100接收显示数据INDA_1后,将依序直接把显示数据INDA_1中的DATA(A)、DATA(B)、...、DATA(X)、DATA(Y)传输至传输信道CH[n]、CH[n+1]、...、CH[m-1]、CH[m],并依序经过缓存器102_X、电压位阶转换器104_X、正极性(或负极性)数字模拟转换器106_X以及运算放大器108_X的操作,以对应输出包含有两种极性的显示子数据,其中,第一种为正极性的电压电平例如V(A)、V(C) ... V(X)且分别对应传输至传输信道CH[n]、CH[n+2]、...、CH[m-1],第二种为负极性的电压电平例如-V(B)、-V(D) ... -V(Y)且分别传输至传输信道CH[n+1]、CH[n+3]、...、CH[m]。

[0005] 除此之外,如图2A、图2B所示,当源极驱动器20操作于第二工作模式中,移位寄存器100接收显示数据INDA_1后,将依序把显示数据INDA_1中的DATA(A)、DATA(B)、...、DATA(X)、DATA(Y)传输至传输信道CH[n]、CH[n+1]、...、CH[m-1]、CH[m]。不同于源极驱动器10的

操作方式,源极驱动器20中相邻传输信道CH[X]、CH[X+1]的第一缓存器单元102_1_X、102_1_X+1以及第二缓存器单元102_2_X、102_2_X+1,将由第一缓存器单元102_1_X耦接至第二缓存器单元102_2_X+1,而第一缓存器单元102_1_X+1耦接至第二缓存器单元102_2_X+1(即相邻传输信道间先进行一次显示数据的交换操作),再由第二缓存器单元后端的电压位阶转换器104_X以及正极性(或负极性)数字模拟转换器106_X等进行相关操作,最后才于进入运算放大器108_X前进行另外一次显示数据的交换操作,以对应输出包含有两种极性的显示数据。据此,不同于源极驱动器10的电压电平,源极驱动器20所输出的第一种为负极性的电压电平例如 $-V(A)$ 、 $-V(C) \cdots -V(X)$,且分别对应传输至传输信道CH[n]、CH[n+2]、 \cdots 、CH[m-1],第二种为正极性的电压电平例如 $V(B)$ 、 $V(D) \cdots V(Y)$,且分别传输至传输信道CH[n+1]、CH[n+3]、 \cdots 、CH[m]。

[0006] 在此情况下,如图1A与图2A所示,源极驱动器10、20虽接收相同的显示数据,但经由共享正极性(或负极性)数字模拟转换器,两者所对应输出的电压电平确刚好相反,即源极驱动器10中传输信道CH[n]~CH[m]所输出的多个电压电平依序为 $V(A)$ 、 $-V(B)$ 、 $V(C)$ 、 $-V(D) \cdots V(X)$ 、 $-V(Y)$,而源极驱动器20中传输信道CH[n]~CH[m]所输出的多个电压电平依序为 $-V(A)$ 、 $V(B)$ 、 $-V(C)$ 、 $V(D) \cdots -V(X)$ 、 $V(Y)$,惟操作于不同工作模式下,源极驱动器10、20需使用两次(或偶数次)显示数据的交换操作,以对应输出用于不同传输信道间的不同极性显示数据。因此,已知技术的源极驱动器10、20的操作,一旦接收完多个显示数据后,必须优先判断处于何种工作模式,进而切换相邻传输信道间多个缓存器单元的连接关系,致显示设备的整体设计缺乏弹性。因此,提供另一种可弹性用于显示设备的源极驱动器的驱动方法,已成为本领域的重要课题。

发明内容

[0007] 因此,本发明的主要目的即在于提供一种利用映像操作与奇数次数据交换的操作方式,以切换于两种工作模式的源极驱动器及其驱动方法。

[0008] 本发明公开一种用于一显示设备的源极驱动器,所述源极驱动器切换于两种工作模式,并包含有一接收模块,用来接收多个显示数据;多个传输信道,其中每一传输信道包含有一暂存模块,耦接于所述接收模块,用来接收所述多个显示数据中一者;一电压位阶转换器,耦接于所述暂存模块,用来判断所述多个显示数据中一者的一电压电平;以及一极性数字模拟转换器,耦接于所述暂存模块,用来对所述多个显示数据中一者的所述电压电平进行一数字转模拟操作;以及一输出模块,耦接于所述多个传输信道的多个极性数字模拟转换器,用来输出已完成所述数字转模拟操作的所述多个显示数据的所述多个电压电平;其中,所述多个传输信道中相邻两者所对应输出的所述多个显示数据包含有相异极性的电压电平,而所述输出模块于输出所述多个电压电平前还进行一奇数次交换操作。

[0009] 本发明公开另一种用于一显示设备的一源极驱动器的驱动方法,所述源极驱动器切换于两种工作模式,所述驱动方法包含有接收多个显示数据,且判断所述多个显示数据的多个电压电平;于多个传输信道中,对所述多个显示数据的所述多个电压电平进行一数字转模拟操作;以及由所述源极驱动器的一输出模块对已完成所述数字转模拟操作的所述多个显示数据进行一奇数次交换操作,进而输出所述多个电压电平;其中,所述多个传输信道中相邻两者所对应输出的所述多个显示数据包含有相异极性的电压电平。

附图说明

- [0010] 图1A为已知技术中一源极驱动器所接收来自一时序产生器的一显示数据的示意图。
- [0011] 图1B为已知技术中一源极驱动器输出图1A的显示数据的示意图。
- [0012] 图2A为已知技术中另一源极驱动器所接收来自一时序产生器的一显示数据的示意图。
- [0013] 图2B为已知技术中一源极驱动器输出图2A的显示数据的示意图。
- [0014] 图3A为本发明实施例映像后的一显示数据的示意图。
- [0015] 图3B为本发明实施例一源极驱动器所接收图3A中显示数据的示意图。
- [0016] 图4A为本发明实施例所接收的一显示数据的示意图。
- [0017] 图4B为本发明实施例一源极驱动器所接收图4A中显示数据的示意图。
- [0018] 图5A为图4B中译码器利用一点反转规则输出映像的显示数据的示意图。
- [0019] 图5B为图4B中译码器利用一栏反转规则输出映像的显示数据的示意图。
- [0020] 图5C为图4B中译码器利用一一加二线反转规则输出映像的显示数据的示意图。
- [0021] 图6为图4B中译码器所接收的一显示数据的示意图。
- [0022] 图7为图4B中译码器所接收的另一显示数据的示意图。
- [0023] 图8为本发明实施例一驱动流程的流程图。
- [0024] 其中,附图标记说明如下:
- | | | |
|--------|--------------------------------|-----------|
| [0025] | 10、20、30 | 源极驱动器 |
| [0026] | 102_1~102_n | 缓存器 |
| [0027] | 104_X | 电压位阶转换器 |
| [0028] | 102_1_1~102_1_n、302_1_1~ | 第一缓存器单元 |
| [0029] | 302_1_n | |
| [0030] | 102_2_1~102_2_n、302_2_1~ | 第二缓存器单元 |
| [0031] | 302_2_n | |
| [0032] | 104_1~104_n、304_1~304_n | 电压位阶转换器 |
| [0033] | 106_1~106_n、306_1~306_n | 极性数字模拟转换器 |
| [0034] | 108_1~108_n | 运算放大器 |
| [0035] | 100、300 | 移位寄存器 |
| [0036] | 302_1~302_n | 暂存模块 |
| [0037] | 308 | 输出模块 |
| [0038] | 308_1~308_n | 运算放大器 |
| [0039] | 400 | 译码器 |
| [0040] | INDA_1、INDA_2、INDA_3、 | 显示数据 |
| [0041] | INDA_4、DATA (A)、DATA (B)、....、 | |
| [0042] | DATA (X)、DATA (Y) | |
| [0043] | CH[n]、CH[n+1]、...、CH[m-1]、 | 传输信道 |
| [0044] | CH[m]、CL[1]~CL[n] | |

[0045]	V (A) 、-V (B) 、V (C) 、-V (D) …V (X) 、	电压电平
[0046]	-V (Y) 、-V (A) 、V (B) 、-V (C) 、V (D) 、…、	
[0047]	-V (X) 、V (Y)	
[0048]	POL	极性控制信号
[0049]	YDIO	帧起始信号
[0050]	LD	数据信号
[0051]	DSL1、DSL2、DSL3	侦测信号
[0052]	Phase I	第一工作模式
[0053]	Phase II	第二工作模式
[0054]	SP1、SP2	设定分组
[0055]	S0、S1	比特
[0056]	80	驱动流程
[0057]	800、802、804、806、808	步骤

具体实施方式

[0058] 在说明书及后续的申请专利范围当中使用了某些词汇来指称特定的组件。所属领域中具有通常知识者应可理解，制造商可能会用不同的名词来称呼同样的组件。本说明书及后续的申请专利范围并不以名称的差异来作为区别组件的方式，而是以组件在功能上的差异来作为区别的基准。在通篇说明书及后续的权利要求当中所提及的「包含」系为一开放式的用语，故应解释成「包含但不限于」。此外，「耦接」一词在此系包含任何直接及间接的电气连接手段。因此，若文中描述一第一装置耦接于一第二装置，则代表所述第一装置可直接连接于所述第二装置，或透过其他装置或连接手段间接地连接至所述第二装置。

[0059] 相较于已知技术的源极驱动器，本发明实施例中的源极驱动器亦可操作于两种工作模式，且本实施例的主要特征系针对两种不同的工作模式还可共享相同的源极驱动器的硬件架构。较佳地，当本实施例的源极驱动器操作于第一工作模式时，其将接收相同于图1A的显示数据INDA_1，且相关的工作模式将与图1B的源极驱动器10类似，在此不赘述。当本实施例的源极驱动器操作于第二工作模式时，其将接收一映像后的显示数据，以下详述相关的操作方式。

[0060] 请参考图3A以及图3B，图3A为本发明实施例映像后的一显示数据INDA_3的示意图，而图3B为本发明实施例一源极驱动器30所接收图3A中显示数据INDA_3的示意图。较佳地，本实施例的显示数据INDA_3可透过一时序产生器(图中未示)以及一极性控制信号(图中未示)，将图1A的显示数据INDA_1映像为显示数据INDA_3，即显示数据INDA_3也为一序列式数据且依序为DATA (B) 、DATA (A) 、DATA (D) 、DATA (C) 、…、DATA (Y) 、DATA (X) ，至于映像的方式可透过时序产生器与极性控制信号之间不同的软、硬件设计，在此非用以限制本发明的范畴。此外，如图3B所示，本实施例的源极驱动器30包含有一移位寄存器300、传输信道CL [1]、CL [2]、…、CL [X]、…CL [n-1]、CL [n]以及一输出模块308，其中，每一传输信道CL [X]包含有一暂存模块302_X、一电压位阶转换器304_X以及一极性数字模拟转换器306_X，而输出模块308包含有运算放大器308_1~308_n并可对应耦接于传输信道CL [1]~CL [n]，另外，暂存模块302_X还包含有一第一缓存器单元302_1_X以及一第二缓存器单元302_2_X。

[0061] 在此情况下,当源极驱动器30的移位寄存器300接收到已映像的显示数据INDA₃后,显示数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 将对应传输至传输信道CL[1]~CL[n]中暂存模块302₁~302_n的第一缓存器单元302_{1_1}~302_{1_n},且透一等待时间(或藉由一控制指令),再将第一缓存器单元302_{1_1}~302_{1_n}中的显示数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 对应传输至第二缓存器单元302_{2_1}~302_{2_n},以确保数据的传输正确性。

[0062] 接着,第二缓存器单元302_{2_1}~302_{2_n}输出显示数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 至电压位阶转换器304₁~304_n,以判断不同显示数据的电压电平,进而再将显示数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 的多个电压电平传输至极性数字模拟转换器306₁~306_n,以进行一数字转模拟操作。较佳地,于本实施例中,电压位阶转换器304₁~304_n所输出的信号为数字信号,而极性数字模拟转换器306₁~306_n所输出的信号为模拟信号,且本实施例中相邻传输信道将共享极性数字模拟转换器,例如传输信道CL[1]包含一正极性数字模拟转换器,传输信道CL[2]包含一负极性数字模拟转换器,传输信道CL[3]又包含一正极性数字模拟转换器,而传输信道CL[4]又包含一负极性数字模拟转换器,其他依此类推之,使传输信道CL[1]~CL[n]中相邻两者间将输出相异极性的电压电平,当然,传输信道间所设置的正极性数字模拟转换器或负极性数字模拟转换器的位置,亦可对应交换,而非用以限制本发明的范畴。

[0063] 最后,输出模块308将对应接收传输信道CL[1]~CL[n]中传输数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 所对应的多个模拟信号(即判断后的多个电压电平信号),以进行一奇数次交换操作来重新排列多个显示数据所对应的多个模拟信号,而后再由输出模块308的运算放大器308₁~308_n接收奇数次交换操作后的多个模拟信号,以放大多个显示数据所对应的多个电压电平,使源极驱动器30可依序输出电压电平-V (A)、V (B)、-V (C)、V (D)、...、-V (X)、V (Y)。较佳地,本实施例中的奇数次交换操作仅交换传输信道CL[1]~CL[n]中相邻两者所对应输出的多个模拟信号一次,即输出模块308接收的电压电平为V (B)、-V (A)、V (D)、-V (C)、...、V (Y)、-V (X),而对应输出的电压电平为-V (A)、V (B)、-V (C)、V (D)、...、-V (X)、V (Y)。当然,本领域技术人员亦可适性修改输出模块308的操作方式,使传输信道CL[1]~CL[n]中相邻两者所对应输出的多个模拟信号将被交换奇数次(例如三次、五次等),进而输出电压电平为-V (A)、V (B)、-V (C)、V (D)、...、-V (X)、V (Y),亦属于本发明的范畴。

[0064] 简单来说,本实施例的源极驱动器30操作于第二工作模式时,将接收已映像的显示数据,并于传输信道CL[1]~CL[n]中经过数字转模拟操作后,输出对应显示数据的多个电压电平,再由输出模块308进行奇数次交换操作来重新排列显示数据的多个电压电平,进而由运算放大器308₁~308_n对应放大多个电压电平来输出电压电平-V (A)、V (B)、-V (C)、V (D)、...、-V (X)、V (Y),亦可参考图3A所示,即传输数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 所对应的传输信道CH[1]~CH[n]的多个电压电平依序为-V (A)、V (B)、-V (C)、V (D) ... -V (X)、V (Y)。

[0065] 换言之,源极驱动器30输入显示数据DATA (B)、DATA (A)、DATA (D)、DATA (C)、...、DATA (Y)、DATA (X) 后,将对应输出电压电平-V (A)、V (B)、-V (C)、V (D)、...、-V (X)、V (Y)。相较于已知技术(如图2A、图2B所示),源极驱动器20系接收包含有显示数据为DATA (A)、DATA

(B)、...、DATA (X)、DATA (Y)，并于传输信道中进行两次(亦或偶数次)显示数据的交换操作才得以输出不同极性的显示数据，本发明实施例的源极驱动器30则改为接收已映像的多个显示数据，并利用输出模块308进行奇数次交换操作，即可完成相同的相异电压电平 $-V(A)$ 、 $V(B)$ 、 $-V(C)$ 、 $V(D)$ 、...、 $-V(X)$ 、 $V(Y)$ 的输出操作，同时源极驱动器30的硬设备间的连接关系也无需改变，以保留较高的设计弹性。

[0066] 请再参考图4A以及图4B，其中图4A为本发明实施例所接收的一显示数据INDA_4的示意图，而图4B为本发明实施例一源极驱动器40所接收图4A中显示数据INDA_4的示意图，且源极驱动器40也可支持第一工作模式以及第二工作模式。如图4A以及图4B所示，当源极驱动器40操作于第二工作模式，其所接收的显示数据INDA_4系类似已知技术中图1A的显示数据INDA_1而包含有DATA (A)、DATA (B)、...、DATA (X)、DATA (Y)。此外，图4B所示的源极驱动器40也类似源极驱动器30而包含有大部分相同的组成组件，惟源极驱动器40还包含有一译码器400来取代源极驱动器30的移位寄存器300，据此，源极驱动器40的译码器400除了用来接收显示数据DATA (A)、DATA (B)、...、DATA (X)、DATA (Y)外，还用来接收对应于显示数据DATA (A)、DATA (B)、...、DATA (X)、DATA (Y)的至少一极性设定信号，例如为本实施例中的一极性控制信号POL以及一帧起始信号YDIO，使译码器400将根据极性控制信号POL以及帧起始信号YDIO来映像显示数据DATA (A)、DATA (B)、...、DATA (X)、DATA (Y)至传输信道CL[1]~CL[n]，当然本领域技术人员亦可适性修改此处的极性控制信号POL以及帧起始信号YDIO为其他可用来表示极性的设定信号或相关步骤，非用以限制本发明的范畴。除此之外，源极驱动器40中传输信道CL[1]~CL[n]的第一缓存器单元302_1_1~302_1_n、第二缓存器单元302_2_1~302_2_n、电压位阶转换器304_1~304_n、极性数字模拟转换器306_1~306_n以及输出模块308(及其运算放大器308_1~308_n)的操作方法，皆相似源极驱动器30的操作方式，在此不赘述。换言之，本实施例的源极驱动器40亦可透过译码器400来进行显示数据DATA (A)、DATA (B)、...、DATA (X)、DATA (Y)的映射操作，并经过输出模块308进行奇数次交换操作，以输出对应于传输信道CL[1]~CL[n]的电压电平 $-V(A)$ 、 $V(B)$ 、 $-V(C)$ 、 $V(D)$ 、...、 $-V(X)$ 、 $V(Y)$ 。可再参考图4A所示，即源极驱动器40中，传输数据INDA_4中的DATA (A)、DATA (B)、DATA (C)、DATA (D)、...、DATA (X)、DATA (Y)所对应的传输信道CH[1]~CH[n]的多个电压电平依序亦为 $-V(A)$ 、 $V(B)$ 、 $-V(C)$ 、 $V(D)$... $-V(X)$ 、 $V(Y)$ 。

[0067] 请再参考图5A、图5B以及图5C，其中图5A为图4B中译码器400利用一点反转(Dot Inversion)规则输出映像的显示数据的示意图，图5B为图4B中译码器400利用一栏反转(Column Inversion)规则输出映像的显示数据的示意图，以及图5C为图4B中译码器400利用一一加二线反转(1+2Line Inversion)规则输出映像的显示数据的示意图。

[0068] 详细来说，如图5A所示，译码器400将接收极性控制信号POL、帧起始信号YDIO以及一数据信号LD，而数据信号LD系代表不同信道线的显示数据。详细来说，译码器400先根据帧起始信号YDIO中任一脉冲信号来判断每一帧中一第一条线的位置信道与此线所对应的极性为何，并判断其后续的复数条线的极性规则，以达成极性侦测的功能，进而判断极性控制信号POL的方式为点反转规则，以对应切换源极驱动器40的工作模式(如图5A所示的侦测信号DSL1将对应判断为第一工作模式Phase I以及第二工作模式Phase II)，同时译码器400也将数据信号LD所代表的不同传输信道的多个显示数据映像至正确的传输信道。直到帧起始信号YDIO又产生另一脉冲信号时，其用来告知译码器400将进行相异极性的映射与

输出操作,并以此规律来完成译码器400的后续操作。

[0069] 此外,如图5B所示,译码器400还可采用栏反转规则来输出映像的显示数据。当译码器400采用栏反转规则时,译码器400仍先接收帧起始信号YDIO中任一脉冲信号来判断每一帧中一第一条线的位置与此线所对应的极性为何,并判断其后续的复数条线的极性规则,以达成极性侦测的功能,进而判断极性控制信号POL的方式为栏反转规则,以对应切换源极驱动器40的工作模式(如图5B所示的侦测信号DSL2将对应判断为第一工作模式Phase I以及第二工作模式Phase II),同时译码器400也将数据信号LD所代表的不同传输信道的多个显示数据映像至正确的传输信道。直到帧起始信号YDIO又产生另一脉冲信号时,其用来告知译码器400将进行相异极性的映射与输出操作,并以此规律来完成译码器400的后续操作。

[0070] 再者,如图5C所示,译码器400还可采用一加二线反转规则来输出映像的显示数据,据此,译码器400仍先接收帧起始信号YDIO中任一脉冲信号来判断每一帧中一第一条线的位置与此线所对应的极性为何,并判断其后续的复数条线的极性规则,以达成极性侦测的功能,进而判断极性控制信号POL的方式为一加二线反转规则,以对应切换源极驱动器40的工作模式(如图5B所示的侦测信号DSL3将对应判断为第一工作模式Phase I以及第二工作模式Phase II),同时译码器400也将数据信号LD所代表的不同传输信道的多个显示数据映像至正确的传输信道。直到帧起始信号YDIO又产生另一脉冲信号时,其用来告知译码器400将进行相异极性的映射操作,并以此规律来完成译码器400的后续操作。

[0071] 除此之外,本实施例所用的显示数据亦可对应嵌入至少一设定分组,以用来告知译码器400进行相异极性的映射操作。请参考图6,图6为图4B中译码器400所接收的一显示数据INDA_6的示意图。如图6所示,显示数据INDA_6不仅包含有DATA(A)、DATA(B)、...、DATA(X)、DATA(Y)外,还包含有一设定分组SP1并设置于显示数据DATA(A)的前方来代表一极性设定信号。其中,设定分组SP1包含有两个比特S0、S1,其中比特S1的编码方式为H2DOT,例如由一正常编码(-,+,-,+)改为H2DOT编码(-,+,+,-),进而使两个比特S0、S1包含有告知译码器400进行类似极性控制信号POL的极性反转操作的信息。

[0072] 另外,请再参考图7,图7为图4B中译码器400所接收的另一显示数据INDA_7的示意图。如图7所示,相较于图6的显示数据INDA_6,显示数据INDA_7中的设定分组SP2仅包含有一比特S0,且亦代表类似极性控制信号POL的极性反转的信息,据此,显示数据INDA_7的设定分组SP2将重复地嵌入于每两个显示数据间,使显示数据INDA_7的排列为DATA(A)、SP2、DATA(B)、SP2...、DATA(Y)等。当然,本领域技术人员亦可参考本实施例所提供的显示数据INDA_6、INDA_7,以适性地设计不同设定分组的设定方式,进而将多个显示数据与设定分组同时传输至译码器400中,非用以限制本发明的范畴。

[0073] 进一步,本实施例中操作于第二工作模式的源极驱动器30、40所适用的驱动方法,可进一步归纳为一驱动流程80且被编译为程序代码,并储存于显示设备的一驱动芯片中,如图8所示。驱动流程80包含以下步骤:

[0074] 步骤800:开始。

[0075] 步骤802:接收多个显示数据,且判断多个显示数据的多个电压电平。

[0076] 步骤804:于传输信道CL[1]~CL[n]中,对多个显示数据的多个电压电平进行数字转模拟操作。

[0077] 步骤806:由输出模块308对已完成数字转模拟操作的多个显示数据进行奇数次交换操作,进而输出电压电平为 $-V(A)$ 、 $V(B)$ 、 $-V(C)$ 、 $V(D)$... $-V(X)$ 、 $V(Y)$ 。

[0078] 步骤808:结束。

[0079] 驱动流程80的详细操作,可透过源极驱动器30、40的相关段落与图式获得说明,在此不赘述。较佳地,若步骤802用于源极驱动器30时,多个显示数据将透过极性控制信号POL、频率控制器与移位寄存器300来完成相关的接收操作;若步骤802用于源极驱动器40时,多个显示数据将透过极性控制信号POL与译码器400来完成相关的接收操作。另外,执行步骤802中判断多个显示数据的多个电压电平前,源极驱动器30、40还先适性地将多个显示数据映像至正确的传输信道CL[1]~CL[n]。当然,本领域技术人员亦可参考本发明实施例图6、7所示的显示数据INDA_6、INDA_7,使步骤802直接参考嵌入于多个显示数据间代表极性反转信息的设定分组,或者将点反转规则、栏反转规则或一加二线反转规则编译为其他的判断流程,以同时搭配步骤802的操作,亦为本发明的范畴。

[0080] 综上所述,本发明实施例所提供利用映像操作与奇数次数据交换的操作方式,以切换于两种工作模式的源极驱动器及其驱动方法。较佳地,一译码器(或由一时序控制器与一移位寄存器)利用一极性控制信号来进行显示数据的映像操作,再由一输出模块进行多个传输信道间多个显示数据的奇数次数据交换的操作,亦或嵌入其他设定分组至多个显示数据中,使本实施例所提供的源极驱动器用于两种工作模式下,皆不需要改变硬设备的连接关系,对应提高源极驱动器的设计弹性,同时增加用于显示设备的源极驱动器的应用范围。

[0081] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

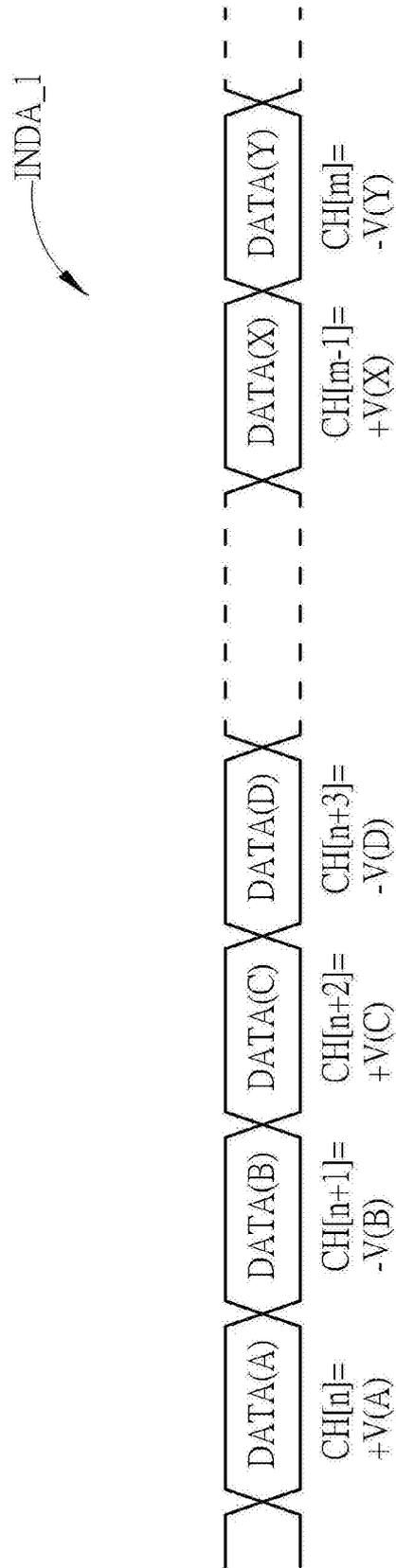


图1A

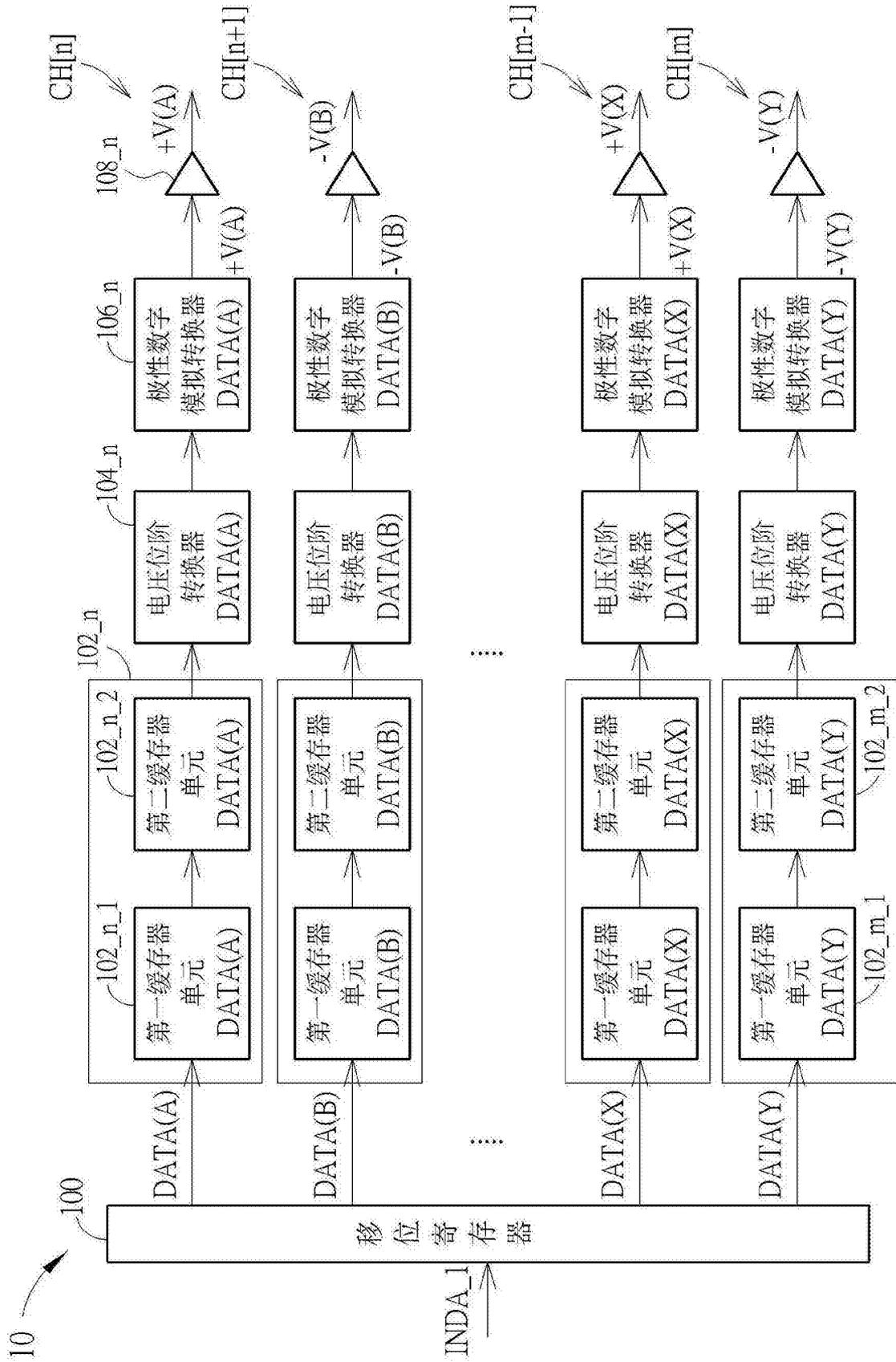


图1B

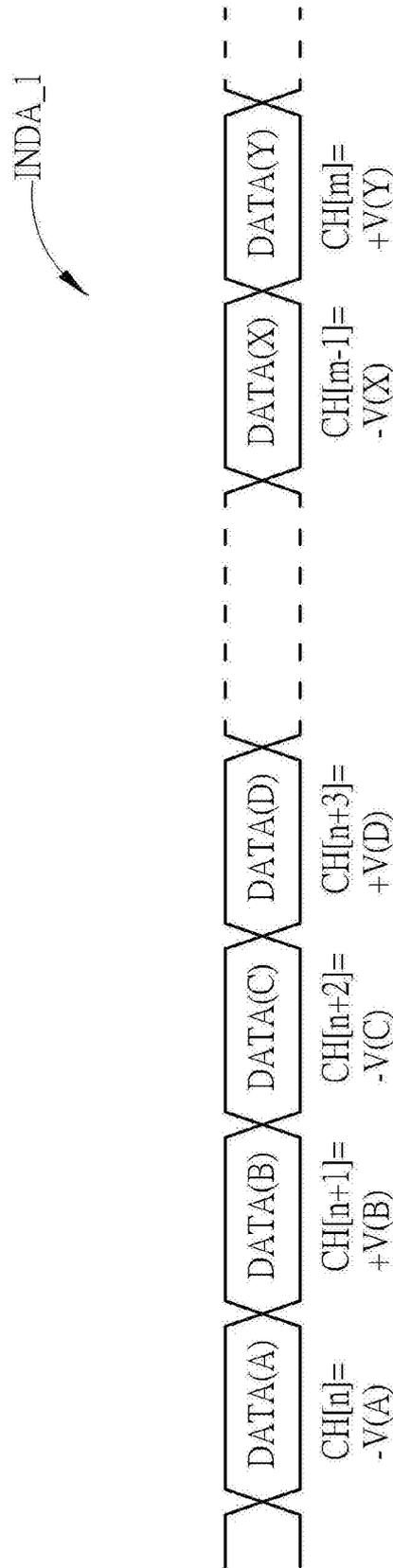


图2A

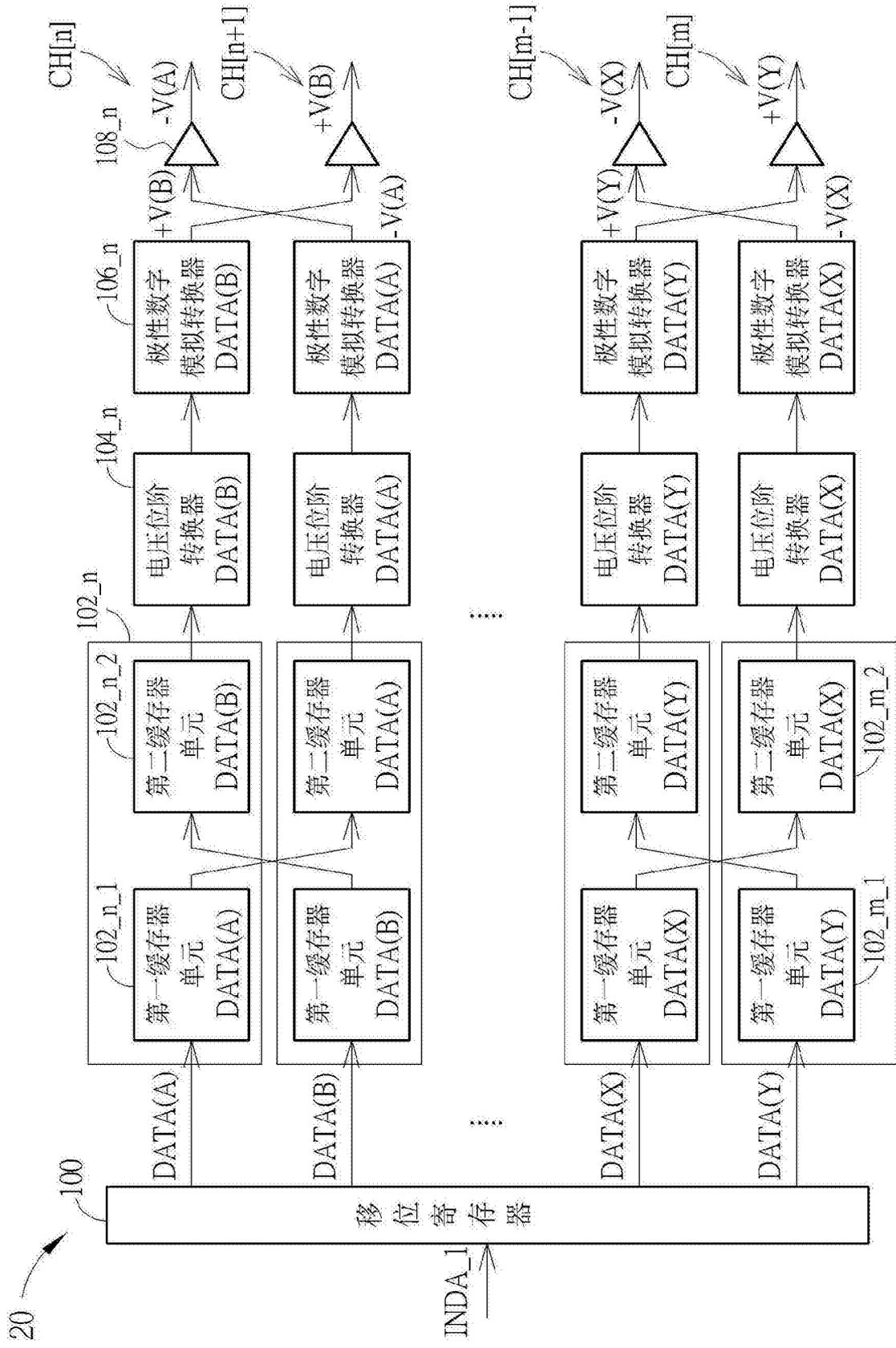


图2B

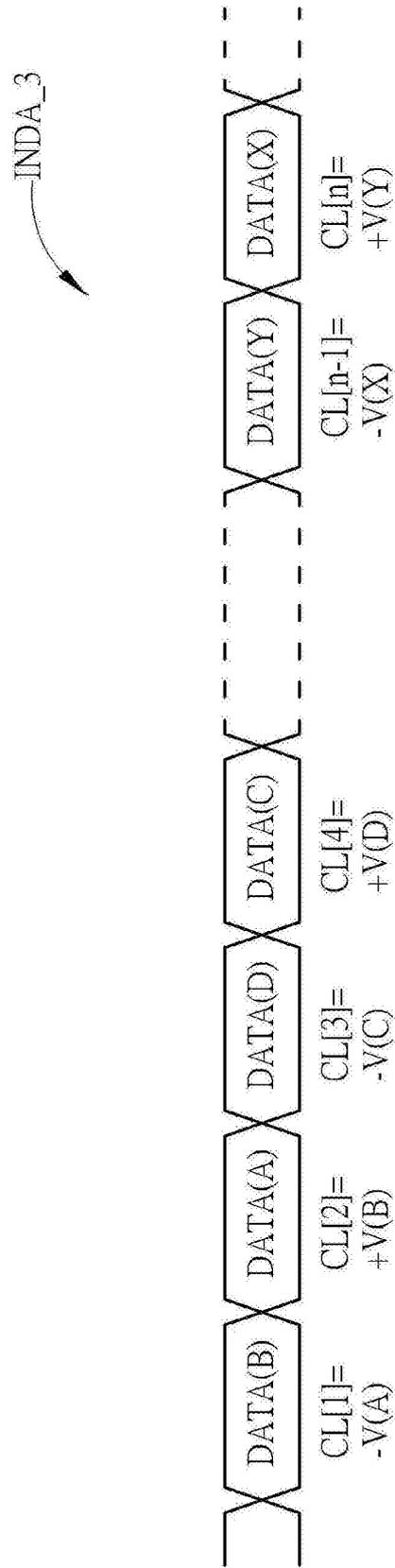


图3A

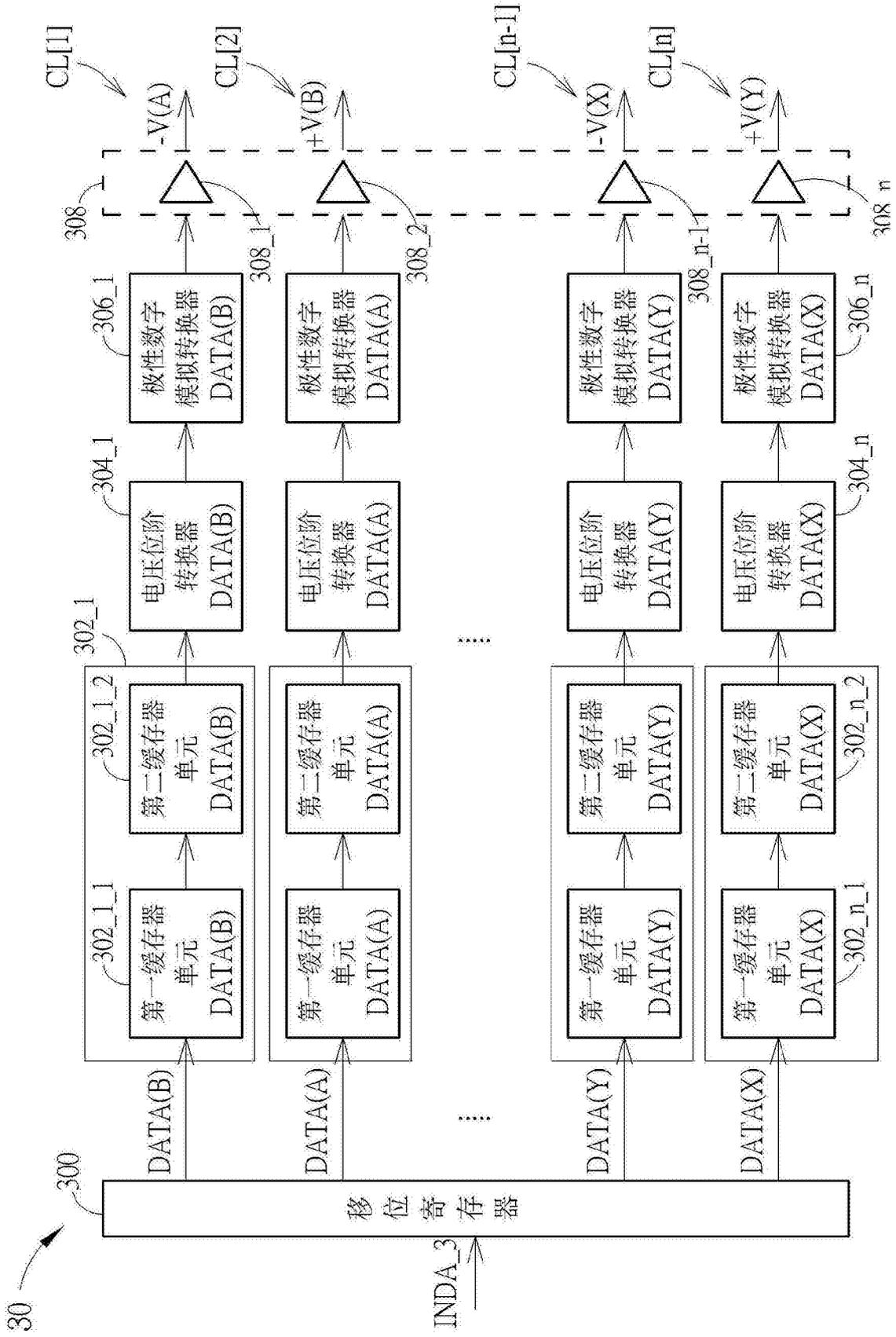


图3B

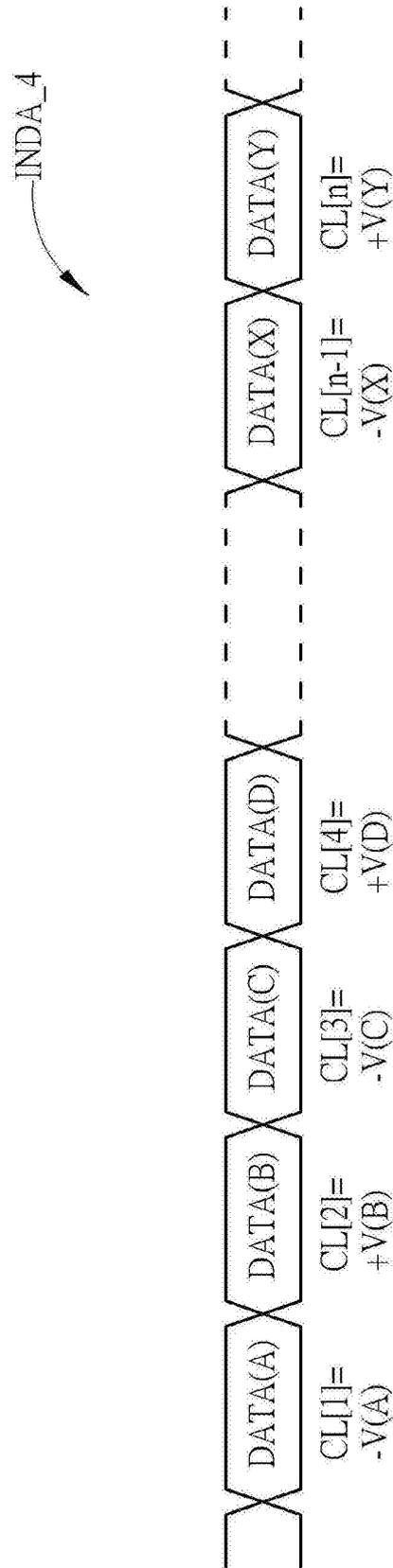


图4A

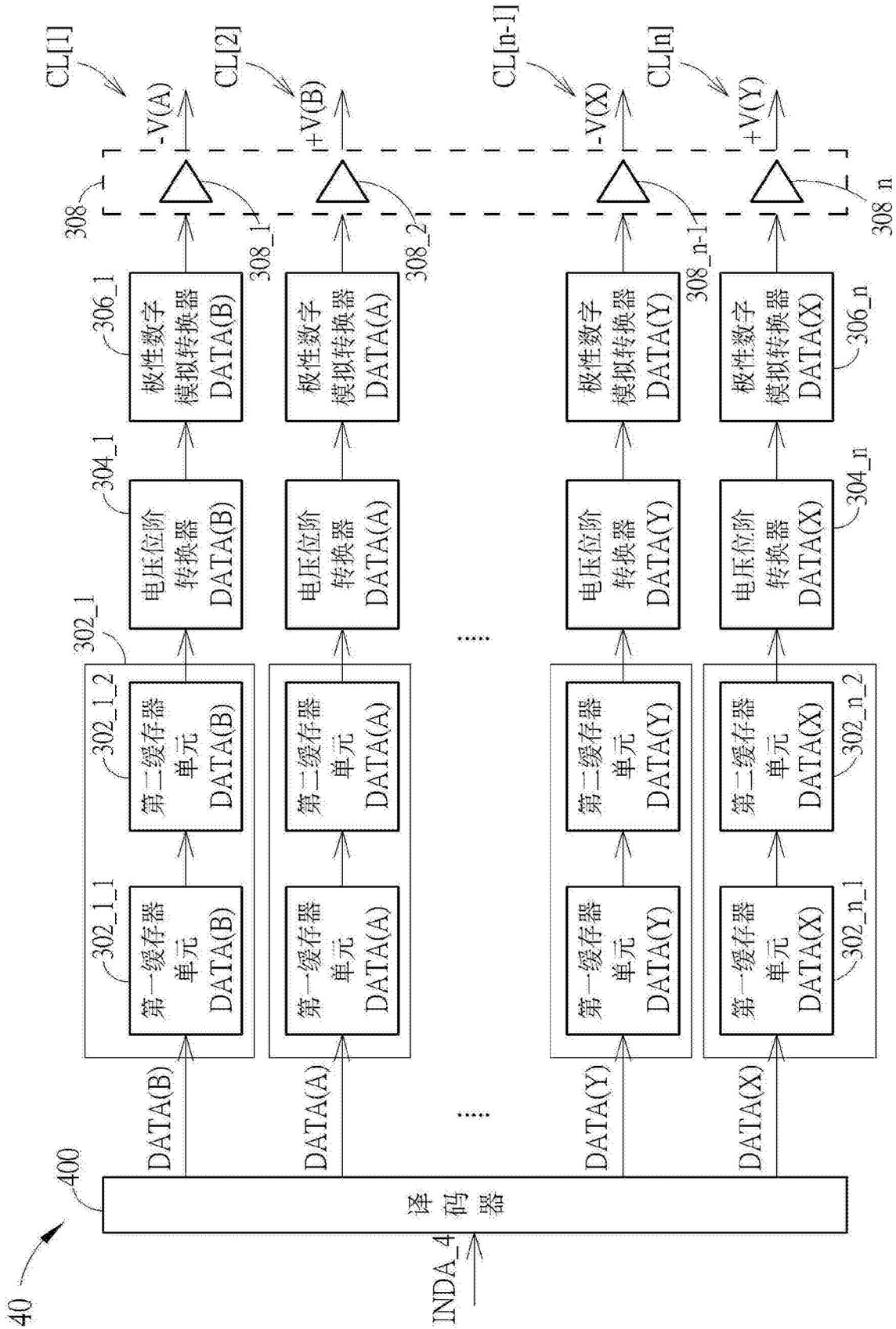


图4B

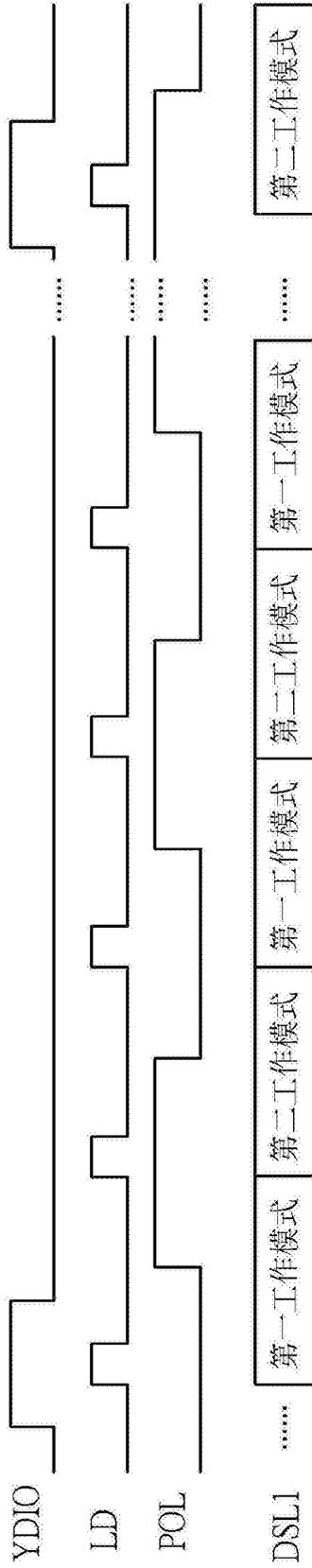


图5A

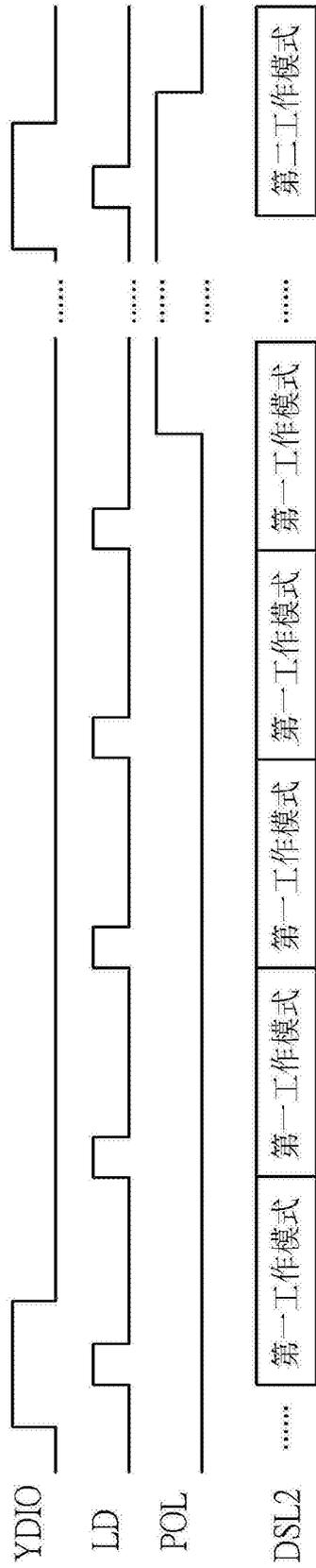


图5B

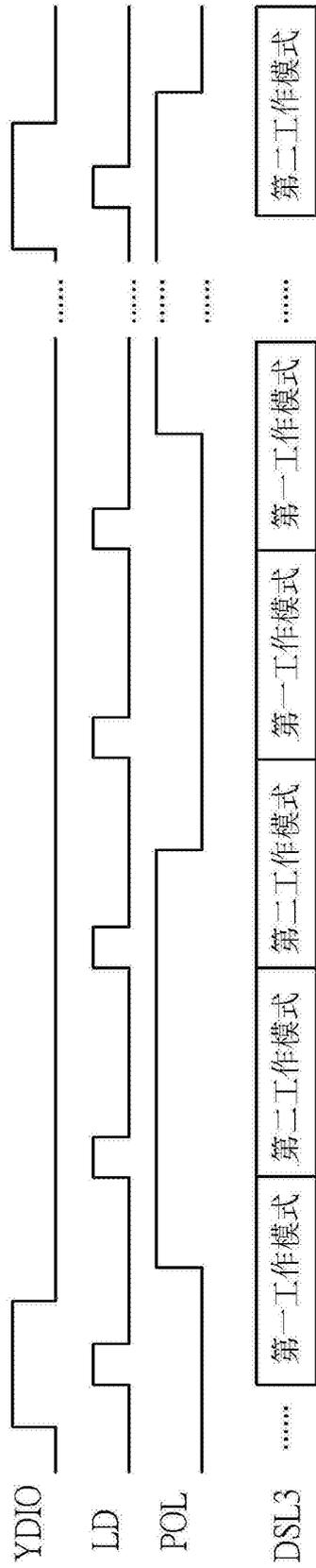


图5C

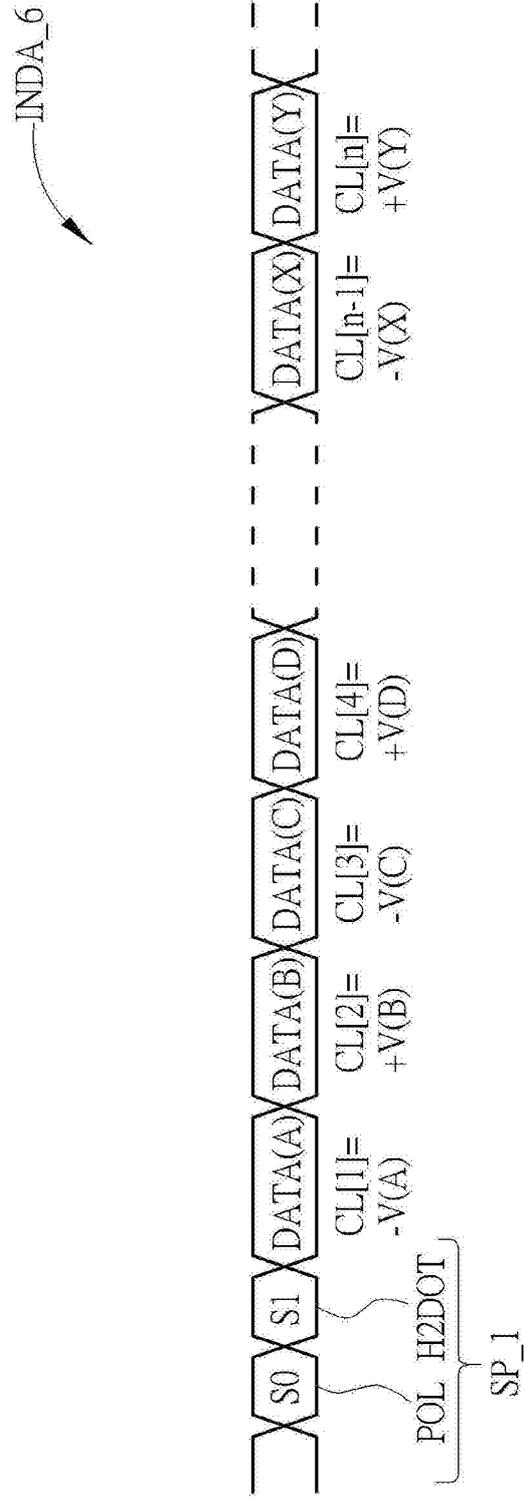


图6

INDA_7

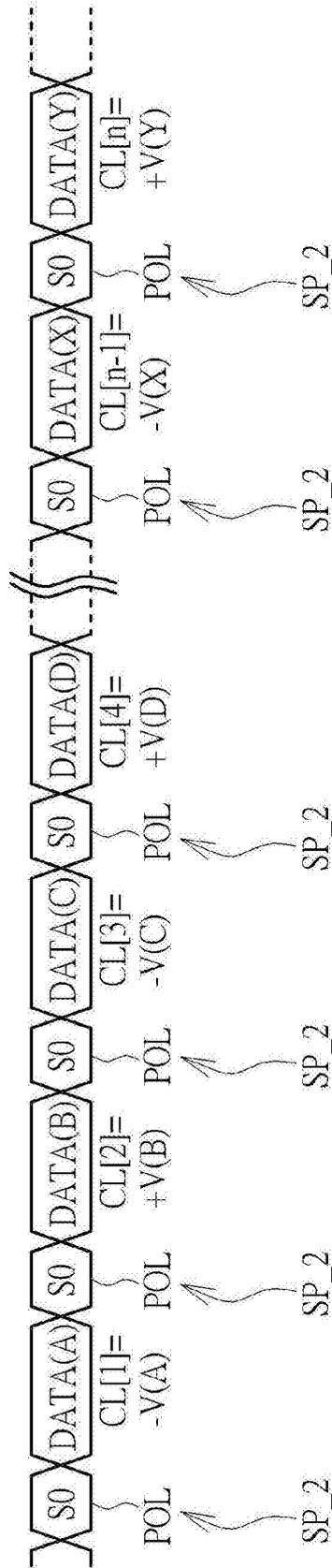


图7

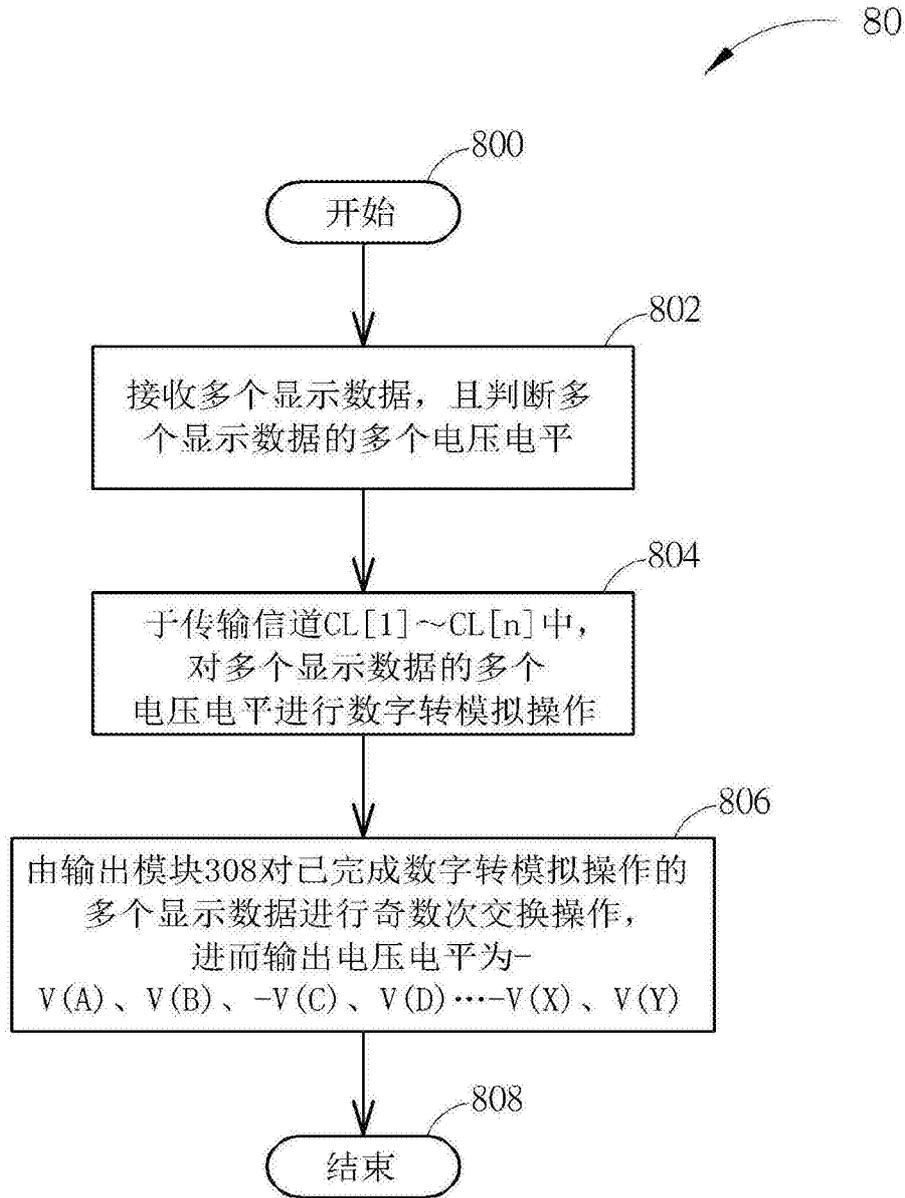


图8