

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月4日(04.06.2020)



(10) 国際公開番号

WO 2020/110798 A1

(51) 国際特許分類:

H04L 12/707 (2013.01)

(21) 国際出願番号:

PCT/JP2019/045056

(22) 国際出願日:

2019年11月18日(18.11.2019)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2018-223791 2018年11月29日(29.11.2018) JP

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

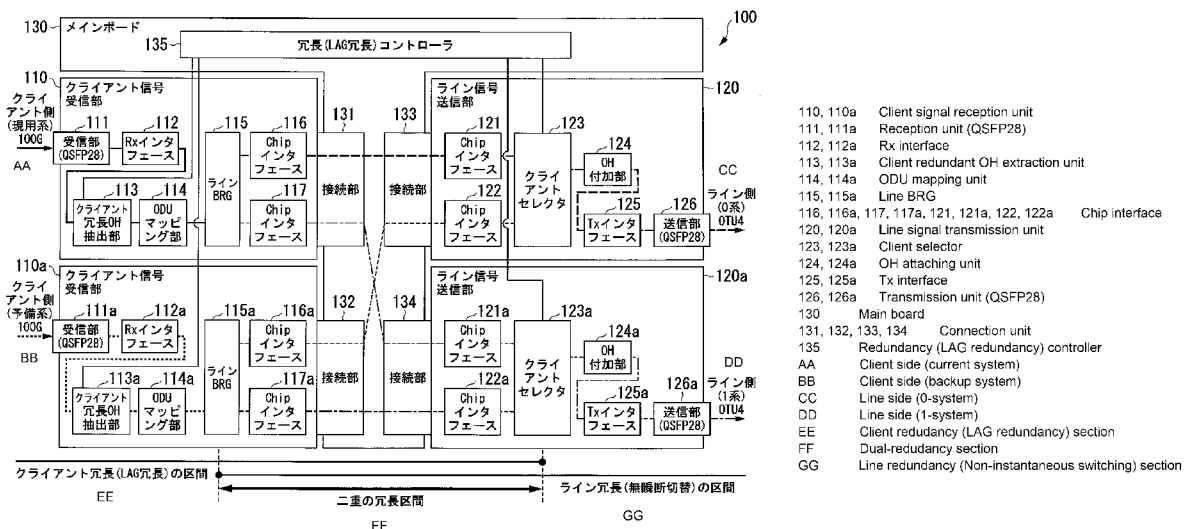
(74) 代理人: 特許業務法人 志賀国際特許事務所 (SHIGA INTERNATIONAL PATENT OFFICE); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).

(72) 発明者: 北村 圭 (KITAMURA Kei); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT知的財産センタ内 Tokyo (JP). 犬塚 史一

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: TRANSMISSION DEVICE AND TRANSMISSION METHOD

(54) 発明の名称: 伝送装置及び伝送方法



(57) Abstract: This transmission device is provided with a first communication apparatus which performs communication with a communication device provided in a first network and is made redundant, and a second communication apparatus which performs communication with a communication device provided in a second network and is made redundant. The second communication apparatus is respectively provided with a first end portion which is a terminus of a communication path of the first communication apparatus that is made redundant. The first communication apparatus is respectively provided with a second end portion which is a terminus of a communication path of the second communication apparatus that is made redundant.

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

(57) 要約: 第1のネットワークに設けられた通信装置と通信を行い、冗長化された第1通信機器と第2のネットワークに設けられた通信装置と通信を行い、冗長化された第2通信機器とを備え、前記第2通信機器は、前記第1通信機器の冗長化された通信路の末端である第1端部をそれぞれ備え、前記第1通信機器は、前記第2通信機器の冗長化された通信路の末端である第2端部をそれぞれ備える、伝送装置である。

明 細 書

発明の名称： 伝送装置及び伝送方法

技術分野

[0001] 本発明は、伝送装置及び伝送方法に関する。

背景技術

[0002] 伝送装置は、L A G冗長又はS D H冗長等のようにクライアント側回線の冗長化（クライアント冗長）と、無瞬断切替が行われるライン側回線の冗長化（ライン冗長）とが併用された装置であることが必要である。従来の伝送装置は、クライアント冗長の終端処理を行い、クライアント信号をO D U（Optical Channel Data Unit）にマッピングした後に、ライン冗長を行う。しかし、図8に示されるように、伝送装置内のクライアント冗長の区間とライン冗長の区間との間は冗長化されていない。このため、伝送装置は二回線－単一経路－二回線で構成されている。

先行技術文献

特許文献

[0003] 特許文献1：特開平9－135228号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、単一経路の区間にインタフェースカードとメインボードとの接続部分を伝送装置が備える場合は、接続部分における信頼性が低下する問題があった。

[0005] 上記事情に鑑み、本発明は、伝送装置の信頼性をより高めることができる技術を提供することを目的としている。

課題を解決するための手段

[0006] 本発明の一態様は、第1のネットワークに設けられた通信装置と通信を行い、冗長化された第1通信機器と第2のネットワークに設けられた通信装置と通信を行い、冗長化された第2通信機器とを備え、前記第2通信機器は、

前記第 1 通信機器の冗長化された通信路の末端である第 1 端部をそれぞれ備え、前記第 1 通信機器は、前記第 2 通信機器の冗長化された通信路の末端である第 2 端部をそれぞれ備える、伝送装置である。

[0007] 本発明の一態様は、上記の伝送装置であって、前記第 1 端部は、前記第 2 通信機器によって受信された受信信号を前記第 1 通信機器に向けて送信し、前記第 2 端部は、前記第 2 通信機器から送信された受信信号のうちいずれか 1 つをそれぞれ選択する。

[0008] 本発明の一態様は、上記の伝送装置であって、前記第 2 通信機器の冗長の状態を表す冗長情報を前記第 2 通信機器から取得し、前記冗長情報に基づいて、前記第 2 端部によって選択される受信信号を制御する冗長コントローラをさらに備える。

[0009] 本発明の一態様は、上記の伝送装置であって、前記第 2 端部は、前記第 1 通信機器によって受信された受信信号を前記第 2 通信機器に向けて送信し、前記第 1 端部は、前記第 1 通信機器から送信された受信信号のうちいずれか 1 つをそれぞれ選択する。

[0010] 本発明の一態様は、上記の伝送装置であって、前記第 1 端部は、ネットワークの異常を示す異常情報又はユーザによって入力され、いずれの受信信号を選択するかを制御する制御信号に基づいて、前記受信信号のうちいずれか 1 つをそれぞれ選択する。

[0011] 本発明の一態様は、上記の伝送装置であって、前記第 1 通信機器又は前記第 2 通信機器のうち、1 つ以上はインタフェースカードである。

[0012] 本発明の一態様は、伝送装置が、冗長化された第 2 通信機器によって受信された信号を、冗長化された第 1 通信機器の通信路の末端である第 1 端部において複製して、前記第 1 通信機器に伝送する伝送ステップと、伝送装置が、前記第 2 通信機器の冗長化された通信路の末端である第 2 端部において、前記第 2 通信機器から送信された信号のうちいずれか 1 つをそれぞれ選択する選択ステップと、伝送装置が、前記選択された信号を第 1 のネットワークに送信する、伝送方法である。

発明の効果

[0013] 本発明により、伝送装置の信頼性をより高めることが可能となる。

図面の簡単な説明

[0014] [図1]第1の実施形態のクライアント側からライン側への通信を行う伝送装置100の機能ブロック図である。

[図2]第1の実施形態のライン側からクライアント側への通信を行う伝送装置100aの機能ブロック図である。

[図3]第1の実施形態のクライアント側からライン側への通信を行う伝送装置100bの機能ブロック図である。

[図4]第1の実施形態のライン側からクライアント側への通信を行う伝送装置100bの機能ブロック図である。

[図5]第1の実施形態の伝送装置100がクライアント側回線からライン側回線に送信する処理の流れを示すフローチャートである。

[図6]第1の実施形態の伝送装置100aがライン側回線からクライアント側回線に送信する処理の流れを示すフローチャートである。

[図7]第2の実施形態のクライアント側からライン側への通信を行う伝送装置100cの機能ブロック図である。

[図8]従来技術の伝送装置の機能ブロック図である。

発明を実施するための形態

[0015] (第1の実施形態)

図1は、第1の実施形態のクライアント側からライン側への通信を行う伝送装置100の機能ブロック図である。伝送装置100は、バスで接続されたCPU (Central Processing Unit) やメモリや補助記憶装置などを備える。伝送装置100は、クライアント側の回線から受信した信号をライン側の回線に送信する場合の構成を表す。伝送装置100は、クライアント信号受信部110、クライアント信号受信部110a、ライン信号送信部120、ライン信号送信部120a及びメインボード130を備える。

[0016] クライアント信号受信部110は、クライアント側の現用系の通信回線に

接続される。

クライアント信号受信部 110 は、インタフェースカードである。クライアント信号受信部 110 は、受信部 111、R×インタフェース 112、クライアント冗長 OH (Over Head) 抽出部 113、ODU マッピング部 114、ライン BRG 115、Chip インタフェース 116 及び Chip インタフェース 117 を備える。クライアント側の現用系の通信回線は、例えば 100 G の通信速度であってもよいが、100 G に限定されない。クライアント信号受信部 110 は、第 2 通信機器の一態様である。

[0017] 受信部 111 は、受信信号を受信する。受信部 111 は、受信信号を光電気変換する。

受信部 111 は、光電気変換された受信信号を R×インタフェース 112 に送信する。受信信号は、L2 スイッチ等で冗長化された 100 GE (Gigabit Ethernet) の信号である。受信部 111 は、例えば、QSFP28 等のインタフェースであるが、これに限定されない。受信部 111 は、通信回線の速度又は種類に応じたどのようなインタフェースが用いられてもよい。

[0018] R×インタフェース 112 は、光電気変換された受信信号を 100 GE のフォーマットに復元する。R×インタフェース 112 は、復元された受信信号をクライアント冗長 OH 抽出部 113 に送信する。

[0019] クライアント冗長 OH 抽出部 113 は、受信信号から LACPDU (Link Aggregation Control Protocol Data Unit) を抽出する。クライアント冗長 OH 抽出部 113 は、抽出された LACPDU を冗長コントローラ 135 に送信する。クライアント冗長 OH 抽出部 113 は、LACPDU が抽出された後の受信信号を ODU マッピング部 114 へ送信する。LACPDU は、冗長情報の一態様である。冗長情報は、複数のクライアント信号受信部の冗長の状態を表す。冗長の状態とは、例えば、どのクライアント信号受信部が冗長化されているか等を表す情報である。

[0020] ODU マッピング部 114 は、受信された受信信号を ODU 4 にマッピングする。ODU マッピング部 114 は、マッピングされた ODU 4 に ODU

オーバーヘッドを付加する。ODUマッピング部114は、ODUオーバーヘッドが付加されたODU4を、ラインBRG115に送信する。

[0021] ラインBRG115は、ライン冗長区間の始端である。ライン冗長区間は、ライン信号送信部120及びライン信号送信部120aの冗長化された構成を表す区間である。ラインBRG115は、無瞬断切り替えのために、受信されたODU4をライン側の0系回線とライン側の1系回線とに送信する。具体的には、ラインBRG115は、ODU4をODU4-1及びODU4-2に複製する。ラインBRG115は、複製されたODU4-1をChipインタフェース116に送信する。ラインBRG115は、複製されたODU4-2をChipインタフェース117に送信する。ラインBRG115は、第1端部の一態様である。

[0022] Chipインタフェース116は、受信したODU4-1を、Chip間転送可能なフォーマットに変換する。Chipインタフェース116は、変換されたODU4-1を接続部131に送信する。Chipインタフェース117は、受信したODU4-2を、Chip間転送可能なフォーマットに変換する。Chipインタフェース117は、変換されたODU4-2を接続部131に送信する。

[0023] クライアント信号受信部110aは、クライアント側の予備系の通信回線に接続される。クライアント信号受信部110aは、インタフェースカードである。クライアント信号受信部110aは、受信部111a、Rxインタフェース112a、クライアント冗長OH抽出部113a、ODUマッピング部114a、ラインBRG115a、Chipインタフェース116a及びChipインタフェース117aを備える。クライアント側の予備系の通信回線は、例えば100Gの通信速度であってもよいが、100Gに限定されない。クライアント信号受信部110aは、第2通信機器の一態様である。クライアント側の予備系の通信回線はLACP等のプロトコルによって、現用系の通信回線と冗長化される。なお、受信部111a、Rxインタフェース112a、クライアント冗長OH抽出部113a及びODUマッピング

部 1 1 4 a は、受信部 1 1 1、R x インタフェース 1 1 2、クライアント冗長 OH 抽出部 1 1 3 及び ODU マッピング部 1 1 4 と同様の動作を行うため、説明を省略する。

[0024] ライン BRG 1 1 5 a は、ライン冗長区間の始端である。ライン冗長区間は、ライン信号送信部 1 2 0 及びライン信号送信部 1 2 0 a の冗長化された構成を表す区間である。ライン BRG 1 1 5 a は、無瞬断切り替えのために、受信された ODU 4 をライン側の 0 系回線とライン側の 1 系回線とに送信する。具体的には、ライン BRG 1 1 5 a は、ODU 4 を ODU 4-3 及び ODU 4-4 に複製する。ライン BRG 1 1 5 a は、複製された ODU 4-3 を Chip インタフェース 1 1 6 a に送信する。ライン BRG 1 1 5 a は、複製された ODU 4-4 を Chip インタフェース 1 1 7 a に送信する。ライン BRG 1 1 5 a は、第 1 端部の一態様である。

[0025] Chip インタフェース 1 1 6 a は、受信した ODU 4-3 を、Chip 間転送可能なフォーマットに変換する。Chip インタフェース 1 1 6 a は、変換された ODU 4-3 を接続部 1 3 2 に送信する。Chip インタフェース 1 1 7 a は、受信した ODU 4-4 を、Chip 間転送可能なフォーマットに変換する。Chip インタフェース 1 1 7 a は、変換された ODU 4-4 を接続部 1 3 2 に送信する。

[0026] ライン信号送信部 1 2 0 は、ライン側の 0 系の通信回線に接続される。ライン信号送信部 1 2 0 は、インタフェースカードである。ライン信号送信部 1 2 0 は、Chip インタフェース 1 2 1、Chip インタフェース 1 2 2、クライアントセクタ 1 2 3、OH 付加部 1 2 4、Tx インタフェース 1 2 5 及び送信部 1 2 6 を備える。ライン信号送信部 1 2 0 は、第 1 通信機器の一態様である。第 1 通信機器は、第 1 のネットワークに設けられた通信装置と通信を行う。

[0027] Chip インタフェース 1 2 1 は、Chip インタフェース 1 1 6 から送信された ODU 4-1 を受信する。Chip インタフェース 1 2 1 は、Chip 間転送可能なフォーマットに変換された ODU 4-1 を、変換前のフォ

ーマットに復元する。C h i pインタフェース1 2 1は、復元されたO D U 4 - 1をクライアントセクタ1 2 3に送信する。C h i pインタフェース1 2 2は、C h i pインタフェース1 1 6 aから送信されたO D U 4 - 3を受信する。C h i pインタフェース1 2 2は、C h i p間転送可能なフォーマットに変換されたO D U 4 - 3を、変換前のフォーマットに復元する。C h i pインタフェース1 2 2は、復元されたO D U 4 - 3をクライアントセクタ1 2 3に送信する。

[0028] クライアントセクタ1 2 3は、クライアント冗長区間の終端である。クライアント冗長区間は、クライアント信号受信部1 1 0及びクライアント信号受信部1 1 0 aの冗長化された構成を表す区間である。クライアントセクタ1 2 3は、冗長コントローラ1 3 5によって決定された制御に基づいて、O D U 4 - 1又はO D U 4 - 3のうちいずれか一方を選択する。以下、クライアントセクタ1 2 3は、O D U 4 - 1を選択するものとして説明する。クライアントセクタ1 2 3は、選択されたO D U 4 - 1をO H付加部1 2 4に送信する。クライアントセクタ1 2 3は、第2端部の一態様である。

[0029] O H付加部1 2 4は、選択されたO D U 4 - 1にO T U 4オーバーヘッドを挿入する。

O H付加部1 2 4は、O T U 4オーバーヘッドを付加されたO T U 4 - 1をT xインタフェース1 2 5に送信する。

[0030] T xインタフェース1 2 5は、O T U 4 - 1に対して、F E C (Forward Error Correction) 符号化を行う。T xインタフェース1 2 5は、F E C符号化されたO T U 4 - 1をO T L (Optical Channel Transport Lane) 4. 4のインタフェースに変換する。O T L 4. 4は、4つの物理レーンに分けられたO T U 4である。T xインタフェース1 2 5は、変換されたO T U 4 - 1を送信部1 2 6に送信する。

[0031] 送信部1 2 6は、入力された信号(O T U 4 - 1)を電気光変換する。送信部1 2 6は、変換されたO T U 4 - 1を伝送装置1 0 0の外部へ送信する

。送信部126は、例えば、QSFP28等のインタフェースであるが、これに限定されない。送信部126は、通信回線の速度に応じたインタフェースが用いられてもよい。

[0032] ライン信号送信部120aは、ライン側の1系の通信回線に接続される。ライン信号送信部120aは、インタフェースカードである。ライン信号送信部120aは、Chipインタフェース121a、Chipインタフェース122a、クライアントセクタ123a、OH付加部124a、Txインタフェース125a及び送信部126aを備える。

ライン信号送信部120aは、第1通信機器の一態様である。ライン側0系の通信回線とライン側の1系の通信回線とは無瞬断切替によって冗長化される。なお、OH付加部124a、Txインタフェース125a及び送信部126aは、OH付加部124、Txインタフェース125及び送信部126と同様の動作を行うため、説明を省略する。

[0033] Chipインタフェース121aは、Chipインタフェース117から送信されたODU4-2を受信する。Chipインタフェース121aは、Chip間転送可能なフォーマットに変換されたODU4-2を、変換前のフォーマットに復元する。Chipインタフェース121aは、復元されたODU4-2をクライアントセクタ123aに送信する。Chipインタフェース122aは、Chipインタフェース117aから送信されたODU4-4を受信する。Chipインタフェース122aは、Chip間転送可能なフォーマットに変換されたODU4-4を、変換前のフォーマットに復元する。Chipインタフェース122aは、復元されたODU4-4をクライアントセクタ123aに送信する。

[0034] クライアントセクタ123aは、クライアント冗長区間の終端である。クライアントセクタ123aは、冗長コントローラ135によって決定された制御に基づいて、ODU4-2又はODU4-4のうちいずれか一方を選択する。以下、クライアントセクタ123aは、ODU4-2を選択するものとして説明する。クライアントセクタ123aは、選択されたOD

U4-2をOH付加部124aに送信する。クライアントセクタ123aは、第2端部の一態様である。

[0035] メインボード130は、接続部131、接続部132、接続部133、接続部134及び冗長コントローラ135を備える。接続部131は、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部131は、接続部131に接続されたインタフェースカードと接続部133又は接続部134に接続されたインタフェースカードとを通信可能に接続する。接続部131は、クライアント信号受信部110を接続する。

[0036] 接続部132は、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部132は、接続部132に接続されたインタフェースカードと接続部133又は接続部134に接続されたインタフェースカードとを通信可能に接続する。

接続部132は、クライアント信号受信部110aを接続する。

[0037] 接続部133は、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部133は、接続部133に接続されたインタフェースカードと接続部131又は接続部132に接続されたインタフェースカードとを通信可能に接続する。

接続部133は、ライン信号送信部120を接続する。

[0038] 接続部134は、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部134は、接続部134に接続されたインタフェースカードと接続部131又は接続部132に接続されたインタフェースカードとを通信可能に接続する。

接続部134は、ライン信号送信部120aを接続する。

[0039] 冗長コントローラ135は、LACPDUに基づいて、クライアントセクタ123によって選択されるODU4を決定する。第1の実施形態において、冗長コントローラ135は、クライアント冗長OH抽出部113によって送信されたLACPDUに基づいて、クライアントセクタ123によってODU4-1又はODU4-3のうち、いずれが選択されるかを決定する。

。冗長コントローラ 135 は、決定結果をクライアントセクタ 123 に送信する。第 1 の実施形態において、冗長コントローラ 135 は、クライアント冗長 OH 抽出部 113a によって送信された LACPDU に基づいて、クライアントセクタ 123a によって ODU4-2 又は ODU4-4 のうち、いずれが選択されるかを決定する。冗長コントローラ 135 は、決定結果をクライアントセクタ 123a に送信する。

[0040] 図 1 の伝送装置 100 では、クライアント信号受信部 110 の受信部 111 及びクライアント信号受信部 110a の受信部 111a から、クライアントセクタ 123 及びクライアントセクタ 123a までの区間が、クライアント冗長（LAG 冗長）の区間である。また、ライン BRG 115 及びライン BRG 115a から、ライン信号送信部 120 の送信部 126 及びライン信号送信部 120a の送信部 126a までの区間が、ライン冗長（無瞬断切替）の区間である。したがって、伝送装置 100 において、ライン BRG 115 及びライン BRG 115a からクライアントセクタ 123 及びクライアントセクタ 123a までの区間は、クライアント冗長の区間とライン冗長の区間とが二重に重ね合わせて構成される。したがって、上述の区間は 4 経路の冗長性が確保される。

[0041] 図 2 は、第 1 の実施形態のライン側からクライアント側への通信を行う伝送装置 100a の機能ブロック図である。伝送装置 100a は、バスで接続された CPU やメモリや補助記憶装置などを備える。伝送装置 100a は、ライン側の回線から受信した信号をクライアント側の回線に送信する場合の構成を表す。伝送装置 100a は、ライン信号受信部 140、ライン信号受信部 140a、クライアント信号送信部 150、クライアント信号送信部 150a 及びメインボード 130a を備える。なお、伝送装置 100 と伝送装置 100a とは、同一の装置である。ライン信号受信部 140 とライン信号送信部 120 とは、同一のインタフェースカードであってもよい。ライン信号受信部 140a とライン信号送信部 120a とは、同一のインタフェースカードであってもよい。クライアント信号送信部 150 とクライアント信号

受信部 110 とは、同一のインタフェースカードであってもよい。クライアント信号送信部 150a とクライアント信号受信部 110a とは、同一のインタフェースカードであってもよい。図 2 では、伝送装置 100 と異なる部分について説明する。

[0042] ライン信号受信部 140 は、ライン側の 0 系の通信回線に接続される。ライン信号受信部 140 は、インタフェースカードである。ライン信号受信部 140 は、受信部 141、R×インタフェース 142、OH 抽出部 143、クライアント BRG 144、Chip インタフェース 145 及び Chip インタフェース 146 を備える。

[0043] 受信部 141 は、受信信号を受信する。受信部 141 は、受信信号を光電気変換する。

受信部 141 は、光電気変換された信号を R×インタフェース 142 に送信する。受信信号は、冗長化された OTU4 である。受信部 141 は、例えば、QSFP28 等のインタフェースであるが、これに限定されない。

[0044] R×インタフェース 142 は、光電気変換された信号を OTU4 のフォーマットに復元する。R×インタフェース 142 は、復元された OTU4 に対して FEC 復号化を行う。

R×インタフェース 142 は、復号された OTU4 を OH 抽出部 143 に送信する。

[0045] OH 抽出部 143 は、OTU4 から OTU4 オーバーヘッドを抽出する。

OH 抽出部 143 は、OTU4 の FEC オーバーヘッドを除いた装置内フレームをクライアント BRG 144 に送信する。

[0046] クライアント BRG 144 は、クライアント冗長区間の始端である。図 2 において、クライアント冗長区間は、クライアント BRG 144 からクライアント信号送信部 150 及びクライアント信号送信部 150a までの冗長化された区間を表す。クライアント BRG 144 は、クライアント側の現用系の通信回線とクライアント側の予備系の通信回線とに対して、同じ信号を送信する。クライアント BRG 144 は、受信された装置内フレームを装置

内フレーム 1 及び装置内フレーム 2 に複製する。クライアント B R G 1 4 4 は、複製された装置内フレーム 1 を C h i p インタフェース 1 4 5 に送信する。クライアント B R G 1 4 4 は、複製された装置内フレーム 2 を C h i p インタフェース 1 4 6 に送信する。クライアント B R G 1 4 4 は、第 2 端部の一態様である。

[0047] C h i p インタフェース 1 4 5 は、受信した装置内フレーム 1 を、C h i p 間転送可能なフォーマットに変換する。C h i p インタフェース 1 4 5 は、変換された装置内フレーム 1 を接続部 1 3 3 a に送信する。C h i p インタフェース 1 4 6 は、受信した装置内フレーム 2 を、C h i p 間転送可能なフォーマットに変換する。C h i p インタフェース 1 4 6 は、変換された装置内フレーム 2 を接続部 1 3 3 a に送信する。

[0048] ライン信号受信部 1 4 0 a は、ライン側の 1 系の通信回線に接続される。ライン信号受信部 1 4 0 a は、インタフェースカードである。ライン信号受信部 1 4 0 a は、受信部 1 4 1 a、R x インタフェース 1 4 2 a、O H 抽出部 1 4 3 a、クライアント B R G 1 4 4 a、C h i p インタフェース 1 4 5 a 及び C h i p インタフェース 1 4 6 a を備える。なお、受信部 1 4 1 a、R x インタフェース 1 4 2 a 及び O H 抽出部 1 4 3 a は、受信部 1 4 1、R x インタフェース 1 4 2 及び O H 抽出部 1 4 3 と同様の動作を行うため、説明を省略する。

[0049] クライアント B R G 1 4 4 a は、クライアント冗長区間の始端である。クライアント B R G 1 4 4 a は、クライアント側の現用系の通信回線とクライアント側の予備系の通信回線とに対して、同じ信号を送信する。クライアント B R G 1 4 4 a は、受信された装置内フレームを装置内フレーム 3 及び装置内フレーム 4 に複製する。クライアント B R G 1 4 4 a は、複製された装置内フレーム 3 を C h i p インタフェース 1 4 5 a に送信する。クライアント B R G 1 4 4 a は、複製された装置内フレーム 4 を C h i p インタフェース 1 4 6 a に送信する。クライアント B R G 1 4 4 a は、第 2 端部の一態様である。

[0050] C h i pインタフェース145aは、受信した装置内フレーム3を、C h i p間転送可能なフォーマットに変換する。C h i pインタフェース145aは、変換された装置内フレーム3を接続部134aに送信する。C h i pインタフェース146aは、受信した装置内フレーム4を、C h i p間転送可能なフォーマットに変換する。C h i pインタフェース146aは、変換された装置内フレーム4を接続部134aに送信する。

[0051] クライアント信号送信部150は、クライアント側の現用系の通信回線に接続される。

クライアント信号送信部150は、インタフェースカードである。クライアント信号送信部150は、C h i pインタフェース151、C h i pインタフェース152、ラインセクタ153、ODUデマッピング部154、OH付加部155、Txインタフェース156及び送信部157を備える。クライアント信号送信部150は、第2通信機器の一態様である。第2通信機器は、第2のネットワークに設けられた通信装置と通信を行う。

[0052] C h i pインタフェース151は、C h i pインタフェース145から送信された装置内フレーム1を受信する。C h i pインタフェース151は、C h i p間転送可能なフォーマットに変換された装置内フレーム1を、変換前のフォーマットに復元する。C h i pインタフェース151は、復元された装置内フレーム1をラインセクタ153に送信する。C h i pインタフェース152は、C h i pインタフェース145aから送信された装置内フレーム3を受信する。C h i pインタフェース152は、C h i p間転送可能なフォーマットに変換された装置内フレーム3を、変換前のフォーマットに復元する。C h i pインタフェース152は、復元された装置内フレーム3をラインセクタ153に送信する。

[0053] ラインセクタ153は、ライン冗長区間の終端である。図2において、ライン冗長区間は、ラインセクタ153からライン信号受信部140及びライン信号受信部140aまでの冗長化された区間を表す。ラインセクタ153はユーザによって入力され、いずれの装置内フレームを選択するかを

制御信号に基づいて、装置内フレームを選択する。ラインセクタ 153 は、制御信号に基づいて、装置内フレーム 1 又は装置内フレーム 3 のうちいずれか一方を選択する。ユーザは、伝送装置 100 を監視する者や、電気通信事業者等の伝送装置 100 a にアクセスできるものであればどのような者であってもよい。以下、ラインセクタ 153 は、装置内フレーム 1 を選択するものとして説明する。ラインセクタ 153 は、選択された装置内フレーム 1 を OH 付加部 155 に送信する。ラインセクタ 153 は、第 1 端部の一態様である。なお、ラインセクタ 153 は、制御信号の代わりに異常情報に基づいて、装置内フレームを選択してもよい。異常情報は、ネットワークの異常を示す信号である。異常情報は、例えば、通信回線の切断を示す信号であってもよいし、伝送装置の故障を示す信号であってもよい。異常情報又は制御信号は、伝送装置 100 a に接続された制御用の回線を介して受け付けてもよい。または、異常情報又は制御信号は、OH 抽出部 143 又は OH 抽出部 143 a によって抽出された OH 情報から取得してもよい。

[0054] ODU デマッピング部 154 は、装置内フレーム 1 に対して 100 GE をデマッピングする。ODU デマッピング部 154 は、100 GE を OH 付加部 155 に送信する。

[0055] OH 付加部 155 は、冗長コントローラ 135 a から LACPDU を取得する。OH 付加部 155 は、取得された LACPDU を 100 GE に付加する。OH 付加部 155 は、LACPDU を付加された 100 GE を Tx インタフェース 156 に送信する。

[0056] Tx インタフェース 156 は、100 GE を伝送装置 100 a の外部に転送可能なフォーマットに変換する。Tx インタフェース 156 は、変換された 100 GE を送信部 157 に送信する。

[0057] 送信部 157 は、入力された信号を電気光変換する。送信部 157 は、変換された信号を伝送装置 100 a の外部へ送信する。送信部 157 は、例えば、QSFP28 等のインタフェースであるが、これに限定されない。送信部 157 は、通信回線の速度に応じたインタフェースが用いられてもよい。

[0058] クライアント信号送信部150aは、クライアント側の予備系の通信回線に接続される。クライアント信号送信部150aは、インタフェースカードである。クライアント信号送信部150aは、Chipインタフェース151a、Chipインタフェース152a、ラインセクタ153a、ODUデマッピング部154a、OH付加部155a、Txインタフェース156a及び送信部157aを備える。クライアント信号送信部150aは、第2通信機器の一態様である。なお、OH付加部155a、Txインタフェース156a及び送信部157aは、OH付加部155、Txインタフェース156及び送信部157と同様の動作を行うため、説明を省略する。

[0059] Chipインタフェース151aは、Chipインタフェース146から送信された装置内フレーム2を受信する。Chipインタフェース151aは、Chip間転送可能なフォーマットに変換された装置内フレーム2を、変換前のフォーマットに復元する。Chipインタフェース151aは、復元された装置内フレーム2をラインセクタ153aに送信する。Chipインタフェース152aは、Chipインタフェース146aから送信された装置内フレーム4を受信する。Chipインタフェース152aは、Chip間転送可能なフォーマットに変換された装置内フレーム4を、変換前のフォーマットに復元する。Chipインタフェース152aは、復元された装置内フレーム4をラインセクタ153aに送信する。

[0060] ラインセクタ153aは、ライン冗長区間の終端である。ラインセクタ153aは、ユーザから入力された制御信号に基づいて、装置内フレームを選択する。ラインセクタ153aは、制御信号に基づいて、装置内フレーム2又は装置内フレーム4のうちいずれか一方を選択する。以下、ラインセクタ153aは、装置内フレーム2を選択するものとして説明する。ラインセクタ153aは、選択された装置内フレーム2をODUデマッピング部154に送信する。ラインセクタ153aは、第1端部の一態様である。

[0061] ODUデマッピング部154aは、装置内フレーム2に対して100GE

をデマッピングする。ODUデマッピング部154aは、100GEをOH付加部155aに送信する。

[0062] メインボード130aは、接続部131a、接続部132a、接続部133a、接続部134a及び冗長コントローラ135aを備える。接続部131aは、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部131aは、接続部131aに接続されたインタフェースカードと接続部133a又は接続部134aに接続されたインタフェースカードとを通信可能に接続する。接続部131aは、クライアント信号送信部150を接続する。

[0063] 接続部132aは、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部132aは、接続部132aに接続されたインタフェースカードと接続部133a又は接続部134aに接続されたインタフェースカードとを通信可能に接続する。接続部132aは、クライアント信号送信部150aを接続する。

[0064] 接続部133aは、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部133aは、接続部133aに接続されたインタフェースカードと接続部131a又は接続部132aに接続されたインタフェースカードとを通信可能に接続する。接続部133aは、ライン信号受信部140を接続する。

[0065] 接続部134aは、インタフェースカードを着脱可能に構成されたネットワークインタフェースである。接続部134aは、接続部134aに接続されたインタフェースカードと接続部131a又は接続部132aに接続されたインタフェースカードとを通信可能に接続する。接続部134aは、ライン信号受信部140aを接続する。

[0066] 図3は、第1の実施形態のクライアント側からライン側への通信を行う伝送装置100bの機能ブロック図である。伝送装置100bは、バスで接続されたCPUやメモリや補助記憶装置などを備える。伝送装置100bは、クライアント側の回線から受信した信号をライン側の回線に送信する場合の

構成を表す。伝送装置 100b は、メインボード 130b を備える。メインボード 130b は、接続部 131b、接続部 132b、接続部 133b 及び接続部 134b を備える。接続部 131b から接続部 134b は、ネットワークインタフェースである。伝送装置 100b は、接続部 131b ~ 134b を介して、メインボード 130b に対してインタフェースカードをプラグ化することができる。接続部 131b から接続部 134b は、インタフェースカードを着脱可能に構成される。なお、図 3 において、Tx インタフェース、ODU マッピング部、Chip インタフェースについては、記載を省略する。また、すでに説明済みの符号については、説明を省略する。

[0067] 接続部 131b には、第 1 クライアント側インタフェースカード 160 が接続される。

接続部 131b は、第 1 クライアント側インタフェースカード 160 が受信した信号を、接続部 133b 及び接続部 134b に接続されたインタフェースカードに送信する。接続部 132b には、第 2 クライアント側インタフェースカード 160a が接続される。接続部 132b は、第 2 クライアント側インタフェースカード 160a が受信した信号を、接続部 133b 及び接続部 134b に接続されたインタフェースカードに送信する。

[0068] 接続部 133b には、第 1 ライン側インタフェースカード 170 が接続される。接続部 133b は、接続部 131b 及び接続部 132b に接続されたインタフェースカードから送信された信号を、第 1 ライン側インタフェースカード 170 に送信する。接続部 134b には、第 2 ライン側インタフェースカード 170a が接続される。接続部 134b は、接続部 131b 及び接続部 132b に接続されたインタフェースカードから送信された信号を、第 2 ライン側インタフェースカード 170a に送信する。

[0069] 第 1 クライアント側インタフェースカード 160 は、クライアント信号受信部 110 及びクライアント信号送信部 150 を備えるインタフェースカードである。第 2 クライアント側インタフェースカード 160a は、クライアント信号受信部 110a 及びクライアント信号送信部 150a を備えるイン

タフェースカードである。第1ライン側インタフェースカード170は、ライン信号送信部120及びライン信号受信部140を備えるインタフェースカードである。第2ライン側インタフェースカード170aは、ライン信号送信部120a及びライン信号受信部140aを備えるインタフェースカードである。

[0070] 図4は、第1の実施形態のライン側からクライアント側への通信を行う伝送装置100bの機能ブロック図である。伝送装置100bは、バスで接続されたCPUやメモリや補助記憶装置などを備える。図4における伝送装置100bは、ライン側の回線から受信した信号をクライアント側の回線に送信する場合の構成を表す。なお、図4において、Txインタフェース、ODUデマッピング部、Chipインタフェースについては、記載を省略する。また、すでに説明済みの符号については、説明を省略する。また、すでに説明済みの符号については、説明を省略する。

[0071] 接続部133bは、第1ライン側インタフェースカード170が受信した信号を、接続部131b及び接続部132bに接続されたインタフェースカードに送信する。接続部134bは、第2ライン側インタフェースカード170aが受信した信号を、接続部131b及び接続部132bに接続されたインタフェースカードに送信する。接続部131bは、接続部133b及び接続部134bに接続されたインタフェースカードから送信された信号を、第1クライアント側インタフェースカード160に送信する。接続部132bは、接続部133b及び接続部134bに接続されたインタフェースカードから送信された信号を、第2クライアント側インタフェースカード160aに送信する。

[0072] 図3及び図4において、クライアント側インタフェースカードからクライアントBRGまでの区間はクライアント冗長されている。図3及び図4において、ライン側インタフェースカードからラインセクタまでの区間はライン冗長されている。したがって、クライアントBRGからラインセクタまでの区間は、クライアント冗長とライン冗長とが重畳された区間となる。

[0073] 図1及び図2のように構成される伝送装置の接続部は、ライン側からクライアント側まで一直線に配置されているのに対して、図3及び図4のように構成される伝送装置100bでは、接続部131bから134bを介して、メインボード130bに対してインタフェースカードをプラグブル化することができる。このように構成されることで、伝送装置100bは、メインボード130bと接続部131bから134bとの信頼性の低下を抑えることができる。また、伝送装置100bは、インタフェースカードの種類をライン側インタフェースカードと、クライアント側インタフェースカードと、2種類にすることで、故障時においても容易に交換することが可能になる。

[0074] 図5は、第1の実施形態の伝送装置100がクライアント側回線からライン側回線に送信する処理の流れを示すフローチャートである。本処理は、クライアント側回線から信号を受信した場合に実行される。なお、図5では、クライアント側の現用系の通信回線に接続されたクライアント信号受信部110における処理について説明するが、クライアント側の予備系の通信回線に接続されたクライアント信号受信部110aについても同様の処理が行われる。

[0075] 伝送装置100の受信部111が受信信号を受信する（ステップS101）。クライアント冗長OH抽出部113は、受信信号からLACPDUを取得する（ステップS102）。クライアント冗長OH抽出部113は、取得されたLACPDUを冗長コントローラ135に送信する。ODUマッピング部114は、受信信号をODU4にマッピングする（ステップS103）。ラインBRG115は、ODU4をODU4-1及びODU4-2に複製する（ステップS104）。ラインBRG115は、ODU4-1及びODU4-2を冗長区間を経由して、ライン信号送信部120及びライン信号送信部120aに送信する（ステップS105）。冗長区間とは、ラインBRG115とクライアントセクタ123とによって接続された区間である。冗長区間は、クライアント信号受信部110の冗長化された構成とライン信号送信部120の冗長化された構成とが重畳した区間である。

- [0076] クライアントセクタ 123 は、冗長コントローラ 135 によって決定された制御に基づいて、クライアント信号受信部 110 又はクライアント信号受信部 110a から受信された ODU4 のうちいずれか一方を選択する（ステップ S106）。OH 付加部 124 は、選択された ODU4 に対して OTU4 オーバーヘッドを挿入する（ステップ S107）。送信部 126 は、OTU4 を伝送装置 100 の外部へ送信する（ステップ S108）。
- [0077] 図 6 は、第 1 の実施形態の伝送装置 100a がライン側回線からクライアント側回線に送信する処理の流れを示すフローチャートである。本処理は、ライン側回線から OTU4 を受信した場合に実行される。なお、図 6 では、ライン側の 0 系回線に接続されたライン信号受信部 140 における処理について説明するが、ライン側の 1 系回線に接続されたライン信号受信部 140a についても同様の処理が行われる。
- [0078] 伝送装置 100 の受信部 141 が OTU4 を受信する（ステップ S201）。OH 抽出部 143 は、OTU4 から OTU オーバーヘッドを抽出する（ステップ S202）。クライアント BRG 144 は、装置内フレームを装置内フレーム 1 及び装置内フレーム 2 に複製する（ステップ S203）。クライアント BRG 144 は、装置内フレーム 1 及び装置内フレーム 2 を冗長区間を経由して、クライアント信号送信部 150 及びクライアント信号送信部 150a に送信する（ステップ S204）。冗長区間とは、クライアント BRG 144 とラインセクタ 153 との間の伝送区間である。冗長区間とは、クライアント BRG 144 とラインセクタ 153 とによって接続された区間である。冗長区間は、クライアント信号送信部 150 の冗長化された構成とライン信号受信部 140 の冗長化された構成とが重畳した区間である。
- [0079] ラインセクタ 153 は、運用者からの制御信号又は異常情報に基づいて、ライン信号受信部 140 又はライン信号受信部 140a から受信された装置内フレームのうちいずれか一方を選択する（ステップ S205）。ODU デマッピング部 154 は、選択された装置内フレームに対して 100GE をデマッピングする（ステップ S206）。送信部 157 は、変換された 10

OGEを伝送装置100aの外部へ送信する（ステップS207）。

[0080] このように構成された伝送装置100では、ライン信号送信部120に設けられたクライアントセクタ123とライン信号送信部120aに設けられたクライアントセクタ123aとが、クライアント信号受信部110及びクライアント信号受信部110aの冗長化された構成を終端する。また、クライアント信号受信部110に設けられたラインBRG115とクライアント信号受信部110aに設けられたラインBRG115aとが、ライン信号送信部120及びライン信号送信部120aの冗長化された構成を始端する。

したがって、ラインBRG115とクライアントセクタ123との間で、クライアント冗長の区間とライン冗長の区間とが重畳され、4重化される。伝送装置100は、ライン信号受信部等のインタフェースカードの接続部とクライアント信号送信部等のインタフェースカードの接続部との間の通信の信頼性を向上させることが可能になる。

[0081] このように構成された伝送装置100aでは、クライアント信号送信部150に設けられたラインセクタ153とクライアント信号送信部150aに設けられたラインセクタ153aとが、ライン信号受信部140及びライン信号受信部140aの冗長化された構成を終端する。また、ライン信号受信部140に設けられたクライアントBRG144とライン信号受信部140aに設けられたクライアントBRG144aとが、クライアント信号送信部150及びクライアント信号送信部150aの冗長化された構成を始端する。したがって、クライアントBRG144とラインセクタ153との間で、クライアント冗長の区間とライン冗長の区間とが重畳され、4重化される。伝送装置100aは、ライン信号送信部等のインタフェースカードの接続部とクライアント信号受信部等のインタフェースカードの接続部との間の通信の信頼性を向上させることが可能になる。

[0082] また、上述のように構成された伝送装置100又は伝送装置100aは、ライン側インタフェースカードとクライアント側インタフェースカードとの

間の通信が冗長化されるため、ライン側インタフェースカードとクライアント側インタフェースカードとの間の信頼性を確保するために別途の設備を構築する必要がなくなる。したがって、より少ない装置構成で信頼性を向上させることが可能になる。また、より少ない装置構成で信頼性を向上させることができるため、当該伝送装置を用いることで、より少ないコストでネットワークを構築し、信頼性を向上することが可能になる。

[0083] (第2の実施形態)

図7は、第2の実施形態の伝送装置100cの機能ブロック図である。伝送装置100cは、バスで接続されたCPUやメモリや補助記憶装置などを備える。伝送装置100cは、クライアント側の回線から受信した信号をライン側の回線に送信する場合の構成を表す。伝送装置100cは、メインボード130cを備える。伝送装置100cは、第1の実施形態におけるクライアント信号受信部110、クライアント信号受信部110a、クライアント信号送信部150及びクライアント信号送信部150aをメインボード130c上に備える構成である。なお、図7において、Txインタフェース、ODUマッピング部、Chipインタフェースについては、記載を省略する。また、すでに説明済みの符号については、説明を省略する。

[0084] メインボード130cは、接続部133c、接続部134c、冗長コントローラ135、クライアント信号受信部110、クライアント信号受信部110a、クライアント信号送信部150及びクライアント信号送信部150aを備える。接続部133c及び接続部134cは、ネットワークインタフェースである。接続部133c及び接続部134cは、インタフェースカードを着脱可能に構成される。図7において、接続部133cは、第1ライン側インタフェースカード170が接続される。図7において、接続部134cは、第2ライン側インタフェースカード170aが接続される。

[0085] このように構成された伝送装置100cは、メインボード130c上に、クライアント信号送信部150及びクライアント信号送信部150aとを備える。したがって、ライン側インタフェースカードをプラグブルすることが

可能になる。このため、伝送装置 100c において、インタフェースカードの種類をライン側インタフェースカード 1 種類にすることが可能になり、ライン側インタフェースカードが故障した場合であっても容易に交換することが可能になる。伝送装置 100c の保守又は点検者は、より簡単に伝送装置 100c を保守することが可能になる。

[0086] 上述した実施形態において、クライアント側の通信回線は 100GE の信号であるものとして説明を行ったが、10GE の SDH (Synchronous Digital Hierarchy) 信号が用いられてもよい。この場合、クライアント冗長のオーバーヘッドとして、APS (Automatic Protection Switching) が用いられてもよい。

[0087] 上述の実施形態では、2 台のクライアント側インタフェースカードと 2 台のライン側インタフェースカードとを着脱可能な伝送装置であるとして説明したが、2 台に限定されない。例えば、伝送装置は、N 台のクライアント側インタフェースカードと M 台のライン側インタフェースカードとを着脱可能な伝送装置であってもよい。N は 2 以上の自然数である。M は 2 以上の自然数である。

[0088] 本実施形態では、伝送装置は、ネットワークを介して通信可能に接続された複数台の情報処理装置を用いて実装されてもよい。この場合、伝送装置が備える各機能部は、複数の情報処理装置に分散して実装されてもよい。例えば、冗長コントローラ 135 は異なる情報処理装置に実装されてもよい。

[0089] 上述した実施形態における伝送装置をコンピュータで実現するようにしてもよい。その場合、この機能を実現するためのプログラムをコンピュータ読み取り可能な記録媒体に記録して、この記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行することによって実現してもよい。なお、ここでいう「コンピュータシステム」とは、OS や周辺機器等のハードウェアを含むものとする。また、「コンピュータ読み取り可能な記録媒体」とは、フレキシブルディスク、光磁気ディスク、ROM、CD-ROM 等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶

装置のことをいう。さらに「コンピュータ読み取り可能な記録媒体」とは、インターネット等のネットワークや電話回線等の通信回線を介してプログラムを送信する場合の通信線のように、短時間の間、動的にプログラムを保持するもの、その場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリのように、一定時間プログラムを保持しているものも含んでもよい。また上記プログラムは、前述した機能の一部を実現するためのものであってもよく、さらに前述した機能をコンピュータシステムにすでに記録されているプログラムとの組み合わせで実現できるものであってもよく、FPGA (Field Programmable Gate Array) 等のプログラマブルロジックデバイスを用いて実現されるものであってもよい。

[0090] 以上、この発明の実施形態について図面を参照して詳述してきたが、具体的な構成はこの実施形態に限られるものではなく、この発明の要旨を逸脱しない範囲の設計等も含まれる。

符号の説明

[0091] 100…伝送装置, 110…クライアント信号受信部, 111…受信部,
112…
Rxインタフェース, 113…クライアント冗長OH抽出部, 114…
ODUマッピング部, 115…ラインBRG, 116…Chipインタフェース,
117…Chip
インタフェース, 120…ライン信号送信部, 121…Chip
インタフェース,
122…Chipインタフェース, 123…クライアントセクタ,
124…O
H付加部, 125…Txインタフェース, 126…送信部, 130…
メインボード
, 131…接続部, 132…接続部, 133…接続部, 134…接
続部, 13

5…冗長コントローラ, 140…ライン信号受信部, 141…受信部,
142…R
xインタフェース, 143…OH抽出部, 144…クライアントBRG
, 145…
Chipインタフェース, 146…Chipインタフェース, 150…
クライアント
信号送信部, 151…Chipインタフェース, 152…Chipイン
タフェース,
153…ラインセクタ, 154…ODUデマッピング部, 155…
OH付加部,
156…Txインタフェース, 157…送信部

請求の範囲

- [請求項1] 第1のネットワークに設けられた通信装置と通信を行い、冗長化された第1通信機器と
- 第2のネットワークに設けられた通信装置と通信を行い、冗長化された第2通信機器とを備え、
- 前記第2通信機器は、前記第1通信機器の冗長化された通信路の末端である第1端部をそれぞれ備え、
- 前記第1通信機器は、前記第2通信機器の冗長化された通信路の末端である第2端部をそれぞれ備える、
- 伝送装置。
- [請求項2] 前記第1端部は、前記第2通信機器によって受信された受信信号を前記第1通信機器に向けて送信し、
- 前記第2端部は、前記第2通信機器から送信された受信信号のうちいずれか1つをそれぞれ選択する、
- 請求項1に記載の伝送装置。
- [請求項3] 前記第2通信機器の冗長の状態を表す冗長情報を前記第2通信機器から取得し、
- 前記冗長情報に基づいて、前記第2端部によって選択される受信信号を制御する冗長コントローラをさらに備える、
- 請求項2に記載の伝送装置。
- [請求項4] 前記第2端部は、前記第1通信機器によって受信された受信信号を前記第2通信機器に向けて送信し、
- 前記第1端部は、前記第1通信機器から送信された受信信号のうちいずれか1つをそれぞれ選択する、
- 請求項1から3のいずれか1項に記載の伝送装置。
- [請求項5] 前記第1端部は、ネットワークの異常を示す異常情報又はユーザによって入力され、いずれの受信信号を選択するかを制御する制御信号に基づいて、前記受信信号のうちいずれか1つをそれぞれ選択する、

請求項 4 に記載の伝送装置。

[請求項6] 前記第 1 通信機器又は前記第 2 通信機器のうち、1 つ以上はインタフェースカードである、

請求項 1 から 5 のいずれか一項に記載の伝送装置。

[請求項7] 伝送装置が、冗長化された第 2 通信機器によって受信された信号を、冗長化された第 1 通信機器の通信路の末端である第 1 端部において複製して、前記第 1 通信機器に伝送する伝送ステップと、

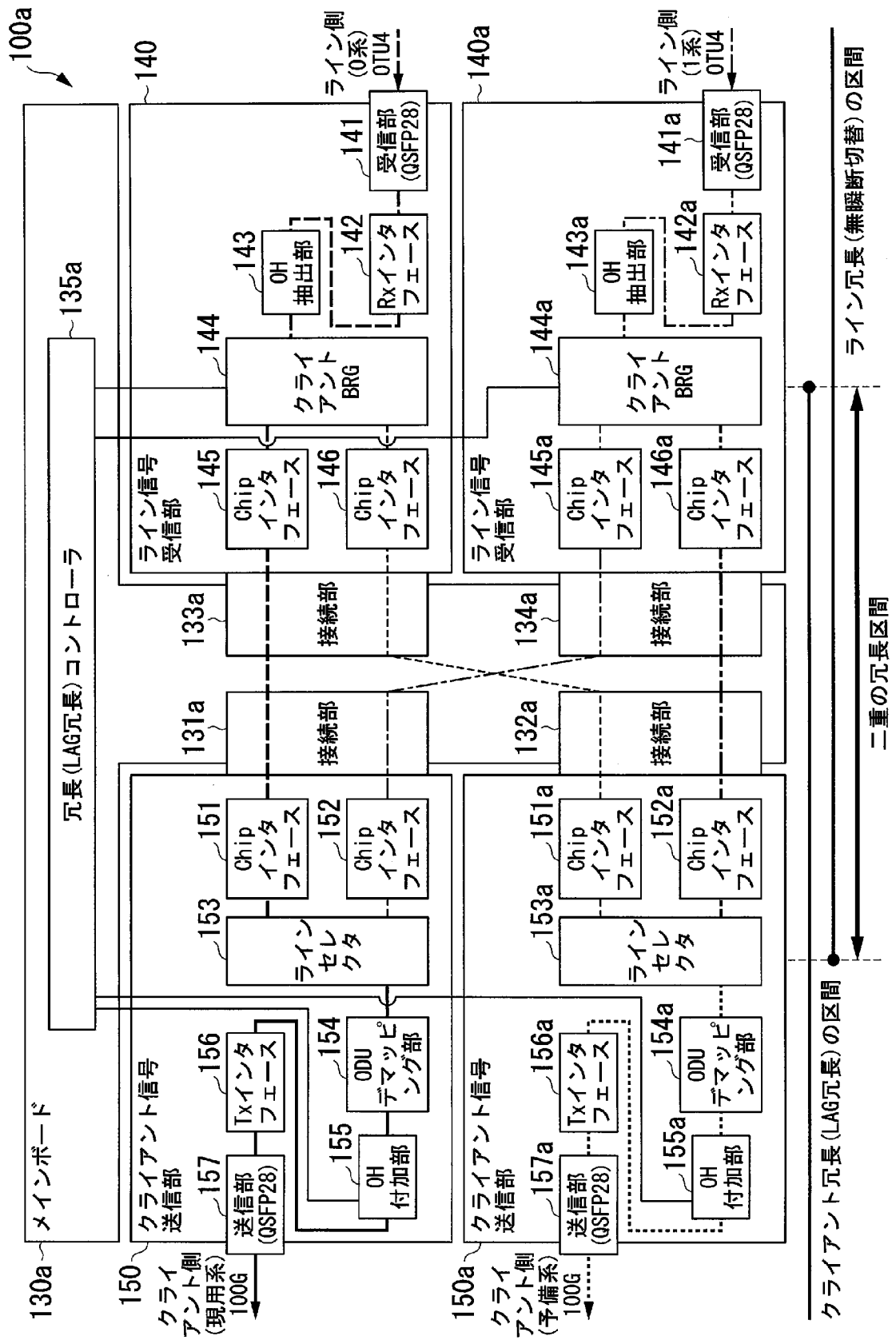
伝送装置が、前記第 2 通信機器の冗長化された通信路の末端である第 2 端部において、前記第 2 通信機器から送信された信号のうちいずれか 1 つをそれぞれ選択する選択ステップと、

伝送装置が、前記選択された信号を第 1 のネットワークに送信する、

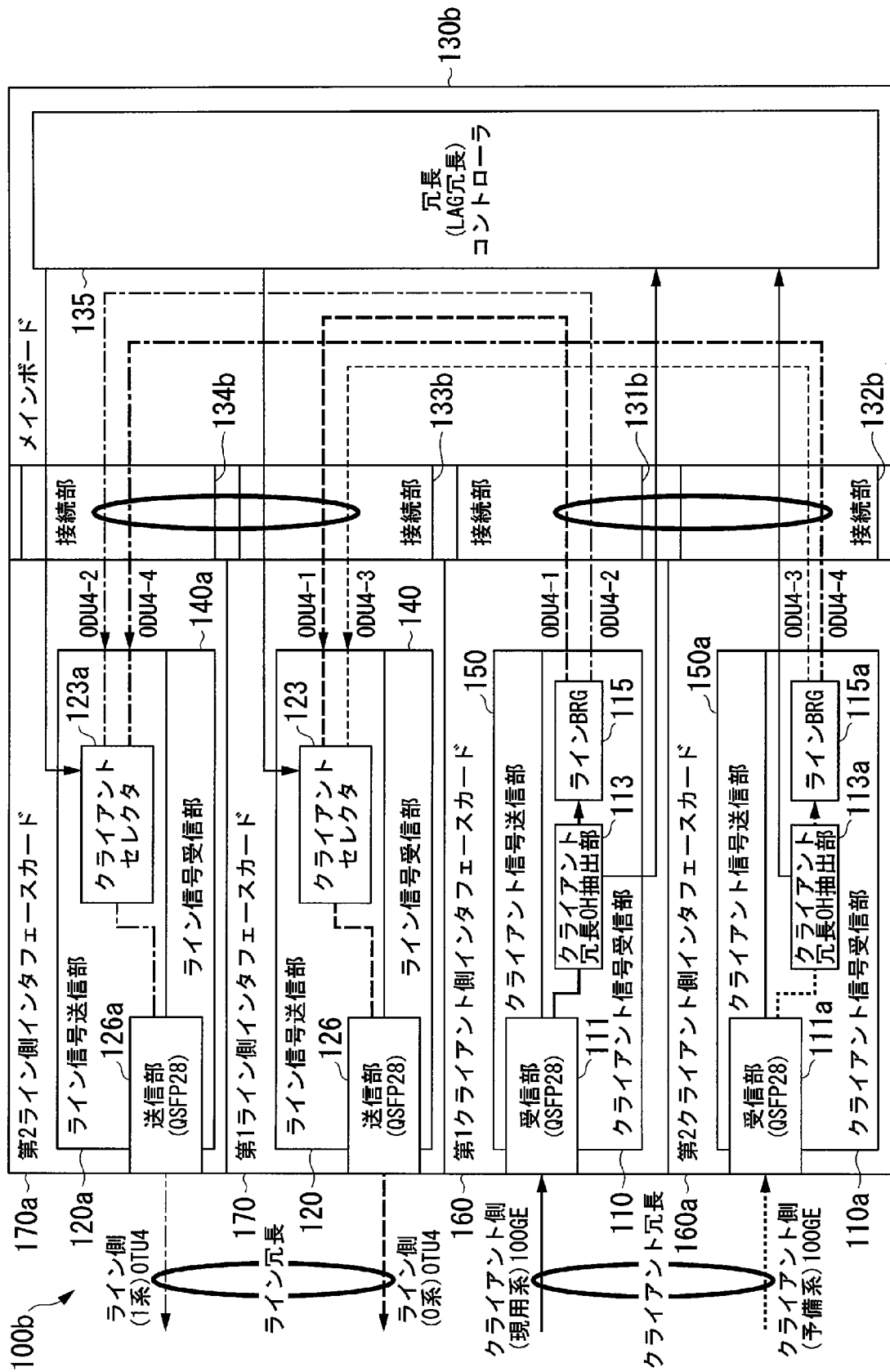
伝送方法。

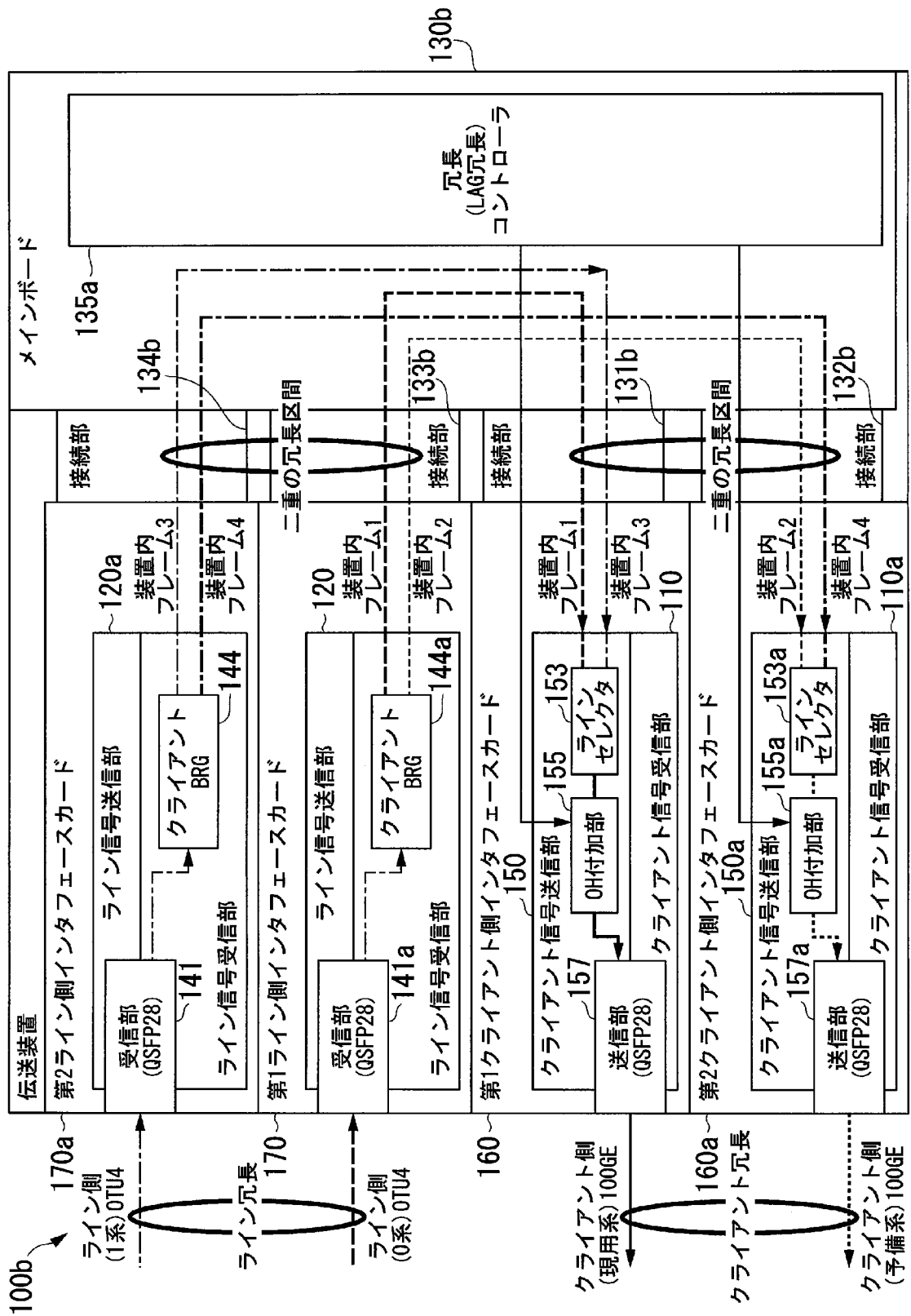
Figure 1 is a block diagram of a network system 100. The system includes a main board 130 with a LAG control unit 135. The main board is connected to two client side units 110 and 110a. Each client side unit has a 100G interface (110G) and a 100G line (115/115a). The client side units are connected to a switch 120/120a via a 100G line (115/115a). The switch 120/120a has a LAG control unit 133/134 and is connected to a line side unit 126/126a via a 100G line (123/123a). The line side unit 126/126a has a 100G interface (126G) and is connected to a line 124/124a via a 100G line (125/125a). The line 124/124a is connected to a line 126/126a via a 100G line (127/127a).

[図2]

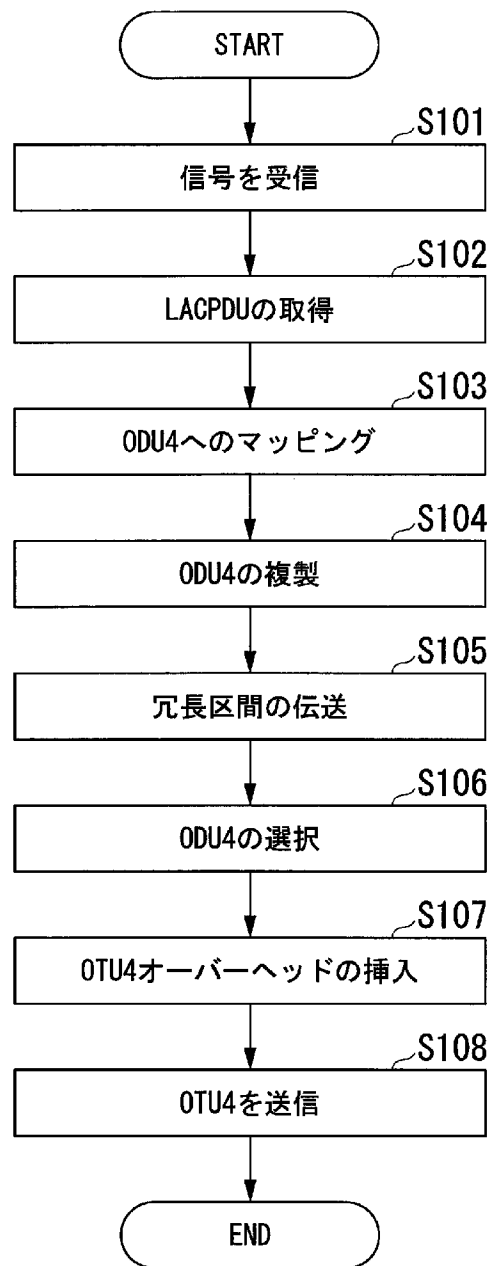


[図3]

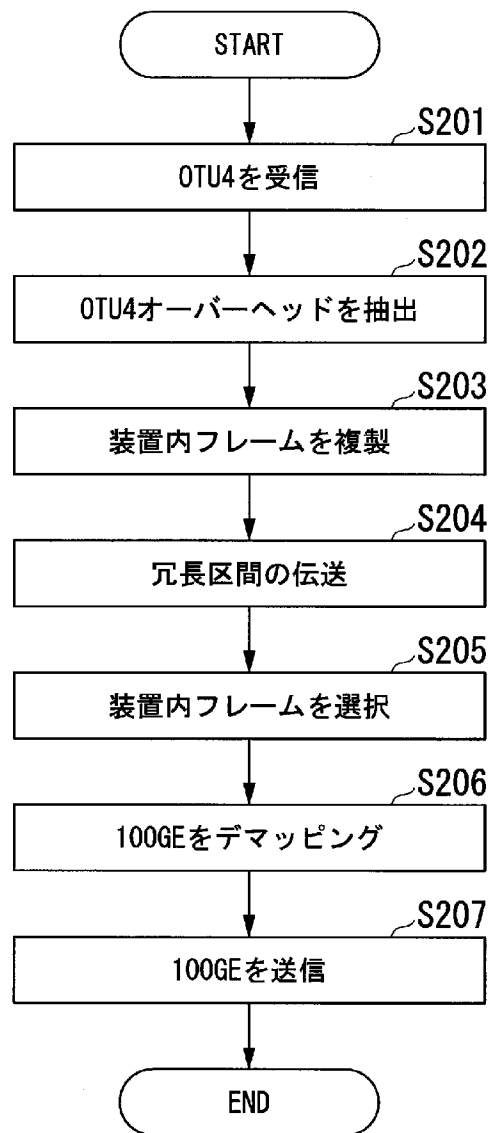




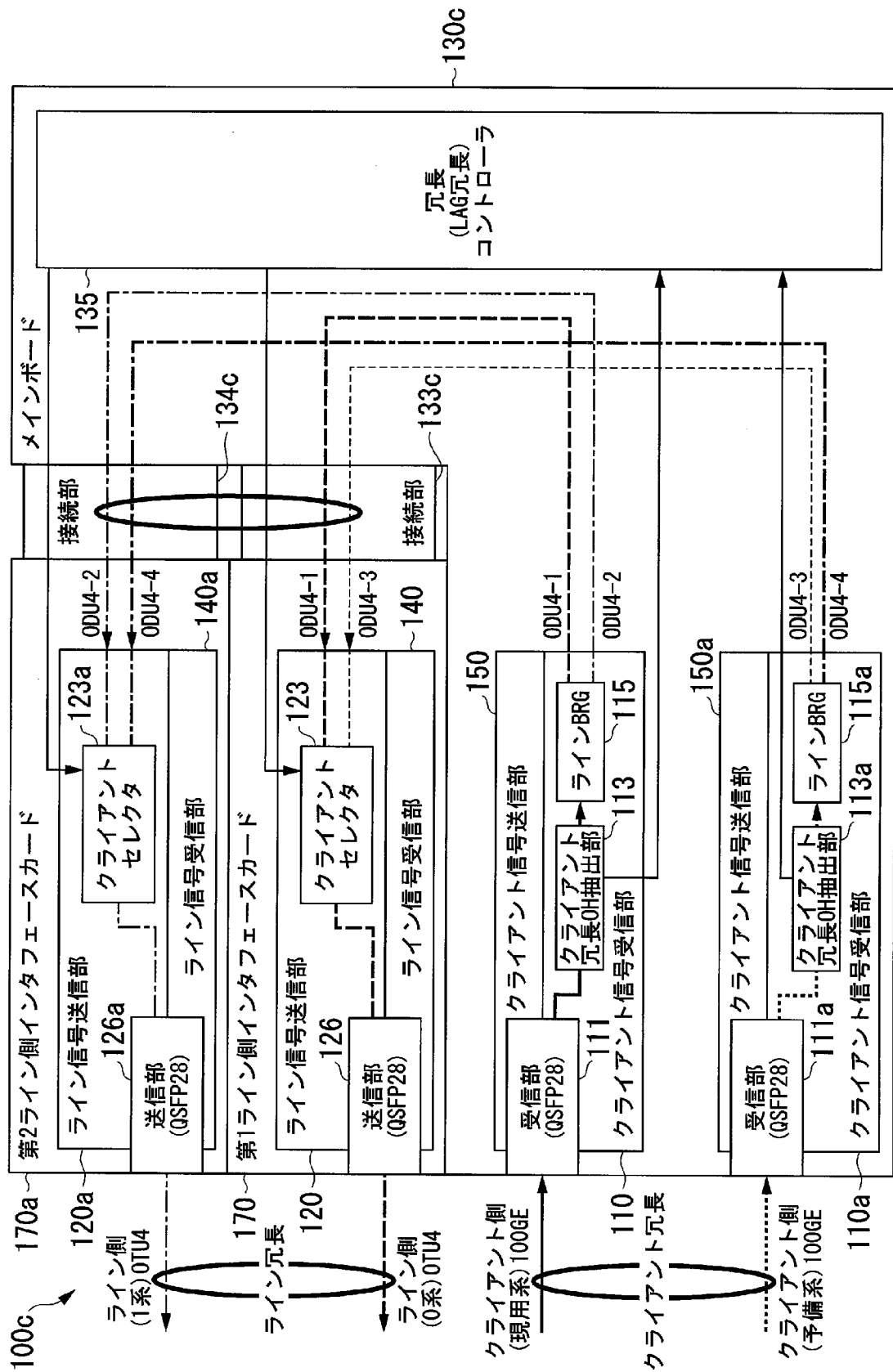
[図5]



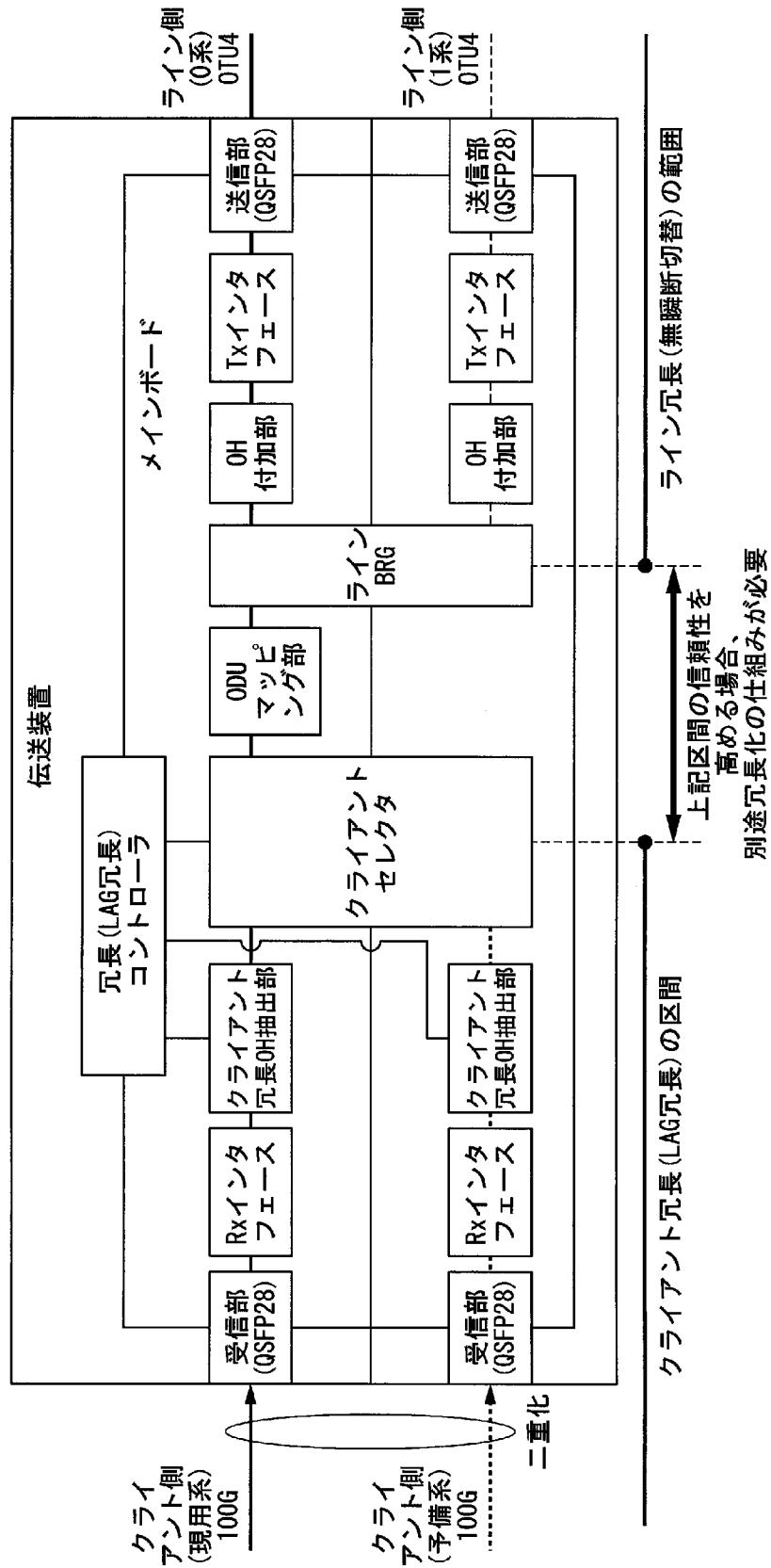
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/045056

A. CLASSIFICATION OF SUBJECT MATTER

H04L12/707 (2013.01) i

FI: H04L12/707

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L12/707

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2015-231091 A (HITACHI, LTD.) 21.12.2015 (2015-12-21) paragraphs [0014]-[0020], [0026]-[0027], [0032], [0048]-[0049], fig. 1-4	1-7
X	JP 11-68716 A (HITACHI, LTD.) 09.03.1999 (1999-03-09) paragraphs [0020], [0022]-[0028], [0030], [0032], fig. 1, 3-4	1-7
A	WO 1999/051004 A1 (TOSHIBA CORP.) 07.10.1999 (1999-10-07) fig. 5-7	1-7
A	WO 2004/088929 A1 (FUJITSU LTD.) 14.10.2004 (2004-10-14) fig. 1-2	1-7
A	WO 2009/081484 A1 (FUJITSU LTD.) 02.07.2009 (2009-07-02) fig. 1	1-7

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 January 2020 (10.01.2020)

Date of mailing of the international search report
21 January 2020 (21.01.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/045056

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2015-231091 A	21 Dec. 2015	(Family: none)	
JP 11-68716 A	09 Mar. 1999	(Family: none)	
WO 1999/051004 A1	07 Oct. 1999	EP 986231 A1 fig. 5-7	
		JP 4253043 B2	
WO 2004/088929 A1	14 Oct. 2004	US 2005/0195864 A1 fig. 1-2	
WO 2009/081484 A1	02 Jul. 2009	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04L 12/707(2013.01)i FI: H04L12/707														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04L12/707 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2020年													
日本国実用新案登録公報	1996-2020年													
日本国登録実用新案公報	1994-2020年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	JP 2015-231091 A（株式会社日立製作所）21.12.2015（2015-12-21） 段落[0014]-[0020], [0026]-[0027], [0032], [0048]-[0049], 図1-4	1-7												
X	JP 11-68716 A（株式会社日立製作所）09.03.1999（1999-03-09） 段落[0020], [0022]-[0028], [0030], [0032], 図1, 3-4	1-7												
A	WO 1999/051004 A1（株式会社 東芝）07.10.1999（1999-10-07） 図5-7	1-7												
A	WO 2004/088929 A1（富士通株式会社）14.10.2004（2004-10-14） 図1-2	1-7												
A	WO 2009/081484 A1（富士通株式会社）02.07.2009（2009-07-02） 図1	1-7												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 10.01.2020	国際調査報告の発送日 21.01.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 鈴木 肇 5X 9847 電話番号 03-3581-1101 内線 3596													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/045056

引用文献			公表日	パテントファミリー文献	公表日
JP	2015-231091	A	21.12.2015	(ファミリーなし)	
JP	11-68716	A	09.03.1999	(ファミリーなし)	
WO	1999/051004	A1	07.10.1999	EP 986231 A1	
				図5-7	
				JP 4253043 B2	
WO	2004/088929	A1	14.10.2004	US 2005/0195864 A1	
				図1-2	
WO	2009/081484	A1	02.07.2009	(ファミリーなし)	