

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2019年10月3日(03.10.2019)

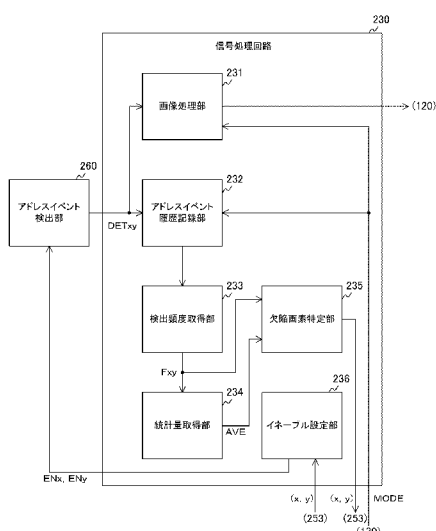


(10) 国際公開番号  
**WO 2019/187685 A1**

- (51) 国際特許分類:  
H04N 5/367 (2011.01) H04N 5/225 (2006.01)
- (21) 国際出願番号: PCT/JP2019/004390
- (22) 国際出願日: 2019年2月7日(07.02.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2018-062830 2018年3月28日(28.03.2018) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).
- (72) 発明者: 丹羽 篤親(NIWA, Atsumi); 〒2430014 神奈川県厚木市旭町四丁目1番4号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 丸島 敏一(MARUSHIMA, Toshikazu); 〒1600022 東京都新宿区新宿3-3-2 京王新宿三丁目第二ビル 5F クラフト国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) Title: SOLID-STATE IMAGING ELEMENT, IMAGING DEVICE, AND CONTROL METHOD FOR SOLID-STATE IMAGING ELEMENT

(54) 発明の名称: 固体撮像素子、撮像装置、および、固体撮像素子の制御方法



- 230 Signal processing circuit
- 231 Image processing part
- 232 Address event history storage part
- 233 Detection frequency acquisition part
- 234 Statistic acquisition part
- 235 Defective pixel identification part
- 236 Enable setting part
- 280 Address event detection part

(57) Abstract: A solid-state imaging element that detects address events and easily identifies defective pixels. According to the present invention, for each of a plurality of pixels, an address event detection part detects, as an address event, whether the absolute value of the change in the brightness of the pixel has exceeded a prescribed threshold value and outputs a detection signal that indicates the detection results. For each of the plurality of pixels, a detection frequency acquisition part acquires a detection frequency for address events. On the basis of statistics for the detection frequencies, a defective pixel identification part identifies defective pixels from among the plurality of pixels, the defective pixels being pixels at which an abnormality has occurred.

(57) 要約: アドレスイベントを検出する固体撮像素子において、欠陥画素を容易に特定する。アドレスイベント検出部は、複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力する。検出頻度取得部は、複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する。欠陥画素特定部は、検出頻度の統計量に基づいて前記複数の画素のうち異常の生じた欠陥画素を特定する。

WO 2019/187685 A1

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

## 明 細 書

発明の名称：

固体撮像素子、撮像装置、および、固体撮像素子の制御方法

### 技術分野

[0001] 本技術は固体撮像素子、撮像装置、および、固体撮像素子の制御方法に関する。詳しくは、入射光の光量を閾値と比較する固体撮像素子、撮像装置、および、固体撮像素子の制御方法に関する。

### 背景技術

[0002] 従来より、垂直同期信号などの同期信号に同期して画像データ（フレーム）を撮像する同期型の固体撮像素子が、撮像装置などにおいて用いられている。この一般的な同期型の固体撮像素子では、同期信号の周期（例えば、1／60秒）ごとにしか画像データを取得することができないため、自動運転やウェアラブルデバイスのユーザインターフェースなどに関する分野において、より高速な処理が要求された場合に対応することが困難になる。そこで、画素アドレスごとに、輝度の変化量が閾値を超えた旨をアドレスイベントとしてリアルタイムに検出するアドレスイベント検出回路を設けた非同期型の固体撮像素子が提案されている（例えば、特許文献1参照。）。この固体撮像素子の動作をテストする方法としては、例えば、パルス光を照射する変調光源を載置し、そのパルス光の照射時の検出結果を分析するテスト方法が挙げられる。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特表2016-533140号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 上述の非同期型の固体撮像素子では、パルス光の照射時の検出結果を分析することにより、異常のある欠陥画素を特定することができる。しかしながら

ら、このテスト方法では、変調光源や、その変調光源を制御する装置が必要となるため、システムの規模が大きくなり、テストが困難となるおそれがある。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、アドレスイベントを検出する固体撮像素子において、欠陥画素を容易に特定することを目的とする。

### 課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出部と、上記複数の画素のそれぞれについて上記アドレスイベントの検出頻度を取得する検出頻度取得部と、上記検出頻度の統計量に基づいて上記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定部とを具備する固体撮像素子、および、その制御方法である。これにより、検出頻度の統計量に基づいて欠陥画素が特定されるという作用をもたらす。

[0007] また、この第1の側面において、上記欠陥画素に対応する上記検出信号の出力を無効に設定する無効化設定部をさらに具備してもよい。これにより、欠陥画素の出力が無効になるという作用をもたらす。

[0008] また、この第1の側面において、上記アドレスイベント検出部は、上記複数の画素のそれぞれについてアドレスイベント検出回路を備え、上記アドレスイベント検出回路は、光電変換により生成された光電流を電圧信号に変換する電流電圧変換回路と、減算により上記電圧信号の変化量を微分信号として出力する減算器と、上記微分信号と上記閾値との比較結果を示す信号を生成して上記検出信号として出力する量子化器とを備えてもよい。これにより、光電流から検出信号が生成されるという作用をもたらす。

[0009] また、この第1の側面において、上記アドレスイベント検出回路は、上記無効化設定部の設定に従って上記電流電圧変換回路、上記減算器および上記

量子化器の電源を遮断するトランジスタをさらに備えてもよい。これにより、電流電圧変換回路、減算器および量子化器の電源が遮断されるという作用をもたらす。

[0010] また、この第1の側面において、上記アドレスイベントはオンイベントおよびオフイベントを含み、上記検出信号は、上記オフイベントの検出信号と上記オンイベントの検出信号とを含み、上記アドレスイベント検出回路は、上記イネーブル信号に従って上記量子化器からの上記オンイベントの検出信号を遮断する第1の論理ゲートと、上記イネーブル信号に従って上記量子化器からの上記オフイベントの検出信号を遮断する第2の論理ゲートとを備えてもよい。これにより、オンイベントの検出信号とオフイベントの検出信号とが個別に遮断されるという作用をもたらす。

[0011] また、この第1の側面において、上記欠陥画素のアドレスを保持するアドレス保持部をさらに具備し、前記設定部は、前記アドレス保持部から前記アドレスを読み出して当該アドレスに対応する前記検出信号の出力を無効に設定してもよい。これにより、保持されたアドレスに対応する検出信号の出力が無効に設定されるという作用をもたらす。

[0012] また、この第1の側面において、上記アドレスイベント検出回路は、当該アドレスイベント検出回路に対応する上記検出信号の出力を有効にするか否かを示すイネーブル信号を保持するイネーブル信号保持部をさらに備え、上記設定部は、上記イネーブル信号により上記検出信号の出力を無効に設定してもよい。これにより、画素ごとにイネーブル信号が保持されるという作用をもたらす。

[0013] また、この第1の側面において、上記統計量は、平均値であり、上記欠陥画素特定部は、上記検出頻度が上記平均値から外れた画素を上記欠陥画素として特定してもよい。これにより、検出頻度が上記平均値から外れた画素が欠陥画素として特定されるという作用をもたらす。

[0014] また、本技術の第2の側面は、複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該

検出結果を示す検出信号を出力するアドレスイベント検出部と、上記複数の画素のそれぞれについて上記アドレスイベントの検出頻度を取得する検出頻度取得部と、上記検出頻度の統計量に基づいて上記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定部と、上記検出信号からなる画像データを処理する画像処理部とを具備する撮像装置である。検出頻度の統計量に基づいて欠陥画素が特定され、画像データが処理されるという作用をもたらす。

### 発明の効果

[0015] 本技術によれば、アドレスイベントを検出する固体撮像素子において、欠陥画素を容易に特定することができるという優れた効果を奏し得る。なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

### 図面の簡単な説明

[0016] [図1]本技術の第1の実施の形態における撮像装置の一構成例を示すブロック図である。

[図2]本技術の第1の実施の形態における固体撮像素子の積層構造の一例を示す図である。

[図3]本技術の第1の実施の形態における受光チップの平面図の一例である。

[図4]本技術の第1の実施の形態における検出チップの平面図の一例である。

[図5]本技術の第1の実施の形態におけるアドレスイベント検出部の平面図の一例である。

[図6]本技術の第1の実施の形態におけるアドレスイベント検出回路の一構成例を示すブロック図である。

[図7]本技術の第1の実施の形態における電流電圧変換回路およびバッファの一構成例を示す回路図である。

[図8]本技術の第1の実施の形態における減算器および量子化器の一構成例を示す回路図である。

[図9]本技術の第1の実施の形態における信号処理回路の一構成例を示すブロ

ック図である。

[図10]本技術の第1の実施の形態における画素毎のアドレスイベントの検出頻度の一例を示すグラフである。

[図11]本技術の第1の実施の形態における固体撮像素子の動作の一例を示すフローチャートである。

[図12]本技術の第2の実施の形態におけるアドレスイベント検出回路の一構成例を示すブロック図である。

[図13]本技術の第3の実施の形態における検出チップの平面図の一例である。

[図14]本技術の第3の実施の形態におけるアドレスイベント検出回路の一構成例を示すブロック図である。

[図15]車両制御システムの概略的な構成例を示すブロック図である。

[図16]撮像部の設置位置の一例を示す説明図である。

### 発明を実施するための形態

[0017] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（統計量に基づいて欠陥画素を特定する例）
2. 第2の実施の形態（統計量に基づいて欠陥画素を特定し、出力を遮断する例）
3. 第3の実施の形態（統計量に基づいて欠陥画素を特定し、画素毎にイネーブル信号を保持する例）
4. 移動体への応用例

[0018] <1. 第1の実施の形態>

[撮像装置の構成例]

図1は、本技術の第1の実施の形態における撮像装置100の一構成例を示すブロック図である。この撮像装置100は、撮像レンズ110、固体撮像素子200、記録部120および制御部130を備える。撮像装置100としては、ウェアラブルデバイスに搭載されるカメラや、車載カメラなどが

想定される。

[0019] 撮像レンズ110は、入射光を集光して固体撮像素子200に導くものである。

[0020] 固体撮像素子200は、複数の画素のそれぞれについて、輝度の変化量の絶対値が閾値を超えた旨をアドレスイベントとして検出するものである。このアドレスイベントは、例えば、輝度の上昇量が上限閾値を超えた旨を示すオンイベントと、輝度の低下量が上限閾値未満の下限閾値を下回った旨を示すオフイベントとを含む。そして、固体撮像素子200は、アドレスイベントの検出結果を示す検出信号を画素毎に生成する。それぞれの検出信号は、オンイベントの有無を示すオンイベント検出信号VCHと、オフイベントの有無を示すオフイベント検出信号VCLとを含む。なお、固体撮像素子200は、オンイベントおよびオフイベントの両方の有無を検出しているが、一方のみを検出することもできる。

[0021] 固体撮像素子200は、検出信号からなる画像データに対し、画像認識処理などの所定の信号処理を実行し、その処理後のデータを記録部120に信号線209を介して出力する。

[0022] 記録部120は、固体撮像素子200からのデータを記録するものである。制御部130は、固体撮像素子200を制御して画像データを撮像させるものである。

[0023] [固体撮像素子の構成例]

図2は、本技術の第1の実施の形態における固体撮像素子200の積層構造の一例を示す図である。この固体撮像素子200は、検出チップ202と、その検出チップ202に積層された受光チップ201とを備える。これらのチップは、ビアなどの接続部を介して電氣的に接続される。なお、ビアの他、Cu-Cu接合やバンプにより接続することもできる。

[0024] 図3は、本技術の第1の実施の形態における受光チップ201の平面図の一例である。受光チップ201には、受光部220が設けられる。受光部220には、二次元格子状に複数のフォトダイオード221が配列される。フ

フォトダイオード 221 は、入射光を光電変換して光電流を生成するものである。これらのフォトダイオード 221 のそれぞれには、行アドレスおよび列アドレスからなる画素アドレスが割り当てられ、画素として扱われる。

[0025] 図 4 は、本技術の第 1 の実施の形態における検出チップ 202 の平面図の一例である。この検出チップ 202 には、信号処理回路 230、行駆動回路 251、列駆動回路 252、アドレス保持部 253 およびアドレスイベント検出部 260 が設けられる。

[0026] アドレスイベント検出部 260 は、複数のフォトダイオード 221（画素）のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出するものである。そして、アドレスイベント検出部 260 は、アドレスイベントの検出結果を示す検出信号を画素毎に生成し、イネーブル信号に従って信号処理回路 230 に出力する。

[0027] ここで、イネーブル信号は、複数の画素のそれぞれについて検出信号の出力を有効にするか否かを示す信号である。イネーブル信号が出力を有効にする値である場合には、対応する画素から検出信号が出力される。一方、イネーブル信号が出力を無効にする値である場合には、対応する画素から検出信号は出力されない。

[0028] 行駆動回路 251 は、行アドレスを選択して、その行アドレスに対応する検出信号をアドレスイベント検出部 260 に出力させるものである。

[0029] 列駆動回路 252 は、列アドレスを選択して、その列アドレスに対応する検出信号をアドレスイベント検出部 260 に出力させるものである。

[0030] アドレス保持部 253 は、異常が生じた欠陥画素の画素アドレスを保持するものである。

[0031] 信号処理回路 230 は、アドレスイベント検出部 260 からの検出信号に対して所定の信号処理を実行するものである。この信号処理回路 230 は、検出信号を画素信号として二次元格子状に配列し、画像データを取得する。そして、信号処理回路 230 は、その画像データに対して画像認識処理などの信号処理を実行する。

[0032] また、信号処理回路230は、画素ごとにアドレスイベントの検出頻度を取得し、その検出頻度の統計量に基づいて欠陥画素を特定する。そして、信号処理回路230は、その欠陥画素の画素アドレスをアドレス保持部253に保持しておく。また、信号処理回路230は、画素毎にイネーブル信号を生成してアドレスイベント検出部260に供給する。これらのイネーブル信号のうち、欠陥画素に対応するイネーブル信号は、出力を無効にする値に設定される。

[0033] 図5は、本技術の第1の実施の形態におけるアドレスイベント検出部260の平面図の一例である。このアドレスイベント検出部260には、二次元格子状に複数のアドレスイベント検出回路300が配列される。アドレスイベント検出回路300のそれぞれには画素アドレスが割り当てられ、同一アドレスのフォトダイオード221と接続される。

[0034] アドレスイベント検出回路300は、対応するフォトダイオード221からの光電流に応じた電圧信号を量子化し、イネーブル信号に従って検出信号として出力するものである。

[0035] [アドレスイベント検出回路の構成例]

図6は、本技術の第1の実施の形態におけるアドレスイベント検出回路300の一構成例を示すブロック図である。このアドレスイベント検出回路300は、電流電圧変換回路310と、バッファ320と、減算器330と、量子化器340と、転送回路350と、N型トランジスタ361および362とを備える。

[0036] 電流電圧変換回路310は、対応するフォトダイオード221からの電流信号を電圧信号に変換するものである。この電流電圧変換回路310は、電圧信号をバッファ320に供給する。

[0037] バッファ320は、入力された電圧信号を減算器330に出力するものである。このバッファ320により、後段を駆動する駆動力を向上させることができる。また、バッファ320により、後段のスイッチング動作に伴うノイズのアイソレーションを確保することができる。

- [0038] 減算器330は、減算により、補正信号の変化量を求めるものである。この減算器330は、変化量を微分信号として量子化器340に供給する。
- [0039] 量子化器340は、微分信号と所定の閾値との比較により、アナログの微分信号をデジタルの検出信号に変換（言い換えれば、量子化）するものである。この量子化器340は、微分信号と上限閾値および下限閾値のそれぞれとを比較し、それらの比較結果を2ビットの検出信号として転送回路350に供給する。なお、量子化器340は、特許請求の範囲に記載の比較器の一例である。
- [0040] N型トランジスタ361および362は、イネーブル信号に従って電流電圧変換回路310、バッファ320、減算器330、量子化器340および転送回路350の電源を遮断するものである。これらのN型トランジスタとして、例えば、MOS（Metal-Oxide-Semiconductor）トランジスタが用いられる。N型トランジスタ361および362は、電源端子と、電源線363との間に直列に接続され、それらのゲートには、信号処理回路230からのイネーブル信号 $E_{N_x}$ および $E_{N_y}$ が入力される。この電源線363は、電流電圧変換回路310、バッファ320、減算器330、量子化器340のそれぞれの電源端子に接続される。なお、N型トランジスタ361および362は、特許請求の範囲に記載のトランジスタの一例である。
- [0041] ここで、イネーブル信号 $E_{N_x}$ および $E_{N_y}$ は、画素アドレスが（ $x$ 、 $y$ ）の画素の出力を有効にするか否かを指示する信号である。例えば、有効にする場合にイネーブル信号 $E_{N_x}$ および $E_{N_y}$ の両方にハイレベルが設定され、無効にする場合に、少なくとも一方にローレベルが設定される。
- [0042] 転送回路350は、列駆動回路252からの列駆動信号に従って、検出信号を信号処理回路230に転送するものである。
- [0043] [電流電圧変換回路およびバッファの構成例]
- 図7は、本技術の第1の実施の形態における電流電圧変換回路310およびバッファ320の一構成例を示す回路図である。
- [0044] 電流電圧変換回路310は、N型トランジスタ311および313とP型

トランジスタ312とを備える。これらのトランジスタとして、例えば、MOSトランジスタが用いられる。

[0045] N型トランジスタ311のソースはフォトダイオード221のカソードに接続され、ドレインは電源線363に接続される。P型トランジスタ312およびN型トランジスタ313は、電源線363と接地端子との間において、直列に接続される。また、P型トランジスタ312およびN型トランジスタ313の接続点は、N型トランジスタ311のゲートとバッファ320の入力端子とに接続される。また、P型トランジスタ312のゲートには、所定のバイアス電圧 $V_{bias1}$ が印加される。

[0046] N型トランジスタ311および313のドレインは電源側に接続されており、このような回路はソースフォロワと呼ばれる。これらのループ状に接続された2つのソースフォロワにより、フォトダイオード221からの電流信号は電圧信号に変換される。また、P型トランジスタ312は、一定の電流をN型トランジスタ313に供給する。

[0047] また、受光チップ201のグランドと検出チップ202のグランドとは、干渉対策のために互いに分離されている。

[0048] バッファ320は、P型トランジスタ321および322を備える。これらのトランジスタとして、例えば、MOSトランジスタが用いられる。

[0049] P型トランジスタ321および322は、電源線363と接地端子との間において直列に接続される。また、P型トランジスタ321のゲートには所定のバイアス電圧 $V_{bsf}$ が印加される。P型トランジスタ322のゲートは、電流電圧変換回路310の出力端子に接続される。P型トランジスタ321および322の接続点からは、補正信号が減算器330へ出力される。

[0050] [減算器および量子化器の構成例]

図8は、本技術の第1の実施の形態における減算器330および量子化器340の一構成例を示す回路図である。減算器330は、コンデンサ331および332と、P型トランジスタ333および334と、N型トランジスタ335とを備える。

[0051] P型トランジスタ334およびN型トランジスタ335は、電源線363と接地端子との間に直列に接続される。P型トランジスタ334のゲートを入力端子、P型トランジスタ334およびN型トランジスタ335の接続点を出力端子として、P型トランジスタ334およびN型トランジスタ335は入力信号を反転するインバータとして機能する。

[0052] コンデンサ331の一端は、バッファ320の出力端子に接続され、他端は、インバータの入力端子（すなわち、P型トランジスタ334のゲート）に接続される。コンデンサ332は、インバータに並列に接続される。P型トランジスタ333は、コンデンサ332の両端を接続する経路を行駆動信号に従って開閉するものである。

[0053] P型トランジスタ333をオンした際にコンデンサ331のバッファ320側に電圧信号 $V_{init}$ が入力され、その逆側は仮想接地端子となる。この仮想接地端子の電位を便宜上、ゼロとする。このとき、コンデンサ331に蓄積されている電位 $Q_{init}$ は、コンデンサ331の容量を $C1$ とすると、次の式により表される。一方、コンデンサ332の両端は、短絡されているため、その蓄積電荷はゼロとなる。

$$Q_{init} = C1 \times V_{init} \quad \dots \text{式1}$$

[0054] 次に、P型トランジスタ333がオフされて、コンデンサ331のバッファ320側の電圧が変化して $V_{after}$ になった場合を考えると、コンデンサ331に蓄積される電荷 $Q_{after}$ は、次の式により表される。

$$Q_{after} = C1 \times V_{after} \quad \dots \text{式2}$$

[0055] 一方、コンデンサ332に蓄積される電荷 $Q2$ は、出力電圧を $V_{out}$ とすると、次の式により表される。

$$Q2 = -C2 \times V_{out} \quad \dots \text{式3}$$

[0056] このとき、コンデンサ331および332の総電荷量は変化しないため、次の式が成立する。

$$Q_{init} = Q_{after} + Q2 \quad \dots \text{式4}$$

[0057] 式4に式1乃至式3を代入して変形すると、次の式が得られる。

$$V_{out} = - (C1 / C2) \times (V_{after} - V_{init}) \quad \dots \text{式5}$$

[0058] 式5は、電圧信号の減算動作を表し、減算結果の利得は $C1 / C2$ となる。通常、利得を最大化することが望まれるため、 $C1$ を大きく、 $C2$ を小さく設計することが好ましい。一方、 $C2$ が小さすぎると、 $kTC$ ノイズが増大し、ノイズ特性が悪化するおそれがあるため、 $C2$ の容量削減は、ノイズを許容することができる範囲に制限される。また、画素ごとに減算器330を含むアドレスイベント検出回路300が搭載されるため、容量 $C1$ や $C2$ には、面積上の制約がある。これらを考慮して、例えば、 $C1$ は、20乃至200フェムトファラッド(fF)の値に設定され、 $C2$ は、1乃至20フェムトファラッド(fF)の値に設定される。

[0059] 量子化器340は、P型トランジスタ341および342とN型トランジスタ343および344とを備える。これらのトランジスタとして、例えば、MOSトランジスタが用いられる。

[0060] P型トランジスタ341およびN型トランジスタ343は、電源線363と接地端子との間において直列に接続され、P型トランジスタ342およびN型トランジスタ344も、電源線363と接地端子との間において直列に接続される。また、P型トランジスタ341および342のゲートは、減算器330の出力端子に接続される。N型トランジスタ343のゲートには上限閾値を示すバイアス電圧 $V_{bon}$ が印加され、N型トランジスタ344のゲートには下限閾値を示すバイアス電圧 $V_{boff}$ が印加される。

[0061] P型トランジスタ341およびN型トランジスタ343の接続点は、転送回路350に接続され、この接続点の電圧が、オンイベント検出信号 $V_{CH}$ として出力される。P型トランジスタ342およびN型トランジスタ344の接続点も、転送回路350に接続され、この接続点の電圧が、オフイベント検出信号 $V_{CL}$ として出力される。このような接続により、微分信号が上限閾値を超えた場合に量子化器340は、ハイレベルのオンイベント検出信号 $V_{CH}$ を出力し、微分信号が下限閾値を下回った場合にローレベルのオフイベント検出信号 $V_{CL}$ を出力する。

[0062] なお、フォトダイオード221を受光チップ201に配置し、その後段の回路を検出チップ202に配置しているが、それぞれのチップへ配置する回路は、この構成に限定されない。例えば、フォトダイオード221とN型トランジスタ311および313とを受光チップ201に配置し、それ以外を検出チップ202に配置することもできる。また、フォトダイオード221および電流電圧変換回路310を受光チップ201に配置し、それ以外を検出チップ202に配置することもできる。また、フォトダイオード221、電流電圧変換回路310およびバッファ320を受光チップ201に配置し、それ以外を検出チップ202に配置することもできる。また、フォトダイオード221、電流電圧変換回路310およびバッファ320とコンデンサ331を受光チップ201に配置し、それ以外を検出チップ202に配置することもできる。また、フォトダイオード221、電流電圧変換回路310、バッファ320、減算器330および量子化器340を受光チップ201に配置し、それ以外を検出チップ202に配置することもできる。

[0063] [信号処理回路の構成例]

図9は、本技術の第1の実施の形態における信号処理回路230の一構成例を示すブロック図である。この信号処理回路230は、画像処理部231、アドレスイベント履歴記録部232、検出頻度取得部233、統計量取得部234、欠陥画素特定部235およびイネーブル設定部236を備える。画像処理部231およびアドレスイベント履歴記録部232には、制御部130からのモード信号MODEが入力される。

[0064] ここで、モード信号MODEは、テストモードおよび通常モードのいずれかを指定する信号である。これらのうちテストモードは、撮像装置100が、自身の動作のテストを行うモードである。一方、通常モードは、撮像装置100がテストを行わず、画像認識などの所定の処理を実行するモードである。テストモードの設定は、ユーザの操作や、所定のアプリケーションの実行により行われる。テストモードは、輝度の変化が殆ど生じない状況下（出荷時や修理時など）で設定されることが望ましい。また、テストモードにお

いては、輝度に変化しないように、固体撮像素子200をメカシャッターなどにより遮光することが望ましい。

[0065] 画像処理部231は、通常モードにおいて画像認識などの所定の処理を実行し、処理結果を記録部120へ出力するものである。一方、テストモードにおいて画像処理部231は、処理を停止する。

[0066] アドレスイベント履歴記録部232は、テストモードにおいて、一定期間内において画素毎の検出信号DET<sub>x y</sub>の履歴を記録するものである。添え字のxおよびyは、画素の行アドレスおよび列アドレスを示す。

[0067] 検出頻度取得部233は、履歴を参照し、アドレスイベントの検出頻度を画素毎に取得するものである。検出頻度は、例えば、それぞれの画素について、その画素の一定期間内のアドレスイベントの検出回数を単位時間で除算することにより演算される。オンイベントおよびオフイベントは区別されずに検出回数が計数される。例えば、一定期間内にオンイベントが3回検出され、オフイベントが2回検出された場合には、検出回数は5回となる。この検出頻度取得部233は、画素毎の検出頻度F<sub>x y</sub>を統計量取得部234および欠陥画素特定部235に供給する。

[0068] 統計量取得部234は、検出頻度F<sub>x y</sub>の統計量を取得するものである。この統計量取得部234は、例えば、検出頻度F<sub>x y</sub>の平均値AVEを演算し、欠陥画素特定部235へ供給する。

[0069] 欠陥画素特定部235は、検出頻度F<sub>x y</sub>の統計量（平均値など）に基づいて、欠陥画素を特定するものである。この欠陥画素特定部235は、例えば、次の式を満たすか否かにより、検出頻度が平均値から外れた値であるか否かを画素毎に判定する。

$$F_{x y} > AVE + Th \quad \dots \text{式6}$$

上式において、Thは、所定の実数である。

[0070] ここで、理想的な画素であれば、輝度の変化が無い場合には、アドレスイベントは検出されない。しかしながら、実際の画素では、画素内の素子のノイズや、画素内で容量に保持されるべき電荷がリーク電流により抜ける現象

に起因して輝度に変化していないにも関わらず、アドレスイベントが誤検出されることがある。画素内のノイズとしては、特にRTS (Random Telegraph Signal) ノイズの振幅が大きいため、その影響が大きい。誤検出が生じると、意味の無い検出信号により画像認識などの処理に支障をきたしたり、検出信号を伝送するインターフェースのデータ帯域が圧迫されたりするおそれがある。また、誤検出された検出信号の伝送や処理により固体撮像素子200の消費電力が増大するおそれがある。

[0071] このような問題を解消するため、誤検出が多発する画素は、異常のある欠陥画素とし、無効にすることが望ましい。前述したように、テストモードでは輝度の変化が殆ど無いため、このときに検出されるアドレスイベントは、誤って検出されたものである。この誤検出の頻度が平均値から外れた画素は、固体撮像素子200において、異常の生じた欠陥画素として扱われる。

[0072] 例えば、式6を満たす画素は、誤検出の頻度が平均値から外れた画素である。このため、欠陥画素特定部235は、画素毎に式6を満たすか否かを判断する。そして、欠陥画素特定部235は、式6を満たす画素を欠陥画素とし、その欠陥画素の画素アドレス(x、y)をアドレス保持部253に保持させる。

[0073] イネーブル設定部236は、イネーブル信号を画素毎に生成して供給するものである。このイネーブル設定部236は、通常モードにおいてアドレス保持部253から欠陥画素の画素アドレスを読み出し、イネーブル信号により欠陥画素の出力を無効に設定し、残りの画素についてイネーブル信号により出力を有効に設定する。そして、イネーブル設定部236は、生成したイネーブル信号のそれぞれをアドレスイベント検出部260に供給する。なお、イネーブル信号設定部236は、特許請求の範囲に記載の無効化設定部の一例である。

[0074] なお、撮像装置100は、通常モードで行う処理を実行中にテストを行わない構成としているが、この構成に限定されない。例えば、通常モードで行う処理を実行中に、バックグラウンドでテストを行う構成とすることもでき

る。この場合に信号処理回路230は、輝度の変化が生じにくい環境下（夜間に車両が停止中など）でテストを実行することが望ましい。

[0075] また、信号処理回路230がテストを行っているが、テストにおいて実行する処理（検出頻度や、その統計量の取得）の一部または全てを信号処理回路230の外部の回路や装置において行う構成とすることもできる。

[0076] また、統計量取得部234は、検出頻度の平均値を統計量として取得しているが、平均値以外の統計量（分散や最頻値など）を取得することもできる。分散を用いる場合、例えば、統計量取得部234は、画素毎に分散を演算し、欠陥画素特定部235は、分散が所定値より大きな画素を欠陥画素として特定する。

[0077] 図10は、本技術の第1の実施の形態における画素毎のアドレスイベントの検出頻度の一例を示すグラフである。同図において、縦軸は、検出頻度 $F \times y$ を示し、横軸は画素アドレスを示す。一点鎖線は、平均値 $AVE$ を示す。

[0078] 例えば、画素アドレス(0, 0)の画素の検出頻度は、平均値 $AVE$ 未満であり、式6を満たさない。このため、この画素は、正常な画素と判断される。一方、例えば、画素アドレス(0, 1)の画素の検出頻度は、平均値 $AVE$ から大きく外れ、式6を満たす。このため、この画素は、欠陥画素と判断される。

[0079] 図11は、本技術の第1の実施の形態における固体撮像素子200の動作の一例を示すフローチャートである。この動作は、例えば、テストモードが設定されたときに開始される。

[0080] 固体撮像素子200においてアドレスイベント履歴記録部232は、画素毎の検出信号の履歴を記録する（ステップS901）。そして、アドレスイベント履歴記録部232は、現在時刻がテストの終了時刻であるか否かを判断する（ステップS902）。終了時刻でない場合（ステップS902：No）、アドレスイベント履歴記録部232は、ステップS901以降を繰り返し実行する。

[0081] 一方、終了時刻である場合に（ステップS902：Yes）、検出頻度取得部233は、画素毎にアドレスイベントの検出頻度を取得し（ステップS903）、統計量取得部234は、検出頻度の平均値を演算する（ステップS904）。

[0082] 欠陥画素特定部235は、式6を用いて欠陥画素を特定し（ステップS905）、イネーブル設定部236は、欠陥画素のイネーブル信号の値を、出力を無効にする値に設定する（ステップS906）。ステップS906の後に固体撮像素子200は、テストのための動作を終了する。

[0083] このように、本技術の第1の実施の形態によれば、固体撮像素子200が、画素毎に検出頻度を取得し、その統計量に基づいて異常の生じた欠陥画素を特定するため、変調光源を用いることなく、容易にテストを行うことができる。

[0084] <2. 第2の実施の形態>

上述の第1の実施の形態では、欠陥画素の電源を遮断することにより無効にしていた。しかし、電源を遮断すると、オンイベントおよびオフイベントの両方の出力が無効となり、オンイベントの検出とオフイベントの検出との一方のみを無効にすることができなくなる。この第2の実施の形態のアドレスイベント検出回路300は、オンイベント検出信号およびオフイベント検出信号を個別に遮断する点において第1の実施の形態と異なる。

[0085] 図12は、本技術の第2の実施の形態におけるアドレスイベント検出回路300の一構成例を示すブロック図である。この第2の実施の形態のアドレスイベント検出回路300は、AND（論理積）ゲート364および365をさらに備える点において第1の実施の形態と異なる。ANDゲート364には、信号処理回路230からの1ビットのイネーブル信号EN<sub>off</sub>が入力され、ANDゲート365には、信号処理回路230からの1ビットのイネーブル信号EN<sub>on</sub>が入力される。例えば、これらのイネーブル信号には、有効にする場合にハイレベルが設定され、無効にする場合に、ローレベルが設定される。

[0086] ANDゲート364は、イネーブル信号E N o f fと、量子化器340からのオフイベント検出信号V C Lとの論理積を転送回路に出力するものである。イネーブル信号E N o f fがローレベルである場合には、ANDゲート364により、オフイベント検出信号V C Lの出力が遮断される。なお、ANDゲート364は、特許請求の範囲に記載の第2の論理ゲートの一例である。

[0087] ANDゲート365は、イネーブル信号E N o nと、量子化器340からのオンイベント検出信号V C Hとの論理積を転送回路に出力するものである。イネーブル信号E N o nがローレベルである場合には、ANDゲート365により、オンイベント検出信号V C Hの出力が遮断される。なお、ANDゲート365は、特許請求の範囲に記載の第1の論理ゲートの一例である。

[0088] また、第2の実施の形態の検出頻度取得部233は、オンイベントの検出頻度F o nとオフイベントの検出頻度F o f fとを個別に、画素毎に取得する。また、統計量取得部234も、オンイベントの検出頻度の統計量（平均値A V E o nなど）と、オフイベントの検出頻度の統計量（平均値A V E o f fなど）とを個別に取得する。そして、欠陥画素特定部235は、画素毎に次の式を満たすか否かを判断する。

$$F o n > A V E o n + T h \quad \dots \text{式7}$$

$$F o f f > A V E o f f + T h \quad \dots \text{式8}$$

[0089] 式7および式8の一方を満たさない画素は欠陥画素として扱われる。イネーブル設定部236は、式7を満たさない欠陥画素のイネーブル信号E N o nにローレベルを設定し、式8を満たさない欠陥画素のイネーブル信号E N o f fにローレベルを設定する。これにより、オンイベントおよびオフイベントの一方のみの検出に異常がある場合に、その一方のみの出力を無効にすることができる。

[0090] このように、本技術の第2の実施の形態によれば、ANDゲート364および365が、オンイベント検出信号およびオフイベント検出信号のそれぞれの出力を個別に遮断するため、一方の検出のみに異常がある場合に、その

出力のみを無効にすることができる。

[0091] <3. 第3の実施の形態>

上述の第2の実施の形態では、信号処理回路230が、欠陥画素の画素アドレスをアドレス保持部253から読み出してイネーブル信号を生成し、画素のそれぞれに供給していた。しかし、レイアウト上、信号処理回路230からの距離が遠い画素では、イネーブル信号を伝送する信号線の配線距離が長くなってイネーブル信号の伝送に遅延が生じるおそれがある。この第3の実施の形態の固体撮像素子200は、イネーブル信号を画素毎に保持する点において第2の実施の形態と異なる。

[0092] 図13は、本技術の第3の実施の形態における検出チップ202の平面図の一例である。この第3の実施の形態の検出チップ202は、アドレス保持部253が配置されない点において第2の実施の形態と異なる。

[0093] 図14は、本技術の第3の実施の形態におけるアドレスイベント検出回路300の一構成例を示すブロック図である。この第3の実施の形態のアドレスイベント検出回路300は、イネーブル信号保持部366をさらに備える点において第2の実施の形態と異なる。

[0094] イネーブル信号保持部366は、信号処理回路230からのイネーブル信号EN<sub>on</sub>およびEN<sub>off</sub>を保持するものである。イネーブル信号保持部366は、例えば、ラッチ回路やフリップフロップなどにより実現される。このイネーブル信号保持部366は、保持値をANDゲート364および365のそれぞれに供給する。

[0095] なお、第3の実施の形態において、固体撮像素子200は、第1の実施の形態と同様にイネーブル信号により電源を遮断することもできる。この場合、ANDゲート364および365の代わりに、N型トランジスタ361および362が配置される。

[0096] このように、本技術の第3の実施の形態によれば、アドレスイベント検出回路300が対応する画素のイネーブル信号を保持するため、信号処理回路230からイネーブル信号を伝送する場合と比較して、イネーブル信号の伝

送遅延を抑制することができる。

[0097] <移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0098] 図15は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0099] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図15に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

[0100] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0101] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウインカー又はフォグランプ等の各種ランプの制御装置として機能する。この

場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0102] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0103] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0104] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0105] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩

和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むA D A S (Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0106] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0107] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0108] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図15の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0109] 図16は、撮像部12031の設置位置の例を示す図である。

[0110] 図16では、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0111] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上

部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0112] なお、図16には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0113] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0114] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者

の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0115] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0116] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0117] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部1203

1に適用され得る。具体的には、図1の撮像装置100は、撮像部12031に適用することができる。撮像部12031に本開示に係る技術を適用することにより、欠陥画素を容易に特定することができるため、車両制御システムの信頼性を向上させることができる。

[0118] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0119] また、上述の実施の形態において説明した処理手順は、これら一連の手順を有する方法として捉えてもよく、また、これら一連の手順をコンピュータに実行させるためのプログラム乃至そのプログラムを記憶する記録媒体として捉えてもよい。この記録媒体として、例えば、CD (Compact Disc)、MD (MiniDisc)、DVD (Digital Versatile Disc)、メモリカード、ブルーレイディスク (Blu-ray (登録商標) Disc) 等を用いることができる。

[0120] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0121] なお、本技術は以下のような構成もとることができる。

(1) 複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出部と、

前記複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する検出頻度取得部と、

前記検出頻度の統計量に基づいて前記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定部と

を具備する固体撮像素子。

(2) 前記欠陥画素に対応する前記検出信号の出力を無効に設定する無効化設定部をさらに具備する

前記(1)記載の固体撮像素子。

(3) 前記アドレスイベント検出部は、前記複数の画素のそれぞれについてアドレスイベント検出回路を備え、

前記アドレスイベント検出回路は、

光電変換により生成された光電流を電圧信号に変換する電流電圧変換回路と、

減算により前記電圧信号の変化量を微分信号として出力する減算器と、

前記微分信号と前記閾値との比較結果を示す信号を生成して前記検出信号として出力する量子化器と

を備える前記(2)記載の固体撮像素子。

(4) 前記アドレスイベント検出回路は、前記無効化設定部の設定に従って前記電流電圧変換回路、前記減算器および前記量子化器の電源を遮断するトランジスタをさらに備える

前記(3)記載の固体撮像素子。

(5) 前記アドレスイベントはオンイベントおよびオフイベントを含み、

前記検出信号は、前記オフイベントの検出信号と前記オンイベントの検出信号とを含み、

前記アドレスイベント検出回路は、

前記イネーブル信号に従って前記量子化器からの前記オンイベントの検出信号を遮断する第1の論理ゲートと、

前記イネーブル信号に従って前記量子化器からの前記オフイベントの検出信号を遮断する第2の論理ゲートと

を備える前記(3)記載の固体撮像素子。

(6) 前記欠陥画素のアドレスを保持するアドレス保持部をさらに具備し、

前記設定部は、前記アドレス保持部から前記アドレスを読み出して当該アドレスに対応する前記検出信号の出力を無効に設定する

前記（３）から（５）のいずれかに記載の固体撮像素子。

（７）前記アドレスイベント検出回路は、当該アドレスイベント検出回路に対応する前記検出信号の出力を有効にするか否かを示すイネーブル信号を保持するイネーブル信号保持部をさらに備え、

前記設定部は、前記イネーブル信号により前記検出信号の出力を無効に設定する

前記（３）から（５）のいずれかに記載の固体撮像素子。

（８）前記統計量は、平均値であり、

前記欠陥画素特定部は、前記検出頻度が前記平均値から外れた画素を前記欠陥画素として特定する

前記（１）から（７）のいずれかに記載の固体撮像素子。

（９）複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出部と、

前記複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する検出頻度取得部と、

前記検出頻度の統計量に基づいて前記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定部と、

前記検出信号からなる画像データを処理する画像処理部とを具備する撮像装置。

（１０）複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出手順と、

前記複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する検出頻度取得手順と、

前記検出頻度の統計量に基づいて前記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定手順と

を具備する固体撮像素子の制御方法。

## 符号の説明

- [0122] 100 撮像装置
- 110 撮像レンズ
- 120 記録部
- 130 制御部
- 200 固体撮像素子
- 201 受光チップ
- 202 検出チップ
- 220 受光部
- 221 フォトダイオード
- 230 信号処理回路
- 231 画像処理部
- 232 アドレスイベント履歴記録部
- 233 検出頻度取得部
- 234 統計量取得部
- 235 欠陥画素特定部
- 236 イネーブル設定部
- 251 行駆動回路
- 252 列駆動回路
- 253 アドレス保持部
- 260 アドレスイベント検出部
- 300 アドレスイベント検出回路
- 310 電流電圧変換回路
- 311、313、335、343、344、361、362 N型トランジスタ
- 312、321、322、333、334、341、342 P型トランジスタ
- 320 バッファ

- 330 減算器
- 331、332 コンデンサ
- 340 量子化器
- 350 転送回路
- 364、365 AND（論理積）ゲート
- 366 イネーブル信号保持部
- 12031 撮像部

## 請求の範囲

- [請求項1] 複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出部と、  
前記複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する検出頻度取得部と、  
前記検出頻度の統計量に基づいて前記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定部と  
を具備する固体撮像素子。
- [請求項2] 前記欠陥画素に対応する前記検出信号の出力を無効に設定する無効化設定部をさらに具備する  
請求項1記載の固体撮像素子。
- [請求項3] 前記アドレスイベント検出部は、前記複数の画素のそれぞれについてアドレスイベント検出回路を備え、  
前記アドレスイベント検出回路は、  
光電変換により生成された光電流を電圧信号に変換する電流電圧変換回路と、  
減算により前記電圧信号の変化量を微分信号として出力する減算器と、  
前記微分信号と前記閾値との比較結果を示す信号を生成して前記検出信号として出力する量子化器と  
を備える請求項2記載の固体撮像素子。
- [請求項4] 前記アドレスイベント検出回路は、前記無効化設定部の設定に従って前記電流電圧変換回路、前記減算器および前記量子化器の電源を遮断するトランジスタをさらに備える  
請求項3記載の固体撮像素子。
- [請求項5] 前記アドレスイベントはオンイベントおよびオフイベントを含み、  
前記検出信号は、前記オフイベントの検出信号と前記オンイベント

の検出信号とを含み、

前記アドレスイベント検出回路は、

前記イネーブル信号に従って前記量子化器からの前記オンイベントの検出信号を遮断する第1の論理ゲートと、

前記イネーブル信号に従って前記量子化器からの前記オフイベントの検出信号を遮断する第2の論理ゲートと

を備える請求項3記載の固体撮像素子。

[請求項6] 前記欠陥画素のアドレスを保持するアドレス保持部をさらに具備し

、

前記設定部は、前記アドレス保持部から前記アドレスを読み出して当該アドレスに対応する前記検出信号の出力を無効に設定する

請求項3記載の固体撮像素子。

[請求項7] 前記アドレスイベント検出回路は、当該アドレスイベント検出回路に対応する前記検出信号の出力を有効にするか否かを示すイネーブル信号を保持するイネーブル信号保持部をさらに備え、

前記設定部は、前記イネーブル信号により前記検出信号の出力を無効に設定する

請求項3記載の固体撮像素子。

[請求項8] 前記統計量は、平均値であり、

前記欠陥画素特定部は、前記検出頻度が前記平均値から外れた画素を前記欠陥画素として特定する

請求項1記載の固体撮像素子。

[請求項9] 複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出部と、

前記複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する検出頻度取得部と、

前記検出頻度の統計量に基づいて前記複数の画素のうち異常の生じ

た欠陥画素を特定する欠陥画素特定部と、

前記検出信号からなる画像データを処理する画像処理部と  
を具備する撮像装置。

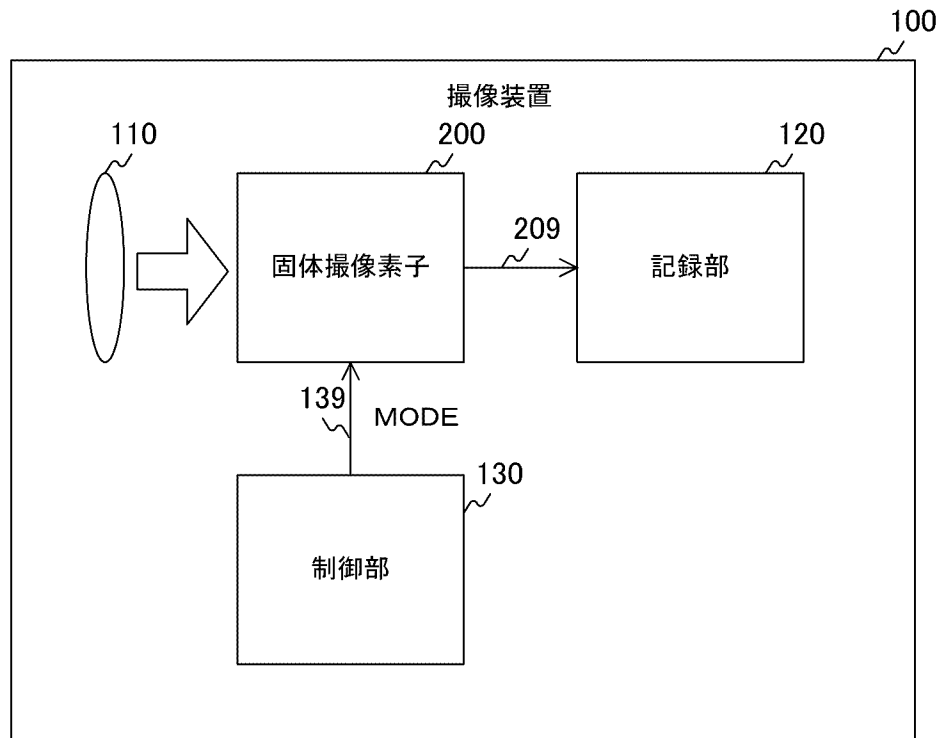
[請求項10]

複数の画素のそれぞれについて輝度の変化量の絶対値が所定の閾値を超えた旨をアドレスイベントとして検出して当該検出結果を示す検出信号を出力するアドレスイベント検出手順と、

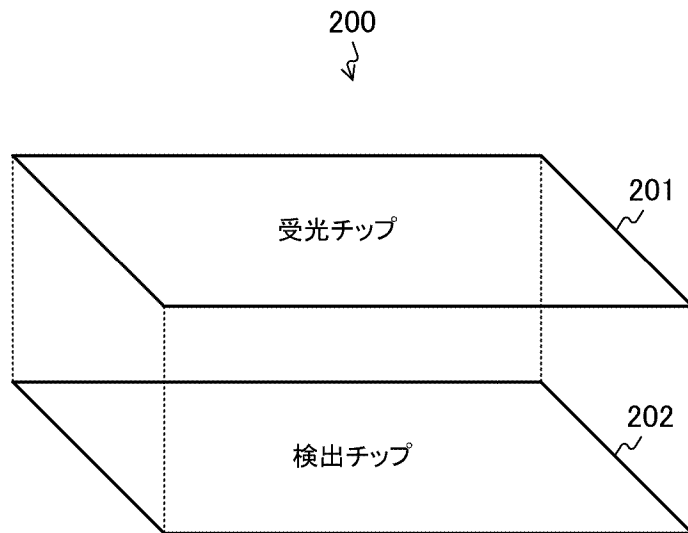
前記複数の画素のそれぞれについて前記アドレスイベントの検出頻度を取得する検出頻度取得手順と、

前記検出頻度の統計量に基づいて前記複数の画素のうち異常の生じた欠陥画素を特定する欠陥画素特定手順と  
を具備する固体撮像素子の制御方法。

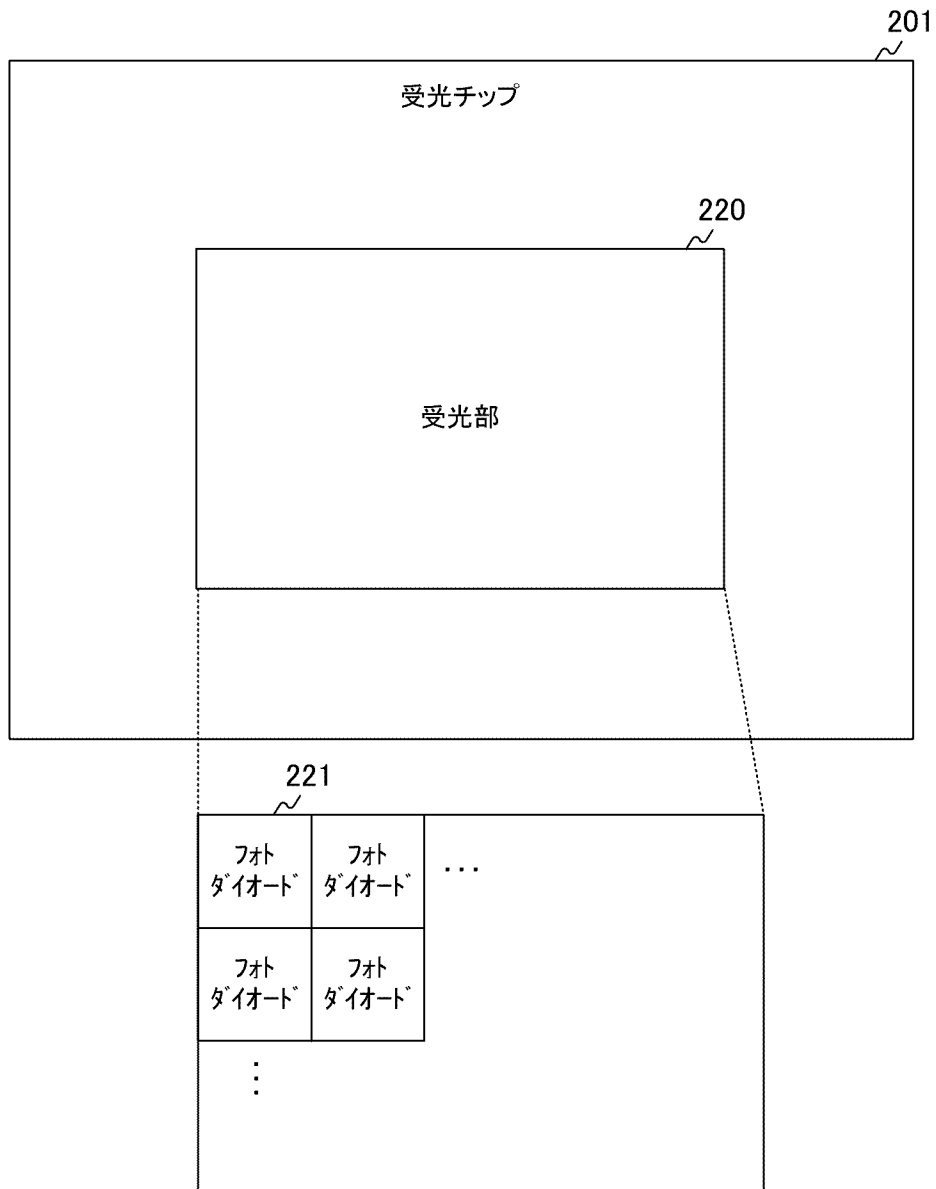
[図1]



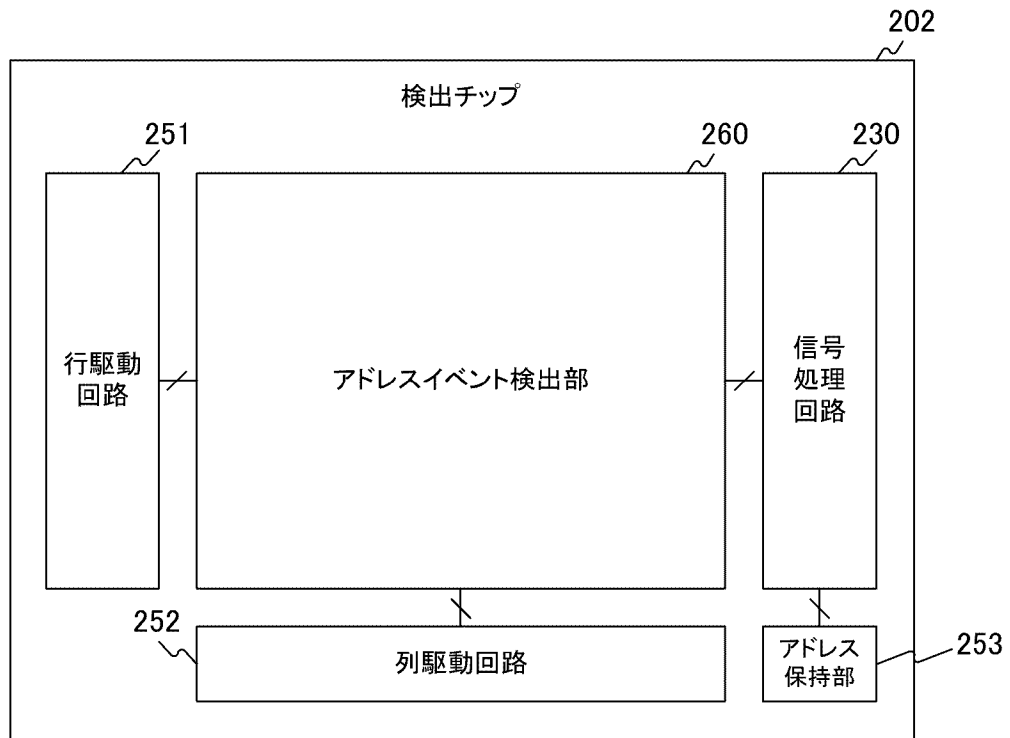
[図2]



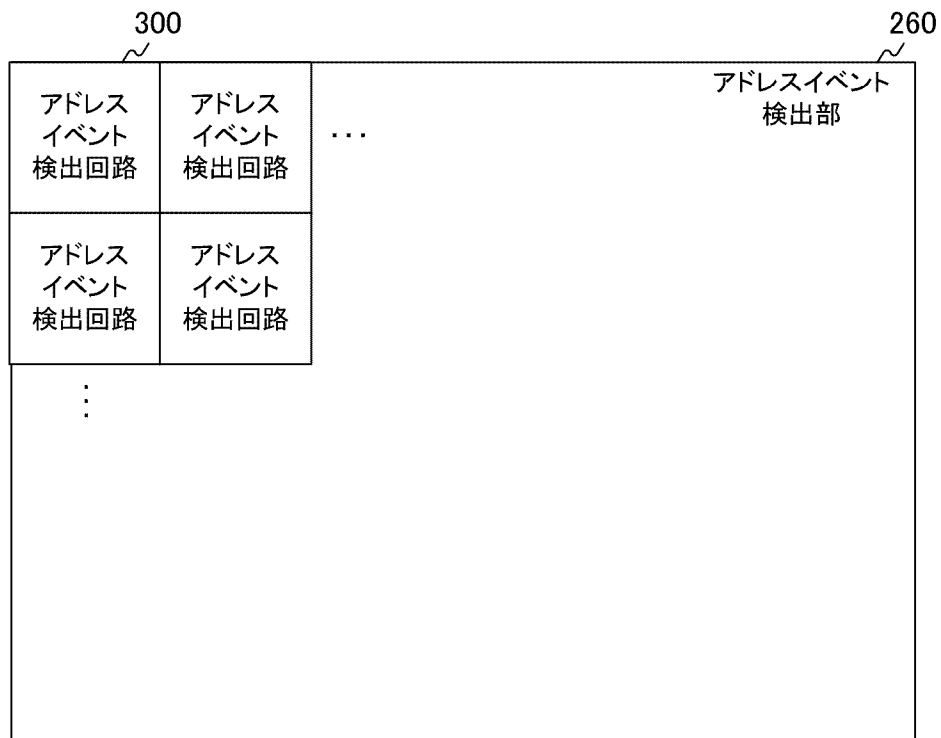
[図3]



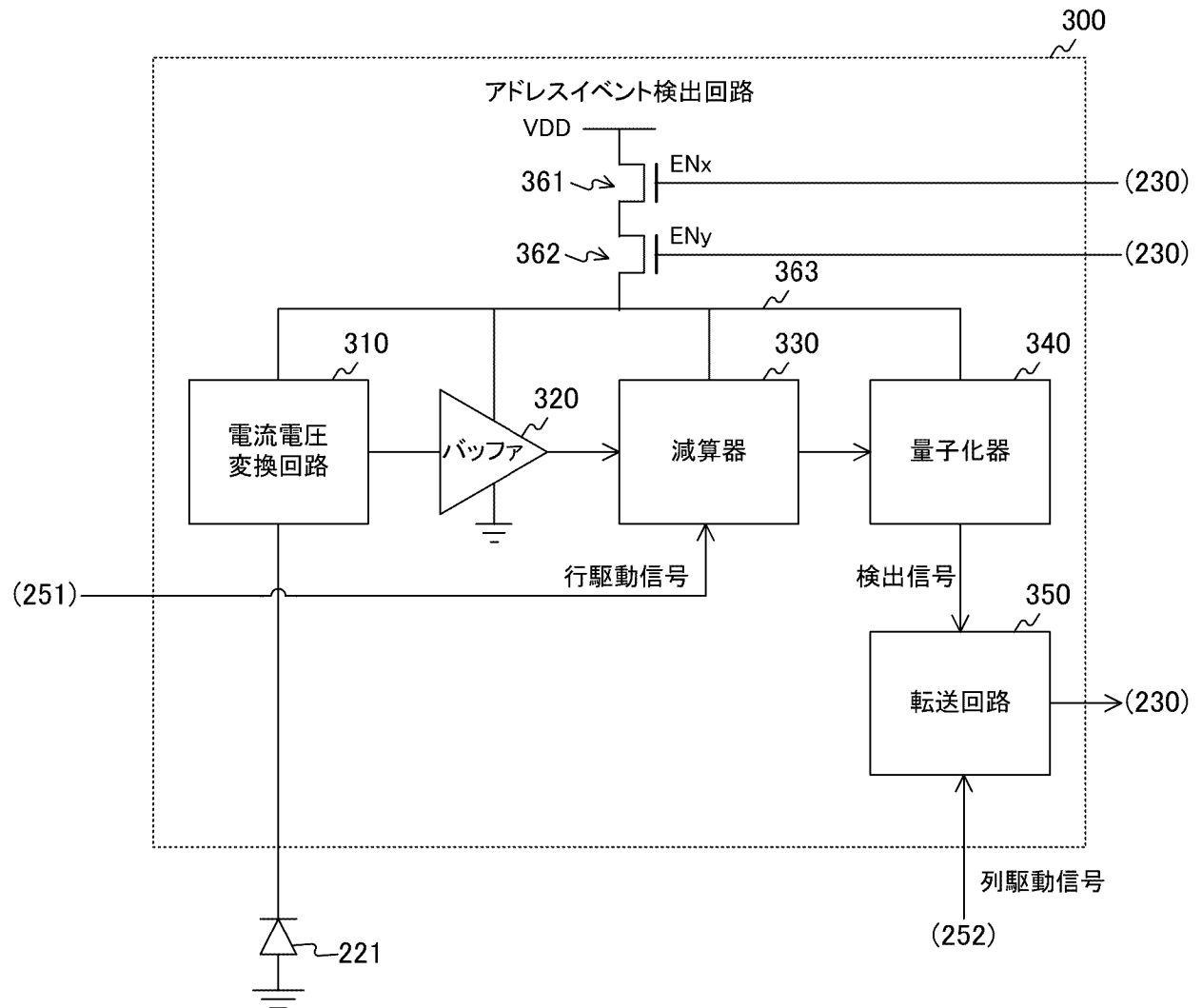
[図4]



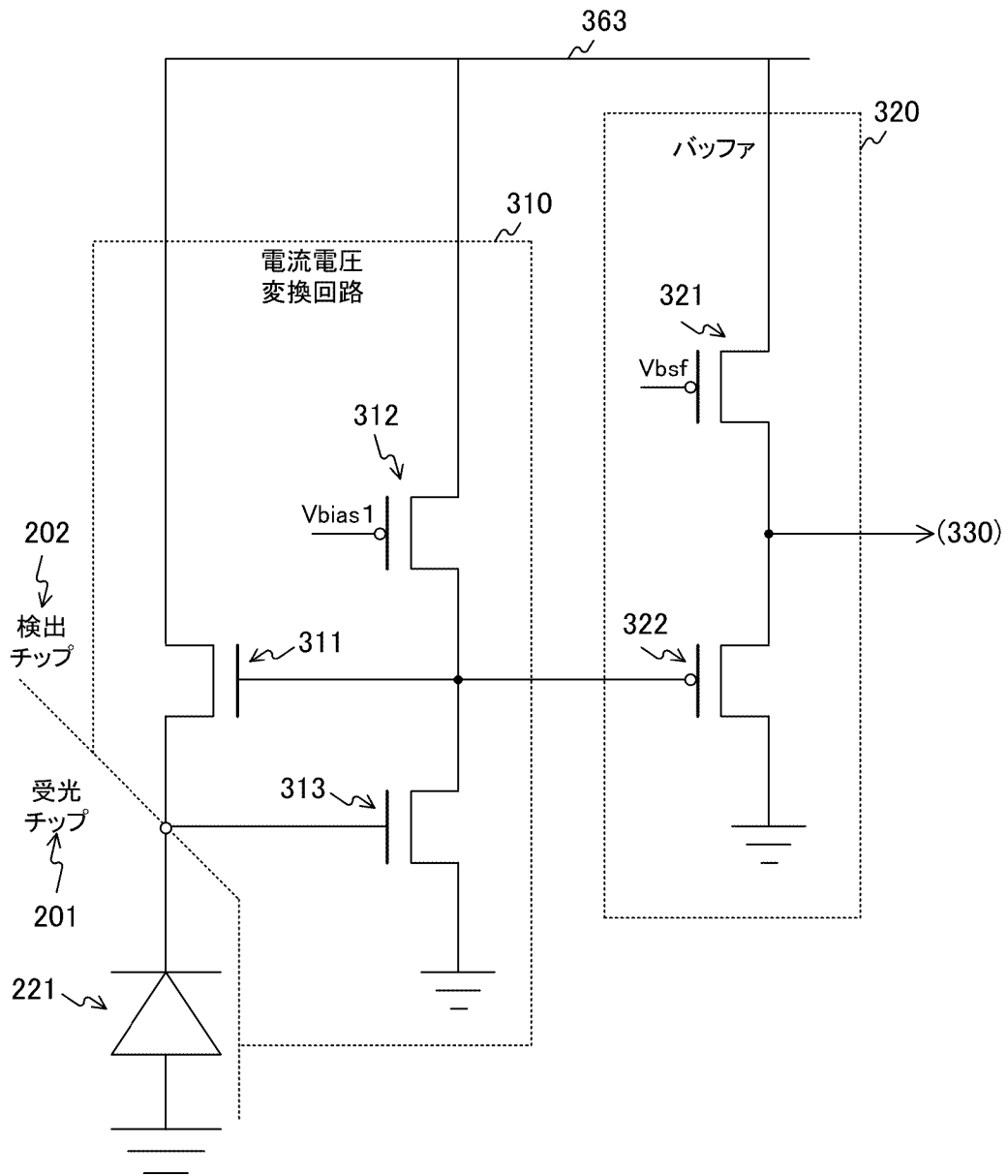
[図5]



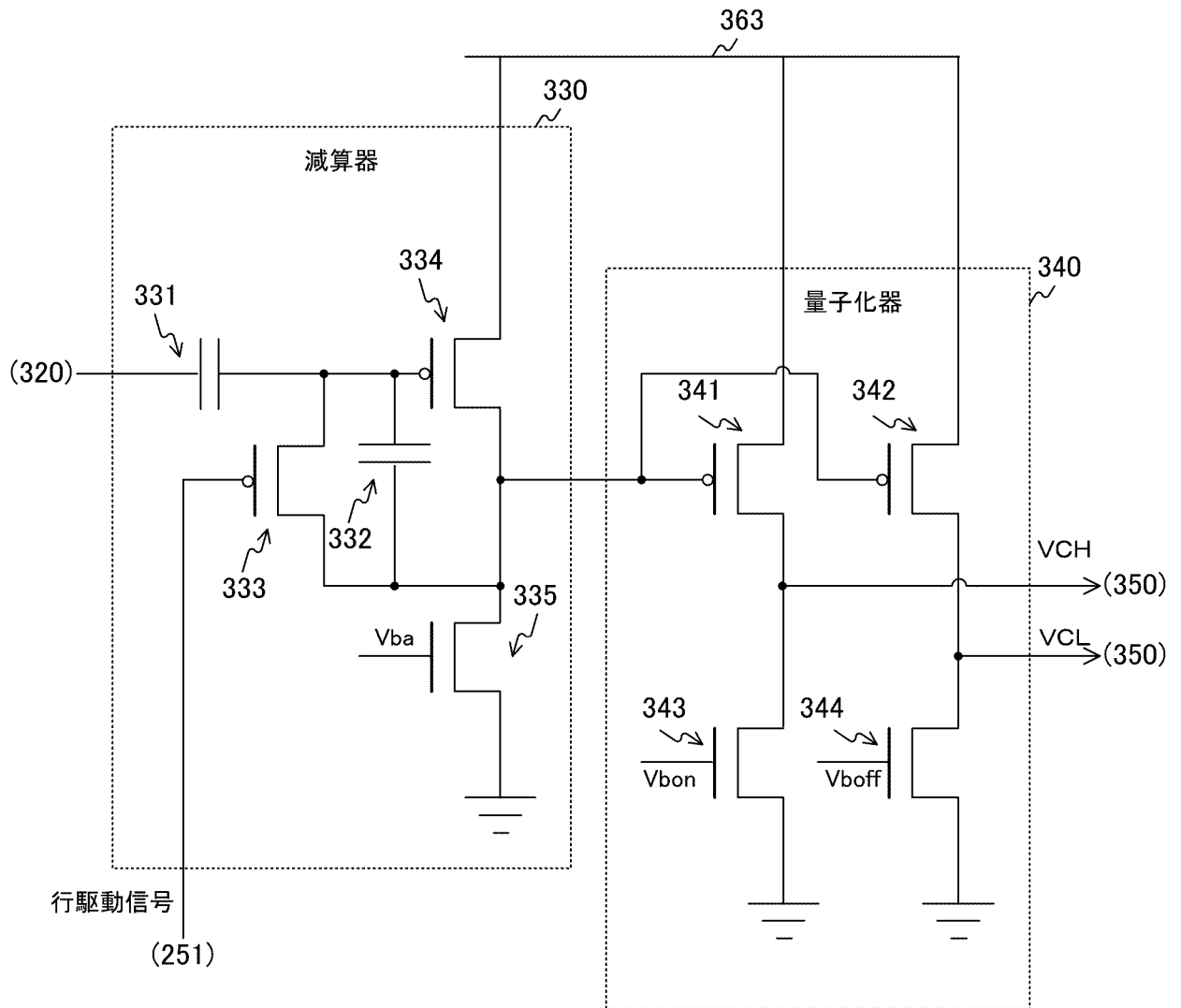
[図6]



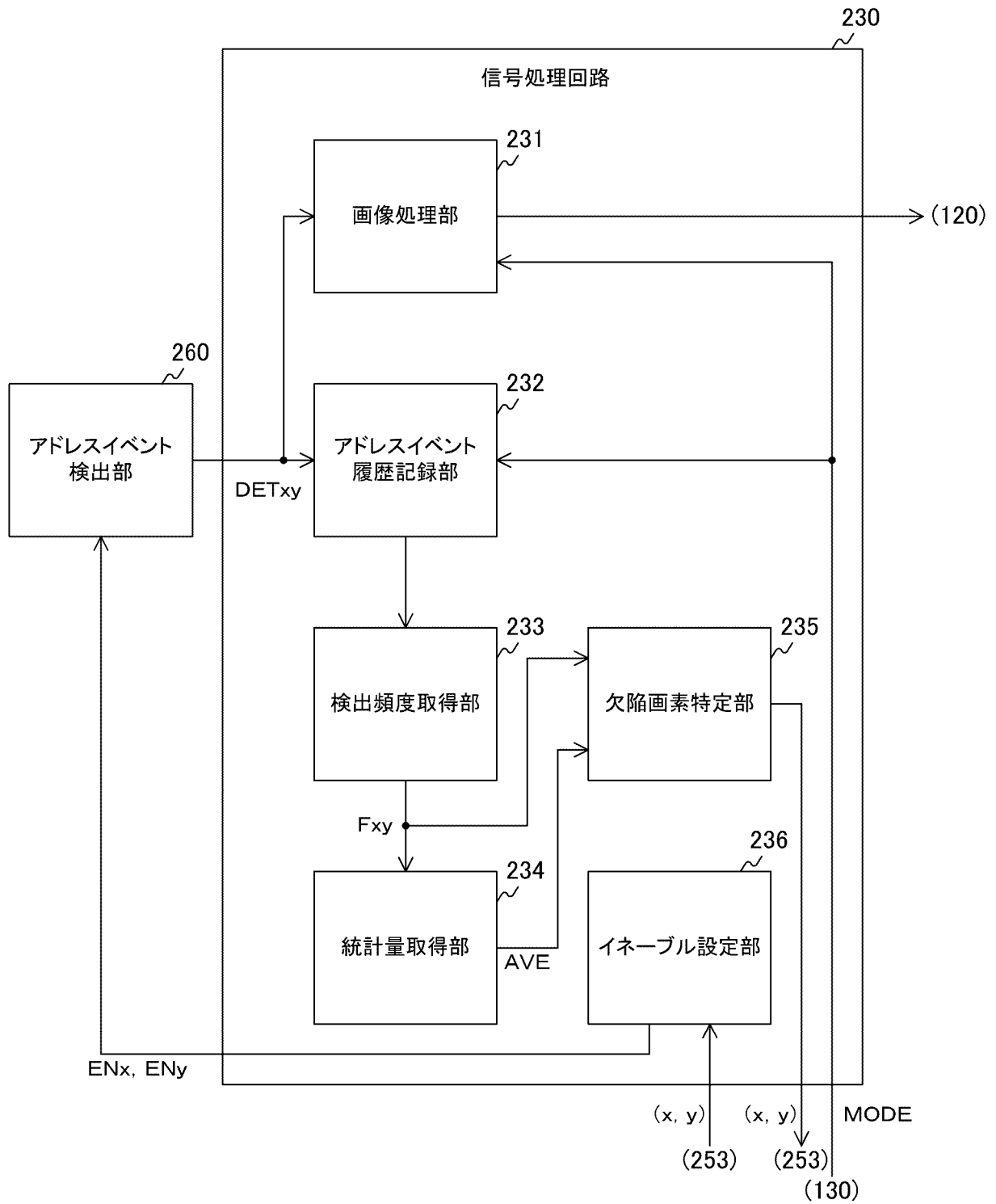
[図7]



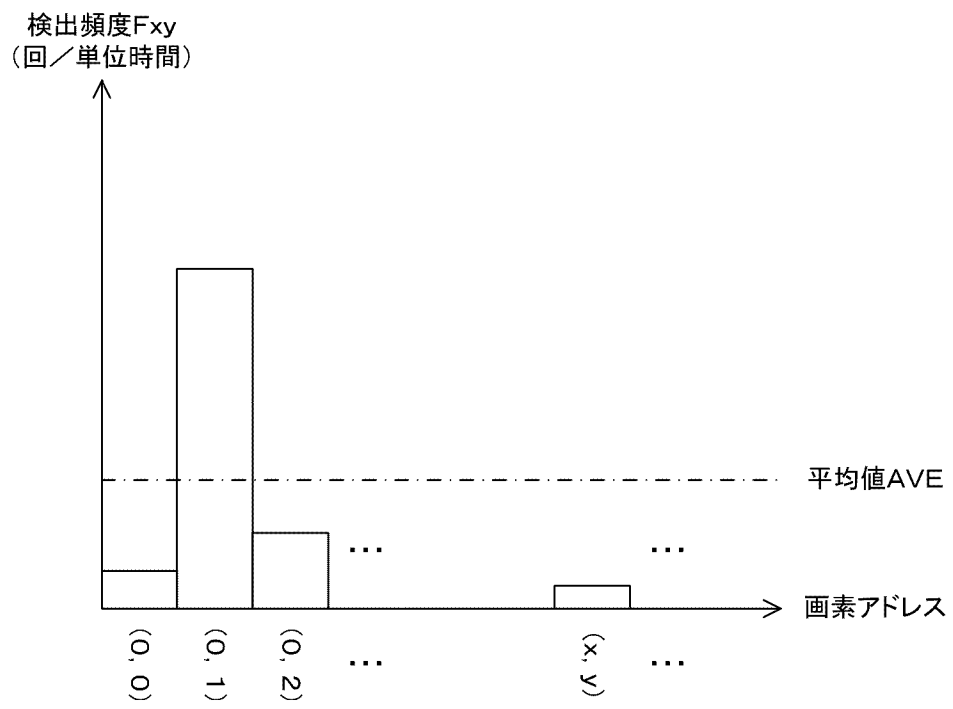
[図8]



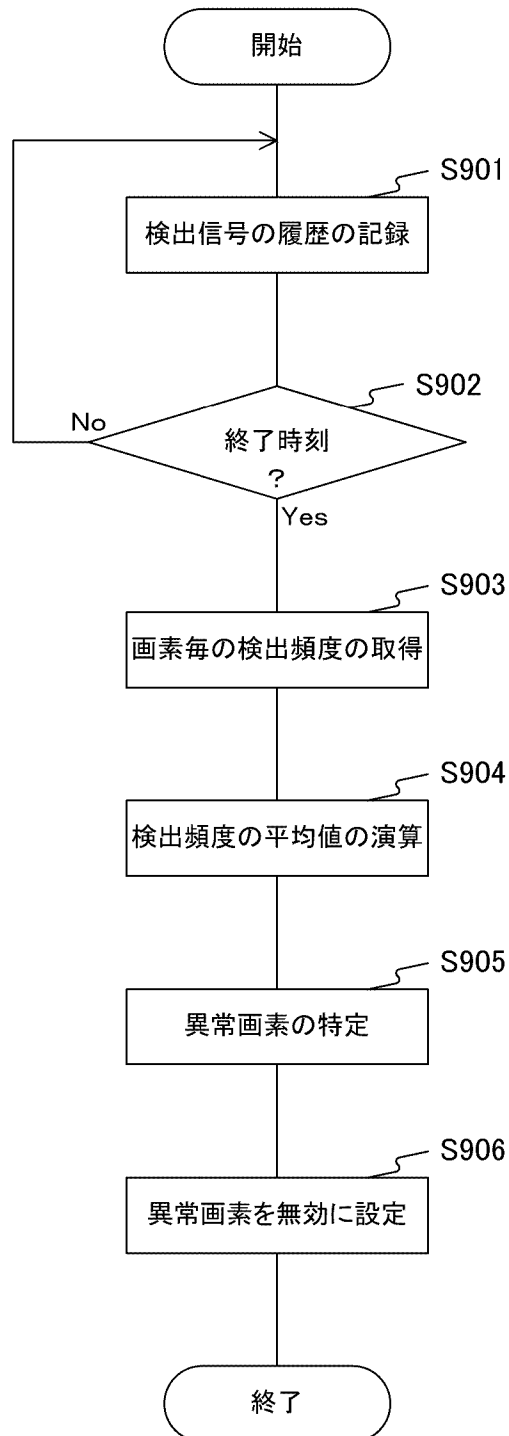
[図9]



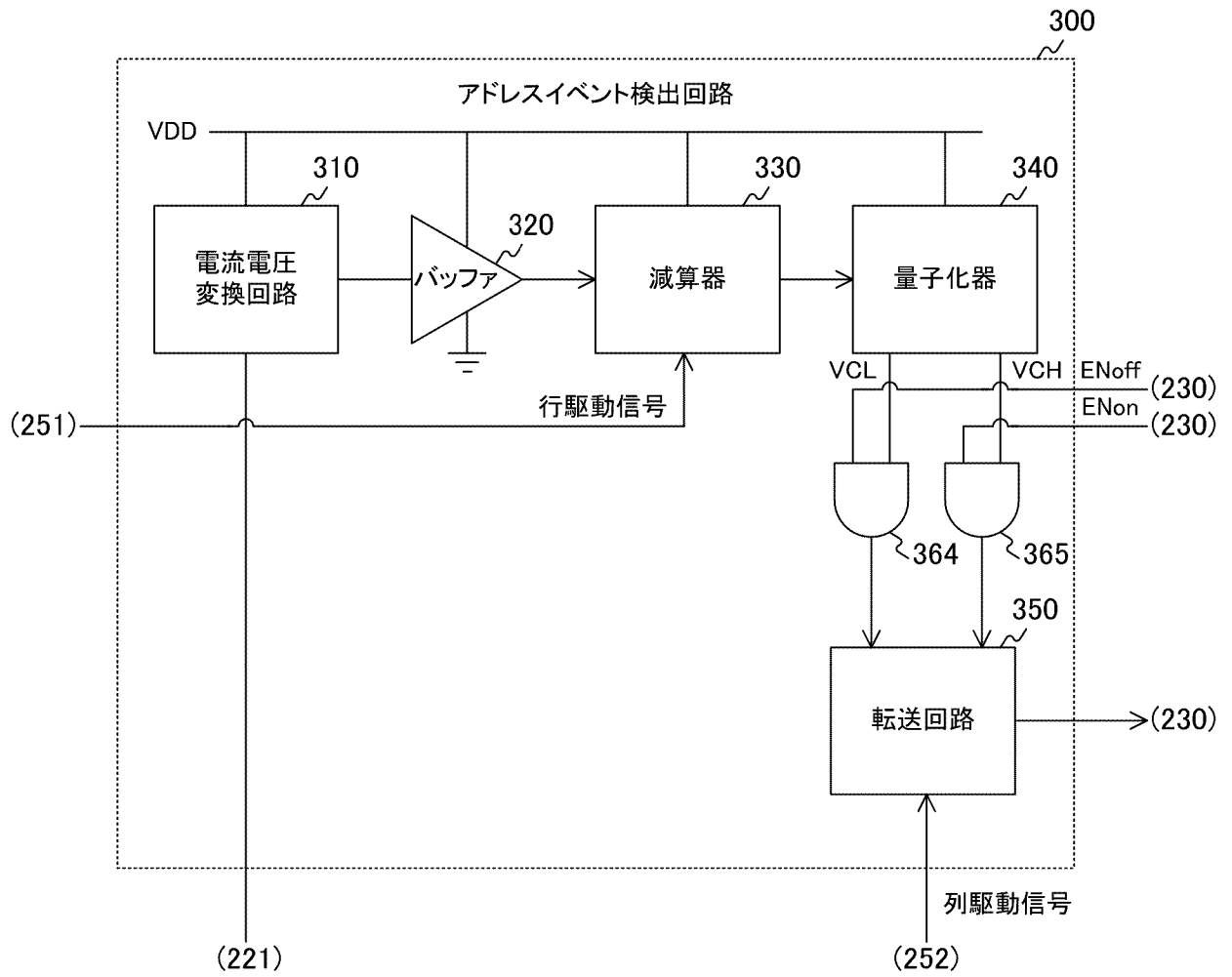
[図10]



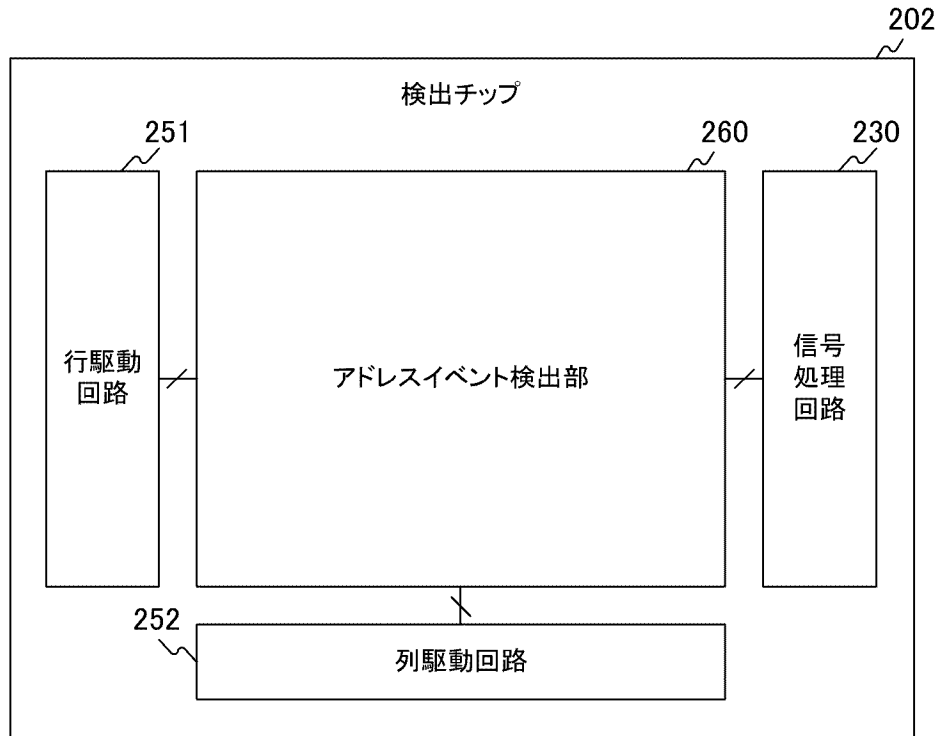
[図11]



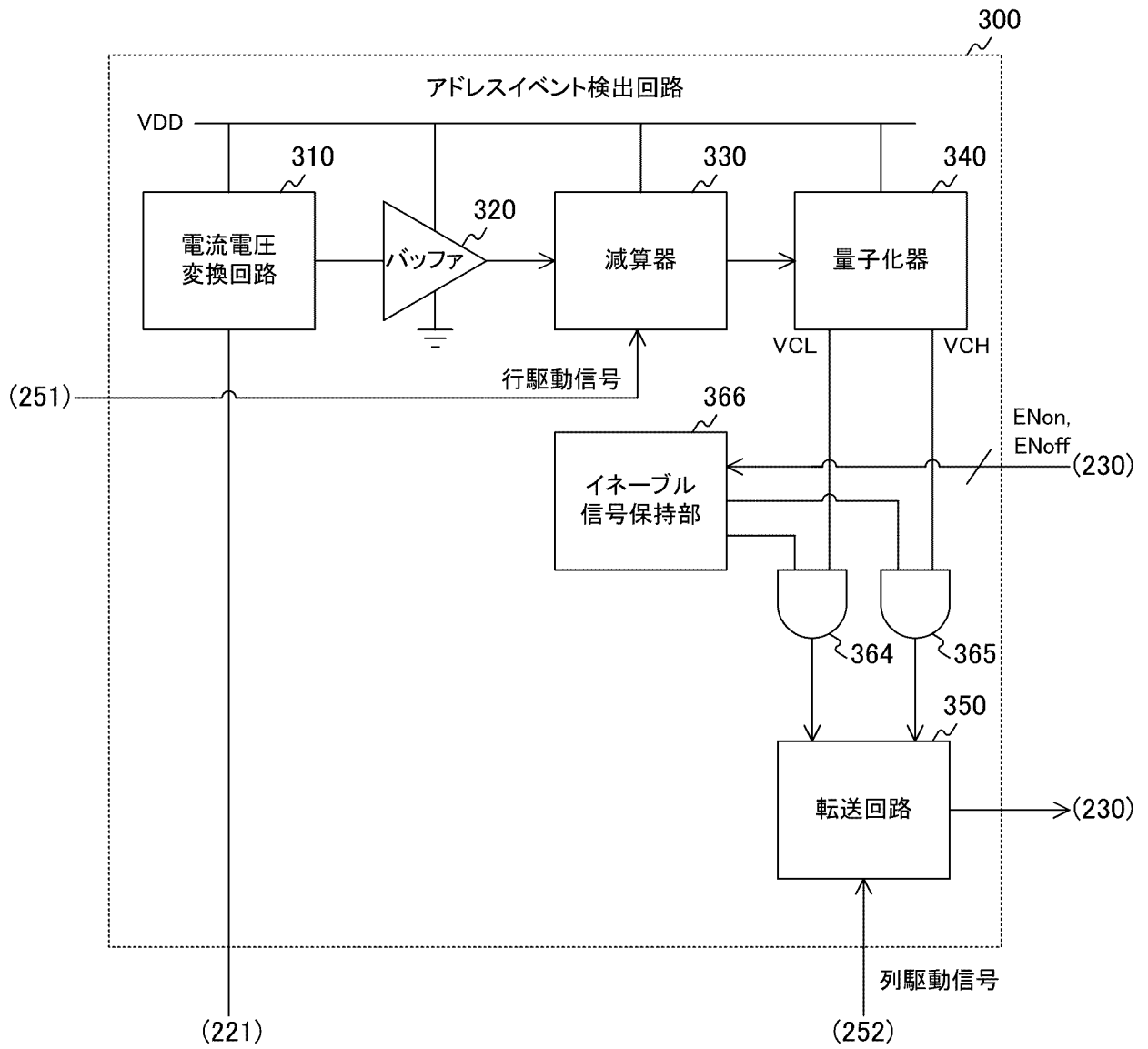
[図12]



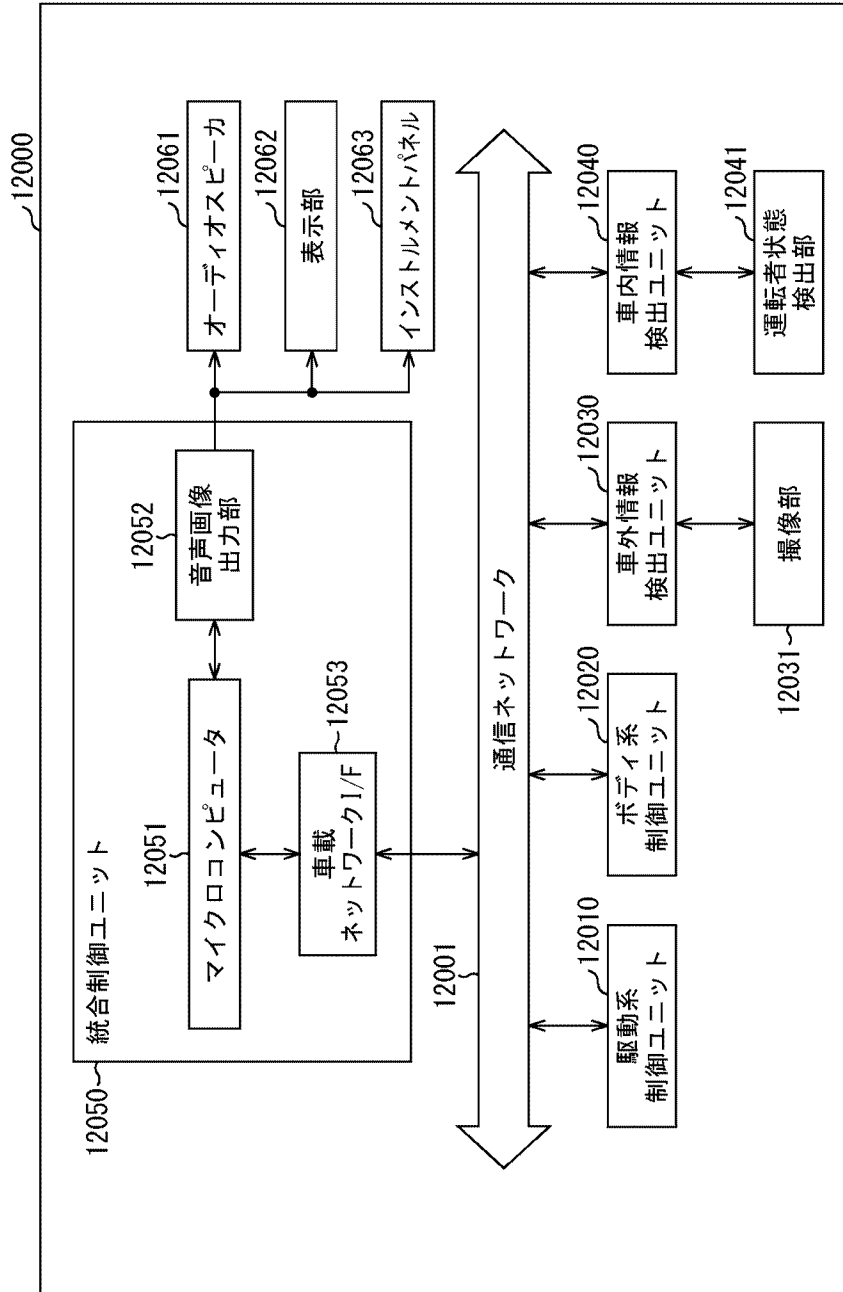
[図13]



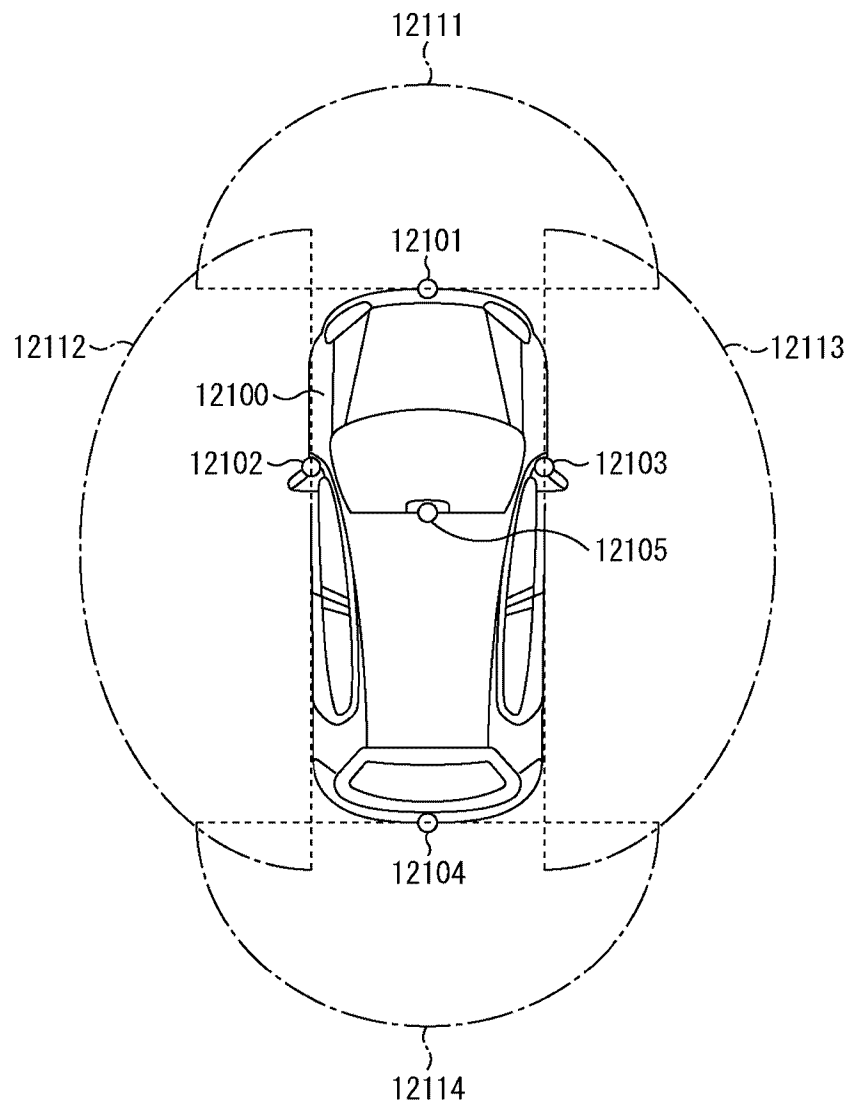
[図14]



[図15]



[図16]



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2019/004390

**A. CLASSIFICATION OF SUBJECT MATTER**

Int. Cl. H04N5/367(2011.01) i, H04N5/225(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H04N5/367, H04N5/225

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996  
 Published unexamined utility model applications of Japan 1971-2019  
 Registered utility model specifications of Japan 1996-2019  
 Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	LICHTSTEINER, Patrick et al., A 128×128 120dB 15 μs Latency Asynchronous Temporal Contrast Vision Sensor, IEEE JOURNAL OF SOLID-STATE CIRCUITS, 31 January 2008, vol. 43, no. 2, pp. 566-576	1-3, 6-10
Y	WO 2017/086181 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 26 May 2017, paragraphs [0054]-[0111] & US 2018/0328783 A1, paragraphs [0090]-[0148]	1-3, 6-10
A	JP 2010-87668 A (SONY CORP.) 15 April 2010, paragraph [0101] & US 2010/0079647 A1, paragraph [0113]	4, 5
A	JP 2012-523025 A (I-CETANA PTY LTD.) 27 September 2012 & US 2012/0063641 A1	1-10

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

- “A” document defining the general state of the art which is not considered to be of particular relevance
- “E” earlier application or patent but published on or after the international filing date
- “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- “O” document referring to an oral disclosure, use, exhibition or other means
- “P” document published prior to the international filing date but later than the priority date claimed

- “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- “&” document member of the same patent family

Date of the actual completion of the international search  
10.04.2019

Date of mailing of the international search report  
23.04.2019

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer  
  
Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H04N5/367(2011.01)i, H04N5/225(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H04N5/367, H04N5/225											
最小限資料以外の資料で調査を行った分野に含まれるもの <table style="width:100%; border: none;"> <tr> <td style="width: 30%;">日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2019年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2019年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2019年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2019年	日本国実用新案登録公報	1996-2019年	日本国登録実用新案公報	1994-2019年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2019年										
日本国実用新案登録公報	1996-2019年										
日本国登録実用新案公報	1994-2019年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
Y	LICHTSTEINER, Patrick ほか2名, A 128×128 120dB 15μs Latency Asynchronous Temporal Contrast Vision Sensor, IEEE JOURNAL OF SOLID-STATE CIRCUITS, 2008.01.31, Vol.43 No.2, p.566-576	1-3, 6-10									
Y	WO 2017/086181 A1 (ソニーセミコンダクタソリューションズ株式会社) 2017.05.26, 段落[0054]-[0111] & US 2018/0328783 A1, 段落[0090]-[0148]	1-3, 6-10									
☑ C欄の続きにも文献が列挙されている。		☐ パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 10.04.2019		国際調査報告の発送日 23.04.2019									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 松永 隆志	5V 4228								
		電話番号 03-3581-1101 内線	3571								

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-87668 A (ソニー株式会社) 2010.04.15, 段落[0101] & US 2010/0079647 A1, 段落[0113]	4, 5
A	JP 2012-523025 A (アイーセタナ ピーティールワイ リミテッド) 2012.09.27, & US 2012/0063641 A1	1-10