

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

H01L 21/311 (2006.01)

H01L 21/3105 (2006.01)

H01L 21/20 (2006.01)

专利号 ZL 200680030390.0

[45] 授权公告日 2009年12月30日

[11] 授权公告号 CN 100576462C

[22] 申请日 2006.7.12

[21] 申请号 200680030390.0

[30] 优先权

[32] 2005.7.13 [33] FR [31] 05/07573

[86] 国际申请 PCT/EP2006/064169 2006.7.12

[87] 国际公布 WO2007/006803 法 2007.1.18

[85] 进入国家阶段日期 2008.2.20

[73] 专利权人 SOI 科技公司

地址 法国贝宁

[72] 发明人 尼古拉斯·达瓦尔

塞巴斯蒂安·凯尔迪勒

塞西尔·奥尔耐特

[56] 参考文献

US6271101B1 2001.8.7

US2005/0079712A1 2005.4.14

US2004/0124416A1 2004.7.1

WO2005/014895A1 2005.2.17

Engineering strained silicon on insulator wafers with the Smart Cut(TM) technology. B. Ghyselen et al. Solid. State Electronics, Vol. 48. 2004

Low - pressure deposition of high - quality SiO2 films by pyrolysis of tetraethylorthosilicate. F. S. Becker et al. J. Vac. Sci. Technol. B, Vol. 5 No. 6. 1987

审查员 杨丽丽

[74] 专利代理机构 北京德琦知识产权代理有限公司

代理人 徐江华 王珍仙

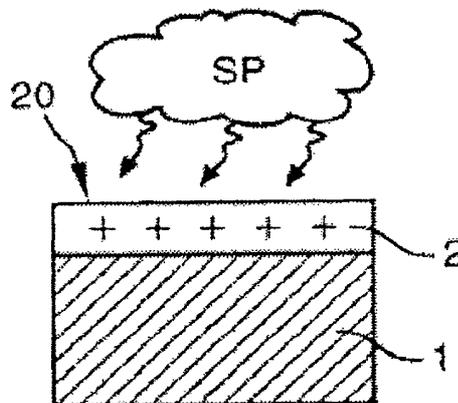
权利要求书 2 页 说明书 17 页 附图 6 页

[54] 发明名称

减小厚绝缘体层的粗糙度的方法

[57] 摘要

本发明涉及适用于电子学、光电子学和光学领域的衬底的制造方法，其特征在于，该方法至少包括以下顺序步骤：a) 在第一所谓的“施主”衬底(1)上沉积厚度大于或等于 20nm 的绝缘体层(2)，该绝缘体层在 2 μ m × 2 μ m 的扫描宽度内粗糙度大于或等于 3 埃 RMS；b) 利用内部气压大于 0.25Pa 的室内所形成的气体等离子体对该绝缘体层(2)的自由表面(20)进行平滑处理(SP)，该等离子体由在一定功率下工作的射频 RF 发生器产生，其能将大于 0.6W/cm² 的功率密度施加于所述绝缘体层(2)，这种平滑处理的持续时间至少为 10 秒；以及 c) 通过注入原子类组分在所述施主衬底(1)内部形成脆化区域(10)，从而划分所谓的“活性”层(11)和剩余部分(12)。



1、一种减小厚绝缘体层(2)的粗糙度的方法,该绝缘体层(2)沉积在用于电子学、光电子学和光学领域的衬底(1)上,其特征在于,该方法包括以下步骤:

a) 在施主衬底(1)上沉积厚度大于或等于 20nm 的绝缘体层(2),该绝缘体层在 $2\mu\text{m} \times 2\mu\text{m}$ 的扫描宽度内粗糙度大于或等于 3 埃 RMS;

b) 利用内部气压大于 0.25Pa 且小于 30Pa 的室内所形成的气体等离子体对该绝缘体层(2)的自由表面(20)进行平滑等离子体处理(SP),该等离子体由在一定功率下工作的射频 RF 发生器产生,其能将 0.6 到 $10\text{W}/\text{cm}^2$ 之间的功率密度施加于所述绝缘体层(2),这种平滑处理的持续时间在 10 秒到 200 秒的范围内。

2、根据权利要求 1 所述的方法,其特征在于,在所述施主衬底(1)内通过原子类组分注入形成脆化区域(10)以界定活性层(11)和剩余部分(12),并且所述原子类组分注入在所述平滑等离子体处理(SP)之后实施。

3、根据权利要求 2 所述的方法,其特征在于通过原子类组分注入形成所述脆化区域(10)之后,在所述绝缘体层(2)的自由表面(20)上结合受体衬底(3)。

4、根据权利要求 3 所述的方法,其特征在于,该方法进一步包括在所述脆化区域分离施主衬底(1)的剩余部分(12),以将所述活性层(11)和所述绝缘体层(2)转移到受体衬底(3),所述分离在所述受体衬底(3)与所述绝缘体层(2)的自由表面(20)结合之后进行。

5、根据权利要求 4 所述的方法,其特征在于,该方法进一步包括:所述绝缘体层(2)的自由表面(20)的活化等离子体处理(AP),所述活化等离子体处理(AP)在所述原子类组分注入步骤和所述受体衬底(3)的结合之间进行;以及所述绝缘体层(2)的自由表面(20)的清洁,所述清洁在所述原子类组分注入步骤之后所述活化等离子体处理(AP)之前或/和所

述活化等离子体处理 (AP) 之后所述受体衬底 (3) 的结合之前进行。

6、根据权利要求 5 所述的方法, 其特征在于, 利用内部的气压为 7Pa 的室内所形成的气体等离子体实施所述绝缘体层 (2) 的活化等离子体处理 (AP), 及所述绝缘体层 (2) 的自由表面 (20) 的清洁包括化学清洁。

7、根据权利要求 1 所述的方法, 其特征在于, 所述绝缘体层 (2) 是氮化物、氧-氮化物或氧化物。

8、根据权利要求 1 所述的方法, 其特征在于, 所述绝缘体层 (2) 是利用低压化学气相沉积技术 (LPCVD) 沉积获得的氧化物。

9、根据权利要求 8 所述的方法, 其特征在于, 所述绝缘体层 (2) 是利用低压化学气相沉积技术由原硅酸四乙酯 (TEOS LPCVD) 获得且在 40Pa 到 200Pa 范围内的压力下沉积的二氧化硅 (SiO_2)。

10、根据前述任一权利要求所述的方法, 其特征在于, 在 3Pa 到 13Pa 范围内的室内气压下进行所述绝缘体层 (2) 的自由表面 (20) 的平滑等离子体处理 (SP), 且用于形成等离子体的气体选自氧气 (O_2)、氩气 (Ar)、氮气 (N_2) 和这些气体的混合物, 这种平滑处理的持续时间范围为 30 秒到 120 秒。

11、根据权利要求 2 所述的方法, 其特征在于, 该方法包括对沉积在所述施主衬底 (1) 上的所述绝缘体层 (2) 的稠化退火, 该退火在氧化或中性气氛中、700°C 到 1000°C 之间的温度下实施, 持续时间为几分钟到几小时, 所述稠化退火在所述原子类组分注入步骤之前实施。

减小厚绝缘体层的粗糙度的方法

技术领域

本发明涉及用于制造旨在电子学、光电子学和光学领域使用的衬底的方法，该方法包括使厚绝缘体层平滑的步骤，换句话说就是减小该厚绝缘体层的粗糙度的步骤。

本发明还涉及包括前述平滑方法以及结合和层转移步骤的制造方法。

背景技术

本发明用于制造复合“SOI”和“sSOI”型衬底的具体应用场合。

已知的是，称为“SOI”（绝缘体上硅）衬底的衬底对应于如下衬底，其中绝缘体层更确切地说是二氧化硅（ SiO_2 ）被插入支撑硅层和表面硅层之间。在“sSOI”衬底中，表面硅层进行了应变（绝缘体上应变硅）。

用于获得这种类型衬底的方法包括在绝缘体层上结合所谓的“支撑”或“接受”衬底的步骤以及层转移步骤。

在该描述中，“结合”应该被理解为两个完全平坦的表面不使用粘胶剂彼此进行结合的分子键合，这在室温下就可以实现。

所得到的结合质量由结合能来具体表征，该结合能定义为存在于结合在一起的两个层之间的结合力。

该质量可以通过对待结合表面施加适当处理而得到改善。

前述复合衬底所用的绝缘材料具体为氧化物、氮化物或氧-氮化物。

用于获得这些各种绝缘体的技术包括本领域技术人员所公知的、沉积二氧化硅层的称为“TEOS LPCVD”（“原硅酸四乙酯”“低压化学气相沉积”）的技术。

该技术包括：利用原硅酸四乙酯作为源材料以及本领域技术人员所公知

的称为 LPCVD 的低压气相沉积技术来沉积二氧化硅膜。

该方法在所获得的氧化层的均匀性和密度方面有很多优点，特别是避免消耗上面支撑有相应形成的二氧化硅的衬底层，而在利用热氧化方法形成氧化物的过程中并非如此。

然而，利用“TEOS LPCVD”技术沉积的二氧化硅层的粗糙度远高于热氧化形成的层的粗糙度。这样，在 $1\mu\text{m} \times 1\mu\text{m}$ 的扫描宽度内，150nm 厚的 TEOS 氧化物的表面粗糙度大于 5 埃 (\AA) RMS，而在相同的扫描宽度下，热氧化物的粗糙度大约接近 1.50 埃 RMS。

已知的还有其它沉积技术，例如由利用硅烷 (SiH_4) 作为前体的 LPCVD 进行沉积，以及等离子体增强化学气相沉积 (PECVD)。进而，与此相关的信息可以参见 Wolf 和 Tauber 的名称为“Chemical Vapour deposition of amorphous and polycrystalline films”的文章，该文章收录在《Process Technology》的《Silicon processing for the VLSI ERA》第 1 卷、第 189-207 页。

然而，这些沉积技术导致了具有很高粗糙度的绝缘体层。

此外，粗糙度会随着沉积层厚度的增加而增加。

从而，厚绝缘体层（例如氧化物）、换句话说大于 20nm 厚度的绝缘体层（在制造 SOI 型产品时通常是这种情况）通常伴随有一定的粗糙度而形成，该粗糙度与高质量的分子键合所强加的约束相矛盾。在这种情况下，优选的是，对于商业名称为“Smart Cut[®]”的层转移应用情况，在 $1\mu\text{m} \times 1\mu\text{m}$ 的扫描宽度内，该厚度应该小于 5 埃 RMS 以实现结合，或者甚至小于 2 埃 RMS。

上述技术已经包括对衬底进行等离子体处理的可能性。

待结合表面的“等离子体处理”被定义为将该表面暴露于气体等离子体，特别是可以在真空或大气压下（在使所述待结合表面相接触之前）进行。

该处理通过控制各种暴露参数来进行，所述参数例如供给至内部进行操作的室体的气体性质、流量或压力以及功率密度。

其效果在于改变进行相应处理的衬底的表面层的结构。

两种类型的处理之间存在区别，下文称为“活化等离子体”的第一种处理用于增强两层之间的结合能，下文称为“平滑等离子体”的第二种处理旨在减小进行相应处理的层的表面粗糙度。

在这两种情况下，等离子体应用参数尤其是能量可以有所不同。

D.M Hansen 等人的题为“Chemical role of oxygen plasma in water bonding using borosilicate glasses”的文章描述了一种由 LPCVD 沉积的硼硅酸盐薄层的活化等离子体方法，该文章收录于 2001 年 11 月 19 日的《Applied Physics Letters》的第 79 卷，21 号。

硼硅酸盐型玻璃是三氧化硼 (B_2O_3) 和二氧化硅 (SiO_2) 合金。

该文章所描述的实验涉及在 30mTorr ($1\text{mTorr} = 1.33 \times 10^{-1}\text{Pa}$) 的室内压力下，利用 RIE (活性离子刻蚀) 模式下的氧等离子体以 $0.6\text{W}/\text{cm}^2$ 对大约 30 埃厚 (3nm) 的硼硅酸盐层进行 5 分钟的处理。

所获得的结果显示出结合有所增强，并表明所处理表面的粗糙度未受到这种活化等离子体处理的影响。

在 D. Pasquariello 等人的题为“Surface energy as a function of self-bias voltage in oxygen plasma wafer bonding”的文章中研究了氧等离子体的离子动能对进行相应处理的硅晶片的结合能的影响，该文章收录于《Sensors and Actuators》82 (2000) 239-244。

测试表明在 $1\mu\text{m} \times 1\mu\text{m}$ 的扫描宽度内，初始粗糙度为 0.9 埃 RMS 的硅晶片具有大约 0.6 埃 RMS 的粗糙度。

该作者还推论出，等离子体中的离子动能对进行相应处理的衬底的平滑质量没有任何影响。

此外，Moriceau 等人的题为“Interest of a short plasma treatment to achieve high quality Si-SiO₂-Si bonded structures”文章表明等离子体对 SiO₂ 热氧化物的平滑影响，该文章见摘要 No.1006, ECS2003。然而，该文章只涉及初始粗糙度相当低(在 $0.5\mu\text{m} \times 0.5\mu\text{m}$ 到 $20\mu\text{m} \times 20\mu\text{m}$ 的扫描中,为 2.3 埃 RMS)

的氧化物。该文章没有提到在用于支撑氧化物的衬底中利用 Smart Cut[®]型注入有可能形成脆化区，从而没有提到在随后的层转移中所观测到的平滑等离子体的可能的有利影响。

最后，文献 US-2004/0124416 描述了一种利用等离子体处理来减小介电材料层的粗糙度的方法。

但是，该文献没有提到在平滑等离子体处理和层转移之后的结合处理之间注入原子类组分的 Smart Cut[®]型处理的可能性。对在被转移层观测到的缺陷数目的减小的有利影响则完全没有展望。

发明内容

因此，本发明的目的在于显著减小厚绝缘体层的粗糙度，该厚绝缘体层是不需要的或不能由氧化形成在第一衬底上，且初始粗糙度高。

为了此处描述的目的，“粗糙”层指的是针对 $2\mu\text{m} \times 2\mu\text{m}$ 的扫描宽度粗糙度大于或等于 3 埃 RMS 的层，较佳地，该粗糙度大约在 3 到 20 埃 RMS 之间。

本发明的另一个目的在于提供一种制造中间衬底的方法，该中间衬底包括通过注入原子类组分获得的脆化区域，并且由粗糙度高的厚绝缘体层覆盖，该中间衬底可能随后用于结合及层转移方法，从而获得其中的被转移层几乎不包含缺陷的衬底。

为了实现以上所述目的，本发明涉及一种制造能在电子学、光电子学和光学领域使用的衬底的方法，其特征在于，该方法至少包括按以下顺序实施的步骤：

a) 在第一所谓的“施主”衬底上沉积厚度大于或等于 20nm 的绝缘体层，该绝缘体层在 $2\mu\text{m} \times 2\mu\text{m}$ 的扫描宽度内粗糙度大于或等于 3 埃 RMS；

b) 利用内部气压大于 0.25Pa 的室内所形成的气体等离子体对该绝缘体层的自由表面进行平滑处理，该等离子体由在一定功率下工作的射频发生器产生，其能将大于 $0.6\text{W}/\text{cm}^2$ 的功率密度施加于所述绝缘体层，这种平滑

处理的持续时间至少为 10 秒；以及

c) 通过注入原子类组分 (atomic species) 在所述施主衬底内部形成脆化区域, 从而划分所谓的“活性”层和剩余部分。

根据本发明的其它优越和非限制性的特性, 单独地或组合地包括如下特征。

该方法包括在步骤 c) 之后实施的以下步骤:

d) 在所述绝缘体层的自由表面上分子键合受体衬底; 以及

e) 除去所述剩余部分。

该方法包括对步骤 a) 中沉积的绝缘材料的稠化退火步骤, 这种退火在氧化或中性气氛中、700 到 1000°C 之间的温度下持续几分钟到几小时来实施。

在所述平滑等离子体步骤 b) 之后并在所述原子类组分注入步骤 c) 之前实施所述稠化退火处理。

在 0.6 到 10W/cm² 之间的功率密度下、0.25 到 30Pa 之间的室内气压下以及 10 到 200 秒之间的处理持续时间内实施该平滑等离子体处理。

所述室内气压在 3 到 13Pa 之间, 优选约为 7Pa。

所述平滑等离子体处理步骤 b) 中的持续时间在大约 30 到 120 秒之间。

用于形成所述平滑等离子体的气体选自氧气 (O₂)、氩气 (Ar)、氮气 (N₂) 和这些气体的混合物。

选择用于形成所述平滑等离子体 (SP) 的气体, 使得构成该气体的原子的性质与形成所述待处理的绝缘体层 (2) 的原子中的至少一种相同。

在步骤 c) 和步骤 d) 之间, 利用内部的气压约为 7Pa 的室内所形成的气体等离子体实施所述绝缘体层的活化等离子体处理, 该等离子体由在一定功率下工作的射频 RF 发生器产生, 其将大于 0.2W/cm² 的功率密度施加于所述绝缘体层, 这种平滑处理的持续时间至少为 5 秒。

在 0.2 到 3W/cm² 之间的功率密度下、以及 5 到 60 秒之间的处理持续时

间内实施所述活化等离子体处理。

所述绝缘体层的厚度大于或等于 200nm。

利用低压化学气相沉积 LPCVD 技术获得所述绝缘材料。

所述绝缘材料是氧化物。

所述氧化物是利用低压化学气相沉积技术由原硅酸四乙酯 (TEOS LPCVD) 获得的二氧化硅。

在 40 到 200Pa 之间的压力下沉积所述二氧化硅 (SiO_2)。

所述绝缘材料是氮化物或氧-氮化物。

所述活性层包含硅。

所述活性层包含应变硅。

附图说明

通过阅读下文中参照附图所给出的描述,本发明的其它特性和优点将变得明显,所述描述只表示作为引导的一种可能实施例,而并不以任何方式进行限制。

这些图中:

图 1A 到 1F 是例示根据本发明方法的第一实施例的不同连续步骤的示图;

图 2A 到 2H 是例示根据本发明方法的第二实施例的不同步骤的示图;

图 3 是在不同的应用时间下,将根据本发明的等离子体处理之后的二氧化硅层的边缘粗糙度 R 表示成施加功率的函数的图表;

图 4 是在不同的等离子体功率范围下,将根据本发明的等离子体处理之后的二氧化硅层的边缘粗糙度 R 表示成时间的函数的图表;

图 5 和图 6 是在二氧化硅层的中心所测得的、分别与图 3 和图 4 类似的图表;

图 7 是示出在根据本发明的平滑等离子体处理之前和之后不同类型缺陷的数目 N 的图表;

图 8 和图 9 是分别对于受到以及未受到平滑等离子体处理影响的绝缘体层 (SiO_2)，将用秒表示的结合波的持续时间 t 表示成结合波在该结合时刻的数目 N_0 的函数的图表；以及

图 10 是表示完成根据本发明的方法之后或者比较方法之后，在所获得的衬底上观测到的不同类型缺陷的数目的图表。

具体实施方式

参照图 1，该图示出了根据本发明方法的第一实施例的不同步骤。

图 1A 和 1B 分别示出了通过厚绝缘体层 2 的沉积被覆盖之前和之后的施主衬底 1。施主衬底 1 的与在上面沉积有绝缘体层 2 的表面相对的表面被称为“背面”，并由附图标记 13 标出。

施主衬底 1 可以是单层或多层。它通常由诸如硅之类的半导体材料制成。

施主衬底 1 也可以包括诸如应变硅之类的应变材料。在后种情况下，衬底通常是多层，然后在支撑材料层上通过外延附生而获得应变材料层。

例如，绝缘材料 2 可以是氮化物或氧-氮化物层，或者优选为氧化物层。

绝缘体层的厚度大于或等于 20nm，优选为 200nm 或更大。在 $2\mu\text{m} \times 2\mu\text{m}$ 的扫描宽度下，绝缘体层的粗糙度大于或等于 3 埃 RMS。

根据本发明，下一步骤是平滑等离子体步骤，采用的方法将在后面描述。该步骤示出在图 1C 中。附图标记 SP 对应于术语“平滑等离子体”。

最后，实施如图 1D 中所示的原子类组分注入步骤。

该注入提供了在施主衬底 1 内形成脆化区域 10 的方法，从而划分上部薄层 11 和衬底的剩余部分 12。

短语“薄层”指的是几十或几百 nm 厚的层。

参见《Materials to VLSI》第二版 (Jean - Pierre Colinge) 的名为“Silicon on Insulator Technologies”的书本或者有关“Smart Cut”型 (注册商标) 方法的文献，全面地描述了这些注入方法。

根据本发明，在图 1B、图 1C 和图 1D 中分别示出的、刚刚已经描述的三个步骤，即绝缘材料沉积、平滑等离子体 SP 处理和原子类组分注入，必须按照此顺序实施。然而，如后面将要描述的，可以在这三个步骤之间插入补充步骤。

注入步骤结束时，获得了称为“中间衬底”的衬底 4，该衬底可于在电子学、光电子学和光学领域中所使用的结合和层转移方法。

这些步骤例示在图 1E 和图 1F 中。

如图 1E 所示，该方法可以通过在中间衬底 4 的绝缘体层 2 的自由表面 20 上结合受体衬底 3 而继续进行。

受体衬底 3 由半导体材料制成。

下一步骤是沿着脆化区域 10 分离施主衬底 1 的剩余部分 12。

这样，得到了图 1F 所示的最终复合衬底 5，其中绝缘体层 2 被插在半导体材料 3、11 这两层之间。

尽管在图中未示出，不过受体衬底 3 可以是多层。

图 2 例示了前述工艺的变形例。相同的元件用相同的附图标记标出。

该变形例与前述实施例的区别在于，它包括两个附加步骤，一个是图 2D 所示的稠化热处理，另一个是图 2F 所示的活化等离子体处理。

该工艺中的其它步骤与以上图 1 中所述的相同，并具有相同的附图标记。

沉积在衬底 1 上的绝缘体层 2 的稠化退火步骤是可选的，不过推荐使用。

该稠化退火步骤在原子类组分注入步骤之前实施。

还优选在平滑等离子体 (SP) 步骤之后实施该稠化退火步骤。然而，尽管未在图中示出，也可以在绝缘材料沉积之后、但在平滑等离子体步骤之前实施该稠化退火步骤。

活化等离子体 (AP) 处理是可选的。该活化等离子体处理可以在进行平滑等离子体 (SP) 处理的表面上实施，换句话说是在图 2F 所示的表面 20 上实施。也可以在衬底 3 的待结合到表面 20 上的表面 30 上实施。还可以在

两个表面 20 和 30 上实施。

附图标记 AP 代表活化等离子体，用于表示活化等离子体处理。

最后，尽管未在图中示出，在注入原子类组分之后且活化等离子体之前或者在活化等离子体之后且结合受体衬底 3 之前，可以按照后面描述的方法实施预活化和/或后活化等离子体（AP）清洁处理。

现在将更详细地描述实施前面提到的不同步骤的方法。

沉积绝缘体层的方法：

通过沉积尤其是通过气相化学沉积，优选在低压下即称为 LPCVD，在施主衬底 1 上形成绝缘体层 2。

也可以利用另一种技术，例如利用称为 PECVD 的等离子体增强型化学气相沉积。有关于此的更多信息在前述 Wolff 和 Tauber 的文章中给出。

所述方法的该步骤可以利用化学气相沉积所用的反应器来实施。其包括内部包含衬底的处理室。然后，不同的化学试剂以高温、高压下气流的形式被导入室内，从而在不同气体组分之间的化学反应后形成绝缘体层 2。

本发明所针对的一种应用场合包括制造 SOI 型衬底。

在这种情况下，二氧化硅（SiO₂）的优选变形例包括在前述利用原硅酸四乙酯（TEOS）的 TEOS LPCVD 下，按照以下化学反应式进行沉积：



LPCVD 反应室内的压力在 300mTorr 到 1.5Torr 之间（也就是在 40 到 200Pa 之间），并优选接近 750mTorr（也就是接近 100Pa）。

二氧化硅的厚度被调整为至少 20nm，也就是大于或等于 20nm 并直到几微米。

稠化退火：

在氧化或中性气氛中、在 700 到 1000℃ 之间的温度下持续几分钟到几小时，通过热处理实施稠化退火。

其目的在于使得绝缘材料更致密并且除去含碳物质。

实施平滑处理或活化等离子体处理的单元配置:

该处理由包括等离子体室的单元来实施,在该等离子体室体内部,压力和气氛的成分被控制。存在若干类型的这些单元。

这样,本发明可以利用缩写为“RIE”的“反应离子刻蚀”单元来实现。该单元包含单个 RF(射频)发生器,其通过电容耦合提供位于室体内的电极,该室体支持覆盖以待活化和/或平滑绝缘体层 2 的衬底 1。

该单个 RF 发生器可产生等离子体(即激发其核素)。

本文所用的术语“功率”是一个活化参数,更精确地说,其对应于该发生器的功率。

控制该发生器的功率既可以激发出等离子体,又可以控制等离子体的轰击待活化绝缘体层 2 表面的离子的动能。

等离子室还包括未连接到待活化衬底上的第二电极。该第二电极被接地。

在另外的变形中,也可以利用与前述单元相似的单元来实现本发明,但是第二电极被与第二 RF 发生器连接。

在这种情况下,第二 RF 发生器(连接到与待处理的绝缘体层不接触的电极)产生和保持等离子体。然后,对该第二发生器被编程以控制等离子体的密度。控制第一发生器的功率只能调节等离子体的轰击待处理层表面的离子动能。

平滑等离子体参数:

等离子体的 RF 功率很高。对于直径为 200mm(毫米)的衬底,从 200W 到 3000W,功率密度至少为 $0.6\text{W}/\text{cm}^2$,优选在 $0.6\text{W}/\text{cm}^2$ 到 $10\text{W}/\text{cm}^2$ 之间。实际应用表明等离子体处理中的 RF 功率越高,绝缘体层的粗糙度就越低。

进一步地,等离子体处理的周期最好至少为 10 秒,优选在 10 到 200 秒的范围内,特别优选在 30 到 60 秒的范围内。实际应用还表明等离子体处理周期越长,绝缘体层表面就越平滑。

形成等离子体所用的气体可以是氧气、氮气、氩气或这些气体的组合

(Ar+O₂; Ar+N₂; O₂+N₂; Ar+O₂+N₂)。平滑处理还可以分两个步骤实施，即，例如在高功率下的氩等离子体中 60s，然后在更适中功率的氧等离子体中 30s。

优选利用与形成所处理绝缘体层的原子中的至少一种原子具有相同性质的气体原子来实施平滑等离子体处理。例如，该结果可以是利用氧等离子体平滑处理来平滑氧化硅层，以及利用氮等离子体来平滑氮化硅层。

优选在该类型的等离子体处理过程中，不改变化学计量，从而不改变所处理材料的化学性质。

通常所用的压力值大于 2mTorr，优选在 2mTorr 到 200mTorr 之间，更优选在 20mTorr 到 100mTorr 之间，进一步优选接近于 50mTorr（即，大于 0.25Pa，优选在 0.25Pa 到 30Pa 的范围内，更优选在 3Pa 到 13Pa 的范围内，进一步优选接近于 7Pa）。

在特别长周期内以高能量实施平滑等离子体处理，并无需与获得的强结合相一致时，不能排除这样的情况，其中待注入表面的初始粗糙度及选择可以允许采用方法的既用于平滑又用于活化的参数，尤其是在上述两个步骤中实施平滑处理的情况。

当初始表面在其边缘（或分别在中心）更粗糙时，平滑等离子体处理还可以在晶片边缘（或分别在中心）有意地加强，从而获得最终均匀的粗糙度。本领域技术人员知道产生这类差异（中心/边缘）校正所需要的参数，从而改变等离子体的均匀性（压力、中心/边缘功率密度差以及中心和边缘之间的不同流速等）。

预活化和/或后活化等离子体清洁：

例如使用称为“RCA”的化学处理，可以实施待活化表面的深度清洁，从而避免任何污染。

“RCA”处理包括按以下列顺序处理所述表面：

- 缩写为“SC1”（标准清洁 1）的第一溶液浴，其包括氢氧化铵(NH₄OH)、过氧化氢(H₂O₂)和去离子水的混合物；以及

- 缩写为“SC2”（标准清洁2）的第二溶液浴，其包括盐酸（HCl）、过氧化氢（ H_2O_2 ）和去离子水的混合物。

活化等离子体参数:

这最好以比平滑等离子体的更低的功率进行，例如 RF 功率密度在 0.2 到 $3W/cm^2$ 之间，优选约为 $0.6W/cm^2$ ，从而进一步增加与受体衬底的结合能。

优选所用的处理持续时间在 5 到 60 秒之间，并且室体内的气压大约为 7Pa（50mTorr）。

实施不同的测试以验证根据本发明的方法的有效性。

测试 1:

通过改变不同的平滑等离子体（SP）处理参数，在多个衬底上实施测试，从而研究所处理的绝缘体层在中心和边缘的粗糙度。

利用原子力显微镜方法（AFM）进行粗糙度测量。

在由利用 TEOS LPCVD 沉积所获得的二氧化硅构成的绝缘体层上实施测试。 SiO_2 绝缘体层的厚度是 145nm，并且在 $2\mu m \times 2\mu m$ 的扫描宽度内，平滑等离子体处理之前的初始粗糙度为 4 到 4.5 埃 RMS。

250W、600W 和 1000W 的等离子体功率被分别使用 10 秒、30 秒和 60 秒的时间。针对 200mm 直径的晶片，在下表中提供氧等离子体的结果。

表 1

| 所用功率 | 处理持续时间 | 测量位置 | 2 μm \times 2 μm |
|-------|--------|------|--|
| | | | RMS[埃] |
| 250W | 10S | 中心 | 3.64 |
| | | 边缘 | 3.77 |
| | 30S | 中心 | 3.53 |
| | | 边缘 | 3.29 |
| | 60S | 中心 | 3.07 |
| | | 边缘 | 3.04 |
| 600W | 10S | 中心 | 3.64 |
| | | 边缘 | 3.66 |
| | 30S | 中心 | 2.62 |
| | | 边缘 | 2.89 |
| | 60S | 中心 | 2.37 |
| | | 边缘 | 2.39 |
| 1000W | 10S | 中心 | 3.29 |
| | | 边缘 | 3.63 |
| | 30S | 中心 | 2.43 |
| | | 边缘 | 2.55 |
| | 60S | 中心 | 2.07 |
| | | 边缘 | 2.07 |

粗糙度值在 2 μm \times 2 μm 扫描宽度下以埃 RMS 来表示。

这些结果示出在图 3 到 6 图中的图表上。

这些结果还示出在图 3 到图 6 的图表中。

上述图表示出了粗糙度的初始改进, 这种改进通过利用高功率平滑等离子体 (优选至少为 600W, 或更优选为 1000W) 和长周期被加强。

在等离子体处理结束时, 申请人还观测到二氧化硅保持了良好的均匀性。

事实上在低温下减小了粗糙度, 并避免了随后的化学-机械抛光步骤。

为此, 处理过的绝缘体层可以用于在受体衬底上产生出非常高质量的结合, 并且随后通过分离也产生高质量的转移层, 从而避免气泡、排斥区域 (“环”)、凹陷或形成不转移区域的问题。

测试 2:

在绝缘体上应变硅 (sSOI) 衬底上实施另一补充测试, 该衬底包括插入

薄应变硅层和硅支持层之间的平滑 TEOS 氧化物。在这种情况下，对于 200mm 直径的晶片，在大约 60s 内平滑功率约为 1000W，这对应于功率密度为 $3\text{W}/\text{cm}^2$ 。平滑处理中所用的气压为 50mTorr（约 7Pa）。

所得到的结果示出在下表中。

表 2

| 稠化处理 | 处理性质 | 测量位置 | $2\mu\text{m} \times 2\mu\text{m}$ |
|------|----------------------------|------|------------------------------------|
| | | | RMS[埃] |
| 否 | 控制 | 中心 | 4.94 |
| | | 边缘 | 5.23 |
| | 在 60 秒内以 1000W 平滑等离子体 | 中心 | 2.29 |
| | | 边缘 | 2.33 |
| 是 | 注入控制 | 中心 | 5.37 |
| | | 边缘 | 6.3 |
| | 在注入之后在 60 秒内以 1000W 平滑等离子体 | 中心 | 2.36 |
| | | 边缘 | - |

此外，还在前述 sSOI 型衬底上实施对比测试，在薄应变硅层 11 转移之后，这些衬底中的一些在其制造中被进行前述平滑等离子体处理，而其它衬底未进行该处理。

所得到的结果示出在图 7 中，其中 N 表示缺陷数目，而 0 和 1 分别表明不存在和存在平滑等离子体处理。

附图标记 a 到 f 具有以下意思：

- a: 大的未转移区域（直径大于 1.5mm）
- b: 小的未转移区域（直径在 0.5mm 到 1.5mm 之间）
- c: 微小的未转移区域（直径小于 0.5mm）
- d: 气泡
- e: 微小气泡
- f: 凹陷（晶片边缘处的未转移区域）

因此，由于根据本发明的平滑等离子体处理，每个晶片的缺陷数目从大约一百减至大约十或甚至更小。

测试 3:

为了研究平滑等离子体对结合时间的影响, 实施另外的测试。

所进行的测量包括测量结合时间, 换句话说就是覆盖有通过 LPCVD 沉积和 TEOS 所获得的 SiO_2 层的由硅制成的衬底与同样由硅制成的受体衬底之间的结合波的持续时间。

所述测试针对不同批次的具有 200mm 直径的衬底实施, 其中氧化物在 $2\mu\text{m} \times 2\mu\text{m}$ 的扫描宽度内具有从 3 到 6 埃 RMS 的不同表面粗糙度。在 1000W 到 1500W 之间的功率下, 即在 $3.2\text{W}/\text{cm}^2$ 到 $4.7\text{W}/\text{cm}^2$ 之间的功率密度下, 200mm 直径的这些氧化物被进行平滑等离子体处理, 持续时间在 60 到 120 秒之间变化。

室体内的气压是 50mTorr (约 7Pa)。

图 8 示出了上面未实施平滑等离子体处理的氧化物所得到的结果。其将以秒表示的结合波的持续时间 t 表示成结合波数目 NO 与该结合持续时间的函数。

图 9 示出了上面实施按照本发明的平滑等离子体处理的氧化物所得到的结果。

可以观测到在不实施平滑等离子体处理时, 结合波的平均持续时间或结合时间为 43.7 秒, 其标准差为 33 秒, 而在平滑等离子体处理之后, 结合时间减小到 8.6 秒, 其标准差为 0.5 秒。

因此, 平滑等离子体处理具有减小结合时间, 从而增加使该结合更加均匀且可再生的结合能的效果。

测试 4:

所测试的衬底是直径为 200mm 的 sSOI 晶片。它们由施主衬底制成, 该施主衬底包括具有上面通过 TEOS LPCVD 沉积而沉积有 1650 埃 (165nm) 厚 (在 1600 到 1700 埃之间, 即在 160 到 170nm 之间) 的氧化硅层的强表面拓朴结构的应变硅层。

应该对拓朴概念和粗糙度概念进行区分。粗糙度以微观尺度进行评估。

另一方面，拓朴概念以宏观尺度进行评估并表示出区域约为 1cm^2 的表面的最高峰值和最低峰值（峰-谷）之间的区别。

施主的强应变硅拓朴结构对沉积到其上的绝缘体层拓朴结构具有影响。

二氧化硅的初始粗糙度在 $2\mu\text{m} \times 2\mu\text{m}$ 的扫描宽度内为 4 到 6 埃 RMS。

后面描述的不同处理被施加到不同批次的这种施主衬底上，然后硅受体衬底被施加到其每一个氧化物层上，并且应变硅层从施主衬底中分离出来以转移到受体衬底之上并形成最终衬底。

| 测试 A | 测试 B | 测试 C | 测试 D | 测试 E |
|------------------|------------------|------------------|------------------|--------------|
| 标准平滑 | 轻度平滑 | 氧化物稠化 n | 氧化物稠化 n | 氧化物稠化 n |
| 氧化物稠化 n | 氧化物稠化 n | 标准平滑 | 注入原子类组分 | 注入原子类组分 |
| 注入原子类组分 | 注入原子类组分 | 注入原子类组分 | 轻度平滑 | 轻度平滑 |
| 受体衬底的活化等离子体 (AP) | 受体衬底的活化等离子体 (AP) | 受体衬底的活化等离子体 (AP) | 受体衬底的活化等离子体 (AP) | 受体衬底的非活化等离子体 |

利用在内部气压为 50mT（即 7Pa）的室内所形成的氧等离子体来获得标准平滑。该等离子体利用射频 RF 发生器产生，该 RF 发生器以 $3\text{W}/\text{cm}^2$ 的功率密度进行工作，处理持续时间为 60 秒。氧气流为 75sccm。

利用在内部气压为 150mT（即约 20Pa）的室内所形成的氧等离子体可来获得轻度平滑。该等离子体利用射频 RF 发生器产生，该 RF 发生器以 $1.5\text{W}/\text{cm}^2$ 的功率密度进行工作，处理持续时间为 60 秒。氧气流为 200sccm。

由热退火进行的氧化物稠化采用约 850°C 、2 小时的热处理来实现。

通过约 30keV 即 $6.10^{16}\text{H}^+/\text{cm}^2$ 剂量的离子注入，来注入原子类组分。

在 75sccm（标准立方厘米）的氧气流的情况下，以 50mTorr（约 7Pa）的压力以及 250W 的功率实施受体衬底的活化等离子体（AP）处理大约 10 秒。

在该层转移之后所获得的结果示出在图 10 中。

该图示出了在相同类型的测试下，对不同衬底观测缺陷类型所得到的缺

陷数目。

对该图说明如下：

- + : μ ZNT(微小的转移区域; 尺寸 $<0.5\text{mm}$)
- : gZNT (大的转移区域; 尺寸 $>0.5\text{mm}$)
- : pZNT (小的转移区域; $0.5\text{mm}<\text{尺寸}<1.5\text{mm}$)
- x: 刮痕 (可忽略)。

在看到第一结果后, 特别是对于测试 A 到 C, 可以得出如下结论: 假定在注入原子类组分之前实施平滑等离子体处理, 不管所施加的等离子体处理(标准或轻度)如何, 也不管是在稠化之前还是在稠化之后施加, 针对小数目缺陷可以获得良好的结果。

在看到测试 D 和 E 后, 可以观测到的是, 在注入原子类组分后实施平滑处理时, 所得到的结果明显不好。

更进一步地, 测试 D 和测试 E 之间的比较表明, 受体衬底的活化等离子体(AP)可以减少分离后所观测到的缺陷数目。

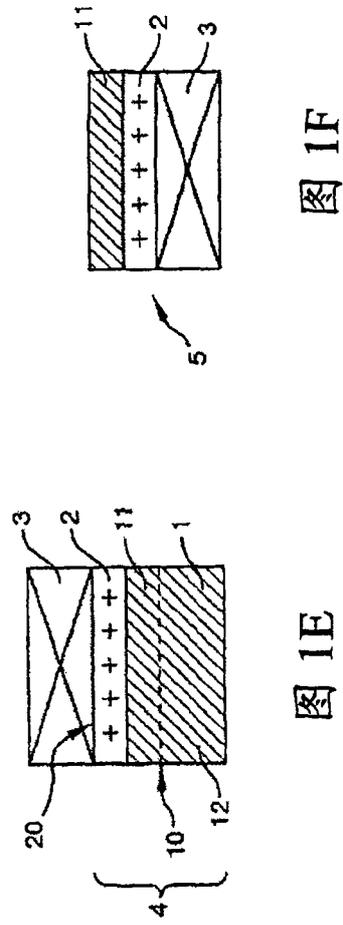
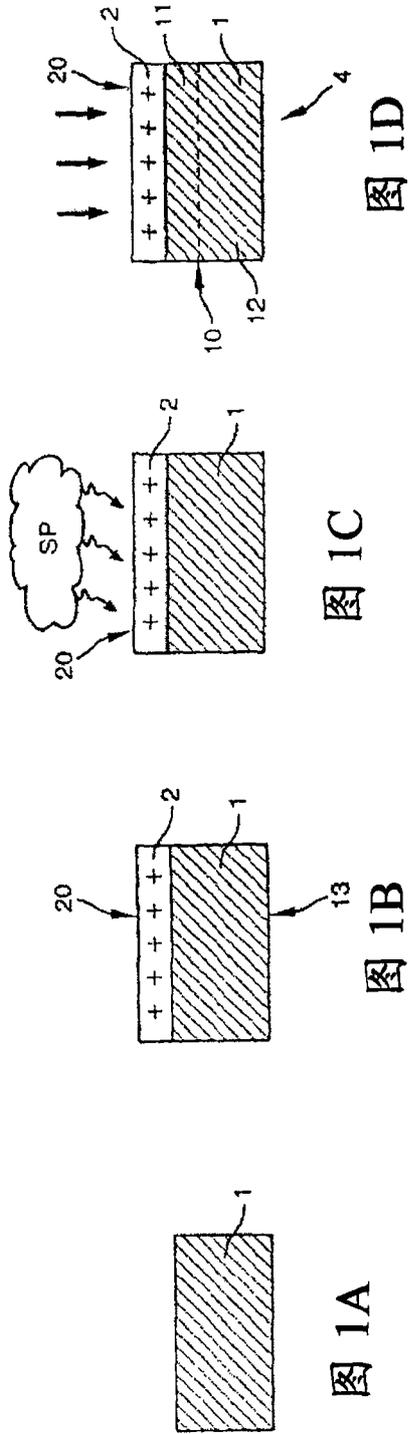
可以推出的是, 由于在平滑等离子体处理之后实施不同连续的处理, 因在应变硅型施主衬底的注入之前实施的平滑处理而间接产生的活化被减小或甚至消除。

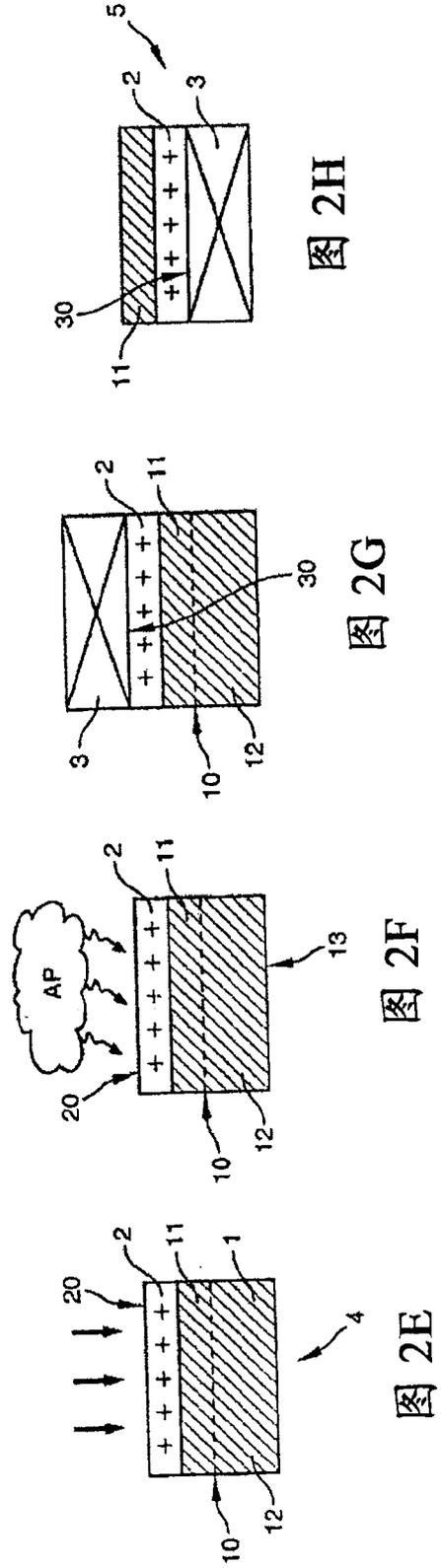
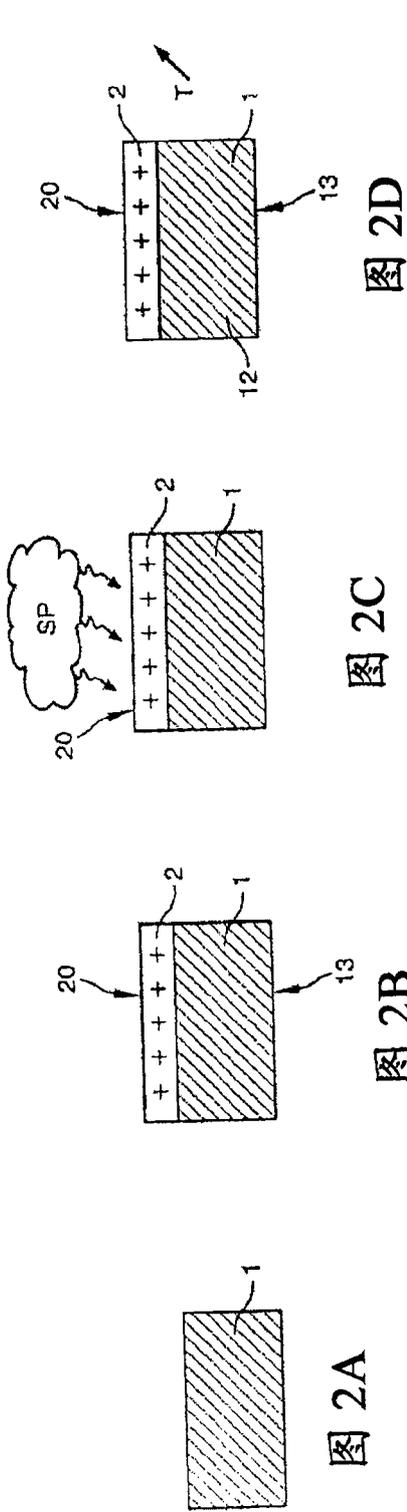
所实施的不同测试显示出了本发明的优点。

平滑等离子体(SP)处理的效果在于减小了厚绝缘体层的粗糙度, 并且其 Smart Cut[®]型注入跟随其后的事实可以消除另外会在绝缘材料上出现的化学活化效应。

根据本发明的方法还特别适合于具有高“峰-谷”值的强拓朴结构的衬底, 这是由于已经表明这类衬底的粗糙度也可以利用这种方法进行减小。

更进一步地, 利用这种类型的衬底, 如果衬底被活化, 则强拓朴区域通常位于边缘, 并且这些边缘是在层转移中出现缺陷的地方。因此, 根据本发明的方法中能防止活化的步骤链是相当适合的。





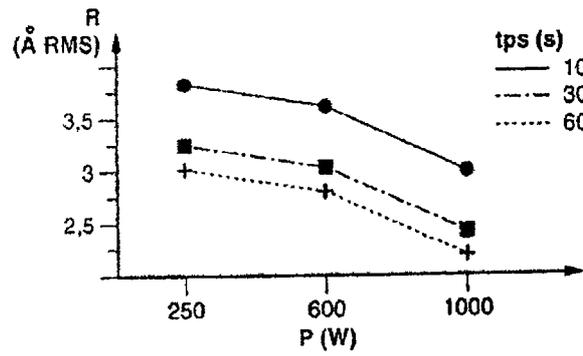


图 3

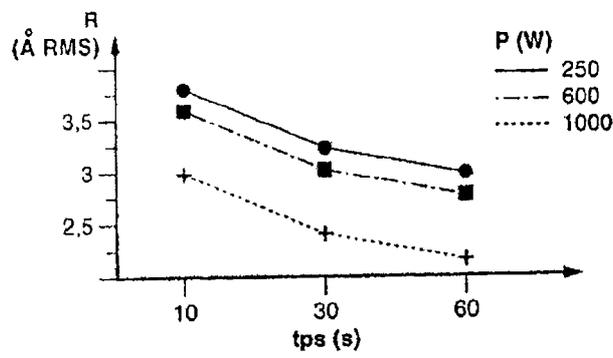


图 4

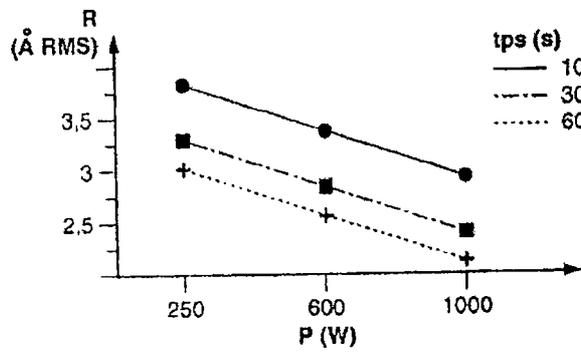


图 5

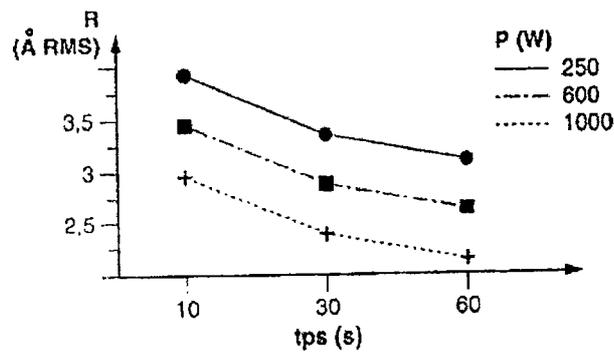


图 6

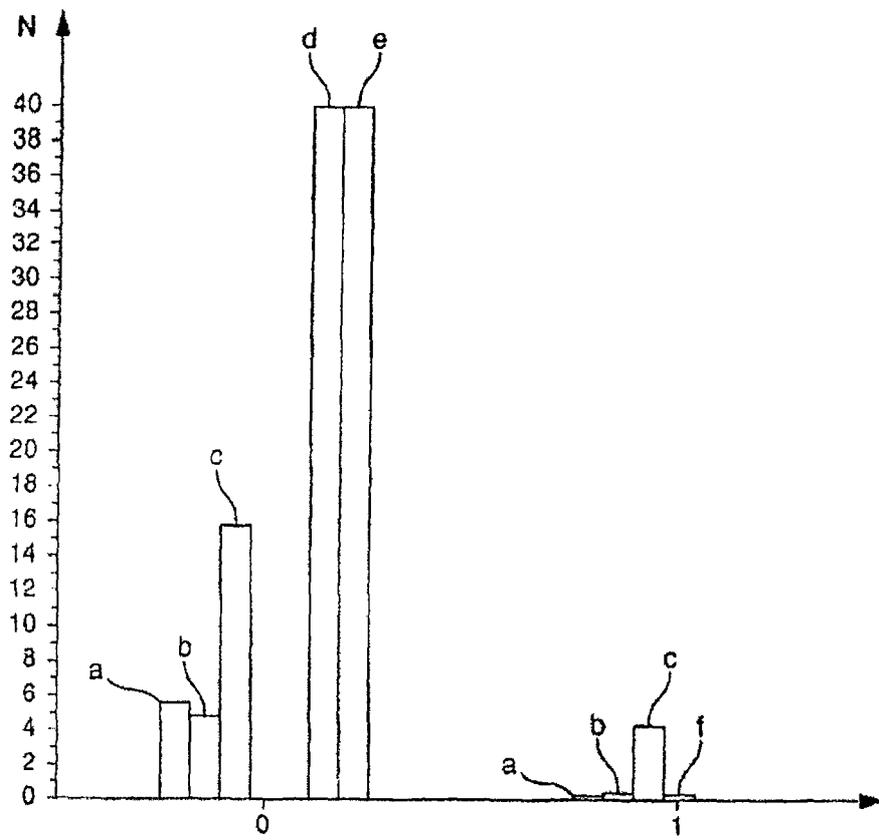


图 7

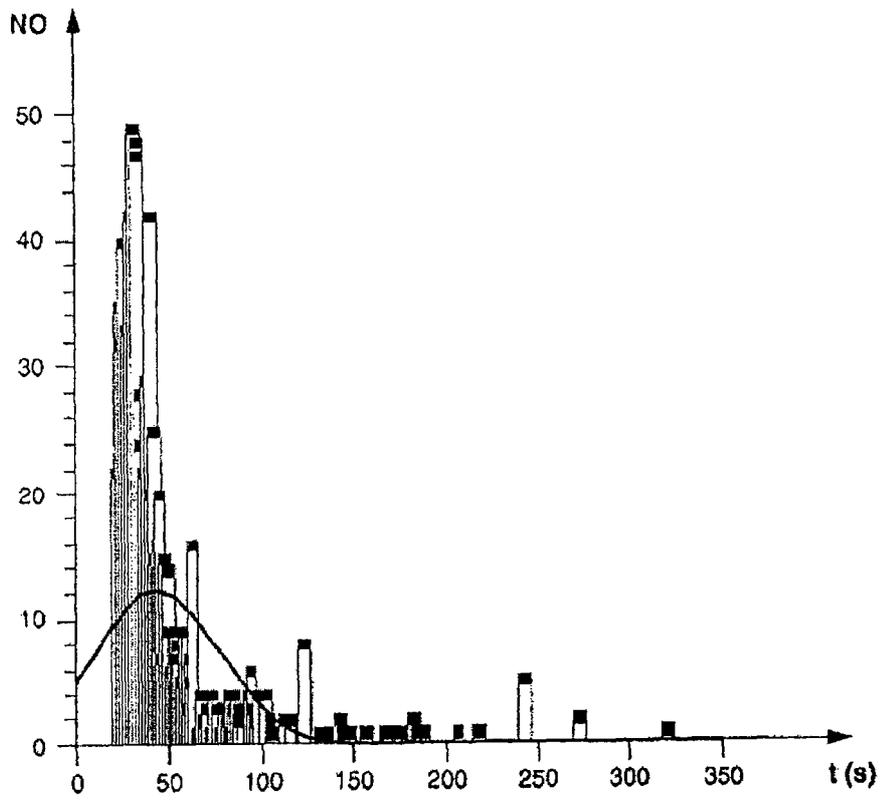


图 8

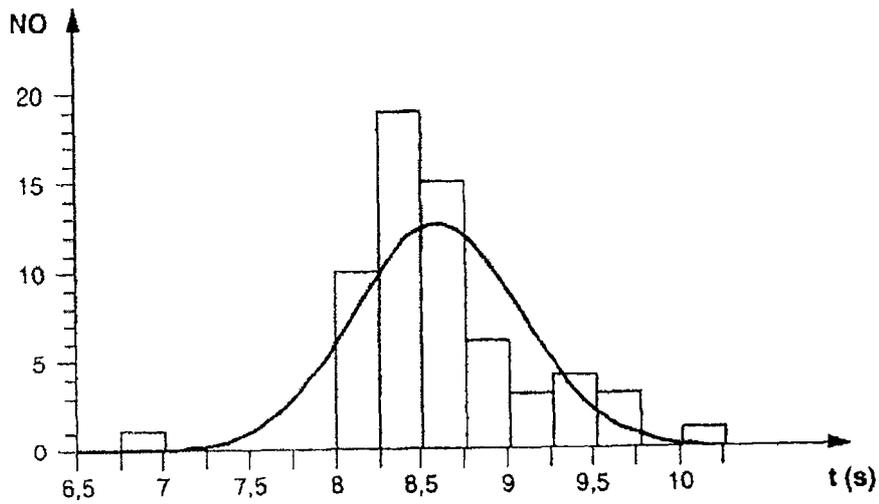


图 9

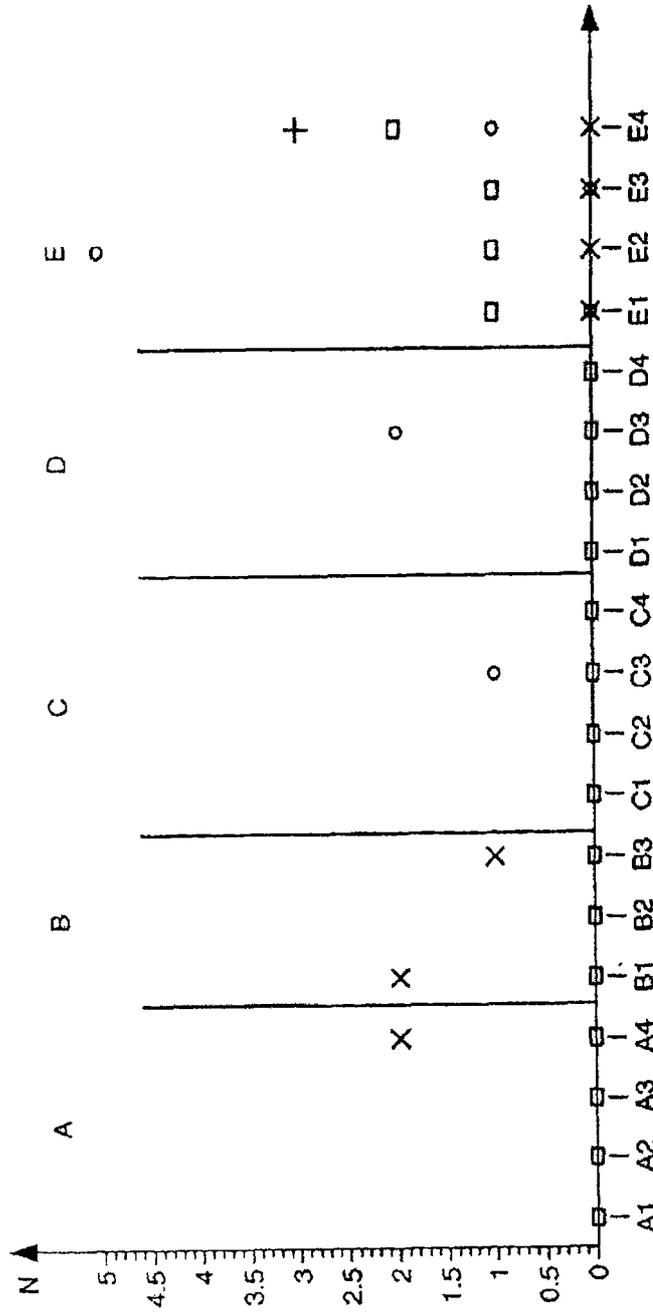


图 10