

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-100926
(P2016-100926A)

(43) 公開日 平成28年5月30日(2016.5.30)

(51) Int.Cl.		F I		テーマコード (参考)
HO2M	7/48	(2007.01)	HO2M 7/48	M 5H006
HO2M	7/12	(2006.01)	HO2M 7/48	S 5H007
			HO2M 7/12	H

審査請求 未請求 請求項の数 16 O L (全 19 頁)

(21) 出願番号 特願2014-234076 (P2014-234076)
(22) 出願日 平成26年11月19日(2014.11.19)

(71) 出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目7番3号
(71) 出願人 501137636
東芝三菱電機産業システム株式会社
東京都中央区京橋三丁目1番1号
(74) 代理人 100094916
弁理士 村上 啓吾
(74) 代理人 100073759
弁理士 大岩 増雄
(74) 代理人 100127672
弁理士 吉澤 憲治
(74) 代理人 100088199
弁理士 竹中 岑生

最終頁に続く

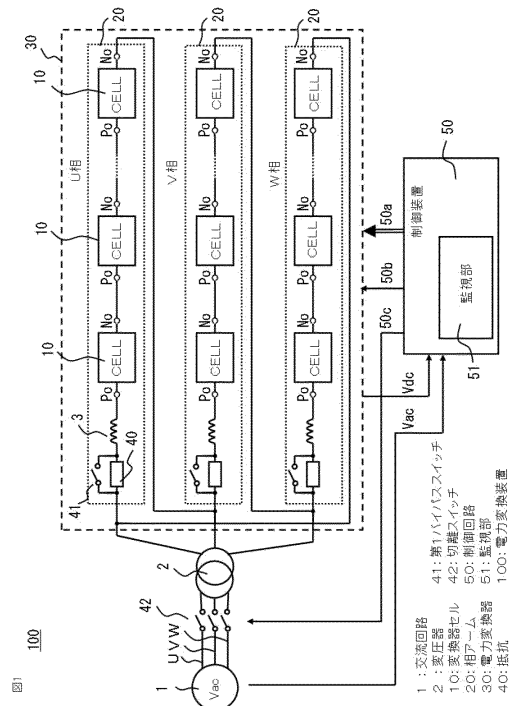
(54) 【発明の名称】 電力変換装置

(57) 【要約】

【課題】エネルギー蓄積要素を有する複数の変換器セルを備えた電力変換装置において、エネルギー蓄積要素を過電圧時に速やかに放電し、小型で信頼性の高い電力変換装置を提供する。

【解決手段】電力変換装置100は、それぞれエネルギー蓄積要素11と半導体スイッチング素子16a、16b、16c、16dとを有する変換器セル10を、1あるいは複数直列接続して構成された複数の相アーム20を有する電力変換器30と、制御装置50とを備える。電力変換器30内で変換器セル10を介して流れる循環電流の経路には、バイパススイッチ41を備えた抵抗40が直列接続され、抵抗40はエネルギー蓄積要素11の放電に用いられる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

多相交流回路の各相にそれぞれ接続された複数の相アームを有する電力変換器と、
制御装置とを備え、
前記相アームは、それぞれエネルギー蓄積要素と半導体スイッチング素子とを有する変換器セルを、1あるいは複数直列接続して備え、
前記電力変換器は、
前記電力変換器内で前記変換器セルを介して流れる循環電流の経路内に直列接続され、前記エネルギー蓄積要素の放電に用いる抵抗と、
前記抵抗に並列接続され前記抵抗をバイパスする第1バイパススイッチとを備えたことを特徴とする電力変換装置。

10

【請求項 2】

前記制御装置は、
前記エネルギー蓄積要素の電圧を監視する監視部を備え、前記エネルギー蓄積要素の電圧が基準電圧を超えると、前記電力変換器と前記多相交流回路とを切り離し、前記第1バイパススイッチを開状態に制御し、前記エネルギー蓄積要素が放電するように前記変換器セルを正または負の出力状態に制御して、前記エネルギー蓄積要素から放電された電流を前記循環電流の経路に流すことを特徴とする請求項1に記載の電力変換装置。

【請求項 3】

前記制御装置は、複数の前記変換器セルのうち、前記エネルギー蓄積要素の電圧が前記基準電圧を超えた変換器セルに対し、前記エネルギー蓄積要素が放電するように正または負の出力状態に制御することを特徴とする請求項2に記載の電力変換装置。

20

【請求項 4】

前記複数の相アームがデルタ結線され、少なくとも一つの前記相アーム内に前記抵抗が配置されたことを特徴とする請求項2または請求項3に記載の電力変換装置。

【請求項 5】

前記複数の相アームのうち正側の直流母線に接続される正側相アームと、負側の直流母線に接続される負側相アームとが直列接続され、その接続点が前記多相交流回路の各相に接続された複数のレグ回路が、前記正側の直流母線と負側の直流母線との間に並列接続されて、前記電力変換器は交流と直流との間で電力変換を行い、
少なくとも一つの前記相アーム内に、前記抵抗が配置されたことを特徴とする請求項2または請求項3に記載の電力変換装置。

30

【請求項 6】

前記複数の変換器セルのうち、正または負の出力状態に制御される前記変換器セルの数は、前記レグ回路間で電位差が生じるように決定されることを特徴とする請求項5に記載の電力変換装置。

【請求項 7】

全ての前記相アーム内に、前記抵抗がそれぞれ配置されたことを特徴とする請求項4から請求項6のいずれか1項に記載の電力変換装置。

【請求項 8】

前記抵抗は、前記エネルギー蓄積要素の初期充電における電流を抑制することを特徴とする請求項4または請求項7に記載の電力変換装置。

40

【請求項 9】

前記電力変換器は変圧器を介して前記多相交流回路に接続され、
前記変圧器と前記多相交流回路との間に、電流を遮断する切離スイッチが直列接続され、
前記制御装置は、前記エネルギー蓄積要素の電圧が前記基準電圧を超えると、前記切離スイッチを開状態に制御することを特徴とする請求項2から請求項8のいずれか1項に記載の電力変換装置。

【請求項 10】

前記変圧器と前記多相交流回路との間に、電流を制限する抵抗と、この抵抗をバイパスす

50

る第2バイパススイッチとを備えることを特徴とする請求項9に記載の電力変換装置。

【請求項11】

前記制御装置は、前記エネルギー蓄積要素の電圧が前記基準電圧以下になると、前記エネルギー蓄積要素を放電させる前記変換器セルの制御を停止させ、前記第1バイパススイッチを閉状態に制御することを特徴とする請求項2から請求項10のいずれか1項に記載の電力変換装置。

【請求項12】

前記抵抗の抵抗値は、前記エネルギー蓄積要素から放電された電流が、前記半導体スイッチング素子の定格電流を超過しないように決定されることを特徴とする請求項1から請求項11のいずれか1項に記載の電力変換装置。

10

【請求項13】

前記制御装置は、前記複数の変換器セルの出力電圧が、全て同一極性となるように前記変換器セルを制御することを特徴とする請求項4に記載の電力変換装置。

【請求項14】

前記制御装置は、順次、1相を選択し、前記複数のレグ回路のうち、選択された相のレグ回路が備える前記変換器セルを正または負の出力状態に制御し、他相のレグ回路が備える前記変換器セルを零出力状態に制御して、前記選択された相のレグ回路内の前記エネルギー蓄積要素を放電させることを特徴とする請求項6に記載の電力変換装置。

【請求項15】

前記変換器セルは、フルブリッジ回路であることを特徴とする請求項1から請求項14のいずれか1項に記載の電力変換装置。

20

【請求項16】

前記変換器セルは、ハーフブリッジ回路であることを特徴とする請求項1から請求項3、請求項5、請求項6のいずれか1項に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、半導体スイッチング素子とエネルギー蓄積要素とを有する複数の変換器セルを備えた電力変換装置に関するものである。

【背景技術】

30

【0002】

近年、高圧・大容量用途の電力変換装置においては、主回路となる電力変換器としてマルチレベル変換器の実用化が図られている。

このような電力変換器では、電力変換器の交流端子U、V、Wに、複数台の変換器セルを直列に接続し、これらの変換器セルに内在する半導体スイッチング素子をオン/オフ制御する。変換器セルには、ブリッジセルと呼ばれるフルブリッジの回路が用いられる。そして、交流端子U、V、Wに発生する無効電力、あるいは有効電力を自由に制御することの可能なモジュラー・マルチレベル・カスケード変換器(Modular Multilevel Cascade Converter)が開示されている(例えば、非特許文献1参照)。

40

【0003】

一方、複数台の変換器セルを、交流端子U、V、Wと直流端子との間に直列に接続し、これらの変換器セルに内在する半導体スイッチング素子をオン/オフ制御する。変換器セルには、チョップセルと呼ばれるハーフブリッジの回路が用いられる。そして、交流端子U、V、Wには交流電圧を、直流端子には直流電圧を発生させることのできる回路構成のモジュラー・マルチレベル変換器が開示されている(例えば、非特許文献2参照)。

【0004】

さらに、前述のような変換器セルである変換器ユニット内のコンデンサを初期充電及び放電するため、以下の構成が開示されている。トランスは、スター結線で構成される一次巻線及び二次巻線と、デルタ結線で構成される三次巻線とを有する。一次巻線は交流遮断

50

器を介して高電圧の交流電力系統に接続され、二次巻線は前記モジュラー・マルチレベル変換器の交流端子に接続され、三次巻線は、遮断器と初期充電及び放電用抵抗とを介して、低電圧の交流電源に接続される。3相短絡用スイッチが遮断器と初期充電及び放電用抵抗の間に設けられ、遮断器が3相交流電源側に設けられ、初期充電及び放電用抵抗がトランスの三次巻線側に設けられる（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2014-108000（第6頁、第7頁、段落[0029]～[0040]、図1、図5）

10

【非特許文献】

【0006】

【非特許文献1】萩原 誠、前田 亮、赤木 泰文 著「モジュラー・マルチレベル・カスケード変換器（MMCC-SDBC）のSTATCOMへの応用」2011年、IEEJ Vol. 131 No. 12 pp. 1433-1441

【非特許文献2】萩原 誠、赤木 泰文 著「モジュラー・マルチレベル変換器（MMC）のPWM制御法と動作検証」2008年、IEEJ Vol. 128 No. 7 pp. 957-965

【発明の概要】

【発明が解決しようとする課題】

20

【0007】

上記のような従来の電力変換装置では、電力変換器の交流端子を交流電源に接続して使用した際に、交流電源の電圧が正常範囲内から逸脱して過電圧となると、電力変換器の変換器セルに内在するエネルギー蓄積要素（例えばコンデンサ）の両端の電圧も過電圧となる。このような状態で変換器セル内の半導体スイッチング素子をスイッチング動作させ続けると、半導体スイッチング素子がオン状態からオフ状態に変化するターンオフの際に発生するサージ電圧が、エネルギー蓄積要素の両端の電圧に重畳される。このようにエネルギー蓄積要素の両端の電圧が上昇している状態にも関わらず、半導体スイッチング素子をスイッチング動作し続けることで、半導体スイッチング素子に印加される電圧が、半導体スイッチング素子の耐圧を超過して素子を破損してしまう可能性がある。

30

【0008】

このような問題点を回避する為には、エネルギー蓄積要素の電圧が過電圧になると電力変換装置の運転を停止させる。上記非特許文献1、2記載の電力変換装置では交流電源の電圧が正常に戻っても、エネルギー蓄積要素を速やかに正常電圧範囲まで放電させて電力変換装置を再起動するのは困難であった。

【0009】

上記特許文献1に記載の電力変換装置では、エネルギー蓄積要素であるコンデンサを放電するために、初期充電及び放電用抵抗を用いた放電用回路を、変圧器と交流電源との間に設けている。

しかし、コンデンサの放電電流を放電用回路に流すための経路切替用の短絡用スイッチや、放電用回路の経路も別途必要になり、装置構成が大型化して信頼性が低下するものであった。

40

【0010】

この発明は上述のような課題を解決するためになされたものであり、電力変換装置が備えるエネルギー蓄積要素を速やかに放電することができ、且つ装置構成の小型化および低コスト化が可能で、信頼性の高い電力変換装置の提供を目的とする。

【課題を解決するための手段】

【0011】

この発明に係る電力変換装置は、多相交流回路の各相にそれぞれ接続された複数の相アームを有する電力変換器と、制御装置とを備え、前記相アームは、それぞれエネルギー蓄積

50

要素と半導体スイッチング素子とを有する変換器セルを、1あるいは複数直列接続して備え、前記電力変換器は、前記電力変換器内で前記変換器セルを介して流れる循環電流の経路内に直列接続され、前記エネルギー蓄積要素の放電に用いる抵抗と、前記抵抗に並列接続され前記抵抗をバイパスする第1バイパススイッチとを備えたものである。

【発明の効果】

【0012】

この発明に係る電力変換装置によれば、電力変換装置が備えるエネルギー蓄積要素を速やかに放電し、且つ装置構成の小型化および低コスト化が可能で、信頼性の高い電力変換装置を提供することができる。

【図面の簡単な説明】

10

【0013】

【図1】本発明の実施の形態1による電力変換装置の概略構成図である。

【図2】本発明の実施の形態1による電力変換器内の変換器セルの回路構成図である。

【図3】本発明の実施の形態1による変換器セルの出力状態と半導体スイッチング素子のスイッチング状態との関係を示す図である。

【図4】本発明の実施の形態1による電力変換装置の制御動作を示すフロー図である。

【図5】本発明の実施の形態2による電力変換装置を示す概略構成図である。

【図6】本発明の実施の形態2による電力変換器内の各変換器セルの回路構成図である。

【図7】本発明の実施の形態2による変換器セルの出力電圧と半導体スイッチング素子のスイッチング状態の関係を示す図である。

20

【図8】本発明の実施の形態2による電力変換装置の制御動作を示すフロー図である。

【図9】本発明の実施の形態2の別例による変換器セルの回路構成を示す図である。

【図10】本発明の実施の形態2による電力変換装置の他の構成例である。

【図11】本発明の実施の形態2による電力変換装置の他の構成例である。

【図12】本発明の実施の形態2による電力変換装置の他の構成例である。

【図13】本発明の実施の形態3による電力変換装置の概略構成図である。

【発明を実施するための形態】

【0014】

実施の形態1

以下、本発明の実施の形態1による電力変換装置100について図を用いて説明する。

30

図1は、本発明の実施の形態1による電力変換装置100を示す概略構成図である。

電力変換装置100は、多相交流回路である3相交流電源（以下、交流回路1と称す）に接続されて電力変換を行う電力変換器30と、電力変換器30の動作を制御する制御装置50とを備える。

【0015】

図1に示すように、電力変換器30は、U相、V相、W相の3つの相アーム20をデルタ結線状に接続して構成されている。各相アーム20は、直列に接続された複数の変換器セル10を備えており、複数の変換器セル10にリアクトル3と抵抗40とがさらに直列に接続されている。さらに抵抗40には、この抵抗40をバイパスするためのスイッチである第1バイパススイッチ41が並列に接続されている。

40

各相アーム20は、変圧器2を介して交流回路1の各相の交流端子U、V、Wにそれぞれ接続されており、変圧器2と交流回路1の間には、電力変換器30と交流回路1とを切り離して電流を遮断するための切離スイッチ42が直列に接続されている。

【0016】

図2は、本発明の実施の形態1による電力変換器30内の各変換器セル10の回路構成図である。

図に示すように、変換器セル10は、半導体スイッチング素子16a、16b、16c、16dに、各々還流ダイオード17a、17b、17c、17dが逆並列に接続された半導体素子15a、15b、15c、15dと、エネルギー蓄積要素ESとを備えたフルブリッジ回路である。

50

半導体素子 15c と半導体素子 15d との接続点には、変換器セル 10 の出力端子 P_o を、半導体素子 15a と半導体素子 15b との接続点には、変換器セル 10 の出力端子 N_o を設ける。図 1 に示すように、変換器セル 10 の出力端子 P_o は、他の変換器セル 10 の出力端子 N_o へ接続される。

【0017】

図 3 は、変換器セル 10 の出力電圧と、半導体スイッチング素子 16a ~ 16d とのスイッチング状態の関係を示す図である。

図に示すように、半導体スイッチング素子 16a ~ 16d をオン/オフさせることで、変換器セル 10 の出力端子間には、コンデンサ 11 の両端の正電圧か、負電圧か、零電圧のいずれかを出力することができる。

例えば、半導体スイッチング素子 16c と 16b がオン、16d と 16a がオフの場合では、コンデンサ 11 の両端の正電圧が出力される。

また例えば、半導体スイッチング素子 16d と 16a がオン、16c と 16b がオフの場合では、コンデンサ 11 の両端の負電圧が出力される。

また例えば、半導体スイッチング素子 16c と 16a がオン、16d と 16b がオフの場合では零電圧が出力され、半導体スイッチング素子 16d と 16b がオン、16c と 16a がオフの場合も零電圧が出力される。

各スイッチング状態の切替時には、デッドタイムと呼ばれる短絡防止期間を入れてもよい。

【0018】

制御装置 50 は、各変換器セル 10 がそれぞれ備えるエネルギー蓄積要素 E_S の両端の電圧 V_{dc} を監視する監視部 51 を備えている。

さらに制御装置 50 内には、電圧 V_{dc} を判定する為の基準電圧 V_b と、交流回路 1 の電圧 V_{ac} を判定するための電圧 V_{acb} とが予め設定されている。

【0019】

上記のエネルギー蓄積要素 E_S として、ここでは例としてコンデンサ 11 を用いる。

また、上記の半導体スイッチング素子 16a、16b、16c、16d には、IGBT (Insulated - Gate Bipolar Transistor) や GCT (Gate Commutated Turn-off thyristor)、MOSFET (Metal - Oxide - Semiconductor Field - Effect Transistor) などの半導体スイッチング素子を使用する。

また、電流量に応じて各半導体素子 15a、15b、15c、15d は、それぞれ複数素子を並列に接続して用いてもよい。

また、上記の切離スイッチ 42 および第 1 バイパススイッチ 41 は、開閉器でも良いし遮断器でも良い。

なお、上記の変圧器 2 は必ずしも必要ではなく、電圧調整や絶縁が不要であれば省略することができる。その場合、変圧器 2 の漏れインダクタンスの代わりにリアクトルを接続してもよい。

【0020】

以下、本発明の実施の形態 1 による電力変換装置 100 の制御動作について説明する。

図 4 は、本発明の実施の形態 1 による電力変換装置 100 の制御動作を示すフロー図である。

電力変換装置 100 の運転を開始する際、制御装置 50 は、開閉指令 50b により第 1 バイパススイッチ 41 を開状態に制御する (STEP001)。

次に、制御装置 50 は、開閉指令 50c により切離スイッチ 42 を閉状態に制御して、電力変換器 30 を交流回路 1 に接続する (STEP002)。

これにより、交流回路 1 から抵抗 40 を介して各変換器セル 10 内のコンデンサ 11 に充電電流が流れ、コンデンサ 11 は初期充電される。この初期充電時に発生する突入電流は抵抗 40 により抑制される。

次に、制御装置 50 は、開閉指令 50b により第 1 バイパススイッチ 41 を閉状態に制

10

20

30

40

50

御して、抵抗 40 をバイパスさせる (STEP 003)。

次に、制御装置 50 は、スイッチング指令 50 a により変換器セル 10 内の半導体スイッチング素子 16 a、16 b、16 c、16 d をオン、オフさせるスイッチング動作を行って変換器セル 10 の出力を制御し、電力変換器 30 から交流電力 (無効電力) を出力する (STEP 004)。

【0021】

STEP 004 の電力変換装置 100 の通常運転中において、交流回路 1 の電圧が正常範囲を逸脱して過電圧となった場合では、その影響をうけて変換器セル 10 が備えるコンデンサ 11 の電圧 V_{dc} も過電圧となる。

制御装置 50 は、図示しない電圧センサにより検出された複数のコンデンサ 11 の両端の電圧 V_{dc} を監視部 51 により監視し、少なくとも 1 つのコンデンサ 11 の両端の電圧 V_{dc} が、予め設定された基準電圧 V_b を超過して過電圧となった際には、電力変換器 30 の異常状態と判定する (STEP 005、Yes)

基準電圧 V_b とは、コンデンサ 11 の電圧 V_{dc} がこの基準電圧 V_b を超えた場合に、制御装置 50 が異常とみなす電圧値である。

【0022】

次に、制御装置 50 は、スイッチング指令 50 a により電力変換器 30 内の全ての半導体スイッチング素子 16 a、16 b、16 c、16 d をオフにして (この状態をゲートブロック状態と呼ぶ)、電力変換器 30 の交流出力を停止する (STEP 006)。

【0023】

次に、制御装置 50 は、開閉指令 50 c により切離スイッチ 42 を開状態に制御して、電力変換器 30 を交流回路 1 から切り離す (STEP 007)。

次に、制御装置 50 は、開閉指令 50 b により抵抗 40 をバイパスしていた第 1 バイパススイッチ 41 を開状態に制御する (STEP 008)。

【0024】

次に、制御装置 50 は、スイッチング指令 50 a により電力変換器 30 内の全ての変換器セル 10 が、コンデンサ 11 の両端の正または負の電圧の出力状態を維持するように制御する (STEP 009)。

このように、電力変換器 30 を交流回路 1 から切り離した上で、全ての変換器セル 10 が正または負の電圧の出力状態を維持するように変換器セル 10 を制御する。これにより、デルタ結線にて形成された電力変換器 30 の循環電流の経路内に、抵抗 40 を介してコンデンサ 11 からの放電電流を流して、コンデンサ 11 のエネルギーを放電させることができる。

こうして、コンデンサ 11 の両端の電圧 V_{dc} を速やかに基準電圧 V_b 以下の正常範囲内まで下げることができる。

なお、STEP 009 においては、全ての変換器セル 10 の出力電圧が同一極性 (同一方向) となるように制御している。

【0025】

次に、制御装置 50 は、監視部 51 により、コンデンサ 11 の両端の電圧 V_{dc} が、基準電圧 V_b 以下の正常範囲内であることを確認する (STEP 010、Yes)。

次に、制御装置 50 は、スイッチング指令 50 a により、変換器セル 10 の正または負の電圧の出力状態を維持する制御を停止させて全ての半導体スイッチング素子 16 a ~ 16 d をオフし、コンデンサ 11 の放電を停止する (STEP 011)。

【0026】

次に、制御装置 50 は、交流回路 1 の電圧 V_{ac} が電圧 V_{acb} 以下の正常範囲内であることを確認する (STEP 012、Yes)。

電圧 V_{acb} とは、交流回路 1 の電圧値であり、電力変換装置 100 が通常動作を継続しうる正常電圧範囲に基づく電圧値である。通常、交流回路 1 の電圧状態などによって設計される。

【0027】

50

次に、制御装置 50 は、開閉指令 50 c により切離スイッチ 42 を閉状態に制御して、交流回路 1 と電力変換器 30 とを接続する (STEP 013)。

次に、制御装置 50 は、開閉指令 50 b により第 1 バイパススイッチを閉状態に制御して、抵抗 40 をバイパスする (STEP 014)。

次に、制御装置 50 は、スイッチング指令 50 a により、電力変換器 30 の通常動作時のスイッチング動作を再開させ、電力変換器 30 から交流電力を出力して電力変換装置 100 の通常運転を開始する (STEP 015)。

【0028】

なお、上記 STEP 010 において、検出されたコンデンサ 11 の両端の電圧 V_{dc} が、監視部 51 により基準電圧 V_b を超えて正常範囲外と判定された場合は (STEP 010、No)、STEP 009 に戻り、引き続きコンデンサ 11 を放電させる。

10

【0029】

なお、上記の STEP 009 のコンデンサ 11 の放電時において、各変換器セル 10 に流れる最大電流 I_{max} は、

最大電流 $I_{max} = (\text{基準電圧 } V_b \times \text{変換器セル 10 の数}) / (\text{抵抗 40 の抵抗値 } R \times \text{抵抗 40 の数})$

で導出できる。

抵抗 40 は、この最大電流 I_{max} が、変換器セル 10 内の半導体素子 15 a ~ 15 d の定格電流以下になるように抵抗値 R を選定する。これにより、半導体素子 15 a ~ 15 d を破損する恐れがない。

20

【0030】

上記のように構成された本実施の形態の電力変換装置 100 によると、電力変換器 30 内の変換器セル 10 のコンデンサ 11 の両端の電圧 V_{dc} が過電圧となった異常状態では、電力変換器 30 の出力を停止させた上で、電力変換器 30 を交流回路 1 から切り離す。そして、コンデンサ 11 が放電するように変換器セル 10 の正または負の出力状態を維持することで、電力変換器 30 内で変換器セル 10 を介して流れる循環電流の経路に、コンデンサ 11 から放電された電流を流す。これにより、この循環電流の経路内に直列接続された抵抗 40 によってコンデンサ 11 のエネルギーを放電させることが可能になる。

【0031】

また、交流回路 1 の電圧が正常範囲内に戻った場合には、早急な電力変換装置 100 の再起動が要求される。

30

本実施の形態による電力変換装置 100 では、循環電流の経路内に抵抗 40 を設け、コンデンサ 11 を放電させるように変換器セル 10 を制御するため、コンデンサ 11 の電圧 V_{dc} を速やかに正常範囲内まで下げることができる。このため、交流回路 1 の電圧が正常範囲内に復帰した場合に、直ちに電力変換装置 100 を再起動して交流回路 1 に接続させることができるため、所望の無効電力を出力できない期間を短縮することができる。

【0032】

また、コンデンサ 11 の両端の電圧 V_{dc} が高い状態で、半導体スイッチング素子 16 a ~ 16 d をターンオフスイッチングすることがなく、過電圧による半導体素子 15 a ~ 15 d の破損を回避することができる。

40

【0033】

また、上述したように、コンデンサ 11 は完全に放電せず、コンデンサ 11 の両端の電圧 V_{dc} が基準電圧 V_b 以下になった時点で、コンデンサ 11 の放電を停止する上記 STEP 011 の制御に移行する。このため、電力変換装置 100 の再起動において、起動時間をさらに短縮することができる。

【0034】

また、本実施の形態による電力変換装置 100 は、予め電力変換器 30 内に存在する循環電流が流れる経路を用いてコンデンサ 11 の放電を行うものなので、放電用の経路を別途設ける必要がなく、そのための追加の設備も不要である。

さらに、コンデンサ 11 を放電するための抵抗 40 を、コンデンサ 11 の初期充電用抵

50

抗にも利用するため、使用する部品数が少なく、信頼性を向上させることができ、また小型化が可能で製造安価である。

なお、本実施の形態では、U相、V相、W相の全ての相アーム20にそれぞれ抵抗40を配置した例を挙げて説明しているが、この形態に限るものではなく、少なくとも一つの抵抗40が、電力変換器30の循環電流の経路内に直列に接続されていればよい。

【0035】

なお、上記STEP009では、全ての変換器セル10のコンデンサ11を放電状態にした。しかしながら、全ての変換器セル10のコンデンサ11を放電状態にする制御に限るものではない。例えば、過電圧となった変換器セル10のコンデンサ11のみを正または負の電圧の出力状態にして放電し、その他の変換器セル10を零電圧の出力状態にしてもよい。この場合、過電圧状態でないコンデンサ11を放電しないため、電力変換装置100の再起動時において、起動時間をさらに短縮することができる。

10

【0036】

また、上記のSTEP005では、複数のコンデンサ11の両端の電圧Vdcのうちで、少なくとも一つのコンデンサ11の両端の電圧Vdcが、基準電圧Vbを超過したかどうかの判定を行ったが、これに限るものではない。例えば複数のコンデンサ11の両端の電圧Vdcの平均値を用いて判定するものでもよく、また例えば、基準となる任意の変換器セル10を選出し、その両端の電圧Vdcで判定するものでもよい。

また、上記のSTEP002とSTEP003、STEP007とSTEP008およびSTEP013とSTEP014の制御順番は逆でもよい。

20

【0037】

実施の形態2.

以下、この発明の実施の形態2を、上記実施の形態1と異なる箇所を中心に図を用いて説明する。上記実施の形態1と同様の部分は同一符号を付して説明を省略する。

図5は、本発明の実施の形態2による電力変換装置200を示す概略構成図である。

電力変換装置200は、直流と交流との間で電力変換を行う電力変換器230と、電力変換器230の動作を制御する制御装置50とを備える。

【0038】

図5に示す様に、電力変換器230は、正側直流母線4Pに接続される相アームである正側相アーム220Pと、負側直流母線4Nに接続される相アームである負側相アーム220Nとを直列接続して構成したU相、V相、W相の3つのレグ回路225を備えている。

30

各正側相アーム220Pおよび負側相アーム220Nは、直列に接続された複数の変換器セル210を備えている。正側相アーム220Pが備える複数の変換器セル210には、リアクトル203Pと抵抗40とがさらに直列に接続されており、負側相アーム220Nが備える複数の変換器セル210には、リアクトル203Nと抵抗40とがさらに直列に接続されている。さらに各抵抗40には、この抵抗40をバイパスするためのスイッチである第1バイパススイッチ41が並列に接続されている。

【0039】

U相、V相、W相のレグ回路225は、正側直流母線4Pと負側直流母線4Nとの間に並列に接続されている。各相の正側相アーム220Pと負側相アーム220Nとの接続点は、それぞれ変圧器2を介して3相の交流回路1の各相の交流端子U、V、Wに接続されている。変圧器2と交流回路1の間には、電力変換器230と交流回路1とを切り離して電流を遮断するための切離スイッチ42が直列に接続される。また電力変換器230と直流端子P、Nとの間には、直流端子P、Nに接続される直流電源などの直流回路(図示せず)と電力変換器230とを切り離して電流を遮断するための切離スイッチ244が直列に接続されている。

40

【0040】

図6は、本発明の実施の形態2による電力変換器230内の各変換器セル210の回路構成図である。

50

図に示すように、変換器セル210は、半導体スイッチング素子16c、16dに、各々還流ダイオード17c、17dが逆並列に接続された半導体素子15c、15dと、コンデンサ11とを備えたハーフブリッジ回路である。

半導体素子15cと半導体素子15dとの接続点には、変換器セル210の出力端子Poを、コンデンサ11の負側には、変換器セル210の出力端子Noを設ける。

図5に示すように、変換器セル210の出力端子Poは、他の変換器セル210の出力端子Noへ接続される。

なお、半導体素子15c、15dには、電流容量に応じてそれぞれ複数の半導体素子を並列に接続して用いてもよい。また、上記の切離スイッチ244は、開閉器でも良いし遮断器でも良い。

10

【0041】

図7は、本発明の実施の形態2による変換器セル210の出力電圧と、半導体スイッチング素子16c、16dのスイッチング状態の関係を示す図である。

図に示すように、半導体スイッチング素子16c、16dをオン/オフさせることで、変換器セル210の出力端子Po、No間には、コンデンサ11の両端の正電圧が零電圧のいずれかを出力することができる。

例えば、半導体スイッチング素子16cがオン、16dがオフの場合では、コンデンサ11の両端の正電圧が出力される。

また例えば、半導体スイッチング素子16dがオン、16cがオフの場合には、零電圧が出力される。

20

各スイッチング状態の切替時には、デッドタイムと呼ばれる短絡防止期間を入れてもよい。

【0042】

また、制御装置50の監視部51は、実施の形態1と同様に各変換器セル210がそれぞれ備えるコンデンサ11の両端の電圧Vdcを監視する。

【0043】

以下、本発明の実施の形態2による電力変換装置200の制御動作について説明する。

図8は、本発明の実施の形態2による電力変換装置の制御動作を示すフロー図である。

実施の形態1で示したSTEP001~STEP008、STEP012~STEP015までの制御動作は、後述の異なる点を除いては、本実施の形態についてもほぼ同様のものであり、図8においての図示は便宜上省略する。

30

【0044】

まず、STEP001~STEP008において、実施の形態1と異なる点を以下に述べる。

STEP002において、本実施の形態では、開閉指令50cにより切離スイッチ42と切離スイッチ244とを閉状態に制御する。切離スイッチ244に対する開閉指令50cの図示は便宜上省略する。

【0045】

またSTEP004において、本実施の形態では、制御装置50は、変換器セル210内の半導体スイッチング素子16c、16dをオン、オフさせるスイッチング動作を行って変換器セル210の出力を制御し、交流端子U、V、Wには交流電圧を、直流端子P、Nには直流電圧を発生させる。

40

STEP006において、本実施の形態では、電力変換器230の全変換器セル210の半導体スイッチング素子16c、16dをオフして出力を停止する。

STEP007において、制御装置50は、切離スイッチ42と切離スイッチ244とを開状態に制御する。

【0046】

制御装置50は、図4に示すSTEP001~STEP008を経て、コンデンサ11の電圧Vdcが基準電圧Vbを超過する過電圧時には電力変換器230の出力を停止させ、電力変換器230を、交流回路1と直流回路(直流端子P、N)とから切り離す。

50

【 0 0 4 7 】

次に、制御装置 5 0 は、U 相を選択して、スイッチング指令 5 0 a により U 相のレグ回路 2 2 5 が備える全ての変換器セル 2 1 0 が、コンデンサ 1 1 の両端の正電圧の出力状態を維持するように制御する。そして、その他の V 相および W 相のレグ回路 2 2 5 が備える全ての変換器セル 2 1 0 が零電圧の出力状態を維持するように制御する。(S T E P 2 0 0 9 a)。

このように、U 相の変換器セル 2 1 0 のみを出力状態に制御する理由を説明する。例えば、U 相、V 相、W 相の全ての変換器セル 2 1 0 を出力状態にすると、変換器セル 2 1 0 のコンデンサ 1 1 の両端の電圧が略等しい場合には、抵抗 4 0 に印加される電圧は略零となる。そのため、放電電流が流れず、コンデンサ 1 1 を放電することができないからである。

本実施の形態では、抵抗 4 0 に電圧が印加されるように、放電対象の相の変換器セル 2 1 0 のみを正の出力状態とし、その他の 2 相の変換器セル 2 1 0 の直流回路を零出力状態に制御する。

【 0 0 4 8 】

こうして、電力変換器 2 3 0 を交流回路 1 と直流回路とから切り離れた上で、U 相のレグ回路 2 2 5 と、V 相および W 相のレグ回路 2 2 5 との間に電位差を生じさせることにより、抵抗 4 0 に電圧が印加される。これにより、U 相のレグ回路 2 2 5 と他の 2 相のレグ回路 2 2 5 との間に、抵抗 4 0 を介して U 相のコンデンサ 1 1 からの放電電流を流して、U 相の全てのコンデンサ 1 1 のエネルギーを放電させることができる。

こうして、U 相の全てのコンデンサ 1 1 の両端の電圧 V_{dc} を速やかに基準電圧 V_b 以下の正常範囲内まで下げることができる。

【 0 0 4 9 】

次に、制御装置 5 0 は、監視部 5 1 により、U 相の各コンデンサ 1 1 の両端の電圧 V_{dc} が、基準電圧 V_b 以下の正常範囲内であることを判定する (S T E P 2 0 1 0 a 、 Y e s)。

次に、制御装置 5 0 は、スイッチング指令 5 0 a により U 相の全ての変換器セル 2 1 0 の正電圧の出力状態を維持する制御を停止させて全変換器セル 2 1 0 半導体スイッチング素子 1 6 c 、 1 6 d をオフし、U 相のコンデンサ 1 1 の放電を停止する (S T E P 2 0 1 1 a)。

次に、制御装置 5 0 は、図示しない電流センサにより、抵抗 4 0 を流れる電流 I_c が、零となったことを確認する (S T E P 2 0 5 0 a 、 Y e s)。

【 0 0 5 0 】

次に、制御装置 5 0 は、V 相を選択して、スイッチング指令 5 0 a により V 相のレグ回路 2 2 5 が備える全ての変換器セル 2 1 0 が、コンデンサ 1 1 の両端の正電圧の出力状態を維持するように制御する。そして、その他の U 相および W 相のレグ回路 2 2 5 が備える全ての変換器セル 2 1 0 が零電圧の出力状態を維持するように制御する (S T E P 2 0 0 9 b)。

これにより、V 相のレグ回路 2 2 5 と他の 2 相のレグ回路 2 2 5 との間に、抵抗 4 0 を介して V 相のコンデンサ 1 1 からの放電電流を流して、V 相の全てのコンデンサ 1 1 のエネルギーを放電させることができる。

【 0 0 5 1 】

次に、制御装置 5 0 は、監視部 5 1 により、V 相の各コンデンサ 1 1 の両端の電圧 V_{dc} が、基準電圧 V_b 以下の正常範囲内であることを判定する (S T E P 2 0 1 0 b 、 Y e s)。

次に、制御装置 5 0 は、スイッチング指令 5 0 a により V 相の全ての変換器セル 2 1 0 の正電圧の出力状態を維持する制御を停止させて全変換器セル 2 1 0 の半導体スイッチング素子 1 6 c 、 1 6 d をオフし、V 相のコンデンサ 1 1 の放電を停止する (S T E P 2 0 1 1 b)。

次に、制御装置 5 0 は、図示しない電流センサにより、抵抗 4 0 を流れる電流 I_c が、

10

20

30

40

50

零となったことを確認する (STEP 2050b、Yes)。

【0052】

次に、制御装置50は、W相を選択して、スイッチング指令50aによりW相のレグ回路225が備える全ての変換器セル210が、コンデンサ11の両端の正電圧の出力状態を維持するように制御する。そして、その他のU相およびV相のレグ回路225が備える全ての変換器セル210が零電圧の出力状態を維持するように制御する (STEP 2009c)。

これにより、W相のレグ回路225と他の2相のレグ回路225との間に、抵抗40を介してW相のコンデンサ11からの放電電流を流して、W相の全てのコンデンサ11のエネルギーを放電させることができる。

【0053】

次に、制御装置50は、監視部51により、W相の各コンデンサ11の両端の電圧Vdcが、基準電圧Vb以下の正常範囲内であることを判定する (STEP 2010c、Yes)。

次に、制御装置50は、スイッチング指令50aによりW相の全ての変換器セル210の正電圧の出力状態を維持する制御を停止させて全変換器セル210の半導体スイッチング素子16c、16dをオフし、W相のコンデンサ11の放電を停止する (STEP 2011c)。

次に、制御装置50は、図示しない電流センサにより、抵抗40を流れる電流Icが、零となったことを確認する (STEP 2050c、Yes)。

【0054】

次に、制御装置50は、図4に示すSTEP 012以降の制御動作に移行するが、その制御動作で実施の形態1と異なる点を以下に述べる。

STEP 013において、本実施の形態では、切離スイッチ42と切離スイッチ244とを閉状態に制御する。

【0055】

またSTEP 015において、本実施の形態では、制御装置50は、電力変換器230から交流電圧と直流電圧とを発生させる。

こうして、制御装置50は、図4に示すSTEP 012～STEP 015を経て、電力変換器230を、交流回路1と直流回路とに接続し、電力変換器230の交流出力と直流出力とを開始する。

【0056】

なお、上記のSTEP 2009a、2009b、2009cのコンデンサ11の放電時において、各変換器セル210に流れる最大電流Imaxは、

最大電流 $I_{max} = (\text{基準電圧 } V_b \times \text{出力状態の変換器セル } 210 \text{ の数}) / (\text{放電経路内の等価抵抗値 } R_e)$

で導出できる。

等価抵抗値 R_e は、上記STEP 2009a～2050cのような場合は、

等価抵抗値 $R_e = \text{抵抗 } 40 \text{ の抵抗値 } R \times (2 + (2 / 2)) = \text{抵抗 } 40 \text{ の抵抗値 } R \times 3$

で導出できる。

抵抗40は、この最大電流Imaxが、変換器セル210内の半導体素子15c、15dの定格電流以下になるように選定する。これにより半導体素子15c、15dを破損する恐れがない。

【0057】

また、上記の制御例では、制御装置は始めにU相を選択して、U相のレグ回路225が備えるコンデンサ11を放電し、次にV相を選択してV相のコンデンサ11を放電し、次にW相を選択してW相のコンデンサ11の放電を行ったが、選択する相の順番はこれに限るものではない。

【0058】

上記のように構成された本実施の形態の電力変換装置200によると、上記実施の形態

10

20

30

40

50

1と同様の効果を奏し、循環電流の経路内に抵抗40を設け、コンデンサ11を放電させるように変換器セル210を制御するため、コンデンサ11の電圧Vdcを速やかに正常範囲内まで下げることができる。このため、交流回路1の電圧が正常範囲内に復帰した場合に、直ちに電力変換装置200を再起動して交流回路1と直流回路とに接続させることができる。

【0059】

また、予め電力変換器230内に存在する循環電流が流れる経路を用いてコンデンサ11の放電を行うものなので、放電用の経路を別途設ける必要がなく、そのための追加の設備も不要である。

さらに、コンデンサ11を放電するための抵抗40を、コンデンサ11の初期充電用抵抗にも利用するため、使用する部品数が少なく、信頼性を向上させることができ、また小型化が可能で製造安価である。

なお、本実施の形態では、U相、V相、W相の全ての正側相アーム220Pおよび負側相アーム220Nそれぞれ抵抗40を配置した例を挙げて説明しているが、この形態に限るものではなく、少なくとも一つの抵抗40が、電力変換器230の循環電流の経路内に直列に接続されていれば、コンデンサ11の放電に用いることができる。

【0060】

なお、上記STEP2009a、2009b、2009cでは、各レグ回路225内の全ての変換器セル210のコンデンサ11を放電状態にした。しかしながら、各レグ回路225内の全ての変換器セル210のコンデンサ11を放電状態にする制御に限るものではない。例えば、過電圧となった変換器セル210のコンデンサ11のみを正の電圧の出力状態にして放電し、その他の変換器セル210を零電圧の出力状態にしてもよい。この場合、過電圧状態でないコンデンサ11を放電しないため、電力変換装置200の再起動時において、起動時間をさらに短縮することができる。

【0061】

また、上述した制御では、1相を順次選択して、選択された相を順次放電したが、これに限るものではない。コンデンサ11を放電するように出力状態に制御される変換器セル210の数を、レグ回路225間で電位差が生じるように決定することで、抵抗40を介して放電電流を流すことができ、コンデンサ11は放電される。

【0062】

本実施の形態では、図6に示すハーフブリッジの変換器セル210を前提として説明したが、実施の形態1の図2に示すフルブリッジ回路(変換器セル10)を用いてもよい。その場合、実施の形態1と同様に、変換器セル10のコンデンサ11の両端の正電圧、負電圧および零電圧の出力が可能になる。

この場合、上記STEP2009a、2009b、2009cのコンデンサ11の放電制御において、抵抗40に電圧が印加されるように、放電対象の相における変換器セル10は正または負の出力状態に制御する。

また、図9は、さらに別例による変換器セル210aの回路構成を示す図である。

図9に示すように、変換器セル210aは、3つの半導体素子15a、15b、15cとダイオード18とコンデンサ11とで構成される。

図2、図9で示す構成の変換器セル10、210aを用いることで、正負直流母線4P、4N間が短絡した時の短絡電流を抑制することができる。

【0063】

図10～図12は、本発明の実施の形態2による電力変換装置200の他の構成例である。

図10に示す電力変換装置200aは、図5に示すリアクトル203Pとリアクトル203Nとを磁気結合させたリアクトル203を用いている。

図11に示す電力変換装置200bは、図5に示すリアクトル203Pとリアクトル203Nとを、負極側(負側直流母線4Nの側)に集中させて、リアクトル203Nのみを配置している。

10

20

30

40

50

図12に示す電力変換装置200cは、リアクトルを備えていないが、配線インダクタンスなどの寄生インダクタンスを有しており、この寄生インダクタンスが図5に示すリアクトル203P、203Nの代替の働きを有する。

上記図10～図12に示す構成の電力変換装置200a～200cにおいても、本発明の適用が可能であり、同様の効果を奏する。

【0064】

実施の形態3.

以下、この発明の実施の形態3を、上記実施の形態1および2と異なる箇所を中心に図を用いて説明する。上記実施の形態1および2と同様の部分は同一符号を付して説明を省略する。

図13は、本発明の実施の形態3による電力変換装置300を示す概略構成図である。

本実施の形態で用いる電力変換器30は、実施の形態1と同様である。

実施の形態1と異なる点は、交流回路1と変圧器2との間の各相に、抵抗306を直列に接続したところである。さらに抵抗306には、この抵抗306をバイパスするための第2バイパススイッチ345が並列に接続されている。

この抵抗306は、変圧器2が磁気飽和した場合に励磁電流を抑制することができる。

【0065】

実施の形態1のSTEP001と同様に、電力変換装置300の運転を開始する際には、制御装置50は、開閉指令50bにより第1バイパススイッチ41を開状態に制御し、さらに本実施の形態では、開閉指令50dにより第2バイパススイッチ345を開状態に制御する。

そして、実施の形態1のSTEP002と同様に、制御装置50は、開閉指令50cにより切離スイッチ42を閉状態に制御して、電力変換器30を交流回路1に接続する。

こうして変圧器2の励磁電流やコンデンサ11の初期充電電流を、抵抗306と抵抗40とで抑制するため、変圧器2や半導体素子15a～15dの破壊を防止することができる。

【0066】

抵抗306は、変圧器2の巻線の電流を低減することに寄与するのに対し、電力変換器30内の半導体素子15a～15dの電流は、抵抗306と抵抗40との両方で抑制される。

ここで、抵抗306と抵抗40との抵抗値の合計は、コンデンサ11の初期充電電流を抑制することができる抵抗値に設計される。これは、通常、変圧器の巻線よりも、半導体素子の方が過電流には弱いため、変圧器2の励磁電流を抑制するよりも、電力変換器30内の半導体素子15a～15dの方を保護する目的が大きいためである。

【0067】

このような構成とすることで、電力変換器30の循環電流の経路内に接続された抵抗40の抵抗値を小さくすることができる。これにより電力変換器30を小型化することができ、信頼性を向上することが可能になる。

【0068】

また、上記実施の形態1、2および3に示した電力変換装置の回路構成は、あくまでも一例であって、1あるいは複数の直列に接続された変換器セルを備え、かつ変換器セルを通過して循環電流が流れる経路が存在し、その経路内に抵抗40が配置されていれば、本発明の係る範囲となる。

なお、変換器セルが直列に接続された回路構成を備える電力変換器は、一般には、カスケード変換器と呼ばれる変換器や、MMC (Modular Multilevel Converter、モジュラー・マルチレベル変換器) や、チェーン接続変換器などが挙げられる。

【0069】

なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

10

20

30

40

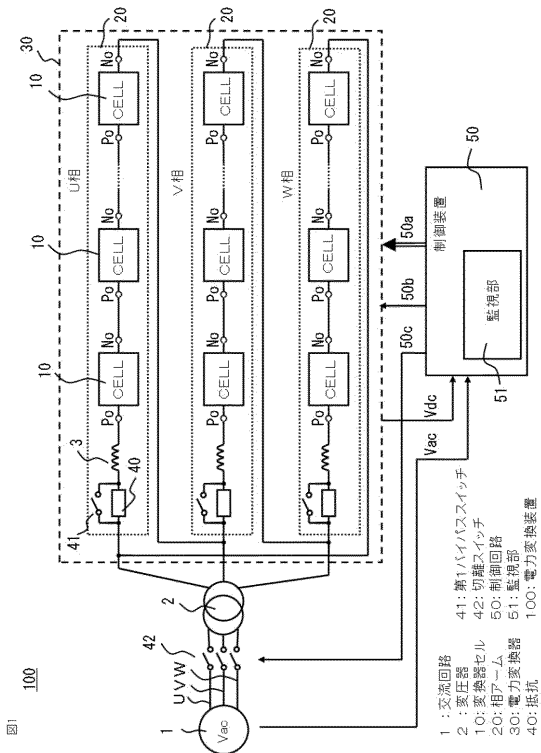
50

【符号の説明】

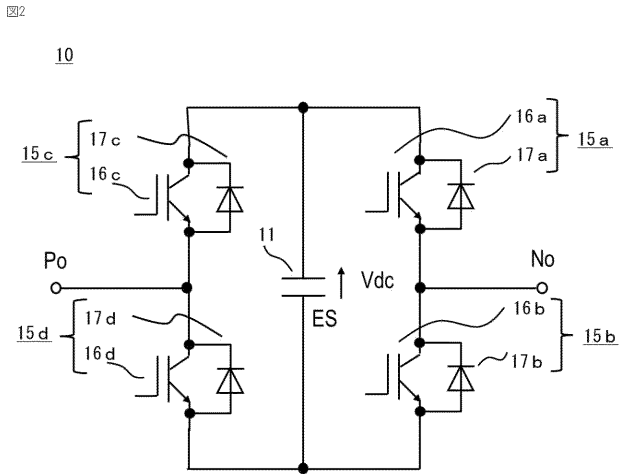
【0070】

- 1 交流回路、2 変圧器、10, 210, 210a 変換器セル、
- 11 コンデンサ、16a, 16b, 16c, 16d 半導体スイッチング素子、
- 20 相アーム、220P 正側相アーム、220N 負側相アーム、
- 225 レグ回路、30, 230 電力変換器、40 抵抗、4P 正側直流母線、
- 4N 負側直流母線、41 第1バイパススイッチ、42 切離スイッチ、
- 50 制御装置、51 監視部、
- 100, 200, 200a, 200b, 200c, 300 電力変換装置、
- 306 抵抗、345 第2バイパススイッチ。

【図1】



【図2】



11: コンデンサ(エネルギー蓄積要素ES)
 16a,16b,16c,16d : 半導体スイッチング素子

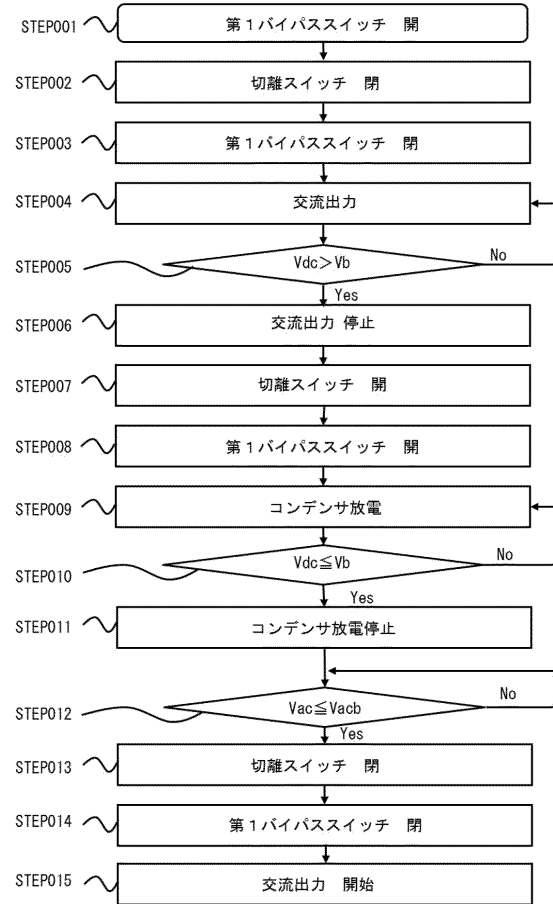
【 図 3 】

図3

出力電圧	スイッチング状態			
	16c	16d	16a	16b
コンデンサの両端の正電圧	ON	OFF	OFF	ON
コンデンサの両端の負電圧	OFF	ON	ON	OFF
零電圧	ON	OFF	ON	OFF
零電圧	OFF	ON	OFF	ON

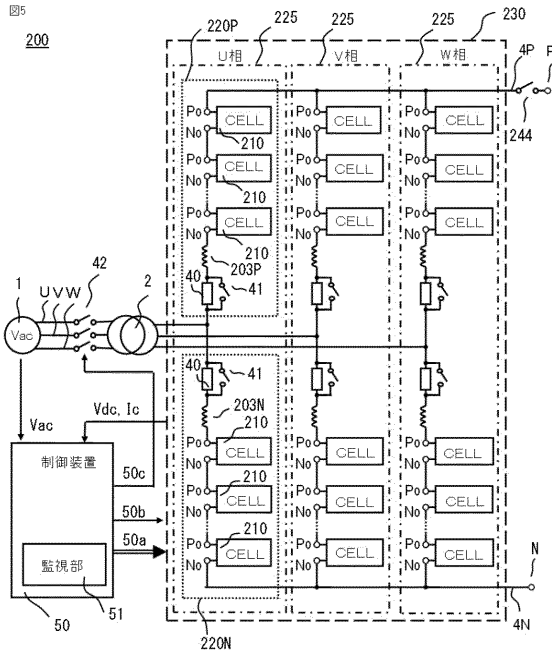
【 図 4 】

図4



【 図 5 】

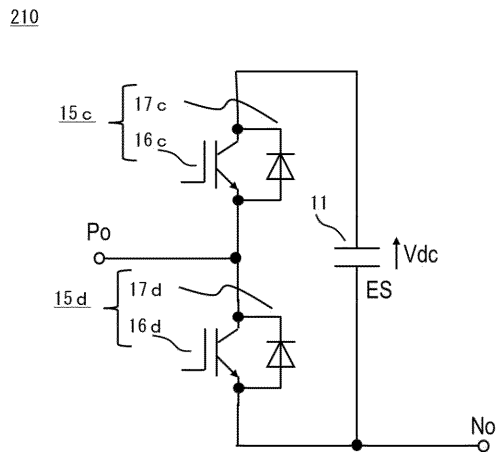
図5



210: 変換器セル
 220P: 正側相アーム
 220N: 負側相アーム
 225: レグ回路
 230: 電力変換器
 200: 電力変換装置
 4P: 正側直流母線
 4N: 負側直流母線

【 図 6 】

図6

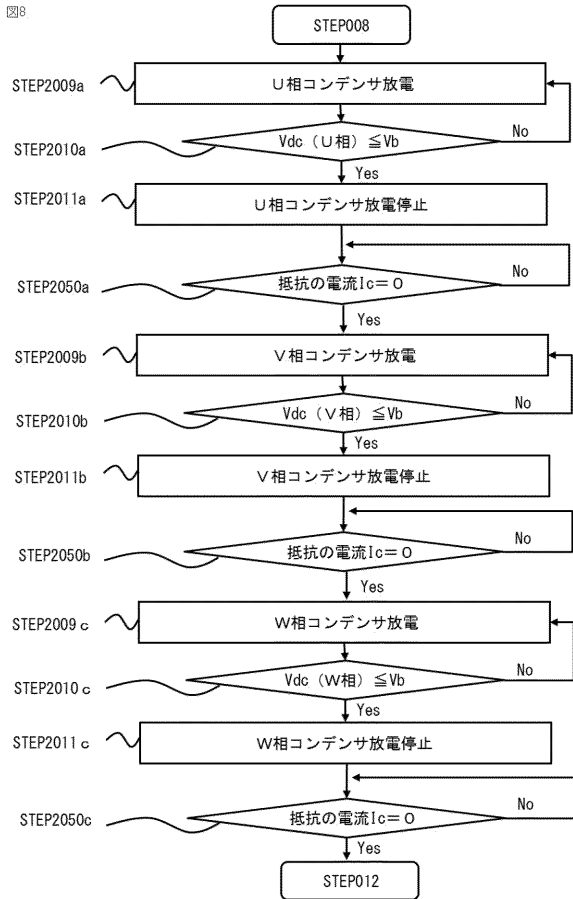


【 図 7 】

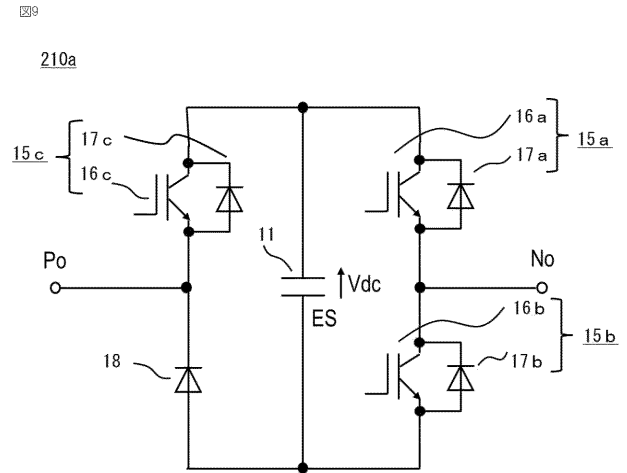
図7

出力電圧	スイッチング状態	
	16c	16d
コンデンサの両端の正電圧	ON	OFF
零電圧	OFF	ON

【 図 8 】

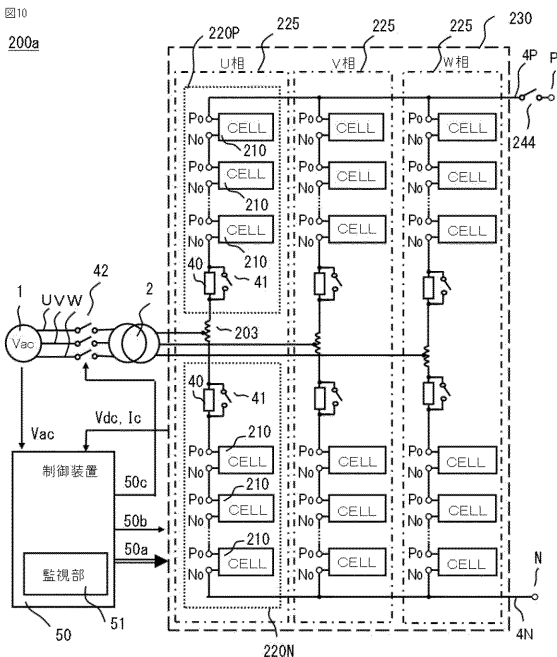


【 図 9 】



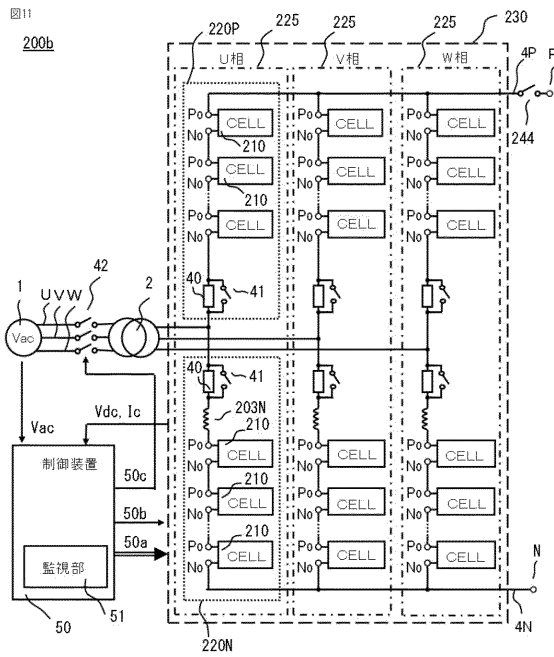
210a: 変換器セル

【 図 10 】



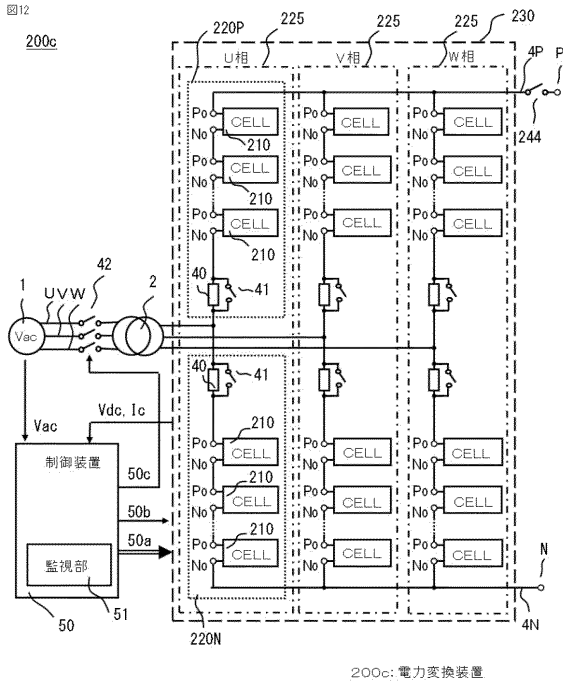
200a: 電力変換装置

【 図 11 】



200b: 電力変換装置

【図 1 2】



【図 1 3】

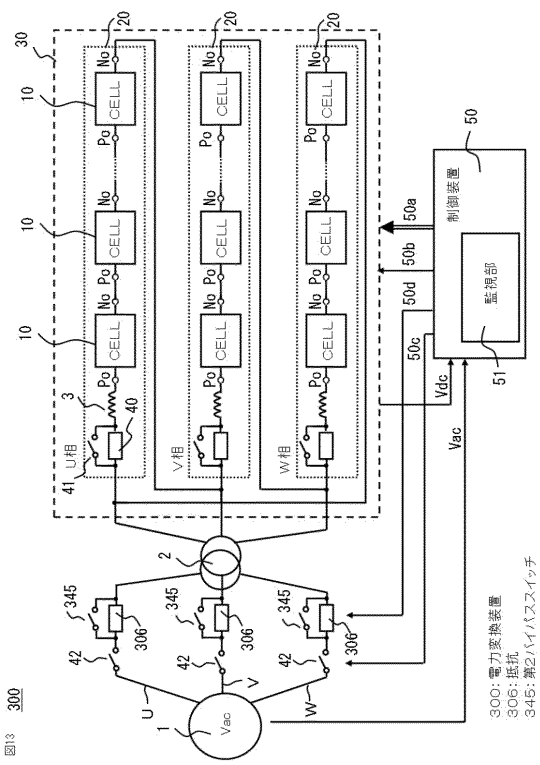


図13 300

フロントページの続き

(72)発明者 地道 拓志

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 小柳 公之

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 四宮 康博

東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内

(72)発明者 土谷 多一郎

東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内

Fターム(参考) 5H006 AA05 CA01 CA12 CB01 CC03 DB01 DC05 FA01 FA04

5H007 AA17 CA01 CB12 CC06 CC12 DB01 DC05 FA01 FA02 FA13