

(21)申請案號：101141129

(22)申請日：中華民國 101 (2012) 年 11 月 06 日

(51)Int. Cl. : **H01L31/18 (2006.01)**

B81B3/00 (2006.01)

G02B26/08 (2006.01)

(71)申請人：亞太優勢微系統股份有限公司 (中華民國) ASIA PACIFIC MICROSYSTEMS, INC.
(TW)

新竹縣寶山鄉新竹科學工業園區研發六路 2 號

(72)發明人：謝哲偉 XIE, ZHE WEI (TW)；蘇漢堂 (TW)

(74)代理人：高玉駿；楊祺雄

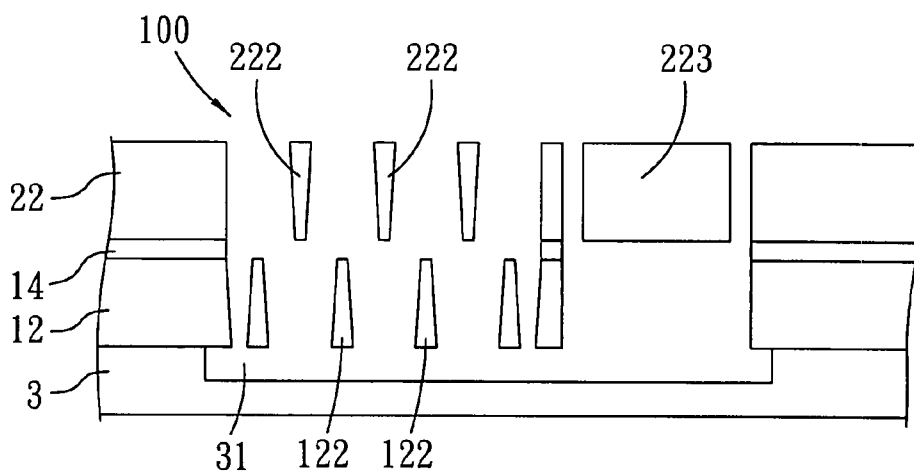
申請實體審查：有 申請專利範圍項數：12 項 圖式數：20 共 31 頁

(54)名稱

自對準垂直式梳狀傳感器及其製作方法

(57)摘要

一種自對準垂直式梳狀傳感器及其製作方法，係將一具有阻擋層、第一元件層及第一遮罩層的第一晶圓與一具有第二元件層、第二遮罩層的第二晶圓接合，其中阻擋層介於第一元件層與第二元件層之間，且在兩晶圓接合前，先圖案化阻擋層以形成聯集圖案用以定義預定在第一元件層形成的第一齒狀部及預定在第二元件層形成的第二齒狀部的結構。藉由阻擋層作為蝕刻第一元件層及蝕刻第二元件層時的蝕刻遮罩，使第一齒狀部構成的梳狀結構與第二齒狀部構成的梳狀結構上下自對準，且呈上下兩排錯位排列。



3：第三晶圓

12：第一元件層

14：阻擋層

22：第二元件層

31：凹槽

100：垂直式梳狀傳感器

122：第一齒狀部

222：第二齒狀部

223：微掃描面鏡

圖14

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：101141129

※ 申請日：101.11.06

※IPC 分類： H01L 31/18 (2006.1)
B81B 3/00 (2006.1)
G02B 26/08 (2006.1)

一、發明名稱：(中文/英文)

自對準垂直式梳狀傳感器及其製作方法

二、中文發明摘要：

一種自對準垂直式梳狀傳感器及其製作方法，係將一具有阻擋層、第一元件層及第一遮罩層的第一晶圓與一具有第二元件層、第二遮罩層的第二晶圓接合，其中阻擋層介於第一元件層與第二元件層之間，且在兩晶圓接合前，先圖案化阻擋層以形成聯集圖案用以定義預定在第一元件層形成的第一齒狀部及預定在第二元件層形成的第二齒狀部的結構。藉由阻擋層作為蝕刻第一元件層及蝕刻第二元件層時的蝕刻遮罩，使第一齒狀部構成的梳狀結構與第二齒狀部構成的梳狀結構上下自對準，且呈上下兩排錯位排列。

三、英文發明摘要：

四、指定代表圖：

(一)本案指定代表圖為：圖 (14)。

(二)本代表圖之元件符號簡單說明：

12 …… 第一元件層	3 …… 第三晶圓
122 …… 第一齒狀部	31 …… 凹槽
14 …… 阻擋層	100 …… 垂直式梳狀傳感
22 …… 第二元件層	器
222 …… 第二齒狀部	
223 …… 微掃描面鏡	

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種的垂直式梳狀傳感器及其製作方法，特別是指一種自對準垂直式梳狀傳感器的製作方法及以該方法製成的垂直式梳狀傳感器。

【先前技術】

目前在光學微機電領域中以微掃描面鏡(micro scanning mirror)為應用最廣泛的關鍵元件，而且常見以垂直式梳狀傳感器(vertical comb drive actuator)致動。由於垂直式梳狀傳感器上下兩排的梳齒結構需要精確對準，使上下兩排梳齒結構能相對運動且相對運動時能保持一定間隙，以避免在相對運動時產生受力不均而出現不穩定的運動行為，因而大幅降低傳感器效能。

一般製作垂直梳狀傳感器大多是由一晶圓的兩面分別以黃光微影製程定義上下兩排的梳齒結構，再分別由該晶圓兩面所定義的圖形蝕刻而形成梳齒結構，然而此方法容易存在對準誤差，使上下兩排的梳齒結構無法完全精確對準。因此已有人提出以自對準方式來製作垂直式梳狀傳感器的方法，例如美國專利 US 6612029 及美國專利公開案 US 20070241076 所揭露者。現有自對準方式的製法通常先在一晶圓表面經由兩次黃光微影製程製造出兩層不同材質而具有不同蝕刻選擇比的蝕刻阻擋層，再分段利用該等蝕刻阻擋層來形成上下兩排梳齒結構。但是此種方法在梳齒結構之深寬比因元件性能需求日益增加而提高時，當其由

晶圓的同一表面進一步蝕刻形成第二排梳齒結構，會因為第二排梳齒結構較遠離定義圖形的蝕刻阻擋層，在經過長距離的蝕刻後使得第二排梳齒結構的線寬會與原先定義的寬度產生落差，而使得第二排梳齒結構的外形不如原本預期的外形。此外，例如 US 20070241076 所公開的第二實施例中，其在兩層元件層之間夾置一絕緣層，在移除該絕緣層時會因蝕刻離子難以進入高深寬比的溝槽結構而造成該絕緣層難以蝕刻，進而導致第二排梳齒結構無法或難以精確定義。若用其他等向性蝕刻方式來移除該絕緣層，則是會造成該絕緣層側向蝕刻，亦會使第二排梳齒結構的外形不如原本預期的外形。

【發明內容】

因此，本發明之一目的，即在提供一種適合製作高深寬比結構且能自對準之垂直式梳狀傳感器的製作方法。

本發明之另一目的，提供一種垂直式梳狀傳感器。

於是，本發明自對準垂直式梳狀傳感器的製作方法，步驟包含：

提供一第一晶圓，該第一晶圓具有一第一元件層、一被覆於該第一元件層之一側的第一遮罩層及一被覆於該第一元件層另一側的阻擋層；

圖案化該阻擋層，形成多個分別貫穿該阻擋層且相間隔排列的穿槽；

提供一第二晶圓，該第二晶圓具有一第二元件層及一被覆於該第二元件層之一側的第二遮罩層，並將該第二晶

圖與該第一晶圓以該第二元件層與圖案化的該阻擋層面對面相對接合；

圖案化該第一遮罩層，以定義預定蝕刻該第一元件層的區域；

圖案化該第二遮罩層，以定義預定蝕刻該第二元件層的區域；及

分別蝕刻該第一元件層及該第二元件層，以分別在該第一元件層形成多個第一齒狀部及在該第二元件層形成多個第二齒狀部，使該等第二齒狀部與該等第一齒狀部上下錯位排列，並可相對運動，其中蝕刻步驟包含

以該第一遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻該第一元件層，

以該第二遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻該第二元件層，

以該阻擋層做為蝕刻遮罩蝕刻該第一元件層，及

以該阻擋層做為蝕刻遮罩蝕刻該第二元件層。

前述步驟的實施順序可以調整，並不以本說明書描述步驟的前後順序為限。

其中，該阻擋層連接於該等第一齒狀部及該等第二齒狀部的部分進一步被移除，而在該等第一齒狀部及該等第二齒狀部之間形成一氣隙。

其中，該等第一齒狀部的寬度朝該阻擋層的方向漸縮及/或該等第二齒狀部的寬度朝該阻擋層的方向漸縮。

進一步地，該製作方法的步驟還包含：提供一第三晶

圖與移除該第一遮罩層後的該第一元件層面對面接合，而該第三晶圓亦可預先形成一凹槽以提供可動結構額外的運動空間。

本發明垂直式梳狀傳感器，包含：多個彼此間隔排成一排的第一齒狀部及多個彼此間隔排成一排的第二齒狀部，該等第一齒狀部與該等第二齒狀部呈上下兩排錯位排列且上下間隔一氣隙而在垂直方向及水平方向不重疊，而且該等第一齒狀部及/或該等第二齒狀部的寬度朝向該氣隙方向漸縮。

其中，兩兩相鄰的第一齒狀部與第二齒狀部之間在水平方向的間距皆相同。

其中，第一齒狀部、氣隙及第二齒狀部在垂直方向的高度總和與兩兩相鄰的第一齒狀部與第二齒狀部之間在水平方向的間距之比值介於 10-80。

本發明之功效：本發明自對準垂直式梳狀傳感器的製作方法能夠使該等第一齒狀部構成的梳狀結構與該等第二齒狀部構成的梳狀結構自對準，且使第一齒狀部與第二齒狀部在高深寬比結構下能具有預期的外形，並能克服介於上下梳狀結構之間的絕緣層難以移除的製程限制，以滿足垂直式梳狀傳感器大位移量與低操作電壓的需求。進一步地，該製造方法能使該等第一齒狀部及該等第二齒狀部的寬度朝向該氣隙方向漸縮，從而使垂直式梳狀傳感器若用於致動時能減少驅動電壓，而若用於感測時則能增加感測之電容變化。

【實施方式】

有關本發明之前述及其他技術內容、特點與功效，在以下配合參考圖式之較佳實施例的詳細說明中，將可清楚的呈現。

在本發明被詳細描述之前，要注意的是，在以下的說明內容中，類似的元件是以相同的編號來表示。

圖 1 至圖 11 為說明本發明自對準垂直式梳狀傳感器的製作方法之第一較佳實施例的實施步驟的流程示意圖。該第一較佳實施例的步驟包含：

參閱圖 1，提供一第一晶圓 1，該第一晶圓 1 具有一第一基層 11、一第一元件層 12、一夾置於該第一基層 11 與該第一元件層 12 之間的第一遮罩層 13 及一被覆於該第一元件層 12 另一側的阻擋層 14。

參閱圖 2，圖案化該阻擋層 14，形成多個分別貫穿該阻擋層 14 且相間隔排列的穿槽 141 及多個分別介於兩兩相鄰的穿槽 141 之間的擋止部 142，該等穿槽 141 用以定義溝槽區，該等擋止部 142 用以定義齒狀區。此外，在該阻擋層 14 所形成的圖案中還包括了後續步驟中其它層所需之對準鍵(未圖示)，以提供後續各層對準時之基準。由於最關鍵的齒狀結構線寬與相對位置已由此步驟用單一光罩定義完成自對準，使後續對準與線寬要求較寬鬆而容易執行。

參閱圖 3，以該阻擋層 14 做為蝕刻遮罩蝕刻該第一元件層 12，形成多個分別對應該等穿槽 141 位置並貫穿該第一元件層 12 的第一溝槽 121，及多個分別對應該等擋止部

142 而介於兩兩相鄰的第一溝槽 121 之間的第一齒狀部 122 。

參閱圖 4，提供一第二晶圓 2，該第二晶圓 2 具有一第二基層 21、一第二元件層 22 及一夾置於該第二基層 21 與該第二元件層 22 之間的第二遮罩層 23，並將該第二晶圓 2 與該第一晶圓 1 以該第二元件層 22 與圖案化的該阻擋層 14 面對面相對接合。

參閱圖 5，移除該第一基層 11 以露出該第一遮罩層 13 。

參閱圖 6，圖案化該第一遮罩層 13，以定義預定蝕刻該第一元件層 12 的區域，其中對應該等第一齒狀部 122 的分佈區域中，一部分的該等第一齒狀部 122 預定被蝕刻、其餘該等第一齒狀部 122 被保護，預定被蝕刻與被保護的區域交錯設置，且相鄰預定被蝕刻的第一齒狀部 122 兩側的第一溝槽 121 被露出。在此步驟圖案化該第一遮罩層 13 的對準與線寬要求較寬鬆。

參閱圖 7，以該第一遮罩層 13 做為蝕刻遮罩配合該阻擋層 14 做為蝕刻停止層蝕刻該第一元件層 12，以移除已預定被蝕刻的第一齒狀部 122 而對應露出該阻擋層 14 的擋止部 142，亦即蝕刻移除部分在兩兩相鄰的第一溝槽 121 之間的該第一元件層 12。並進一步以該阻擋層 14 做為蝕刻遮罩蝕刻該第二元件層 22，形成多個分別通過露出的該等穿槽 141 蝕刻而成的第二溝槽 221 及多個分別介於兩兩相鄰第二溝槽 221 之間的第二齒狀部 222。

參閱圖 8，移除該第一遮罩層 13，再提供一第三晶圓 3 與該第一元件層 12 面對面接合，且該第三晶圓 3 預先形成一凹槽 31 以提供可動結構運動的空間。此步驟中用以接合晶圓的方法可採用晶圓陽極接合、晶圓融接接合、及晶圓共晶接合。

參閱圖 9，移除該第二基層 21 以露出該第二遮罩層 23 後，圖案化該第二遮罩層 23，以定義預定蝕刻該第二元件層 22 的區域，其中位於未被蝕刻的該等第一齒狀部 122 上的該等第二齒狀部 222 預定被蝕刻，其餘該等第二齒狀部 222 被保護。在此步驟圖案化該第二遮罩層 23 的對準與線寬要求亦較寬鬆。

參閱圖 10，以該第二遮罩層 23 做為蝕刻遮罩配合該阻擋層 14 做為蝕刻停止層蝕刻該第二元件層 22，蝕刻移除部分在兩兩相鄰的第二溝槽 221(見圖 9)之間的該第二元件層 22，以移除位於未被蝕刻的該等第一齒狀部 122 上的該等第二齒狀部 222，使未被蝕刻的該等第二齒狀部 222 與未被蝕刻的該等第一齒狀部 122 上下錯位排列。

參閱圖 11，釋放可動結構，使該等第二齒狀部 222 可相對該等第一齒狀部 122 運動。亦即將第二遮罩層 23 及露出的阻擋層 14 移除，使可動結構能自由運動，即形成垂直式梳狀傳感器 100。移除露出的阻擋層 14 後，在該等第二齒狀部 222 與該等第一齒狀部 122 可相對運動的結構之間形成一均勻的氣隙 G，另外在垂直式梳狀傳感器 100 的固定端(未圖示)阻擋層 14 被保留以用於絕緣。

詳細而言，在本實施例，該第一晶圓 1 是以一 SOI 晶圓(silicon on insulator wafer)為基材並於其表面沉積阻擋層 14 所形成。第二晶圓 2 亦為一 SOI 晶圓。其中第一遮罩層 13、阻擋層 14、第二遮罩層 23 皆以二氧化矽(SiO_2)製成，各層厚度約為 1-2 微米(μm)。第一元件層 12、第二元件層 22 的厚度約為 100 微米。第一基層 11、第二基層 22、第三晶圓 3 的厚度約為 400 微米。當然，前述材質及尺寸皆可依據實際需求調整，例如第一遮罩層 13、阻擋層 14、第二遮罩層 23 的材質也可以採用光阻材料或氮化矽(Si_3O_4)，不以本實施例為限。

此外，蝕刻第一溝槽 121 及第二溝槽 221 時，可以利用感應耦合電漿蝕刻(Inductively Coupled Plasma, ICP)技術或深反應離子蝕刻(Deep reactive-ion etching, DRIE)技術來進行，能夠形成高深寬比之結構。前述步驟利用在阻擋層 14 即先形成預定用來定義第一齒狀部 122 及第二齒狀部 222 結構的聯集圖形，並利用阻擋層 14 與第二晶圓 2 接合，使得在形成第一溝槽 121 及第二溝槽 221 時，都能由阻擋層 14 來定義結構。可以避免習知方法中最深的蝕刻處離定義於晶圓表面之蝕刻遮罩太遠而產生線寬的落差，並且可以使第一溝槽 121 及第二溝槽 221 自對準(self-aligned)。換言之，藉此能使第一齒狀部 122 構成的梳狀結構與第二齒狀部 222 構成的梳狀結構自對準，且第一齒狀部 122 與第二齒狀部 222 能具有預期的外形。如此亦能克服梳狀結構在高深寬比的情況下介於上下梳狀結構之間的絕緣層難

以移除的製程限制。

再者，由於已藉由阻擋層 14 形成第一齒狀部 122 與第二齒狀部 222 的精確結構尺寸且使上下排結構自對準，再利用圖案化第一遮罩層 13 及第二遮罩層 23 來分別定義欲進一步移除的第一齒狀部 122 與第二齒狀部 222 時，可定義較寬鬆的圖形且能藉由阻擋層 14 作為蝕刻停止層，使製程可以較容易進行。

如圖 11 所示，在本實施例，第二齒狀部 222 為可動結構的一部份，其它例如微掃描面鏡 223 的可動結構部分，亦能在此製程中一併形成。參閱圖 6 至圖 11，微掃描面鏡 223 的結構可在進一步移除部分第一齒狀部 122 與第二齒狀部 222 時一起定義出來。

在本實施例中，第一基層 11、第二基層 21 及第三晶圓 3 皆為支撐結構。

參閱圖 12 至圖 14，為說明本發明自對準垂直式梳狀傳感器的製作方法之第二較佳實施例的流程圖，該第二較佳實施例的實施步驟與第一較佳實施例大致相同，故在本實施例僅示出部分步驟來說明。該第二較佳實施例與該第一較佳實施例的差異僅在於：參閱圖 12 與圖 13，蝕刻形成第一溝槽 121 及第二溝槽 221 時藉由蝕刻條件調整，使該等第一溝槽 121 的寬度由該阻擋層 14 往該第一遮罩層 13 的方向漸縮及該等第二溝槽 221 的寬度由該阻擋層 14 往該第二遮罩層 23 的方向漸縮，而使該等第一齒狀部 122 的寬度朝該阻擋層 14 的方向漸縮及該等第二齒狀部 222 的寬度朝

該阻擋層 14 的方向漸縮。

參閱圖 14 與圖 15，在本實施例所形成的垂直式梳狀傳感器 100 即包含：多個彼此間隔排成一排的第一齒狀部 122 及多個彼此間隔排成一排的第二齒狀部 222，該等第一齒狀部 122 與該等第二齒狀部 222 呈上下兩排錯位排列且上下間隔一氣隙 G 而在垂直方向 Y 及水平方向 X 不重疊，而且兩兩相鄰的第一齒狀部 122 與第二齒狀部 222 之間在水平方向 X 的間距 W 皆相同。此外，該等第一齒狀部 122 及該等第二齒狀部 222 的寬度朝向該氣隙 G 方向漸縮。藉由該等第一齒狀部 122 及該等第二齒狀部 222 的寬度朝向該氣隙 G 方向漸縮的結構外形，若垂直式梳狀傳感器 100 用於致動時能減少驅動電壓，而若用於感測時則能增加感測之電容變化。再者，藉由本發明之製作方法，能夠製作出高深寬比的梳狀結構，可使第一齒狀部 122、氣隙 G 及第二齒狀部 222 在垂直方向 Y 的高度總和 L 與兩兩相鄰的第一齒狀部 122 與第二齒狀部 222 之間在水平方向 X 的間距 W 之比值達到介於 10-80，以滿足大位移量與低操作電壓的需求。

雖然在本實施例該等第一齒狀部 122 及該等第二齒狀部 222 的寬度均朝向該氣隙 G 方向漸縮，但是也可以選擇僅使該等第一齒狀部 122 或該等第二齒狀部 222 的寬度朝向該氣隙 G 方向漸縮，亦能具有用於致動時能減少驅動電壓，而用於感測時則能增加感測之電容變化的優點。

前述第一、第二較佳實施例的第二晶圓 2 亦可採用非

SOI 晶圓，而僅具有一第二元件層 22 及一被覆於第二元件層 22 之一側的第二遮罩層 23。亦即，第二晶圓 2 也可以不具有第二基層 21。如此，可以省略移除第二基層 21 的步驟，而其餘實施步驟則與前述第一、第二較佳實施例相同。

圖 16 至圖 20 為說明本發明自對準垂直式梳狀傳感器的製作方法之第三較佳實施例的流程圖。

參閱圖 16 與圖 17，第一晶圓 1 與第二晶圓 2 亦可在圖案化阻擋層 14 後即接合在一起。再移除第一基層 11 以露出第一遮罩層 13。

參閱圖 18，圖案化該第一遮罩層 13，並以該第一遮罩層 13 做為蝕刻遮罩配合該阻擋層 14 做為蝕刻停止層，蝕刻該第一元件層 12 形成部分第一齒狀部 122 的粗略形狀，且露出該阻擋層 14 的部分擋止部 142。在此步驟圖案化該第一遮罩層 13 的對準與線寬要求較寬鬆。進一步以該阻擋層 14 做為蝕刻遮罩蝕刻該第二元件層 22，形成多個分別通過露出的該等穿槽 141 蝕刻貫穿該第二元件層 22 的第二溝槽 221。且藉由露出的擋止部 142 精確定義第二齒狀部 222。

參閱圖 19，移除第一遮罩層 13 並可一併移除預定形成微掃描面鏡 223(見圖 20)之區域的阻擋層 14，以便於形成可動結構。再接合第三晶圓 3。

參閱圖 20，移除該第二基層 21 以圖案化該第二遮罩層 23。並以該第二遮罩層 23 做為蝕刻遮罩配合該阻擋層 14 做為蝕刻停止層，蝕刻移除部分在兩兩相鄰的第二溝槽 221

之間的該第二元件層 22，形成可動的第二齒狀部 222。在此步驟圖案化該第二遮罩層 23 的對準與線寬要求亦較寬鬆。進一步地以該阻擋層 14 做為蝕刻遮罩蝕刻該第一元件層 12，亦即以移除第二元件層 22 後所露出的擋止部 142 做為蝕刻遮罩蝕刻，精確定義第一齒狀部 122。藉此，利用阻擋層 14 分別定義第一齒狀部 122 及第二齒狀部 222，使上下兩排第一齒狀部 122 及第二齒狀部 222 能夠自對準。在本實施例，完成此步驟即能釋放可動結構，而第二遮罩層 23 以及阻擋層 14 中連接第一齒狀部 122 及第二齒狀部 222 的部分可以選擇移除或保留。

前述第三較佳實施例的第一晶圓 1 及第二晶圓 2 亦可採用非 SOI 晶圓，其中第一晶圓 1 可不具有第一基層 11，第二晶圓 2 可不具有第二基層 21。換言之，第一晶圓 1 可以僅具有一第一元件層 12 及分別被覆於第一元件層 12 兩相反側的一第一遮罩層 13 與一阻擋層 14。而且，第二晶圓 2 可以僅具有一第二元件層 22 及一被覆於第二元件層 22 之一側的第二遮罩層 23。如此，可以省略移除第一基層 11、第二基層 21 的步驟，其餘實施步驟則與前述第三較佳實施例相同。

綜上所述，本發明自對準垂直式梳狀傳感器的製作方法能夠使第一齒狀部 122 構成的梳狀結構與第二齒狀部 222 構成的梳狀結構自對準，且使第一齒狀部 122 與第二齒狀部 222 在高深寬比結構下能具有預期的外形，並能克服介於上下梳狀結構之間的絕緣層難以移除的製程限制，以滿

足垂直式梳狀傳感器 100 大位移量與低操作電壓的需求。進一步地，該製造方法能使該等第一齒狀部 122 及該等第二齒狀部 222 的寬度朝向該氣隙 G 方向漸縮，從而使垂直式梳狀傳感器 100 若用於致動時能減少驅動電壓，而若用於感測時則能增加感測之電容變化。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利範圍及發明說明內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

圖 1 至圖 11 是說明本發明自對準垂直式梳狀傳感器的製作方法之第一較佳實施例的實施步驟的流程示意圖；

圖 12 至圖 14 是說明本發明自對準垂直式梳狀傳感器的製作方法之第二較佳實施例的一部分實施步驟的流程示意圖；

圖 15 是截取圖 14 中部分區域的放大圖，說明本發明垂直式梳狀傳感器的一較佳實施例；及

圖 16 至圖 20 是說明本發明自對準垂直式梳狀傳感器的製作方法之第三較佳實施例的實施步驟的流程示意圖。

【主要元件符號說明】

1	第一晶圓	22	第二元件層
11	第一基層	221	第二溝槽
12	第一元件層	222	第二齒狀部
121	第一溝槽	223	微掃描面鏡
122	第一齒狀部	23	第二遮罩層
13	第一遮罩層	3	第三晶圓
14	阻擋層	31	凹槽
141	穿槽	100	垂直式梳狀傳感器
142	擋止部	G	氣隙
2	第二晶圓		
21	第二基層		

七、申請專利範圍：

1. 一種自對準垂直式梳狀傳感器的製作方法，步驟包含：

提供一第一晶圓，該第一晶圓具有一第一元件層、一被覆於該第一元件層之一側的第一遮罩層及一被覆於該第一元件層另一側的阻擋層；

圖案化該阻擋層，形成多個分別貫穿該阻擋層且相間隔排列的穿槽；

提供一第二晶圓，該第二晶圓具有一第二元件層及一被覆於該第二元件層之一側的第二遮罩層，並將該第二晶圓與該第一晶圓以該第二元件層與圖案化的該阻擋層面對面相對接合；

圖案化該第一遮罩層，以定義預定蝕刻該第一元件層的區域；

圖案化該第二遮罩層，以定義預定蝕刻該第二元件層的區域；及

分別蝕刻該第一元件層及該第二元件層，以分別在該第一元件層形成多個第一齒狀部及在該第二元件層形成多個第二齒狀部，使該等第二齒狀部與該等第一齒狀部上下錯位排列，並可相對運動，其中蝕刻步驟包含

以該第一遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻該第一元件層，

以該第二遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻該第二元件層，

以該阻擋層做為蝕刻遮罩蝕刻該第一元件層，

及

以該阻擋層做為蝕刻遮罩蝕刻該第二元件層。

2. 依據申請專利範圍第 1 項所述之自對準垂直式梳狀傳感器的製作方法，其中，該阻擋層連接於該等第一齒狀部及該等第二齒狀部的部分進一步被移除，而在該等第一齒狀部及該等第二齒狀部之間形成一氣隙。
3. 依據申請專利範圍第 1 項所述之自對準垂直式梳狀傳感器的製作方法，其中，該等第一齒狀部的寬度朝該阻擋層的方向漸縮及/或該等第二齒狀部的寬度朝該阻擋層的方向漸縮。
4. 依據申請專利範圍第 1 項所述之自對準垂直式梳狀傳感器的製作方法，其步驟還包含：提供一第三晶圓與移除該第一遮罩層後的該第一元件層面對面接合。
5. 依據申請專利範圍第 4 項所述之自對準垂直式梳狀傳感器的製作方法，其中，該第三晶圓還預先形成一凹槽以提供可動結構運動的空間。
6. 依據申請專利範圍第 1 項所述之自對準垂直式梳狀傳感器的製作方法，其中蝕刻該第一元件層及該第二元件層的步驟包含如下順序：

在接合該第一晶圓與該第二晶圓之前，以該阻擋層做為蝕刻遮罩蝕刻該第一元件層，通過該等穿槽形成多個分別貫穿該第一元件層的第一溝槽，

接合該第一晶圓與該第二晶圓之後，以該第一遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻移

除部分在兩兩相鄰的第一溝槽之間的該第一元件層，形成該等第一齒狀部，

進一步以該阻擋層做為蝕刻遮罩蝕刻該第二元件層，形成多個分別通過露出的該等穿槽蝕刻貫穿該第二元件層的第二溝槽，

再以該第二遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻移除部分在兩兩相鄰的第二溝槽之間的該第二元件層，形成該等第二齒狀部。

7. 依據申請專利範圍第 1 項所述之自對準垂直式梳狀傳感器的製作方法，其中蝕刻該第一元件層及該第二元件層的步驟包含如下順序：

接合該第一晶圓與該第二晶圓之後，以該第一遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻該第一元件層形成部分該等第一齒狀部的粗略形狀，

進一步以該阻擋層做為蝕刻遮罩蝕刻該第二元件層，形成多個分別通過露出的該等穿槽蝕刻貫穿該第二元件層的第二溝槽，

再以該第二遮罩層做為蝕刻遮罩配合該阻擋層做為蝕刻停止層，蝕刻移除部分在兩兩相鄰的第二溝槽之間的該第二元件層，形成該等第二齒狀部，

進一步以該阻擋層做為蝕刻遮罩蝕刻該第一元件層，形成該等第一齒狀部。

8. 依據申請專利範圍第 1 項所述之自對準垂直式梳狀傳感器的製作方法，其中，該第一晶圓還具有一第一基層，

且該第一遮罩層夾置於該第一基層與該第一元件層之間，在該第一晶圓與該第二晶圓接合後且在圖案化該第一遮罩層之前移除該第一基層。

9. 依據申請專利範圍第 8 項所述之自對準垂直式梳狀傳感器的製作方法，其中，該第二晶圓還具有一第二基層，且該第二遮罩層夾置於該第二基層與該第二元件層之間，在該第一晶圓與該第二晶圓接合後且在圖案化該第二遮罩層之前移除該第二基層。

10. 一種垂直式梳狀傳感器，包含：多個彼此間隔排成一排的第一齒狀部及多個彼此間隔排成一排的第二齒狀部，該等第一齒狀部與該等第二齒狀部呈上下兩排錯位排列且上下間隔一氣隙而在垂直方向及水平方向不重疊，而且該等第一齒狀部及/或該等第二齒狀部的寬度朝向該氣隙方向漸縮。

11. 依據申請專利範圍第 10 項所述之垂直式梳狀傳感器，其中，兩兩相鄰的第一齒狀部與第二齒狀部之間在水平方向的間距皆相同。

12. 依據申請專利範圍第 10 項所述之垂直式梳狀傳感器，其中，第一齒狀部、氣隙及第二齒狀部在垂直方向的高度總和與兩兩相鄰的第一齒狀部與第二齒狀部之間在水平方向的間距之比值介於 10-80。

八、圖式：

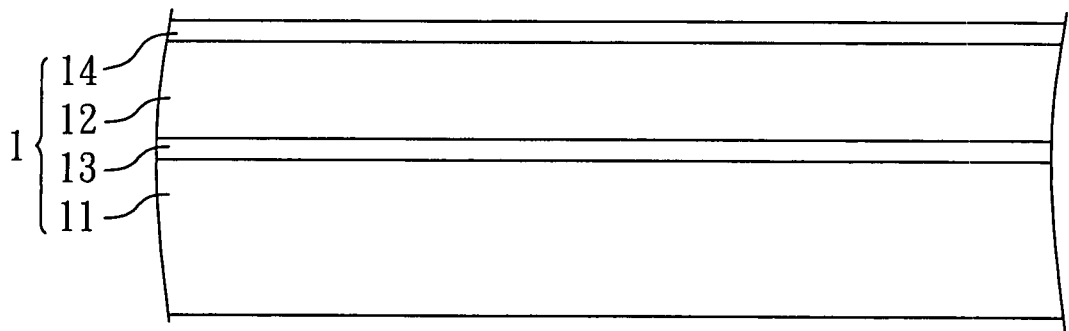


圖1

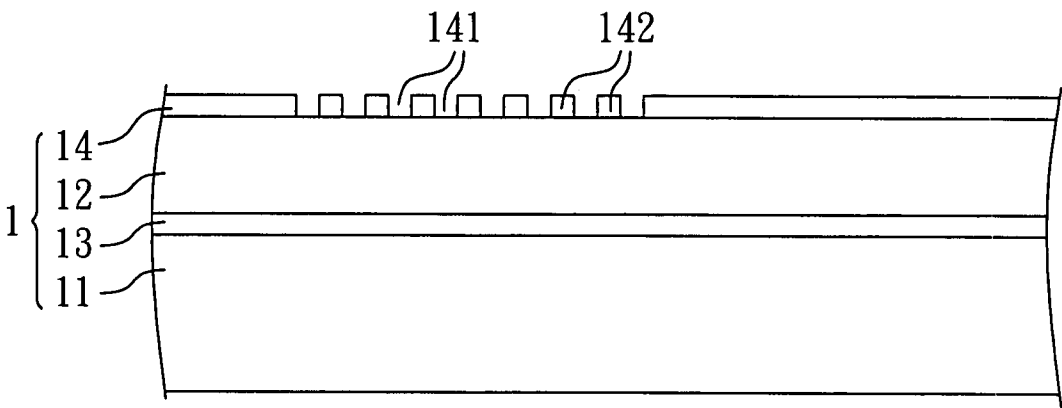


圖2

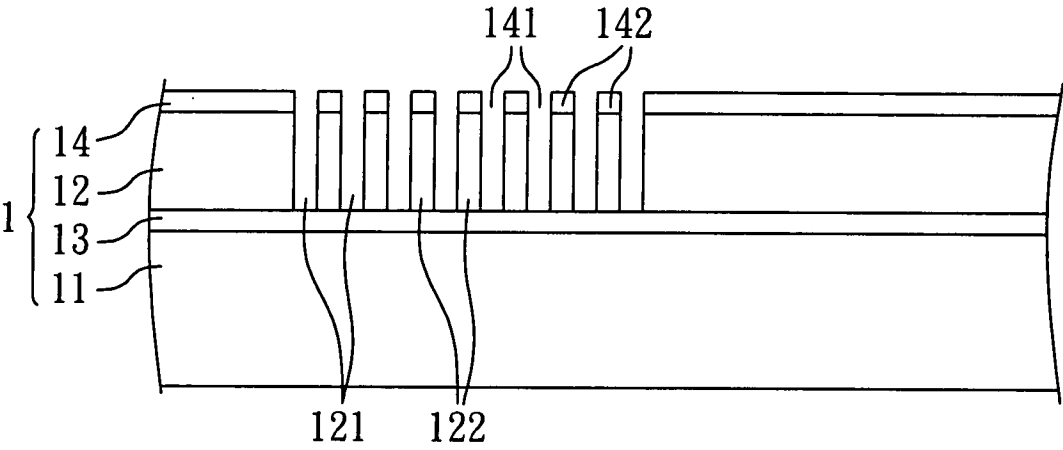


圖3

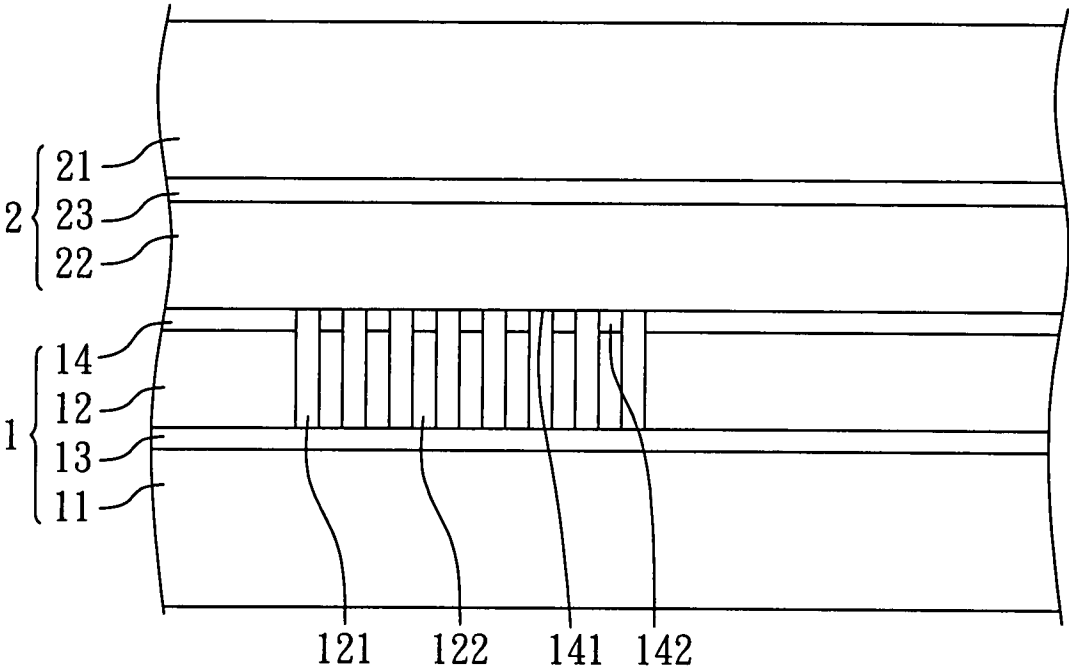


圖4

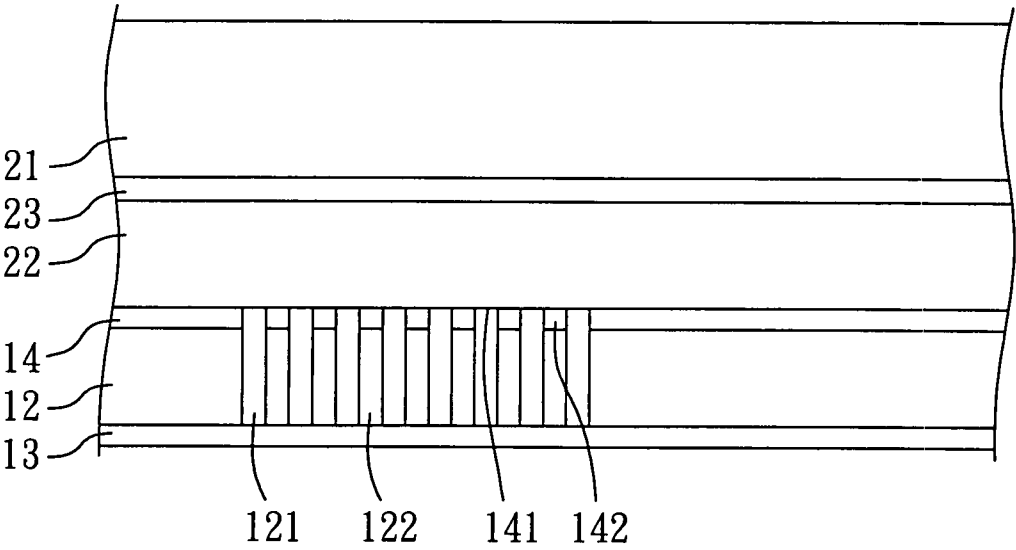


圖5

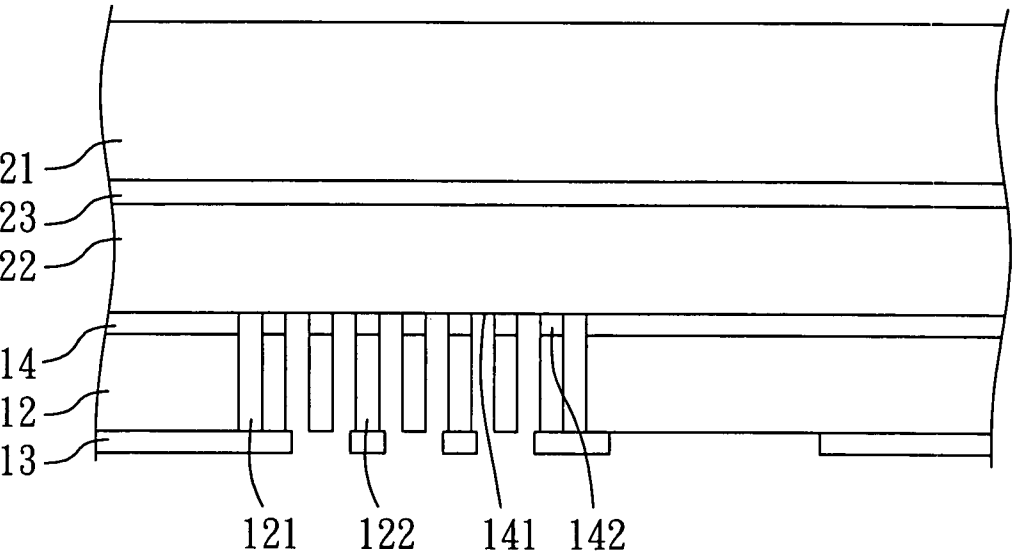


圖6

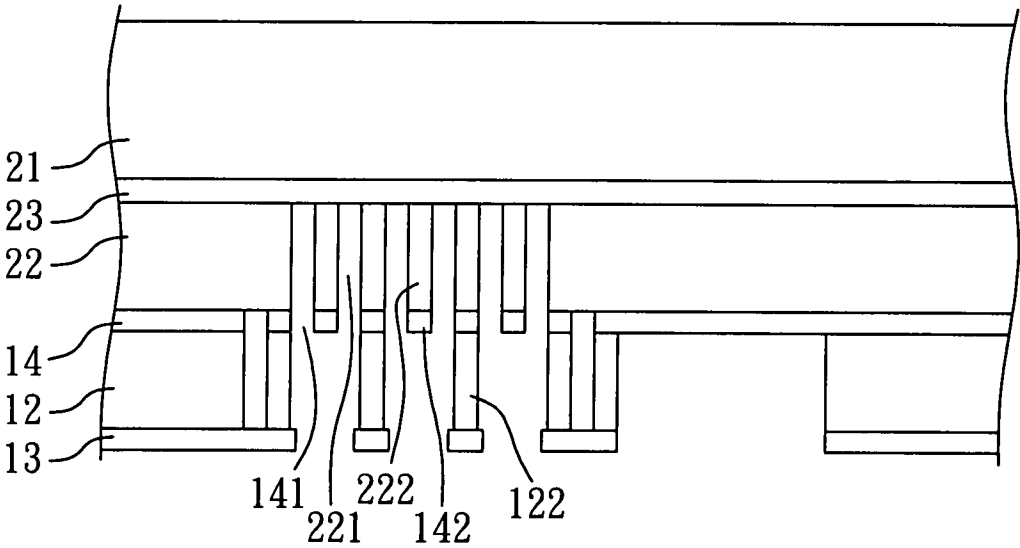


圖 7

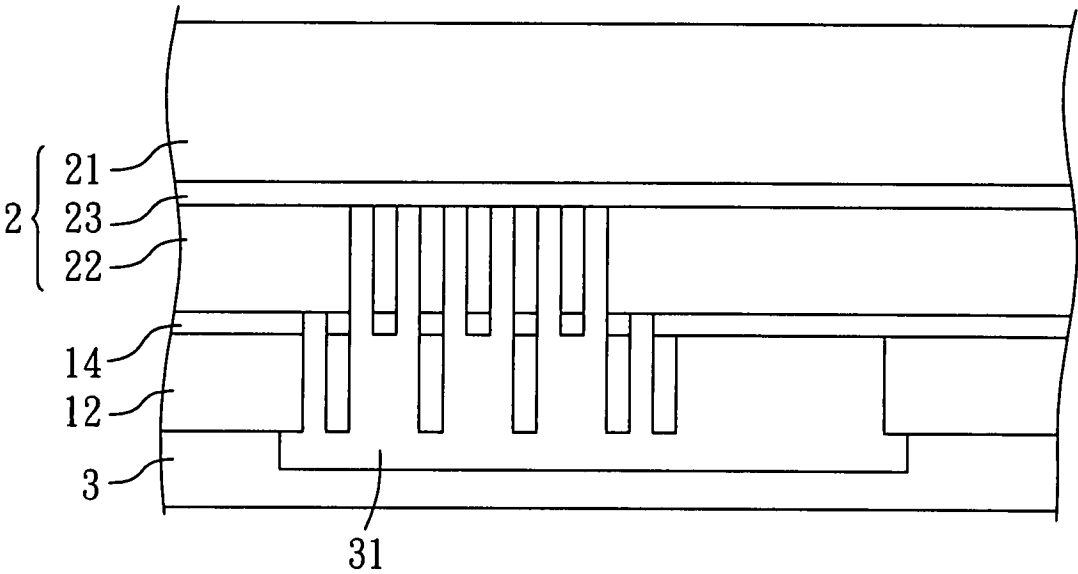


圖 8

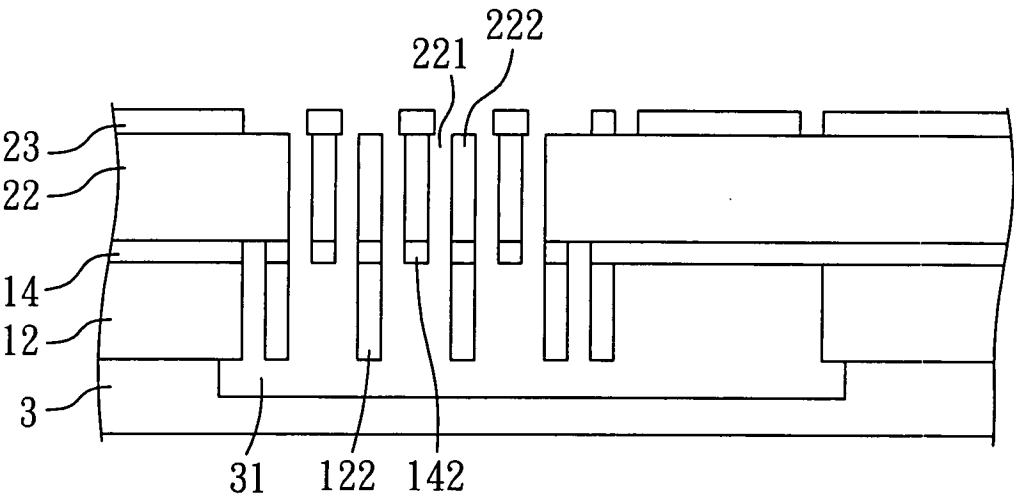


圖9

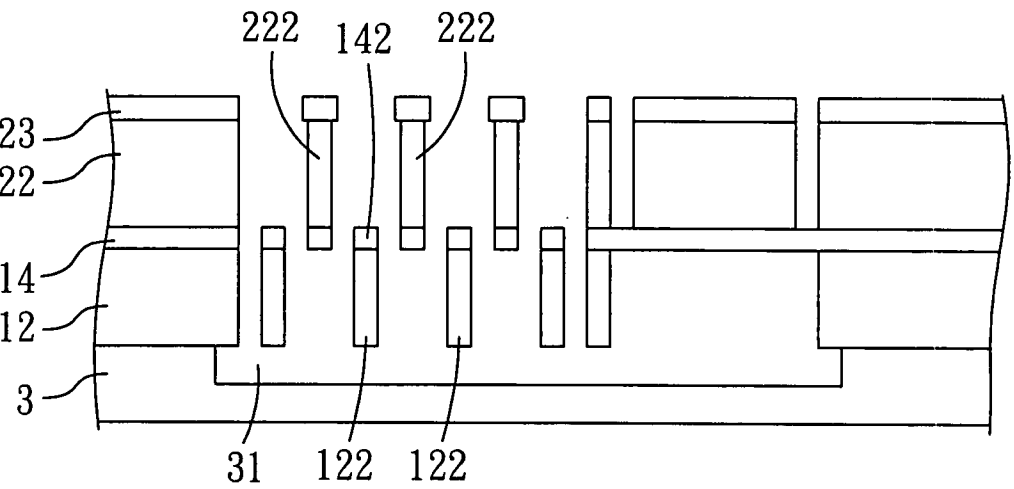


圖10

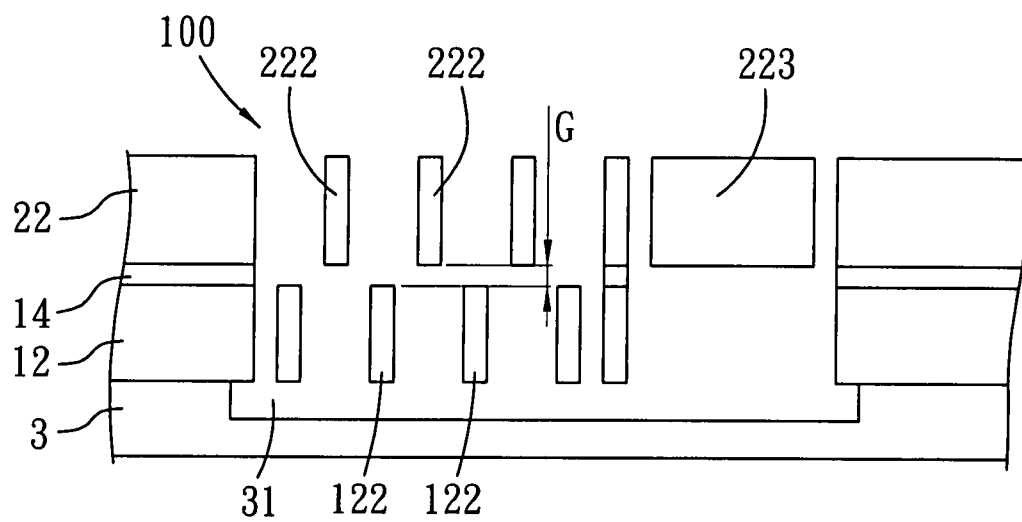


圖 11

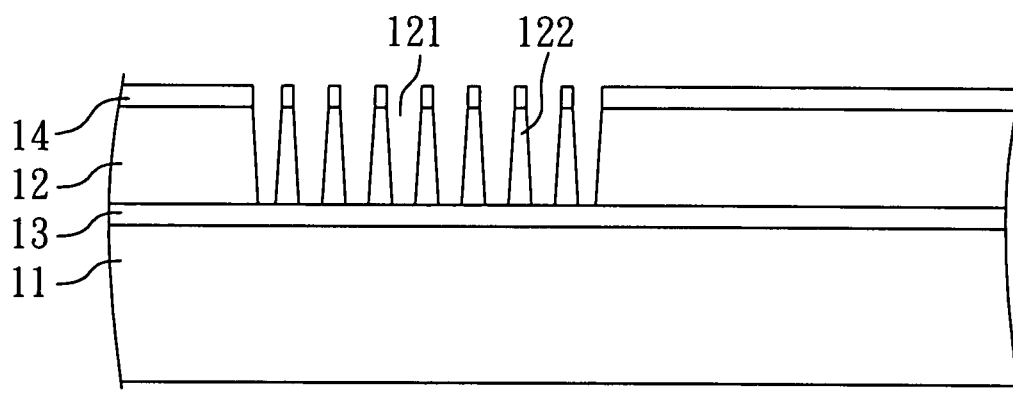


圖 12

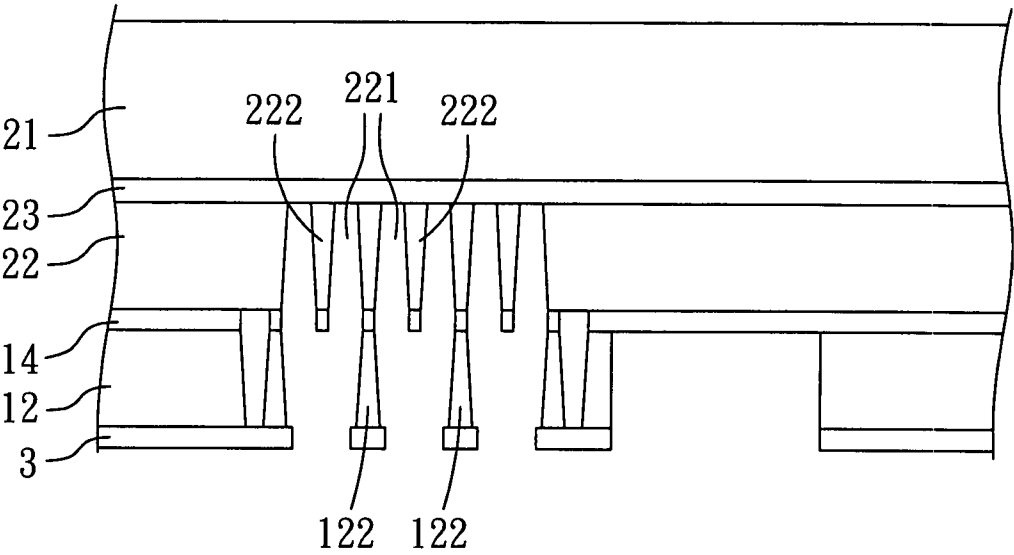


圖13

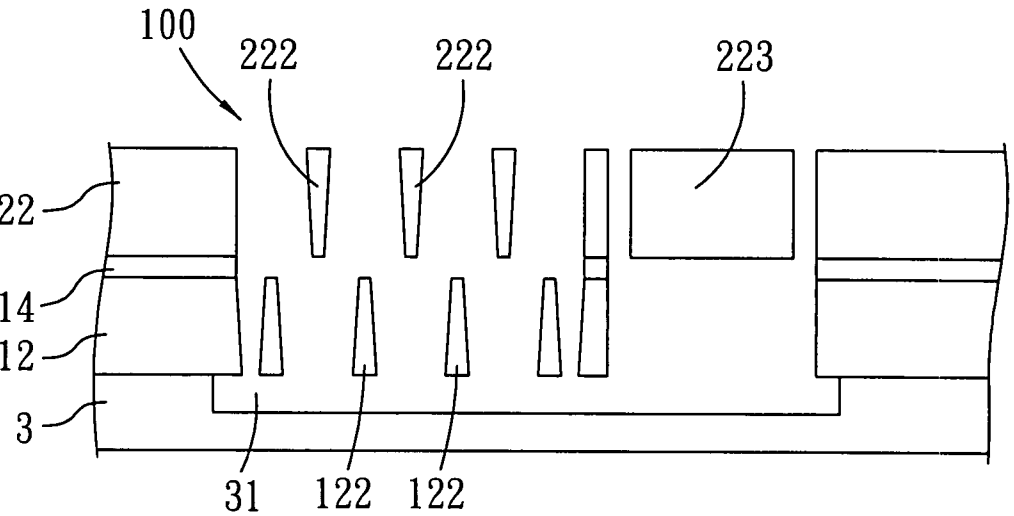


圖14

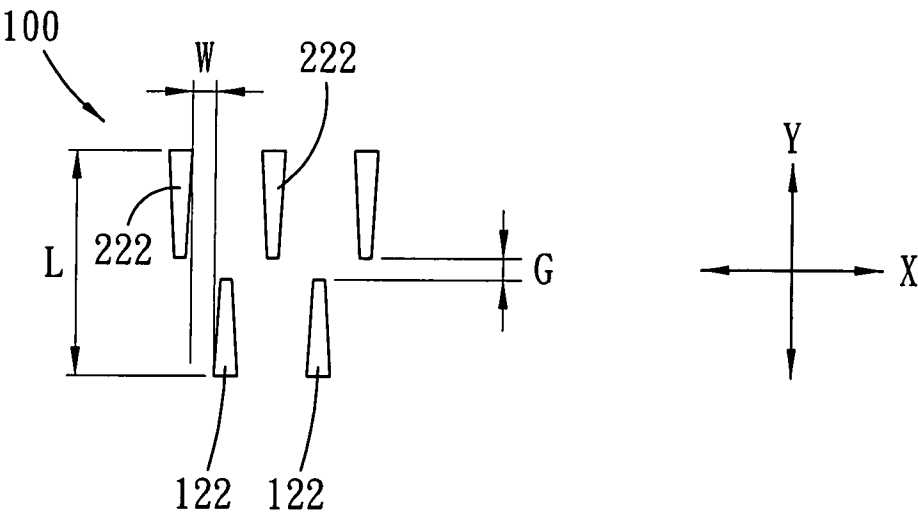


圖 15

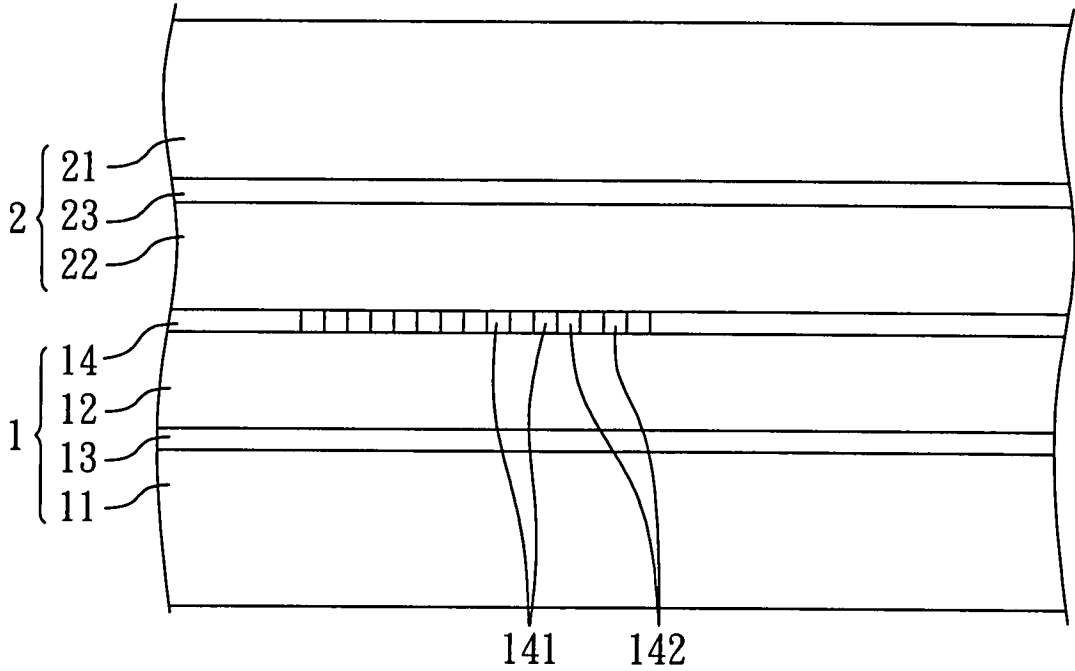


圖 16

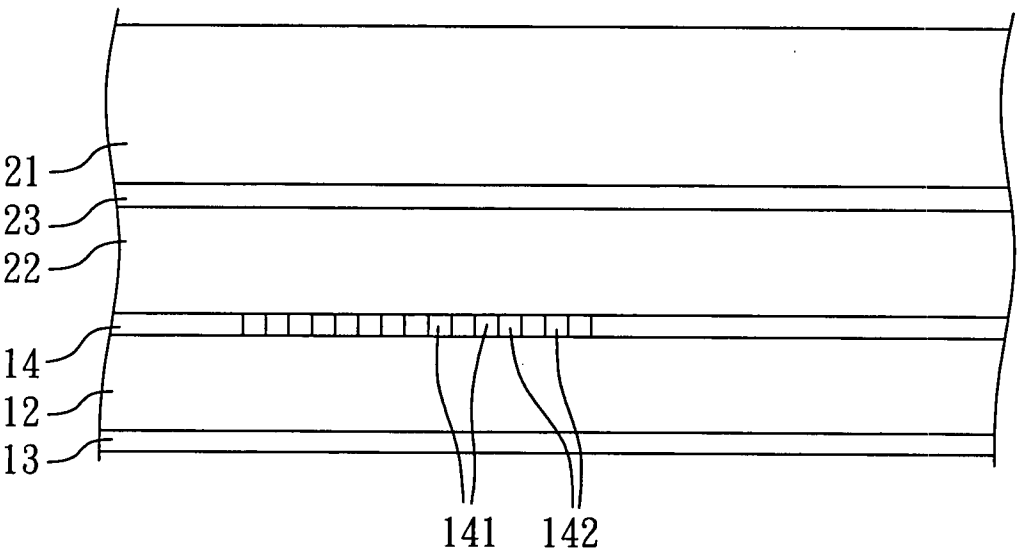


圖17

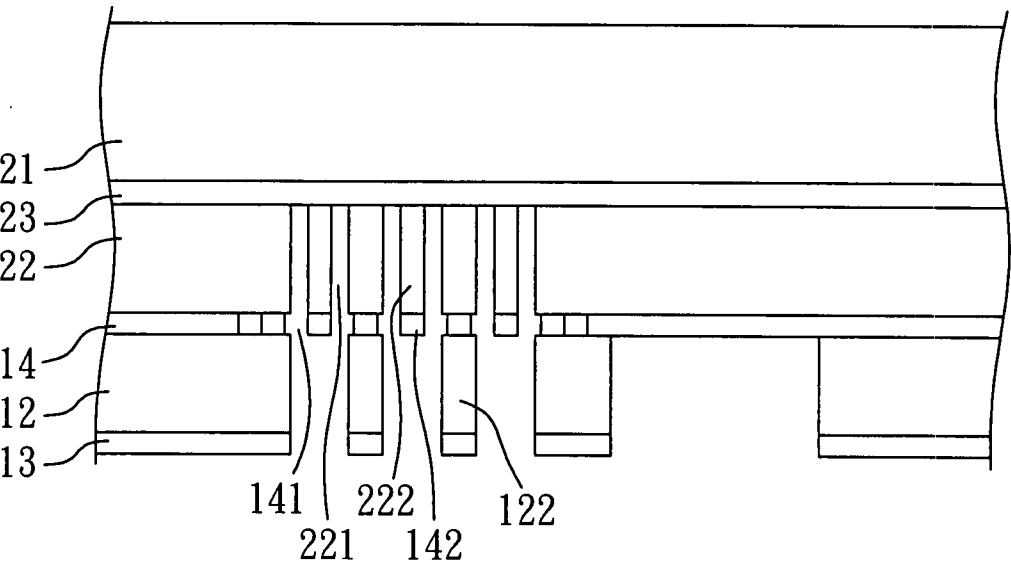


圖18

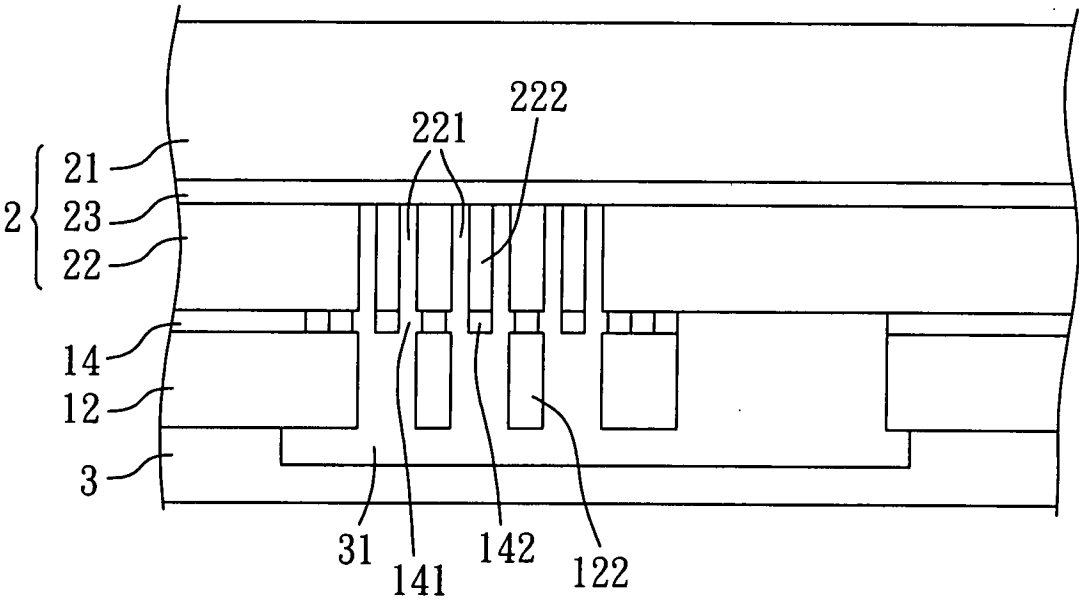


圖 19

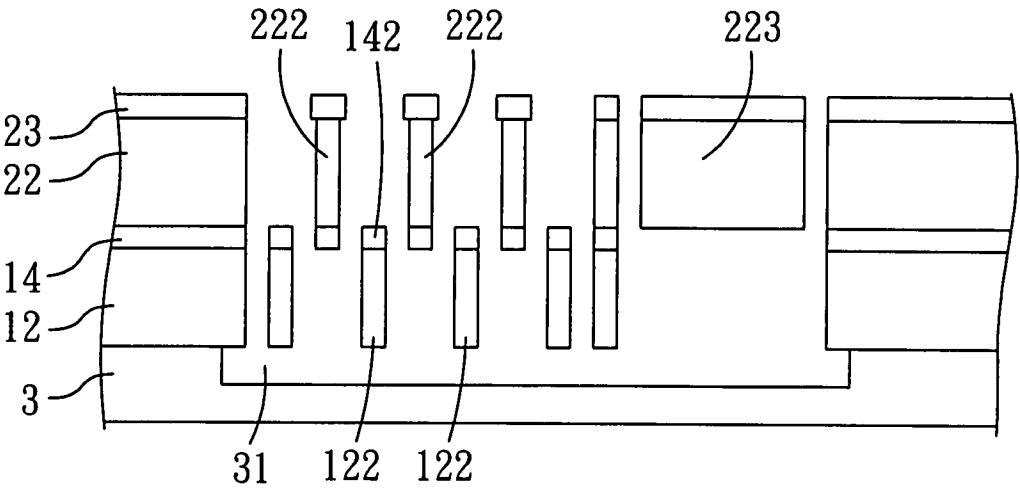


圖 20