(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 2 月 1 日 (01.02.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/018886 A1

(51) 国际专利分类号:
G09G 3/3208 (2016.01) *G09G 3/36* (2006.01)

(21) 国际申请号: PCT/CN2017/074394

(22) 国际申请日: 2017 年 2 月 22 日 (22.02.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610615542.9 2016年7月29日 (29.07.2016) CN

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。

(72) 发明人: 马占洁 (MA, Zhanjie); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路10号1号楼10层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) **Title:** DRIVE CIRCUIT, DISPLAY PANEL, DISPLAY DEVICE, AND DRIVE METHOD

(54) **发明名称**: 驱动电路、显示面板、显示设备及驱动方法

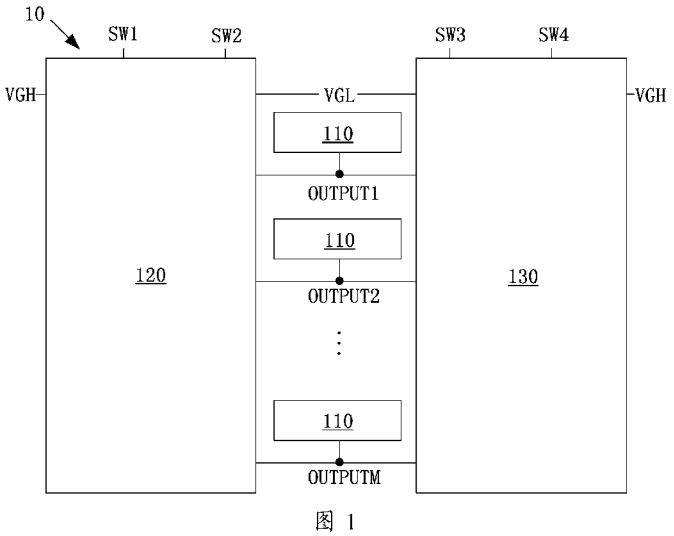


图 1

(57) **Abstract:** A drive circuit (10), a display panel (20), a display device (1), and a drive method. The drive circuit (10) comprises: a plurality of shift registers (110); a first switch circuit (120) connected to the shift registers (110) and configured to selectively output, according to a first control signal (SW1) and a second control signal (SW2), output signals (OUTPUT) of the shift registers (110) or a first voltage (VGH); and a second switch circuit (130) connected to the shift registers (110) and configured to selectively output, according to a third control signal (SW3) and a fourth control signal (SW4), output signals (OUTPUT) of the shift registers (110) or the first voltage (VGH). A set of the shift registers (110) can simultaneously or individually drive two display areas, thereby saving the shift registers (110) and enabling display areas to operate individually, reducing power consumption and saving power energy.

WO 2018/018886 A1

[见续页]

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种驱动电路(10)、显示面板(20)、显示设备(1)及驱动方法。该驱动电路(10)包括：多个移位寄存器(110)；与所述移位寄存器(110)连接的第一开关电路(120)，被配置为根据第一控制信号(SW1)和第二控制信号(SW2)选择性输出所述移位寄存器(110)的输出信号(OUTPUT)或第一电压(VGH)；以及与所述移位寄存器(110)连接的第二开关电路(130)，被配置为根据第三控制信号(SW3)和第四控制信号(SW4)选择性输出所述移位寄存器(110)的输出信号(OUTPUT)或所述第一电压(VGH)。一组移位寄存器(110)可同时或分别驱动两个显示区，这可以节省移位寄存器(110)，实现显示区的独立工作，并且降低功耗，节省电能。

驱动电路、显示面板、显示设备及驱动方法

技术领域

本公开的实施例涉及一种驱动电路、显示面板、显示设备及驱动方法。

背景技术

在显示领域，有机发光二极管（OLED）显示面板具有自发光、对比度高、厚度薄、视角广、反应速度快、可用于挠曲性面板、使用温度范围广、制造简单等特点，具有广阔的发展前景。

栅极驱动电路基板（Gate-driver on Array，GOA）技术是通过光刻工艺将栅极驱动电路直接集成在显示装置的阵列基板上。GOA 电路通常包括多个级联的移位寄存器，每个移位寄存器均对应一行栅线。

发明内容

本公开的实施例提供一种驱动电路，包括：多个移位寄存器；与所述移位寄存器连接的第一开关电路，被配置为根据第一控制信号和第二控制信号选择性输出所述移位寄存器的输出信号或第一电压；以及与所述移位寄存器连接的第二开关电路，被配置为根据第三控制信号和第四控制信号选择性输出所述移位寄存器的输出信号或所述第一电压。

例如，在本公开实施例提供的驱动电路中，所述第一开关电路包括：第一控制子电路，被配置为根据所述第一控制信号和所述第二控制信号选择性输出所述第一电压或第二电压到第一节点；多个第一开关子电路，被配置为根据所述第一控制信号和所述第一节点的电压向第一显示屏选择性输出所述移位寄存器的输出信号或所述第一电压，所述第二开关电路包括：第二控制子电路，被配置为根据所述第三控制信号和所述第四控制信号选择性输出所述第一电压或所述第二电压到第二节点；多个第二开关子电路，被配置为根据所述第四控制信号和所述第二节点的电压向第二显示屏选择性输出所述移位寄存器的输出信号或所述第一电压。

例如，在本公开实施例提供的驱动电路中，所述第一控制子电路包括第

一晶体管和第二晶体管，每个所述第一开关子电路包括第五晶体管和第六晶体管，所述第二控制子电路包括第三晶体管和第四晶体管，每个所述第二开关子电路包括第七晶体管和第八晶体管。

例如，在本公开实施例提供的驱动电路中，所述第一晶体管的第一极与第一电压端连接以便接收所述第一电压，所述第一晶体管的栅极与第一控制信号端连接以便接收所述第一控制信号，所述第一晶体管的第二极与所述第一节点连接；所述第二晶体管的第一极与所述第一节点连接，所述第二晶体管的栅极与第二控制信号端连接以便接收所述第二控制信号，所述第二晶体管的第二极与第二电压端连接以便接收所述第二电压；所述第三晶体管的第一极与所述第二节点连接，所述第三晶体管的栅极与第三控制信号端连接以便接收所述第三控制信号，所述第三晶体管的第二极与所述第二电压端连接以便接收所述第二电压；所述第四晶体管的第一极与所述第一电压端连接以便接收所述第一电压，所述第四晶体管的栅极与第四控制信号端连接以便接收第四控制信号，所述第四晶体管的第二极与所述第二节点连接；所述第五晶体管的第一极与所述第一电压端连接以便接收所述第一电压，所述第五晶体管的栅极与所述第一控制信号端连接以便接收所述第一控制信号，所述第五晶体管的第二极与所述第六晶体管的第二极连接；所述第六晶体管的第一极与所述移位寄存器连接以便接收所述移位寄存器的输出信号，所述第六晶体管的栅极与所述第一节点连接；所述第七晶体管的第一极与所述第一电压端连接以便接收所述第一电压，所述第七晶体管的栅极与所述第四控制信号端连接以便接收所述第四控制信号，所述第七晶体管的第二极与所述第八晶体管的第二极连接；所述第八晶体管的第一极与所述移位寄存器连接以便接收所述移位寄存器的输出信号，所述第八晶体管的栅极与所述第二节点连接。

例如，在本公开实施例提供的驱动电路中，多个所述第一开关子电路、多个所述第二开关子电路和多个所述移位寄存器一一对应。

例如，在本公开实施例提供的驱动电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管、所述第七晶体管和所述第八晶体管均为P型晶体管。

例如，在本公开实施例提供的驱动电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶

体管、所述第七晶体管和所述第八晶体管均为薄膜晶体管。

本公开的实施例还提供一种显示面板，包括本公开任一实施例所述的驱动电路。

例如，本公开实施例提供的显示面板，还包括第一显示区和第二显示区，其中，所述第一开关电路被配置为根据所述第一控制信号和所述第二控制信号将所述移位寄存器的输出信号或第一电压选择性输出到所述第一显示区，所述第二开关电路被配置为根据第三控制信号和第四控制信号将所述移位寄存器的输出信号或所述第一电压选择性输出到所述第二显示区。

例如，本公开实施例提供的显示面板，还包括柔性电路板，其中，所述柔性电路板设置在所述第一显示区和所述第二显示区之间，所述驱动电路设置在所述柔性电路板上。

例如，本公开实施例提供的显示面板为可折叠显示面板，可从所述第一显示区和所述第二显示区之间的位置被折叠。

例如，本公开实施例提供的显示面板，还包括多个子像素单元，其中，部分所述子像素单元的发光区域与所述驱动电路交叠。

例如，在本公开实施例提供的显示面板中，所述多个子像素单元的发光区域覆盖所述驱动电路。

例如，在本公开实施例提供的显示面板中，所述多个子像素单元包括第一子像素单元和第二子像素单元，所述第一子像素单元的发光区域的尺寸大于所述第二子像素单元的发光区域的尺寸。

例如，在本公开实施例提供的显示面板中，部分所述第一子像素单元的发光区域与所述驱动电路交叠。

本公开的实施例还提供一种显示设备，包括本公开任一实施例所述的显示面板。

例如，本公开实施例提供的显示设备，还包括全屏控制开关、第一显示区控制开关和第二显示区控制开关，其中，所述全屏控制开关用于同时开启或关闭所述第一显示区和所述第二显示区，所述第一显示区控制开关用于单独开启或关闭所述第一显示区，所述第二显示区控制开关用于单独开启或关闭所述第二显示区。

本公开的实施例还提供一种驱动本公开任一实施例所述驱动电路的方

法，包括：当第一显示区和第二显示区同时显示时，设置所述第一控制信号为关闭电压，设置所述第二控制信号为开启电压，设置所述第三控制信号为开启电压，设置所述第四控制信号为关闭电压；当第一显示区单独显示时，设置所述第一控制信号为关闭电压，设置所述第二控制信号为开启电压，设置所述第三控制信号为关闭电压，设置所述第四控制信号为开启电压；当第二显示区单独显示时，设置所述第一控制信号为开启电压，设置所述第二控制信号为关闭电压，设置所述第三控制信号为开启电压，设置所述第四控制信号为关闭电压。

附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例或相关技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，并非对本公开的限制。

图 1 是本公开实施例提供的一种驱动电路的示意图之一；

图 2 是本公开实施例提供的一种驱动电路的示意图之二；

图 3 是本公开实施例提供的一种驱动电路的示意图之三；

图 4 是本公开实施例提供的一种移位寄存器的示意图；

图 5 是本公开实施例提供的一种显示面板的示意图之一；

图 6 是本公开实施例提供的一种显示面板中子像素单元的示意图；

图 7 是本公开实施例提供的一种显示面板的示意图之二；以及

图 8 是本公开实施例提供的一种显示设备的示意图。

具体实施方式

下面将结合附图，对本公开实施例中的技术方案进行清楚、完整地描述参考在附图中示出并在以下描述中详述的非限制性示例实施例，更加全面地说明本公开的示例实施例和它们的多种特征及有利细节。应注意的是，图中示出的特征不是必须按照比例绘制。本公开省略了已知材料、组件和工艺技术的描述，从而不使本公开的示例实施例模糊。所给出的示例仅旨在有利于理解本公开示例实施例的实施，以及进一步使本领域技术人员能够实施示例实施例。因而，这些示例不应被理解为对本公开的实施例的范围的限制。

除非另外特别定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。此外，在本公开各个实施例中，相同或类似的参考标号表示相同或类似的构件。

在折叠显示设备中，在对两个显示屏分别配置移位寄存器的情形，当将两个屏进行反向折叠后，如果只需一个屏正常显示，则需要将另外一个屏处于显示纯黑画面的状态，也即仍然处于工作状态，导致整体面板功耗增加，存在一定的浪费。

本公开的实施例提供一种驱动电路、显示面板、显示设备和驱动方法。可以使用一组移位寄存器可同时或分别驱动两个显示区，节省移位寄存器，实现显示区的独立工作，降低了功耗，节省了电能。

本公开的实施例提供一种驱动电路 10，如图 1 所示，该驱动电路 10 包括：多个移位寄存器 110（例如，M 个移位寄存器 110）、与移位寄存器 110 连接的第一开关电路 120 以及与移位寄存器 110 连接的第二开关电路 130。第一开关电路 120 被配置为根据第一控制信号 SW1 和第二控制信号 SW2 选择性输出移位寄存器 110 的输出信号 OUTPUT（例如，移位寄存器的输出信号 OUTPUT 包括 OUTPUT1，OUTPUT2，……，OUTPUTM）或第一电压 VGH；第二开关电路 130 被配置为根据第三控制信号 SW3 和第四控制信号 SW4 选择性输出移位寄存器的输出信号 OUTPUT 或第一电压 VGH。

例如，本公开实施例中的第一电压 VGH 例如为高电压（例如，5V），第二电压 VGL 例如为低电压（例如，0V）。

例如，如图 2 所示，在本公开实施例提供的驱动电路 10 中，第一开关电路 120 包括：第一控制子电路 121 和多个第一开关子电路 122。第一控制子电路 121 被配置为根据第一控制信号 SW1 和第二控制信号 SW2 选择性输出第一电压 VGH 或第二电压 VGL 到第一节点 N1；第一开关子电路 122 被配置为根据第一控制信号 SW1 和第一节点 N1 的电压向第一显示屏（图 2 中未示出）选择性输出移位寄存器 110 的输出信号 OUTPUT 或第一电压 VGH。第二开关电路 130 包括：第二控制子电路 131 和多个第二开关子电路 132。第二控制子电路 131 被配置为根据第三控制信号 SW3 和第四控制信号 SW4

选择性输出第一电压 VGH 或第二电压 VGL 到第二节点 N2；第二开关子电路 132 被配置为根据第四控制信号 SW4 和第二节点 N2 的电压向第二显示屏（图 2 中未示出）选择性输出移位寄存器 110 的输出信号 OUTPUT 或第一电压 VGH。

例如，如图 3 所示，在本公开实施例提供的驱动电路 10 中，第一控制子电路 121 包括第一晶体管 T1 和第二晶体管 T2，每个第一开关子电路 122 包括第五晶体管 T5 和第六晶体管 T6，第二控制子电路 131 包括第三晶体管 T3 和第四晶体管 T4，每个第二开关子电路 132 包括第七晶体管 T7 和第八晶体管 T8。

例如，如图 3 所示，在本公开实施例提供的驱动电路 10 中，第一晶体管 T1 的第一极与第一电压端连接以便接收第一电压 VGH，第一晶体管 T1 的栅极与第一控制信号端连接以便接收第一控制信号 SW1，第一晶体管 T1 的第二极与第一节点 N1 连接；第二晶体管 T2 的第一极与第一节点 N1 连接，第二晶体管 T2 的栅极与第二控制信号端连接以便接收第二控制信号 SW2，第二晶体管 T2 的第二极与第二电压端连接以便接收第二电压 VGL；第三晶体管 T3 的第一极与第二节点 N2 连接，第三晶体管 T3 的栅极与第三控制信号端连接以便接收第三控制信号 SW3，第三晶体管 T3 的第二极与第二电压端连接以便接收第二电压 VGL；第四晶体管 T4 的第一极与第一电压端连接以便接收第一电压 VGH，第四晶体管 T4 的栅极与第四控制信号端连接以便接收第四控制信号 SW4，第四晶体管 T4 的第二极与第二节点 N2 连接；第五晶体管 T5 的第一极与第一电压端连接以便接收第一电压 VGH，第五晶体管 T5 的栅极与第一控制信号端连接以便接收第一控制信号 SW1，第五晶体管 T5 的第二极与第六晶体管 T6 的第二极连接；第六晶体管 T6 的第一极与移位寄存器 110 连接以便接收移位寄存器 110 的输出信号，第六晶体管 T6 的栅极与第一节点 N1 连接；第七晶体管 T7 的第一极与第一电压端连接以便接收第一电压 VGH，第七晶体管 T7 的栅极与第四控制信号端连接以便接收第四控制信号 SW4，第七晶体管 T7 的第二极与第八晶体管 T8 的第二极连接；第八晶体管 T8 的第一极与移位寄存器 110 连接以便接收移位寄存器 110 的输出信号，第八晶体管 T8 的栅极与第二节点 N2 连接。

需要说明的是，图 3 所示的驱动电路是图 1 或图 2 所示驱动电路的一种

具体实现方式，本公开的实施例包括但不局限于图 3 所示驱动电路的实现方式，本领域技术人员在没有做出创造性劳动前提下可对图 3 所示的驱动电路做出的改变均应在本公开的保护范围内。

例如，在本公开实施例提供的驱动电路 10 中，多个第一开关子电路 122、多个第二开关子电路 132 和多个移位寄存器 110 一一对应。例如，以第一行为例，第一行的第一开关子电路、第二开关子电路和移位寄存器一一对应。也就是说，第一行的开关子电路中的第五晶体管或第六晶体管开启，输出第一电压 VGH 或第一行的移位寄存器的输出信号 OUTPUT1; 第一行的第二开关子电路中的第七晶体管或第八晶体管开启，输出第一电压 VGH 或第一行的移位寄存器的输出信号 OUTPUT1。其它行的情况与第一行类似，在此不再赘述。

例如，在本公开实施例提供的驱动电路 10 中，第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6、第七晶体管 T7 和第八晶体管 T8 均为 P 型晶体管。

例如，在本公开实施例提供的驱动电路中，第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第五晶体管 T5、第六晶体管 T6、第七晶体管 T7 和第八晶体管 T8 均为薄膜晶体管。

例如，移位寄存器的一个示例如图 4 所示，以第一行的移位寄存器为例进行说明。移位寄存器 110 包括第八晶体管 T8、第九晶体管 T10、第十晶体管 T10、第十一晶体管 T11、第十二晶体管 T12、第十三晶体管 T13、第十四晶体管 T14、第十五晶体管 T15、第一电容 C1、第二电容 C2 和第三电容 C3。第九晶体管 T9 的第一极与第二电压端连接以便接收第二电压 VGL，第九晶体管 T9 的栅极与第一时钟信号端连接以便接收第一时钟信号 CLK1，第九晶体管 T9 的第二极与第三节点 N3 连接。第十晶体管 T10 的第一极与第三节点 N3 连接，第十晶体管 T10 的栅极与第二时钟信号端连接以便接收第二时钟信号 CLK2，第十晶体管 T10 的第二极与第四节点 N4 连接。第十一晶体管 T11 的第一极与第三节点连接，第十一晶体管 T11 的栅极与第五节点连接，第十一晶体管 T11 的第二极与第一时钟信号端连接以便接收第一时钟信号 CLK1。第十二晶体管 T12 的第一极与输出控制信号端连接以便接收输出控制信号 STV，第十二晶体管 T12 的栅极与第一时钟信号端连接以便接收第一

时钟信号 CLK1，第十二晶体管 T12 的第二极与第五节点 N5 连接。第十三晶体管 T13 的第一极与第七节点 N7 连接，第七节点 N7 与第一电压端连接以便接收第一电压 VGH，第十三晶体管 T13 的栅极与第五节点 N5 连接，第十三晶体管 T13 的第二极与第四节点 N4 连接。第十四晶体管 T14 的第一极与第七节点 N7 连接，第十四晶体管 T14 的栅极与第四节点 N4 连接，第十四晶体管 T14 的第二极与第六节点 N6 连接，第六节点用于输出该移位寄存器的输出信号 OUTPUT1。第十五晶体管 T15 的第一极与第六节点 N6 连接，第十五晶体管 T15 的栅极与第五节点 N5 连接，第十五晶体管 T15 的第二极与第二电压端连接以便接收第二电压 VGL。第一电容 C1 的第一端与第三节点 N3 连接，第一电容 C1 的第二端与第二时钟信号端连接以便接收第二时钟信号 CLK2。第二电容 C2 的第一端与第七节点 N7 连接，第二电容 C2 的第二端与第四节点 N4 连接。第三电容 C3 的第一端与第六节点 N6 连接，第三电容的第二端与第五节点 N5 连接。

需要说明的是，图 4 所示的移位寄存器 110 只是本公开实施例中的一个示例，本公开的实施例包括但不仅限于图 4 所示的移位寄存器，也可以是其他的移位寄存器。

需要说明的是，本公开实施例中采用的电容包括第一端和第二端，电容的第一端和第二端例如是对称的，所以第一电容、第二电容和第三电容的第一端和第二端均是可以互换的。

需要说明的是，本公开的实施例中采用的晶体管均可以为薄膜晶体管或场效应晶体管或其他特性相同的开关器件。这里采用的晶体管的源极、漏极在结构上可以是对称的，所以其源极、漏极在结构上可以是没有区别的。在本公开的实施例中，为了区分晶体管除栅极之外的两极，直接描述了其中一极为第一极，另一极为第二极，所以本公开实施例中全部或部分晶体管的第一极和第二极根据需要是可以互换的。此外，按照晶体管的特性区分可以将晶体管分为 N 型和 P 型晶体管，本公开的实施例均以 P 型晶体管为例进行说明。基于本公开对 P 型晶体管实现方式的描述和教导，本领域普通技术人员在没有做出创造性劳动前提下能够容易想到本公开实施例采用 N 型晶体管的实现方式，因此，这些实现方式也是在本公开的保护范围内的。

本公开的实施例还提供一种显示面板 20，如图 5 所示，显示面板 20 包

括本公开任一实施例提供的驱动电路 10。该显示面板 20 可以为有机发光二极管显示（OLED）面板，也可以为液晶显示面板（LD）、电子墨水显示面板等。

例如，本公开实施例提供的显示面板 20，还包括第一显示区 210 和第二显示区 220。第一开关电路 120 被配置为根据第一控制信号 SW1 和第二控制信号 SW2 将移位寄存器 110 的输出信号 OUTPUT（例如，移位寄存器的输出信号 OUTPUT 包括 OUTPUT1，OUTPUT2，……，OUTPUTM）或第一电压 VGH 选择性输出到第一显示区 210; 第二开关电路 130 被配置为根据第三控制信号 SW3 和第四控制信号 SW4 将移位寄存器 110 的输出信号 OUTPUT 或第一电压 VGH 选择性输出到第二显示区 220。

例如，本公开实施例提供的显示面板 20，还包括柔性电路板 230，柔性电路板 230 设置在第一显示区 210 和第二显示区 220 之间，驱动电路 10 设置在柔性电路板 230 上。

例如，本公开实施例提供的显示面板 20 为可折叠显示面板，可从第一显示区 210 和第二显示区 220 之间的位置被折叠。第一显示区 210 和第二显示区 220 可以被折叠从而在彼此之间形成一定夹角，或者二者完全重叠且二者的显示面均朝向外侧。

例如，本公开实施例提供的显示面板 20，还包括多个子像素单元 240。如图 6 所示，子像素单元 240 包括发光控制晶体管 ET、有机发光二级管 OLED 和驱动控制电路 243。

例如，驱动控制电路 243 用于根据发光数据信号驱动 OLED 发光。驱动控制电路 243 的第一端与第一驱动电源端连接以便接收第一驱动电源电压 VDD，驱动控制电路 243 的第二端与发光控制晶体管 ET 的第一极连接。发光控制晶体管 ET 的栅极用于接收驱动电路 10 选择性输出的移位寄存器 110 的输出信号 OUTPUT 或第一电压 VGH，发光控制晶体管 ET 的第二极与 OLED 的第一极（例如，阳极）连接。OLED 的第二极（例如，阴极）与第二驱动电源连接以便接收第二驱动电源电压 VSS。

例如，多个子像素单元 240 的驱动控制电路 243 和发光控制晶体管 ET 设置在第一显示区 210 和第二显示区 220 中。

例如，如图 7 所示，子像素单元 240 包括的发光区域（例如，OLED 的

发光区域）与驱动电路 10 交叠。

例如，如图 7 所示，在本公开实施例提供的显示面板 20 中，多个子像素单元 240 的发光区域（例如，子像素单元 240 中 OLED 的发光区域）覆盖驱动电路 10。

例如，如图 7 所示，在本公开实施例提供的显示面板 20 中，多个子像素单元 240 包括第一子像素单元 241 和第二子像素单元 242。第一子像素单元 241 的发光区域包括红色像素单元的发光区域 241A、绿色像素单元的发光区域 241B 和蓝色像素单元的发光区域 241C；第二子像素单元 242 的发光区域包括红色像素单元的发光区域 242A、绿色像素单元的发光区域 242B 和蓝色像素单元的发光区域 242C。第一子像素单元 241 的发光区域的尺寸大于第二子像素单元 242 的发光区域的尺寸。

例如，在本公开实施例提供的显示面板 20 中，部分第一子像素单元 241 的发光区域与驱动电路 10 交叠。

例如，如图 7 所示，驱动电路 10 占用的横向长度 d 为 300 μm，第一显示区和第二显示区各占用 150 μm 的横向长度，一个第一子像素单元的发光区域的横向长度为 100 μm，一个第二子像素单元的发光区域的横向长度为 50 μm，在第一显示区和第二显示区的每一行临近驱动电路 10 的部分分别设置三个第一子像素单元，即可使第一子像素单元覆盖驱动电路 10。以第二显示区的第一行子像素为例，如图 7 所示，红色像素单元的发光区域 241A 以及绿色像素单元的发光区域 241B 的一半覆盖驱动电路 10；绿色像素单元的发光区域 241B 的另一半以及蓝色像素单元的发光区域 241C 覆盖例如驱动控制电路 243 和发光控制晶体管 ET 等电路或电路元件。这种设置可以实现第一显示区和第二显示区的无缝拼接显示，提高用户体验。

本公开的实施例还提供一种显示设备 1，如图 8 所示，显示设备 1 包括本公开任一实施例的显示面板 20。

例如，本公开实施例提供的显示设备 1 还可以包括全屏控制开关 31、第一显示区控制开关 32 和第二显示区控制开关 33，全屏控制开关 31 用于同时开启或关闭第一显示区 210 和第二显示区 220，第一显示区控制开关 32 用于单独开启或关闭第一显示区 210，第二显示区控制开关 33 用于单独开启或关闭第二显示区 220。

例如，全屏控制开关 31、第一显示区控制开关 32 和第二显示区控制开关 33 可以通过设置第一控制信号 SW1、第二控制信号 SW2、第三控制信号 SW3 和第四控制信号 SW4 实现第一显示区 210 和/或第二显示区 220 的开启或关闭。

需要说明的是，全屏控制开关 31、第一显示区控制开关 32 和第二显示区控制开关 33 的位置和形状不限于图 8 所示的情形，也可以是其他形状或设置在显示面板的其他位置。

例如，显示设备 1 可沿折叠旋转轴 34 被折叠，当需要第一显示区和第二显示区同时显示时，第一显示区和第二显示区可拼接为一个显示区；当需要第一显示区或第二显示区单独显示时，可将显示设备 1 沿折叠旋转轴 34 折叠，减少显示设备 1 占用面积，提升用户体验。全屏控制开关 31 可以形成在显示设备 1 上某一个显示区所在的一侧，并同时与两个显示区信号连接。

例如，显示设备 1 还包括电源开关（图 8 中未示出）等其它部件。

本公开的实施例还提供一种驱动本公开任一实施例驱动电路的方法，包括：当第一显示区和第二显示区同时显示时，设置第一控制信号 SW1 为关闭电压，设置第二控制信号 SW2 为开启电压，设置第三控制信号 SW3 为开启电压，设置第四控制信号 SW4 为关闭电压；当第一显示区单独显示时，设置第一控制信号 SW1 为关闭电压，设置第二控制信号 SW2 为开启电压，设置第三控制信号 SW3 为关闭电压，设置第四控制信号 SW4 为开启电压；当第二显示区单独显示时，设置第一控制信号 SW1 为开启电压，设置第二控制信号 SW2 为关闭电压，设置第三控制信号 SW3 为开启电压，设置第四控制信号 SW4 为关闭电压。

例如，开启电压是指加载在晶体管的栅极上时可使该晶体管第一极和第二极之间导通的电压，关闭电压是指加载在晶体管的栅极上时可使该晶体管第一极和第二极之间断开的电压。例如，对于 P 型晶体管，开启电压例如为低电压（例如，0V），关闭电压例如为高电压（例如，5V）；对于 N 型晶体管，开启电压例如为高电压（例如，5V），关闭电压例如为低电压（例如，0V）。本公开的实施例以 P 型晶体管为例进行说明。

当第一显示区和第二显示区同时显示时，参见图 5，设置第一控制信号 SW1 为高电压，设置第二控制信号 SW2 为低电压，设置第三控制信号 SW3

为低电压，设置第四控制信号 SW4 为高电压。第一晶体管 T1、第四晶体管 T4、第五晶体管 T5 和第七晶体管 T7 均关闭，第二晶体管 T2 和第三晶体管 T3 导通。第一节点 N1 和第二节点 N2 的电压为第二电压 VGL（第二电压 VGL 例如为低电压），第一节点 N1 的低电压使第六晶体管 T6 全部导通，第二节点 N2 的低电压使第八晶体管 T8 全部导通。移位寄存器 110 的输出信号 OUTPUT（例如，移位寄存器的输出信号 OUTPUT 包括 OUTPUT1，OUTPUT2，……，OUTPUTM）传输到第一显示区 210 和第二显示区 220（例如，传输到第一显示区 210 和第二显示区 220 中发光控制晶体管 ET 的栅极）。

需要说明的是，移位寄存器 110 的输出信号 OUTPUT 包括但不仅限于是传输到发光控制晶体管 ET 的栅极，用于控制发光功能的控制信号，也可以是控制数据写入的扫描信号或控制复位功能的扫描信号等其它信号。

当第一显示区单独显示时，第二显示区处于关机或休眠状态。设置第一控制信号 SW1 为高电压，设置第二控制信号 SW2 为低电压，设置第三控制信号 SW3 为高电压，设置第四控制信号 SW4 为低电压。第一晶体管 T1 和第五晶体管 T5 关闭，第二晶体管 T2 导通。第一节点 N1 的电压为第二电压 VGL（第二电压 VGL 例如为低电压），第一节点 N1 的低电压使第六晶体管 T6 全部导通。移位寄存器 110 的输出信号 OUTPUT（例如，移位寄存器的输出信号 OUTPUT 包括 OUTPUT1，OUTPUT2，……，OUTPUTM）传输到第一显示区 210。第三晶体管 T3 关闭，第四晶体管 T4 和第七晶体管 T7 导通，第二节点 N2 的电压为第一电压 VGH（第一电压 VGH 例如为高电压），第二节点 N2 的高电压使第八晶体管 T8 全部关闭，第一电压 VGH 通过第七晶体管 T7 传输到第二显示区 220（例如，传输到第二显示区 220 中发光控制晶体管 ET 的栅极）。使第二显示区处于关机或休眠状态，从而节省电能。

当第二显示区单独显示时，第一显示区处于关机或休眠状态。设置第一控制信号 SW1 为低电压，设置第二控制信号 SW2 为高电压，设置第三控制信号 SW3 为低电压，设置第四控制信号 SW4 为高电压。第四晶体管 T4 和第七晶体管 T7 关闭，第三晶体管 T3 导通。第二节点 N2 的电压为第二电压 VGL（第二电压 VGL 例如为低电压），第二节点 N2 的低电压使第八晶体管 T8 全部导通。移位寄存器 110 的输出信号 OUTPUT（例如，移位寄存器的输出信号 OUTPUT 包括 OUTPUT1，OUTPUT2，……，OUTPUTM）传输到

第二显示区 220。第二晶体管 T2 关闭，第一晶体管 T1 和第五晶体管 T5 导通，第一节点 N1 的电压为第一电压 VGH（第一电压 VGH 例如为高电压），第一节点 N1 的高电压使第六晶体管 T6 全部关闭，第一电压 VGH 通过第五晶体管 T5 传输到第一显示区 210（例如，传输到第一显示区 210 中发光控制晶体管 ET 的栅极）。使第一显示区处于关机或休眠状态，从而节省电能。

本公开的实施例提供的驱动电路、显示面板、显示设备和驱动方法。在本公开的实施例中，一组移位寄存器可同时或分别驱动两个显示区，这样可以节省移位寄存器，实现显示区的独立工作，还可以降低功耗，节省电能。

虽然上文中已经用一般性说明及具体实施方式，对本公开作了详尽的描述，但在本公开实施例基础上，可以对之作一些修改或改进，这对本领域技术人员而言是显而易见的。因此，在不偏离本公开精神的基础上所做的这些修改或改进，均属于本公开要求保护的范围。

本专利申请要求于 2016 年 7 月 29 日递交的中国专利申请第 201610615542.9 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1、一种驱动电路，包括:

多个移位寄存器;

与所述移位寄存器连接的第一开关电路，被配置为根据第一控制信号和第二控制信号选择性输出所述移位寄存器的输出信号或第一电压；以及

与所述移位寄存器连接的第二开关电路，被配置为根据第三控制信号和第四控制信号选择性输出所述移位寄存器的输出信号或所述第一电压。

2、根据权利要求 1 所述的驱动电路，其中，

所述第一开关电路包括:

第一控制子电路，被配置为根据所述第一控制信号和所述第二控制信号选择性输出所述第一电压或第二电压到第一节点;

多个第一开关子电路，被配置为根据所述第一控制信号和所述第一节点的电压向第一显示屏选择性输出所述移位寄存器的输出信号或所述第一电压，

所述第二开关电路包括:

第二控制子电路，被配置为根据所述第三控制信号和所述第四控制信号选择性输出所述第一电压或所述第二电压到第二节点;

多个第二开关子电路，被配置为根据所述第四控制信号和所述第二节点的电压向第二显示屏选择性输出所述移位寄存器的输出信号或所述第一电压。

3、根据权利要求 2 所述的驱动电路，其中，所述第一控制子电路包括第一晶体管和第二晶体管，每个所述第一开关子电路包括第五晶体管和第六晶体管，所述第二控制子电路包括第三晶体管和第四晶体管，每个所述第二开关子电路包括第七晶体管和第八晶体管。

4、根据权利要求 3 所述的驱动电路，其中，

所述第一晶体管的第一极与第一电压端连接以便接收所述第一电压，所述第一晶体管的栅极与第一控制信号端连接以便接收所述第一控制信号，所述第一晶体管的第二极与所述第一节点连接;

所述第二晶体管的第一极与所述第一节点连接，所述第二晶体管的栅极

与第二控制信号端连接以便接收所述第二控制信号，所述第二晶体管的第二极与第二电压端连接以便接收所述第二电压；

所述第三晶体管的第一极与所述第二节点连接，所述第三晶体管的栅极与第三控制信号端连接以便接收所述第三控制信号，所述第三晶体管的第二极与所述第二电压端连接以便接收所述第二电压；

所述第四晶体管的第一极与所述第一电压端连接以便接收所述第一电压，所述第四晶体管的栅极与第四控制信号端连接以便接收第四控制信号，所述第四晶体管的第二极与所述第二节点连接；

所述第五晶体管的第一极与所述第一电压端连接以便接收所述第一电压，所述第五晶体管的栅极与所述第一控制信号端连接以便接收所述第一控制信号，所述第五晶体管的第二极与所述第六晶体管的第二极连接；

所述第六晶体管的第一极与所述移位寄存器连接以便接收所述移位寄存器的输出信号，所述第六晶体管的栅极与所述第一节点连接；

所述第七晶体管的第一极与所述第一电压端连接以便接收所述第一电压，所述第七晶体管的栅极与所述第四控制信号端连接以便接收所述第四控制信号，所述第七晶体管的第二极与所述第八晶体管的第二极连接；

所述第八晶体管的第一极与所述移位寄存器连接以便接收所述移位寄存器的输出信号，所述第八晶体管的栅极与所述第二节点连接。

5、根据权利要求 2-4 任一项所述的驱动电路，其中，多个所述第一开关子电路、多个所述第二开关子电路和多个所述移位寄存器一一对应。

6、根据权利要求 2-4 任一项所述的驱动电路，其中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管、所述第七晶体管和所述第八晶体管均为 P 型晶体管。

7、根据权利要求 2-4 任一项所述的驱动电路，其中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管、所述第七晶体管和所述第八晶体管均为薄膜晶体管。

8、一种显示面板，包括如权利要求 1-7 任一项所述的驱动电路。

9、根据权利要求 8 所述的显示面板，还包括第一显示区和第二显示区，其中，所述第一开关电路被配置为根据所述第一控制信号和所述第二控制信号将所述移位寄存器的输出信号或第一电压选择性输出到所述第一显示区，

所述第二开关电路被配置为根据第三控制信号和第四控制信号将所述移位寄存器的输出信号或所述第一电压选择性输出到所述第二显示区。

10、根据权利要求 9 所述的显示面板，还包括柔性电路板，其中，所述柔性电路板设置在所述第一显示区和所述第二显示区之间，所述驱动电路设置在所述柔性电路板上。

11、根据权利要求 10 所述的显示面板，其中所述显示面板为可折叠显示面板，可从所述第一显示区和所述第二显示区之间的位置被折叠。

12、根据权利要求 8-11 任一项所述的显示面板，还包括多个子像素单元，其中，部分所述子像素单元的发光区域与所述驱动电路交叠。

13、根据权利要求 12 所述的显示面板，其中，所述多个子像素单元的发光区域覆盖所述驱动电路。

14、根据权利要求 12 所述的显示面板，其中，所述多个子像素单元包括第一子像素单元和第二子像素单元，所述第一子像素单元的发光区域的尺寸大于所述第二子像素单元的发光区域的尺寸。

15、根据权利要求 12 所述的显示面板，其中，部分所述第一子像素单元的发光区域与所述驱动电路交叠。

16、一种显示设备，包括 8-15 任一项所述的显示面板。

17、根据权利要求 16 所述的显示设备，还包括全屏控制开关、第一显示区控制开关和第二显示区控制开关，

其中，所述全屏控制开关用于同时开启或关闭所述第一显示区和所述第二显示区，

所述第一显示区控制开关用于单独开启或关闭所述第一显示区，

所述第二显示区控制开关用于单独开启或关闭所述第二显示区。

18、一种驱动如 1-7 任一项所述驱动电路的方法，包括:

当第一显示区和第二显示区同时显示时，设置所述第一控制信号为关闭电压，设置所述第二控制信号为开启电压，设置所述第三控制信号为开启电压，设置所述第四控制信号为关闭电压;

当第一显示区单独显示时，设置所述第一控制信号为关闭电压，设置所述第二控制信号为开启电压，设置所述第三控制信号为关闭电压，设置所述第四控制信号为开启电压;

当第二显示区单独显示时，设置所述第一控制信号为开启电压，设置所述第二控制信号为关闭电压，设置所述第三控制信号为开启电压，设置所述第四控制信号为关闭电压。

5

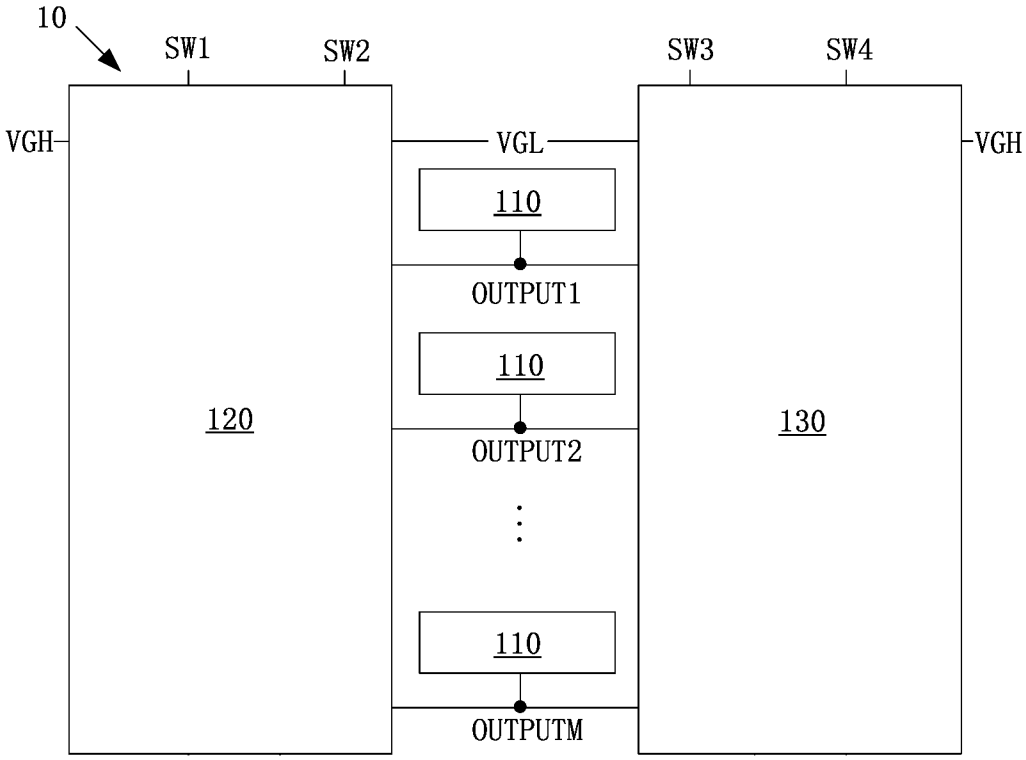

10
SW1
SW2
SW3
SW4
VGH
VGL
VGH
110
OUTPUT1
110
120
130
OUTPUT2
110
OUTPUTM

图 1

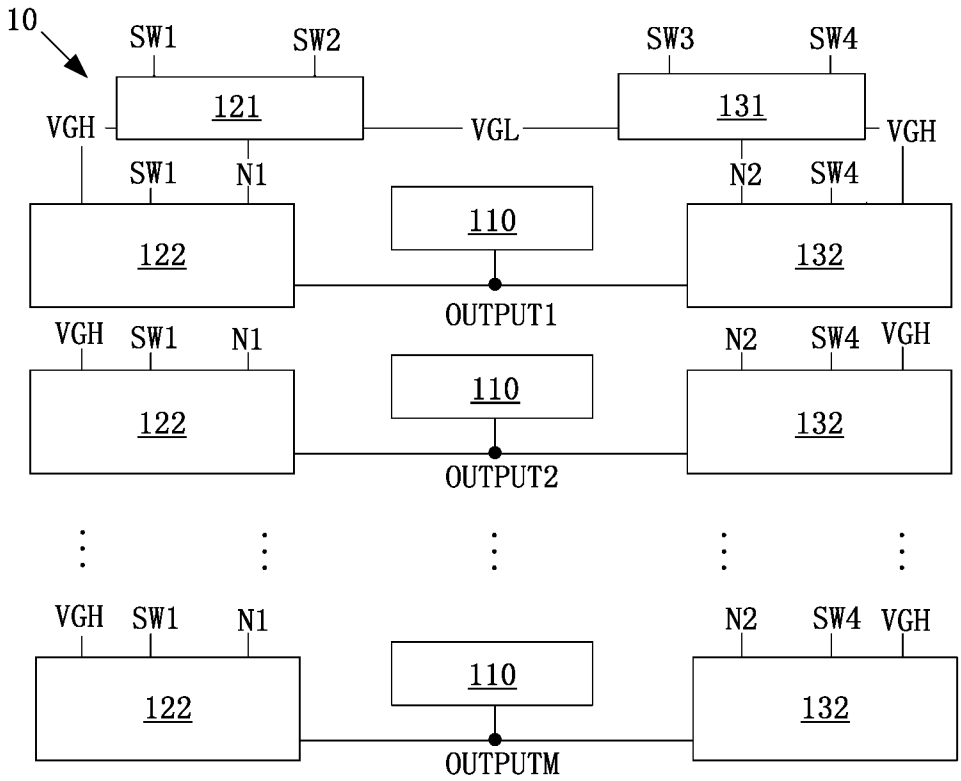

10
SW1
SW2
SW3
SW4
121
131
VGH
VGL
VGH
SW1
N1
N2
SW4
110
122
132
OUTPUT1
VGH
SW1
N1
N2
SW4
VGH
110
122
132
OUTPUT2
VGH
SW1
N1
N2
SW4
VGH
110
122
132
OUTPUTM

图 2

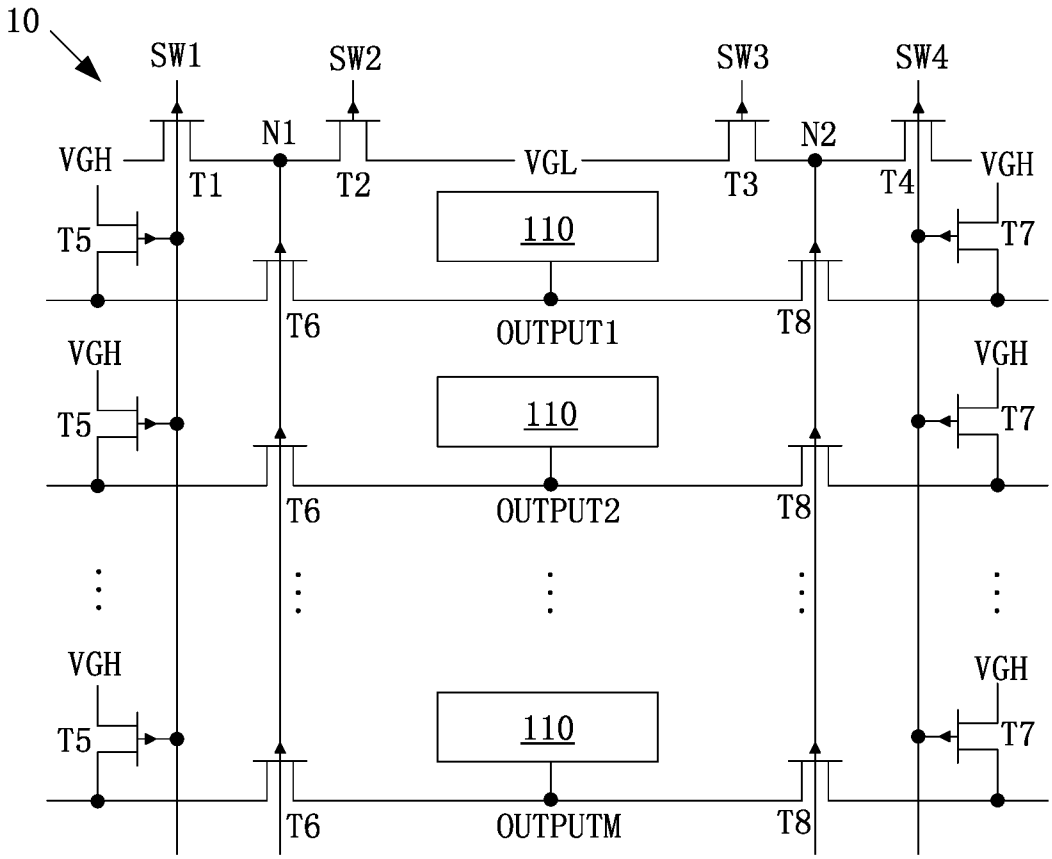

10
SW1
SW2
SW3
SW4
N1
N2
VGH
VGL
T1
T2
T3
T4
T5
T6
T7
T8
110
OUTPUT1
OUTPUT2
OUTPUTM

图 3

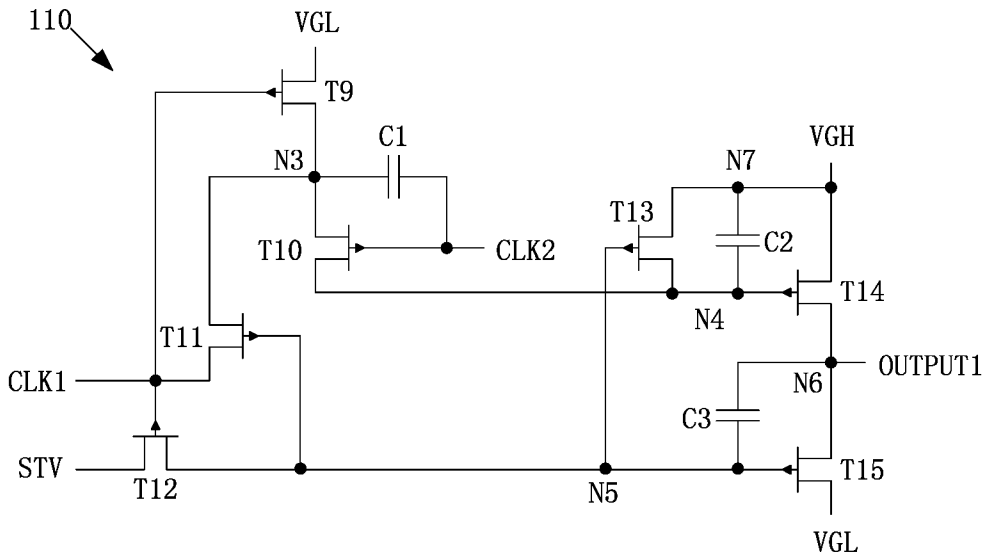

110
VGL
T9
C1
N3
VGH
N7
T13
C2
T10
CLK2
T14
N4
T11
CLK1
OUTPUT1
N6
C3
STV
T12
N5
T15
VGL

图 4

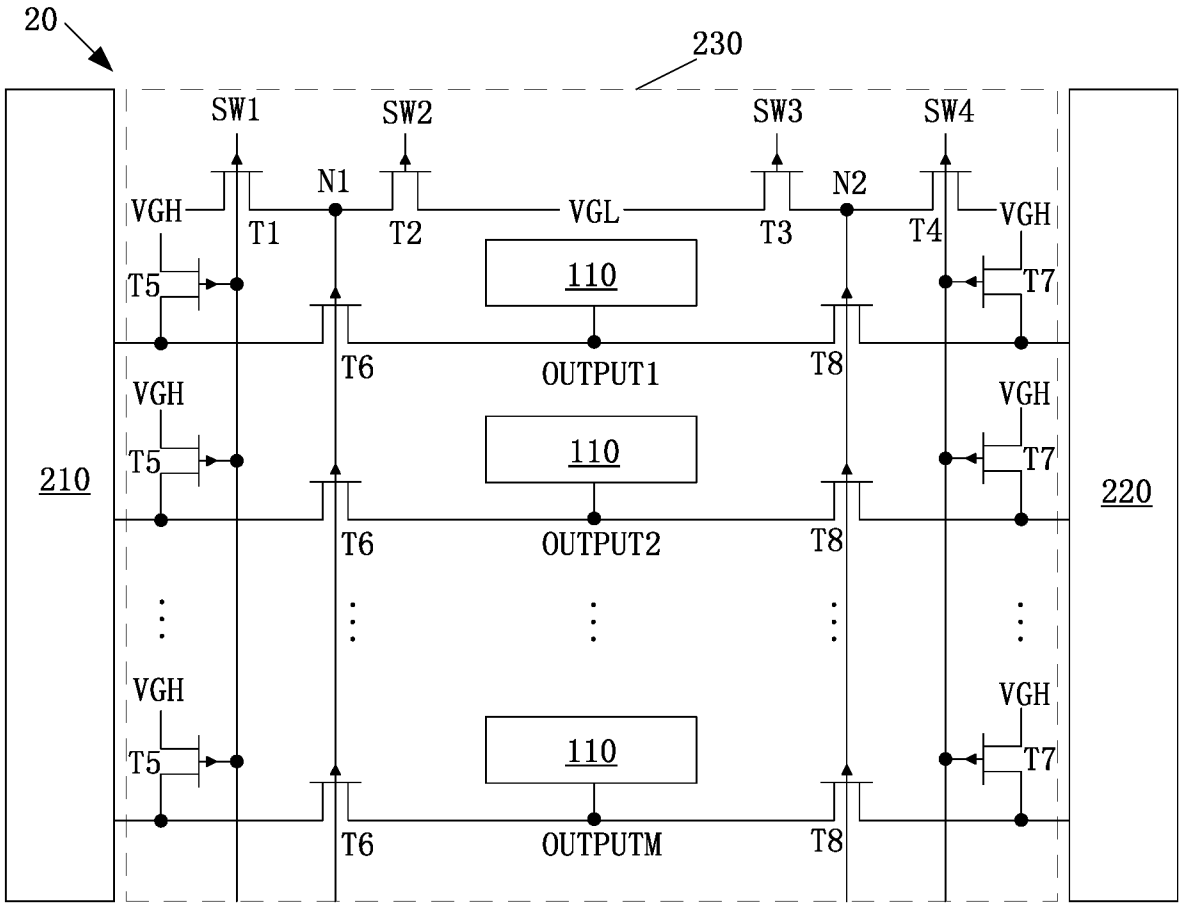

20
230
SW1
SW2
SW3
SW4
N1
N2
VGH
VGL
T1
T2
T3
T4
T5
T6
T7
T8
110
OUTPUT1
OUTPUT2
OUTPUTM
210
220

图 5

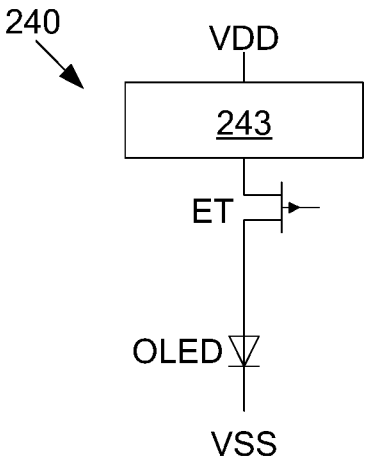

240
VDD
243
ET
OLED
VSS

图 6

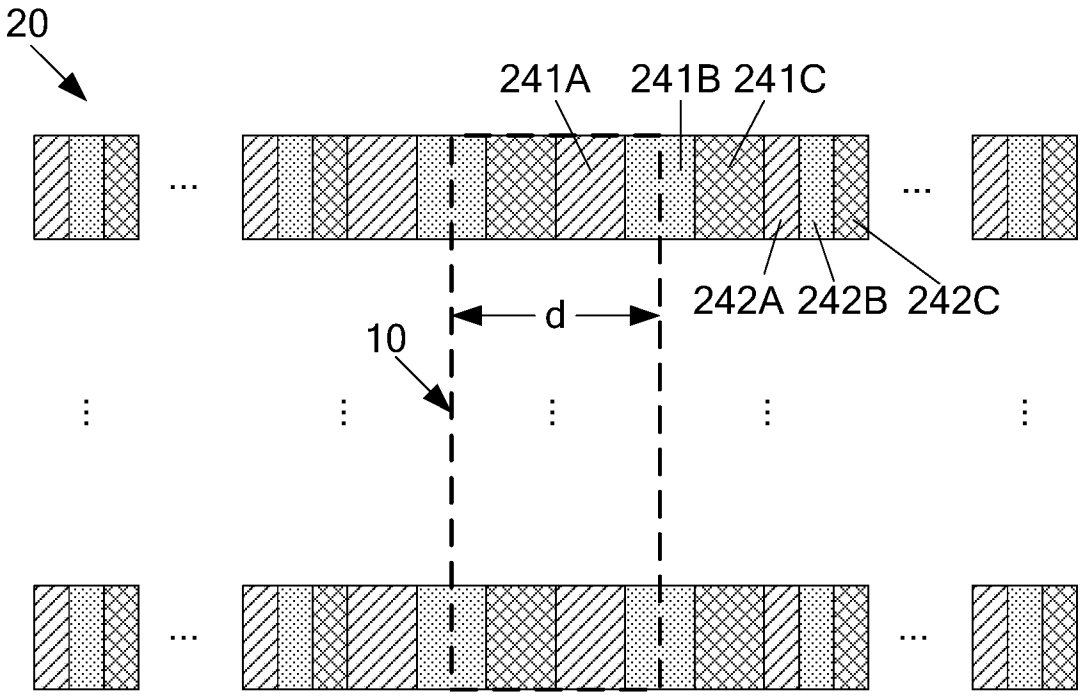


图 7

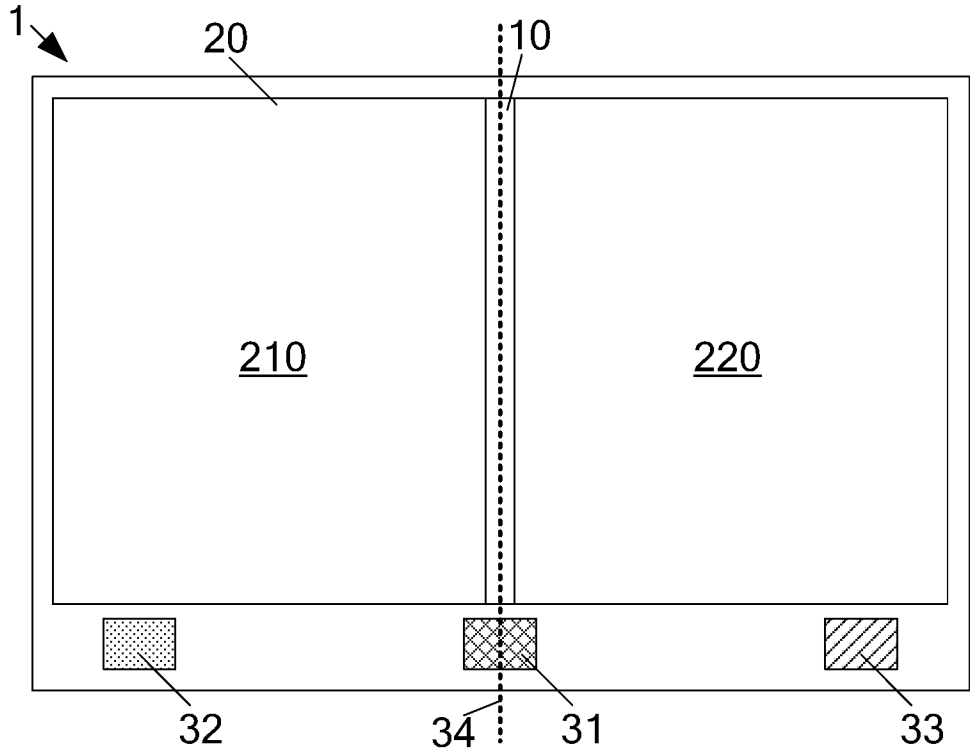


图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/074394

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208 (2016.01) i; G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, MA, Zhanjie; switching circuit, control signal, choose, output, voltage, first, second, third, fourth, sub circuit, display area, shift 1w register, switch, control, VGH, VGL, transistors, TFT, gate, node, drive, fold, display

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105976759 A (BOE TECHNOLOGY GROUP CO., LTD.), 28 September 2016 (28.09.2016), description, paragraphs [0035]-[0072], and figures 1-8	1-18
Y	CN 104916249 A (XIAMEN TIANMA MICROELECTRONICS CO. LTD. et al.), 16 September 2015 (16.09.2015), description, paragraphs [0020]-[0025] and [0060]-[0065], and figures 1 and 3	1-18
Y	CN 202058412 U (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 30 November 2011 (30.11.2011), description, paragraphs [0028]-[0031], and figure 1	1-18
A	CN 105304021 A (SHANGHAI TIANMA ORGANIC LUMINESCENT DISPLAY TECHNOLOGY CO., LTD. et al.), 03 February 2016 (03.02.2016), the whole document	1-18
A	CN 103943085 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 23 July 2014 (23.07.2014), the whole document	1-18
A	US 2011234574 A1 (FUJITSU TEN LTD.), 29 September 2011 (29.09.2011), the whole document	1-18

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
25 April 2017 (25.04.2017)	**01 June 2017 (01.06.2017)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **YANG, Shixing** Telephone No.: (86-10) **61648467**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/074394

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105976759 A	28 September 2016	None	
CN 104916249 A	16 September 2015	None	
CN 202058412 U	30 November 2011	None	
CN 105304021 A	03 February 2016	None	
CN 103943085 A	23 July 2014	CN 103943085 B	04 May 2016
US 2011234574 A1	29 September 2011	WO 2010038578 A1	08 April 2010
		JP 5507090 B2	28 May 2014
		US 8847941 B2	30 September 2014
		JP 2010107933 A	13 May 2010

国际检索报告

国际申请号
PCT/CN2017/074394

A. 主题的分类

G09G 3/3208(2016.01)i; G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT,WPI,EPODOC,CNKI,马占洁,移位寄存器,开关电路,控制信号,选择,输出,电压,第一,第二,第三,第四,子电路,晶体管,栅极,节点,驱动,折叠,显示区,shift lw register, switch, control, VGH, VGL, transistors, TFT, gate, node, drive, fold, display

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 105976759 A (京东方科技集团股份有限公司) 2016年 9月 28日 (2016-09-28) 说明书第[0035]-[0072]段，附图1-8	1-18
Y	CN 104916249 A (厦门天马微电子有限公司 等) 2015年 9月 16日 (2015-09-16) 说明书第[0020]-[0025]段，[0060]-[0065]段，附图1和3	1-18
Y	CN 202058412 U (北京京东方光电科技有限公司) 2011年 11月 30日 (2011-11-30) 说明书第[0028]-[0031]段，附图1	1-18
A	CN 105304021 A (上海天马有机发光显示技术有限公司 等) 2016年 2月 3日 (2016-02-03) 全文	1-18
A	CN 103943085 A (京东方科技集团股份有限公司 等) 2014年 7月 23日 (2014-07-23) 全文	1-18
A	US 2011234574 A1 (FUJITSU TEN LTD.) 2011年 9月 29日 (2011-09-29) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 4月 25日	2017年 6月 1日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	杨世兴
传真号 (86-10)62019451	电话号码 (86-10)61648467

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/074394

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	105976759	A	2016年 9月 28日	无			
CN	104916249	A	2015年 9月 16日	无			
CN	202058412	U	2011年 11月 30日	无			
CN	105304021	A	2016年 2月 3日	无			
CN	103943085	A	2014年 7月 23日	CN	103943085	B	2016年 5月 4日
US	2011234574	A1	2011年 9月 29日	WO	2010038578	A1	2010年 4月 8日
				JP	5507090	B2	2014年 5月 28日
				US	8847941	B2	2014年 9月 30日
				JP	2010107933	A	2010年 5月 13日