

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4533632号
(P4533632)

(45) 発行日 平成22年9月1日(2010.9.1)

(24) 登録日 平成22年6月18日(2010.6.18)

(51) Int.Cl.

H04N 7/01 (2006.01)

F 1

H04N 7/01

G

請求項の数 4 (全 23 頁)

(21) 出願番号 特願2003-585418 (P2003-585418)
 (86) (22) 出願日 平成15年4月8日 (2003.4.8)
 (65) 公表番号 特表2005-522951 (P2005-522951A)
 (43) 公表日 平成17年7月28日 (2005.7.28)
 (86) 國際出願番号 PCT/US2003/010858
 (87) 國際公開番号 WO2003/088641
 (87) 國際公開日 平成15年10月23日 (2003.10.23)
 審査請求日 平成18年3月14日 (2006.3.14)
 (31) 優先権主張番号 10/119,999
 (32) 優先日 平成14年4月9日 (2002.4.9)
 (33) 優先権主張国 米国(US)

(73) 特許権者 503468042
 ゾラン コーポレイション
 アメリカ合衆国、94086、カリフォルニア州、サンバーナード、キーファー ロード 1390
 (74) 代理人 100075144
 弁理士 井ノ口 壽
 (72) 発明者 チョウ、ウイングーチ
 カナダ、M5P 2A7、ユーコン テリトリー、オンタリオ、トロント、デュープレックス アベニュー 140

審査官 國分 直樹

最終頁に続く

(54) 【発明の名称】 2 : 2 プルダウン検出技法

(57) 【特許請求の範囲】

【請求項 1】

インタースピデオ信号が 2 : 2 プルダウンの使用によって生成されたものであるかどうかを決定する方法であって、

インタースピデオ信号を受け取るステップと、

インタースピデオ信号が 2 : 2 プルダウンの使用によって生成されたものであるかどうかを示す第 1 の信号を決定するステップであって、

一つおきのパリティを有するインタースピデオ信号の連続するフィールドの差分から第 1 の比較値を生成するステップと、

第 1 の比較値が 2 : 2 プルダウンを示す第 1 のシーケンスパターンを有するかどうかを検出するステップと、

第 1 の比較値が第 1 のシーケンスパターンを有することを検出したことに応じて、第 1 の信号を生成するステップと、を含む、第 1 の信号を決定するステップと、

インタースピデオ信号が 2 : 2 プルダウンの使用によって生成されたものであるかどうかを示す第 2 の信号を決定するステップであって、

同じパリティを有するインタースピデオ信号の連続するフィールドの差分から第 2 の比較値を生成するステップと、

連続する第 2 の比較値から差分値を生成するステップと、

差分値が 2 : 2 プルダウンを示す第 2 のシーケンスパターンを有するかどうかを検出するステップと、

10

20

差分値が第2のシーケンスパターンを有することを検出したことに応じて、第2の信号を生成するステップと、を含む、第2の信号を決定するステップと、
インターレースビデオ信号が第1の信号と第2の信号の両方に基づいて2：2 プルダウン
の使用によって生成されたものであるかどうかを決定するステップと、
を含む方法。

【請求項2】

請求項1記載の方法において、

第2のシーケンスパターンは、一つおきの差分値が小さな差分値である方法。

【請求項3】

請求項2記載の方法において、

第2のシーケンスパターンは、小さな差分値と大きな差分値とを交互になしている方法。
。

【請求項4】

請求項1記載の方法において、

決定されたプルダウンに基づいてインターレースビデオ信号からプログレッシブビデオ信号を生成するステップをさらに含む方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ビデオ信号処理に関し、さらに詳しく言えば、改善された2：2および3：2 プルダウン検出技法に関する。本発明の技法は、例えばインターレースビデオ信号をプログレッシブビデオ信号に変換するときに使用することができる。

【背景技術】

【0002】

ビデオディスプレイシステムには、インターレースディスプレイシステムおよびプログレッシブディスプレイシステムの2つの一般的な種類がある。インターレースディスプレイシステムはインターレースビデオ信号を使用する。インターレースビデオ信号は、ディスプレイに表示されるすべてのラインの2分の1にあたる偶数フィールド、およびディスプレイに表示されるすべてのラインの残りの2分の1にあたる奇数フィールドを含む。インターレースビデオ信号の偶数フィールドおよび奇数フィールドをディスプレイ上に交互に走査して画像を生成する。一方、プログレッシブディスプレイシステムは、プログレッシブビデオ信号を使用する。プログレッシブビデオ信号はフレームを含み、各フレームはディスプレイに表示されるすべてのラインを含む。プログレッシブビデオ信号のフレームをディスプレイ上に連続的に走査して画像を生成する。

【0003】

プログレッシブディスプレイシステムは、インターレースディスプレイシステムと比較してより高品質の画像を作り出すので、ますます普及しつつある。しかし、今日存在する多くのビデオ信号は、インターレースビデオ信号である。したがって、インターレースビデオ信号をプログレッシブディスプレイシステムに表示するために、インターレースビデオ信号をプログレッシブビデオ信号に変換しなければならない。この変換プロセスはビデオインターレース除去として知られ、一般にビデオインターレース除去回路によって実行される。ビデオインターレース除去はライン2倍化とも呼ばれ、ビデオインターレース除去回路はライン2倍化回路とも呼ばれる。

【0004】

2つの一般的なビデオインターレース除去技法は、併合（ウィービングとも呼ばれる）技法および補間（ボビングとも呼ばれる）技法と呼ばれる。併合技法では、インターレースビデオ信号の偶数および奇数フィールドラインをウィープ（またはインタリープ）して、1枚のフレームを生成する。併合技法は比較的動きの少ない画像には十分に適しているが、画像中に動きが多いと非常に不快な不自然を作り出す。補間技法では、フィールドライン間に補間ライン（すなわち、不足ライン）を（通常、各補間ラインの上下のフィールド

10

20

30

40

50

ラインのフィールドピクセルを平均化することによって)生成し、フィールドラインと組み合わせて1枚のフレームを生成する。補間技法は動きの多い内容のビデオには十分に適しているが、比較的動きの少ない画像に対して使用すると明らかに目に見える垂直解像度の低下を招く。画像中に比較的動きが少ないとときには併合技法を使用し、画像中に比較的動きが多いときには補間技法を使用する動き適応技法がいくつか開発されている。

【0005】

インタレースビデオ信号には50フィールド/秒または60フィールド/秒など種々のフィールドレートがあり、映画、漫画、コンピュータグラフィックスまたはコンピュータアニメーションなど種々のソースからインタレースビデオ信号を生成することができる。毎秒24枚のフレームを表示する映画は、2:2プルダウンと呼ばれるよく知られた技法を使用して、50フィールド/秒のインタレースビデオ信号に一般に変換され、次にもともとのレートより4%速いレートで表示される。映画は、3:2プルダウン(2:3プルダウンとも呼ばれる)と呼ばれるよく知られた技法を使用して、60フィールド/秒のインタレースビデオ信号に一般的には変換される。コンピュータアニメーションは、30フレーム/秒で大抵作成され、2:2プルダウンを使用して60インタレースフィールド/秒に変換される。

【0006】

図1に2:2プルダウン技法を例示する。2:2プルダウンを使用して、映画フレームAを偶数インタレースビデオフィールドA1および奇数インタレースビデオフィールドA2に変換し、映画フレームBを偶数インタレースビデオフィールドB1および奇数インタレースビデオフィールドB2に変換し、映画フレームCを偶数インタレースビデオフィールドC1および奇数インタレースビデオフィールドC2に変換し、映画フレームDを偶数インタレースビデオフィールドD1および奇数インタレースビデオフィールドD2に変換し、以下同様にする。映画フレームAを奇数インタレースビデオフィールドA1および偶数インタレースビデオフィールドA2に変換するなどとすることも可能であることに留意されたい。このように4%のスピードアップと一緒に2:2プルダウンを使用して、24枚の映画フレームを毎秒50インタレースビデオフィールドに変換する。

【0007】

インタレースビデオ信号をプログレッシブビデオ信号に変換するとき、インタレースビデオ信号が2:2プルダウンの使用によって生成されたものであるかどうかを決定することが望ましい。これは、インタレースビデオ信号が2:2プルダウンの使用によって生成されたものであれば、ビデオインタレース除去回路は、連続するフィールド(例えば、A1とA2、B1とB2、およびC1とC2などの同じ映画フレームから生成されたフィールド)を併合し、本質的に完全なプログレッシブビデオ信号を生成するために、併合技法を使用することができるからである。

【0008】

従来のビデオインタレース除去システムは、2:2プルダウンフィールド動き検出回路を使用して、インタレースビデオ信号が2:2プルダウンの使用によって生成されたものであるかどうかを決定する。2:2プルダウンフィールド動き検出回路は、インタレースビデオ信号の連続するフィールドを比較し、各比較に対して比較値を生成する。2:2プルダウンフィールド動き検出回路が2:2プルダウンフィールドパターンを検出する場合、2:2プルダウンフィールド動き検出回路はインタレースビデオ信号が2:2プルダウンの使用によって生成されたものであることを示す信号を生成する。本願明細書中で使用する2:2プルダウンフィールドパターンは、小さな比較値1個の次に大きな比較値1個が続く反復シーケンスである。2:2プルダウンシーケンスであることを示す別の信号を生成する。一方、2:2プルダウンフィールド動き検出回路が2:2プルダウンフィールドパターンを検出しない場合、2:2プルダウンフィールド動き検出回路はインタレースビデオ信号が2:2プルダウンの使用によって生成されたものではないことを示す信号を生成する。小さな比較値は連続するフィールドの間の良い相関を示し、大きな比較値は連続するフィールドの間の良くない相関を示す点に留意されたい。本願明細書中で使用する

比較値は 2 つのフィールドの間の差であり、差分値は 2 つの比較値の間の差である。

【 0 0 0 9 】

従来の 2 : 2 プルダウンフィールド動き検出回路が使用する技法を以下の例によって説明する。インタレースビデオ信号が、 A 1 A 2 B 1 B 2 C 1 C 2 D 1 D 2 E 1 E 2 F 1 F 2 G 1 G 2 . . . のフィールドシーケンスをもつと仮定する。

【 0 0 1 0 】

フィールド A 1 および A 2 は映画フレーム A から生成されたものであり、フィールド B 1 および B 2 は映画フレーム B から生成されたものであり、フィールド C 1 および C 2 は映画フレーム C から生成されたものであり、フィールド D 1 および D 2 は映画フレーム D から生成されたものであり、以下同様である。2 : 2 プルダウンフィールド動き検出回路はインタレースビデオ信号の連続するフィールドを比較して、小さな比較値 1 個の次に大きな比較値 1 個が続く以下のような反復パターンを生成する。

A 1 - A 2 = C V 1 (小さな差)

A 2 - B 1 = C V 2 (大きな差)

B 1 - B 2 = C V 3 (小さな差)

B 2 - C 1 = C V 4 (大きな差)

C 1 - C 2 = C V 5 (小さな差)

C 2 - D 1 = C V 6 (大きな差)

D 1 - D 2 = C V 7 (小さな差)

D 2 - E 1 = C V 8 (大きな差)

E 1 - E 2 = C V 9 (小さな差)

E 2 - F 1 = C V 1 0 (大きな差)

F 1 - F 2 = C V 1 1 (小さな差)

F 2 - G 1 = C V 1 2 (大きな差)

G 1 - G 2 = C V 1 3 (小さな差)

【 0 0 1 1 】

2 : 2 プルダウンフィールド動き検出回路は、小さな比較値 1 個の次に大きな比較値 1 個が続く反復 2 フィールドシーケンスを検出し、インタレースビデオ信号が 2 : 2 プルダウンの使用によって生成されたものであることを示す信号を生成する。小さな比較値 1 個の次に大きな比較値 1 個が続く反復 2 フィールドシーケンスを検出しない場合、2 : 2 プルダウンフィールド動き検出回路は、インタレースビデオ信号が 2 : 2 プルダウンの使用によって生成されたものではないことを示す信号を生成する。

【 0 0 1 2 】

次に、インタレースビデオ信号が 2 : 2 プルダウンの使用によって生成されたものであるかどうかを示す信号をインタレース除去回路に送る。指示信号が 2 : 2 プルダウンフィールドパターンを検出したことを示す場合、インタレース除去回路は併合技法を使用して、インタレースビデオ信号をプログレッシブビデオ信号に変換する。一方、指示信号が 2 : 2 プルダウンフィールドパターンを検出しなかったことを示す場合、インタレース除去回路は一般に動き適応技法を使用してインタレースビデオ信号をプログレッシブビデオ信号に変換する。

【 0 0 1 3 】

2 : 2 プルダウンフィールド動き検出回路の 1 つの問題点は、2 : 2 プルダウンフィールド動き検出回路はときどき 2 : 2 プルダウンフィールドパターンを誤って検出することである。当業者には明らかなように、連続するフィールドのピクセル間には垂直空間差があるため、連続するフィールド間の直接の差を使用して比較値を生成することはできない。そのため、連続するフィールドを比較し、ひいては比較値を生成するために、より複雑な比較技法（例えば、垂直ハイパスフィルタを使用して連続するフィールド中の高周波を比較する技法）を使用する。残念ながら、これらの比較技法には 2 : 2 プルダウンフィールドパターンを誤って検出する傾向がある。2 : 2 プルダウンフィールドパターンを誤つ

10

20

30

40

50

て検出するときに、インタレース除去回路はインタレースビデオ信号の連続するフィールドを併合するので、これは好ましくない。異なる時点からのものであるにもかかわらずインタレースビデオ信号の連続するフィールドを併合するために、表示された画像中には非常に不快な不自然さ（すなわち、フェザリングまたはコーミング）が表れる。

【0014】

図2に3:2プルダウン技法を例示する。3:2プルダウンを使用して、映画フレームAを偶数インタレースビデオフィールドA1、奇数インタレースビデオフィールドA2、およびフィールドA1と同一である偶数インタレースビデオフィールドA3に変換し、映画フレームBを奇数インタレースビデオフィールドB1および偶数インタレースビデオフィールドB2に変換し、映画フレームCを奇数インタレースビデオフィールドC1、偶数インタレースビデオフィールドC2、およびフィールドC1と同一である奇数インタレースビデオフィールドC3に変換し、映画フレームDを偶数インタレースビデオフィールドD1および奇数インタレースビデオフィールドD2に変換し、以下同様にする。このように、3:2プルダウンを使用して24枚の映画フレームを毎秒60インタレースビデオフィールドに変換する。

【0015】

インタレースビデオ信号をプログレッシブビデオ信号に変換するとき、インタレースビデオ信号が3:2プルダウンの使用によって生成されたものであるかどうかを決定することが望ましい。これは、インタレースビデオ信号が3:2プルダウンの使用によって生成されたものであれば、ビデオインタレース除去回路は、連続するフィールド（すなわち、同じ映画フレームから生成されたフィールド）を併合し、本質的に完全なプログレッシブビデオ信号を生成するために、併合技法を使用することができるからである。

【0016】

従来のビデオインタレース除去システムは、3:2プルダウンフレーム動き検出回路を使用して、インタレースビデオ信号が3:2プルダウンの使用によって生成されたものであるかどうかを決定する。3:2プルダウンフレーム動き検出回路は、インタレースビデオ信号の同じパリティを有する連続するフィールド（すなわち、2つの偶数フィールドまたは2つの奇数フィールド）を比較して、各比較に対する比較値を生成する。小さな比較値1個の次に大きな比較値4個が連続して続く反復5フィールドシーケンスを検出する場合、3:2プルダウンフレーム動き検出回路は、インタレースビデオ信号が3:2プルダウンの使用によって生成されたものであることを示す信号を生成する。3:2プルダウンシーケンスであることを示す別の信号を生成する。一方、小さな比較値1個の次に大きな比較値4個が連続して続く反復5フィールドシーケンスを検出しない場合、3:2プルダウンフレーム動き検出回路は、インタレースビデオ信号が3:2プルダウンの使用によって生成されたものではないことを示す信号を生成する。

【0017】

従来の3:2プルダウンフレーム動き検出回路が使用する技法を以下の例によって説明する。インタレースビデオ信号が、A1 A2 A3 B1 B2 C1 C2 C3 D1 D2 E1 E2 E3 F1 F2 G1 G2 G3 . . . のフィールドシーケンスをもつと仮定する。

【0018】

フィールドA1、A2およびA3は映画フレームAから生成されたものであり、フィールドB1およびB2は映画フレームBから生成されたものであり、フィールドC1、C2およびC3は、映画フレームCから生成されたものであり、フィールドD1およびD2は映画フレームDから生成されたものであり、以下同様である。3:2プルダウンフレーム動き検出回路は、インタレースビデオ信号の同じパリティを有する連続するフィールドを比較して、小さな比較値1個の次に大きな比較値4個が連続して続く以下のような反復パターンを生成する。

A1 - A3 = CV1 (小さな差)

A2 - B1 = CV2 (大きな差)

10

20

30

40

50

A 3 - B 2 = C V 3 (大きな差)
 B 1 - C 1 = C V 4 (大きな差)
 B 2 - C 2 = C V 5 (大きな差)
 C 1 - C 3 = C V 6 (小さな差)
 C 2 - D 1 = C V 7 (大きな差)
 C 3 - D 2 = C V 8 (大きな差)
 D 1 - E 1 = C V 9 (大きな差)
 D 2 - E 2 = C V 10 (大きな差)
 E 1 - E 3 = C V 11 (小さな差)
 E 2 - F 1 = C V 12 (大きな差)
 E 3 - F 2 = C V 13 (大きな差)
 F 1 - G 1 = C V 14 (大きな差)
 F 2 - G 2 = C V 15 (大きな差)
 G 1 - G 3 = C V 16 (小さな差)

【0019】

3 : 2 プルダウンフレーム動き検出回路は、小さな比較値 1 個の次に大きな比較値 4 個が連続して続くこの反復 5 フィールドシーケンスを検出し、インターレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものであることを示す信号を生成する。小さな比較値 1 個の次に大きな比較値 4 個が連続して続く反復 5 フィールドシーケンスを検出しない場合、3 : 2 プルダウンフレーム動き検出回路は、インターレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものではないことを示す信号を生成する。

【0020】

次に、インターレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものであるかどうかを示す信号を、インターレースビデオ信号とともにインターレース除去回路に送る。インターレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものであることを指示信号が示すと、インターレース除去回路は併合技法を使用して、インターレースビデオ信号をプログレッシブビデオ信号に変換する。一方、インターレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものではないことを指示信号が示す場合、インターレース除去回路は動き適応技法を使用して、インターレースビデオ信号をプログレッシブビデオ信号に変換する。

【0021】

例えば、テレビコマーシャルを挿入するため、映画から場面をカットして除くため、コンピュータグラフィックスを重ねるため、あるいはクレジットなどの字幕スーパーを重ねるために、3 : 2 プルダウンの使用によって生成されたインターレースビデオ信号を編集することがよくある。映画のフレームラインに沿わない編集によって、通常「不良編集」と呼ばれるものが生じる。

【0022】

いくつかの従来のビデオインターレース除去回路には不良編集を検出する能力がない。その結果、不良編集を検出するには最高 5 フィールドを要する。以下の例でこれについて説明する。インターレースビデオ信号が、A 1 A 2 A 3 B 1 B 2 C 1 C 2 C 3 D 1 D 2 E 1 E 2 E 3 F 1 F 2 G 1 G 2 G 3 H 1 H 2 I 1 I 2 I 3 . . . のフィールドシーケンスをもつと仮定する。

【0023】

さらに、インターレースビデオ信号は、編集の結果、不良編集を含み、A 1 A 2 A 3 B 1 B 2 C 1 C 2 C 3 D 1 D 2 E 1 E 2 E 3 G 3 H 1 H 2 I 1 I 2 I 3 . . . のシーケンスをもつと仮定する。

【0024】

このシーケンスでは、フィールド E 3 および G 3 の間で不良編集が起こっている。換言すれば、フィールド F 1、F 2、G 1 および G 2 がインターレースビデオ信号から削除された。不良編集を検出する能力がない従来のビデオインターレース除去回路は、インターレス

10

20

30

40

50

ビデオ信号の同じパリティを有する連続するフィールドを比較して、以下のような比較値のパターンを生成する。

A 1 - A 3 = C V 1 (小さな差)
 A 2 - B 1 = C V 2 (大きな差)
 A 3 - B 2 = C V 3 (大きな差)
 B 1 - C 1 = C V 4 (大きな差)
 B 2 - C 2 = C V 5 (大きな差)
 C 1 - C 3 = C V 6 (小さな差)
 C 2 - D 1 = C V 7 (大きな差)
 C 3 - D 2 = C V 8 (大きな差)
 D 1 - E 1 = C V 9 (大きな差)
 D 2 - E 2 = C V 10 (大きな差)
 E 1 - E 3 = C V 11 (小さな差)
 E 2 - G 3 = C V 12 (大きな差)
 E 3 - H 1 = C V 13 (大きな差)
 G 3 - H 2 = C V 14 (大きな差)
 H 1 - I 1 = C V 15 (大きな差)
 H 2 - I 2 = C V 16 (大きな差)
 I 1 - I 3 = C V 17 (小さな差)

【0025】

この比較値のシーケンスは、小さな比較値1個の次に大きな比較値4個が連続して続く5フィールドシーケンスの反復セット2つからなる最初の10個の比較値を有する。しかし、この最初の10個の比較値の後、比較値のシーケンスは、小さな比較値1個の次に大きな比較値4個が連続して続く5フィールドシーケンスではなくなる。不良編集を含むので、その代わりに今度は小さな比較値1個の次に連続して続く大きな比較値5個がシーケンス中に含まれる。残念ながら従来のビデオインタース除去回路は、比較値C V 16が生成されるまで不良編集を検出することはできない。従来の3:2プルダウン動き検出回路は3:2プルダウンを最初に検出するので、ビデオインタース除去回路はプログレッシブビデオ信号の生成にあたって併合技法を使用し続ける。これは、比較値C V 11の後で、プログレッシブビデオ信号を生成するとき、異なる時点からのフィールドと一緒に併合する原因となり、したがって最終的に非常に不快な不自然さ（すなわち、フェザリングまたはコーミング）を含む画像を生成する。

【0026】

いくつかの従来のビデオインタース除去回路には、「先読み」技法を使用してもっと早く不良編集を検出できる不良編集検出回路が含まれる。このような先読み技法の不利な点は、不良編集を検出するために最大6フィールドまで同時にメモリに記憶しなければならないことである。これは大量のメモリを必要とし、実装および生産の観点から高価であり、したがって好ましくない。

【0027】

3:2プルダウンを検出するために使用されるもう1つの技法として、3:2プルダウンフィールド動き検出回路の使用がある。3:2プルダウンフィールド動き検出回路は、インタースビデオ信号の異なるパリティを有する連続するフィールドを比較して、以下のようなパターンを生成する。

A 1 - A 2 = C V 1 (小さな差)
 A 2 - A 3 = C V 2 (小さな差)
 A 3 - B 1 = C V 3 (大きな差)
 B 1 - B 2 = C V 4 (小さな差)
 B 2 - C 1 = C V 5 (大きな差)
 C 1 - C 2 = C V 6 (小さな差)
 C 2 - C 3 = C V 7 (小さな差)

10

20

30

40

50

C 3 - D 1 = C V 8 (大きな差)
 D 1 - D 2 = C V 9 (小さな差)
 D 2 - E 1 = C V 1 0 (大きな差)
 E 1 - E 2 = C V 1 1 (小さな差)
 E 2 - E 3 = C V 1 2 (小さな差)
 E 3 - F 1 = C V 1 3 (大きな差)
 F 1 - F 2 = C V 1 4 (小さな差)
 F 2 - G 1 = C V 1 5 (大きな差)
 G 1 - G 2 = C V 1 6 (小さな差)

【0028】

10

3 : 2 プルダウンフィールド動き検出回路は、小さな差、小さな差、大きな差、小さな差、大きな差の反復 5 フィールドシーケンスを検出する。3 : 2 プルダウンフィールド動き検出回路を使用すると、かなり確実に不良編集を検出することができる。しかし、3 : 2 プルダウンフィールド動き検出回路は、インターレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものであることを往々にして正しく検出しないので、3 : 2 プルダウンフィールド動き検出回路には問題がある。

【0029】

したがって、改善された 2 : 2 プルダウンおよび 3 : 2 プルダウン検出技法が必要とされている。

【発明の開示】

20

【課題を解決するための手段】

【0030】

本発明は、改善された 2 : 2 プルダウンおよび 3 : 2 プルダウン検出技法を提供する。

【0031】

本発明の 1 つの 2 : 2 プルダウン検出技法によれば、2 : 2 プルダウンフィールド動き検出回路はインターレースビデオ信号を受け取り、インターレースビデオ信号が 2 : 2 プルダウンフィールドパターンを含むかどうかを検出する。2 : 2 プルダウンフィールド動き検出回路は、インターレースビデオ信号の異なるパリティを有する連続するフィールドに対して比較値を生成し、小さな比較値 1 個の次に大きな比較値 1 個が続くシーケンスを検出することによって、これを達成する。2 : 2 プルダウンフィールド動き検出回路が検出したシーケンスを示す別の信号を生成する。

30

【0032】

さらに、2 : 2 プルダウンフレーム動き検出回路は、インターレースビデオ信号を受け取り、インターレースビデオ信号が 2 : 2 プルダウンフレームパターンを含むかどうかを検出する。2 : 2 プルダウンフレーム動き検出回路は、インターレースビデオ信号の同じパリティを有する連続するフィールドに対して比較値を生成し、連続する比較値に対して差分値を生成し、また小さな差分値 1 個の次に大きな差分値 1 個が続くシーケンスを検出することによって、これを達成する。換言すれば、2 : 2 プルダウンフレーム動き検出回路は、対の類似のフレームの動きの比較値を検出する。2 : 2 プルダウンフレーム動き検出回路が検出したシーケンスを示す別の信号を生成する。

40

【0033】

2 : 2 プルダウンフィールド動き検出回路は 2 : 2 プルダウンフィールドパターンを検出し、2 : 2 プルダウンフレーム動き検出回路は 2 : 2 プルダウンフレームパターンを検出し、フィールド動き検出回路およびフレーム動き検出回路が検出した 2 : 2 プルダウンシーケンスが同じである場合、インターレースビデオ信号が 2 : 2 プルダウンの使用によって生成されたものであることを示す信号を生成する。2 : 2 プルダウンフィールド動き検出回路が 2 : 2 プルダウンフィールドパターンを検出しない場合、または 2 : 2 プルダウンフレーム動き検出回路が 2 : 2 プルダウンフレームパターンを検出しない場合、あるいはフィールド動き検出回路およびフレーム動き検出回路が検出した 2 : 2 プルダウンシーケンスが同じではない場合、インターレースビデオ信号が 2 : 2 プルダウンの使用によって

50

生成されたものではないことを示す信号を生成する。

【0034】

本発明の1つの3：2プルダウン検出技法によれば、3：2プルダウンフレーム動き検出回路は、インタレースビデオ信号の同じパリティを有する連続するフィールドに対して比較値を生成し、小さな比較値1個の次に二対の類似の大きな比較値が続くシーケンスを検出する。

【0035】

小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスを検出する場合、3：2プルダウンフレーム動き検出回路はインタレースビデオ信号が3：2プルダウンの使用によって生成されたものであることを示す信号を生成する。3：2プルダウンフレーム動き検出回路が検出したシーケンスを示す別の信号を生成する。小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスを検出しない場合、3：2プルダウンフレーム動き検出回路は、インタレースビデオ信号が3：2プルダウンの使用によって生成されたものではないことを示す信号を生成する。10

【0036】

本発明のその他の実施形態、態様および特徴は、以下の説明および添付の図面から明らかになる。以下の説明においてはとくに記述せず、および／または添付の図面には示さない他の実施形態も当業者にとっては明らかであろう。

【0037】

本発明のより完全な理解のために、およびその他の実施形態、態様および特徴のために、添付の図面とともに以下の説明を参照する。20

【発明を実施するための最良の形態】

【0038】

図面を参照することによって、本発明の特定の実施形態およびそれらの利点をもっともよく理解できる。さまざまな図面の同じ部分および対応する部分については、同じ参照番号を使用する。

【0039】

I. 改善された2：2プルダウン検出によるビデオインタレース除去システム

図3は、本発明のいくつかの実施形態によるビデオインタレース除去回路システム300のプロック図である。ビデオインタレース除去回路システム300は、2：2プルダウン検出回路310およびインタレース除去回路350を含む。2：2プルダウン検出回路310は、フィールド動き検出回路320、フレーム動き検出回路330および制御回路340を含む。ハードウェア、ファームウェア／マイクロコード、ソフトウェアまたはそれらの任意の組合せを用いて、ビデオインタレース除去回路システム300が実行する機能を実装することができる。単一の集積回路素子または複数の集積回路素子上にビデオインタレース除去回路システム300を実装することもできる。30

【0040】

2：2プルダウンフィールド動き検出回路320は、任意の従来の2：2プルダウンフィールド動き検出回路であってよく、インタレースビデオ信号IVSを受け取り、2：2プルダウンフィールドパターンを検出したかどうかを示す（信号ライン322に出力する）信号を生成する。2：2プルダウンフィールドパターンを検出する場合、2：2シーケンスを示す別の信号（信号ライン324に出力する）を生成する。信号ライン324の2：2シーケンス信号はタイミング信号であり、インタレース除去回路350がインタレースビデオ信号IVSのフィールドを適正に併合する（例えば、フィールドA2とB1ではなく、フィールドA1とA2とを併合する）ことを可能にする。特に、2：2プルダウンフィールド動き検出回路320は、インタレースビデオ信号IVSの異なるパリティを有する連続するフィールドを比較し、各比較に対して比較値を生成する。2：2プルダウンフィールド動き検出回路が2：2プルダウンフィールドパターンを検出する場合、2：2プルダウンフィールド動き検出回路は、2：2プルダウンパターンを検出したことを示す信号を生成して信号ライン322に出力し、2：2シーケンスを示す信号を生成して信4050

号ライン324に出力する。本願明細書中で使用する2:2プルダウンフィールドパターンは、小さな比較値1個の次に大きな比較値1個が続く反復シーケンスである。一方、2:2プルダウンフィールド動き検出回路が2:2プルダウンフィールドパターンを検出しない場合、2:2プルダウンフィールド動き検出回路は、2:2プルダウンパターンを検出しなかったことを示す信号を生成して信号ライン322に出力する。従来の2:2プルダウンフィールド検出回路の動作はよく知られているので、2:2プルダウンフィールド検出回路320の動作については、本願明細書ではこれ以上説明しない。

【0041】

前述したように、2:2プルダウンフィールド動き検出回路320などの従来の2:2プルダウンフィールド動き検出回路の1つの問題は、しばしば2:2プルダウンフィールドパターンを誤って検出することである。そのため、誤って併合技法を使用してインタレースビデオ信号からプログレッシブビデオ信号を生成して、最終的に非常に不快な不自然さ（すなわち、フェザリングまたはコーミング）を含む表示画像が結果として生じることになる。本件出願人は、2:2プルダウンフィールド動き検出回路に加えて、2:2プルダウンフレーム動き検出回路330などのフレーム動き検出回路を使用することによって、この誤検出問題をかなり低減あるいは解消できることを発見した。10

【0042】

2:2プルダウンフレーム動き検出回路330は、インタレースビデオ信号IVSを受け取り、2:2プルダウンフレームパターンを検出したかどうかを示す（信号ライン332に出力する）信号を生成する。2:2プルダウンフレームパターンを検出する場合、2:2シーケンスを示す（信号ライン334に出力する）別の信号を生成する。信号ライン334の2:2シーケンス信号はタイミング信号であり、インタレース除去回路350がインタレースビデオ信号IVSのフィールドを適正に併合する（例えば、フィールドA2とB1とではなく、フィールドA1とA2とを併合する）ことを可能にする。特に、フレーム動き検出回路330は同じパリティを有する連続するフィールドを比較し、各比較に対して比較値を生成する。次に連続する比較値を比較して差分値を生成する。フレーム動き検出回路330が2:2プルダウンフレームパターンを検出する場合、フレーム動き検出回路330は、インタレースビデオ信号IVSが2:2プルダウンの使用によって生成されたものであることを示す信号を生成して信号ライン332に出力し、2:2シーケンスを示す信号を生成して信号ライン334に出力する。本願明細書中で使用する2:2プルダウンフレームパターンは、小さな差分値1個の次に大きな差分値1個が続く反復シーケンスである。一方、フレーム動き検出回路330が2:2プルダウンフレームパターンを検出しない場合、フレーム動き検出回路330は、インタレースビデオ信号IVSが2:2プルダウンの使用によって生成されたものではないことを示す信号を生成して信号ライン332に出力する。2030

【0043】

2:2プルダウンフレーム動き検出回路330が使用する技法を以下の2つの例によって説明する。最初の例では、インタレースビデオ信号IVSは2:2プルダウンの使用によって生成されたものであり、A1 A2 B1 B2 C1 C2 D1 D2 E1 E2 F1 F2 . . . のフィールドシーケンスをもつと仮定する。40

【0044】

2:2プルダウンフレーム動き検出回路330は、同じパリティを有する連続するフィールドを比較して比較値を生成する。すなわち、2:2プルダウンフレーム動き検出回路330はフィールドA1およびB1を比較する。この比較によって第1の比較値CV1を生成する。次に、2:2プルダウンフレーム動き検出回路330は、フィールドA2およびB2を比較する。この比較によって第2の比較値CV2を生成する。次に、2:2プルダウンフレーム動き検出回路330は、フィールドB1およびC1を比較する。この比較によって第3の比較値CV3を生成する。次に、2:2プルダウンフレーム動き検出回路330は、フィールドB2およびC2を比較する。この比較によって第4の比較値CV4を生成する。次に、2:2プルダウンフレーム動き検出回路330は、フィールドC1お50

およびD 1 を比較する。この比較によって第5の比較値C V 5を生成する。次に、2：2 プルダウンフレーム動き検出回路330は、フィールドC 2およびD 2を比較する。この比較によって第6の比較値C V 6を生成する。フレーム動き検出回路330が新しいフィールドをそれぞれ受け取るたびに、この同じプロセスを実行する。比較の内容およびその生成された比較値は以下の通りである。

A 1 - B 1 = C V 1

A 2 - B 2 = C V 2

B 1 - C 1 = C V 3

B 2 - C 2 = C V 4

C 1 - D 1 = C V 5

C 2 - D 2 = C V 6

D 1 - E 1 = C V 7

D 2 - E 2 = C V 8

E 1 - F 1 = C V 9

E 2 - F 2 = C V 10

F 1 - G 1 = C V 11

【0045】

2：2 プルダウンフレーム動き検出回路330は、各比較値を生成するたびに、最後に生成した比較値をその前に生成した比較値と比較して差分値を生成する。すなわち、2：2 プルダウンフレーム動き検出回路330は、比較値C V 1およびC V 2を比較する。この比較によって第1の差分値D V 1を生成する。比較値C V 1およびC V 2は、それぞれ同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものなので、D V 1は小さな差分値である。次に、2：2 プルダウンフレーム動き検出回路330は、比較値C V 2およびC V 3を比較する。この比較によって第2の差分値D V 2が生成する。比較値C V 2およびC V 3は、同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものではないので、D V 2は大きな差分値である。次に、2：2 プルダウンフレーム動き検出回路330は、比較値C V 3およびC V 4を比較する。この比較によって第3の差分値D V 3を生成する。比較値C V 3およびC V 4は、それぞれ同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものなので、D V 3は小さな差分値である。次に、2：2 プルダウンフレーム動き検出回路330は、比較値C V 4およびC V 5を比較する。この比較によって第4の差分値D V 4を生成する。比較値C V 4およびC V 5は、同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものではないので、D V 4は大きな差分値である。次に、2：2 プルダウンフレーム動き検出回路330は、比較値C V 5およびC V 6を比較する。この比較によって第5の差分値D V 5を生成する。比較値C V 5およびC V 6は、それぞれ同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものなので、D V 5は小さな差分値である。比較の内容および生成された差分値は以下の通りである。

C V 1 - C V 2 = D V 1 (小さな差)

C V 2 - C V 3 = D V 2 (大きな差)

C V 3 - C V 4 = D V 3 (小さな差)

C V 4 - C V 5 = D V 4 (大きな差)

C V 5 - C V 6 = D V 5 (小さな差)

【0046】

インターレースビデオ信号が2：2 プルダウンの使用によって生成されたものなので、小さな差分値、大きな差分値、小さな差分値、大きな差分値、小さな差分値、以下同様なパターンが発生する。前述したように、本願明細書中では小さな差分値1個の次に大きな差分値1個が続くこの反復パターンを2：2 プルダウンフレームパターンと呼ぶ。2：2 プルダウンフレーム動き検出回路330は、この2：2 プルダウンフレームパターンを検出し、インターレースビデオ信号I V Sが2：2 プルダウンの使用によって生成されたもので

10

20

30

40

50

あることを示す信号を生成して信号ライン 332 に出力し、2:2 シーケンスを示す信号を生成して信号ライン 334 に出力する。

【0047】

第2の例では、インタレースビデオ信号 I V S は 2:2 プルダウンの使用によって生成されたものではなく、A B C D E F G H I J . . . のフィールドシーケンスをもつと仮定する。

【0048】

2:2 プルダウンフレーム動き検出回路 330 は、同じパリティを有する連続するフィールドを比較して比較値を生成する。比較の内容および生成された比較値は以下の通りである。

$$A - C = CV1$$

$$B - D = CV2$$

$$C - E = CV3$$

$$D - F = CV4$$

$$E - G = CV5$$

$$F - H = CV6$$

【0049】

2:2 プルダウンフレーム動き検出回路 330 は、各比較値を生成するたびに、最後に生成した比較値をその前に生成した比較値と比較して差分値を生成する。比較の内容および生成された差分値は以下の通りである。

$$CV1 - CV2 = DV1 \text{ (大きな差)}$$

$$CV2 - CV3 = DV2 \text{ (大きな差)}$$

$$CV3 - CV4 = DV3 \text{ (大きな差)}$$

$$CV4 - CV5 = DV4 \text{ (大きな差)}$$

$$CV5 - CV6 = DV5 \text{ (大きな差)}$$

【0050】

(各差分値を生成するもとの) 比較値は、同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものではないので、このシーケンスの差分値はすべて大きな差分値である。差分値は小さな差分値または大きな差分値のランダムなパターンである場合もあることに留意されたい。したがって、2:2 プルダウンフレームパターンは発生せず、2:2 プルダウンフレーム動き検出回路 330 は、インタレースビデオ信号 I V S が 2:2 プルダウンの使用によって生成されたものではないことを示す信号を生成して、信号ライン 332 に出力する。

【0051】

制御回路 340 は二対の異なる信号を受け取る。第1の対の信号は、インタレースビデオ信号 I V S が 2:2 プルダウンの使用によって生成されたものであるかどうかを示す信号ライン 322 の信号、および 2:2 シーケンスを示す信号ライン 324 の信号を含む。第2の対の信号は、インタレースビデオ信号 I V S が 2:2 プルダウンの使用によって生成されたものであるかどうかを示す信号ライン 332 の信号、および 2:2 シーケンスを示す信号ライン 334 の信号を含む。

【0052】

制御回路 340 は、インタレースビデオ信号 I V S が 2:2 プルダウンの使用によって生成されたものであるかどうかを示す信号(すなわち、信号ライン 322 および 332 の信号)を比較し、インタレースビデオ信号 I V S が 2:2 プルダウンの使用によって生成されたものであることを2つの信号がともに示す場合、制御回路 340 は信号を生成して信号ライン 342 に出力し、インタレース除去回路 350 に、併合技法を使用してインタレースビデオ信号 I V S からプログレッシブビデオ信号 P V S を生成させる。制御回路 340 も、2:2 シーケンスを示す信号(すなわち、信号ライン 324 および 334 の信号)を比較し、2つの信号がともに同じ 2:2 シーケンスを示す場合、制御回路 340 は 2:2 シーケンスを示す信号を生成して信号ライン 344 に出力する。信号ライン 344 の

10

20

30

40

50

2 : 2 シーケンス信号はタイミング信号であり、インタレース除去回路 350 が、インタレースビデオ信号 I V S のフィールドを適正に併合する（例えば、フィールド A2 と B1 とではなく、フィールド A1 と A2 を併合する）ことを可能にする。

【0053】

一方、インタレースビデオ信号 I V S が 2 : 2 プルダウンの使用によって生成されたものであるかどうかを示す 2 つの信号（すなわち、信号ライン 322 および 332 の信号）が、インタレースビデオ信号 I V S が 2 : 2 プルダウンの使用によって生成されたものであることをそろって示さない場合、制御回路 340 は信号を生成して信号ライン 342 に出力し、インタレース除去回路 350 に、動き適応技法、動き補償技法、および／または補間技法を使用して、インタレースビデオ信号 I V S からプログレッシブビデオ信号 P V S を生成させる。さらに、2 : 2 シーケンスを示す信号（すなわち、信号ライン 324 および 334 の信号）が同じ 2 : 2 シーケンスをそろって示さない場合、制御回路 340 は信号を生成して信号ライン 342 に出力し、インタレース除去回路 350 に、動き適応技法、動き補償技法、および／または補間技法を使用して、インタレースビデオ信号 I V S からプログレッシブビデオ信号 P V S を生成させることができる。10

【0054】

1 つの代替の実施形態（図示せず）において、制御回路 340 を省略することもでき、信号ライン 322、324、332 および 334 をインタレース除去回路 350 に直接接続することもできる。その場合、前述した制御回路 340 が実行する同じ機能をインタレース除去回路 350 が実行することもできる。20

【0055】

フィールド動き検出回路 320 に加えて、フレーム動き検出回路 330 を使用することにより、2 : 2 プルダウンパターンを誤って検出する可能性をかなり低減するか、または解消することができる。そのため、併合技法を使用してインタレースビデオ信号 I V S からプログレッシブビデオ信号 P V S を誤って生成することがなくなる。フィールド動き検出回路 320 が 2 : 2 プルダウンフィールドパターンを誤って検出しかねない状況では、動き適応技法を使用してプログレッシブビデオ信号 P V S を生成する。これが、高品質なプログレッシブビデオ信号に結局は結びつき、不快な不自然さがまったくないか、あるいはほとんどの画像を生成するために使用することができる。30

【0056】

本発明に対してさまざまな変更を加えることができることを認識することは重要である。例えば、1 つの代替の実施形態において、2 : 2 フレーム動き検出回路は、一つおきの差分値が小さな差分値であるかどうかを検出する。一つおきの差分値が小さな差分値である場合、2 : 2 プルダウンフレーム動き検出回路 330 はこれを検出し、インタレースビデオ信号 I V S が 2 : 2 プルダウンの使用によって生成されたものであることを示す信号、および 2 : 2 シーケンスを示す信号を生成して出力する。この実施形態において、他の差分値を「非関与」として取り扱う。

【0057】

この代替の実施形態の 2 : 2 プルダウンフレーム動き検出回路が使用する技法を以下の例によって説明する。インタレースビデオ信号 I V S は 2 : 2 プルダウンの使用によって生成されたものであり、A1 A2 B1 B2 C1 C2 D1 D2 E1 E2 F1 F2 . . . のフィールドシーケンスをもつと仮定する。前述したように、フィールドシーケンスから比較値を生成し、次に比較値から以下の差分値を生成する。40

$$C V 1 - C V 2 = D V 1 \text{ (小さな差)}$$

$$C V 2 - C V 3 = D V 2 \text{ (非関与)}$$

$$C V 3 - C V 4 = D V 3 \text{ (小さな差)}$$

$$C V 4 - C V 5 = D V 4 \text{ (非関与)}$$

$$C V 5 - C V 6 = D V 5 \text{ (小さな差)}$$

【0058】

2 : 2 フレーム動き検出回路は、一つおきの差分値が小さな差分値であることを検出し50

、ひいてはインタレースビデオ信号が2：2プルダウンの使用によって生成されたものであることを検出する。

【0059】

別の代替の実施形態において、2：2フレーム動き検出回路は小さな差分値1個の次に大きな差分値1個が続く反復シーケンスを最初に検出する。2：2フレーム動き検出回路は、プログラム可能な長さをもつこの初期シーケンスを検出した後、一つおきの差分値が小さな差分値であるかどうかを検出する。この検出プロセスは、いくつかの2：2フィールド動き検出回路によって使用される小さな比較値1個の次に大きな比較値1個が続く反復シーケンスを最初に検出する検出プロセスに類似している。2：2フィールド動き検出回路は、この初期シーケンスを検出した後、一つおきの比較値が小さな比較値であるかどうかを検出する。10

【0060】

2：2プルダウンフィールド動き検出回路320、2：2プルダウンフレーム動き検出回路330、制御回路340およびインタレース除去回路350が実行する機能を、多くの種々の回路を使用して実行することができること、およびそのような回路が本発明の範囲内にあることは、当業者にとっては明らかであろう。フィールド動き検出回路およびフレーム動き検出回路の両方を使用する技法によって、2：2プルダウンの誤った検出の予防に加えて、2：2シーケンス中の不良編集を検出することができる。

【0061】

I I . 改善された3：2プルダウン検出によるビデオインタレース除去回路システム

20

前述したように、従来の3：2プルダウンフレーム動き検出回路は、同じパリティのフィールドの間の差を比較し、小さな比較値1個の次に大きな比較値4個が連続して続く反復5フィールドシーケンスを検出して、インタレースビデオ信号が3：2プルダウンの使用によって生成されたものであるかどうかを決定する。従来のいくつかの3：2プルダウンフレーム動き検出回路は、不良編集を検出するために先読み技法を使用するが、先読み技法では最大6フィールドをメモリに保存する必要がある。これは、大量のメモリを必要とするため、実装および製造の観点の双方から高価である。本件出願人は、3：2プルダウンの使用によって生成されたインタレースビデオ信号中の不良編集を検出するために使用することができる技法を発見し、この技法ではどの時間においても2フィールドしかメモリに保存する必要がなく、経済的に有利である。30

【0062】

図4は、本発明のいくつかの実施形態によるビデオインタレース除去回路システム400のブロック図である。ビデオインタレース除去回路システム400は、3：2プルダウン検出回路410およびインタレース除去回路450を含む。3：2プルダウン検出回路410はフレーム動き検出回路430を含む。ハードウェア、ファームウェア／マイクロコード、ソフトウェアまたはそれらの任意の組合せを使用して、ビデオインタレース除去回路システム400が実行する機能を実装することができる。単一の集積回路素子または複数の集積回路素子上にビデオインタレース除去回路システム400を実装することもできる。

【0063】

3：2プルダウンフレーム動き検出回路430はインタレースビデオ信号IVSを受け取り、3：2プルダウンフレームパターンを検出したかどうかを示す信号を生成する。特に、フレーム動き検出回路430は、同じパリティを有する連続するフィールドを比較し、各比較に対して比較値を生成する。連続する比較値を解析して、小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスが存在するかどうかを決定する。フレーム動き検出回路430がこのパターンを検出する場合、フレーム動き検出回路430は、インタレースビデオ信号IVSが3：2プルダウンの使用によって生成されたものであることを示す信号を生成して（信号ライン442に）出力し、3：2シーケンスを示す信号を生成して（信号ライン444に）出力する。信号ライン444の3：2シーケンス信号はタイミング信号であり、インタレース除去回路450がインタレースビ4050

デオ信号 I V S のフィールドを適正に併合する（例えば、フィールド A 3 と B 1 ではなく、フィールド A 2 と A 3 を併合する）ことを可能にする。一方、フレーム動き検出回路 430 がこのパターンを検出しない場合、フレーム動き検出回路 430 は、インターレースビデオ信号 I V S が 3 : 2 プルダウンの使用によって生成されたものではないことを示す信号を生成して（信号ライン 442 に）出力する。

【0064】

3 : 2 プルダウンフレーム動き検出回路 430 が使用する技法を以下の 3 つの例によって説明する。最初の例では、インターレースビデオ信号 I V S は 3 : 2 プルダウンの使用によって生成されたものであり、不良編集を含まないと仮定する。インターレースビデオ信号 I V S は、A 1 A 2 A 3 B 1 B 2 C 1 C 2 C 3 D 1 D 2 E 1 E 2
E 3 F 1 F 2 G 1 G 2 G 3 . . . のフィールドシーケンスをもつ。10

【0065】

3 : 2 プルダウンフレーム動き検出回路 430 は、同じパリティを有する連続するフィールドを比較して比較値を生成する。すなわち、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド A 1 および A 3 を比較する。この比較によって第 1 の比較値 C V 1 を生成する。フィールド A 1 および A 3 は同じ映画フレームから生成されたものなので、これは小さな差である。次に、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド A 2 および B 1 を比較する。この比較によって第 2 の比較値 C V 2 を生成する。フィールド A 2 および B 1 は異なる映画フレームから生成されたものなので、これは大きな差である。次に、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド A 3 および B 2 を比較する。この比較によって第 3 の比較値 C V 3 を生成する。フィールド A 3 および B 2 は異なる映画フレームから生成されたものなので、これは大きな差である。比較値 C V 3 および比較値 C V 2 は、ともに同じ 2 つの映画フレームから生成されたフィールドを比較することによって生成されたものなので、互いに類似する点に留意することが重要である。したがって、比較値 C V 2 および C V 3 は、第 1 の対の類似の大きな比較値となる。次に、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド B 1 および C 1 を比較する。これによって第 4 の比較値 C V 4 を生成する。フィールド B 1 および C 1 は異なる映画フレームから生成されたものなので、これは大きな差である。次に、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド B 2 および C 2 を比較する。これによって第 5 の比較値 C V 5 を生成する。フィールド B 2 および C 2 は異なる映画フレームから生成されたものなので、これは大きな差である。比較値 C V 4 および比較値 C V 5 は、ともに同じ 2 つの映画フレームから生成されたフィールドを比較することによって生成されたものなので、互いに類似する点に留意することが重要である。したがって、比較値 C V 4 および C V 5 は、第 2 の対の類似の大きな比較値となる。フレーム動き検出回路 430 は、新しいフィールドをそれぞれ受け取るたびに、この同じプロセスを実行する。比較の内容および生成された比較値は以下の通りである。2030

A 1 - A 3 = C V 1 (小さな差)

A 2 - B 1 = C V 2 (大きな差)

A 3 - B 2 = C V 3 (大きな差、 C V 2 に類似)

B 1 - C 1 = C V 4 (大きな差)

B 2 - C 2 = C V 5 (大きな差、 C V 4 に類似)

C 1 - C 3 = C V 6 (小さな差)

C 2 - D 1 = C V 7 (大きな差)

C 3 - D 2 = C V 8 (大きな差、 C V 7 に類似)

D 1 - E 1 = C V 9 (大きな差)

D 2 - E 2 = C V 10 (大きな差、 C V 9 に類似)

E 1 - E 3 = C V 11 (小さな差)

E 2 - F 1 = C V 12 (大きな差)

E 3 - F 2 = C V 13 (大きな差、 C V 12 に類似)

F 1 - G 1 = C V 14 (大きな差)

50

20

30

40

50

F 2 - G 2 = C V 1 5 (大きな差、C V 1 4 に類似)

G 1 - G 3 = C V 1 6 (小さな差)

【0066】

3 : 2 プルダウンフレーム動き検出回路 430 は、従来の多くの 3 : 2 プルダウンフレーム動き検出回路のように、小さな比較値 1 個の次に大きな比較値 4 個が連続して続く反復 5 フィールドシーケンスを検出するのではなく、小さな比較値 1 個の次に二対の類似の大きな比較値が続く反復 5 フィールドシーケンスを検出する。小さな比較値 1 個の次に二対の類似の大きな比較値が続く反復 5 フィールドシーケンスを検出する場合、3 : 2 プルダウンフレーム動き検出回路 430 は、インタレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものであることを示す信号を生成して信号ライン 442 に出力し、
10
3 : 2 シーケンスを示す信号を生成して信号ライン 444 に出力する。小さな比較値 1 個の次に二対の類似の大きな比較値が続く反復 5 フィールドシーケンスを検出しない場合、3 : 2 プルダウンフレーム動き検出回路は、インタレースビデオ信号が 3 : 2 プルダウンの使用によって生成されたものではないことを示す信号を生成して信号ライン 442 に出力する。

【0067】

第 2 の例では、インタレースビデオ信号 I V S は、3 : 2 プルダウンの使用によって生成されたものであり、不良編集を含むと仮定する。インタレースビデオ信号 I V S は、A 1 A 2 A 3 B 1 B 2 C 1 C 2 C 3 D 1 D 2 E 1 E 2 E 3 G 3 H 1 H 2 I 1 I 2 I 3 . . . のフィールドシーケンスをもつ。
20

【0068】

このシーケンスでは、フィールド E 3 と G 3 との間で不良編集が起こる。換言すれば、フィールド F 1、F 2、G 1 および G 2 がインタレースビデオ信号から削除された。3 : 2 プルダウンフレーム動き検出回路 430 は、同じパリティを有する連続するフィールドを比較して比較値を生成する。すなわち、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド A 1 および A 3 を比較する。この比較によって第 1 の比較値 C V 1 を生成する。次に、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド A 2 および B 1 を比較する。この比較によって第 2 の比較値 C V 2 を生成する。次に、3 : 2 プルダウンフレーム動き検出回路 430 は、フィールド A 3 および B 2 を比較する。この比較によって第 3 の比較値 C V 3 を生成する。フレーム動き検出回路 430 は、新しいフィールドをそれぞれ受け取るたびに、この同じプロセスを実行する。比較の内容および生成された比較値は以下の通りである。
30

A 1 - A 3 = C V 1 (小さな差)

A 2 - B 1 = C V 2 (大きな差)

A 3 - B 2 = C V 3 (大きな差、C V 2 に類似)

B 1 - C 1 = C V 4 (大きな差)

B 2 - C 2 = C V 5 (大きな差、C V 4 に類似)

C 1 - C 3 = C V 6 (小さな差)

C 2 - D 1 = C V 7 (大きな差)

C 3 - D 2 = C V 8 (大きな差、C V 7 に類似)

D 1 - E 1 = C V 9 (大きな差)

D 2 - E 2 = C V 1 0 (大きな差、C V 9 に類似)

E 1 - E 3 = C V 1 1 (小さな差)

E 2 - G 3 = C V 1 2 (大きな差)

E 3 - H 1 = C V 1 3 (大きな差、C V 1 2 に類似しない)

G 3 - H 2 = C V 1 4 (大きな差)

H 1 - I 1 = C V 1 5 (大きな差、C V 1 4 に類似しない)

H 2 - I 2 = C V 1 6 (大きな差)

I 1 - I 3 = C V 1 7 (小さな差)

【0069】

10

20

30

40

50

この場合、小さな比較値（すなわち、比較値 CV11）の次には、一対の類似の比較値ではなく、2つの非類似の大きな比較値（すなわち、比較値 CV12 および CV13）が続くので、3:2 プルダウンフレーム動き検出回路 430 は不良編集を速やかに検出する。比較値 CV13 および比較値 CV12 は、同じ2つの映画フレームから生成されたフィールドを比較することによって生成されたものではないので、類似でないことに留意することが重要である。3:2 プルダウンフレーム動き検出回路 430 は、小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスを検出しないので、3:2 プルダウンフレーム動き検出回路 430 は、不良編集が起こったことを示す信号を生成して信号ライン 442 に出力する。次に、この信号をインターレース除去回路 450 に出力する。

10

【0070】

第3の例では、インターレースビデオ信号 IVS は、3:2 プルダウンの使用によって生成されたものではなく、A B C D E F G H I J . . . のフィールドシーケンスをもつと仮定する。

【0071】

3:2 プルダウンフレーム動き検出回路 430 は、同じパリティを有する連続するフィールドを比較して比較値を生成する。比較の内容および生成する比較値は、以下の通りである。

A - C = CV1 (小さな差または大きな差のどちらか)

B - D = CV2 (大きな差、CV1 に類似しない)

20

C - E = CV3 (小さな差または大きな差のどちらか、CV2 に類似しない)

D - F = CV4 (小さな差または大きな差のどちらか、CV3 に類似しない)

E - G = CV5 (小さな差または大きな差のどちらか、CV4 に類似しない)

F - H = CV6 (小さな差または大きな差のどちらか、CV5 に類似しない)

【0072】

この場合、比較値 CV2 および CV3 は非類似であるので、3:2 プルダウンフレーム動き検出回路 430 は、インターレースビデオ信号が 3:2 プルダウンの使用によって生成されたものではないことを速やかに決定する。3:2 プルダウンフレーム動き検出回路 430 は、小さな比較値1個の次に二対の類似の大きな比較値が続く5フィールドシーケンスを検出しないので、3:2 プルダウンフレーム動き検出回路 430 は、インターレースビデオ信号が 3:2 プルダウンの使用によって生成されたものではないことを示す信号を生成する。3:2 プルダウンフレーム動き検出回路 430 は、受け取ったフィールドパターンがランダムである間は、インターレースビデオ信号が 3:2 プルダウンの使用によって生成されたものではないことを示す信号の生成を続ける。

30

【0073】

フレーム動き検出回路 430 が（信号ライン 442 に）生成した信号が、インターレースビデオ信号 IVS が 3:2 プルダウンの使用によって生成されたものであることを示す場合、インターレース除去回路 450 は併合技法を使用して、インターレースビデオ信号 IVS からプログレッシブビデオ信号 PVS を生成する。一方、フレーム動き検出回路 430 が（信号ライン 442 に）生成した信号が、インターレースビデオ信号 IVS が 3:2 プルダウンの使用によって生成されたものではないことを示す場合、インターレース除去回路 450 は動き適応技法、動き補償技法、または補間技法を使用して、インターレースビデオ信号 IVS からプログレッシブビデオ信号 PVS を生成する。

40

【0074】

インターレースビデオ信号が 3:2 プルダウンの使用によって生成されたものであるかどうかを決定するために、小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスを検出することによって、フレーム動き検出回路システム 400 は、ビデオの2フィールドを記憶するだけによく、不良編集を速やかに検出することができて、経済的に有利である。

【0075】

50

本発明に対してさまざまな変更を加えることができることを認識することは重要である。例えば、1つの代替の実施形態において、3：2フレーム動き検出回路は、小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスを最初に検出する。3：2フレーム動き検出回路は、プログラム可能な長さをもつこの初期シーケンスを検出した後、小さな比較値1個の次に二対の類似の比較値が続く反復5フィールドシーケンスを検出する。これらの対の比較値は、大きな値をもっていても小さな値をもっていてもよい。インターレースビデオ信号が3：2プルダウンの使用によって生成されたものであるが、フレームの間で動きがほとんどないという状況ではこの実施形態は有利である。こういう状況では、併合技法を使用してプログレッシブビデオ信号の生成を続けることが望ましい。

10

【0076】

この代替の実施形態の3：2プルダウンフレーム動き検出回路が使用する技法を以下の例によって説明する。インターレースビデオ信号IVSは、3：2プルダウンの使用によって生成されたものであり、A1 A2 A3 B1 B2 C1 C2 C3 D1 D2 E1 E2 E3 F1 F2 G1 G2 G3 . . . のフィールドシーケンスをもつと仮定する。比較値は以下のように生成される。

A1 - A3 = CV1 (小さな差)

A2 - B1 = CV2 (大きな差)

A3 - B2 = CV3 (大きな差、CV2に類似)

B1 - C1 = CV4 (大きな差)

20

B2 - C2 = CV5 (大きな差、CV4に類似)

C1 - C3 = CV6 (小さな差)

C2 - D1 = CV7 (大きな差)

C3 - D2 = CV8 (大きな差、CV7に類似)

D1 - E1 = CV9 (大きな差)

D2 - E2 = CV10 (大きな差、CV9に類似)

E1 - E3 = CV11 (小さな差)

E2 - F1 = CV12 (大きな差または小さな差)

E3 - F2 = CV13 (大きな差または小さな差、CV12に類似)

F1 - G1 = CV14 (大きな差または小さな差)

30

F2 - G2 = CV15 (大きな差または小さな差、CV14に類似)

G1 - G3 = CV16 (小さな差)

【0077】

本件出願人は、場合によっては、例えば、インターレースビデオ信号はコンピュータ画像から生成されたものであるとき、インターレースビデオ信号が3：2プルダウンの使用によって生成されたものであっても、小さな比較値1個の次に二対の類似の大きな比較値が続く反復5フィールドシーケンスは発生しないことを発見した。このような場合には、第2および/または第3の3：2プルダウンフレーム動き検出回路を使用して対処することができる。第2の3：2フレーム動き検出回路は、小さな比較値1個の次に一対の非類似の大きな比較値およびその次に一対の類似の大きな比較値が続く反復5フィールドシーケンスを検出して、インターレースビデオ信号が3：2プルダウンの使用によって生成されたものであるかどうかを決定する。第3の3：2フレーム動き検出回路は、小さな比較値1個の次に一対の類似の大きな比較値およびその次に一対の非類似の大きな比較値が続く反復5フィールドシーケンスを検出して、インターレースビデオ信号が3：2プルダウンの使用によって生成されたものであるかどうかを決定する。

40

【0078】

第2の3：2プルダウンフレーム動き検出回路が使用する技法を以下の例によって説明する。インターレースビデオ信号IVSは、3：2プルダウンの使用によって生成されたものであり、A1 A2 A3 B1 B2 C1 C2 C3 D1 D2 E1 E2 E3 F1 F2 G1 G2 G3 . . . のフィールドシーケンスをもつと仮定する。

50

比較値は以下のように生成される。

A 1 - A 3 = C V 1 (小さな差)

A 2 - B 1 = C V 2 (大きな差)

A 3 - B 2 = C V 3 (大きな差、C V 2 に類似しない)

B 1 - C 1 = C V 4 (大きな差)

B 2 - C 2 = C V 5 (大きな差、C V 4 に類似)

C 1 - C 3 = C V 6 (小さな差)

C 2 - D 1 = C V 7 (大きな差)

C 3 - D 2 = C V 8 (大きな差、C V 7 に類似しない)

D 1 - E 1 = C V 9 (大きな差)

D 2 - E 2 = C V 10 (大きな差、C V 9 に類似)

E 1 - E 3 = C V 11 (小さな差)

E 2 - F 1 = C V 12 (大きな差)

E 3 - F 2 = C V 13 (大きな差、C V 12 に類似しない)

F 1 - G 1 = C V 14 (大きな差)

F 2 - G 2 = C V 15 (大きな差、C V 14 に類似)

G 1 - G 3 = C V 16 (小さな差)

【0079】

第3の3：2 プルダウンフレーム動き検出回路が使用する技法を以下の例によって説明する。インタレースビデオ信号 I V S は、3：2 プルダウンの使用によって生成されたものであり、A 1 A 2 A 3 B 1 B 2 C 1 C 2 C 3 D 1 D 2 E 1 E 2 E 3 F 1 F 2 G 1 G 2 G 3 . . . のフィールドシーケンスをもつと仮定する。比較値は以下のように生成される。

A 1 - A 3 = C V 1 (小さな差)

A 2 - B 1 = C V 2 (大きな差)

A 3 - B 2 = C V 3 (大きな差、C V 2 に類似)

B 1 - C 1 = C V 4 (大きな差)

B 2 - C 2 = C V 5 (大きな差、C V 4 に類似しない)

C 1 - C 3 = C V 6 (小さな差)

C 2 - D 1 = C V 7 (大きな差)

C 3 - D 2 = C V 8 (大きな差、C V 7 に類似)

D 1 - E 1 = C V 9 (大きな差)

D 2 - E 2 = C V 10 (大きな差、C V 9 に類似しない)

E 1 - E 3 = C V 11 (小さな差)

E 2 - F 1 = C V 12 (大きな差)

E 3 - F 2 = C V 13 (大きな差、C V 12 に類似)

F 1 - G 1 = C V 14 (大きな差)

F 2 - G 2 = C V 15 (大きな差、C V 14 に類似しない)

G 1 - G 3 = C V 16 (小さな差)

【0080】

また、本件出願人は、3：2 プルダウンフレーム動き検出回路に加えて、3：2 プルダウンフィールド動き検出回路も使用することによって、不良編集検出を改善することができることを発見した。3：2 プルダウンフィールド動き検出回路は、インタレースビデオ信号の異なるパリティを有する連続するフィールドを比較して、一対の小さな比較値の次に「非関与」比較値、小さな比較値、「非関与」比較値が続く反復 5 フィールドシーケンスを検出する。

【0081】

この代替の実施形態の3：2 プルダウンフィールド動き検出回路が使用する技法を以下の例によって説明する。インタレースビデオ信号 I V S は、3：2 プルダウンの使用によって生成されたものであり、A 1 A 2 A 3 B 1 B 2 C 1 C 2 C 3 D 1 D

10

20

30

40

50

2 E 1 E 2 E 3 F 1 F 2 G 1 G 2 G 3 . . . のフィールドシーケンスをもつと仮定する。この場合、3 : 2 フレーム動き検出回路は以下のように比較値を生成する。

A 1 - A 3 = C V 1 (小さな差)
A 2 - B 1 = C V 2 (大きな差)
A 3 - B 2 = C V 3 (大きな差、C V 2 に類似)
B 1 - C 1 = C V 4 (大きな差)
B 2 - C 2 = C V 5 (大きな差、C V 4 に類似)
C 1 - C 3 = C V 6 (小さな差)
C 2 - D 1 = C V 7 (大きな差)
C 3 - D 2 = C V 8 (大きな差、C V 7 に類似)
D 1 - E 1 = C V 9 (大きな差)
D 2 - E 2 = C V 10 (大きな差、C V 9 に類似)
E 1 - E 3 = C V 11 (小さな差)
E 2 - F 1 = C V 12 (大きな差)
E 3 - F 2 = C V 13 (大きな差、C V 12 に類似)
F 1 - G 1 = C V 14 (大きな差)
F 2 - G 2 = C V 15 (大きな差、C V 14 に類似)
G 1 - G 3 = C V 16 (小さな差)

この場合、3 : 2 フィールド動き検出回路は以下のように比較値を生成するはずである。

A 1 - A 2 = C V 1 (小さな差)
A 2 - A 3 = C V 2 (小さな差)
A 3 - B 1 = C V 3 (非関与)
B 1 - B 2 = C V 4 (小さな差)
B 2 - C 1 = C V 5 (非関与)
C 1 - C 2 = C V 6 (小さな差)
C 2 - C 3 = C V 7 (小さな差)
C 3 - D 1 = C V 8 (非関与)
D 1 - D 2 = C V 9 (小さな差)
D 2 - E 1 = C V 10 (非関与)
E 1 - E 2 = C V 11 (小さな差)
E 2 - E 3 = C V 12 (小さな差)
E 3 - F 1 = C V 13 (非関与)
F 1 - F 2 = C V 14 (小さな差)
F 2 - G 1 = C V 15 (非関与)
G 1 - G 2 = C V 16 (小さな差)

【0082】

多くのさまざまな回路を使用して、3 : 2 プルダウンフィールド動き検出回路 430 およびインターレース除去回路 450 が実行する機能を実行できること、およびそのような回路はすべて本発明の範囲内にあることは当業者にとっては明らかであろう。

【0083】

I I I . 応用例

非常に多様なビデオ信号処理の用途において、本発明の改善された 2 : 2 プルダウンおよび 3 : 2 プルダウン検出技法を利用することができる。1つの用途において、本発明の 2 : 2 プルダウン検出技法および / または 3 : 2 プルダウン検出技法を、インタレースビデオ信号をプログレッシブビデオ信号に変換するために使用される単一の集積回路素子中に実装することができる。この集積回路素子を、デジタルビデオディスク (DVD) プレーヤー、DVD レコーダー、コンピュータグラフィックスコントローラまたは LCD パネルコントローラに集積化することができる。別の用途において、本発明の 2 : 2 プルダウン検出技法および / または 3 : 2 プルダウン検出技法を、CPU、DSP などのコンピュ

10

20

30

40

50

ータプロセッサ、またはインタレースビデオ信号をプログレッシブビデオ信号に変換するために使用されるメディアプロセッサなどのファームウェア中に実装することができる。本発明の2:2プルダウン検出技法および/または3:2プルダウン検出技法を、プログレッシブスキャンテレビ、高品位テレビ(HDTV)、およびLCDパネルにおいて、非常に多様なデジタルビデオ圧縮用途および非常に多様なデジタルビデオ伝送用途に使用することもできる。さらに、本発明の2:2プルダウン検出技法および/または3:2プルダウン検出技法を、コンピュータおよび/またはテレビゲーム機で使用されるソフトウェアベースのDVDデコーダのような用途のソフトウェア中に実装することができる。

【0084】

I V . 代替の実施形態

10

本願明細書中で説明してきた本発明の2:2プルダウン検出技法および3:2プルダウン検出技法に多数の変形および変更を加えることができること、および添付の請求項が、そのような変形および変更を本発明の真の精神に属するものとして請求の範囲内に包含されることは、当業者にとっては明らかであろう。

【図面の簡単な説明】

【0085】

【図1】2:2プルダウン技法を例示する図である。

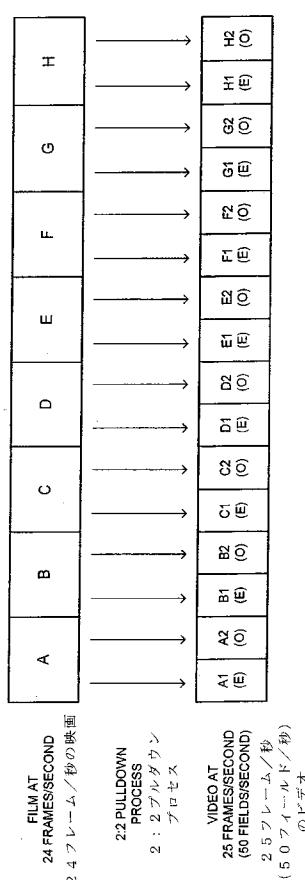
【図2】3:2プルダウン技法を例示する図である。

【図3】本発明のいくつかの実施形態による改善された2:2プルダウン検出技法を使用するビデオインタース除去回路システムのブロック図である。

20

【図4】本発明のいくつかの実施形態による改善された3:2プルダウン検出技法を使用するビデオインタース除去回路システムのブロック図である。

【図1】



【図2】

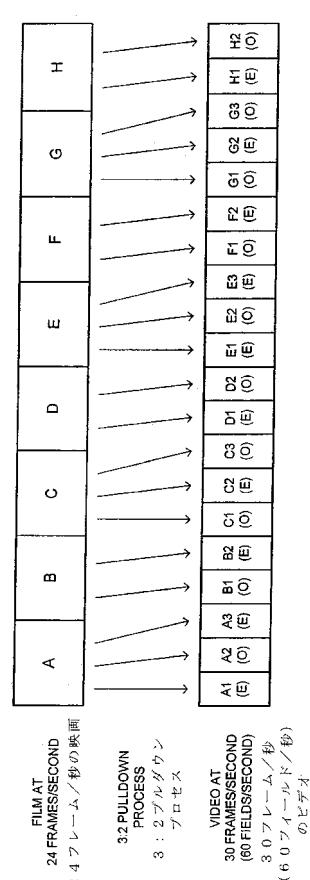
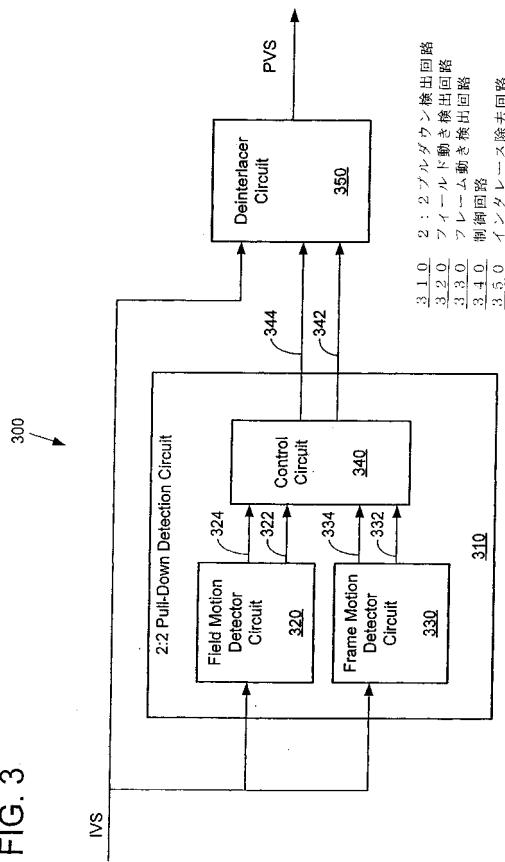


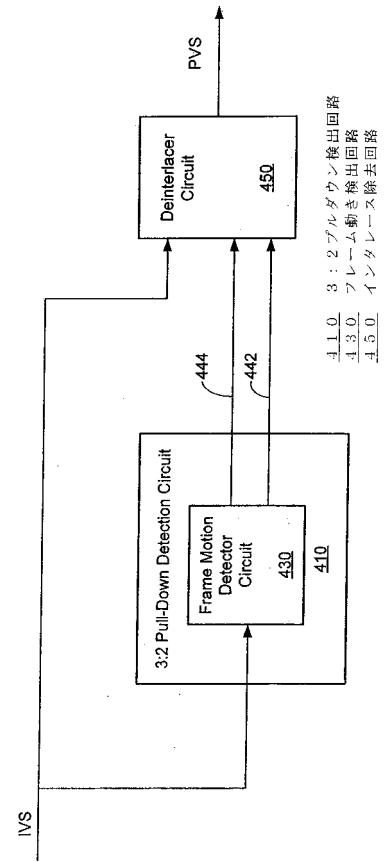
FIG. 1

FIG. 2

【図3】



【図4】



フロントページの続き

(56)参考文献 特開平03-058677(JP,A)
米国特許第05852473(US,A)
特開平09-322126(JP,A)
特開平09-018784(JP,A)
特開平05-183884(JP,A)
特開2002-290927(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N7/01