

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5203913号
(P5203913)

(45) 発行日 平成25年6月5日(2013.6.5)

(24) 登録日 平成25年2月22日(2013.2.22)

(51) Int.Cl.
H04N 5/363 (2011.01)

F I
H04N 5/335 630

請求項の数 17 (全 22 頁)

(21) 出願番号	特願2008-318939 (P2008-318939)	(73) 特許権者	000001007
(22) 出願日	平成20年12月15日 (2008.12.15)		キヤノン株式会社
(65) 公開番号	特開2010-141848 (P2010-141848A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成22年6月24日 (2010.6.24)	(74) 代理人	100076428
審査請求日	平成23年11月25日 (2011.11.25)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 光電変換装置、撮像システム、及び光電変換装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

複数の画素と、
駆動補助要素と、
前記複数の画素と前記駆動補助要素とが接続された信号線と、
前記複数の画素と前記駆動補助要素とを駆動する駆動部と、
前記複数の画素のうち前記駆動部により選択された読み出し画素から前記信号線へ出力された信号を処理して、処理した信号を出力する出力回路と、
を備え、
前記複数の画素のそれぞれは、
第1の電荷電圧変換部と、
前記第1の電荷電圧変換部をリセットする第1のリセット部と、
前記第1の電荷電圧変換部の電圧に応じた信号を出力する第1の出力部と、
を含み、
前記駆動補助要素は、
第2の電荷電圧変換部と、
前記第2の電荷電圧変換部をリセットする第2のリセット部と、
前記第2の電荷電圧変換部の電圧に応じた信号を出力する第2の出力部と、
を含み、
前記駆動部は、前記読み出し画素を選択するための選択期間における第1の期間に、前

記読み出し画素において前記第 1 のリセット部により前記第 1 の電荷電圧変換部がリセットされた後に前記第 1 の出力部が前記信号線へ前記第 1 の電荷電圧変換部の電圧に応じたノイズ信号を出力するとともに前記駆動補助要素において前記第 2 のリセット部により前記第 2 の電荷電圧変換部がリセットされた後に前記第 2 の出力部が前記信号線へ前記第 2 の電荷電圧変換部の電圧に応じたノイズ信号を出力し、前記選択期間における前記第 1 の期間に続く第 2 の期間に、前記駆動補助要素における前記第 2 の出力部が前記信号線へのノイズ信号の出力を停止するように、前記複数の画素と前記駆動補助要素とを駆動し、

前記読み出し画素における前記第 1 の出力部が前記信号線へ出力したノイズ信号は、前記第 2 の期間に、前記出力回路へ転送されることを特徴とする光電変換装置。

10

【請求項 2】

前記複数の画素のそれぞれは、前記画素を選択状態又は非選択状態にする第 1 の選択部をさらに含み、

前記駆動補助要素は、前記駆動補助要素を選択状態又は非選択状態にする第 2 の選択部をさらに含み、

前記駆動部は、前記第 1 の期間に、前記読み出し画素における前記第 1 の選択部が前記読み出し画素を選択状態にするとともに前記駆動補助要素における前記第 2 の選択部が前記駆動補助要素を選択状態にし、前記第 2 の期間に、前記駆動補助要素における前記第 2 の選択部が前記駆動補助要素を非選択状態にするように、前記複数の画素と前記駆動補助要素とを駆動する

20

ことを特徴とする請求項 1 に記載の光電変換装置。

【請求項 3】

前記第 1 のリセット部は、前記第 1 の電荷電圧変換部の電位を第 1 の電位に設定することにより、前記第 1 の電荷電圧変換部をリセットするとともに前記画素を選択状態にし、前記第 1 の電荷電圧変換部の電位を第 2 の電位に設定することにより、前記画素を非選択状態にし、

前記第 2 のリセット部は、前記第 2 の電荷電圧変換部の電位を前記第 1 の電位に設定することにより、前記第 2 の電荷電圧変換部をリセットするとともに前記駆動補助要素を選択状態にし、前記第 2 の電荷電圧変換部の電位を前記第 2 の電位に設定することにより、前記駆動補助要素を非選択状態にし、

30

前記駆動部は、前記第 1 の期間に、前記読み出し画素において前記第 1 のリセット部が前記第 1 の電荷電圧変換部の電位を前記第 1 の電位に設定するとともに前記駆動補助要素において前記第 2 のリセット部が前記第 2 の電荷電圧変換部の電位を前記第 1 の電位に設定し、前記第 2 の期間に、前記駆動補助要素における前記第 2 のリセット部が前記第 2 の電荷電圧変換部の電位を前記第 2 の電位に設定するように、前記複数の画素と前記駆動補助要素とを駆動する

ことを特徴とする請求項 1 に記載の光電変換装置。

【請求項 4】

前記複数の画素のそれぞれは、

第 1 の光電変換部と、

40

前記第 1 の光電変換部の電荷を前記第 1 の電荷電圧変換部へ転送する第 1 の転送部と、をさらに含み、

前記駆動部は、前記選択期間における第 3 の期間に、前記読み出し画素における前記第 1 の出力部が前記第 1 の転送部により前記第 1 の光電変換部の電荷が前記第 1 の電荷電圧変換部へ転送された状態で前記第 1 の電荷電圧変換部の電圧に応じた光信号を前記信号線へ出力するように、前記複数の画素を駆動する

ことを特徴とする請求項 2 又は 3 に記載の光電変換装置。

【請求項 5】

前記駆動補助要素は、光電変換部を含まない、あるいは、

前記駆動補助要素は、遮光された第 2 の光電変換部を含む、あるいは、

50

前記駆動補助要素は、第 2 の光電変換部を含み、前記第 2 の光電変換部の電荷が前記第 2 の電荷電圧変換部へ転送されない

ことを特徴とする請求項 4 に記載の光電変換装置。

【請求項 6】

前記駆動補助要素は、

第 2 の光電変換部と、

前記第 2 の光電変換部の電荷を前記第 2 の電荷電圧変換部へ転送する第 2 の転送部と、
をさらに含み、

前記駆動部は、前記選択期間において前記駆動補助要素を前記出力回路へ信号が転送されない非読み出し画素として駆動し、他の選択期間において前記駆動補助要素を前記読み出し画素として駆動するとともに非読み出し画素を前記駆動補助要素として駆動することを特徴とする請求項 4 に記載の光電変換装置。

10

【請求項 7】

複数の前記駆動補助要素が前記信号線に接続され、

前記駆動部は、前記第 1 の期間に、前記複数の前記駆動補助要素のそれぞれにおいて前記第 2 のリセット部により前記第 2 の電荷電圧変換部がリセットされた状態で前記第 2 の出力部が前記信号線へ前記第 2 の電荷電圧変換部の電圧に応じたノイズ信号を出力し、前記第 2 の期間に、前記複数の前記駆動補助要素のそれぞれにおいて前記第 2 の出力部が前記信号線へのノイズ信号の出力を停止するように、前記複数の前記駆動補助要素を駆動する

20

ことを特徴とする請求項 1 から 6 のいずれか 1 項に記載の光電変換装置。

【請求項 8】

前記第 2 の期間に前記読み出し画素から前記信号線へノイズ信号が出力された状態で、前記信号線の電位を保持する保持部と、

前記保持部の出力電圧をシフトするシフト部と、

前記シフト部の出力電圧に応じて、前記信号線の電位をクリップするクリップ部と、
をさらに備えた

ことを特徴とする請求項 1 から 7 のいずれか 1 項に記載の光電変換装置。

【請求項 9】

請求項 1 から 8 のいずれか 1 項に記載の光電変換装置と、

30

前記光電変換装置の撮像面へ像を形成する光学系と、

前記光電変換装置から出力された信号を処理して画像データを生成する信号処理部と、
を備えたことを特徴とする撮像システム。

【請求項 10】

複数の画素と、駆動補助要素と、前記複数の画素と前記駆動補助要素とが接続された信号線と、前記複数の画素における信号を読み出すために選択された読み出し画素から前記信号線へ出力された信号を処理して、処理した信号を出力する出力回路とを有する光電変換装置の駆動方法であって、

前記複数の画素のそれぞれは、

第 1 の電荷電圧変換部と、

40

前記第 1 の電荷電圧変換部をリセットする第 1 のリセット部と、

前記第 1 の電荷電圧変換部の電圧に応じた信号を出力する第 1 の出力部と、

を含み、

前記駆動補助要素は、

第 2 の電荷電圧変換部と、

前記第 2 の電荷電圧変換部をリセットする第 2 のリセット部と、

前記第 2 の電荷電圧変換部の電圧に応じた信号を出力する第 2 の出力部と、

を含み、

前記駆動方法は、

前記読み出し画素において前記第 1 のリセット部により前記第 1 の電荷電圧変換部がリ

50

セットされた後に前記第 1 の出力部が前記信号線へ前記第 1 の電荷電圧変換部の電圧に応じたノイズ信号を出力するとともに前記駆動補助要素において前記第 2 のリセット部により前記第 2 の電荷電圧変換部がリセットされた後に前記第 2 の出力部が前記信号線へ前記第 2 の電荷電圧変換部の電圧に応じたノイズ信号を出力するように、前記複数の画素と前記駆動補助要素とを駆動する第 1 のステップと、

前記駆動補助要素における前記第 2 の出力部が前記信号線へのノイズ信号の出力を停止するように、前記駆動補助要素を駆動する第 2 のステップと、
を含み、

前記第 2 のステップでは、前記読み出し画素における前記第 1 の出力部が前記信号線へ出力したノイズ信号が、前記出力回路へ転送される
ことを特徴とする光電変換装置の駆動方法。

10

【請求項 1 1】

前記複数の画素のそれぞれは、前記画素を選択状態又は非選択状態にする第 1 の選択部をさらに含み、

前記駆動補助要素は、前記駆動補助要素を選択状態又は非選択状態にする第 2 の選択部をさらに含み、

前記第 1 のステップでは、前記読み出し画素における前記第 1 の選択部が前記読み出し画素を選択状態にするとともに前記駆動補助要素における前記第 2 の選択部が前記駆動補助要素を選択状態にするように、前記複数の画素と前記駆動補助要素とを駆動し、

前記第 2 のステップでは、前記駆動補助要素における前記第 2 の選択部が前記駆動補助要素を非選択状態にするように、前記複数の画素と前記駆動補助要素とを駆動する
ことを特徴とする請求項 1 0 に記載の光電変換装置の駆動方法。

20

【請求項 1 2】

前記第 1 のリセット部は、前記第 1 の電荷電圧変換部の電位を第 1 の電位に設定することにより、前記第 1 の電荷電圧変換部をリセットするとともに前記画素を選択状態にし、前記第 1 の電荷電圧変換部の電位を第 2 の電位に設定することにより、前記画素を非選択状態にし、

前記第 2 のリセット部は、前記第 2 の電荷電圧変換部の電位を前記第 1 の電位に設定することにより、前記第 2 の電荷電圧変換部をリセットするとともに前記駆動補助要素を選択状態にし、前記第 2 の電荷電圧変換部の電位を前記第 2 の電位に設定することにより、
前記駆動補助要素を非選択状態にし、

30

前記第 1 のステップでは、前記読み出し画素において前記第 1 のリセット部が前記第 1 の電荷電圧変換部の電位を前記第 1 の電位に設定するとともに前記駆動補助要素において前記第 2 のリセット部が前記第 2 の電荷電圧変換部の電位を前記第 1 の電位に設定するように、前記複数の画素と前記駆動補助要素とを駆動し、

前記第 2 のステップでは、前記駆動補助要素における前記第 2 のリセット部が前記第 2 の電荷電圧変換部の電位を前記第 2 の電位に設定するように、前記駆動補助要素を駆動する
ことを特徴とする請求項 1 0 に記載の光電変換装置の駆動方法。

【請求項 1 3】

40

前記複数の画素のそれぞれは、

第 1 の光電変換部と、

前記第 1 の光電変換部の電荷を前記第 1 の電荷電圧変換部へ転送する第 1 の転送部と、
をさらに含み、

前記駆動方法は、

前記読み出し画素における前記第 1 の出力部が前記第 1 の転送部により前記第 1 の光電変換部の電荷が前記第 1 の電荷電圧変換部へ転送された状態で前記第 1 の電荷電圧変換部の電圧に応じた光信号を前記信号線へ出力するように、前記複数の画素を駆動する第 3 のステップをさらに含む

ことを特徴とする請求項 1 1 又は 1 2 に記載の光電変換装置の駆動方法。

50

【請求項 14】

前記駆動補助要素は、光電変換部を含まない、あるいは、

前記駆動補助要素は、遮光された第2の光電変換部を含む、あるいは、

前記駆動補助要素は、第2の光電変換部を含み、前記第2の光電変換部の電荷が前記第2の電荷電圧変換部へ転送されない

ことを特徴とする請求項13に記載の光電変換装置の駆動方法。

【請求項 15】

前記駆動補助要素は、

第2の光電変換部と、

前記第2の光電変換部の電荷を前記第2の電荷電圧変換部へ転送する第2の転送部と、
をさらに含み、

10

前記駆動方法は、

前記読み出し画素としての前記駆動補助要素において前記第2のリセット部により前記第2の電荷電圧変換部がリセットされた状態で前記第2の出力部が前記信号線へ前記第2の電荷電圧変換部の電圧に応じたノイズ信号を出力するとともに少なくとも1つの非読み出し画素において前記第1のリセット部により前記第1の電荷電圧変換部がリセットされた状態で前記第1の出力部が前記信号線へ前記第1の電荷電圧変換部の電圧に応じたノイズ信号を出力するように、前記複数の画素と前記駆動補助要素とを駆動する第4のステップと、

前記少なくとも1つの非読み出し画素における前記第1の出力部が前記信号線へのノイズ信号の出力を停止するように、前記複数の画素を駆動する第5のステップと、
をさらに含み、

20

前記第5のステップでは、前記駆動補助要素における前記第2の出力部が前記信号線へ出力したノイズ信号が、前記出力回路へ転送される

ことを特徴とする請求項13に記載の光電変換装置の駆動方法。

【請求項 16】

前記駆動補助要素は、前記信号線に複数接続され、

前記第1のステップでは、前記複数の前記駆動補助要素のそれぞれにおいて前記第2のリセット部により前記第2の電荷電圧変換部がリセットされた状態で前記第2の出力部が前記信号線へ前記第2の電荷電圧変換部の電圧に応じたノイズ信号を出力するように、前記複数の前記駆動補助要素を駆動し、

30

前記第2のステップでは、前記複数の前記駆動補助要素のそれぞれにおける前記第2の出力部が前記信号線へのノイズ信号の出力を停止するように、前記複数の前記駆動補助要素を駆動する

ことを特徴とする請求項10から15のいずれか1項に記載の光電変換装置の駆動方法。

【請求項 17】

前記光電変換装置は、

前記信号線の電位を保持する保持部と、

前記保持部の出力電圧をシフトするシフト部と、

前記シフト部の出力電圧に応じて、前記信号線の電位をクリップするクリップ部と、
をさらに備え、

40

前記第2のステップでは、前記保持部が、前記読み出し画素から前記信号線へノイズ信号が出力された状態で、前記信号線の電位を保持する

ことを特徴とする請求項10から16のいずれか1項に記載の光電変換装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置、撮像システム、及び光電変換装置の駆動方法に関する。

【背景技術】

【0002】

50

近年、光電変換装置の中でもとりわけ増幅型の光電変換装置の１種であるＣＭＯＳセンサは、高画質高解像度が実現できる為、デジタルカメラやビデオカメラに広く用いられている。ＣＭＯＳセンサでは、太陽を撮影する場合のように非常に強い光が照射されると、強い光が照射された画素におけるフォトダイオードからフローティングディフュージョン（以下ＦＤとする）へ電荷が漏れることがある。これにより、強い光が照射された画素における増幅トランジスタがＦＤの電圧に応じて信号線へ出力する信号が急激に減衰することにより、その信号に対応した画像信号（図１０に示す　ＶＯＵＴ参照）のレベルが黒階調のレベルへ沈むことがある。この現象は高輝度黒沈み現象と呼ばれている。

【０００３】

それに対して、特許文献１には、特許文献１の図１に示すように、信号線の電位を保持し、保持した電位を画素の増幅トランジスタの閾値電圧に応じた分だけ上昇シフトさせてクリップ部２３０のトランジスタのゲートへ供給することが記載されている。これにより、特許文献１によれば、ＦＤへの電荷の少量の漏れこみも精度よく検知して信号線の電位のクリップ動作を行なうことが可能となるので、信号線の電位に対応した画素の階調が黒階調へ沈むことを十分に回避できるとされている。

【特許文献１】特開２００８－４２６７６号公報

【発明の開示】

【発明が解決しようとする課題】

【０００４】

一方、光電変換装置の多画素化に伴い、画素の寸法の微細化も進んでいる。現在では、例えば、画素サイズ２μｍ以下、画素数１０００万画素以上のＣＭＯＳセンサが製品化されている。また、同時に、ＣＭＯＳセンサを用いたカメラに求められる機能も増え、中でも、高速連写機能の需要は高くなっている。そのため、ＣＭＯＳセンサには、画素から信号を読み出すための読み出し期間を短縮することが求められている。

【０００５】

それに対して、光電変換装置の多画素化が進むと、信号線に接続される画素の数も多くなるに伴い信号線が長くなるので、信号線に寄生する容量は大きくなる。加えて、画素の寸法が微細化することに伴い、信号線の配線幅が縮小し信号線に寄生する抵抗が増大する。そのため、トランジスタが信号線の電位を所定の電位まで持ち上げるように駆動する際の時定数が大きくなり、その駆動に要する時間が長くなる。この場合、画素におけるＦＤ（電荷電圧変換部）がリセットされた状態で増幅トランジスタ（出力部）がＦＤの電圧に応じた適正なノイズ信号を信号線へ出力するための時間が長くなる。これにより、画素から適正なノイズ信号をＣＤＳ回路（出力回路）へ転送するための期間も長くなる。

【０００６】

本発明の目的は、画素から適正なノイズ信号を出力回路へ転送するための期間を短縮することにある。

【課題を解決するための手段】

【０００７】

本発明の第１側面に係る光電変換装置は、複数の画素と、駆動補助要素と、前記複数の画素と前記駆動補助要素とが接続された信号線と、前記複数の画素と前記駆動補助要素とを駆動する駆動部と、前記駆動部により選択された読み出し画素から前記信号線へ出力された信号を処理して、処理した信号を出力する出力回路とを備え、前記複数の画素のそれぞれは、第１の電荷電圧変換部と、前記第１の電荷電圧変換部をリセットする第１のリセット部と、前記第１の電荷電圧変換部の電圧に応じた信号を出力する第１の出力部とを含み、前記駆動補助要素は、第２の電荷電圧変換部と、前記第２の電荷電圧変換部をリセットする第２のリセット部と、前記第２の電荷電圧変換部の電圧に応じた信号を出力する第２の出力部とを含み、前記駆動部は、前記読み出し画素を選択するための選択期間における第１の期間に、前記読み出し画素において前記第１のリセット部により前記第１の電荷電圧変換部がリセットされた後に前記第１の出力部が前記信号線へ前記第１の電荷電圧変換部の電圧に応じたノイズ信号を出力するとともに前記駆動補助要素において前記第２の

リセット部により前記第 2 の電荷電圧変換部がリセットされた後に前記第 2 の出力部が前記信号線へ前記第 2 の電荷電圧変換部の電圧に応じたノイズ信号を出力し、前記選択期間における前記第 1 の期間に続く第 2 の期間に、前記駆動補助要素における前記第 2 の出力部が前記信号線へのノイズ信号の出力を停止するように、前記複数の画素と前記駆動補助要素とを駆動し、前記読み出し画素における前記第 1 の出力部が前記信号線へ出力したノイズ信号は、前記第 2 の期間に、前記出力回路へ転送されることを特徴とする。

【0008】

本発明の第 2 側面に係る撮像システムは、本発明の第 1 側面に係る光電変換装置と、前記光電変換装置の撮像面へ像を形成する光学系と、前記光電変換装置から出力された信号を処理して画像データを生成する信号処理部とを備えたことを特徴とする。

10

【0009】

本発明の第 3 側面に係る光電変換装置の駆動方法は、複数の画素と、駆動補助要素と、前記複数の画素と前記駆動補助要素とが接続された信号線と、前記複数の画素における信号を読み出すために選択された読み出し画素から前記信号線へ出力された信号を処理して、処理した信号を出力する出力回路とを有する光電変換装置の駆動方法であって、前記複数の画素のそれぞれは、第 1 の電荷電圧変換部と、前記第 1 の電荷電圧変換部をリセットする第 1 のリセット部と、前記第 1 の電荷電圧変換部の電圧に応じた信号を出力する第 1 の出力部とを含み、前記駆動補助要素は、第 2 の電荷電圧変換部と、前記第 2 の電荷電圧変換部をリセットする第 2 のリセット部と、前記第 2 の電荷電圧変換部の電圧に応じた信号を出力する第 2 の出力部とを含み、前記駆動方法は、前記読み出し画素において前記第 1 のリセット部により前記第 1 の電荷電圧変換部がリセットされた後に前記第 1 の出力部が前記信号線へ前記第 1 の電荷電圧変換部の電圧に応じたノイズ信号を出力するとともに前記駆動補助要素において前記第 2 のリセット部により前記第 2 の電荷電圧変換部がリセットされた後に前記第 2 の出力部が前記信号線へ前記第 2 の電荷電圧変換部の電圧に応じたノイズ信号を出力するように、前記複数の画素と前記駆動補助要素とを駆動する第 1 のステップと、前記駆動補助要素における前記第 2 の出力部が前記信号線へのノイズ信号の出力を停止するように、前記駆動補助要素を駆動する第 2 のステップとを備え、前記第 2 のステップでは、前記読み出し画素における前記第 1 の出力部が前記信号線へ出力したノイズ信号が、前記出力回路へ転送されることを特徴とする。

20

【発明の効果】

30

【0010】

本発明によれば、画素から適正なノイズ信号を出力回路へ転送するための期間を短縮することができる。

【発明を実施するための最良の形態】

【0011】

本明細書において、画素とは、1つの光電変換部及びこの光電変換部から信号線へ信号を読み出すための素子集合の最小単位を指す。隣接する複数の光電変換部について素子を共有することにより素子集合の最小単位を形成することも可能であるが、この場合にも、その素子集合の最小単位を、1つの光電変換部の信号を読み出すための素子集合の最小単位とみなし、画素と定義づける。

40

【0012】

まず、画素から適正なノイズ信号を出力回路へ転送するための期間を短縮できない場合について、具体的に説明する。

【0013】

特許文献 1 に記載された技術では、読み出し期間に、画素の増幅トランジスタとクリップ部 230 のトランジスタとのいずれかが信号線に接続された定電流源とともにソースフォロワ動作を行うことにより、信号線の電位を所定の電位にしている。この場合、画素の増幅トランジスタとクリップ部 230 のトランジスタとのいずれか 1つのトランジスタが信号線の電位を所定の電位まで持ち上げるのに時間がかかる傾向にあり、画素から出力回路へ信号を転送するための期間を短縮することが困難になる。

50

【 0 0 1 4 】

例えば、光電変換装置の多画素化が進むと、信号線の電位変化は図 1 0 に示すようになる。図 1 0 において、タイミング T 1 ~ T 5 b の期間をリセット期間 R P と呼ぶ。タイミング T 3 a ~ T 5 b の期間をノイズ読み出し期間 N P と呼ぶ。タイミング T 5 b 以降の期間を信号読み出し期間 S P と呼ぶ。ノイズ読み出し期間 N P では、画素がリセットされた状態で画素からノイズ信号が信号線へ読み出される。信号読み出し期間 S P では、期間 T 5 b ~ T 8 において画素における光電変換部から F D へ電荷が転送された後、その転送された状態における F D の電圧に応じた光信号が画素から信号線へ読み出される。

【 0 0 1 5 】

図 1 0 において、P S E L ~ V O U T の波形は、特許文献 1 の図 2 を引用したものであり、V O U T 1 の波形は、光電変換装置の多画素化が進んだ場合における信号線の電位の変化を示している。図 1 0 では、比較のために V O U T 1 の実線で示した波形に重ねて V O U T の波形を破線で示している。

10

【 0 0 1 6 】

光電変換装置の画素数がそれほど多くなければ、サンプルホールドパルス S H P がアクティブレベルにある T 1 ~ T 3 a の期間において、図 1 0 に破線で示すように、信号線の電位 V O U T が F D の電圧に対応した電位で安定する。一方、光電変換装置の多画素化が進み信号線の寄生容量が増大し、画素の寸法が微細化して信号線の寄生抵抗が増大すると、信号線の電位 V O U T 1 は図 1 0 に実線で示すような変化をし、N 読みクリップレベルがずれる。この場合、高輝度黒沈み現象を十分に抑制できない。

20

【 0 0 1 7 】

一方、サンプルホールドパルス S H P をアクティブレベルにする期間の終わりを T 3 a から T 3 b に延ばせば、図 1 0 に一点鎖線で示すように、信号線の電位 V O U T 1 が F D の電圧に対応した電位で安定する。すなわち、高輝度黒沈み現象を十分に抑制するための信号線の電位のクリップ動作を適切に行うためには、サンプルホールドパルス S H P をアクティブレベルにする期間（リセット期間 R P からノイズ読み出し期間 N P を除いた期間）を延ばすことが必要となる。これは、画素からの信号を読み出す動作を高速化する妨げとなり、画素から信号を読み出すための期間（リセット期間 R P と信号読み出し期間 S P とを合わせた期間）を短縮することを困難にする。

【 0 0 1 8 】

30

次に、本発明の第 1 実施形態に係る光電変換装置 1 0 0 を、図 1 を用いて説明する。図 1 は、本発明の第 1 実施形態に係る光電変換装置 1 0 0 の回路構成を示す図である。

【 0 0 1 9 】

光電変換装置 1 0 0 は、複数の画素 1 - 1 ~ 1 - N、複数の駆動補助画素 2、複数の信号線 3、垂直走査回路（駆動部）2 0、複数の保持部 6、複数のシフト部 7、及び複数のスイッチ部 8 を備える。光電変換装置 1 0 0 は、複数のクリップ部 5、及び複数の C D S 回路（出力回路）9 を備える。

【 0 0 2 0 】

複数の画素 1 - 1 ~ 1 - N と複数の駆動補助画素 2 とは、行方向及び列方向に配列され、画素配列 P A を形成している。行方向は、画素配列 P A における行に沿った方向である。列方向は、画素配列 P A における列に沿った方向である。図 1 では、説明の簡略化のために、画素配列 P A における 1 列分の回路だけを示している。

40

【 0 0 2 1 】

画素配列 P A の各列において、複数の画素 1 - 1 ~ 1 - N と駆動補助画素（駆動補助要素）2 とは、列方向に隣接して配されている。複数の画素 1 - 1 ~ 1 - N 及び駆動補助画素 2 のそれぞれは、同様の構成をしており、例えば、図 2 に示す構成をしている。図 2 は、本発明の第 1 実施形態における画素又は駆動補助画素の構成を示す図である。

【 0 0 2 2 】

図 2 に示す画素（1 - 1 ~ 1 - N 又は 2）は、光電変換部 1 0、転送部 1 1、電荷電圧変換部 1 5、リセット部 1 2、出力部 1 3、及び選択部 1 4 を含む。

50

【 0 0 2 3 】

光電変換部（各画素の第 1 の光電変換部、駆動補助画素 2 の第 2 の光電変換部）1 0 は、光に応じた電荷を発生させて蓄積する。光電変換部 1 0 は、例えば、フォトダイオードである。

【 0 0 2 4 】

転送部（各画素の第 1 の転送部、駆動補助画素 2 の第 2 の転送部）1 1 は、光電変換部 1 0 の電荷を電荷電圧変換部 1 5 へ転送する。転送部 1 1 は、例えば、転送トランジスタであり、垂直走査回路 2 0 からアクティブレベルの転送制御信号 P T X がゲートに供給された際にオンすることにより、光電変換部 1 0 の電荷を電荷電圧変換部 1 5 へ転送する。

【 0 0 2 5 】

電荷電圧変換部（各画素の第 1 の電荷電圧変換部、駆動補助画素 2 の第 2 の電荷電圧変換部）1 5 は、転送された電荷を電圧に変換する。電荷電圧変換部 1 5 は、例えば、フローティングディフュージョン（浮遊拡散容量）である。

【 0 0 2 6 】

リセット部（各画素の第 1 のリセット部、駆動補助画素 2 の第 2 のリセット部）1 2 は、電荷電圧変換部 1 5 をリセットする。リセット部 1 2 は、例えば、リセットトランジスタであり、垂直走査回路 2 0 からアクティブレベルのリセット制御信号 P R E S がゲートに供給された際にオンすることにより、電荷電圧変換部 1 5 をリセットする。

【 0 0 2 7 】

出力部（各画素の第 1 の出力部、駆動補助画素 2 の第 2 の出力部）1 3 は、電荷電圧変換部 1 5 の電圧に応じた信号を信号線 3 へ出力する。出力部 1 3 は、例えば、増幅トランジスタであり、信号線 3 に接続された定電流源 4 とともにソースフォロワ動作を行うことにより、電荷電圧変換部 1 5 の電圧に応じた信号を信号線 3 へ出力する。すなわち、出力部 1 3 は、リセット部 1 2 により電荷電圧変換部 1 5 がリセットされた状態で電荷電圧変換部 1 5 の電圧に応じたノイズ信号を信号線 3 へ出力する。出力部 1 3 は、転送部 1 1 により光電変換部 1 0 の電荷が電荷電圧変換部 1 5 へ転送された状態で電荷電圧変換部 1 5 の電圧に応じた光信号を信号線 3 へ出力する。

【 0 0 2 8 】

選択部（各画素の第 1 の選択部、駆動補助画素 2 の第 2 の選択部）1 4 は、画素を選択状態 / 非選択状態にする。各画素 1 - 1 ~ 1 - N の選択部（第 1 の選択部）1 4 は、例えば、選択トランジスタであり、垂直走査回路 2 0 からアクティブレベルの選択制御信号 P S E L _ 1 がゲートに供給された際にオンすることにより、画素を選択状態にする。各画素 1 - 1 ~ 1 - N の選択部 1 4 は、垂直走査回路 2 0 からノンアクティブレベルの選択制御信号 P S E L _ 1 がゲートに供給された際にオフすることにより、画素を非選択状態にする。同様に、駆動補助画素 2 の選択部（第 2 の選択部）1 4 は、例えば、選択トランジスタであり、垂直走査回路 2 0 からアクティブレベルの選択制御信号 P S E L _ 2 がゲートに供給された際にオンすることにより、画素を選択状態にする。駆動補助画素 2 の選択部 1 4 は、垂直走査回路 2 0 からノンアクティブレベルの選択制御信号 P S E L _ 2 がゲートに供給された際にオフすることにより、画素を非選択状態にする。

【 0 0 2 9 】

複数の信号線 3 は、画素配列 P A における複数の列に対応している。各信号線 3 は、画素配列 P A における対応する列の画素に接続されている。信号線 3 は、画素から出力された信号（ノイズ信号、光信号）を伝達する。図 1 には、画素 1 - 1 ~ 1 - N 及び駆動補助画素 2 に接続された信号線 3 が示されている。

【 0 0 3 0 】

垂直走査回路 2 0 は、画素配列 P A を垂直方向（列方向）に走査することにより、画素配列 P A における信号を読み出すべき行（以下、読み出し行とする）を選択し、画素から信号が出力されるように読み出し行の画素（読み出し画素）を駆動する。

【 0 0 3 1 】

複数の保持部 6 は、複数の信号線 3 に対応している。各保持部 6 は、対応する信号線 3

10

20

30

40

50

に接続されている。保持部 6 は、信号線 3 の電位を保持する。保持部 6 は、保持した信号線 3 の電位に応じた電圧をシフト部 7 へ出力する。

【 0 0 3 2 】

複数のシフト部 7 は、複数の保持部 6 に対応している。各シフト部 7 は、対応する保持部 6 に接続されている。シフト部 7 は、保持部 6 の出力電圧を受けて、受けた保持部 6 の出力電圧をシフトする。シフト部 7 は、そのシフトした電圧をスイッチ部 8 へ出力する。

複数のスイッチ部 8 は、複数のシフト部 7 に対応している。各スイッチ部 8 は、対応するシフト部 7 に接続されている。スイッチ部 8 は、シフト部 7 及びクリップ部 5 が接続された第 1 の状態とグラウンド電源及びクリップ部 5 が接続された第 2 の状態とを切り替える。具体的には、スイッチ部 8 は、N 読み端子 8 1、S 読み端子 8 2 及び接続端子 8 3 を含む。スイッチ部 2 6 0 は、画素からノイズ信号を読み出すための期間（図 3 に示す第 2 の期間 T P 2 参照）において、N 読み端子 8 1 と接続端子 8 3 とを接続することにより第 1 の状態に切り替える。スイッチ部 2 6 0 は、画素から光信号を読み出すための期間（図 3 に示す第 3 の期間 T P 3 参照）において、S 読み端子 8 2 と接続端子 8 3 とを接続することにより第 2 の状態に切り替える。スイッチ部 2 6 0 は、第 1 の状態において、シフト部 7 の出力電圧をクリップ部 5 へ転送し、第 2 の状態において、グラウンド電圧をクリップ部 5 へ転送する。

【 0 0 3 3 】

複数のクリップ部 5 は、複数のスイッチ部 8 に対応している。各クリップ部 5 は、対応するスイッチ部 8 に接続されている。クリップ部 5 は、第 1 の状態において、シフト部 7 の出力電圧を受ける。クリップ部 5 は、受けたシフト部 7 の出力電圧に応じて、信号線 3 の電位をクリップする。例えば、クリップ部 5 は、スイッチ部 8 から転送された電圧をゲートで受ける N M O S トランジスタを含む。この N M O S トランジスタは、ドレインで電源電圧を受けて、ゲートで受けたシフト部 7 の出力電圧から閾値電圧分低下したソースの電位をクリップ電位として信号線 3 の電位をクリップする。すなわち、クリップ部 5 は、信号線 3 の電位がクリップ電位以下に低下した場合に、定電流源 4 とともにソースフォロワ動作を行うことにより、信号線 3 の電位をクリップ電位まで持ち上げてクリップする。ここで、クリップ電位は、理想的なノイズ信号のレベルより低く光信号のレベルより高い範囲で任意に設定されるような電位である。一方、クリップ部 5 は、第 2 の状態において、グラウンド電圧を受ける。クリップ部 5 は、受けたグラウンド電圧に応じて、オフする。

【 0 0 3 4 】

複数の C D S 回路 9 は、複数の信号線 3 に対応している。各 C D S 回路 9 は、対応する信号線 3 に接続されている。C D S 回路 9 は、画素からノイズ信号を読み出すための期間において、信号線 3 により伝達されたノイズ信号を受けて一時的に保持する。C D S 回路 9 は、画素から光信号を読み出すための期間において、画素から出力され信号線 3 により伝達された光信号を受けて一時的に保持する。C D S 回路 9 は、相関二重サンプリング（C o r r e l a t e d D o u b l e S a m p l i n g）処理を行うことにより、ノイズ信号と光信号との差分信号 V O U T を生成して出力する。これにより、出力回路（図示せず）は、C D S 回路 9 から出力された差分信号 V O U T に応じて、画像信号を生成して出力する。ここで、ノイズ信号と光信号とは、差分がとられることにより画像信号を生成するための信号となっている。

【 0 0 3 5 】

次に、本発明の第 1 実施形態に係る光電変換装置 1 0 0 の動作を、図 3 を用いて説明する。図 3 は、本発明の第 1 実施形態に係る光電変換装置 1 0 0 の動作を示すタイミングチャートである。

【 0 0 3 6 】

図 3 において、P S E L _ 1 は、垂直走査回路 2 0 が読み出し行の画素へ供給するための選択制御信号であり、P S E L _ 2 は、垂直走査回路 2 0 が駆動補助画素 2 へ供給するための選択制御信号である。P R E S は、垂直走査回路 2 0 が読み出し行の画素へ供給するためのリセット制御信号であり、P T X は、垂直走査回路 2 0 が読み出し行の画素へ供

10

20

30

40

50

給するための転送制御信号である。SHPは、保持部6が信号線3の電位を取り込むように制御するために、垂直走査回路20又は外部のタイミング発生部98（図6参照）から保持部6へ供給される制御信号である。FDは、読み出し行の画素における電荷電圧変換部の電位を表しており、VOUTは、信号線3の電位を表している。以下では、読み出し行の画素が画素1-1である場合について、例示的に説明する。

【0037】

時刻T1において、画素1-1の選択部（選択トランジスタ）14のゲートへ供給する選択制御信号PSEL₁をアクティブレベルにして、画素1-1を選択状態にする。画素1-1のリセット部（リセットトランジスタ）12のゲートへ供給するリセット制御信号PRESをアクティブレベルにし、画素1-1をリセットされた状態にする。同様に、
10 駆動補助画素2の選択部（選択トランジスタ）14のゲートへ供給する選択制御信号PSEL₂をアクティブレベルにして、駆動補助画素2を選択状態にする。駆動補助画素2のリセット部（リセットトランジスタ）12のゲートへ供給するリセット制御信号PRESをアクティブレベルにし、駆動補助画素2をリセットされた状態にする（第1のステップ）。

【0038】

また、同時に、制御信号SHPをアクティブレベルにし、保持部6が信号線3の電位を取り込むようにする。これにより、画素1-1の出力部（増幅トランジスタ）13と駆動補助画素2の出力部（増幅トランジスタ）との両方が定電流源4とともにソースフォロワ動作を行う。このため、画素1-1における電荷電圧変換部15の電圧に応じた電位にな
20 るように信号線3の電位を高速に駆動することができる。

【0039】

時刻T2において、駆動補助画素2の選択部（選択トランジスタ）14のゲートへ供給する選択制御信号PSEL₂をノンアクティブレベルにして、駆動補助画素2を非選択状態にする。これにより、駆動補助画素2の出力部（増幅トランジスタ）がソースフォロワ動作を停止する（第2のステップ）ので、駆動補助画素2の出力が読み出し行の画素から出力された信号に影響を及ぼさないようにすることができる。これにより、画素1-1の出力部13が適正なノイズ信号を信号線3へ出力することが容易になる。

【0040】

時刻T3において、画素1-1のリセット部（リセットトランジスタ）12のゲートへ供給するリセット制御信号PRESをノンアクティブレベルにし、画素1-1のリセットを完了する。画素1-1はリセットされた状態を保っている。また、制御信号SHPをノンアクティブレベルにし、保持部6が信号線3の電位を取り込む動作を完了する。同時に、スイッチ部8におけるN読み端子81と接続端子83とを接続することにより、第1の状態に切り替える。これにより、保持部6は、保持した信号線3の電位に応じた電圧をシフト部7へ出力する。シフト部7は、保持部6の出力電圧を受けて、受けた保持部6の出力電圧をシフトする。シフト部7は、そのシフトした電圧をスイッチ部8へ出力する。スイッチ部260は、第1の状態において、シフト部7の出力電圧をクリップ部5へ転送する。クリップ部5は、受けたシフト部7の出力電圧に応じて、信号線3の電位をクリップする。
40

【0041】

時刻T3～T4の期間において、画素1-1の出力部13が、リセット部12により電荷電圧変換部15がリセットされた状態で電荷電圧変換部15の電圧に応じたノイズ信号を信号線3へ出力する（第2のステップ）。

【0042】

ここで、画素1-1に輝度の大きい光が照射されていると、画素1-1における転送部11がオフしているにもかかわらず光電変換部10から電荷電圧変換部15へ電荷が漏れることがある。この場合、図3にFDとして示されるように、画素1-1における電荷電圧変換部15の電位がリセットレベルから減衰していくことにともない画素1-1の出力部13が信号線3へ出力するノイズ信号のレベルも減衰するので、信号線3の電位が低下
50

し始める。この場合でも、クリップ部 5 は、信号線 3 の電位がクリップ電位 V_{clip} 以下に低下したことに応じて、クリップ動作（ソースフォロワ動作）を開始して信号線 3 の電位をクリップ電位 V_{clip} まで持ち上げてクリップする。これにより、信号線 3 の電位がクリップ電位 V_{clip} より低い電位まで減衰することを回避できる。すなわち、信号線 3 の電位が理想的なノイズ信号のレベルから大幅に減衰することを回避できる。

【0043】

一方、クリップ部 5 は、信号線 3 の電位がクリップ電位 V_{clip} より高い場合に、クリップ動作を行わない。この場合、信号線 3 の電位は、画素 1 - 1 から出力されたノイズ信号に応じた電位になっている。

【0044】

そして、CDS 回路 9 は、垂直走査回路 20 又はタイミング発生部 98（図 6 参照）からアクティブレベルの N 読み制御信号（図示せず）を受けて、信号線 3 により伝達されたノイズ信号を受けて一時的に保持する。すなわち、CDS 回路 9 は、クリップ部 5 がクリップ動作を行った場合、クリップ電位 V_{clip} に応じた信号をノイズ信号として受けて一時的に保持する。CDS 回路 9 は、クリップ部 5 がクリップ動作を行わなかった場合、画素 1 - 1 から出力され信号線 3 により伝達されたノイズ信号を受けて一時的に保持する。

【0045】

時刻 T4 において、画素 1 - 1 の転送部（転送トランジスタ）11 のゲートへ供給する転送制御信号 PTX をアクティブレベルにして、画素 1 - 1 における光電変換部 10 の電荷を電荷電圧変換部 15 へ転送する。一方、駆動補助画素 2 の転送部（転送トランジスタ）11 のゲートへ供給する転送制御信号がノンアクティブレベルのままであり、駆動補助画素 2 における光電変換部 10 の電荷は電荷電圧変換部 15 へ転送されない。

【0046】

時刻 T5 において、画素 1 - 1 の出力部 13 が、転送部 11 により光電変換部 10 の電荷が電荷電圧変換部 15 へ転送された状態で電荷電圧変換部 15 の電圧に応じた光信号を信号線 3 へ出力する（第 3 のステップ）。そして、CDS 回路 9 は、垂直走査回路 20 又はタイミング発生部 98（図 6 参照）からアクティブレベルの S 読み制御信号（図示せず）を受けて、信号線 3 により伝達された光信号を受けて一時的に保持する。CDS 回路 9 は、相関二重サンプリングを行うことにより、ノイズ信号と光信号との差分信号 VOUT を生成して出力する。これにより、出力回路（図示せず）は、CDS 回路 9 から出力された差分信号 VOUT に応じて、画像信号を生成して出力する。

【0047】

このように、画素（読み出し画素）1 - 1 を選択するための選択期間における第 1 の期間 TP1 に、画素 1 - 1 の出力部 13 と駆動補助画素（駆動補助要素）2 の出力部 13 との両方がノイズ信号を信号線 3 へ出力する（第 1 のステップ）。選択期間における第 1 の期間 TP1 に続く第 2 の期間 TP2 に、駆動補助画素 2 の出力部 13 が信号線 3 へのノイズ信号の出力を停止するとともに、画素 1 - 1 の出力部 13 が信号線 3 へ出力したノイズ信号が CDS 回路 9 へ転送される（第 2 のステップ）。選択期間における第 3 の期間 TP3 に、画素 1 - 1 が信号線 3 へ出力した光信号が CDS 回路 9 へ転送される（第 3 のステップ）。

【0048】

すなわち、第 1 の期間 TP1 において、画素 1 - 1 の出力部（増幅トランジスタ）13 と駆動補助画素 2 の出力部（増幅トランジスタ）との両方が定電流源 4 とともにソースフォロワ動作を行う。このため、1 つの出力部（増幅トランジスタ）が定電流源 4 とともにソースフォロワ動作を行う場合に比べて、画素 1 - 1 における電荷電圧変換部 15 の電圧に応じた電位になるように信号線 3 の電位を高速に駆動することができる。言い換えると、第 1 の期間 TP1 を短くした場合でも、信号線 3 の電位を、画素 1 - 1 における電荷電圧変換部 15 の電圧に応じた電位になるようにできる。また、第 2 の期間 TP2 において、駆動補助画素 2 の出力部（増幅トランジスタ）がソースフォロワ動作を停止するので、

10

20

30

40

50

駆動補助画素 2 の出力が読み出し行の画素から出力された信号に影響を及ぼさないようにすることができる。これにより、画素 1 - 1 の出力部 1 3 が適正なノイズ信号を信号線 3 へ出力することが容易になる。

【 0 0 4 9 】

これにより、信号線 3 の電位を、画素 1 - 1 における電荷電圧変換部 1 5 の電圧に応じた電位になるようにした場合でも、画素 1 - 1 から適正なノイズ信号を読み出すための期間 (T P 1 及び T P 2) を短縮することができる。すなわち、画素から適正なノイズ信号を出力回路へ転送するための期間を短縮することができる。

【 0 0 5 0 】

また、第 2 の期間 T P 2 が始まるタイミングで信号線 3 の電位が画素 1 - 1 における電荷電圧変換部 1 5 の電圧に応じた電位になっているので、その後、信号線 3 の電位が低下しても信号線 3 の電位を適切なクリップ電位 V c l i p でクリップできる。すなわち、信号線の電位が読み出し行の画素における電荷電圧変換部の電圧に対応した電位まで十分に上昇していないことにともなうクリップ電位のずれを回避することができるので、高輝度黒沈み現象を十分に抑制することができる。

【 0 0 5 1 】

したがって、本実施形態によれば、高輝度黒沈み現象を抑制することができるとともに画素から信号 (ノイズ信号及び光信号) を C D S 回路へ転送するための期間 (T P 1 ~ T P 3) を短縮することができる。

【 0 0 5 2 】

なお、画素配列 P A における駆動補助画素は、複数行あってもよい。すなわち、信号線 3 には、駆動補助画素が複数接続されていてもよい。この場合、垂直走査回路 2 0 は、第 1 の期間 T P 1 に、読み出し行の画素の出力部と複数の駆動補助画素のそれぞれの出力部とがノイズ信号を信号線 3 へ出力するように、複数の画素及び複数の駆動補助画素を駆動する。垂直走査回路 2 0 は、第 2 の期間 T P 2 に、複数の駆動補助画素のそれぞれの出力部が信号線へのノイズ信号の出力を停止するように、複数の駆動補助画素を駆動する。このように画素配列を駆動することにより、画素の出力部 (増幅トランジスタ) が信号線の電位を駆動する能力が上がり、より高速の読み出し動作に対応できる。

【 0 0 5 3 】

また、画素配列 P A における画素及び駆動補助画素のそれぞれは、図 4 に示す構成をしていても良い。図 4 に示す画素では、2つの光電変換部 1 0 - 1 , 1 0 - 2 と2つの転送部 1 1 - 1 , 1 1 - 2 とに対して電荷電圧変換部 1 5 、リセット部 1 2 、出力部 1 3 、及び選択部 1 4 が共通化されている。この場合、画素配列 P A における素子 (トランジスタ) の数を低減できるため、画素配列 P A における1つの光電変換部あたりの面積を低減することが容易になるので、画素配列 P A を多画素化することが容易になる。なお、図 4 は、本発明の第 1 実施形態の変形例における画素又は駆動補助画素の構成を示す図である。

【 0 0 5 4 】

また、駆動補助画素の構成は、複数の画素 1 - 1 ~ 1 - N のそれぞれの構成と異なっても良い。例えば、駆動補助画素は、遮光画素であり、光電変換部 1 0 が遮光されていても良い。あるいは、例えば、駆動補助画素における転送部 (転送トランジスタ) 1 1 のゲートは、オフレベルの電位 (例えばグラウンド電位) に固定されていても良い。あるいは、例えば、駆動補助画素 2 i は、図 5 に示すように、光電変換部 1 0 及び転送部 1 1 (図 2 参照) を含まない構成であっても良い。これらの場合でも、駆動補助画素は、蓄積した信号を出力する必要がなく、信号線の電位を駆動するために用いられればよいので、問題ない。また、光電変換部 (フォトダイオード) が無い駆動補助画素 2 i は電荷のブルーミングが起こらないので、入射光の強度によらず増幅トランジスタの駆動力が得られる利点がある。なお、図 5 は、本発明の第 1 実施形態の別の変形例における画素又は駆動補助画素の構成を示す図である。

【 0 0 5 5 】

さらに、光電変換装置は、例えばラインセンサであってもよい。この場合、画素配列に

10

20

30

40

50

おける複数の画素は列方向に配列されるとともに１つの信号線に接続される。

【００５６】

次に、本発明の光電変換装置を適用した撮像システムの一例を図６に示す。

【００５７】

撮像システム９０は、図６に示すように、主として、光学系、撮像装置８６及び信号処理部を備える。光学系は、主として、シャッター９１、レンズ９２及び絞り９３を備える。撮像装置８６は、光電変換装置１００を含む。信号処理部は、主として、撮像信号処理回路９５、Ａ／Ｄ変換器９６、画像信号処理部９７、メモリ部８７、外部Ｉ／Ｆ部８９、タイミング発生部９８、全体制御・演算部９９、記録媒体８８及び記録媒体制御Ｉ／Ｆ部９４を備える。なお、信号処理部は、記録媒体８８を備えなくても良い。

10

【００５８】

シャッター９１は、光路上においてレンズ９２の手前に設けられ、露出を制御する。

【００５９】

レンズ９２は、入射した光を屈折させて、撮像装置８６の光電変換装置１００の撮像面に被写体の像を形成する。

【００６０】

絞り９３は、光路上においてレンズ９２と光電変換装置１００との間に設けられ、レンズ９２を通過後に光電変換装置１００へ導かれる光の量を調節する。

【００６１】

撮像装置８６の光電変換装置１００は、光電変換装置１００の撮像面に形成された被写体の像を画像信号に変換する。撮像装置８６は、その画像信号を光電変換装置１００から読み出して出力する。

20

【００６２】

撮像信号処理回路９５は、撮像装置８６に接続されており、撮像装置８６から出力された画像信号を処理する。

【００６３】

Ａ／Ｄ変換器９６は、撮像信号処理回路９５に接続されており、撮像信号処理回路９５から出力された処理後の画像信号（アナログ信号）を画像信号（デジタル信号）へ変換する。

【００６４】

30

画像信号処理部９７は、Ａ／Ｄ変換器９６に接続されており、Ａ／Ｄ変換器９６から出力された画像信号（デジタル信号）に各種の補正等の演算処理を行い、画像データを生成する。この画像データは、メモリ部８７、外部Ｉ／Ｆ部８９、全体制御・演算部９９及び記録媒体制御Ｉ／Ｆ部９４などへ供給される。

【００６５】

メモリ部８７は、画像信号処理部９７に接続されており、画像信号処理部９７から出力された画像データを記憶する。

【００６６】

外部Ｉ／Ｆ部８９は、画像信号処理部９７に接続されている。これにより、画像信号処理部９７から出力された画像データを、外部Ｉ／Ｆ部８９を介して外部の機器（パソコン等）へ転送する。

40

【００６７】

タイミング発生部９８は、撮像装置８６、撮像信号処理回路９５、Ａ／Ｄ変換器９６及び画像信号処理部９７に接続されている。これにより、撮像装置８６、撮像信号処理回路９５、Ａ／Ｄ変換器９６及び画像信号処理部９７へタイミング信号を供給する。そして、撮像装置８６、撮像信号処理回路９５、Ａ／Ｄ変換器９６及び画像信号処理部９７がタイミング信号に同期して動作する。

【００６８】

全体制御・演算部９９は、タイミング発生部９８、画像信号処理部９７及び記録媒体制御Ｉ／Ｆ部９４に接続されており、タイミング発生部９８、画像信号処理部９７及び記録

50

媒体制御 I / F 部 9 4 を全体的に制御する。

【 0 0 6 9 】

記録媒体 8 8 は、記録媒体制御 I / F 部 9 4 に取り外し可能に接続されている。これにより、画像信号処理部 9 7 から出力された画像データを、記録媒体制御 I / F 部 9 4 を介して記録媒体 8 8 へ記録する。

【 0 0 7 0 】

以上の構成により、光電変換装置 1 0 0 において良好な画像信号が得られれば、良好な画像（画像データ）を得ることができる。

【 0 0 7 1 】

次に、本発明の第 2 実施形態に係る光電変換装置 2 0 0 を、図 7 を用いて説明する。図 7 は、本発明の第 2 実施形態に係る光電変換装置 2 0 0 の回路構成を示す図である。以下では、第 1 実施形態と異なる部分を中心に説明する。

【 0 0 7 2 】

光電変換装置 2 0 0 は、複数の画素 2 0 1 - 1 ~ 2 0 1 - N、複数の駆動補助画素 2 0 2、垂直走査回路（駆動部）2 2 0 を備える。

【 0 0 7 3 】

複数の画素 2 0 1 - 1 ~ 2 0 1 - N 及び駆動補助画素（駆動補助要素）2 0 2 のそれぞれは、同様の構成をしており、例えば、図 8 に示す構成をしている。図 8 は、本発明の第 2 実施形態における画素又は駆動補助画素の構成を示す図である。

【 0 0 7 4 】

図 8 に示す画素（1 - 1 ~ 1 - N 又は 2）は、光電変換部 1 0 - 1、光電変換部 1 0 - 2、転送部 1 1 - 1、転送部 1 1 - 2、及びリセット部 2 1 2 を含み、リセット部 1 2 及び選択部 1 4（図 2 参照）を含まない。図 8 に示す画素では、2 つの光電変換部 1 0 - 1、1 0 - 2 と 2 つの転送部 1 1 - 1、1 1 - 2 とに対して電荷電圧変換部 1 5、リセット部 2 1 2、及び出力部 1 3 が共通化されているとともに選択部 1 4 が省略されている。図 8 に示す画素では、電荷電圧変換部 1 5 の電位により画素の選択状態 / 非選択状態が制御される。この場合、画素配列 P A 2 0 0 における素子（トランジスタ）の数を低減できるため、画素配列 P A 2 0 0 における 1 つの光電変換部あたりの面積を低減することが容易になるので、画素配列 P A 2 0 0 を多画素化することが容易になる。

【 0 0 7 5 】

光電変換部 1 0 - 1 は、光に応じた電荷を発生させて蓄積する。光電変換部 1 0 - 1 は、例えば、フォトダイオードである。

【 0 0 7 6 】

転送部 1 1 - 1 は、光電変換部 1 0 - 1 の電荷を電荷電圧変換部 1 5 へ転送する。転送部 1 1 - 1 は、例えば、転送トランジスタであり、垂直走査回路 2 0 からアクティブレベルの第 1 の転送制御信号 P T X 1 がゲートに供給された際にオンすることにより、光電変換部 1 0 - 1 の電荷を電荷電圧変換部 1 5 へ転送する。

【 0 0 7 7 】

光電変換部 1 0 - 2 は、光に応じた電荷を発生させて蓄積する。光電変換部 1 0 - 2 は、例えば、フォトダイオードである。

【 0 0 7 8 】

転送部 1 1 - 2 は、光電変換部 1 0 - 2 の電荷を電荷電圧変換部 1 5 へ転送する。転送部 1 1 - 2 は、例えば、転送トランジスタであり、垂直走査回路 2 0 からアクティブレベルの第 2 の転送制御信号 P T X 2 がゲートに供給された際にオンすることにより、光電変換部 1 0 - 2 の電荷を電荷電圧変換部 1 5 へ転送する。なお、光電変換部 1 0 - 1 の電荷と光電変換部 1 0 - 2 の電荷とを電荷電圧変換部 1 5 において加算する場合、第 1 の転送制御信号 P T X 1 及び第 2 の転送制御信号 P T X 2 の波形は、いずれも、図 3 に示す転送制御信号 P T X と同様になる。光電変換部 1 0 - 1 の電荷と光電変換部 1 0 - 2 の電荷とを電荷電圧変換部 1 5 において加算しない場合、第 1 の転送制御信号 P T X 1 及び第 2 の転送制御信号 P T X 2 の波形は、第 3 の期間 T P 3 における異なるタイミングでアクティ

10

20

30

40

50

ブレベルになる。

【 0 0 7 9 】

リセット部 2 1 2 は、画素を選択状態かつリセットされた状態にする第 1 の電位と画素を非選択状態にする第 2 の電位とのいずれかの電位に電荷電圧変換部 1 5 の電位を設定する。各画素 2 0 1 - 1 ~ 2 0 1 - N のリセット部 2 1 2 は、例えば、リセットトランジスタであり、垂直走査回路 2 2 0 からアクティブレベルの設定制御信号 P S E T _ 1 がゲートに供給された際にオンする。これにより、各画素 2 0 1 - 1 ~ 2 0 1 - N のリセット部 2 1 2 は、対応する切替回路からドレインにリセット H i g h 電圧 V R E S H が供給された場合、電荷電圧変換部 1 5 を第 1 の電位に設定する。各画素 2 0 1 - 1 ~ 2 0 1 - N のリセット部 2 1 2 は、切替回路からドレインにリセット L o w 電圧 V R E S L が供給された場合、電荷電圧変換部 1 5 を第 2 の電位に設定する。同様に、駆動補助画素 2 0 2 のリセット部 2 1 2 は、例えば、設定トランジスタであり、垂直走査回路 2 2 0 からアクティブレベルの設定制御信号 P S E T _ 2 がゲートに供給された際にオンする。これにより、各画素 2 0 1 - 1 ~ 2 0 1 - N のリセット部 2 1 2 は、切替回路からドレインにリセット H i g h 電圧 V R E S H が供給された場合、電荷電圧変換部 1 5 を第 1 の電位に設定する。各画素 2 0 1 - 1 ~ 2 0 1 - N のリセット部 2 1 2 は、切替回路からドレインにリセット L o w 電圧 V R E S L が供給された場合、電荷電圧変換部 1 5 を第 2 の電位に設定する。

10

【 0 0 8 0 】

ここで、図 7 に示す複数の切替回路 2 3 1 - 1 ~ 2 3 1 - N は、複数の画素 2 0 1 - 1 ~ 2 0 1 - N に対応している。各切替回路 2 3 1 - 1 ~ 2 3 1 - N は、対応する画素 2 0 1 - 1 ~ 2 0 1 - N のリセット部 2 1 2 のドレインに接続されている。各切替回路 2 3 1 - 1 ~ 2 3 1 - N は、垂直走査回路 2 2 0 からアクティブレベルの選択制御信号 P S E L _ 1 がゲートに供給された際にリセット H i g h 電圧 V R E S H を画素に供給することにより、その画素を選択状態かつリセットされた状態にする。各切替回路 2 3 1 - 1 ~ 2 3 1 - N は、垂直走査回路 2 2 0 からノンアクティブレベルの選択制御信号 P S E L _ 1 がゲートに供給された際にリセット L o w 電圧 V R E S L を画素に供給することにより、その画素を非選択状態にする。なお、選択制御信号 P S E L _ 1 の波形は、図 3 に示されたものと同様である。

20

【 0 0 8 1 】

また、図 7 に示す切替回路 2 3 2 は、駆動補助画素 2 0 2 のリセット部 2 1 2 のドレインに接続されている。切替回路 2 3 2 は、垂直走査回路 2 2 0 からアクティブレベルの選択制御信号 P S E L _ 2 がゲートに供給された際にリセット H i g h 電圧 V R E S H を画素に供給することにより、その画素を選択状態かつリセットされた状態にする。切替回路 2 3 2 は、垂直走査回路 2 2 0 からノンアクティブレベルの選択制御信号 P S E L _ 2 がゲートに供給された際にリセット L o w 電圧 V R E S L を画素に供給することにより、その画素を非選択状態にする。なお、選択制御信号 P S E L _ 2 の波形は、図 3 に示されたものと同様である。

30

【 0 0 8 2 】

垂直走査回路 2 2 0 は、第 1 の期間 T P 1 (図 3 参照) において読み出し行の画素のリセット部 2 1 2 が電荷電圧変換部 1 5 の電位を第 1 の電位に設定するように、画素配列 P A 2 0 0 を駆動する。それとともに、垂直走査回路 2 2 0 は、第 1 の期間 T P 1 において駆動補助画素 2 0 2 のリセット部 2 1 2 が電荷電圧変換部 1 5 の電位を第 1 の電位に設定するように、画素配列 P A 2 0 0 を駆動する。これにより、垂直走査回路 2 2 0 は、第 1 の期間 T P 1 において読み出し行の画素及び駆動補助画素を選択状態にするとともに読み出し行の画素及び駆動補助画素をリセットされた状態にする。

40

【 0 0 8 3 】

垂直走査回路 2 2 0 は、第 2 の期間 T P 2 (図 3 参照) において駆動補助画素 2 0 2 のリセット部 2 1 2 が電荷電圧変換部 1 5 の電位を第 2 の電位に設定するように、画素配列 P A 2 0 0 を駆動する。読み出し行の画素では、リセット部 2 1 2 により電荷電圧変換部

50

15の電位が第1の電位に設定された状態である。このとき、垂直走査回路220は、第2の期間TP2において読み出し行の画素の出力部13が第1の電位に設定された電荷電圧変換部15の電圧に応じたノイズ信号を信号線3へ出力するように、画素配列PA200を駆動する。これにより、垂直走査回路220は、第2の期間TP2において駆動補助画素を非選択状態にするとともに読み出し行の画素がノイズ信号を信号線3へ出力するようにする。

【0084】

垂直走査回路220は、第3の期間TP3（図3参照）において、次のように画素配列PA200を駆動する。垂直走査回路220は、読み出し行の画素の出力部13が、転送部11-1により光電変換部10-1の電荷が電荷電圧変換部15へ転送された状態で電荷電圧変換部15の電圧に応じた光信号を信号線3へ出力するように、駆動する。垂直走査回路220は、読み出し行の画素の出力部13が、転送部11-2により光電変換部10-2の電荷が電荷電圧変換部15へ転送された状態で電荷電圧変換部15の電圧に応じた光信号を信号線3へ出力するように、駆動する。これにより、垂直走査回路220は、第3の期間TP3において読み出し行の画素が光電変換部10-1に対する光信号と光電変換部10-2に対する光信号との加算信号を信号線3へ出力するように、駆動する。あるいは、垂直走査回路220は、第3の期間TP3において読み出し行の画素が光電変換部10-1に対する光信号と光電変換部10-2に対する光信号とをそれぞれ異なるタイミングで信号線3へ出力するように、駆動する。

【0085】

なお、リセット部（リセットトランジスタ）12のドレイン電圧を変化させることで画素を選択する代わりに、出力部（増幅トランジスタ）13のドレイン電圧を変化させて画素を選択をする構成であってもよい。あるいは、信号線3の電位を変化させて画素選択を行う構成であっても良い。このような構成でも同様な駆動が可能で同様な効果が得られることは当該技術に詳しい者であれば容易に理解される。

【0086】

また、複数の画素201-1～201-N及び駆動補助画素202のそれぞれは、第1の実施形態における画素と同様の構成であっても良い。あるいは、複数の画素201-1～201-N及び駆動補助画素202のそれぞれは、3以上の光電変換部と3以上の転送部とに対して電荷電圧変換部、リセット部、出力部、及び選択部が共通化されていてもよい。この場合、画素配列PA200における素子（トランジスタ）の数をさらに低減できるため、画素配列PA200における1つの光電変換部に対応した部分の面積を低減することが容易になるので、画素配列PA200を多画素化することが容易になる。

【0087】

次に、本発明の第3実施形態に係る光電変換装置300を、図9を用いて説明する。図9は、本発明の第3実施形態に係る光電変換装置300の回路構成を示す図である。以下では、第1実施形態及び第2実施形態と異なる部分を中心に説明する。

【0088】

光電変換装置300は、複数の画素301-1～301-N、垂直走査回路（駆動部）320を備え、複数の駆動補助画素2（図1参照）を備えない。画素配列PA300における全ての画素が読み出し対象となる通常画素で構成されている。

【0089】

ここで、図9に示す複数の切替回路331-1～331-Nは、複数の画素301-1～301-Nに対応している。各切替回路331-1～331-Nは、対応する画素301-1～301-Nのリセット部（リセットトランジスタ）212（図8参照）のドレインに接続されている。各切替回路331-1～331-Nは、PSEL₁、PSEL₂、GND（Low固定）の3種類の動作を切り替えて行う。各切替回路331-1～331-Nは、垂直走査回路220から選択制御信号PSEL₁が供給された際に、対応する画素301-1～301-Nを読み出し行の画素（読み出し画素）として動作させる。各切替回路331-1～331-Nは、垂直走査回路220から制御信号GNDが供給

された際に、対応する画素を非読み出し行の画素（非読み出し画素）とする。各切替回路 331-1 ~ 331-N は、垂直走査回路 220 から選択制御信号 PSEL₂ が供給された際に、対応する画素 301-1 ~ 301-N を非読み出し行の画素（非読み出し画素）かつ駆動補助画素（駆動補助要素）として動作させる。図 9 には、切替回路 331-1 に選択制御信号 PSEL₁ が供給され、切替回路 331-2 に選択制御信号 PSEL₂ が供給され、切替回路 331-3 ~ 331-N に制御信号 GND が供給された状態が示されている。すなわち、図 9 には、画素 301-1 が読み出し行の画素であり、画素 301-2 が非読み出し行の画素かつ駆動補助画素として動作する画素であり、画素 301-3 ~ 301-N が非読み出し行の画素である場合が示されている。

【0090】

10

このように、画素 301-1 の選択期間における駆動補助画素として動作していた画素 301-2 を読み出し画素として動作させるための他の選択期間が設けられている。この他の選択期間における第 1 の期間に、画素 301-2 の出力部 13 と駆動補助画素としての例えば画素（少なくとも 1 つの非読み出し画素）301-3 の出力部 13 との両方がノイズ信号を信号線 3 へ出力する（第 4 のステップ）。他の選択期間における第 1 の期間に続く第 2 の期間に、画素 301-3 の出力部 13 が信号線 3 へのノイズ信号の出力を停止するとともに、画素 301-2 の出力部 13 が信号線 3 へ出力したノイズ信号が CDS 回路 9 へ転送される（第 5 のステップ）。他の選択期間における第 3 の期間に、画素 301-2 が信号線 3 へ出力した光信号が CDS 回路 9 へ転送される。

【0091】

20

なお、選択制御信号 PSEL₂ で動作させる画素を 2 行以上増やすことで、より高速の読み出しを行うことが出来る。しかし、選択制御信号 PSEL₂ で動作させる画素を増やしすぎると、逆に時刻 T1（図 3 参照）の時点でオンするリセット部（リセットトランジスタ）が多くなり、VOUT 電圧を大きく変化させてしまうので動作速度が遅くなる可能性もある。よって選択制御信号 PSEL₂ で動作させる画素の数は数画素程度が好ましい。

【図面の簡単な説明】

【0092】

【図 1】本発明の第 1 実施形態に係る光電変換装置 100 の回路構成を示す図。

【図 2】本発明の第 1 実施形態における画素又は駆動補助画素の構成を示す図。

30

【図 3】本発明の第 1 実施形態に係る光電変換装置 100 の動作を示すタイミングチャート。

【図 4】本発明の第 1 実施形態の変形例における画素又は駆動補助画素の構成を示す図。

【図 5】本発明の第 1 実施形態の別の変形例における画素又は駆動補助画素の構成を示す図。

【図 6】第 1 実施形態に係る光電変換装置を適用した撮像システムの構成図。

【図 7】本発明の第 2 実施形態に係る光電変換装置 200 の回路構成を示す図。

【図 8】本発明の第 2 実施形態における画素又は駆動補助画素の構成を示す図。

【図 9】本発明の第 3 実施形態に係る光電変換装置 300 の回路構成を示す図。

【図 10】課題を説明するための図。

40

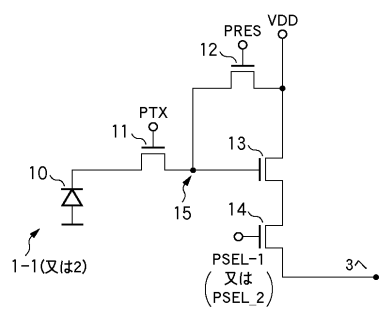
【符号の説明】

【0093】

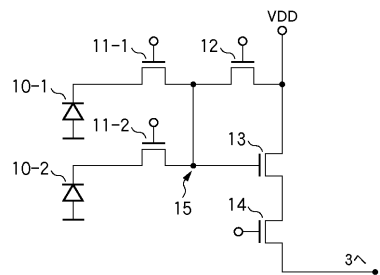
90 撮像システム

100、200、300 光電変換装置

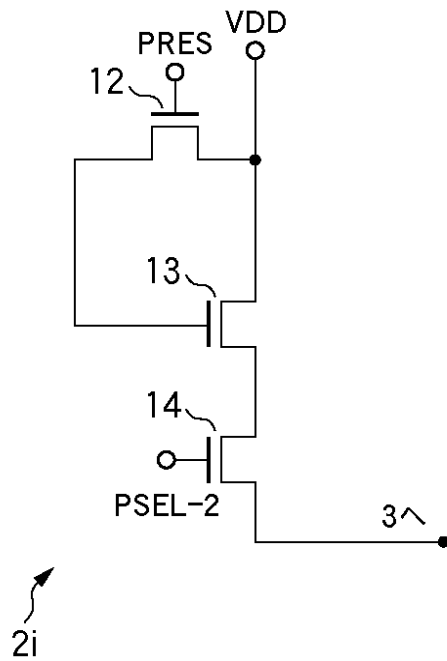
【圖 2】



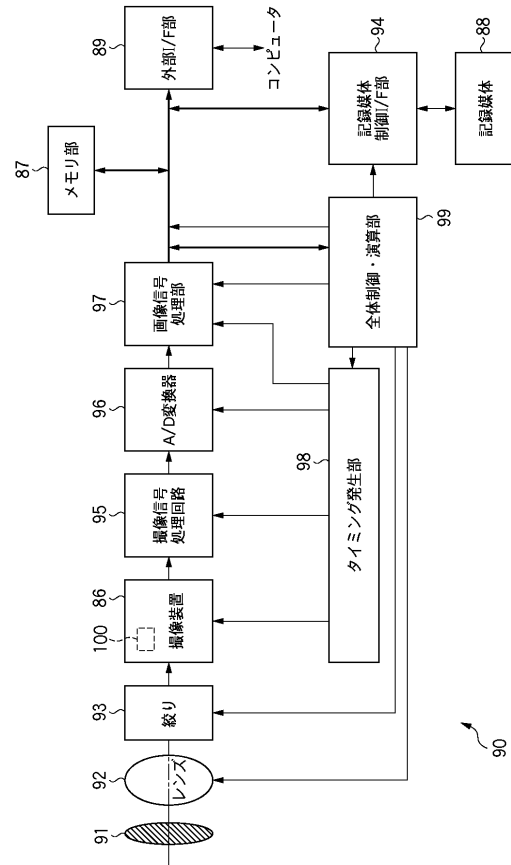
【圖 4】



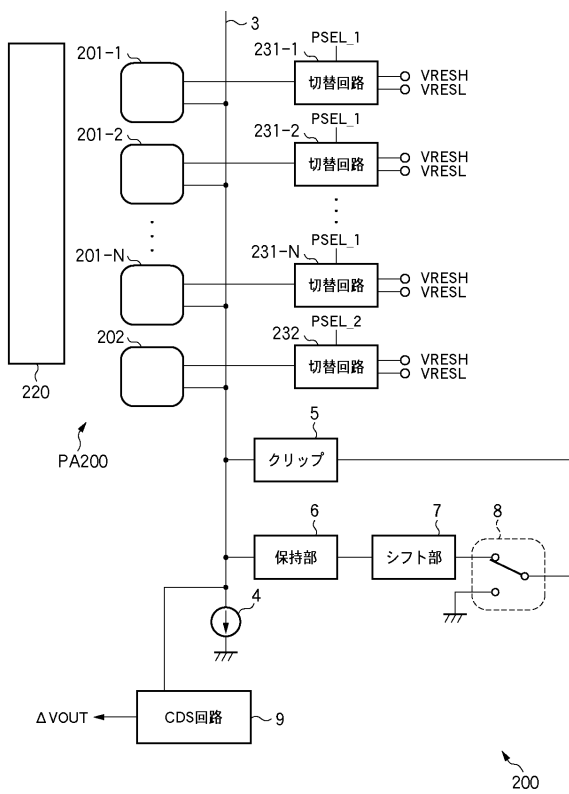
【図 5】



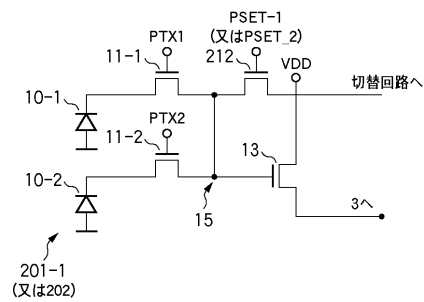
【図 6】



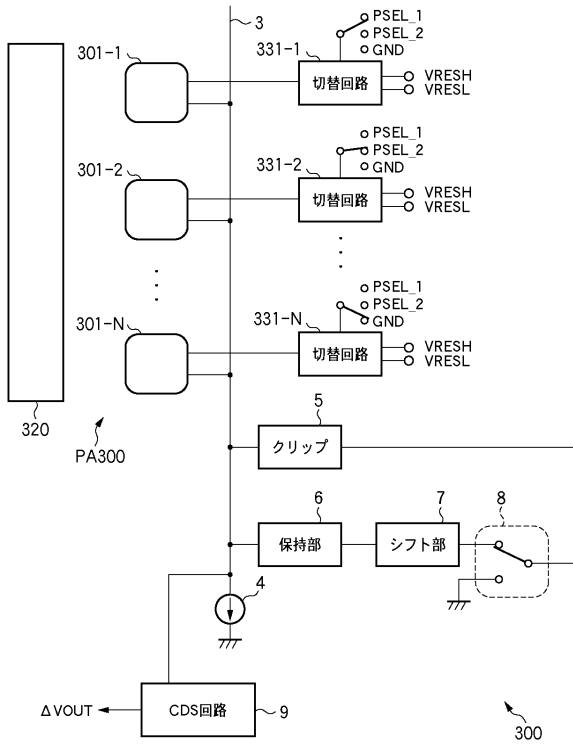
【図 7】



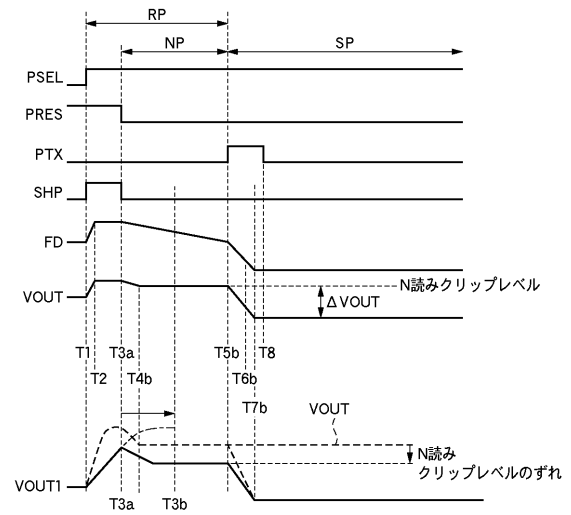
【図 8】



【図 9】



【図 10】



フロントページの続き

- (72)発明者 野田 智之
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)発明者 藤村 大
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 若林 治男

- (56)参考文献 特開2008-124527(JP,A)
特開2009-177378(JP,A)
特開2009-200660(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H04N 5/30 - 5/378
H04N 5/222 - 5/257