

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
H01L 21/48

(45) 공고일자 1990년03월05일
(11) 공고번호 특1990-0001240

(21) 출원번호	특1986-0000432	(65) 공개번호	특1986-0006132
(22) 출원일자	1986년01월22일	(43) 공개일자	1986년08월18일

(30) 우선권주장 60-15324 1985년01월31일 일본(JP)

(71) 출원인 가부시끼가이샤 도시바 사바 쇼오이찌

일본국 가나가와엔 가와사끼시 사이와이꾸 호리가와쵸오 72번지

(72) 발명자 미즈노야 노부유끼
일본국 가나가와엔 요꼬하마시 이소고꾸 신스기타쵸오 8번지 가부시끼가
이사 도시바 요꼬하마 금속공장 내
스기우라 야스유끼
일본국 가나가와엔 요꼬하마시 이소고꾸 신스기타쵸오 8번지 가부시끼가
이사 도시바 요꼬하마 금속공장 내
하토리 마사카즈
일본국 가나가와엔 요꼬하마시 이소고꾸 신스기타쵸오 8번지 가부시끼가
이사 도시바 요꼬하마 금속공장 내

(74) 대리인 김명신, 강성구

심사관 : 정용천 (책자공보 제1782호)

(54) 반도체 장치용 기판(基板) 구조체

요약

내용 없음.

대표도

도1

영세서

[발명의 명칭]

반도체 장치용 기판(基板) 구조체

[도면의 간단한 설명]

제1도는 본 발명 구조체의 한 실시예의 일부를 확대하여 나타낸 부분 사시도.

제2도는 다른 실시예를 나타낸 일부를 도려낸 단면도.

제3도는 또 다른 실시예를 나타낸 일부를 도려낸 단면도.

* 도면의 주요부분에 대한 부호의 설명

1 : 세라믹 2 : 도전층(導電層)

3 : 반도체 소자 4 : 도출(導出)단자

[발명의 상세한 설명]

본 발명은 반도체 장치 등에 이용하는 기판 구조체에 관한 것이다.

최근 세라믹에 동 또는 동합금으로 이루어진 도전층을 직접 접합한 기판의 실용화가 시도되고 있다.

이 기판은, 도전층과 세라믹 사이에 끼어있는 것이 없으므로 도전층 위에 설치되어 있는 반도체 소자의 발열을 신속하게 발산시킬 수 있어서, 사용하는 반도체 소자의 대형화가 추진되고 있다.

그러나, 전술한 기판에 있어서도 다음과 같은 문제점이 있어서, 아직 개선의 여지가 남아있다.

즉, 반도체 소자가 작동중에 도전층에 접속되어 있는 도출단자 부근의 세라믹에 균열이 발생하는 현상이 일어난 적이 있었다.

본 발명은 반도체 소자가 작동중에 세라믹에 균열이 발생하지 않도록 신뢰성이 높은 기판 구조체를

제공하는 것이다.

본 발명은 세라믹 표면에 동 또는 동합금으로 이루어진 도전층이 직접 접합되어 이 도전층에 도출단자가 접속된 기판 구조체로서, 전술한 도출단자를 접속하는 도전부분은 세라믹과의 사이에 공간이 있는데 이 공간 사이를 연결하여서 된 것을 특징으로 하는 것이다.

발명자는 세라믹에 균열이 발생하는 현상에 착안하여 본 발명을 완성한 것이다.

즉, 세라믹과 동의 열 팽창율의 차이는 $100-140 \times 10^{-7} / ^\circ\text{C}$ 로 크며, 세라믹에 동을 직접 접합한 기판에서는 양자의 접합면에 그 차이에 의한 열응력이 발생하여 이 응력이 세라믹의 강도 이상이 되면 세라믹을 파괴시킨다.

세라믹에 동을 직접 접합하는 기판에서는, 세라믹과 동의 각각의 판 두께를 선택하여 무리없는 상태의 것으로 하고 있다.

그러나, 이 기판에 반도체 소자를 실제로 장치한 상태에서는 외부로의 도출단자가 동 부분에 접합되므로 이 부분에 발생하는 응력이 국부적으로 증대되게 된다.

따라서, 이 상태에서 반도체 소자를 작동시켜 온도 상승-하강 사이클을 되풀이하면 세라믹에 과대한 응력이 가해지게 되어 파괴되고 있는 것이라고 생각된다.

그래서 발명자는 직접 접합되는 동 부분의 도출단자 접속부분의 구조를 연구하므로서 이 부분의 열 응력을 완화하는데 성공한 것이다.

본 발명의 구체적인 예를 제1도에 나타냈다.

제1도는 기판 구조체의 일부분을 확대하여 나타낸 사시도이다.

제1도에 있어서, 세라믹(1)의 표면에는 동으로 이루어진 도전층(2)이 직접 접합되어 있으며, 이 도전층 위에는 반도체 소자(3) 및 도출단자(4)가 각각 접합된다.

반도체 소자(3)의 전극과 도출단자(4)는 금속으로된 가는선(5)에 의해서 접속된다.

여기서 도전층(2)의 도출단자가 접합되는 부분은 세라믹(1)과의 사이에 공간부(6)을 두고 있다.

즉, 공간부(6) 사이를 연결하고 있다.

제1도에 나타낸 기판 구조체는, 보통 수지 케이스에 넣어지고 실리콘 수지 젤 제를 충전한 후 에폭시 수지 등의 열경화성 수지로 봉하여 막는다.

제1도에 나타낸 기판 구조체에서는, 도출단자가 접합하는 부분의 도전층이 세라믹과 직접 접합되어 있지 않으므로 도출단자에 발생하는 열 응력을 직접 세라믹에 받지 않게 된다.

이 효과를 충분히 얻기 위해서는, 도출단자와 도전층의 접합부분 보다도 연결부분이 넓은 것이 바람직하다.

또한, 도전층의 전술한 접합부분은 적어도 두군데 이상에서 지지된 연결상태로 하므로서 도출단자의 열 응집력에 의한 변위를 효과적으로 흡수할 수 있다.

도전층의 전술한 접합부분이 한쪽만 지지된 상태일 경우에는 도전층을 직접 접합할 때 공간부분을 형성하는 것이 곤란하며, 또한 도출단자의 열 응집력에 의한 변위를 충분히 흡수하지 못할 때가 있다.

더구나, 도출단자(4)의 접합부분 부근에 예를 들면 제1도에 나타낸 바와 같은 절단부(7)를 형성하여 열 응집력을 완화, 흡수하는 구조로 하면 전술한 도전층의 연결부에 의한 흡수 효과와 더불어 세라믹에 가해지는 열 응집력의 영향을 현저하게 적게 할 수 있다.

또한, 공간부(6)의 간격폭은 0.1mm 이상이면 효과가 현저하며, 0.5mm 까지가 실용상 바람직하다.

공간부를 형성하는 수단으로서는, 프레스 성형 등에 의한 구부리는 성형 혹은 절삭(切削) 가공에 의한 제거 성형 등을 적용할 수 있다.

구부리는 성형은 성형하기가 쉬우며 재거 성형을 한 것은 도전층 표면을 단일 평면으로 할 수 있다.

즉, 제2도에 나타낸 바와 같이 동판(2)으로 이루어진 도전층의 기판(1)과의 접착쪽에 흙(8) 등의 요부(凹部)를 제거 성형하여 공간부(9)를 형성한 것이다.

또한, 제3도에 나타낸 바와 같이, 세라믹 기판(1)쪽의 도출단자 접속위치에 요부(10)를 형성해도 되며, 이 경우 도전층(2)의 가공 성형이 불필요해진다.

본 발명에 이용하는 세라믹과 동 또는 동합금의 직접 접합체는 다음과 같은 방법으로 얻을 수 있다.

즉, 세라믹 표면에 예를 들면 동판을 접촉 배치시켜서 1083°C (동의 융점)이하, 1063°C (동-산화동의 공정(共晶)온도) 이상으로 예를 들면 질소 등의 불활성 가스 분위기 속에서 가열한다.

이 경우, 동은 100-2000ppm의 산소를 함유하는 것이 좋으며, 예를 들면 인성(tough pitch) 전해동(電解銅)을 이용할 수 있다.

이 산소는 가열에 의해 접합에 기여하는 동-산화 등의 공정 생성에 도움이 된다.

세라믹은 전기적 특성에 뛰어난 산화 알루미늄을 적용할 수 있다.

또한, 특히 열전도성을 양호하게 하는 것으로서는 양호한 열전도성을 지닌 질화 알루미늄, 산화 베

릴륨, 탄화 규소가 바람직하다.

전기적 특성을 고려하면 질화 알루미늄이 바람직하다.

또한, 세라믹의 두께는 0.4-1.0mm, 동판의 두께는 0.2-0.5mm의 범위로 편성한다.

질화 알루미늄 세라믹(두께 0.6mm)과 프레스 성형에 의해서 공간부를 형성한 인성 동으로 이루어진 도전층(두께 0.3mm)을 제1도에 나타낸 구조로 직접 접합하였다.

또한 동으로 이루어진 도출단자를 제1도에 나타낸 바와 같이 도전층에 납땜으로 접합했다.

비교하기 위하여 공간부가 없는 구조체를 준비하였다.

이들 구조체를 이용하여 열 충격 테스트를 하여 세라믹에 균열이 발생하는 것을 비교하였다.

열 충격 테스는 -50~150°C로 온도가 상승-하강하는 온도 사이클을 반복하여 부가하는 것이다.

이 결과, 본 발명의 것은 200 사이클이 경과한 후에도 균열이 발생하지 않은데 대하여 공간부가 없는 구조체는 100 사이클에서 세라믹의 도출단자 부근에 균열이 발생하였다.

본 발명의 구조체의 의하면, 반도체 소자의 작동에 의해서 발생하는 열 사이클에 의해서도 세라믹에 균열이 생기지 않는 신뢰성 높은 반도체 장치용 기판 구조체를 얻을

(57) 청구의 범위

청구항 1

세라믹(1)의 표면에 동 또는 합금으로 이루어지는 도전층(2)이 직접 접합되고, 상기 도전층(2)에 도출단자(4)가 접속된 반도체 장치용 기판 구조체에 있어서, 상기 도출단자(4)가 접속되는 도전층의 일부분과 세라믹(1)과의 사이에 공간부(6)를 두고 상호 공간부 사이를 연결된 것을 특징으로 하는 반도체 장치용 기판 구조체.

청구항 2

제1항에 있어서, 도출단자(4)는 운도변화에 의해서 발생하는 응력을 완화하는 기능을 갖는 노치형 구조를 갖는 것을 특징으로 하는 반도체 장치용 기판 구조체.

청구항 3

제1항 또는 제2항에 있어서, 세라믹(1)은 산화 알루미늄, 질화 알루미늄, 산화 베릴륨 및 탄화 규소 중의 어느 하나로 성형된 것을 특징으로 하는 반도체 장치용 기판 구조체.

청구항 4

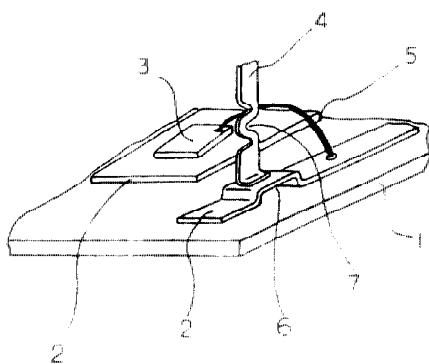
제1항 있어서, 공간부(6)의 간격폭이 0.1-0.5mm로 성형된 것을 특징으로 하는 반도체 장치용 기판 구조체.

청구항 5

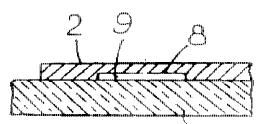
제1항에 있어서, 세라믹(1)의 두께는 0.2-1.0mm, 도전층의 두께는 0.2-0.5mm로 성형된 것을 특징으로 하는 반도체 장치용 기판 구조체.

도면

도면1



도면2



도면3

