(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3906720号
(P3906720)
(45)発行日　平成19年4月18日(2007.4.18)　(24)登録日　平成19年1月26日(2007.1.26)

(51)Int.Cl.		F I		
G04G 19/02	(2006.01)	G04G	1/00	310Q
G04C 10/00	(2006.01)	G04C	10/00	A
H02J 1/00	(2006.01)	H02J	1/00	307C

請求項の数 2　(全 34 頁)

(21)出願番号　特願2002-84506(P2002-84506)
(22)出願日　平成14年3月25日(2002.3.25)
(62)分割の表示　特願平11-284402の分割
　原出願日　平成11年10月5日(1999.10.5)
(65)公開番号　特開2002-328188(P2002-328188A)
(43)公開日　平成14年11月15日(2002.11.15)
　審査請求日　平成17年6月2日(2005.6.2)
(31)優先権主張番号　特願平10-355249
(32)優先日　平成10年12月14日(1998.12.14)
(33)優先権主張国　日本国(JP)

(73)特許権者　000002369
　セイコーエプソン株式会社
　東京都新宿区西新宿２丁目４番１号
(74)代理人　100098084
　弁理士　川▲崎▼　研二
(72)発明者　矢部　宏
　長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内
(72)発明者　桶谷　誠
　長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内

審査官　五閑　統一郎

最終頁に続く

(54)【発明の名称】携帯用電子機器及び携帯用電子機器の制御方法

(57)【特許請求の範囲】
【請求項１】
第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電手段と、
前記発電により得られた電気エネルギーを蓄える電源手段と、
前記電源手段から供給される電気エネルギーにより駆動される被駆動手段と、
前記発電手段における発電がなされているか否かを検出する発電検出手段と、
前記発電手段における発電電圧あるいは前記電源手段の蓄電電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出手段と、
前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出された場合に、前記発電手段から前記電源手段に供給される電気エネルギーの電圧を予め定めた基準電圧に制限するリミッタ手段と、
前記発電検出手段により発電がなされていないと検出された場合は、当該携帯用電子機器の動作モードを、前記被駆動手段への電気エネルギーの供給を停止して電力を節電する節電モードに移行させる一方、前記発電検出手段により発電がなされていると検出された場合は、前記動作モードを、前記被駆動手段への電気エネルギーの供給を行う通常動作モードに移行させる手段と、
前記動作モードが前記節電モードにある場合は、前記リミッタ手段を非動作状態とするリミッタ制御手段と、
を備えたことを特徴とする携帯用電子機器。

【請求項２】
第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記発電装置における発電電圧あるいは前記電源装置の蓄電電圧が予め定めたリミッタオン電圧を超過している場合に、前記発電装置から前記電源装置に供給される電気エネルギーの電圧を予め定めた基準電圧に制限するリミッタ回路と、前記電源装置から供給される電気エネルギーにより駆動される被駆動装置と、を備えた携帯用電子機器の制御方法において、
前記発電装置おいて発電がなされているか否かを検出する発電検出工程と、
前記発電検出工程において発電がなされていないと検出された場合は、当該携帯用電子機器の動作モードを、前記被駆動装置への電気エネルギーの供給を停止して電力を節電する節電モードに移行させる一方、前記発電検出工程において発電がなされていると検出された場合は、前記動作モードを、前記前記被駆動装置への電気エネルギーの供給を行う通常動作モードに移行させる工程と、
前記動作モードが前記節電モードにある場合は、前記リミッタ回路を非動作状態とするリミッタ制御工程と、
を備えたことを特徴とする携帯用電子機器の制御方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、携帯用電子機器及び携帯用電子機器の制御方法に係り、特に発電機構を内蔵する携帯型電子制御時計の電源制御技術に関する。
【従来の技術】
近年、腕時計タイプなどの小型の電子時計に太陽電池などの発電装置を内蔵し、電池交換なしに動作するものが実現されている。これらの電子時計においては、発電装置で発生した電力をいったん大容量コンデンサなどに充電する機能を備えており、発電が行われないときはコンデンサから放電される電力で時刻表示が行われるようになっている。このため、電池なしでも長時間安定した動作が可能であり、電池の交換の手間あるいは電池の廃棄上の問題などを考慮すると、今後、多くの電子時計に発電装置が内蔵されるものと期待されている。
【０００２】
【発明が解決しようとする課題】
このような発電装置を内蔵した電子時計においては、発電装置の発電電圧が大容量コンデンサ等の蓄電機能を有する電源装置の耐圧を越えないようにしたり、時刻表示回路に印加される電源装置の電源電圧が当該時刻表示回路の耐圧を越えないようにするために、電源電圧を制限するためのリミッタ回路が設けられている。
このリミッタ回路は、電源装置の前段で発電装置と電気的に切り離したり、電源装置の後段で時刻表示回路と電気的に切り離したり、発電装置の出力を短絡し後段に発電電圧が伝わらないようにしたりすることにより、発電装置の発電電圧が電源装置の耐圧を越えて印加されたり、時刻表示回路に印加される電源電圧が当該時刻表示回路の耐圧を越えて印加されるのを防止するようにされている。
【０００３】
一方、発電装置を内蔵した電子時計においては、安定して電源を供給すべく、発電装置が所定時間以上非発電状態におかれた場合には、その状態を検出し、動作モードを時刻表示を行う通常動作モード（表示モード）から時刻表示を行わない節電モードへと移行するように構成している。
ところで、上記リミッタ回路を動作させるためには、印加電圧を検出するための電圧検出回路を設ける必要があり、この電圧検出回路も消費電力の増大を招くこととなる。
特に高精度で電圧検出を行うための回路を構成すると、回路規模も大きくなり、より消費電力が大きくなってしまうという問題点があった。
また、発電装置を内蔵した電子時計においては、より動作時間を長く保持するために、

電源電圧を昇圧して後段の回路の駆動電圧とする昇圧回路が設けられているが、昇圧回路の昇圧倍率を正しく設定しないと、動作適正電圧値や絶対定格電圧を超える電圧が回路に印加され、最悪の場合、電子時計が破損してしまう可能性がある。

そこで、本発明の目的は電源電圧を制限するためのリミッタ回路あるいはリミッタ回路および昇圧回路が設けられた携帯用電子機器において、的確な電源制御機能を実現するとともに、より消費電力の低減を図ることが可能な携帯用電子機器および携帯用電子機器の制御方法を提供することにある。

【０００４】

【課題を解決するための手段】

上記課題を解決するため、携帯用電子機器において、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電手段と、前記発電により得られた電気エネルギーを蓄える電源手段と、前記電源手段から供給される電気エネルギーにより駆動される被駆動手段と、前記発電手段における発電がなされているか否かを検出する発電検出手段と、前記発電手段における発電電圧あるいは前記電源手段の蓄電電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出手段と、前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出された場合に、前記発電手段から前記電源手段への電気エネルギーの供給を制限するリミッタ手段と、前記発電検出手段により発電がなされていないと検出された場合に、前記リミッタ手段を非動作状態とするリミッタ制御手段と、を備える構成としてもよい。

【０００５】

また、請求項１記載の構成は、携帯用電子機器において、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電手段と、前記発電により得られた電気エネルギーを蓄える電源手段と、前記電源手段から供給される電気エネルギーにより駆動される被駆動手段と、前記発電手段における発電がなされているか否かを検出する発電検出手段と、前記発電手段における発電電圧あるいは前記電源手段の蓄電電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出手段と、前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出された場合に、前記発電手段から前記電源手段に供給される電気エネルギーの電圧を予め定めた基準電圧に制限するリミッタ手段と、前記発電検出手段により発電がなされていないと検出された場合は、当該携帯用電子機器の動作モードを、前記被駆動手段への電気エネルギーの供給を停止して電力を節電する節電モードに移行させる一方、前記発電検出手段により発電がなされていると検出された場合は、前記動作モードを、前記被駆動手段への電気エネルギーの供給を行う通常動作モードに移行させる手段と、前記動作モードが前記節電モードにある場合は、前記リミッタ手段を非動作状態とするリミッタ制御手段と、を備えたことを特徴としている。

【０００９】

また、携帯用電子機器において、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電手段と、前記発電により得られた電気エネルギーを蓄える電源手段と、前記電源手段から供給される電気エネルギーの電圧を昇圧倍率Ｎ（Ｎは１より大きい実数）で昇圧して駆動電源として供給する電源昇圧手段と、前記電源昇圧手段から供給される駆動電源により駆動される被駆動手段と、前記発電手段における発電がなされているか否かを検出する発電検出手段と、前記発電手段における発電電圧、前記電源手段の蓄電電圧あるいは前記昇圧後の駆動電源の電圧のうち少なくともいずれか一の電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出手段と、前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出された場合に、前記発電手段から前記電源手段への電気エネルギーの供給を制限するリミッタ手段と、前記発電検出手段により発電がなされていないと検出された場合に、前記リミッタオン電圧検出手段の検出動作を禁止するリミッタオン電圧検出禁止手段と、前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出され、かつ、前記電源昇圧手段が前記昇圧を行っている場合に、前記昇圧倍率Ｎを昇圧倍率Ｎ’（Ｎ’は

、実数、かつ、１≦Ｎ’＜Ｎ）に設定する昇圧倍率変更手段と、を備える構成としてもよい。

【００１０】

また、上記構成において、前記昇圧倍率変更手段は、前記昇圧倍率Ｎを前記昇圧倍率Ｎ’に変更したタイミングから予め定めた倍率変更禁止時間が経過したか否かを判別する時間経過判別手段と、前記時間経過判別手段により前記倍率変更禁止時間が経過したと判別されるまでは、昇圧倍率の変更を禁止する変更禁止手段と、を備える構成としてもよい。

【００１１】

また、携帯用電子機器において、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電手段と、前記発電により得られた電気エネルギーを蓄える電源手段と、前記電源手段から供給される電気エネルギーの電圧を昇降圧倍率Ｎ（Ｎは正の実数）で昇降圧して駆動電源として供給する電源昇降圧手段と、前記電源昇降圧手段から供給される駆動電源により駆動される被駆動手段と、前記発電手段における発電がなされているか否かを検出する発電検出手段と、前記発電手段における発電電圧、前記電源手段の蓄電電圧あるいは前記昇降圧後の駆動電源の電圧のうち少なくともいずれか一の電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出手段と、前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出された場合に、前記発電手段から前記電源手段への電気エネルギーの供給を制限するリミッタ手段と、前記リミッタオン電圧検出手段によりリミッタオン電圧を超過していると検出された場合に、前記昇降圧倍率Ｎを昇降圧倍率Ｎ’（Ｎ’は、正の実数、かつ、Ｎ’＜Ｎ）に設定する昇降圧倍率変更手段と、前記発電検出手段により発電がなされていないと検出された場合に、前記リミッタ手段を非動作状態とするリミッタ制御手段と、を備える構成としてもよい。

【００１２】

また、前記昇降圧倍率変更手段は、前記昇降圧倍率Ｎを前記昇降圧倍率Ｎ’に変更したタイミングから予め定めた倍率変更禁止時間が経過したか否かを判別する時間経過判別手段と、前記時間経過判別手段により前記倍率変更禁止時間が経過したと判別されるまでは、昇降圧倍率の変更を禁止する変更禁止手段と、を備える構成であってもよい。

【００１３】

また、前記電源昇降圧手段は、昇降圧に用いるＭ個（Ｍ：２以上の整数）の昇降圧用コンデンサを有し、前記昇降圧時において、前記Ｍ個の昇降圧用コンデンサのうちＬ個（Ｌ：２以上かつＭ以下の整数）の昇降圧用コンデンサを直列に接続して前記電源手段からの電気エネルギーにより充電し、前記Ｌ個の昇降圧用コンデンサを並列に接続することにより前記電源手段から供給される電気エネルギーの電圧よりも低い電圧を生成し、当該低い電圧を降圧後の電圧として用い、あるいは、当該低い電圧を前記電源手段から供給される電気エネルギーの電圧に加算して昇圧後の電圧を生成して用いる構成であってもよい。

【００１４】

また、前記リミッタオン電圧検出手段は、前記発電手段の発電電圧の変化を検出するのに必要な周期以下の周期で、前記発電電圧が前記リミッタオン電圧を超過したか否かを検出する構成であってもよい。

【００１６】

また、前記発電検出手段は、前記発電手段の発電電圧レベル及び発電継続時間に基づいて前記発電がなされているか否かを検出する構成であってもよい。

【００１８】

また、携帯用電子機器において、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電手段と、前記発電により得られた電気エネルギーを蓄える電源手段と、前記電源手段から供給される電気エネルギーの電圧を変換して駆動電源として供給する電源電圧変換手段と、前記電源電圧変換手段から供給される駆動電源により駆動される被駆動手段と、前記電源手段の電圧が予め定めた電圧未満であり、かつ、前記発電手段の発電量が予め定めた発電量未満である場合に、前記電源電圧変換手

段の動作を禁止する変換禁止手段と、前記電源電圧変換手段の動作が禁止状態にある場合に、前記電源手段の蓄電時または蓄電終了時の電圧を検出する蓄電電圧検出手段と、前記蓄電電圧検出手段により検出された電圧に基づいて、前記電源電圧変換手段の動作禁止状態を解除した後の、前記電源電圧変換手段の変換倍率を設定する変換倍率制御手段と、を備える構成としてもよい。

【００１９】

また、前記被駆動手段は、時刻表示を行う計時手段を備える構成であってもよい。

【００２０】

また、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記発電装置から前記電源装置への電気エネルギーの供給を制限するリミッタ回路と、前記電源装置から供給される電気エネルギーにより駆動される被駆動装置と、を備えた携帯用電子機器の制御方法において、前記発電装置おいて発電がなされているか否かを検出する発電検出工程と、前記発電装置における発電電圧あるいは前記電源装置の蓄電電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出された場合は、前記リミッタ回路を動作させる一方、前記発電検出工程において発電がなされていないと検出された場合は、前記リミッタ回路を非動作状態とするリミッタ制御工程と、を備える構成としてもよい。

また、請求項２記載の構成は、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記発電装置における発電電圧あるいは前記電源装置の蓄電電圧が予め定めたリミッタオン電圧を超過している場合に、前記発電装置から前記電源装置に供給される電気エネルギーの電圧を予め定めた基準電圧に制限するリミッタ回路と、前記電源装置から供給される電気エネルギーにより駆動される被駆動装置と、を備えた携帯用電子機器の制御方法において、前記発電装置おいて発電がなされているか否かを検出する発電検出工程と、前記発電検出工程において発電がなされていないと検出された場合は、当該携帯用電子機器の動作モードを、前記被駆動装置への電気エネルギーの供給を停止して電力を節電する節電モードに移行させる一方、前記発電検出工程において発電がなされていると検出された場合は、前記動作モードを、前記前記被駆動装置への電気エネルギーの供給を行う通常動作モードに移行させる工程と、前記動作モードが前記節電モードにある場合は、前記リミッタ回路を非動作状態とするリミッタ制御工程と、を備えたことを特徴としている。

【００２１】

また、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記電源装置から供給される電気エネルギーの電圧を昇圧倍率Ｎ（Ｎは１より大きい実数）で昇圧して駆動電源として供給する電源昇圧装置と、前記電源昇圧手段から供給される駆動電源により駆動される被駆動装置と、を備えた携帯用電子機器の制御方法において、前記発電装置における発電がなされているか否かを検出する発電検出工程と、前記発電装置における発電電圧、前記電源手段の蓄電電圧あるいは前記昇圧後の駆動電源の電圧のうち少なくともいずれか一の電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出された場合に、前記発電装置から前記電源装置への電気エネルギーの供給を制限するリミッタ工程と、前記発電検出工程において発電がなされていないと検出された場合に、前記リミッタオン電圧検出工程における検出動作を禁止するリミッタオン電圧検出禁止工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出され、かつ、前記電源昇圧装置が前記昇圧を行っている場合に、前記昇圧倍率Ｎを昇圧倍率Ｎ’（Ｎ’は、実数、かつ、１≦Ｎ’＜Ｎ）に設定する昇圧倍率変更工程と、を備える構成としてもよい。

【００２３】
　また、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記電源装置から供給される電気エネルギーの電圧を変換して駆動電源として供給する電源電圧変換装置と、前記電源電圧変換装置から供給される駆動電源により駆動される被駆動装置と、備えた携帯用電子機器の制御方法において、前記電源装置の電圧が予め定めた電圧未満であり、かつ、前記発電装置の発電量が予め定めた発電量未満である場合に、前記電源電圧変換装置の動作を禁止する変換禁止工程と、前記電源電圧変換装置の動作が禁止状態にある場合に、前記電源装置の蓄電時または蓄電終了時の電圧を検出する蓄電電圧検出工程と、前記蓄電電圧検出工程において検出された電圧に基づいて、前記電源電圧変換装置の動作禁止状態を解除した後の、前記電源電圧変換装置の変換倍率を設定する変換倍率制御工程と、を備える構成としてもよい。
【００２４】
【発明の実施の形態】
次に図面を参照して本発明の好適な実施形態を説明する。
［１］　概要構成
図１に、本発明の一実施形態に係る計時装置１の概略構成を示す。
計時装置１は、腕時計であって、使用者は装置本体に連結されたベルトを手首に巻き付けて使用するようになっている。
本実施形態の計時装置１は、大別すると、交流電力を発電する発電部Ａと、発電部Ａからの交流電圧を整流するとともに昇圧した電圧を蓄電し、各構成部分へ電力を給電する電源部Ｂと、発電部Ａの発電状態を検出する発電状態検出部９１（図６参照）を備えその検出結果に基づいて装置全体を制御する制御部２３と、秒針５５をステップモータ１０を用いて駆動する秒針運針機構ＣSと、分針及び時針をステップモータを用いて駆動する時分針運針機構ＣHMと、制御部２３からの制御信号に基づいて秒針運針機構ＣSを駆動する秒針駆動部３０Sと、制御部２３からの制御信号に基づいて時分針運針機構ＣHMを駆動する時分針駆動部３０HMと、計時装置１の動作モードを時刻表示モードからカレンダ修正モード、時刻修正モードあるいは強制的に後述する節電モードに移行させるための指示操作を行う外部入力装置１００（図６参照）と、を備えて構成されている。
【００２５】
ここで、制御部２３は、発電部Ａの発電状態に応じて、運指機構ＣS、ＣHMを駆動して時刻表示を行う表示モード（通常動作モード）と、秒針運針機構ＣS及び時分針運針機構ＣHMのいずれか一方あるいは双方への給電を停止して電力を節電を行う節電モードとを切り換えるようになっている。また、節電モードから表示モードへの移行は、ユーザが計時装置１を手に持ってこれを振ることによって、発電を強制的に行うことにより、所定の発電電圧が検出されたことにより強制的に移行されるようになっている。
【００２６】
［２］　詳細構成
以下、計時装置１の各構成部分について説明する。なお、制御部２３については後述する。
［２．１］　発電部
まず発電部Ａについて説明する。
発電部Ａは、発電装置４０、回転錘４５および増速用ギア４６を備えて構成されている。
発電装置４０としては、発電用ロータ４３が発電用ステータ４２の内部で回転し発電用ステータ４２に接続された発電コイル４４に誘起された電力を外部に出力できる電磁誘導型の交流発電装置が採用されている。
また、回転錘４５は、発電用ロータ４３に運動エネルギーを伝達する手段として機能する。そして、この回転錘４５の動きが増速用ギア４６を介して発電用ロータ４３に伝達されるようになっている。
この回転錘４５は、腕時計型の計時装置１では、ユーザの腕の動きなどを捉えて装置内で

旋回できるようになっている。したがって、使用者の生活に関連したエネルギーを利用して発電を行い、その電力を用いて計時装置１を駆動できるようになっている。

【００２７】

［２．２］　電源部

次に、電源部Ｂについて説明する。

電源部Ｂは、過大電圧が後段の回路に印加されるのを防止するためのリミッタ回路ＬＭと、整流回路として作用するダイオード４７と、大容量２次電源４８と、昇降圧回路４９と、補助コンデンサ８０と、を備えて構成されている。なお、図１に示すように、発電部Ａ側から順にリミッタ回路ＬＭ、整流回路（ダイオード４７）、大容量コンデンサ４８と配置する他、整流回路（ダイオード４７）、リミッタ回路ＬＭ、大容量コンデンサ４８の順番で配置するようにすることも可能である。

昇降圧回路４９は、複数のコンデンサ４９ａおよび４９ｂを用いて多段階の昇圧および降圧ができるようになっている。昇降圧回路４９の詳細については後述する。

そして、昇降圧回路４９により昇降圧された電源は、補助コンデンサ８０に蓄えられる。この場合において、昇降圧回路４９は、制御部２３からの制御信号φ１１によって補助コンデンサ８０に供給する電圧、ひいては、秒針駆動部３０S及び時分針駆動部３０HMに供給する電圧を調整することができる。

【００２８】

ここで、電源部Ｂは、Ｖｄｄ（高電圧側）を基準電位（ＧＮＤ）に取り、Ｖｓｓ（低電圧側）を電源電圧として生成している。

ここで、リミッタ回路ＬＭについて説明する。

リミッタ回路ＬＭは、等価的には発電部Ａを短絡させるためのスイッチとして機能しており、発電部Ａの発電電圧VGENが予め定めた所定のリミット基準電圧VLMを越えた場合に、オン（閉）状態となる。

この結果、発電部Ａは、大容量２次電源４８から電気的に切り離されることとなる。

これにより、過大な発電電圧VGENが大容量２次電源４８に印加されることがなくなり、大容量２次電源の耐圧を越えた発電電圧VGENが印加されることによる大容量２次電源４８の破損、ひいては、計時装置１の破損を防止することが可能となっている。

【００２９】

次に昇降圧回路４９について図２ないし図５を参照して説明する。

昇降圧回路４９は、図２に示すように、高容量２次電源４８の高電位側端子に一方の端子が接続されたスイッチＳＷ１と、スイッチＳＷ１の他方の端子に一方の端子が接続され、他方の端子が高容量２次電源４８の低電位側端子に接続されたスイッチＳＷ２と、スイッチＳＷ１とスイッチＳＷ２との接続点に一方の端子が接続されたコンデンサ４９ａと、コンデンサ４９ａの他方の端子に一方の端子が接続され、他方の端子が高容量２次電源４８の低電位側端子に接続されたスイッチＳＷ３と、一方の端子が補助コンデンサ８０の低電位側端子に接続され、他方の端子がコンデンサ４９ａとスイッチＳＷ３との接続点に接続されたスイッチＳＷ４と、高容量２次電源４８の高電位側端子と補助コンデンサ８０の高電位側端子との接続点に一方の端子が接続されたスイッチＳＷ１１と、スイッチＳＷ１１の他方の端子に一方の端子が接続され、他方の端子が高容量２次電源４８の低電位側端子に接続されたスイッチＳＷ１２と、スイッチＳＷ１１とスイッチＳＷ１２との接続点に一方の端子が接続されたコンデンサ４９ｂと、コンデンサ４９ｂの他方の端子に一方の端子が接続され、スイッチＳＷ１２と高容量２次電源４８の低電位側端子との接続点に他方の端子が接続されたスイッチＳＷ１３と、一方の端子がコンデンサ４９ｂとスイッチＳＷ１３との接続点に接続され、他方の端子が補助コンデンサの低電位側端子に接続されたスイッチＳＷ１４と、スイッチＳＷ１１とスイッチＳＷ１２との接続点に一方の端子が接続され、コンデンサ４９ａとスイッチＳＷ３との接続点に他方の端子が接続されたスイッチＳＷ２１と、を備えて構成されている。

【００３０】

ここで、昇降圧回路の動作の概要を図３ないし図５を参照して、３倍昇圧時および１／２

降圧時を例として説明する。
昇降圧回路４９は、図示しない所定の昇降圧クロックに基づいて動作しており、３倍昇圧時には、図３に示すように、第１の昇降圧クロックタイミング（パラレル接続タイミング）においては、スイッチＳＷ１をオン、スイッチＳＷ２をオフ、スイッチＳＷ３をオン、スイッチＳＷ４をオフ、スイッチＳＷ１１をオン、スイッチＳＷ１２をオフ、スイッチＳＷ１３をオン、スイッチＳＷ１４をオフ、スイッチＳＷ２１をオフとする。
この場合における昇降圧回路４９の等価回路は、図４（ａ）に示すようなものとなり、コンデンサ４９ａおよびコンデンサ４９ｂに大容量２次電源４８から電源が供給され、コンデンサ４９ａおよびコンデンサ４９ｂの電圧が大容量２次電源４８の電圧とほぼ等しくなるまで充電がなされる。

【００３１】
次に第２の昇降圧クロックタイミング（シリアル接続タイミング）においては、スイッチＳＷ１をオフ、スイッチＳＷ２をオン、スイッチＳＷ３をオフ、スイッチＳＷ４をオフ、スイッチＳＷ１１をオフ、スイッチＳＷ１２をオフ、スイッチＳＷ１３をオフ、スイッチＳＷ１４をオン、スイッチＳＷ２１をオンとする。この場合における昇降圧回路４９の等価回路は、図４（ｂ）に示すようなものとなり、大容量２次電源４８、コンデンサ４９ａおよびコンデンサ４９ｂはシリアルに接続されて、大容量２次電源４８の電圧の３倍の電圧で補助コンデンサ８０が充電され、３倍昇圧が実現されることとなる。

【００３２】
１／２倍降圧時には、図３に示すように、第１の昇降圧クロックタイミング（パラレル接続タイミング）においては、スイッチＳＷ１をオン、スイッチＳＷ２をオフ、スイッチＳＷ３をオフ、スイッチＳＷ４をオフ、スイッチＳＷ１１をオフ、スイッチＳＷ１２をオフ、スイッチＳＷ１３をオン、スイッチＳＷ１４をオフ、スイッチＳＷ２１をオンとする。
この場合における昇降圧回路４９の等価回路は、図５（ａ）に示すようなものとなり、コンデンサ４９ａおよびコンデンサ４９ｂは直列に接続された状態で、大容量２次電源４８から電源が供給され、コンデンサ４９ａおよびコンデンサ４９ｂの容量値が等しい場合、コンデンサ４９ａおよびコンデンサ４９ｂのそれぞれの電圧が大容量２次電源４８の電圧の１／２の電圧とほぼ等しくなるまで充電がなされる。

【００３３】
次に第２の昇降圧クロックタイミング（シリアル接続タイミング）においては、スイッチＳＷ１をオン、スイッチＳＷ２をオフ、スイッチＳＷ３をオフ、スイッチＳＷ４をオン、スイッチＳＷ１１をオン、スイッチＳＷ１２をオフ、スイッチＳＷ１３をオフ、スイッチＳＷ１４をオン、スイッチＳＷ２１をオフとする。この場合における昇降圧回路４９の等価回路は、図５（ｂ）に示すようなものとなり、コンデンサ４９ａおよびコンデンサ４９ｂがパラレルに接続されて、大容量２次電源４８の電圧の１／２倍の電圧で補助コンデンサ８０が充電され、１／２倍降圧が実現されることとなる。
同様に２倍昇圧、１．５倍昇圧、昇圧なし（昇圧倍率１倍）についても昇降圧が実現されることとなっている。

【００３４】
［２．３］　運針機構
次に運針機構ＣＳ、ＣＨＭについて説明する。
［２．３．１］　秒針運針機構
まず秒針運針機構ＣＳについて説明する。
秒針運針機構ＣＳに用いられているステッピングモータ１０は、パルスモータ、ステッピングモータ、階動モータあるいはデジタルモータなどとも称され、デジタル制御装置のアクチュエータとして多用されている、パルス信号によって駆動されるモータである。近年、携帯に適した小型の電子装置あるいは情報機器用のアクチュエータとして小型、軽量化されたステッピングモータが多く採用されている。このような電子装置の代表的なものが電子時計、時間スイッチ、クロノグラフといった計時装置である。
本実施形態のステッピングモータ１０は、秒針駆動部３０Ｓから供給される駆動パルスに

よって磁力を発生する駆動コイル１１と、この駆動コイル１１によって励磁されるステータ１２と、さらに、ステータ１２の内部において励磁される磁界により回転するロータ１３を備えている。

【００３５】

また、ステッピングモータ１０は、ロータ１３がディスク状の２極の永久磁石によって構成されたＰＭ型（永久磁石回転型）で構成されている。

ステータ１２には、駆動コイル１１で発生した磁力によって異なった磁極がロータ１３の回りのそれぞれの相（極）１５および１６に発生するように磁気飽和部１７が設けられている。

また、ロータ１３の回転方向を規定するために、ステータ１２の内周の適当な位置には内ノッチ１８が設けられており、コギングトルクを発生させてロータ１３が適当な位置に停止するようにしている。

ステッピングモータ１０のロータ１３の回転は、かなを介してロータ１３に噛合された秒中間車５１及び秒車（秒指示車）５２からなる輪列５０によって秒針５３に伝達され、秒表示がなされることとなる。

【００３６】

［２．３．２］　時分運針機構

次に時分針運針機構ＣHMについて説明する。

時分運針機構ＣHMに用いられているステッピングモータ６０は、ステッピングモータ１０と同様の構成となっている。

本実施形態のステッピングモータ６０は、時分駆動部３０HMから供給される駆動パルスによって磁力を発生する駆動コイル６１と、この駆動コイル６１によって励磁されるステータ６２と、さらに、ステータ６２の内部において励磁される磁界により回転するロータ６３を備えている。

また、ステッピングモータ６０は、ロータ６３がディスク状の２極の永久磁石によって構成されたＰＭ型（永久磁石回転型）で構成されている。ステータ６２には、駆動コイル６１で発生した磁力によって異なった磁極がロータ６３の回りのそれぞれの相（極）６５および６６に発生するように磁気飽和部６７が設けられている。また、ロータ６３の回転方向を規定するために、ステータ６２の内周の適当な位置には内ノッチ６８が設けられており、コギングトルクを発生させてロータ６３が適当な位置に停止するようにしている。

【００３７】

ステッピングモータ６０のロータ６３の回転は、かなを介してロータ６３に噛合された四番車７１、三番車７２、二番車（分指示車）７３、日の裏車７４および筒車（時指示車）７５からなる輪列７０によって各針に伝達される。二番車７３には分針７６が接続され、さらに、筒車７５には時針７７が接続されている。ロータ６３の回転に連動してこれらの各針によって時分が表示される。

さらに輪列７０には、図示してはいないが、年月日（カレンダ）などの表示を行うための伝達系（例えば、日付表示を行う場合には、筒中間車、日回し中間車、日回し車、日車等）を接続することももちろん可能である。この場合においては、さらにカレンダ修正系輪列（例えば、第１カレンダ修正伝え車、第２カレンダ修正伝え車、カレンダ修正車、日車等）を設けることが可能である。

【００３８】

［２．４］　秒針駆動部及び時分針駆動部

次に、秒針駆動部３０S及び時分針駆動部３０HMについて説明する。この場合において、秒針駆動部３０S及び時分針駆動部３０HMは同様の構成であるので、秒針駆動部３０Sについてのみ説明する。

秒針駆動部３０Sは、制御部２３の制御下でステッピングモータ１０に様々な駆動パルスを供給する。

秒針駆動部３０Sは、直列に接続されたｐチャンネルＭＯＳ３３ａとｎチャンネルＭＯＳ３２ａ、およびｐチャンネルＭＯＳ３３ｂとｎチャンネルＭＯＳ３２ｂによって構成され

たブリッジ回路を備えている。
また、秒針駆動部３０Sは、ｐチャンネルＭＯＳ３３ａおよび３３ｂとそれぞれ並列に接続された回転検出用抵抗３５ａおよび３５ｂと、これらの抵抗３５ａおよび３５ｂにチョッパパルスを供給するためのサンプリング用のｐチャンネルＭＯＳ３４ａおよび３４ｂを備えている。したがって、これらのＭＯＳ３２ａ、３２ｂ、３３ａ、３３ｂ、３４ａおよび３４ｂの各ゲート電極に制御部２３からそれぞれのタイミングで極性およびパルス幅の異なる制御パルスを印加することにより、駆動コイル１１に極性の異なる駆動パルスを供給したり、あるいは、ロータ１３の回転検出用および磁界検出用の誘起電圧を励起する検出用のパルスを供給することができるようになっている。

【００３９】

［２．５］　制御回路

次に、制御回路２３の構成について図６および図７を参照しつつ説明する。
図６に、制御回路２３とその周辺構成（電源部を含む）の概要構成ブロック図を、図７にその要部構成ブロック図を示す。
制御回路２３は、大別すると、パルス合成回路２２と、モード設定部９０と、時刻情報記憶部９６と、駆動制御回路２４と、を備えている。
まず、パルス合成回路２２は、水晶振動子などの基準発振源２１を用いて安定した周波数の基準パルスを発振する発振回路と、基準パルスを分周して得た分周パルスと基準パルスとを合成してパルス幅やタイミングの異なるパルス信号を発生する合成回路と、を備えて構成されている。

【００４０】

次に、モード設定部９０は、発電状態検出部９１、発電状態の検出のために用いる設定値を切り換える設定値切換部９５、大容量２次電源４８の充電電圧Ｖcおよび昇降圧回路４９の出力電圧を検出する電圧検出回路９２と、発電状態に応じて時刻表示のモードを制御するとともに充電電圧に基づいて昇圧倍率を制御する中央制御回路９３と、モードを記憶するモード記憶部９４と、を備えて構成されている。
この発電状態検出部９１は、発電装置４０の起電圧Ｖｇｅｎを設定電圧値Ｖｏと比較して発電が検出されたか否かを判断する第１の検出回路９７と、設定電圧値Ｖｏよりもかなり小さな設定電圧値Ｖｂａｓ以上の起電圧Ｖｇｅｎが得られた発電継続時間Ｔｇｅｎを設定時間値Ｔｏと比較して発電が検出されたか否かを判断する第２の検出回路９８とを備えており、第１の検出回路９７あるいは第２の検出回路９８のいずれか一方の条件が満足すると、発電状態であると判断し、発電状態検出信号ＳPDETを出力するようになっている。ここで、設定電圧値ＶｏおよびＶｂａｓは、いずれもＶｄｄ（＝ＧＮＤ）を基準としたときの負電圧であり、Ｖｄｄからの電位差を示している。

【００４１】

ここで、第１の検出回路９７および第２の検出回路の構成について図１２を参照して説明する。
図１２において、まず、第１の検出回路９７は、コンパレータ９７１、定電圧Ｖａを発生する基準電圧源９７２、定電圧Ｖｂを発生する基準電圧源９７３、スイッチＳＷ１、リトリガブルモノマルチ９７４から大略構成されている。
基準電圧源９７２の発生電圧値は、表示モードにおける設定電圧値Ｖａとなっており、一方、基準電圧源９７３の発生電圧値は、節電モードの設定電圧値Ｖｂとなっている。基準電圧源９７２,９７３は、スイッチＳＷ１を介してコンパレータ９７１の正入力端子に接続されている。このスイッチＳＷ１は、設定値切換部９５によって制御され、表示モードにおいて基準電圧源９７２を、節電モードにおいて基準電圧源９７３をコンパレータ９７１の正入力端子に接続する。また、コンパレータ９７１の負入力端子には、発電部Ａの起電圧Ｖｇｅｎが供給されている。したがって、コンパレータ９７１は、起電圧Ｖｇｅｎを設定電圧値Ｖａまたは設定電圧値Ｖｂと比較し、起電圧Ｖｇｅｎがこれらを下回る場合（大振幅の場合）には“Ｈ”レベルとなり、起電圧Ｖｇｅｎがこれらを上回る場合（小振幅の場合）には“Ｌ”レベルとなる比較結果信号を生成する。

【００４２】
次に、リトリガブルモノマルチ９７４は、比較結果信号が“Ｌ”レベルから“Ｈ”レベルに立ち上がる際に発生する立上エッジでトリガされ、“Ｌ”レベルから“Ｈ”レベルに立ち上がり、所定時間が経過した後に“Ｌ”レベルから“Ｈ”レベルに立ち上がる信号を生成する。また、リトリガブルモノマルチ９７４は、所定時間が経過する前に再度トリガされると、計測時間をリセットして新たに時間計測を開始するように構成されている。
【００４３】
次に、第１の検出回路９７の動作を説明する。
現在のモードが表示モードであるとすれば、スイッチＳＷ１は基準電圧源９７２を選択し、設定電圧値Ｖａをコンパレータ９７１に供給する。すると、コンパレータ９７１は設定電圧値Ｖａと起電圧Ｖｇｅｎとを比較して、比較結果信号を生成する。この場合、リトリガブルモノマルチ９７４は、比較結果信号の立ち上がりエッジに同期して、“Ｌ”レベルから“Ｈ”レベルに立ち上がる。
一方、現在のモードが節電モードであるとすれば、スイッチＳＷ１は基準電圧源９７３を選択し、設定電圧値Ｖｂをコンパレータ９７１に供給する。この例では、起電圧Ｖｇｅｎは設定電圧値Ｖｂを越えないので、リトリガブルモノマルチ９７４にトリガが入力されない。したがって、電圧検出信号Ｓｖはローレベルを維持することになる。
このように第１の検出回路９７では、モードに応じた設定電圧値ＶａまたはＶｂと起電圧Ｖｇｅｎとを比較することによって、電圧検出信号Ｓを生成している。
【００４４】
図１２において、第２の検出回路９８は、積分回路９８１、ゲート９８２、カウンタ９８３、デジタルコンパレータ９８４およびスイッチＳＷ２から構成されている。
まず、積分回路９８１はＭＯＳトランジスタ２、コンデンサ３、プルアップ抵抗４、インバータ回路５及びインバータ回路５’から構成されている。
起電圧ＶｇｅｎがＭＯＳトランジスタ２のゲートに接続されており、起電圧ＶｇｅｎによってＭＯＳトランジスタ２はオン、オフ動作を繰り返し、コンデンサ３の充電を制御する。スイッチング手段を、ＭＯＳトランジスタで構成すればインバータ回路５も含めて、積分回路９８１は安価なＣＭＯＳ－ＩＣで構成できるが、これらのスイッチング素子、電圧検出手段はバイポーラトランジスタで構成しても構わない。プルアップ抵抗４は、コンデンサ３の電圧値Ｖ３を非発電時にＶｓｓ電位に固定するとともに、非発電時のリーク電流を発生させる役割がある。これは数十から数百ＭΩ程度の高抵抗値であり、オン抵抗が大きなＭＯＳトランジスタでも構成可能である。コンデンサ３に接続されたインバータ回路５によりコンデンサ３の電圧値Ｖ３を判定し、さらにインバータ回路５の出力を反転することにより検出信号Ｖｏｕｔを出力する。ここで、インバータ回路５の閾値は、第１の検出回路９７で用いられる設定電圧値Ｖｏよりもかなり小さな設定電圧値Ｖｂａｓとなるように設定されている。
【００４５】
ゲート９８２には、パルス合成回路２２から供給される基準信号と検出信号Ｖｏｕｔが供給されている。したがって、カウンタ９８３は検出信号Ｖｏｕｔがハイレベルの期間、基準信号をカウントする。このカウント値はデジタルコンパレータ９８３の一方の入力に供給される。また、デジタルコンパレータ９８３の他方の入力には、設定時間に対応する設定時間値Ｔｏが供給されるようになっている。ここで、現在のモードが表示モードである場合にはスイッチＳＷ２を介して設定時間値Ｔａが供給され、現在のモードが節電モードである場合にはスイッチＳＷ２を介して設定時間値Ｔｂが供給されるようになっている。
なお、スイッチＳＷ２は、設定値切換部９５によって制御される。
デジタルコンパレータ９８４は、検出信号Ｖｏｕｔの立ち下がりエッジに同期して、その比較結果を発電継続時間検出信号Ｓｔとして出力する。発電継続時間検出信号Ｓｔは、設定時間を越えた場合に“Ｈ”レベルとなり、一方、設定時間を下回った場合に“Ｌ”レベルとなる。
【００４６】

次に、第２の検出回路９８の動作を説明する。発電部Ａによって交流電力の発電が始まると、発電装置４０は、ダイオード４７を介して起電圧Ｖｇｅｎを生成する。
発電が始まり起電圧Ｖｇｅｎの電圧値がＶｄｄからＶｓｓへ立ち下がるとＭＯＳトランジスタ２がオンして、コンデンサ３の充電が始まる。Ｖ３の電位は、非発電時はプルアップ抵抗４によってＶｓｓ側に固定されているが、発電が起こり、コンデンサ３の充電が始まるとＶｄｄ側に上がり始める。次に起電圧Ｖｇｅｎの電圧がＶｓｓへ増加に転じ、ＭＯＳトランジスタ２がオフすると、コンデンサ３への充電は止まるが、Ｖ３の電位はコンデンサ３によってそのまま保持される。

【００４７】

以上の動作は、発電が持続されている間、繰り返され、Ｖ３の電位はＶｄｄまで上がっていき安定する。Ｖ３の電位がインバータ回路５の閾値より上がると、インバータ回路５’の出力である検出信号Ｖｏｕｔが“Ｌ”レベルから“Ｈ”レベルに切り替わり、発電の検出ができる。発電検出までの応答時間は、電流制限抵抗を接続したり、ＭＯＳトランジスタの能力を変えてコンデンサ３への充電電流の値を調整したり、またコンデンサ３の容量値を変えることによって任意に設定できる。
発電が停止すると起電圧ＶｇｅｎはＶｄｄレベルで安定するため、ＭＯＳトランジスタ２はオフした状態のままとなる。Ｖ３の電圧はコンデンサ３によってしばらくは保持され続けるが、プルアップ抵抗４によるわずかなリーク電流によってコンデンサ３の電荷が抜けるため、Ｖ３はＶｄｄからＶｓｓへ徐々に下がり始める。そしてＶ３がインバータ回路５の閾値を越えるとインバータ回路５’の出力である検出信号Ｖｏｕｔは“Ｈ”レベルから“Ｌ”レベルに切り替わり、発電がされていないことの検出ができる。この応答時間はプルアップ抵抗４の抵抗値を変え、コンデンサ３のリーク電流を調整することで任意に設定可能である。

【００４８】

この検出信号Ｖｏｕｔがゲート９８２によって基準信号でゲートされると、これをカウンタ９８３がカウントする。このカウント値は、デジタルコンパレータ９８４によって、設定時間に対応する値とタイミングＴ１で比較される。ここで、検出信号Ｖｏｕｔのハイレベル期間Ｔxが設定時間値Ｔｏよりも長いならば、発電継続時間検出信号Ｓｔは、“Ｌ”レベルから“Ｈ”レベルに変化する。
さてここで、発電用ロータ４３の回転速度の違いによる起電圧Ｖｇｅｎおよび該起電圧Ｖｇｅｎに対する検出信号Ｖｏｕｔを説明する。
起電圧Ｖｇｅｎの電圧レベルおよび周期（周波数）は、発電用ロータ４３の回転速度に応じて変化する。すなわち、回転速度が大きいほど、起電圧Ｖｇｅｎの振幅は大となり、かつ周期が短くなる。このため、発電用ロータ４３の回転速度、すなわち発電装置４０の発電の強さに応じて、検出信号Ｖｏｕｔの出力保持時間（発電継続時間）の長さが変化することになる。すなわち、発電用ロータ４３の回転速度が小さい場合、すなわち、発電が弱い場合には、出力保持時間はｔａとなり、発電用ロータ４３の回転速度が大きい場合、すなわち、発電が強い場合には、出力保持時間はｔｂとなる。両者の大小関係は、ｔａ＜ｔｂである。このように、検出信号Ｖｏｕｔの出力保持時間の長さによって、発電装置４０の発電の強さを知ることができる。

【００４９】

この場合において、設定電圧値Ｖｏおよび設定時間値Ｔｏは、設定値切換部９５によって切換制御できるになっている。設定値切換部９５は、表示モードから節電モードに切り換わると、発電検出回路９１の第１および第２の検出回路９７および９８の設定値ＶｏおよびＴｏの値を変更する。
本例においては、表示モードの設定値ＶａおよびＴａとして、節電モードの設定値ＶｂおよびＴｂよりも低い値がセットされるようになっている。したがって、節電モードから表示モードへ切り換えるためには、大きな発電が必要とされる。ここで、その発電の程度は、計時装置１を通常携帯して得られる程度では足らず、ユーザが手振りによって強制的に充電する際に生じる大きなものである必要がある。換言すれば、節電モードの設定値Ｖｂ

およびＴｂは手振りによる強制充電を検出できるように設定されている。
また、中央制御回路９３は、第１および第２の検出回路９７および９８で発電が検出されない非発電時間Ｔｎを計測する非発電時間計測回路９９を備えており、非発電時間Ｔｎが所定の設定時間以上継続すると表示モードから節電モードに移行するようになっている。
【００５０】
一方、節電モードから表示モードへの移行は、発電状態検出部９１によって、発電部Ａが発電状態にあることが検出され、かつ、大容量２次電源４８の充電電圧ＶCが十分であるという条件が整うと実行される。
この場合において、節電モードへ移行している状態で、リミット回路ＬＭが動作可能状態にあると、発電部Ａの発電電圧ＶGENが予め定めた所定のリミット基準電圧ＶLMを越えた場合にリミッタ回路ＬＭがオン（閉）状態となってしまう。
この結果、発電部Ａは短絡状態となり、発電状態検出部９１は、発電部Ａが発電状態にあってもそれを検出することができなくなってしまい、節電モードから表示モードへ移行することができなくなってしまうこととなる。
そこで、本実施形態においては、動作モードが節電モードにある場合には、発電部Ａの発電状態に拘わらず、リミッタ回路ＬＭをオフ（開）状態として、発電状態検出部９１は、発電部Ａの発電状態を確実に検出することができるようにしている。
【００５１】
また、電圧検出回路９２は、図７に示すように、リミッタ回路ＬＭを動作状態とするか否かを大容量２次電源４８の充電電圧ＶCあるいは補助コンデンサ８０の充電電圧ＶC1と、図示しないリミッタオン基準電圧生成回路により生成された予め定めたリミッタオン基準電圧ＶLMONと、を比較することにより検出し、リミッタオン信号ＳLMONを出力するリミッタオン電圧検出回路９２Ａと、リミッタオン電圧検出回路９２Ａを動作させるか否かを大容量２次電源４８の充電電圧ＶCあるいは補助コンデンサ８０の充電電圧ＶC1と、図示しないプレ電圧生成回路により生成された予め定めたリミッタ回路動作基準電圧（以下、プレ電圧という）ＶPREと比較することにより検出し、リミッタ動作許可信号ＳLMENを出力するプレ電圧検出回路９２Ｂと、大容量２次電源４８の充電電圧ＶCあるいは補助コンデンサ８０の充電電圧ＶC1を検出し、電源電圧検出信号ＳPWを出力する電源電圧検出回路９２Ｃと、備えて構成されている。
この場合において、リミッタオン電圧検出回路９２Ａは、プレ電圧検出回路９２Ｂに比較して高精度で電圧検出が可能な回路構成を採用しており、プレ電圧検出回路９２Ｂと比較して回路規模が大きくなり、その消費電力も大きなものとなっている。
【００５２】
ここで、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂ及びリミッタ回路ＬＭの詳細構成および動作について図１３及び図１４を参照して説明する。
プレ電圧検出回路９２Ｂは、図１３に示すように、Ｖｄｄ（高電圧側）にドレインが接続され、発電検出回路９１の出力する発電状態検出信号ＳPDETに基づいて発電状態においてオン状態となるＰチャネルトランジスタＴＰ１と、ドレインがＰチャネルトランジスタＴＰ１のソースに接続され、ゲートに所定の一定電圧ＶCONSTが印加されたＰチャネルトランジスタＴＰ２と、ドレインがＰチャネルトランジスタＴＰ１のソースに接続され、ゲートに所定の一定電圧ＶCONSTが印加され、Ｐチャネルトランジスタ ＴＰ２に並列に接続されたＰチャネルトランジスタＴＰ３と、ソースがＰチャネルトランジスタＴＰ２のソースに接続され、ゲートおよびドレインが共通接続されたＮチャネルトランジスタＴＮ１と、ソースがＮチャネルトランジスタＴＮ１のドレインに接続され、ゲートおよびドレインが共通接続されたＮチャネルトランジスタＴＮ２と、ソースがＮチャネルトランジスタＴＮ２のドレインに接続され、ゲートおよびソースが共通接続され、ドレインがＶｓｓ（低電圧側）に接続されたＮチャネルトランジスタＴＮ３と、ソースがＰチャネルトランジスタＴＰ３のソースに接続され、ゲートがＮチャネルトランジスタＴＮ３のゲートに共通接続され、ドレインがＶｓｓ（低電圧側）に接続されたＮチャネルトランジスタＴＮ４と、を備えて構成されている。

【００５３】
この場合において、ＮチャネルトランジスタＴＮ３およびＮチャネルトランジスタＴＮ４とは、カレントミラー回路を構成している。
プレ電圧検出回路９２Ｂは、発電検出回路９１により発電が検出されたことを示す発電状態検出信号ＳPDETを受けて、動作を開始する。
基本的な動作としては、作動対のトランジスタの能力のアンバランスにより発生する電位差を検出電圧とする回路構成となっている。
すなわち、ＰチャネルトランジスタＴＰ２、ＮチャネルトランジスタＴＮ１、ＮチャネルトランジスタＴＮ２およびＮチャネルトランジスタＴＮ３の第１のトランジスタ群と、ＰチャネルトランジスタＴＰ３及びＮチャネルトランジスタＴＮ４の第２のトランジスタ群との間の能力のアンバランスにより発生する電位差を検出することにより、リミッタオン電圧検出回路９２Ａにリミッタ動作許可信号ＳLMENを出力するか否かを決定している。
【００５４】
図１３に示すプレ電圧検出回路９２Ｂにおいては、Ｎチャネルトランジスタのしきい値のおよそ３倍の電圧が検出電圧となっている。
本回路構成においては、トランジスタの動作電流で全体回路の消費電流が決定されてるため、非常に小さな消費電流（１０［ｎＡ］程度）での電圧検出動作が可能となる。
しかしながら、トランジスタのしきい値は様々な要因でばらつくため、精度の高い電圧検出は困難となっている。
これに対し、リミッタオン電圧検出回路９２Ａは、消費電流は大きいが高精度で電圧検出が可能となる回路構成を採用している。
【００５５】
すなわち、図１３に示すように、リミッタオン電圧検出回路９２Ａは、一方の入力端子に、リミッタオン電圧検出タイミングに相当するサンプリング信号ＳSPが入力され、他方の入力端子にリミッタ動作許可信号ＳLMENが入力され、リミッタ動作許可信号ＳLMENが“Ｈ”レベルかつサンプリング信号ＳSPが“Ｈ”レベルの場合に、“Ｌ”レベルの動作制御信号を出力するＮＡＮＤ回路ＮＡと、“Ｌ”レベルの動作制御信号が出力された場合にオン状態となるＰチャネルトランジスタＴＰ１１、ＴＰ１２と、ＰチャネルトランジスタＴＰ１２がオン状態である場合に動作電源が供給され、基準電圧ＶREFと発電電圧あるいは蓄電電圧である被検出電圧をスイッチＳＷａ、ＳＷｂ、ＳＷｃを排他的にオン状態として抵抗分割した電圧を順次比較する電圧コンパレータＣＭＰと、を備えて構成されている。ＮＡＮＤ回路ＮＡは、リミッタ動作許可信号ＳLMENが“Ｈ”レベルかつサンプリング信号ＳSPが“Ｈ”レベルの場合に、“Ｌ”レベルの動作制御信号をＰチャネルトランジスタＴＰ１１及びＰチャネルトランジスタＴＰ１２に出力する。
【００５６】
これにより、ＰチャネルトランジスタＴＰ１１、ＴＰ１２は双方ともオン状態となる。
この結果、電圧コンパレータＣＭＰは、動作電源が供給され、基準電圧ＶREFと発電電圧あるいは蓄電電圧である被検出電圧をスイッチＳＷａ、ＳＷｂ、ＳＷｃを排他的にオン状態として抵抗分割した電圧を順次比較することとなり、検出結果をリミッタ回路ＬＭあるいは昇降圧回路４９に出力することとなる。
図１４にリミッタ回路ＬＭの一例を示す。
図１４（ａ）は、スイッチングトランジスタＳWLMにより発電装置４０の出力を短絡して発電電圧が外部出力されないようにした場合の構成例である。
また、図１４（ｂ）は、スイッチングトランジスタＳWLM’により発電装置４０を開放状態として、発電電圧が外部出力されないようにした場合の構成例である。
【００５７】
また、本実施形態の電源部Ｂは昇降圧回路４９を備えているため、充電電圧ＶCがある程度低い状態でも昇降圧回路４９を用いて電源電圧を昇圧することにより、運針機構ＣS、ＣHMを駆動することが可能である。
また、逆に充電電圧ＶCがある程度高く、運針機構ＣS、ＣHMの駆動電圧よりも高い状態で

も昇降圧回路４９を用いて電源電圧を降圧することにより、運針機構ＣS、ＣHMを駆動することが可能である。
そこで、中央制御回路９３は、充電電圧ＶCに基づいて昇降圧倍率を決定し、昇降圧回路４９を制御している。
しかし、充電電圧ＶCがあまりに低いと、昇圧しても運針機構ＣS、ＣHMを動作させることができる電源電圧を得ることができない。そのような場合に、節電モードから表示モードに移行すると、正確な時刻表示を行うことができず、また、無駄な電力を消費してしまうことになる。
【００５８】
そこで、本実施形態においては、充電電圧ＶCを予め定められた設定電圧値Ｖcと比較することにより、充電電圧ＶCが十分であるか否かを判断し、これを節電モードから表示モードへ移行するための一条件としている。
さらに中央制御回路９３は、ユーザにより外部入力装置１００が操作された場合に、予め定めた強制的な節電モードへの移行の指示動作が所定時間内に行われたか否かを監視するための節電モードカウンタ１０１と、常時サイクリックにカウントを継続するとともに、カウント値＝０の秒針位置が予め定めた所定の節電モード表示位置（例えば、１時の位置）に相当する秒針位置カウンタ１０２と、パルス合成回路２２における発振が停止したか否かを検出し、発振停止検出信号ＳOSCを出力する発振停止検出回路１０３と、パルス合成回路２２の出力に基づいてクロック信号CKを生成し、出力するクロック生成回路１０４と、リミッタオン信号ＳLMON、電源電圧検出信号ＳPW、クロック信号CKおよび発電状態検出信号ＳPDETに基づいて、リミッタ回路ＬＭのオン／オフおよび昇降圧回路４９の昇降圧倍率制御を行うリミッタ・昇降圧制御回路１０５と、を備えて構成されている。
【００５９】
ここで図１５ないし図１７を参照してリミッタ・昇降圧制御回路１０５の構成について詳細に説明する。
リミッタ・昇降圧制御回路１０５は、大別すると、図１５に示すリミッタ・昇降圧倍率制御回路２０１と、図１６に示す昇降圧倍率制御用クロック生成回路２０２と、図１７に示す昇降圧制御回路２０３と、を備えて構成されている。
リミッタ・昇降圧倍率制御回路２０１は、図１５に示すように、一方の入力端子にリミッタ回路ＬＭを動作状態とする場合に“Ｈ”レベルとなるリミッタオン信号ＳLMONが入力され、他方の入力端子に発電装置４０が発電状態にある場合に出力される発電状態検出信号ＳPDETが入力されるＡＮＤ回路２１１と、入力端子に１／２降圧時に“Ｈ”レベルとなる１／２倍信号Ｓ1/2が入力され、１／２倍信号Ｓ1/2を反転して反転１／２倍信号／Ｓ1/2を出力するインバータ２１２と、一方の入力端子にインバータ２１２の出力端子が接続され、他方の入力端子に信号ＳPW1が入力されたＡＮＤ回路２１３と、一方の入力端子にＡＮＤ回路２１１の出力端子が接続され、他方の入力端子にＡＮＤ回路２１３の出力端子が接続され、昇降圧倍率を設定するためのカウント値をアップするためのアップクロック信号ＵＰCLを出力するＯＲ回路２１４と、入力端子に３倍昇圧時に“Ｈ”レベルとなる３倍信号ＳX3が入力され、３倍信号ＳX3を反転して反転３倍信号／ＳX3を出力するインバータ２１５と、一方の入力端子にインバータ２１５の出力端子が接続され、他方の入力端子に信号ＳPW2が入力され、昇降圧倍率を設定するためのカウント値をダウンするためのダウンクロック信号ＤNCLを出力するたＡＮＤ回路２１６と、入力端子に昇降圧倍率変更を禁止する際に“Ｈ”レベルとなる昇降圧倍率変更禁止信号ＩNHが入力され、昇降圧倍率変更禁止信号ＩNHを反転して反転昇降圧倍率変更禁止信号／ＩNHを出力するインバータ２１７と、を備えて構成されている。
【００６０】
さらにリミッタ・昇降圧倍率制御回路２０１は、一方の入力端子にアップクロック信号ＵＰCLが入力され、他方の入力端子に反転昇降圧倍率変更禁止信号／ＩNHが入力され、反転昇降圧倍率変更禁止信号／ＩNHが“Ｌ”レベル、すなわち、昇降圧倍率変更禁止時にアップクロック信号ＵＰCLの入力を無効とするＡＮＤ回路２２１と、一方の入力端子にダ

ウンクロック信号ＤＮCLが入力され、他方の入力端子に反転昇降圧倍率変更禁止信号／ＩＮＨが入力され、反転昇降圧倍率変更禁止信号／ＩＮＨが“Ｌ”レベル、すなわち、昇降圧倍率変更禁止時にダウンクロック信号ＤＮCLの入力を無効とするＡＮＤ回路２２２と、を備えて構成されている。なお、ＡＮＤ回路２２１及びＡＮＤ回路２２２は、昇降圧倍率変更禁止ユニット２２３として機能している。

またリミッタ・昇降圧倍率制御回路２０１は、一方の入力端子にＡＮＤ回路２２１の出力端子が接続され、他方の入力端子にＡＮＤ回路２２２の出力端子が接続されたＮＯＲ回路２２５と、ＮＯＲ回路２２５の出力信号を反転して出力するインバータ２２６と、クロック端子ＣＬ1にインバータ２２６の出力信号が入力され、反転クロック端子／ＣＬ1にＮＯＲ回路２２５の出力信号が入力され、リセット端子Ｒ1に倍率設定信号ＳSETが入力され、第１カウントデータＱ1及び反転第１カウントデータ／Ｑ1を出力する第１カウンタ２２７と、一方の入力端子にＡＮＤ回路２２１の出力端子が接続され、他方の入力端子に第１カウントデータＱ1が入力されるＡＮＤ回路２２８と、一方の入力端子にＡＮＤ回路２２２の出力端子が接続され、他方の入力端子に反転第１カウントデータ／Ｑ1が入力されるアンド回路２２９と、一方の入力端子にＡＮＤ回路２２８の出力端子が接続され、他方の入力端子にＡＮＤ回路２２９の出力端子が接続されたＮＯＲ回路２３０と、を備えて構成されている。

【００６１】

またさらにリミッタ・昇降圧倍率制御回路２０１は、ＮＯＲ回路２３０の出力信号を反転して出力するインバータ２３６と、クロック端子ＣＬ2にインバータ２３６の出力信号が入力され、反転クロック端子／ＣＬ2にＮＯＲ回路２３０の出力信号が入力され、リセット端子Ｒ2に倍率設定信号ＳSETが入力され、第２カウントデータＱ2及び反転第２カウントデータ／Ｑ2を出力する第２カウンタ２３７と、一方の入力端子にＡＮＤ回路２２１の出力端子が接続され、他方の入力端子に第２カウントデータＱ2が入力されるＡＮＤ回路２３８と、一方の入力端子にＡＮＤ回路２２２の出力端子が接続され、他方の入力端子に反転第２カウントデータ／Ｑ2が入力されるアンド回路２３９と、一方の入力端子にＡＮＤ回路２３８の出力端子が接続され、他方の入力端子にＡＮＤ回路２３９の出力端子が接続されたＮＯＲ回路２４０と、を備えて構成されている。

【００６２】

またリミッタ・昇降圧倍率制御回路２０１は、ＮＯＲ回路２４０の出力信号を反転して出力するインバータ２４６と、クロック端子ＣＬ3にインバータ２４６の出力信号が入力され、反転クロック端子／ＣＬ3にＮＯＲ回路２４０の出力信号が入力され、リセット端子Ｒ3に倍率設定信号ＳSETが入力され、第３カウントデータＱ3（＝１／２倍信号Ｓ1/2として機能）及び反転第３カウントデータ／Ｑ3を出力する第３カウンタ２４７と、第１の入力端子に反転第３カウントデータ／Ｑ3が入力され、第２の入力端子に第２カウントデータＱ2が入力され、第３の入力端子に第１カウントデータＱ1が入力され、これらのデータの論理積をとって昇降圧倍率１倍昇圧（＝昇圧なし）の際に“Ｈ”レベルとなる１倍信号ＳX1として出力する出力するＡＮＤ回路２５１と、第１の入力端子に反転第３カウントデータ／Ｑ3が入力され、第２の入力端子に第２カウントデータＱ2が入力され、第３の入力端子に反転第１カウントデータ／Ｑ1が入力され、これらのデータの論理積をとって昇降圧倍率１．５倍昇圧の際に“Ｈ”レベルとなる１．５倍信号ＳX1.5として出力するＮＡＮＤ回路２５２と、第１の入力端子に反転第３カウントデータ／Ｑ3が入力され、第２の入力端子に第１カウントデータＱ1が入力され、第３の入力端子に反転第２カウントデータ／Ｑ2が入力され、これらのデータの論理積をとって昇降圧倍率２倍昇圧の際に“Ｈ”レベルとなる２倍信号ＳX2として出力するＮＡＮＤ回路２５３と、第１の入力端子に反転第３カウントデータ／Ｑ3が入力され、第２の入力端子に反転第１カウントデータ／Ｑ1が入力され、第３の入力端子に反転第２カウントデータ／Ｑ2が入力され、これらのデータの論理積をとって昇降圧倍率３倍昇圧の際に“Ｈ”レベルとなる３倍信号ＳX3として出力するＮＡＮＤ回路２５４と、を備えて構成されている。

【００６３】

この場合において、第１カウントデータＱ1、第２カウントデータＱ2及び第３カウントデータＱ3の関係は、図１８に示すようになっており、例えば、
Ｑ1＝０（＝“Ｌ”）、Ｑ2＝０（＝“Ｌ”）、Ｑ3＝０（＝“Ｌ”）
であるならば、昇降圧倍率は、３倍であり、３倍信号Ｓx3が“Ｈ”レベルとなる。　また、
Ｑ1＝０（＝“Ｌ”）、Ｑ2＝１（＝“Ｈ”）、Ｑ3＝０（＝“Ｌ”）
であるならば、昇降圧倍率は、１．５倍であり、１．５倍信号Ｓx1.5が“Ｈ”レベルとなる。
さらに
Ｑ3＝１（＝“Ｈ”）
であるならば、昇降圧倍率は、１／２であり、１／２倍信号Ｓ1/2が“Ｈ”レベルとなる。
昇降圧倍率制御用クロック生成回路２０２は、図１６に示すように、クロック信号ＣＫを反転するインバータ２７１と、インバータ２７１の出力信号を遅延させる信号遅延部２７２と、信号遅延部２７２の出力信号を反転して出力するインバータ２７３と、一方の入力端子にクロック信号ＣＫが入力され、他方の入力端子にインバータ２７３の出力信号が入力され、両入力信号の論理積をとってパラレル信号Parallelとして出力するＡＮＤ回路２７４と、一方の入力端子にクロック信号ＣＫが入力され、他方の入力端子にインバータ２７３の出力信号が入力され、両入力信号の論理和の否定をとってシリアル信号Serialとして出力するＮＯＲ回路２７５と、を備えて構成されている。

【００６４】

このときのパラレル信号Parallel及びシリアル信号Serialの波形は、例えば、図１９に示すようなものとなっている。
昇降圧制御回路２０３は、図１７に示すように、パラレル信号Parallelを反転して反転パラレル信号／Parallelとして出力するインバータ２８１と、
シリアル信号Serialを反転して反転シリアル信号／Serialとして出力するインバータ２８２と、１倍信号ＳX1を反転し反転１倍信号／ＳX1として出力するインバータ２８３と、反転１倍信号／ＳX1を再び反転して１倍信号ＳX1として出力するインバータ２８４と、１／２倍信号Ｓ1/2を反転し反転１／２倍信号／Ｓ1/2として出力するインバータ２８５と、反転１／２倍信号／Ｓ1/2を再び反転し１／２倍信号Ｓ1/2として出力するインバータ２８６と、を備えて構成されている。

【００６５】

また昇降圧制御回路２０３は、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子に１倍信号ＳX1が入力される第１ＯＲ回路２９１と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の入力端子には反転１／２倍信号／Ｓ1/2が入力される第２ＯＲ回路２９２と、一方の入力端子には第１ＯＲ回路２９１の出力端子が接続され、他方の入力端子には第２ＯＲ回路２９２の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ１を制御すべく、スイッチＳＷ１をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW1を出力するＮＡＮＤ回路２９３と、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子に反転１倍信号／ＳX1が入力される第３ＯＲ回路２９４と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の入力端子に１倍信号ＳX1が入力される第４ＯＲ回路２９６と、一方の入力端子には第３ＯＲ回路２９４の出力端子が接続され、他方の入力端子には第４ＯＲ回路２９６の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ２を制御すべく、スイッチＳＷ２をオン状態とする場合に“Ｈ”レベルとなるるためのスイッチ制御信号ＳSW2を出力するＮＡＮＤ回路２９７と、を備えて構成されている。

【００６６】

さらに昇降圧制御回路２０３は、第１の入力端子に１倍信号ＳX1が入力され、第２の入力端子に３倍信号ＳX3が入力され、第３の入力端子に２倍信号ＳX2が入力され、これら３入力信号の論理和の否定をとって出力するＮＯＲ回路２９８と、

一方の入力端子に反転パラレル信号／P arallelが入力され、他方の入力端子にＮＯＲ回路２９８の出力信号が入力される第５ＯＲ回路２９９と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の入力端子には、反転１倍信号／ＳX1が入力される第６ＯＲ回路３０１と、一方の入力端子には第５ＯＲ回路２９９の出力端子が接続され、他方の入力端子には第６ＯＲ回路３０１の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ３を制御すべく、スイッチＳＷ３をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW3を出力するＮＡＮＤ回路３０２と、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子に反転１倍信号／ＳX1が入力される第７ＯＲ回路３０３と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の端子には３倍信号ＳX3が入力される第８ＯＲ回路３０４と、一方の入力端子には第７ＯＲ回路３０３の出力端子が接続され、他方の入力端子には第８ＯＲ回路３０４の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ４を制御すべく、スイッチＳＷ４をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW4を出力するＮＡＮＤ回路３０５と、を備えて構成されている。

【００６７】

さらにまた昇降圧制御回路２０３は、一方の入力端子に３倍信号ＳX3が入力され、他方の入力端子に２倍信号ＳX2が入力され、両入力信号の論理和の否定をとって出力するＮＯＲ回路３０６と、一方の入力端子にＮＯＲ回路３０６の出力信号が入力され、他方の入力端子に反転パラレル信号／Parallelが入力される第９ＯＲ回路３０７と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の入力端子に反転１／２倍信号／Ｓ1/2が入力され、両入力信号の論理和の否定をとって出力する第１０ＯＲ回路３０９と、一方の入力端子には第９ＯＲ回路３０７の出力端子が接続され、他方の入力端子には第１０ＯＲ回路３０９の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ１１を制御すべく、スイッチＳＷ１１をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW11を出力するＮＡＮＤ回路３１０と、第１の入力端子に２倍信号ＳX2が入力され、第２の入力端子に１．５倍信号ＳX1.5が入力され、第３の入力端子に１倍信号ＳX1が入力され、これらの入力信号の論理和の否定をとって出力するＮＯＲ回路３１１と一方の入力端子にＮＯＲ回路３１１の出力信号が入力され、他方の入力端子に反転シリアル信号／Serialが入力される第１１ＯＲ回路３１２と、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子に反転１倍信号ＳX1が入力された第１２ＯＲ回路３１３と、一方の入力端子には第１１ＯＲ回路３１２の出力端子が接続され、他方の入力端子には第１２ＯＲ回路３１３の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ１２を制御すべく、スイッチＳＷ１２をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW12を出力するＮＡＮＤ回路３１４と、を備えて構成されている。

【００６８】

また昇降圧制御回路２０３は、一方の入力端子に反転シリアル信号／Serialが入力され、他方の入力端子に反転１倍信号／ＳX1が入力される第１３ＯＲ回路３１５と、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子に第１３ＯＲ回路３１５の出力信号が入力され、反転パラレル信号／Parallelと第１３ＯＲ回路３１５の出力信号の論理積をとって、スイッチＳＷ１３を制御すべく、スイッチＳＷ１３をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW13を出力するＮＡＮＤ回路３１６と、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子に反転１倍信号／ＳX1が入力される第１４ＯＲ回路３１７と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の端子に第１４ＯＲ回路３１７の出力信号が入力され、反転シリアル信号／Serialと第１４ＯＲ回路３１７の出力信号の論理積をとって、スイッチＳＷ１４を制御すべく、スイッチＳＷ１４をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW14を出力するＮＡＮＤ回路３１８と、を備えて構成されている。

【００６９】

さらに昇降圧制御回路２０３は、一方の入力端子に１／２倍信号Ｓ1/2が入力され、他方

の入力端子に１．５倍信号ＳX1.5が入力されるＮＯＲ回路３１９と、一方の入力端子に反転パラレル信号／Parallelが入力され、他方の入力端子にＮＯＲ回路３１９の出力信号が入力される第１５ＯＲ回路３２０と、入力端子に３倍信号ＳX3が入力され、３倍信号ＳX3を反転して反転３倍信号／ＳX3として出力するインバータ３２１と、一方の入力端子に反転シリアル信号／Serialが入力され、他方の入力端子に反転３倍信号／ＳX3が入力され、反転シリアル信号／Serialと反転３倍信号／ＳX3の論理和をとって出力する第１６ＯＲ回路３２２と、一方の入力端子には第１５ＯＲ回路３２０の出力端子が接続され、他方の入力端子には第１６ＯＲ回路３２２の出力端子が接続され、両ＯＲ回路の出力の論理積をとって、スイッチＳＷ２１を制御すべく、スイッチＳＷ２１をオン状態とする場合に“Ｈ”レベルとなるスイッチ制御信号ＳSW21を出力するＮＡＮＤ回路３２３と、を備えて構成されている。

【００７０】

これらの構成の結果、昇降圧制御回路２０３は、図３に示した昇降圧回路の動作説明図に対応するスイッチ制御信号ＳSW1、ＳSW2、ＳSW3、ＳSW4、ＳSW11、ＳSW12、ＳSW13、ＳSW14、ＳSW21をパラレル信号Parallel及びシリアル信号／Serialに基づくタイミングで出力することとなる。

こうして設定されたモードは、モード記憶部９４に記憶され、その情報が駆動制御回路２４、時刻情報記憶部９６および設定値切換部９５に供給されている。駆動制御回路２４においては、表示モードから節電モードに切り換わると、パルス信号を秒針駆動部３０S及び時分針駆動部３０HMに供給するのを停止し、秒針駆動部３０S及び時分針駆動部３０HMの動作を停止させる。これにより、モータ１０は回転しなくなり、時刻表示は停止する。

次に、時刻情報記憶部９６は、より具体的にはアップダウンカウンタで構成されており（図示せず）、表示モードから節電モードに切り換わると、パルス合成回路２２によって生成された基準信号を受けて時間計測を開始してカウント値をアップし（アップカウント）、節電モードの継続時間がカウント値として計測されることになる。

【００７１】

また、節電モードから表示モードに切り換わると、前記アップダウンカウンタのカウント値をダウンし（ダウンカウント）、ダウンカウント中は、駆動制御回路２４から秒針駆動部３０S及び時分針駆動部３０HMに供給される早送りパルスを出力する。

そして、アップダウンカウンタのカウント値が零、すなわち、節電モードの継続時間および早送り運針中の経過時間に相当する早送り運針時間が経過すると、早送りパルスの送出を停止するための制御信号を生成し、これを秒針駆動部３０S及び時分針駆動部３０HMに供給している。

この結果、時刻表示は現在時刻に復帰されることとなる。

このように時刻情報記憶部９６は、再表示された時刻表示を現在時刻に復帰させる機能も備えている。

【００７２】

次に、駆動制御回路２４は、パルス合成回路２２から出力される各種のパルスに基づいて、モードに応じた駆動パルスを生成する。まず、節電モードにあっては、駆動パルスの供給を停止する。次に、節電モードから表示モードへの切換が行われた直後には、再表示された時刻表示を現時刻に復帰させるために、パルス間隔が短い早送りパルスを駆動パルスとして秒針駆動部３０S及び時分針駆動部３０HMに供給する。

次に、早送りパルスの供給が終了した後には、通常のパルス間隔の駆動パルスを秒針駆動部３０S及び時分針駆動部３０HMに供給する。

【００７３】

［３］　実施形態の動作

［３．１］

次に実施形態の計時装置における動作を説明するに先立ち、発電状態と、昇降圧回路４９の動作との関係について図８を参照して説明する。

強力に充電する場合と、穏やかに充電する場合とでは、発電部Ａから出力される充電電流

の大きさに差が生じることとなる。
具体的には、発電装置として太陽電池を用いる場合、計時装置としての腕時計サイズの太陽電池に晴天時の野外照度に相当する５万ＬＸ（lux；ルクス）の外光の照射があった場合と、一般的な机上照度に相当する１０００ＬＸの外光照射があった場合とでは、その充電電流は、それぞれ２．５［ｍＡ］、０．０５［ｍＡ］となり、その充電時電圧（＝初期電圧＋充電時内部抵抗×充電電流）は、図８に示すように、それぞれ１．５０［Ｖ］、１．０１［Ｖ］となる。
【００７４】
また、発電装置として、回転錘を用いた腕時計サイズの電磁誘導型発電装置を用いる場合、発電ロータを速く回転させた場合（電磁誘導型発電装置を内蔵した計時装置を強く振った場合）と、発電ロータをゆっくりと回転させた場合（電磁誘導型発電装置を内蔵した計時装置を弱く振った場合）とでは、その充電電流は、それぞれ５［ｍＡ］、０．１［ｍＡ］となり、その充電時電圧（＝初期電圧＋充電時内部抵抗×充電電流）は、図８に示すように、それぞれ２．００［Ｖ］、１．０２［Ｖ］となる。
ところで、計時装置を動作させる場合においては、動作適正電圧値や越えてはならない絶対定格電圧値があり、仮に動作適正電圧値あるいは絶対定格電圧値を３．１［Ｖ］である場合には、昇降圧後の電圧が３．１［Ｖ］を越えてはならないこととなる。
より具体的には、上述の太陽電池を用いる場合、５万ＬＸ（lux；ルクス）の外光の照射があった場合には、昇圧倍率は２倍以下とし、１０００ＬＸの外光照射があった場合には、昇圧倍率は３倍まで許容される。
同様に上述の電磁誘導型発電装置を用いる場合、　発電ロータを速く回転させた場合には、昇圧倍率は１．５倍以下とし、発電ロータをゆっくりと回転させた場合には、昇圧倍率は３倍まで許容される。
【００７５】
［３．２］　実施形態の動作
次に図９および図１０を参照して実施形態の動作を説明する。
初期状態において、発電状態検出回路９１は動作状態、リミッタ回路ＬＭは非動作状態、昇降圧回路４９は非動作状態、リミッタオン電圧検出回路９２Ａは非動作状態、プレ電圧検出回路９２Ｂは非動作状態、電源電圧検出回路９２Ｃは動作状態にあるものとする。
また、初期状態においては、大容量２次電源４８の電圧は、０．４５［Ｖ］未満であるものとする。
さらに運針機構ＣS、ＣHMを駆動するための最低電圧は、１．２［Ｖ］未満に設定されているものとする。
【００７６】
［３．２．１］　大容量２次電源電圧上昇時
［３．２．１．１］　０．０～０．６２［Ｖ］時
大容量２次電源の電圧が０．４５［Ｖ］未満の場合には、昇降圧回路４９は、非動作状態にあり、電源電圧検出回路９２Ｃにより検出される電源電圧も０．４５［Ｖ］未満となるため、運針機構ＣS、ＣHMは非駆動状態のままである。
その後、図１０の時刻ｔ１に示すように発電状態検出回路９１により発電装置４０の発電が検出されると、図１０（ｃ）に示すように、プレ電圧検出回路９２Ｂは、動作状態となる。
そして、大容量２次電源の電圧が０．４５［Ｖ］を越えると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に３倍昇圧動作を行わせるべく制御を行う。
【００７７】
これにより昇降圧回路４９は、３倍昇圧動作を行い、この３倍昇圧動作は、大容量２次電源の電圧が０．６２［Ｖ］となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．３５［Ｖ］以上となり、運針機構ＣS

、ＣHMは駆動状態となる。
なお、この場合において、発電状態によっては、例えば、計時装置を急激に振った場合などには、急激に電圧が上昇し、絶対定格電圧などを超過してしまう可能性があるため、３倍昇圧動作に移行させずに、２倍あるいは１．５倍昇圧などのように昇降圧倍率を発電状態に応じて制御すれば、より安定した動作電圧の供給が可能となる。以下の場合においても同様である。
【００７８】
［３．２．１．２］　０．６２［Ｖ］～０．８３［Ｖ］時
大容量２次電源の電圧が０．６２［Ｖ］を越えると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に２倍昇圧動作を行わせるべく制御を行う。
これにより昇降圧回路４９は、２倍昇圧動作を行い、この２倍昇圧動作は、大容量２次電源の電圧が０．８３［Ｖ］となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．２４［Ｖ］以上となり、運針機構ＣＳ、ＣHMは相変わらず、駆動状態を継続することとなる。
【００７９】
［３．２．１．３］　０．８３［Ｖ］～１．２３［Ｖ］時
大容量２次電源の電圧が０．８３［Ｖ］を越えると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に１．５倍昇圧動作を行わせるべく制御を行う。
これにより昇降圧回路４９は、１．５倍昇圧動作を行い、この１．５倍昇圧動作は、大容量２次電源の電圧が１．２３［Ｖ］となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．２４［Ｖ］以上となり、運針機構ＣＳ、ＣHMは相変わらず、駆動状態を継続することとなる。
【００８０】
［３．２．１．４］　１．２３［Ｖ］以上時
大容量２次電源の電圧が１．２３［Ｖ］を越えると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に１倍昇圧動作、すなわち、非昇圧動作を行わせるべく制御を行う。
これにより昇降圧回路４９は、１倍昇圧動作を行い、この１倍昇圧動作は、大容量２次電源４８の電圧が１．２３［Ｖ］未満となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．２３［Ｖ］以上となり、運針機構ＣＳ、ＣHMは相変わらず、駆動状態を継続することとなる。
【００８１】
そして、図１０に示す時刻ｔ２において、プレ電圧検出回路９２Ｂにより大容量２次電源４８の電圧がプレ電圧ＶPRE（図９および図１０では、２．３［Ｖ］）を超過すると、プレ電圧検出回路９２ＢはリミッタLMENをリミッタオン電圧検出回路９２Ａに出力し、リミッタオン電圧検出回路９２Ａは、動作状態に移行し、大容量２次電源４８の充電電圧ＶCと、予め定めたリミッタオン基準電圧ＶLMONと、を図１０（ｅ）に示すように、所定サンプリング間隔で比較することによりリミッタ回路ＬＭを動作状態とするか否かを検出する。
この場合において、発電部Ａは断続的に発電を行うものであり、その発電周期が第１周期以上の間隔であるとした場合に、リミッタオン電圧検出回路９２Ａは、第１周期以下の周期である第２周期を有するサンプリング間隔で検出を行っている。
【００８２】
そして、図１０の時刻ｔ３に示すように、大容量２次電源４８の充電電圧ＶCが２．５［Ｖ］を超過すると、リミッタ回路ＬＭをオン状態とすべく、リミッタオン信号ＳLMONをリ

ミッタ回路ＬＭに出力する。
この結果、リミッタ回路ＬＭは、発電部Ａを大容量２次電源４８から電気的に切り離されることとなる。
これにより、過大な発電電圧ＶGENが大容量２次電源４８に印加されることがなくなり、大容量２次電源の耐圧を越えた電圧が印加されることによる大容量２次電源４８の破損、ひいては、計時装置１の破損を防止することが可能となっている。
その後、図１０の時刻ｔ４において、発電検出部９１において、発電が検出されなくなり、発電状態検出部９１から発電状態検出信号ＳPDETが出力されなくなると、大容量２次電源４８の充電電圧ＶCに拘わらず、リミッタ回路ＬＭはオフ状態となり、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂおよび電源電圧検出回路９２Ｃは、非動作状態となる。

【００８３】
［３．２．１．５］　昇圧倍率増加時の処理
リミッタ回路ＬＭのオン状態において、大容量２次電源４８の電圧を昇降圧回路４９により昇圧している最中である場合には、安全確保のため、昇圧倍率を低下させ、あるいは、昇圧動作を停止する必要がある。
より一般的には、リミッタオン電圧検出回路９２Ａにおける検出結果に基づいて発電装置４０における発電電圧が予め定めたリミッタオン電圧以上となり、かつ、電源昇降圧回路４９が昇圧を行っている場合に昇圧倍率Ｎを昇圧倍率Ｎ’（Ｎ’は、実数、かつ、１≦Ｎ’＜Ｎ）に設定すれば良い。
これは、非発電状態から発電状態に移行した場合のように、急激な電圧上昇が想定される場合に、昇圧していることに起因する絶対定格電圧超過などによる破損を確実に防止するためである。

【００８４】
［３．２．２］　大容量２次電源電圧下降時
［３．２．２．１］　１．２０［Ｖ］以上時
大容量２次電源４８の充電電圧ＶCが２．５［Ｖ］を超過した状態では、リミッタオン信号ＳLMONをリミッタ回路ＬＭに出力されており、リミッタ回路ＬＭをオン状態となって、リミッタ回路ＬＭは、発電部Ａを大容量２次電源４８から電気的に切り離された状態となっている。
この状態においては、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂおよび電源電圧検出回路９２Ｃは、全て動作状態となっている。
その後、大容量２次電源４８の充電電圧ＶCが２．５［Ｖ］未満となると、リミッタオン電圧検出回路９２Ａは、リミッタオン信号ＳLMONをリミッタ回路ＬＭに出力するのを停止し、リミッタ回路ＬＭはオフ状態となる。

【００８５】
さらに大容量２次電源４８の充電電圧ＶCが低下し、２．３［Ｖ］未満となると、プレ電圧検出回路９２Ｂは、リミッタ動作許可信号ＳLMENをリミッタオン電圧検出回路９２Ａに出力しなくなり、リミッタオン電圧検出回路９２Ａは、非動作状態に移行し、リミッタ回路ＬＭもオフ状態となる。
なお、上記状態下においては、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に１倍昇圧動作、すなわち、非昇圧動作を行わせるべく制御を行っており、運針機構ＣS、ＣHMは相変わらず、駆動状態を継続することとなる。

【００８６】
［３．２．２．２］　１．２０［Ｖ］～０．８０［Ｖ］時
大容量２次電源の電圧が１．２３［Ｖ］未満となると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に１．５倍昇圧動作を行わせるべく制御を行う。
これにより昇降圧回路４９は、１．５倍昇圧動作を行い、この１．５倍昇圧動作は、大容

量２次電源の電圧が０．８０［Ｖ］となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．２［Ｖ］以上１．８［Ｖ］未満となり、運針機構ＣＳ、ＣHMは相変わらず、駆動状態を継続することとなる。
【００８７】
［３．２．２．３］　０．８０［Ｖ］～０．６０［Ｖ］時
大容量２次電源の電圧が０．８０［Ｖ］未満となると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に２倍昇圧動作を行わせるべく制御を行う。
これにより昇降圧回路４９は、２倍昇圧動作を行い、この２倍昇圧動作は、大容量２次電源の電圧が０．６０［Ｖ］となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．２０［Ｖ］以上１．６［Ｖ］未満となり、運針機構ＣＳ、ＣHMは相変わらず、駆動状態を継続することとなる。
【００８８】
［３．２．２．４］　０．６［Ｖ］～０．４５［Ｖ］時
大容量２次電源の電圧が０．６［Ｖ］未満となると、電源電圧検出回路９２Ｃの電源電圧検出信号ＳPWに基づいて、リミッタ・昇降圧制御回路１０５が昇降圧回路４９に３倍昇圧動作を行わせるべく制御を行う。
これにより昇降圧回路４９は、３倍昇圧動作を行い、この３倍昇圧動作は、大容量２次電源の電圧が０．４５［Ｖ］となるまで、リミッタ・昇降圧制御回路１０５により継続される。
この結果、補助コンデンサ８０の充電電圧は、１．３５［Ｖ］以上１．８［Ｖ］未満となり、運針機構ＣＳ、ＣHMは駆動状態となる。
【００８９】
［３．２．２．５］　０．４５［Ｖ］未満
大容量２次電源４８の電圧が０．４５［Ｖ］未満となった場合には、昇降圧回路４９を非動作状態とし、運針機構ＣＳ、ＣHMは非駆動状態として、大容量２次電源４８の充電のみを行う。
これにより昇圧にともなう無駄な電力消費を低減し、運針機構ＣＳ、ＣHMの再駆動までの時間を短縮することができる。
【００９０】
［３．２．２．６］　昇圧倍率低下時の処理
前回の昇圧倍率を低下させた（例えば、２倍→１．５倍）タイミングから実際の充電電圧Ｖcが安定するのに十分な期間が経過するまでは、昇圧倍率の再度の低下は行わないようにする必要がある。
これは、昇圧倍率を低下させたとしても、実際の昇圧後の電圧は一瞬にして変化するわけではなく、徐々に昇圧倍率低下後の電圧に近づいて行くこととなるため、昇圧倍率が低くなりすぎてしまうからである。
より一般的には、昇圧倍率Ｎ（Ｎは実数）を昇圧倍率Ｎ’（Ｎ’は、実数、かつ、１≦Ｎ’＜Ｎ）に変更したタイミングから予め定めた所定の倍率変更禁止時間が経過したか否かを判別し、前回の前記昇圧倍率Ｎを前記昇圧倍率Ｎ’に変更したタイミングから予め定めた所定の倍率変更禁止時間が経過するまでは、昇圧倍率の変更を禁止すればよい。
【００９１】
［３．３］　実施形態の効果
以上の説明のように、本実施形態によれば、発電部Ａが発電状態となり、発電状態検出部９１から発電状態検出信号ＳPDETが出力されるまでは、過充電防止のためにリミッタ回路ＬＭを動作させる必要はないため、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂおよび電源電圧検出回路９２Ｃの全ての検出回路は非動作状態にしておくことができ、消費電力の低減を図ることができる。

また、発電状態検出部９１から発電状態検出信号ＳPDETが出力された場合であっても、大容量２次電源４８の電圧がプレ電圧ＶPREを超過するまでは、プレ電圧検出回路９２Ｂからリミッタ動作許可信号ＳLMENが出力されないため、高精度の電圧検出を行うために大消費電力であるリミッタオン電圧検出回路９２Ａは、非動作状態とされるため、消費電力を低減することができる。

【００９２】

さらに、リミッタ回路ＬＭをオン状態としている状況下、あるいは、リミッタオン電圧検出回路９２Ａが動作状態にある状況下であっても、発電状態検出部９１から発電状態検出信号ＳPDETが出力されなくなると、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂは非動作状態となる。

また、発電状態検出信号ＳPDETが出力されなくなるということは、発電がなく、それ以上大容量２次電源４８の充電電圧ＶCが上昇することがないということを意味しており、リミッタ回路ＬＭを非動作状態（オフ）としても差し支えないため、リミッタ回路ＬＭを非動作状態とする。

従って、非発電状態においては、電圧検出および当該電圧検出を行うべき回路を動作状態とする必要がないため、確実に消費電流を減少させることが可能となる。

【００９３】

［３．４］　実施形態の変形例

［３．４．１］　第１変形例

以上の説明においては、リミッタオン電圧の検出をサンプリングタイミングに行っていたが、継続して検出するようにすることも可能である。

【００９４】

［３．４．２］　第２変形例

以上の説明における各種電圧値は、一例であり、対応する携帯用電子機器に応じて適宜変更されることは当然である。

【００９５】

［３．４．３］　第３変形例

以上の説明においては、リミッタ回路ＬＭのオン状態への移行後に、非発電状態となった場合には、リミッタ回路ＬＭ、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂ、電源電圧検出回路９２Ｃなどを非駆動状態としていたが、図１１に示すように、リミッタ回路ＬＭのオン状態への移行後であって、プレ電圧検出回路９２Ｂがプレ電圧ＶPREの非検出状態となった場合に、リミッタ回路ＬＭ、リミッタオン電圧検出回路９２Ａ、プレ電圧検出回路９２Ｂ、電源電圧検出回路９２Ｃなどを非駆動状態とするように構成することも可能である。

この場合においては、所定周期ＴPRE毎にプレ電圧検出回路９２Ｂを動作状態として、プレ電圧ＶPREを検出する必要がある。

【００９６】

［３．４．４］　第４変形例

上記実施形態においては、２つのモータで時分および秒を表示する計時装置を例に説明しているが、時分および秒を一つのモータを用いて時刻表示する計時装置についても本発明の適用が可能である。

逆に３個以上のモータ（秒針、分針、時針、カレンダ、クロノグラフなどを個別に制御するモータ）を有する計時装置についても本発明の適用が可能である。

【００９７】

［３．４．５］　第５変形例

上記実施形態では、発電装置４０として、回転錘４５の回転運動をロータ４３に伝達し、該ロータ４３の回転により出力用コイル４４に起電力Ｖｇｅｎを発生させる電磁発電装置を採用しているが、本発明はこれに限定されることなく、例えば、ゼンマイの復元力（第１のエネルギーに相当）により回転運動を生じさせ、該回転運動で起電力を発生させる発電装置や、外部あるいは自励による振動または変位（第１のエネルギーに相当）を圧電体

に加えることにより、圧電効果によって電力を発生させる発電装置であってもよい。
【００９８】
さらに太陽光等の光エネルギー（第１のエネルギーに相当）を利用した光電変換により電力を発生させる発電装置であっても良い。
さらにまた、ある部位と他の部位との温度差（熱エネルギー；第１のエネルギーに相当）による熱発電により電力を発生させる発電装置であっても良い。
また、放送、通信電波などの浮遊電磁波を受信し、そのエネルギー（第１のエネルギーに相当）を利用した電磁誘導型発電装置を用いるように構成することも可能である。
【００９９】
［３．４．６］　第６変形例
上記実施形態では、腕時計型の計時装置１を一例として説明したが、本発明はこれに限定されるものではなく、腕時計以外にも、懐中時計などであってもよい。また、電卓、携帯電話、携帯用パーソナルコンピュータ、電子手帳、携帯ラジオ、携帯型ＶＴＲなどの携帯用電子機器に適応することもできる。
【０１００】
［３．４．７］　第７変形例
上記実施形態においては、基準電位（ＧＮＤ）をＶｄｄ（高電位側）に設定したが、基準電位（ＧＮＤ）をＶｓｓ（低電位側）に設定してもよいことは勿論である。この場合には、設定電圧値ＶｏおよびＶｂａｓは、Ｖｓｓを基準として、高電圧側に設定される検出レベルとの電位差を示すものとなる。
【０１０１】
［３．４．８］　第８変形例
以上の説明においては、大容量２次電源４８の充電電圧ＶCに基づいて制御を行っていたが、補助コンデンサ８０の充電電圧ＶC1に基づいて制御を行ったり、昇降圧回路４９の出力電圧に基づいて制御を行うように構成することも可能である。
【０１０２】
［４］　本発明の態様
　本発明の好適な態様としては、さらに以下のような各種態様が考えられる。
［４．１］　第１の態様
　本発明の第１の態様は、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記電源装置から供給される電気エネルギーにより駆動される被駆動装置と、を備えた携帯用電子機器の制御方法において、前記発電装置おいて発電がなされているか否かを検出する発電検出工程と、前記発電装置における発電電圧あるいは前記電源装置の蓄電電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出された場合に、前記発電装置から前記電源装置への電気エネルギーの供給を制限するリミッタ工程と、前記発電検出工程において発電がなされていないと検出された場合に、前記リミッタオン電圧検出工程における検出動作を禁止するリミッタオン電圧検出禁止工程と、を備える構成としてもよい（第１の態様の基本態様）。
【０１０３】
　また、上記基本態様において、前記発電装置における発電電圧を検出する発電電圧検出工程と、前記発電電圧検出工程において検出された発電電圧が前記リミッタオン電圧よりも低い所定のリミッタ制御電圧以下である場合には、前記リミッタオン電圧検出工程における検出動作を禁止するとともに、前記発電電圧が前記リミッタ制御電圧を超過した場合に前記リミッタオン電圧検出工程において検出動作を行わせるリミッタオン電圧検出制御工程とを備えるように構成することも可能である。
　さらに、上記基本態様において、前記発電工程は、第１周期以上の間隔で断続的に発電を行う発電装置であり、前記リミッタオン電圧検出工程は、前記第１周期以下の周期である第２周期で、前記発電電圧が前記リミッタオン電圧を超過したか否かを検出するように

構成することも可能である。

【０１０４】

［４．２］　第２の態様

本発明の第２の態様は、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記電源装置から供給される電気エネルギーの電圧を昇圧倍率Ｎ（Ｎは１より大きい実数）で昇圧して駆動電源として供給する電源昇圧装置と、前記電源昇圧手段から供給される駆動電源により駆動される被駆動装置と、を備えた携帯用電子機器の制御方法において、前記発電装置における発電がなされているか否かを検出する発電検出工程と、前記発電装置における発電電圧、前記電源手段の蓄電電圧あるいは前記昇圧後の駆動電源の電圧のうち少なくともいずれか一の電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出された場合に、前記発電装置から前記電源装置への電気エネルギーの供給を制限するリミッタ工程と、前記発電検出工程において発電がなされていないと検出された場合に、前記リミッタオン電圧検出工程における検出動作を禁止するリミッタオン電圧検出禁止工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出され、かつ、前記電源昇圧装置が前記昇圧を行っている場合に、前記昇圧倍率Ｎを昇圧倍率Ｎ’（Ｎ’は、実数、かつ、１≦Ｎ’＜Ｎ）に設定する昇圧倍率変更工程と、を備え、前記昇圧倍率変更工程は、前記昇圧倍率Ｎを前記昇圧倍率Ｎ’に変更したタイミングから予め定めた倍率変更禁止時間が経過したか否かを判別する時間経過判別工程と、前記時間経過判別工程において前記倍率変更禁止時間が経過したと判別されるまでは、昇圧倍率の変更を禁止する変更禁止工程と、を備える構成としてもよい。

【０１０５】

［４．３］　第３の態様

本発明の第３の態様は、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記電源装置から供給される電気エネルギーの電圧を昇降圧倍率Ｎ（Ｎは正の実数）で昇降圧して駆動電源として供給する電源昇降圧装置と、前記電源昇降圧装置から供給される駆動電源により駆動される被駆動装置と、前記発電装置における発電がなされているか否かを検出する発電検出装置と、を備えた携帯用電子機器の制御方法において、前記発電装置における発電電圧、前記電源装置の蓄電電圧あるいは前記昇降圧後の駆動電源の電圧のうち少なくともいずれか一の電圧が予め定めたリミッタオン電圧を超過したか否かを検出するリミッタオン電圧検出工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出された場合に、前記発電装置から前記電源装置への電気エネルギーの供給を制限するリミッタ工程と、前記発電検出工程において発電がなされていないと検出された場合に、前記リミッタオン電圧検出工程における検出動作を禁止するリミッタオン電圧検出禁止工程と、前記リミッタオン電圧検出工程においてリミッタオン電圧を超過していると検出された場合に、前記昇降圧倍率Ｎを昇降圧倍率Ｎ’（Ｎ’は、正の実数、かつ、Ｎ’＜Ｎ）に設定する昇降圧倍率変更工程と、を備える構成としても良い（第３の態様の基本態様）。

【０１０６】

また、上記基本態様において、前記昇降圧倍率変更工程は、前記昇降圧倍率Ｎを前記昇降圧倍率Ｎ’に変更したタイミングから予め定めた倍率変更禁止時間が経過したか否かを判別する時間経過判別工程と、前記時間経過判別工程において前記倍率変更禁止時間が経過したと判別されるまでは、昇降圧倍率の変更を禁止する変更禁止工程と、を備えるように構成してもよい（第３の態様の第１の変形態様）。

【０１０７】

さらに上記基本態様及び第１の変形態様において、前記電源昇降圧装置は、昇降圧に用いるＭ個（Ｍ：２以上の整数）の昇降圧用コンデンサを有し、前記昇降圧時において、前

記Ｍ個の昇降圧用コンデンサのうちＬ個（Ｌ：２以上かつＭ以下の整数）の昇降圧用コンデンサを直列に接続して前記電源装置からの電気エネルギーにより充電し、前記Ｌ個の昇降圧用コンデンサを並列に接続することにより前記電源手段から供給される電気エネルギーの電圧よりも低い電圧を生成し、当該低い電圧を降圧後の電圧として用い、あるいは、当該低い電圧を前記電源装置から供給される電気エネルギーの電圧に加算して昇圧後の電圧として用いるように構成してもよい。

【０１０８】

［４．４］　第４の態様

本発明の第４の態様は、上記各態様において、前記発電装置において発電がなされていない場合に、前記リミッタ装置を非動作状態とするように構成してもよい。

【０１０９】

［４．５］　第５の態様

本発明の第５の態様は、上記各態様において、前記携帯用電子機器の動作モードが節電モードにある場合に、前記リミッタ装置を非動作状態とするように構成してもよい。

【０１１０】

［４．６］　第６の態様

本発明の第６の態様は、前記発電装置の発電電圧レベル及び発電継続時間に基づいて前記発電がなされているか否かを検出するように構成してもよい。

【０１１１】

［４．７］　第７の態様

本発明の第７の態様は、第１のエネルギーを第２のエネルギーである電気エネルギーに変換することにより発電を行う発電装置と、前記発電により得られた電気エネルギーを蓄える電源装置と、前記電源装置から供給される電気エネルギーの電圧を変換して駆動電源として供給する電源電圧変換装置と、前記電源電圧変換装置から供給される駆動電源により駆動される被駆動装置と、備えた携帯用電子機器の制御方法において、前記電源装置の電圧が予め定めた電圧未満であり、かつ、前記発電装置の発電量が予め定めた発電量未満である場合に、前記電源電圧変換装置の動作を禁止する変換禁止工程と、前記電源電圧変換装置の動作が禁止状態にある場合に、前記電源装置の蓄電時または蓄電終了時の電圧を検出する蓄電電圧検出工程と、前記蓄電電圧検出工程において検出された電圧に基づいて、前記電源電圧変換装置の動作禁止状態を解除した後の、前記電源電圧変換装置の変換倍率を設定する変換倍率制御工程と、を備えるように構成してもよい。

【０１１２】

［４．８］　第８の態様

本発明の第８の態様は、上記各態様において、時刻表示を行う計時工程を備えるように構成してもよい。

【０１１３】

【発明の効果】

本発明によれば、発電手段における発電電圧あるいは電源手段の蓄電電圧が予め定めたリミッタオン電圧を超過したか否かを検出し、発電電圧あるいは蓄電電圧がリミッタオン電圧を超過している場合に、発電手段から電源手段への電気エネルギーの供給を制限するとともに、発電手段において発電がなされていない場合には、リミッタ手段を非動作状態にするので、リミッタ手段の動作に必要な消費電力を低減することができる。

【図面の簡単な説明】

【図１】　本発明の実施形態に係る計時装置の概略構成を示す図である。

【図２】　昇降圧回路の概要構成図である。

【図３】　昇降圧回路の動作説明図である。

【図４】　３倍昇圧時の等価回路である。

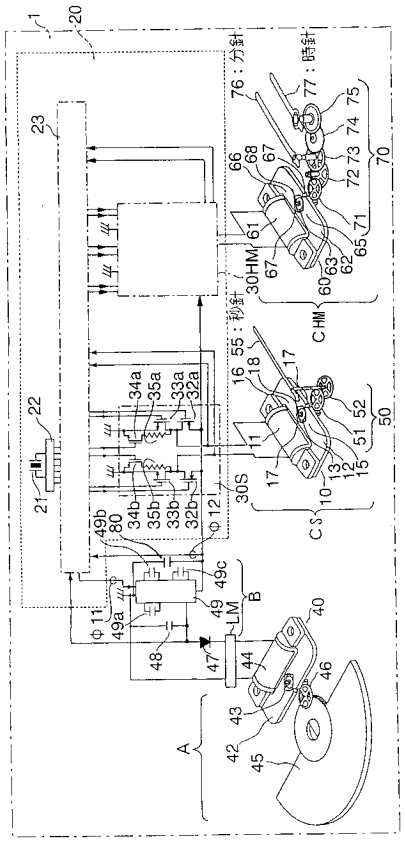
【図５】　１／２降圧時の等価回路である。

【図６】　実施形態に係る制御部とその周辺構成の概要構成ブロック図である。

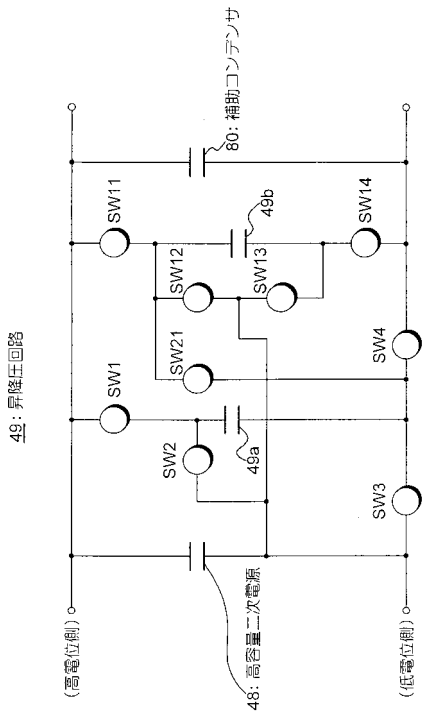
【図７】　実施形態に係る制御部とその周辺構成の要部詳細構成ブロック図である。

【図８】　発電状態と、昇降圧回路の動作との関係を説明する図である。
【図９】　実施形態の動作を説明する図（その１）である。
【図１０】　実施形態の動作を説明する図（その２）である。
【図１１】　実施形態の第３変形例の動作を説明する図である。
【図１２】　発電状態検出部の詳細構成図である。
【図１３】　リミッタオン電圧検出回路及びプレ電圧検出回路の詳細構成図である。
【図１４】　リミッタ回路の一例を説明する図である。
【図１５】　リミッタ昇降圧倍率制御回路の詳細構成図である。
【図１６】　昇降圧倍率制御用クロック生成回路の詳細構成図である。
【図１７】　昇降圧制御回路の詳細構成図である。
【図１８】　リミッタ昇降圧倍率制御回路の動作説明図である。
【図１９】　昇降圧倍率制御用クロックの説明図である。
【符号の説明】
１…計時装置
２３…制御回路
２４…駆動制御回路
３０S…秒針駆動部
３０HM…時分針駆動部
４０…発電装置
４５…回転錘
４８…高容量２次電源（大容量コンデンサ）
４９…昇降圧回路
８０…補助コンデンサ
９０…モード設定部
９１…発電状態検出部
９２…電圧検出部
９２Ａ…リミッタオン電圧検出回路
９２Ｂ…プレ電圧検出回路
９２Ｃ…電源電圧検出回路
９３…中央制御回路
９４…モード記憶部
９５…設定値切換器
９７…第１の検出回路
９８…第２の検出回路
１００…外部入力装置
１０１…節電モードカウンタ
Ａ…発電部
Ｂ…電源部
ＬＭ…リミッタ回路

【図１】



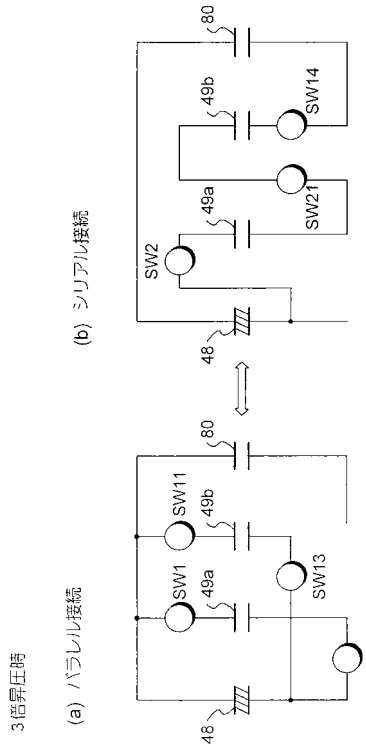
【図２】



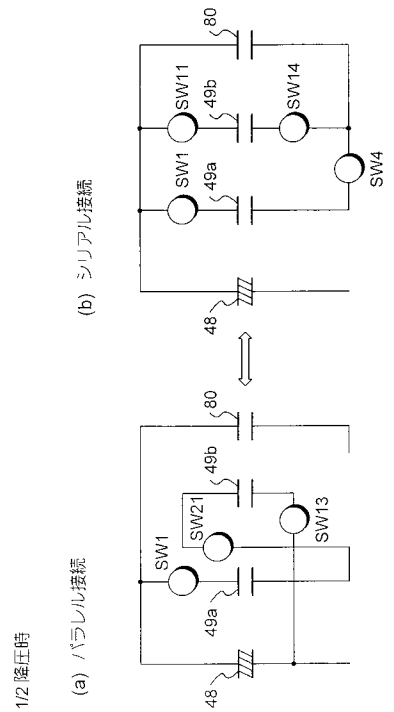
【図３】

昇圧倍率	接続	SW1	SW2	SW3	SW4	SW11	SW12	SW13	SW14	SW21
3倍	parallel	ON	OFF	ON	OFF	ON	OFF	ON	OFF	OFF
	serial	OFF	ON	OFF	OFF	OFF	OFF	OFF	ON	ON
2倍	parallel	ON	OFF	ON	OFF	ON	OFF	ON	OFF	OFF
	serial	OFF	ON	OFF	ON	OFF	ON	OFF	ON	OFF
1.5倍	parallel	ON	OFF	OFF	OFF	OFF	OFF	ON	OFF	ON
	serial	OFF	ON	OFF	ON	OFF	ON	OFF	ON	OFF
昇圧なし	parallel	OFF	ON	ON	ON	OFF	ON	ON	ON	OFF
	serial	OFF	ON	ON	ON	OFF	ON	ON	ON	OFF
1/2倍	parallel	ON	OFF	OFF	OFF	OFF	OFF	ON	OFF	ON
	serial	ON	OFF	OFF	ON	ON	OFF	OFF	ON	OFF

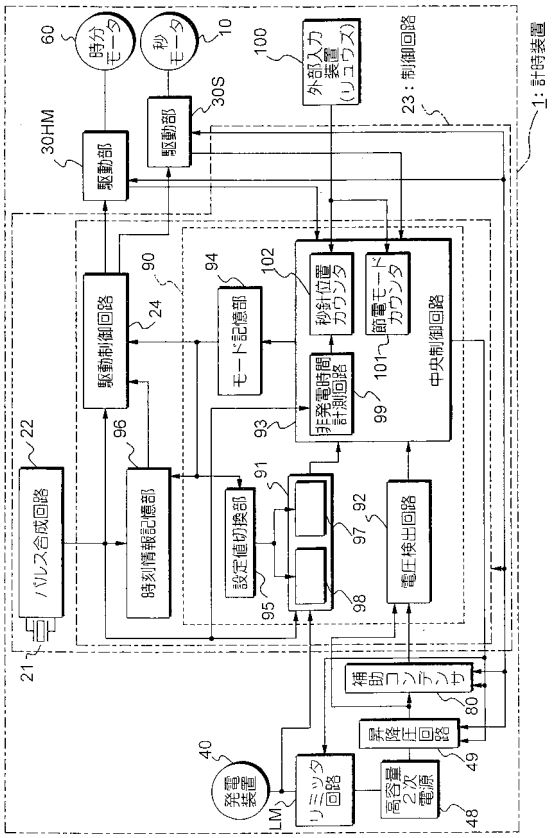
【図４】



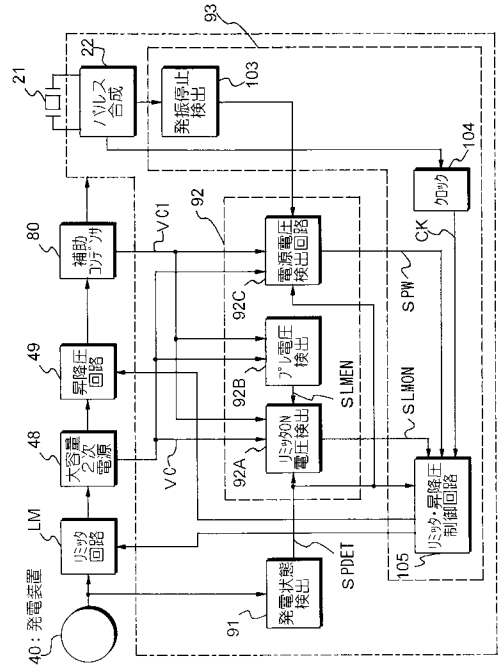
【図５】



【図６】



【図７】

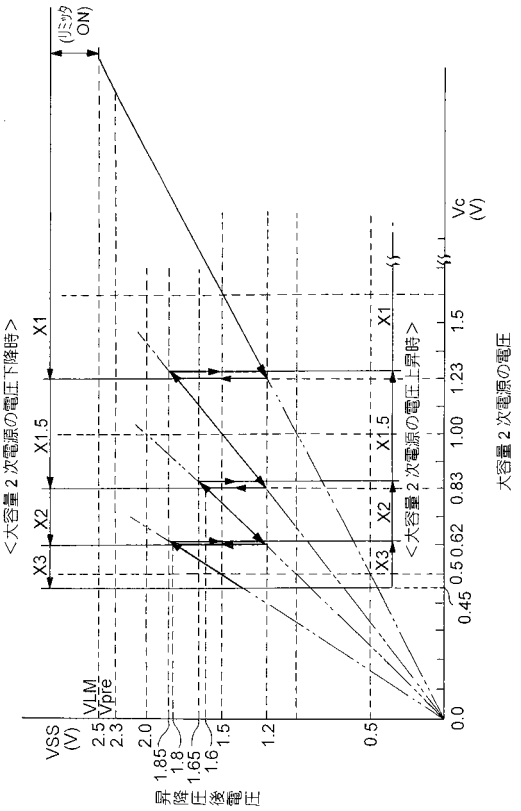


【図８】

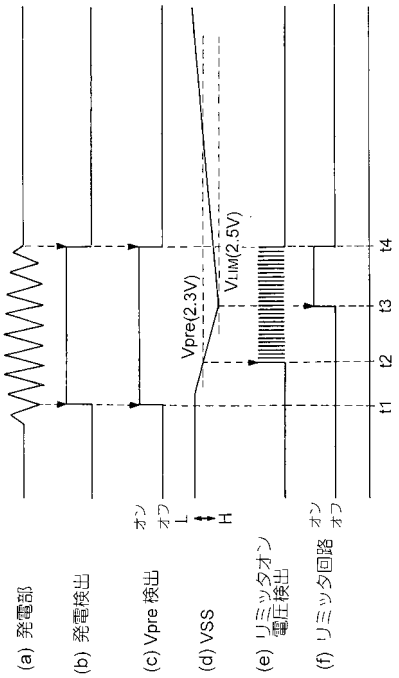
		充電時電圧	3倍昇圧時電圧	X2 電圧	X1.5 電圧
太陽電池	5万 Lx	1.50V	4.50V	3.00V	2.25V
	1000Lx	1.01V	3.03V	2.02V	1.52V
電磁誘導発電機	強い手振り	2.00V	6.00V	4.00V	3.00V
	弱い手振り	1.02V	3.06V	2.04V	1.53V

(※充電時電圧 = 初期電圧 + 充電時内部抵抗 * 充電電流)

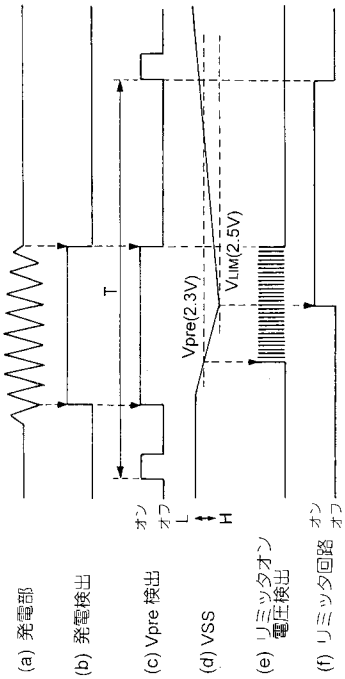
【図９】



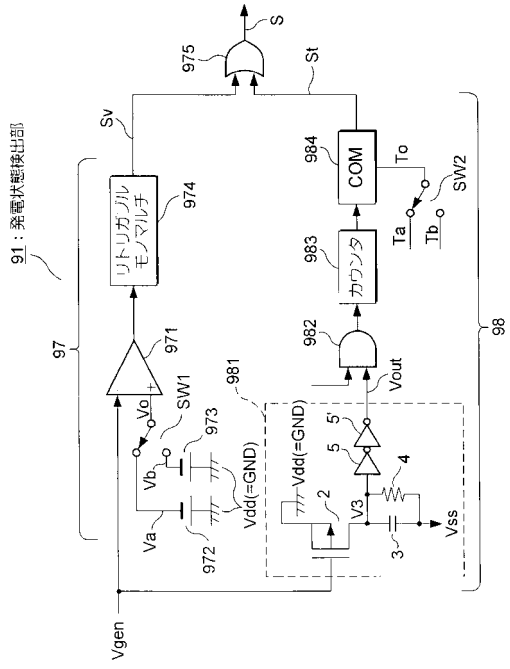
【図１０】



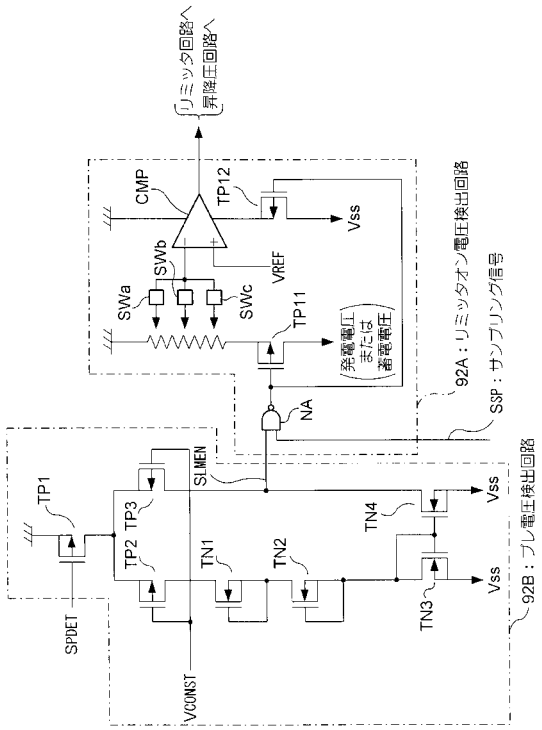
【図１１】



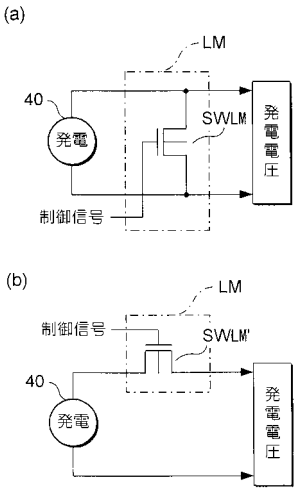
【図１２】



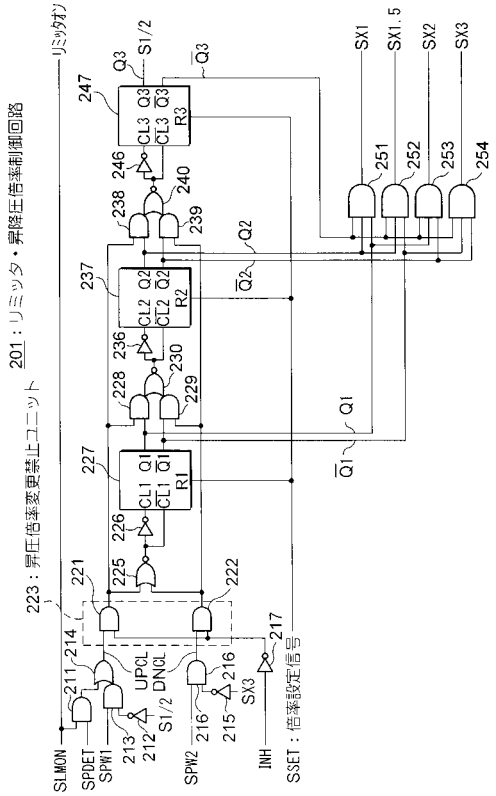
【図１３】



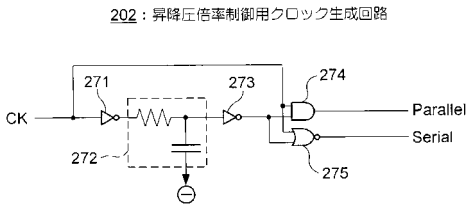
【図１４】



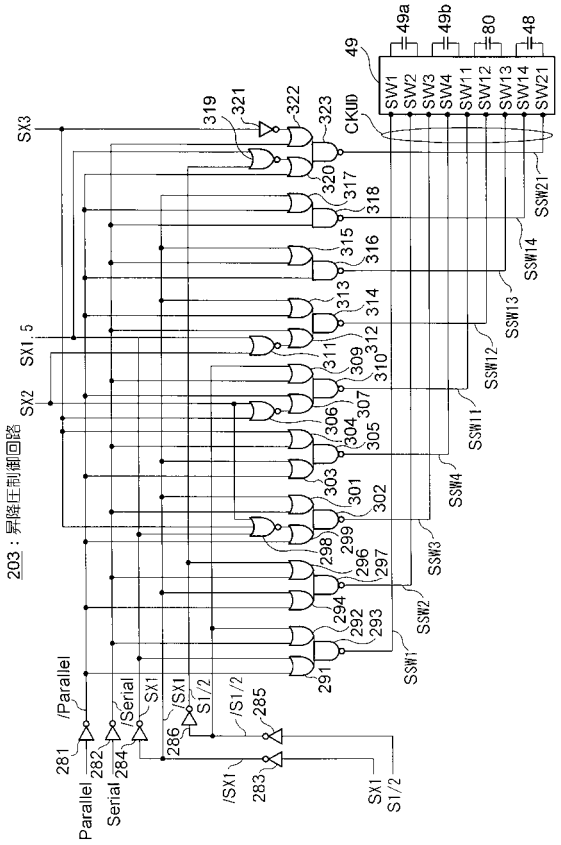
【図１５】



【図１６】



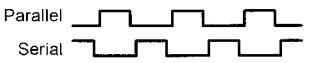
【図１７】



【図１８】

Q3	Q2	Q1	
0	0	0	3倍
0	0	1	2倍
0	1	0	1.5倍
0	1	1	昇圧なし
1	—	—	1/2倍

【図１９】



フロントページの続き

(56)参考文献 特開平０９－２６４９７１（ＪＰ，Ａ）
特開平０９－１７１０８６（ＪＰ，Ａ）
特開平１１－２１８５８７（ＪＰ，Ａ）
特開昭６１－２４１６９０（ＪＰ，Ａ）
特開昭５７－０３９３７８（ＪＰ，Ａ）
国際公開第９８／００６０１３（WO，Ａ１）

(58)調査した分野(Int.Cl.，ＤＢ名)
G04G 19/00
G04C 10/00
H02J 1/00
H02J 7/00