

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5332248号  
(P5332248)

(45) 発行日 平成25年11月6日(2013.11.6)

(24) 登録日 平成25年8月9日(2013.8.9)

(51) Int. Cl. F I  
**HO2M 3/155 (2006.01)** HO2M 3/155 H  
**HO2M 3/158 (2006.01)** HO2M 3/158

請求項の数 4 (全 11 頁)

(21) 出願番号	特願2008-69323 (P2008-69323)	(73) 特許権者	000006747
(22) 出願日	平成20年3月18日(2008.3.18)		株式会社リコー
(65) 公開番号	特開2009-225606 (P2009-225606A)		東京都大田区中馬込1丁目3番6号
(43) 公開日	平成21年10月1日(2009.10.1)	(74) 代理人	100082670
審査請求日	平成22年9月1日(2010.9.1)		弁理士 西脇 民雄
		(72) 発明者	酒井 陽一
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		(72) 発明者	小島 眞一
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		審査官	永田 和彦

最終頁に続く

(54) 【発明の名称】 電源装置

(57) 【特許請求の範囲】

【請求項1】

メインスイッチと同期整流用スイッチが交互にオンオフする同期整流方式の降圧型コンバータと、前記降圧型コンバータの出力電圧が所定の基準電圧に近づくように誤差電圧を出力する誤差増幅器と、前記誤差電圧に基づいて前記メインスイッチと前記同期整流用スイッチをオンオフするタイミングを制御するパルス幅信号発生回路と、前記パルス幅信号発生回路からの信号に基づき前記メインスイッチと前記同期整流用スイッチをオンオフ制御する駆動回路と、前記降圧型コンバータの出力と直列に接続されたインダクタと、前記降圧型コンバータの出力端子を入力端子に短絡するバイパススイッチと、前記バイパススイッチを制御するモード制御回路と、を備え、前記バイパススイッチが選択されている期間は、前記誤差増幅器の基準電圧側の電圧値を出力電圧の所定の分圧比に設定し、前記誤差増幅器の出力を前記同期整流用スイッチをオフさせる電圧に固定することを特徴とする電源装置。

【請求項2】

前記所定の分圧比は前記降圧型コンバータの設定電圧の帰還率以上の分圧比に設定したことを特徴とする請求項1に記載の電源装置。

【請求項3】

前記降圧型コンバータの出力を前記所定の分圧比で分圧した出力と、基準電圧発生回路からの出力とのどちらか一方を選択して前記誤差増幅器の基準電圧側入力に与える選択手段を備えたことを特徴とする請求項1または2に記載の電源装置。

**【請求項 4】**

前記メインスイッチと前記同期整流用スイッチとの接続部から該同期整流用スイッチへ流れる電流をオフするようにスイッチングドライブ回路に信号を送る電流制御回路を設けたことを特徴とする請求項 1 に記載の電源装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

この発明は、同期整流方式の降圧型コンバータを用いた電源装置に関するものである。

**【背景技術】****【0002】**

例えば、携帯電話装置に用いられるパワーアンプに必要な電源電圧は、その出力電力に依存し、0.6V～3.5V程度である。ここで、パワーアンプに必要とされる電源電圧が1Vで十分な場合に、3.5V程度の電池電圧をそのまま使用した場合には、必要以上に多くの電力を消費することになる。そこで、電池電圧よりも低い電圧で駆動する回路に、電池電圧より低い電源電圧を供給するための電源装置としてスイッチングレギュレータ等の降圧型DC-DCコンバータが使用される。

**【0003】**

こうしたDC-DCコンバータにおいても、インダクタやスイッチング素子による電力消費が存在する。そこで、入力電圧である電池電圧を降圧する必要がない場合には、スイッチングレギュレータのスイッチング動作を停止し、バイパス回路によつての降圧型DC-DCコンバータをバイパスすることにより、入力電圧をそのまま出力する電源装置がある。

**【0004】**

バイパス回路によつて、降圧型DC-DCコンバータをバイパスすることにより、入力電圧をそのまま出力した状態から降圧型DC-DCコンバータの降圧動作を再開すると、降圧DC-DCコンバータの出力端子が高い電圧に固定された状態から、スイッチング動作が始まることになる。この結果、同期整流用スイッチが急激にオンするため、オーバーシュートやリングングが生じ、出力電圧が不安定になるという問題がある。

**【0005】**

かかる問題を解決するための技術として、特許文献1などが提案されている。この特許文献1には、メインスイッチと同期整流用スイッチが交互にオンオフする同期整流方式の降圧型コンバータと、降圧型コンバータより高い電圧を出力する電圧生成回路と、降圧型コンバータの出力電圧が所定の基準電圧に近づくように、誤差電圧を出力するレギュレータと、誤差電圧にもとづいてメインスイッチおよび同期整流用スイッチをオンオフするデュティを変化させるパルス幅変調器と、を備え、降圧型コンバータと電圧生成回路のいずれかを選択して所望の電圧を出力する。レギュレータは、電圧生成回路が選択されている期間中、同期整流用スイッチがオフする方向に誤差電圧をオフセットするように構成した電源装置が開示されている。

**【0006】**

上記構成により、出力電圧を電圧生成回路から降圧型コンバータの電圧に切り替える際に、レギュレータの誤差電圧をオフセットすることで、同期整流用スイッチはオフの状態からスイッチング動作を開始する。その結果、同期整流用スイッチが長時間、連続的にオンすることを抑制し、オーバーシュートを抑えた安定した出力電圧を得ることができる。

【特許文献1】特開2006-50888号公報

**【発明の開示】****【発明が解決しようとする課題】****【0007】**

上記した特許文献1のものにおいては、レギュレータは、誤差電圧にオフセット回路からのオフセット電圧を加算して、その出力をパルス幅変調器に与えるように構成している。このため、誤差電圧からオフセット電圧を加算して所定の電圧に達するまでに、時間が

10

20

30

40

50

要し、応答性が悪くなるという難点があった。

【0008】

この発明は、上述した従来の難点に鑑みなされたものにして、応答性が良好で出力電圧の安定性を高めた電源装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

この発明の電源装置は、メインスイッチと同期整流用スイッチが交互にオンオフする同期整流方式の降圧型コンバータと、前記降圧型コンバータの出力電圧が所定の基準電圧に近づくように誤差電圧を出力する誤差増幅器と、前記誤差電圧に基づいて前記メインスイッチと前記同期整流用スイッチをオンオフするタイミングを制御するパルス幅信号発生回路と、前記パルス幅信号発生回路からの信号に基づき前記メインスイッチと前記同期整流用スイッチをオンオフ制御する駆動回路と、前記降圧型コンバータの出力と直列に接続されたインダクタと、前記降圧型コンバータの出力端子を入力端子に短絡するバイパススイッチと、前記バイパススイッチを制御するモード制御回路と、を備え、前記バイパススイッチが選択されている期間は、前記誤差増幅器の基準電圧側の電圧値を出力電圧の所定の分圧比に設定し、前記誤差増幅器の出力を前記同期整流用スイッチをオフさせる電圧に固定することを特徴とする。

10

【0010】

また、この発明は、前記所定の分圧比は前記降圧型コンバータの設定電圧の帰還率以上の分圧比に設定するように構成すればよい。

20

【0011】

また、前記降圧型コンバータの出力を前記所定の分圧比で分圧した出力と、基準電圧発生回路からの出力とのどちらか一方を選択して前記誤差増幅器の基準電圧側入力に与える選択手段を備えてもよい。

【0012】

さらに、この発明は、前記メインスイッチと前記同期整流用スイッチとの接続部から該同期整流用スイッチへ流れる電流をオフさせる電流制御回路を設けてもよい。

【発明の効果】

【0014】

この発明によれば、応答性よく安定した出力電圧を供給できる電源装置を提供することができる。

30

【発明を実施するための最良の形態】

【0015】

この発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付し、説明の重複を避けるためにその説明は繰返さない。

【0016】

図1は、本発明の第1の実施の形態における電源装置を示したブロック回路図である。

【0017】

この電源装置1は、降圧型DC-DCコンバータ10と、バイパススイッチM3を含む。バイパススイッチM3は、降圧型DC-DCコンバータ10と並列に設けられた電圧生成回路として機能し、電源装置1は、DC-DCコンバータ10、バイパススイッチM3のいずれかを選択して所望の電圧を出力する。この電源装置1は、2つのモードで動作する。すなわち、第1の動作モードを選択する場合には、モード制御回路7からドライバ回路8でバイパススイッチM3をオフするように信号を与え、DC-DCコンバータ10の出力を選択し、入力電圧VDDを降圧して出力する、第2の動作モードを選択する場合には、モード制御回路7からドライバ回路8でバイパススイッチM3をオンするように信号を与え、バイパススイッチM3により降圧型DC-DCコンバータ10をバイパスして入力電圧VDDをそのまま出力する。

40

【0018】

一般に降圧型DC-DCコンバータ10は、使用するインダクタやスイッチング素子に

50

よる電力損失が存在するため、この電源装置 1 においては、降圧する必要が無い場合には、降圧型 DC - DC コンバータのスイッチング動作を停止しバイパスすることにより、入力電圧をそのまま出力する。このように、この実施の形態に係る電源装置 1 は、降圧モードとバイパスモードをモード制御回路 7 により切り替えて使用する。バイパススイッチ M 3 がオンの状態で出力される電圧は、降圧型 DC - DC コンバータ 10 により出力される電圧よりも高い。

【 0 0 1 9 】

降圧型 DC - DC コンバータ 10 は、入力端子 101 に入力された入力電圧 VDD を所定の定電圧に変換し、出力電圧 VOUT として出力端子 100 から出力する降圧型のスイッチングレギュレータである。

10

【 0 0 2 0 】

降圧モードにおいては、電源装置 1 は、入力電圧 VDD を降圧して出力端子 100 に出力する。出力電圧 VOUT は、基準電圧 Vref によって制御される。

【 0 0 2 1 】

バイパスモードでは、電源装置 1 は基準電圧 Vref とは無関係に、入力電圧 VDD をそのまま出力する。これらのモードの切り替えは、モード制御回路 7 から与えられる制御（コントロール）信号によって行われる。

【 0 0 2 2 】

降圧型 DC - DC コンバータ 10 は、入力電圧 VDD の出力制御を行うためのスイッチング動作を行う P チャネル型 MOS トランジスタからなるメインスイッチトランジスタ M1 と、N チャネル型 MOS トランジスタからなる同期整流用スイッチトランジスタ M2 とを備えている。

20

【 0 0 2 3 】

更に、降圧型 DC - DC コンバータ 10 は、基準電圧発生回路 2 と、出力電圧検出用の抵抗 R1、R2 と、インダクタ L1 と、平滑用のコンデンサ C1 と、誤差増幅回路 3 と、PWM 信号発生回路 5 と、スイッチングドライブ回路 6 とを備えている。

【 0 0 2 4 】

基準電圧発生回路 2 は、所定の基準電圧 Vref を生成して出力し、出力電圧検出用の抵抗 R1、R2 は、出力電圧 VOUT を分圧して分圧電圧 Vfb を生成し出力する。また、誤差増幅回路 3 は、入力された分圧電圧 Vfb と基準電圧 Vref との電圧差を増幅して誤差信号 Ver r を生成し出力する。降圧型 DC - DC コンバータ 10 は、出力電圧 VOUT と、基準電圧 Vref との間に、 $VOUT = Vref \times (R1 + R2) / R2$  が成り立つように、フィードバックにより誤差電圧 Ver r を調節する。

30

【 0 0 2 5 】

PWM 信号発生回路 5 は、図 2 に示すように、PWM コンパレータ 51 と発振回路 52 とを備え、PWM コンパレータ 51 は、反転入力端には誤差電圧 Ver r が与えられ、非反転入力には発振回路 52 の出力が与えられる。

【 0 0 2 6 】

発振回路 52 は、所定の三角波信号 TW を生成して出力し、PWM コンパレータ 51 は、誤差増幅回路 3 の出力信号 Ver r と該三角波信号 TW から PWM 制御を行うためのパルス信号 VPMW を生成して出力する。

40

【 0 0 2 7 】

PWM コンパレータ 51 は、発振回路 52 の出力電圧 TW と誤差電圧 Ver r を比較し、 $TW > Ver r$  のときハイレベルを出力し、 $TW < Ver r$  のときローレベルを出力する。この結果、PWM コンパレータ 51 から出力される信号 VPMW は、ハイレベルとローレベルを繰り返すパルス幅変調された信号（以下 PWM 信号という）となる。つまり、PWM 信号 VPMW のハイ、ローのデューティは、誤差電圧 Ver r に基づいて決定されることになる。

【 0 0 2 8 】

降圧型 DC - DC コンバータ 10 は、同期整流方式のスイッチングレギュレータであっ

50

て、入力端子101に入力された入力電圧VDDを降圧して出力端子100に出力する。降圧型DC-DCコンバータ10の入出力は、そのまま電源装置1の入出力となっている。降圧型DC-DCコンバータ10は、メインスイッチトランジスタM1、同期整流用スイッチトランジスタM2、インダクタL1、出力コンデンサC1、スイッチングドライバ回路6を含む。

#### 【0029】

メインスイッチトランジスタM1であるP型MOSトランジスタは、そのソース端子が入力端子101に接続されており、そのドレイン端子が接続部Lxを介してインダクタL1の一端に接続されている。また、同期整流用スイッチトランジスタM2であるN型MOSトランジスタは、そのソース端子が接地され、ドレイン端子が、メインスイッチトランジスタM1であるP型MOSトランジスタのドレイン端子に接続されている。両MOSトランジスタのゲート端子には、スイッチングドライバ回路6からの出力がそれぞれ入力されている。

10

#### 【0030】

上記のように、入力端子101と接地電圧GNDとの間にはメインスイッチングトランジスタM1と同期整流用スイッチトランジスタM2が直列に接続されている。出力端子100と接地電圧GNDとの間には、抵抗R1及びR2が直列に接続され、抵抗R1とR2との接続部から分圧電圧Vfbが出力される。

#### 【0031】

スイッチングドライバ回路6は、降圧モード時において、PWM信号VPMWがハイレベルの期間、メインスイッチトランジスタM1をオンし、同期整流用スイッチトランジスタM2をオンする。また、PWM信号VPMWがローレベルの期間、メインスイッチトランジスタM1をオンし、同期整流用スイッチトランジスタM2をオフする。このようにしてスイッチトランジスタM1、M2をPWM信号によって交互にオンオフすることにより、インダクタL1でエネルギー変換を行うスイッチングレギュレータとして動作する。インダクタL1および出力コンデンサC1は出力フィルタを構成し、出力端子100からは、入力電圧VDDが降圧された直流電圧が出力される。

20

#### 【0032】

スイッチングドライバ回路6には、2つのモードを切り替える信号がモード制御回路7から電流制御回路9を介して入力されており、バイパスモードでの動作中は、メインスイッチM1および同期整流用スイッチM2両方のスイッチをオフさせる。

30

#### 【0033】

降圧型DC-DCコンバータ10の2つのスイッチトランジスタM1、M2のオンオフを制御するPWM信号VPMWは、出力電圧VOUTをフィードバックして得られた誤差電圧Verrをもとに決定されているため、出力電圧VOUTは、基準電圧Vrefによって決まる一定値に保たれる。すなわち、出力電圧VOUTが低下すると、誤差増幅回路3の出力信号Verrの電圧が上昇し、PWM信号発生回路5の出力パルス幅が大きくなって、スイッチングトランジスタM1がオンする時間の割合を増加させることで出力電圧VOUTを上昇させる。逆に、出力電圧VOUTが上昇した場合は、前記と逆の動作を行って出力電圧VOUTを低下させ、出力電圧VOUTが常に一定の電圧に維持される。

40

#### 【0034】

バイパススイッチM3はN型MOSトランジスタであって、そのゲート端子には、上述したように制御(コントロール)信号が与えられる。このバイパススイッチM3のソース端子は入力端子101に接続されており、ドレイン端子は出力端子100に接続されている。従って、MOSトランジスタがオンすると、入力端子101と出力端子100は導通状態となり、出力端子には入力電圧VDDにほぼ等しい電圧が出力されることになる。厳密には、MOSトランジスタのオン抵抗による電圧降下が存在するため、出力端子100に出力される電圧は入力電圧VDDよりも若干低くなる場合もある。このようにバイパススイッチM3がオンすることによってバイパスモードが実現される。

#### 【0035】

50

ところで、この実施形態においては、誤差増幅回路3の反転入力端には分圧電圧 $V_{fb}$ が入力され、非反転入力端には選択回路4を介して基準電圧 $V_{ref}$ が入力される。出力端子100と接地電圧 $GND$ との間には、抵抗 $R_3$ 及び $R_4$ が直列に接続され、抵抗 $R_3$ と $R_4$ との接続部から分圧電圧 $V_b$ が出力される。この分圧電圧 $V_b$ は選択回路4を介して非反転入力端に与えられる。

【0036】

選択回路4は、スイッチ $SW_1$ 、 $SW_2$ を含み、スイッチ $SW_1$ を介して基準電圧発生回路2からの出力である基準電圧 $V_{ref}$ が誤差増幅回路3の非反転入力端に与えられる。また、スイッチ $SW_2$ は、抵抗 $R_3$ と $R_4$ との接続部と接続され、分圧電圧 $V_b$ が、スイッチ $SW_2$ を介して誤差増幅回路3の非反転入力端に与えられる。

10

【0037】

この選択回路4は、モード制御回路7からの信号により制御され、バイパススイッチ $M_3$ が選択されている時には、 $SW_1$ がオフ、 $SW_2$ がオンになり、分圧電圧 $V_b$ が、スイッチ $SW_2$ を介して誤差増幅回路3の非反転入力端に与えられる。

【0038】

一方、モード制御回路7がバイパススイッチ $M_3$ のオフを選択している時には、 $SW_1$ がオン、 $SW_2$ がオフになり、基準電圧回路2の基準電圧 $V_{ref}$ が、スイッチ $SW_1$ を介して誤差増幅回路3の非反転入力端に与えられる。

【0039】

抵抗 $R_3$ と $R_4$ は、降圧型 $DC-DC$ コンバータの設定電圧の帰還率以上の分圧比に設定されている。例えば、 $R_1$ と $R_2$ が3対1の分圧比である場合、 $R_3$ と $R_4$ は2.5対1の分圧比に設定されている。

20

【0040】

このため、選択回路4が $SW_1$ がオフ、 $SW_2$ をオンとなるように制御し、誤差増幅回路3の反転入力端には分圧電圧 $V_{fb}$ が入力され、非反転入力端には選択回路4を介して分圧電圧 $V_b$ が入力されると、抵抗 $R_3$ と $R_4$ は、降圧型 $DC-DC$ コンバータ10の設定電圧の帰還率以上の分圧比に設定されているので、この誤差増幅回路3の出力は反転固定されることになる。即ち、バイパススイッチ $M_3$ が選択されている時には、誤差増幅回路3の出力は、ハイに固定されることになる。

【0041】

また、スイッチングトランジスタ $M_1$ と同期整流用スイッチトランジスタ $M_2$ の接続部からの出力が電流制御回路9に与えられ、電流制御回路9にて接続部 $L_x$ への電流値を測定し、同期整流用スイッチトランジスタ $M_2$ への出力とは逆方向の電流制限回路として機能する。即ち、接続部 $L_x$ が所定値以上になると、電流制御回路9は同期整流用トランジスタ $M_2$ をオフするように、ドライブ回路6に信号を送る。この電流制御回路9は、通常は、トランジスタの破壊防止の電圧に設定され、バイパススイッチ $M_3$ が選択されている時には、オーバーシュート防止用の電圧に設定されている。このオーバーシュート防止用の電圧は、破壊防止の電圧の $1/2 \sim 1/4$ の範囲に設定され、容量 $C_1$ のディスチャージ時間に応じて設定される。このオーバーシュートの量は要求される特性値に応じて調整すればよい。

30

40

【0042】

なお、降圧型 $DC-DC$ コンバータ10において、インダクタ $L_1$ 及びコンデンサ $C_1$ を除く各回路を1つのICに集積するようにしてもよい。

【0043】

以上のように構成された電源装置1の動作を、ある時刻において降圧モードからバイパスモードに切り替えられ、再度降圧モードに切り替わる場合について図3を参照して説明する。

【0044】

図3(a)~(e)は、図1の電源装置1における各端子の電圧の時間波形を示す図である。図3において、時間軸のスケールは、見やすさのために、実際の時間軸とは異なっ

50

ている。

【 0 0 4 5 】

図 3 ( a ) は、モード制御回路 7 から与えられるコントロール信号の時間波形を表す。時刻  $T_0 \sim T_1$  において、コントロール信号はハイレベルが出力されている。このときバイパススイッチ  $M_3$  はオフし、電源装置 1 は降圧モードで動作する。

【 0 0 4 6 】

図 3 ( b ) は、基準電圧  $V_{REF}$  および出力電圧  $V_{out}$  を示す。時刻  $T_0 \sim T_1$  の降圧モードで動作する期間中、基準電圧回路 2 からの基準電圧  $V_{ref}$  が与えられ、バイパスモードで動作する時には、降圧型 DC - DC コンバータ 10 の設定電圧の帰還率以上の分圧比に設定された抵抗  $R_3$  と  $R_4$  の接続部の電圧  $V_b$  が与えられる。

10

【 0 0 4 7 】

出力電圧  $V_{out}$  と基準電圧  $V_{ref}$  は、 $V_{out} = V_{ref} \times (R_1 + R_2) / R_2$  が成り立つように制御される。図 3 では、 $R_1$  対  $R_2$  は 3 対 1 の分圧比に設定した例を示している。また、 $R_3$  対  $R_4$  は 2 . 5 対 1 の分圧比に設定した例を示している。

【 0 0 4 8 】

図 3 ( c ) は、誤差電圧  $V_{err}$  の時間波形を示す図である。時刻  $T_0 \sim T_1$  においては、 $V_{out} = V_{ref} \times (R_1 + R_2) / R_2$  が成り立つように、その値はほぼ一定に保たれている。

【 0 0 4 9 】

図 3 ( d ) は、誤差電圧  $V_{err}$  と三角波信号  $TW$  の時間波形を示す図である。図 3 ( e ) は PWM 信号発生回路 5 の出力波形を示す図であり、図 3 ( d ) の誤差電圧  $V_{err}$  と三角波電圧  $TW$  によって決定されている。

20

【 0 0 5 0 】

図 3 ( a ) に示すように、時刻  $T_1$  にコントロール信号が下げられると、バイパススイッチ  $M_3$  がオンしてバイパスモードに移行する。同時にコントロール信号によってドライバ回路 6 が制御され、メインスイッチ  $M_1$  および同期整流用スイッチ  $M_2$  の両方がオフされる。さらに、コントロール信号が選択回路 4 に与えられ、 $SW_1$  がオフ、 $SW_2$  をオンとなるように制御され、誤差増幅回路 3 の反転入力端には分圧電圧  $V_b$  が入力される。

【 0 0 5 1 】

バイパススイッチ  $M_3$  がオンされると、図 3 ( b ) に示すように、電源装置 1 の出力電圧  $V_{OUT}$  は、入力電圧  $V_{DD}$  にほぼ等しい電圧にまで上昇する。また、誤差増幅回路 3 の反転入力端に与えられる基準電圧として、設定電圧の帰還率以上の分圧電圧  $V_b$  が入力される。

30

【 0 0 5 2 】

時刻  $T_1 \sim T_2$  においては、誤差増幅回路 3 の反転入力端には分圧電圧  $V_{fb}$  が入力され、非反転入力端には選択回路 4 を介して分圧電圧  $V_b$  が入力される。抵抗  $R_3$  と  $R_4$  は、降圧型 DC - DC コンバータ 10 の設定電圧の帰還率以上の分圧比に設定されているので、この誤差増幅回路 3 の出力は反転固定されることになる。即ち、バイパススイッチ  $M_3$  が選択されている時刻  $T_1 \sim T_2$  においては、誤差増幅回路 3 の出力  $V_{err}$  は、ハイレベルに固定されることになる。したがって、時刻  $T_1 \sim T_2$  においては、図 3 ( d )、( e ) に示すように、PWM 信号  $V_{PMW}$  はローレベルになっている。

40

【 0 0 5 3 】

時刻  $T_2$  にこのコントロール信号が再びハイレベルとなり、バイパススイッチ  $M_3$  がオフされて、降圧モードへの復帰が指示される。ドライバ回路 6 はコントロール信号がハイレベルになると、PWM 信号  $V_{PMW}$  にもとづいてメインスイッチトランジスタ  $M_1$  および同期整流用スイッチトランジスタ  $M_2$  のスイッチング動作を再開する。また、誤差増幅回路 3 の反転入力端には分圧電圧  $V_{fb}$  が入力され、非反転入力端には選択回路 4 を介して基準電圧発生回路 2 からの基準電圧  $V_{ref}$  が入力される。

【 0 0 5 4 】

時刻  $T_2$  に PWM 信号  $V_{PMW}$  はローレベルであるため、ドライバ回路 6 によってメイ

50

ンスイッチトランジスタM1および同期整流用スイッチトランジスタM2のスイッチングが再開される際に、同期整流用スイッチトランジスタM2は完全にオフした状態からスタートする。その後、図3(d)に示すように、誤差増幅回路3がハイ側から動作するので、応答性よくPWM信号VPMWのデューティが大きくなり、同期整流用スイッチトランジスタM2がオンし、出力電圧VOUTを安定に変化させることができる。

【0055】

このように、この実施の形態にかかる電源装置1では、バイパスモードで動作している間、誤差増幅回路3をハイに固定させている。その結果、再度降圧モードへ切り替える際に、同期整流用スイッチトランジスタM2はオフからスタートするため、切り替え時に出力コンデンサC1に蓄えられた電荷が過剰に流れ出すことがなくなり、出力電圧VOUTのオーバーシュートを抑制することができる。また、誤差増幅回路3がハイに固定されているので、応答性よくPWM信号VPMWのデューティが大きくなり、同期整流用スイッチトランジスタM2がオンし、出力電圧VOUTを安定に変化させることができる。

10

【0056】

なお、オーバーシュートを考慮する場合には、電流制御回路9により、出力側の電流値により、同期整流用スイッチM2をオフするタイミングを制御して対応させればよい。

【0057】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。この発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

20

【産業上の利用可能性】

【0058】

この発明は、携帯電話、PDA(Personal Digital Assistance)等のバッテリーで動作する情報端末に利用できる。

【図面の簡単な説明】

【0059】

【図1】本発明の実施の形態に係る電源装置の構成を示すブロック回路図である。

【図2】この発明に用いられるPWM信号発生回路の一例を示すブロック回路図である。

【図3】図3(a)~(e)は、この発明の実施形態における各端子の電圧の時間波形を示す図である。

30

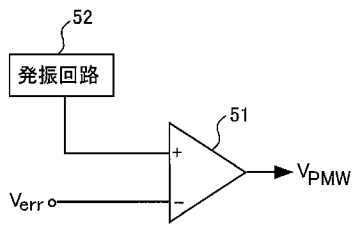
【符号の説明】

【0060】

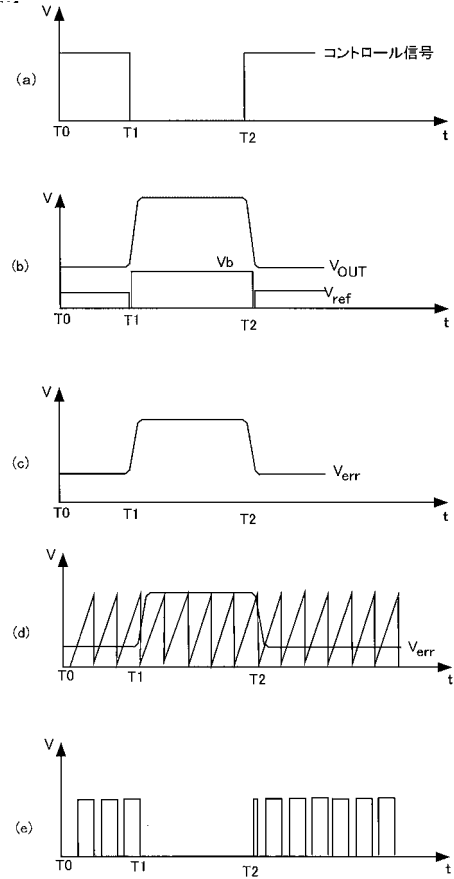
M1 メインスイッチトランジスタ、M2 同期整流用スイッチトランジスタ、M3 バイパススイッチ、2 基準電圧発生回路、3 誤差増幅器、4 選択回路、5 PWM信号発生回路、6 スwitchングドライブ回路、7 モード制御回路、8 ドライバ、9 電流制御回路、10 降圧型DC-DCコンバータ、100 出力端子、101 入力端子。



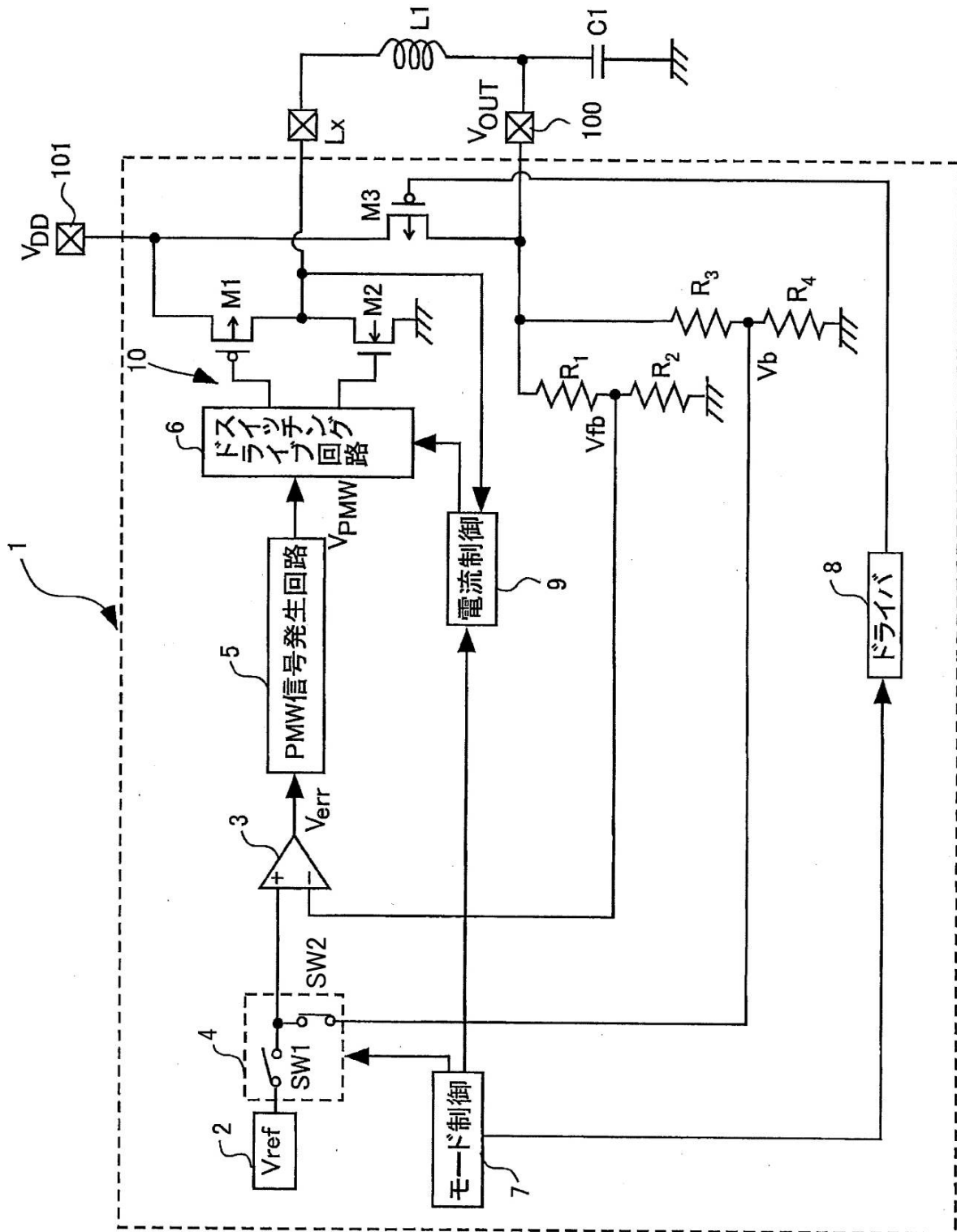
【図2】



【図3】



【図1】



---

フロントページの続き

(56)参考文献 特開2006-50888(JP,A)  
特開2008-43086(JP,A)  
特開2002-64975(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H02M 3/00 - 3/44