

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6514465号
(P6514465)

(45) 発行日 令和1年5月15日(2019.5.15)

(24) 登録日 平成31年4月19日(2019.4.19)

(51) Int.Cl.

G05B 13/04 (2006.01)

F 1

G 05 B 13/04

請求項の数 14 外国語出願 (全 17 頁)

(21) 出願番号 特願2014-181828 (P2014-181828)
 (22) 出願日 平成26年9月8日 (2014.9.8)
 (65) 公開番号 特開2015-57697 (P2015-57697A)
 (43) 公開日 平成27年3月26日 (2015.3.26)
 審査請求日 平成29年9月4日 (2017.9.4)
 (31) 優先権主張番号 14/028, 368
 (32) 優先日 平成25年9月16日 (2013.9.16)
 (33) 優先権主張国 米国(US)

(73) 特許権者 390041542
 ゼネラル・エレクトリック・カンパニー
 アメリカ合衆国、ニューヨーク州 123
 45、スケネクタディ、リバーロード、1
 番
 (74) 代理人 100137545
 弁理士 荒川 聰志
 (74) 代理人 100105588
 弁理士 小倉 博
 (74) 代理人 100129779
 弁理士 黒川 俊久
 (74) 代理人 100113974
 弁理士 田中 拓人

最終頁に続く

(54) 【発明の名称】制御システムシミュレーションシステムおよび方法

(57) 【特許請求の範囲】

【請求項 1】

複数の仮想コントローラを用いて、産業用システムの動作をシミュレートするシミュレーションシステム内の1つまたは複数のプロセッサによって実行可能な命令を記憶する非一時的で有形のコンピュータ可読媒体であって、

前記命令は、

前記1つまたは複数のプロセッサを用いて、前記シミュレーションシステム内のシミュレーションステップを実行するシミュレーション命令を、シミュレーションエグゼクティブから受信する命令であって、前記産業用システムの動作は、前記シミュレーションステップを実行した結果に少なくとも部分的に基づいて制御される、命令と、

前記1つまたは複数のプロセッサを用いて、前記シミュレーションステップの実行を用いるために、前記複数の仮想コントローラから第1の仮想コントローラのサブセットを決定する命令であって、前記複数の仮想コントローラのうちの少なくとも1つは、異なる実行期間を有する、命令と、

前記1つまたは複数のプロセッサを用いて、前記第1の仮想コントローラのサブセットが、1つまたは複数の従前のシミュレーションステップの実行を完了したか否かを判定する命令と、

前記1つまたは複数のプロセッサを用いて、前記第1の仮想コントローラのサブセットが前記シミュレーションステップを並列に実行可能にするために、前記第1の仮想コントローラのサブセットが前記1つまたは複数の従前のシミュレーションステップの実行を

10

20

完了すると、前記第1の仮想コントローラのサブセットのそれぞれに前記シミュレーションステップの実行を開始するように命令する命令と、

前記1つまたは複数のプロセッサを用いて、前記シミュレーションエグゼクティブが、前記シミュレーションステップの実行が完了されたか否かにかかわらず、前記シミュレーションステップの直後に、次のシミュレーションステップの実行を前記シミュレーションシステムに命令で可能にするために、前記第1の仮想コントローラのサブセットのそれぞれで前記シミュレーションステップが開始されると、前記シミュレーションエグゼクティブに開始完了ステータスを送信する命令と、

を含む、

コンピュータ可読媒体。

10

【請求項2】

前記命令する命令は、前記第1の仮想コントローラのサブセットのそれぞれに、別個のコンピューティングスレッドにおいて、前記シミュレーションステップを始動させる命令を含む、請求項1に記載のコンピュータ可読媒体。

【請求項3】

前記命令する命令は、前記第1の仮想コントローラのサブセットのそれぞれに、別個の処理コアにおいて、前記シミュレーションステップを始動させる命令を含む、請求項1に記載のコンピュータ可読媒体。

【請求項4】

前記命令する命令は、前記第1の仮想コントローラのサブセットに、前記シミュレーションステップを順次始動させる命令を含む、請求項1に記載のコンピュータ可読媒体。

20

【請求項5】

前記1つまたは複数のプロセッサを用いて、前記1つまたは複数の従前のシミュレーションステップの結果に少なくとも部分的に基づいて、前記第1の仮想コントローラのサブセットが前記シミュレーションステップを実行可能にするために、前記シミュレーション命令を受信したときに、共有メモリから前記1つまたは複数の従前のシミュレーションステップの結果を前記第1の仮想コントローラのサブセットが読み出す命令を含む、請求項1に記載のコンピュータ可読媒体。

【請求項6】

前記1つまたは複数のプロセッサを用いて、第2の仮想コントローラのサブセットが前記シミュレーションステップの結果に少なくとも部分的に基づいて、前記次のシミュレーションステップを実行可能にするために、前記第1の仮想コントローラのサブセットのそれぞれが、前記シミュレーションステップの結果を共有メモリに書き込む命令を含む、請求項1に記載のコンピュータ可読媒体。

30

【請求項7】

前記1つまたは複数のプロセッサを用いて、前記複数の仮想コントローラに、前記シミュレーションステップ、前記1つまたは複数の従前のシミュレーションステップ、前記次のシミュレーションステップ、またはこれらの組み合わせを、前記産業用システムの動作とは非同期で実行させる命令を含む、請求項1に記載のコンピュータ可読媒体。

【請求項8】

40

複数の仮想コントローラを用いて、産業用システムの動作をシミュレートするシミュレーションシステムを動作させる方法であって、

前記シミュレーションシステム内の仲介物を用いて、前記シミュレーションシステム内のシミュレーションステップを実行するシミュレーション命令を、シミュレーションエグゼクティブから受信するステップであって、前記産業用システムの動作は、前記シミュレーションステップを実行した結果に少なくとも部分的に基づいて制御される、ステップと、

前記仲介物を用いて、前記シミュレーションステップの実行を用いるために、前記複数の仮想コントローラから第1の仮想コントローラのサブセットを決定するステップと、

前記仲介物を用いて、前記第1の仮想コントローラのサブセットが、1つまたは複数の

50

従前のシミュレーションステップの実行を完了したか否かを判定するステップと、

前記仲介物を用いて、前記第1の仮想コントローラのサブセットのそれぞれが前記1つまたは複数の従前のシミュレーションステップの実行を完了すると、前記第1の仮想コントローラのサブセットのそれぞれに前記シミュレーションステップの実行を開始するよう命今するステップと、

前記仲介物を用いて、前記シミュレーションステップの実行が完了されたか否かにかかわらず、前記第1の仮想コントローラのサブセットのそれぞれで前記シミュレーションステップが開始されると、前記シミュレーションエグゼクティブに開始完了ステータスを送信するステップと、

を含む、方法。

10

【請求項9】

前記命今するステップは、前記第1の仮想コントローラのサブセットのそれぞれに、別個のコンピューティングスレッドにおいて、前記シミュレーションステップを始動するよう命今するステップを含む、請求項8に記載の方法。

【請求項10】

前記命今するステップは、前記第1の仮想コントローラのサブセットのそれぞれに、別個の処理コアにおいて、前記シミュレーションステップを始動させるよう命今するステップを含む、請求項8に記載の方法。

【請求項11】

前記仲介物を用いて、前記1つまたは複数の従前のシミュレーションステップの結果に少なくとも部分的に基づいて、前記第1の仮想コントローラのサブセットが前記シミュレーションステップを実行可能にするために、前記シミュレーション命令を受信したときに、共有メモリから前記1つまたは複数の従前のシミュレーションステップの結果を前記第1の仮想コントローラのサブセットが読み出すように命今するステップを含む、請求項8に記載の方法。

20

【請求項12】

産業システム内の機器の動作を制御する複数のコントローラを備える制御システムと、前記制御システムの通信可能に結合され、前記産業システムの同長をシミュレーションするシミュレーションシステムと、

を備える産業システムであって、

30

前記シミュレーションシステムは、

前記シミュレーションシステムの動作を調整するように構成されるシミュレーションエグゼクティブと、

複数の仮想コントローラであって、前記複数の仮想コントローラのそれぞれが、前記複数のコントローラと前記機器の任意の組み合わせの動作をモデリングしたモデルを用いるように構成された、複数の仮想コントローラと、

前記シミュレーションエグゼクティブおよび前記複数の仮想コントローラのそれぞれに通信可能に結合された通信インターフェースと、

を含み、

前記通信インターフェースは、

40

シミュレーションステップを実行するシミュレーション命令を、シミュレーションエグゼクティブから受信し、

第2の仮想コントローラのサブセットが従前のシミュレーションステップの実行を続いている間に、第1の仮想コントローラのサブセットに前記シミュレーションステップの始動するよう命今し、

前記シミュレーションステップの実行が完了されたか否かにかかわらず、前記第1の仮想コントローラのサブセットのそれぞれで前記シミュレーションステップが始動されると、前記シミュレーションエグゼクティブに開始完了ステータスを送信する

ように構成される、

産業システム。

50

【請求項 1 3】

前記モデルが、

前記産業システム内の前記機器の動作をモデリングするように構成されたコンポーネントモデル、

前記複数のコントローラのうちの少なくとも 1 つの動作をモデリングするように構成されたコントローラモデル、

前記産業システム内のプロセスの動作をモデリングするように構成されたプロセスモデル、または、

これらの任意の組み合わせ

を含む、請求項 1_2 に記載の産業システム。

10

【請求項 1 4】

前記複数のコントローラのそれぞれに通信可能に結合された共有メモリを備え、

前記第 1 の仮想コントローラのサブセットは、

前記シミュレーションステップの実行の完了後に、前記シミュレーションステップの実行結果を前記共有メモリに格納し、

前記シミュレーションステップの実行前に、前記共有メモリから従前のシミュレーションステップの実行結果の少なくとも一部を取得する

ように構成されている、

請求項 1_2 に記載の産業システム。

20

【発明の詳細な説明】

【技術分野】

【0001】

本明細書で開示される主題は、一般に、シミュレーションシステムに関し、より具体的には、プラント、機器、およびプロセスを制御するときに有用な制御システムの動作をシミュレートするために使用されるシミュレーションシステムに関する。

【背景技術】

【0002】

プロセス、プラント、および機器用の制御システムは、プロセス、プラント、および機器を制御システムがどのようにモニタし制御するかを構成するいろいろなロジックを含みうる。たとえば、制御システムは、プロセス、プラント、および / または機器をモニタし制御するように設計されたコントローラを含みうる。制御システムの動作を改善するために、仮想コントローラ、コンポーネントモデル、プロセスモデル、またはその任意の組合せを含むシミュレーションシステムは、制御システムの動作をシミュレートするために利用されうる。したがって、こうしたシミュレーションシステムのシミュレーションロジックを改善することが有益である。

30

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】米国特許出願公開第 2012 / 0162235 号明細書

40

【発明の概要】

【0004】

最初に特許請求された発明と範囲が等しいいくつかの実施形態が以下で要約される。これらの実施形態は、特許請求される発明の範囲を制限するのではなく、むしろ、これらの実施形態は、本発明の考えられる形態の簡潔な要約を提供することだけを意図される。実際には、本発明は、以下で述べる実施形態と同様であるかまたは異なる場合がある種々の形態を包含しうる。

【0005】

第 1 の実施形態では、非一時的で有形のコンピュータ可読媒体は、シミュレーションを実施するシミュレーションシステム内のプロセッサによって実行可能な命令を含みうる。

50

命令は、複数の仮想コントローラが直前のシミュレーションステップを完了するのを待ち、複数の仮想コントローラのそれからの直前のシミュレーションステップの結果を共有メモリに書き込み、複数の仮想コントローラのそれに対する入力を共有メモリから読み出し、複数の仮想コントローラのそれの仮想コントローラ上でシミュレーションステップを始動し、複数の仮想コントローラのそれの仮想コントローラにおいてシミュレーションステップを始動すると、シミュレーションの完了を示すように構成されうる。複数の仮想コントローラは、複数のシミュレーションステップを有するコントローラモデルを含み、命令は、プロセッサによって並列に実行されるように構成される。

【0006】

第2の実施形態では、シミュレーションシステム内で通信パッケージを動作させる方法は、複数の仮想コントローラ上でシミュレーションステップを実行する命令をシミュレーションエグゼクティブから受信することを含み、複数の仮想コントローラのそれぞれは、複数のシミュレーションステップを含むコントローラモデルを含む。方法は、複数の仮想コントローラのそれぞれが直前のシミュレーションステップを完了するのを待つこと、直前のシミュレーションステップの結果を共有メモリに書き込むよう複数の仮想コントローラのそれに指示すること、共有メモリから入力を読み出すよう複数の仮想コントローラのそれに指示すること、複数の仮想コントローラのそれがシミュレーションステップを並列に実行することを可能にするシミュレーションステップの実行を開始するよう複数の仮想コントローラのそれに指示すること、および、複数の仮想コントローラがシミュレーションステップを完了するのを待つことなくシミュレーションエグゼクティブに完了ステータスを送信することをさらに含む。

【0007】

第3の実施形態では、制御システムの動作をシミュレートするシミュレーションシステムは、プロセッサを含み、プロセッサは、シミュレーションシステムの動作を調整するシミュレーションエグゼクティブ、および、複数の仮想コントローラを実行することができ、複数の仮想コントローラのそれは、物理的コントローラの動作をシミュレートする複数のシミュレーションステップを含むコントローラモデルを含み、複数の仮想コントローラのそれは、複数の仮想コントローラの他の仮想コントローラと並列にシミュレーションステップ実行する。プロセッサはまた、シミュレーションエグゼクティブおよび複数の仮想コントローラに通信可能に結合された通信インターフェースを実行することができ、通信インターフェースは、シミュレーションステップを実行する命令をシミュレーションエグゼクティブから受信し、シミュレーションステップの実行を並列に開始するよう複数の仮想コントローラのそれに指示し、複数の仮想コントローラのそれの仮想コントローラにおいてシミュレーションステップの実行を開始すると、シミュレーションエグゼクティブに完了ステータスを送信する。

【0008】

本発明のこれらのまた他の特徴、態様、および利点は、以下の詳細な説明が添付図面を参照して読まれるとよりよく理解される。添付図面において、同じ記号は、図面全体を通して同じ部品を示す。

【図面の簡単な説明】

【図1】ある実施形態による制御システムを含む産業用プラントのブロック図である。
 【図2】ある実施形態による図1の制御システムをシミュレートするのに適したシミュレーションシステムのブロック図である。
 【図3】ある実施形態による図2に示すシミュレーションシステムについての情報の流れ図である。

【図4】ある実施形態による物理的コントローラからの捕捉状態を受信する仮想コントローラのブロック図である。

【図5】ある実施形態による図2に示すシミュレーションシステムについての情報の流れ図である。

10

20

30

40

50

【図6】ある実施形態による図2に示すシミュレーションシステムについての設定ディスプレイである。

【図7】ある実施形態による、順次モードが選択されるときの図2に示すシミュレーションシステムの動作を示すディスプレイである。

【図8】ある実施形態による、並列モードが選択されるときの図2に示すシミュレーションシステムの動作を示すディスプレイである。

【発明を実施するための形態】

【0010】

本発明の1つまたは複数の特定の実施形態が以下で述べられる。これらの実施形態の簡潔な説明を提供しようとして、実際の実施態様の全ての特徴が本明細書で述べられない場合がある。任意のこうした実際の実施態様の開発時に、任意の工学または設計プロジェクトの場合と同様に、多数の実施態様固有の決定が行われて、実施態様ごとに変動する場合があるシステム関連制約およびビジネス関連制約に関する遵守などの開発者の特定の目標を達成しなければならないことが認識されるべきである。さらに、こうした開発努力は、複雑でかつ時間がかかるが、それでも、本開示の利益を受ける当業者にとって、設計、作製、および製造についての日常の仕事であることになることが認識されるべきである。

10

【0011】

本発明の種々の実施形態の所定の要素を導入するとき、冠詞「ある（a）」、「ある（an）」、「その（the）」、および「前記（said）」は、その要素の1つまたは複数が存在することを意味することを意図される。用語「備える（comprising）」、「含む（including）」、および「有する（having）」は、包含的であることを意図され、また、挙げる要素以外のさらなる要素が存在することを意味する。

20

【0012】

一般に、制御システムは、プロセス（たとえば、産業用プロセス）、プラント、および／または機器をモニタしかつ／または制御するのに適した種々のコントローラ（たとえば、産業用コントローラ）を含む。たとえば、コントローラは運転部や、ガスタービンシステム、蒸気タービンシステム、風力タービンシステム、水力タービンシステム、発電システム、統合ガス化コンバインドサイクルシステム、またはその任意の組合せなどの産業システム内でのプロセスなどの、他のコンポーネントの動作をモニタし、制御することができる。

30

【0013】

制御システム、プロセス、プラント、かつ／または機器の動作は、ワークステーションや他のコンピューティングデバイス上で作動するシミュレーションシステムにより、シミュレートされうる。いくつかの実施形態では、シミュレーションは、プロセス、プラント、または機器の一部の解析をステップごとに可能にするように進行する（たとえば、離散的な数の所望のステップまで実行する）ことができる。たとえば、物理的コントローラによって実施される制御アクションまたはアクションのシーケンスは、仮想コントローラにおいて最初にシミュレートしうる。したがって、シミュレーションシステムは、種々のモデルを含むことができ、種々のモデルはそれぞれ、物理的コントローラ、コンポーネント、およびプロセスの動作をシミュレートするのに適する複数のシミュレーションステップを含む。いくつかの実施形態では、シミュレーションシステムは、シミュレーションステップを順次実行しうる。たとえば、シミュレーションシステムは、第1のシミュレーションステップを実行し、第1のシミュレーションステップが完了するのを待ち、第2のシミュレーションステップを実行し、第2のシミュレーションステップが完了するのを待ちうる、などである。しかし、マルチスレッド式プロセッサおよびマルチコアプロセッサなどの処理アーキテクチャにおける進歩をより効率的に利用することによってシミュレーションシステムのシミュレーション効率を改善することが有利であることになる。

40

【0014】

したがって、本開示は、一実施形態では、シミュレーションを実施するシミュレーション

50

ンシステム内のプロセッサによって実行可能な命令を含む非一時的で有形のコンピュータ可読媒体を含む。命令は、複数の仮想コントローラが直前のシミュレーションステップを完了するのを待ち、複数の仮想コントローラのそれぞれからの直前のシミュレーションステップの結果を共有メモリに書き込み、複数の仮想コントローラのそれぞれに対する入力を共有メモリから読み出し、複数の仮想コントローラのそれぞれの仮想コントローラ上でシミュレーションステップを始動し、複数の仮想コントローラのそれぞれの仮想コントローラにおいてシミュレーションステップを始動すると、シミュレーションの完了を示すように構成されうる。複数の仮想コントローラは、複数のシミュレーションステップを有するコントローラモデルを含み、命令は、プロセッサによって並列に実行されるように構成される。換言すれば、シミュレーションステップを順次実行する代わりに、シミュレーションステップは、並列に実行されて、シミュレーションシステムのシミュレーション効率を改善しうる。いくつかの実施形態では、これは、シミュレーションシステムが、リアルタイム動作より実質的に速く動作をシミュレートすることを可能にしうる。いくつかの新規な技法が以下で述べられ、いくつかの新規な技法は、たとえば物理的コントローラに関連する並列分岐をシミュレートするとき、シミュレーション時間および／またはメモリ／処理制約を改善しうる。認識されうるよう、これはまた、試験の効率、コンポーネントの妥当性検証、および同様なものを改善しうる。

【0015】

前置きとして、図1は、産業用制御システム12に結合された産業用システム10（たとえば、発電プラント）の一実施形態を示す。産業用システム10が述べられるが、本明細書で述べる技法は、他のプロセス、プラント、または機器に適合しうる。示すように、産業用システム10は、プロセス14、タービン16、および発電コンポーネント18を含む。産業用システム10の他の実施形態は、ガス化装置、ガス処理（たとえば、酸性ガス除去）システム、空気分離ユニット、圧縮機、ギア、ターボ膨張器、ポンプ、モータ、発電機、ファン、プロア、攪拌機、混合器、遠心機、パルプリファイナ、ボールミル、破碎機／微粉碎機、押出し機、ペレタイザ、冷却塔／熱交換器ファン、および同様なものなどの他のプロセスおよびコンポーネントを含みうる。

【0016】

さらに、示す実施形態では、プロセス14、タービン16、および発電コンポーネント18は、任意の数のセンサ20およびアクチュエータ／モータ22を含みうる。より具体的には、センサ20は、プロセス状態に関する情報を提供しうる。たとえば、センサは、温度、圧力、速度、流体流量、振動、雑音、排気ガス、電力出力、クリアランス、または任意の他の適したパラメータをモニタしうる。アクチュエータ22は、入力信号に応答して機械的アクションを実施しうる。たとえば、アクチュエータ22は、燃料噴射率、希釈液または水噴射率、冷媒流量、電力出力レベル、速度、流量、クリアランスなどを制御しうる。示すように、センサ20およびアクチュエータ22は、入力／出力24を介して制御システム12と通信状態にある。より具体的には、センサ20およびアクチュエータ22は、産業用システム10のモニタリングおよび制御を容易にするためにコントローラ26（たとえば、プログラマブルロジックコントローラ）と通信状態にありうる。本明細書で使用されるように、コントローラ26は、「物理的コントローラ（physical controller）」と呼ばれうる。いくつかの実施形態では、コントローラ26は、ニューヨーク州スケネクタディ（Schenectady, New York）のGeneral Electric Companyによって入手可能にされるMark VIE（商標）コントローラまたはMark VIES（商標）コントローラでありうる。いくつかの実施形態では、1つのコントローラ26だけが使用される。別の実施形態では、3つのコントローラ（たとえば、R、S、Tコアコントローラ）が使用されて、強化された冗長性およびフェールオーバ能力を有する3重モジュール式冗長（triple modular redundant）（TMR）制御システム12を提供する。TMR制御システム12は、たとえば、3つのコアR、S、およびTの投票によって決定される出力によってタスクを実施しうる。他の実施形態では、4つ以上のコアが使用されうる。

10

20

30

40

50

【0017】

さらに、制御システム12は、デスクトップコンピュータ、ラップトップコンピュータ、または他の適したコンピューティングデバイスを含みうる1つまたは複数のワークステーション28に結合しそれと通信しうる。ワークステーション28は、オペレータが、制御システム12のコンポーネント(たとえば、コントローラ26および入力/出力24)をモニタすること、ならびに、制御システム12および産業用システム10の動作をシミュレートすることなどの種々の機能を実施することを可能にしうる。より具体的には、シミュレーションを容易にするために、1つまたは複数のワークステーションあるいは他のコンピューティングデバイス28は、シミュレーションシステムに含まれうる。すなわち、シミュレーションシステムは、さらなる計算能力を実現するために複数のコンピューティングデバイス28を含みうる。シミュレーションシステム30の一実施形態のブロック図が図2に示される。示すように、シミュレーションシステム30は、複数のコンピューティングデバイス28(たとえば、コンピューティングデバイス1、コンピューティングデバイス2、コンピューティングデバイスN)を含む。さらに、各コンピューティングデバイス28はプロセッサ32およびメモリ34を含む。いくつかの実施形態では、プロセッサ32は、マルチスレッド式プロセッサ、マルチコアプロセッサ、複数の離散的プロセッサ、またはその任意の組合せでありうる。したがって、コンピューティングデバイス28のそれぞれ、より具体的には、プロセッサ32およびメモリ34は、オペレータが、制御システム12のコンポーネント(たとえば、コントローラ26および入力/出力24)をモニタすること、ならびに、制御システム12および産業用システム10の動作をシミュレートすることなどの機能を実施することを可能にしうる。さらに、コンピューティングデバイス28のそれぞれは、イーサネット(登録商標)または同様なものなどのネットワーク35を介して他のコンピューティングデバイス28と通信可能に結合されうる。認識されうるよう、本明細書で述べる技法を利用することによって、シミュレーションシステム30の他の実施形態が、より少数のコンピューティングデバイス28を利用し、また、いくつかの実施形態では、1つのコンピューティングデバイス28だけを含みうる。

【0018】

制御システム12および産業用システム10の動作をシミュレートするために、シミュレーションシステム30は、仮想コントローラおよび種々のモデルを利用しうる。より具体的には、シミュレーションシステム30は、1つまたは複数の仮想コントローラを実行することによって制御システム12の動作を、また、1つまたは複数のコンポーネントモデルおよびプロセスモデルを実行することによって産業用システム10の動作をシミュレートしうる。シミュレーションシステム30内の情報の流れの一実施形態が図3に示される。示すように、シミュレーションシステム30は、シミュレーションエグゼクティブ38、モニタ40、仮想コントローラ42、コンポーネントモデル44、プロセスモデル46、および共有メモリ50を含む。いくつかの実施形態では、シミュレーションエグゼクティブ38、モニタ40、仮想コントローラ42、コンポーネントモデル44、およびプロセスモデル46は、プロセッサ32によって実行され、シミュレーションシステム30内の種々のコンピューティングデバイス28内のメモリ34に記憶されうる。たとえば、シミュレーションエグゼクティブ38は、第1のコンピューティングデバイスに記憶され、そこで実行され、一方、モニタ40および仮想コントローラ42のそれぞれは、第2のコンピューティングデバイスに記憶され、そこで実行されうる。さらに、共有メモリ50は、種々のコンピューティングデバイス28の物理的メモリ34を利用しうる。シミュレーションシステム30の所望の構成は、各コンピューティングデバイス28の計算および記憶能力ならびに仮想コントローラ42およびモデル(たとえば、コンポーネントモデル44およびプロセスモデル46)の計算および記憶要件などの種々の因子に基づいて調整されうる。したがって、シミュレーションシステム30は、種々の物理的コンピューティングデバイス28を区別することなく全体として以下で述べられる。

【0019】

示すように、シミュレーションエグゼクティブ38は、モニタ40に通信可能に結合さ

れて、シミュレーションエグゼクティブ38およびモニタ40が通信することを可能にする。たとえば、シミュレーションエグゼクティブ38は、命令をモニタ40に通信し、より一般的には、シミュレーションの管理および制御を実現しうる。さらに、モニタ40は、仮想コントローラ42、コンポーネントモデル44、およびプロセスモデル46に通信可能に結合して、モニタ40が、仮想コントローラ42、コンポーネントモデル44、およびプロセスモデル46の動作を制御することを可能にする。さらに、仮想コントローラ42、コンポーネントモデル44、およびプロセスモデル46は、共有メモリ50に結合して、仮想コントローラ42、コンポーネントモデル44、およびプロセスモデル46が、共有メモリ50に書き込みまた共有メモリ50から読み出すことを可能にしうる。

【0020】

10

より具体的には、シミュレーションエグゼクティブ38は、シミュレーションの実行を調整することに責を負いうる。換言すれば、シミュレーションエグゼクティブ38は、シミュレーションステップがそれぞれ異なる実行期間を有しうるため、シミュレーションステップの実行と実行との間の時間コヒーレンシを維持しうる。たとえば、コンポーネントモデル44は、10msの実行ステップまたは期間を有し、一方、仮想コントローラは、40、80、120、または160msの実行ステップまたは期間を有しうる。したがって、シミュレーションエグゼクティブ38は、特定のアクションを実施するよう、特定の仮想コントローラ42およびモデル（たとえば、コンポーネントモデル44およびプロセスモデル46）に指示しうる。たとえば、シミュレーションエグゼクティブ38は、仮想コントローラ42および制御プロセスステップを実行することなどの制御アクションを識別する命令を送信しうる。シミュレーションエグゼクティブ38と仮想コントローラ42または種々のモデルとの間での命令の通信を容易にするために、モニタ40は、仲介物として利用されうる。換言すれば、モニタ40は、通信インターフェースまたはシステムでありうる。より具体的には、モニタ40は、どの仮想コントローラ42またはモデルが、特定の制御アクションを実施するかを識別する命令をシミュレーションエグゼクティブ38から受信しうる。この命令に基づいて、モニタ40は、指定された制御アクションを実施するよう識別された仮想コントローラ42に指示しうる。したがって、いくつかの実施形態では、モニタ40は、同じコンピューティングデバイス28上に、デバイス28が実行するかまたは指示する仮想コントローラ42として含まれうる。さらに、複数のモニタ40が利用されうる。たとえば、いくつかの実施形態では、1つのモニタ40は、仮想コントローラ42またはモデル44、46を実行する各コンピューティングデバイス28上に含まれうる。さらに、シミュレーションエグゼクティブ38は、共有メモリ50に書き込むこと、および、共有メモリ50から読み出すことなどの他のアクションを実現しうる。いくつかの実施形態では、シミュレーションエグゼクティブ38は、ニューヨーク州スケネクタディのGeneral Electric Companyによって入手可能にされる加速式リアルタイムエンジンモデルインタラクティブシミュレーション（Accelerated Real Time Engine Model Interactive Simulation）（ARTEMIS）でありうる。

【0021】

20

上述したように、シミュレーションシステム30は、制御システム12または制御システム12のコンポーネントのシミュレーションを可能にするために仮想コントローラ42、コンポーネントモデル44、プロセスモデル46、およびその任意の組合せを含みうる。より具体的には、仮想コントローラ42は物理的コントローラ26の動作をシミュレートしうる。したがって、各仮想コントローラ42は、複数のシミュレーションステップまたはコンピュータ実行可能命令で作られたコントローラモデルを含みうる。いくつかの実施形態では、仮想コントローラ42は、かなりの忠実度で、Mark VIE（商標）コントローラおよび/またはMark VIES（商標）コントローラをシミュレートしうる。

【0022】

30

いくつかの実施形態では、仮想コントローラ42で実施されるシミュレーションは、ブ

40

口セス変数、状態変数、診断情報、アラーム情報、イベント情報、制御コマンド、および同様なものを含みうる、物理的コントローラ26の1つまたは複数の捕捉状態に少なくとも部分的に基づきうる。物理的コントローラ26から捕捉状態を受信する仮想コントローラ42の一実施形態は、図4に示される。示すように、物理的コントローラ26の捕捉状態52は、物理的コントローラ26のメモリ54に記憶される。捕捉状態52は、その後、仮想コントローラ42に通信されうる。たとえば、捕捉状態52は、デバッグ用設定点またはその組合せを使用することによって、所望の期間（たとえば、1、10、100、1000、またはそれより長いミリ秒）において、コントローラ26の1つまたは複数の実行ステップ後に捕捉されうる。捕捉状態52を受信した後、捕捉状態は、仮想コントローラ42において回復されうる。たとえば、仮想コントローラ42は、捕捉状態52に一致する対応するモデル状態を選択しうる。仮想コントローラ42は、その後、対応するモデル状態に少なくとも部分的に基づいてシミュレーションステップを実行しうる。

【0023】

同様に、各コンポーネントモデル44は、コンポーネント（たとえば、タービン16または発電コンポーネント18）の動作をモデル化し、各プロセスモデル46は、産業用システム10内のプロセス14の動作をモデル化し、各モデルは、複数のシミュレーションステップまたはコンピュータ実行可能命令で構成される。これらのモデルは、物理学に基づく技法などの第一原理（たとえば、低サイクル疲労（low cycle fatigue）（LCF）寿命予測モデル、計算流体力学（computational fluid dynamics）（CFD）モデル、有限要素解析（finite element analysis）（FEA）モデル、ソリッドモデル（たとえば、パラメトリックおよびノンパラメトリックモデリング）、および／または、3次元～2次元のFEAマッピングモデル）に基づきうる。したがって、いくつかの実施形態では、コンポーネントモデル44は、カルフォルニア州サンタアナ（Santa Ana, California）のMSC Software Corporationによって入手可能にされるEasy5モデルでありうる。さらに、いくつかの実施形態では、プロセスモデル46は、英国、ロンドン（London, United Kingdom）のInvensys PLCによって入手可能にされるDynSimモデルでありうる。

【0024】

さらに、共有メモリ50が利用されて、仮想コントローラ42のそれぞれおよび／またはモデルのそれぞれの間のデータの通信を容易にする。より具体的には、各シミュレーションステップ用の入力は、共有メモリ50から読出され、各シミュレーションステップの出力（たとえば、結果）は、共有メモリ50に記憶されうる。換言すれば、共有メモリ50は、制御システム12および／または産業用システム10のシミュレートされたステータス（たとえば、動作パラメータ）を記憶し、各シミュレーション反復の実行後にステータスを更新し、シミュレーションシステム30のコンポーネントの任意のコンポーネントによってアクセス可能であり（たとえば、読出され／書込まれ）うる。たとえば、シミュレーションの1反復が実施され、その反復からの結果が、ステータスを更新するために共有メモリ50に記憶され、後続の反復が、更新されたステータスによって実施されうる。本明細書で使用されるように、シミュレーションの1反復は、制御システム12および／または産業用システム10の同じステータスに基づいて実行されるシミュレーションステップのセットを記述することを意図される。いくつかの実施形態では、共有メモリ50は、つかの実施形態では、ニューヨーク州スケネクタディのGeneral Electric Companyによって入手可能にされるReflective Memoryシステムでありうる。

【0025】

上述の通り、シミュレーションシステム30は、コントロールシステム12および／または産業システム10のシミュレーションを可能にする。シミュレーション30の動作の一実地形態が図5に示される。議論を簡潔にするため、シミュレーションシステム30はコントロールシステム10のシミュレーションと関連して示される。しかしながら、以下

10

20

30

40

50

に示される技法は、産業システム 10 のシミュレーション、もしくは複数のシミュレーションステップで作られたシミュレーションモデルを利用する、任意のプロセス、機器、もしくはプラントのシミュレーションに適用されることが理解される。

【 0 0 2 6 】

図 5 は、シミュレーションシステム 30 のシミュレーションエグゼクティブ 38 と、モニタ 40 と、仮想コントローラ 42 との間の情報の流れのある実施形態を示す情報の流れ図である。示すように、シミュレーション反復の実行は、モニタ 40 がシミュレーションエグゼクティブ 38 から書き込み出力命令を受信すると開始する（プロセス矢印 56）。モニタ 40 は、その後、仮想コントローラ 42 のそれぞれが直前のシミュレーションステップの実行を完了することを待ちうる（プロセス矢印 58）。仮想コントローラ 42 が実行を完了すると、モニタ 40 は、直前のシミュレーションステップの結果（たとえば、出力）を共有メモリ 50 に書き込むよう仮想コントローラ 42 のそれぞれに指示する（プロセス矢印 60）。結果が記憶されると、モニタ 40 は、終了した書き込み出力ステータスをシミュレーションエグゼクティブ 38 に返信する（プロセス矢印 62）。モニタ 40 は、その後、ミュレーションエグゼクティブ 38 から読み出し入力命令を受信し（プロセス矢印 64）共有メモリ 50 から後続のシミュレーションステップのための入力を読み出すよう仮想コントローラ 42 のそれぞれに指示する（プロセス矢印 66）。入力が読み出された後、モニタ 40 は、終了した読み出し入力ステータスをシミュレーションエグゼクティブ 38 に返信する（プロセス矢印 68）。モニタ 40 は、その後、ミュレーションエグゼクティブ 38 から d o ステップ命令を受信し（プロセス矢印 70）、シミュレーションステップの実行を並列に開始するよう仮想コントローラ 42 のそれぞれに指示する（プロセス矢印 72）。シミュレーションステップが仮想コントローラ 42 において始動されると、モニタ 40 は、終了した開始ステップまたは完了ステータスをシミュレーションエグゼクティブ 38 に返信する（プロセス矢印 74）。

【 0 0 2 7 】

より具体的には、モニタ 40 は、仮想コントローラ 42 のそれぞれが、仮想コントローラ 42 の実行ステータスをチェックすることによって直前のシミュレーションステップの実行を完了するのを待ちうる（プロセス矢印 58）。本明細書で使用されるように、仮想コントローラ 42 の実行ステータスは、仮想コントローラ 42 がシミュレーションステップを完了したかまたは完了していないかを示すことを意図される。さらに、実行ステータスは完了したパーセントを示しうる。いくつかの実施形態では、仮想コントローラ 42 のそれぞれの実行ステータスは、アレイの一部として記憶されるイベントハンドルとして維持されうる。仮想コントローラ 42 がシミュレーションステップの実行を完了すると、コードバックルーチンは、仮想コントローラ 42 がシミュレーションステップを完了したこと示すようイベントハンドルをセットすることになる（プロセス矢印 73 および 75）。いくつかの実施形態では、仮想コントローラ 42 の全てが各反復中にシミュレーションステップを実行するわけではない。したがって、モニタ 40 は、シミュレーションの次の反復でシミュレーションステップを実行することになる仮想コントローラ 42 を待ちうる。さらに、モニタ 40 が、シミュレーションステップを実行するよう仮想コントローラ 42 に指示する前に、イベントハンドルは、仮想コントローラ 42 が後続のシミュレーションステップを完了していないことを示すためにクリアされうる。

【 0 0 2 8 】

さらに、モニタ 40 は、仮想コントローラ 42 のそれぞれが完了するために指定期間を待ちうる。1つまたは複数の仮想コントローラ 42 が指定期間内に完了しなかった場合、モニタ 40 は、タイムアウトし、シミュレーション動作を停止しうる。仮想コントローラ 42 の1つまたは複数がシミュレーションステップを完了しなかった場合、後続のシミュレーションステップが、制御システム 12 の未完了ステータスに基づいて実行されうるため、モニタ 40 はタイムアウトしうる。上述したように、一部の仮想コントローラ 42 はいろいろな実行期間を有する。したがって、いくつかの実施形態では、指定される期間は、仮想コントローラ 42 の最長実行期間に等しい場合がある。

10

20

30

40

50

【0029】

モニタ40は、シミュレーションステップを、並列のスレッド、処理コア、プロセッサ、またはその組合せにおいて実行するよう仮想コントローラ42のそれぞれに指示することによって、シミュレーションステップの実行を並列に開始（たとえば、始動）するよう仮想コントローラ42のそれぞれに指示しうる（プロセス矢印72）。たとえば、モニタ40は、.NETデリゲートを利用し、それにより、.NETスレッドプールからのスレッド上で各シミュレーションステップを実行しうる。いくつかの実施形態では、各シミュレーションステップの実行は、別個の処理スレッドまたはコア上で実施される。さらには代替的に、各シミュレーションステップの実行は、少数のスレッドまたはコアの間で割当てられうる。換言すれば、2つ以上のシミュレーションステップの実行は、各スレッドまたはコアに割当てられうる。スレッドおよび/またはコアに対するシミュレーションステップの的確な割当ては、プロセッサ32の処理能力およびシミュレーションステップの処理要件に基づいてカスタム化されうる。

10

【0030】

さらに、示す実施形態では、モニタ40は、動作を開始するよう仮想コントローラ42に順次指示する（プロセス矢印76）。たとえば、モニタ40は、実行を開始するよう第1の仮想コントローラに指示しうる、その後、実行を開始するよう第2の仮想コントローラに指示しうる、などである。さらにまたは代替的に、モニタ40は実質的に同時に実行を開始するよう仮想コントローラ42に指示しうる。たとえば、モニタ40は、実行される仮想コントローラ42に対する命令をブロードキャストしうる。いずれの実施形態でも、仮想コントローラ42のそれぞれは、上述したように複数の並列スレッド、コア、プロセッサ、またはその任意の組合せ上で実行が実施されるため、シミュレーションステップを並列に実行しうる。

20

【0031】

さらに、示す実施形態では、モニタ40は、共有メモリ50に順次書込むよう仮想コントローラ42に指示する（プロセス矢印78）。たとえば、モニタ40は、共有メモリ50に書込むよう第1の仮想コントローラに指示し、第1の仮想コントローラから書込み完了ステータスを受信し（プロセス矢印80）、その後、共有メモリ50に書込むよう第2の仮想コントローラに指示する、などである。同様に、モニタ40は、共有メモリ50から順次読出すよう仮想コントローラに指示する（プロセス矢印82）。たとえば、モニタ40は、共有メモリ50から読出すよう第1の仮想コントローラに指示し、第1の仮想コントローラから読出し完了ステータスを受信し（プロセス矢印84）、その後、共有メモリ50から読出すよう第2の仮想コントローラに指示する、などである。さらにまたは代替的に、モニタ40は、たとえば、命令をブロードキャストすることによって、共有メモリ50から読出すかまたは共有メモリ50に書込むよう仮想コントローラ42に実質的に同時に指示しうる。

30

【0032】

最後に、シミュレーションステップが仮想コントローラ42において始動されると、モニタ40は、完了ステータスをシミュレーションゼクティブ38に返信する（プロセス矢印74）。換言すれば、モニタ40は、仮想コントローラ42がシミュレーションステップの実行を完了するのを待つことなく完了ステータスを返信する。上述したように、シミュレーションゼクティブ38が、モニタ40を介して書込み出力などの後続の制御アクションを実施するよう仮想コントローラ42に指示するときに完了がチェックされる。

40

【0033】

他の実施形態では、シミュレーションシステム30の動作は、シミュレーションシステム30の効率をさらに改善するために調整されうる。たとえば、シミュレーションゼクティブ38とモニタ40との間の通信は、処理パワーが増加したモニタ40を利用することによって低減されうる。より具体的には、シミュレーションゼクティブ38とモニタ40との間の通信は、doステップ命令を受信し（プロセス矢印70）、シミュレーションステップが仮想コントローラ42で始動されると完了ステータスを返信する（プロセス矢印50）。

72) モニタ40に対して低減されうる。モニタ40は、その後、doステップ命令を受信することに応答して仮想コントローラ42に指示しうる(たとえば、出力を書込む60、入力を読み出す66、およびシミュレーションステップを実行する72)。

【0034】

上述した技法をベンチマークテストにかけるとき、技法は、インディアナ州ノックス郡(Knox Country, Indiana)にあるデュークエドワード統合ガス化コンバインドサイクル(integrated gasification combined cycle)(IGCC)プラントのシミュレーションにおいて実装された。シミュレーションシステム30は、テキサス州ラウンドロック(Round Rock, Texas)のDeLL Inc.から入手可能にされる、3つのDeLL T5500デュアルクアドコンピュータ(たとえば、3つのコンピューティングデバイス28)を含んだ。上述したように、仮想コントローラ42は、順次または並列に実行されうる。したがって、図6に示すようなシミュレーションシステム30上のグラフィカクインタフェースは、オペレータが、シミュレーションを通してサイクリングに適する(たとえば、クロックサイクル実行する)順次動作か並列動作を選択することを可能しうる。より具体的には、図6は、オペレータが、タイマモード88、シミュレーション速度90、および仮想コントローラ実行モード92を選択することを可能にするディスプレイ(たとえば、設定ウィンドウ86)のある実施形態を示す。示すように、仮想コントローラ実行モード92は、オペレータが、並列モード94、非同期モード96、およびシリアル(すなわち、順次)モード98を選択することを可能にするドロップダウンメニューを含む。そのため、オペレータは、仮想コントローラ実行モード92において異なるシミュレーションモードを選択することによって3つのシミュレーションモードのそれぞれの間で容易に切換えうる。

【0035】

順次モード98が仮想コントローラ42の実行について選択されるときのデュークエドワードIGCCプラントをベンチマークテストすることによる結果100は図7に示すシミュレーションエグゼキュティブ38のスクリーンキャプチャに示される。示すように、シミュレーション結果100は、シミュレーションシステム102のグラフィカル表現102、実行されたシミュレーションステップを記述するシミュレーション実行リスト104、およびシミュレーションシステム30の設定を記述する設定ウィンドウ106を含む。動作時、シミュレーションシステム30は、プラントのリアルタイム動作の75.12%までプラントの動作をシミュレートした(矢印102)。さらに、シミュレーションシステム30内のプロセッサ32は、総合処理能力の約20%までロードされた。

【0036】

並列モード92が仮想コントローラ42の実行について選択されるときのデュークエドワードIGCCプラントをベンチマークテストすることによる結果110は図8に示すシミュレーションエグゼキュティブのスクリーンキャプチャに示される。動作時、シミュレーションシステム30は、プラントのリアルタイム動作の317.56%までプラントの動作をシミュレートした(矢印112)。さらに、シミュレーションシステム30内のプロセッサ32は、総合処理能力の約80%までロードされた。したがって、シミュレーション効率は、プロセッサ32の処理アーキテクチャをよりよく利用することによって大幅に改善されうる。

【0037】

本開示の技術的効果は、シミュレーションシステム30のシミュレーション効率を改善することを含む。より具体的には、シミュレーション効率は、シミュレーションステップを並列に実行するシミュレーションシステムの処理能力をよりよく利用することによって改善されうる。いくつかの実施形態では、これは、複数のスレッド、処理コア、またはプロセッサ上でシミュレーションステップを並列に実行することを含みうる。したがって、シミュレーションシステム30のシミュレーション速度もまた改善され、試験または妥当性検証などの動作がより効率的に完了されることを可能にする。

【0038】

この書面による説明は、最良モードを含む本発明を開示するために、また同様に、任意のデバイスまたはシステムを作り使用すること、および、組込まれる任意の方法を実施することを含む、本発明を当業者が実施することを可能にするために例を使用する。本発明の特許可能な範囲は、特許請求の範囲によって規定され、当業者が思い付く他の例を含みうる。こうした他の例は、特許請求の範囲の逐語的言語と異ならない構造的要素を有する場合、または、特許請求の範囲の逐語的言語と非実質的相違を有する等価な構造的要素を含む場合、特許請求の範囲内にあることを意図される。

【符号の説明】

【0039】

10	産業用システム
12	産業用制御システム
14	プロセス
16	タービン
18	発電コンポーネント
20	センサ
22	アクチュエータ / モータ
24	入力 / 出力
26	コントローラ
28	コンピューティングデバイス (ワークステーション)
30	シミュレーションシステム
32	プロセッサ
34	メモリ
35	ネットワーク
38	シミュレーションエンジン
40	モニタ
42	仮想コントローラ
44	コンポーネントモデル
46	プロセスモデル
50	共有メモリ
52	状態

【図1】

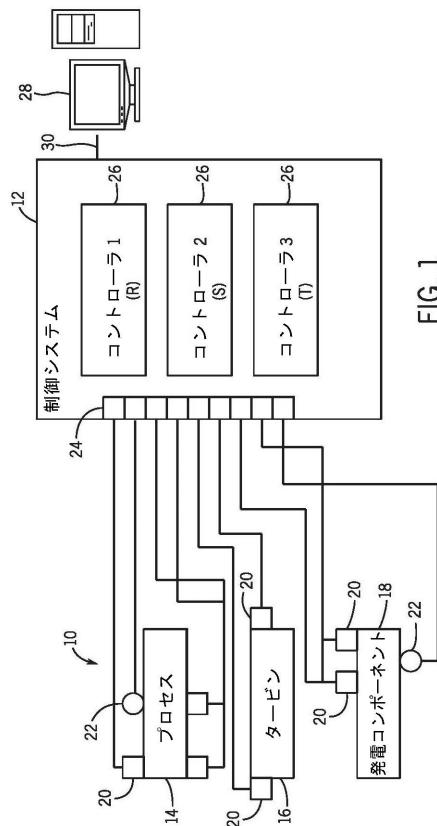


FIG. 1

【図2】

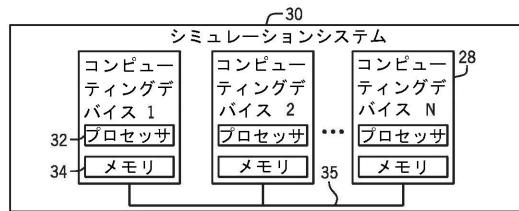


FIG. 2

【図3】

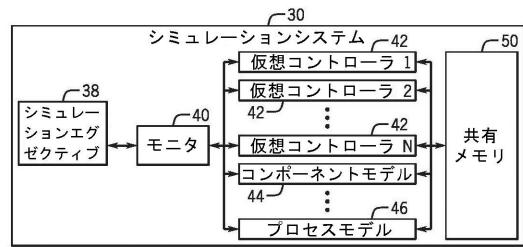


FIG. 3

【図4】

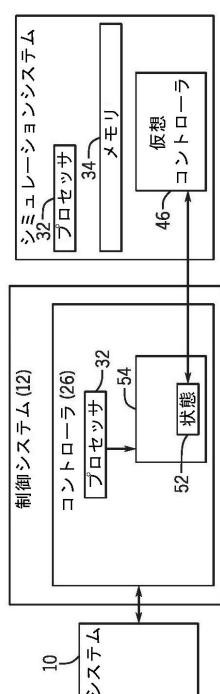


FIG. 4

【図5】

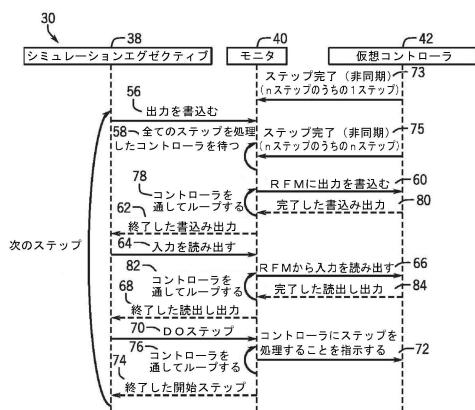


FIG. 5

【図6】

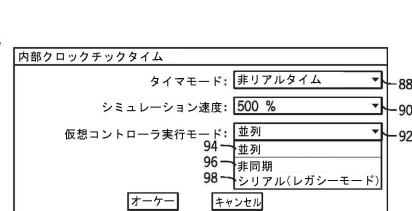


FIG. 6

【圖 7】

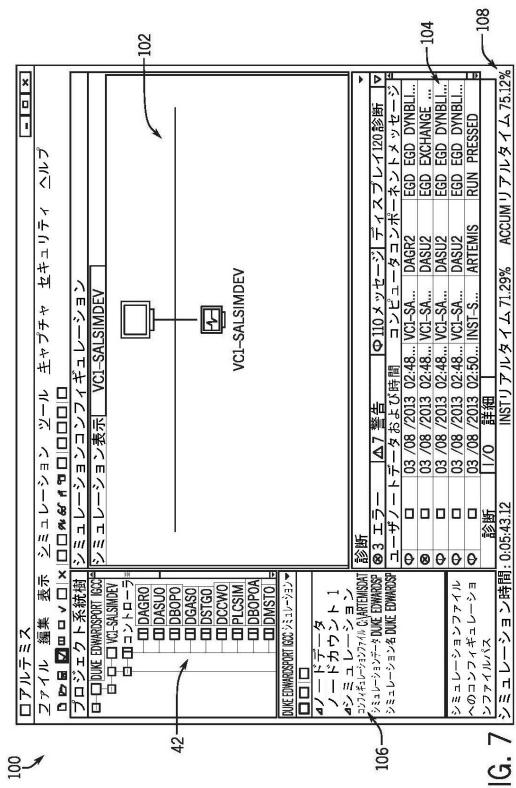
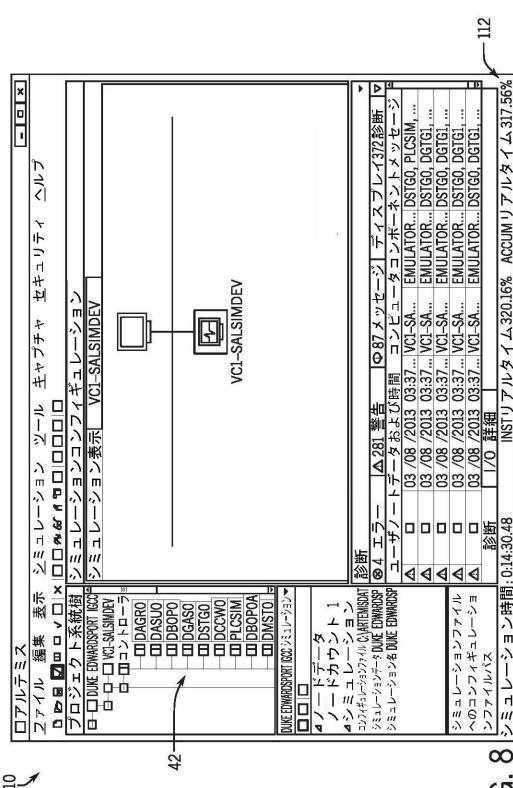


FIG. 2

【 四 8 】



8
G
E

フロントページの続き

(72)発明者 パトリック・ジェセフ・コンロイ

アメリカ合衆国、バージニア州、セイレム、ロアノーク・ブルーヴィル、1501番

(72)発明者 テレンス・デイビッド・クラウリー

アメリカ合衆国、サウスカロライナ州、グリーンヴィル、ガーリングトン・ロード、300番

審査官 大野 明良

(56)参考文献 特開2009-265668(JP, A)

特表2004-530182(JP, A)

特開2009-037329(JP, A)

特開2013-161309(JP, A)

特開2003-323203(JP, A)

米国特許出願公開第2013/0191106(US, A1)

国際公開第2008/047555(WO, A1)

(58)調査した分野(Int.Cl., DB名)

G 05 B 1 / 00 - 7 / 04
11 / 00 - 13 / 04
17 / 00 - 17 / 02
19 / 04 - 19 / 05
21 / 00 - 21 / 02
23 / 00 - 23 / 02

G 06 F 9 / 46