

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3878644号**  
**(P3878644)**

(45) 発行日 平成19年2月7日(2007.2.7)

(24) 登録日 平成18年11月10日(2006.11.10)

(51) Int. Cl.	F I	
<b>G 1 1 B 20/14 (2006.01)</b>	G 1 1 B 20/14	3 5 1 Z
<b>G 1 1 B 20/18 (2006.01)</b>	G 1 1 B 20/18	5 1 2 B
<b>H 0 3 M 13/09 (2006.01)</b>	G 1 1 B 20/18	5 2 2 Z
	G 1 1 B 20/18	5 3 4 A
	G 1 1 B 20/18	5 7 2 B

請求項の数 8 (全 26 頁) 最終頁に続く

(21) 出願番号	特願2005-72872 (P2005-72872)	(73) 特許権者	503136004
(22) 出願日	平成17年3月15日(2005.3.15)		株式会社日立グローバルストレージテクノロジーズ
(62) 分割の表示	特願平10-265896の分割		神奈川県小田原市国府津2880番地
原出願日	平成10年9月21日(1998.9.21)	(74) 代理人	100080001
(65) 公開番号	特開2005-243231 (P2005-243231A)		弁理士 筒井 大和
(43) 公開日	平成17年9月8日(2005.9.8)	(72) 発明者	渡部 善寿
審査請求日	平成17年3月15日(2005.3.15)		神奈川県小田原市国府津2880番地 株式会社日立製作所 ストレージシステム事業部内
		(72) 発明者	近藤 昌晴
			神奈川県小田原市国府津2880番地 株式会社日立製作所 ストレージシステム事業部内

最終頁に続く

(54) 【発明の名称】 信号処理装置及び磁気ディスク装置

(57) 【特許請求の範囲】

【請求項1】

データ弁別手段から出力されたデータ同期信号を含むデータのビット列に対し、所定のバーストコード処理(ビット演算処理)を施した符号を、前記データ同期信号の検出を契機として符号復調手段により符号復調してデータを再生する信号処理装置であって、

前記符号復調手段に入力される符号のビット列に対して、その入力値とその入力値を所定時間遅延させた値とをモジュロ2加算して出力値とする(1+D)処理を実行する(1+D)処理手段と、

データ同期信号を含む前記符号のビット列を奇数番目ビット列と偶数番目ビット列に分離し、さらに前記奇数番目ビット列と偶数番目ビット列をそれぞれのビット列の中で1個のグループ、または0ビット以上の任意のパターンのビット列によって区切られる2個以上のグループに分けて出力するデータ分離手段と、

前記分離したビット列のグループに対して各々誤りを検出し、訂正する誤り検出訂正手段と、

前記誤り検出訂正されたビット列を用いて前記データ同期信号の検出を実施するデータ同期信号検出手段を備え、

前記誤り検出訂正手段の毎に設けられ、個々の前記誤り検出訂正手段出力のグループをそれぞれ対応する所定の同期パターンと照合して一致するか否かを判定する照合手段と、個々の前記照合手段の判定出力を所定時間遅延させる遅延手段と、

個々の前記遅延手段の出力を入力し、前記同期パターンと一致した前記グループの個数

10

20

が所定のしきい値以上の場合に前記データ同期信号の検出信号を前記符号復調手段に出力する多数決手段と、を備えたことを特徴とする信号処理装置。

【請求項 2】

磁気ディスクと、前記磁気ディスクに対するデータの記録および再生を行う磁気ヘッドと、前記磁気ヘッドを介して前記磁気ディスクに記録される前記データの符号変調処理および前記磁気ディスクから再生される前記データの符号復調処理を実施する信号処理装置とを含み、前記信号処理装置は、請求項 1 に記載の信号処理装置からなることを特徴とする磁気ディスク装置。

【請求項 3】

請求項 1 に記載の信号処理装置において、照合する 9 ビットの同期パターンとして、0 0 0 1 0 1 0 0 1、0 0 0 1 0 1 0 1 1、0 0 0 1 0 1 1 1 1、0 0 0 1 1 0 1 0 1、0 0 0 1 1 0 1 1 1、0 0 0 1 1 1 0 1 1、0 0 0 1 1 1 1 0 1、0 0 1 0 0 0 1 1 1、0 0 1 0 0 1 1 0 1、0 0 1 0 1 1 1 1 0、0 0 1 1 0 1 1 1 0、0 0 1 1 1 0 1 1 0、0 1 0 0 0 0 1 0 1、0 1 0 0 0 0 1 1 1、0 1 0 0 0 1 0 1 1、0 1 0 0 0 1 1 0 1、0 1 0 0 0 1 1 1 0、0 1 0 1 1 0 0 0 1、0 1 0 1 1 0 0 1 0、0 1 0 1 1 0 0 1 1、0 1 0 1 1 1 1 0 0、0 1 1 0 1 0 0 0 1、0 1 1 1 0 0 0 0 1、0 1 1 1 0 1 0 1 1、0 1 1 1 0 1 1 0 0、1 0 0 0 0 1 1 0 1、1 0 0 0 1 0 1 1 0、1 0 0 0 1 1 0 1 0、1 0 0 0 1 1 1 0 0、1 0 0 1 0 0 0 1 1、1 0 1 0 0 0 1 1 1、1 0 1 0 0 1 0 0 1、1 0 1 0 1 0 0 1 1、1 0 1 0 1 0 1 1 1、1 0 1 0 1 1 0 0 0、1 0 1 0 1 1 0 1 1、1 0 1 1 0 0 1 1 0、1 0 1 1 1 0 0 1 1、1 1 0 0 1 0 1 1 1、1 1 0 1 0 1 1 1 0、1 1 0 1 1 1 0 0 0、1 1 0 1 1 1 1 0 0、1 1 1 0 1 0 0 1 1、1 1 1 0 1 0 1 1 0、の 44 個のパターンの何れかを含み、偶数系列と奇数系列に分ける前の符号系列のパターンにおいて、データ反転が連続しないパターンを使用したことを特徴とする信号処理装置。

【請求項 4】

請求項 3 に記載の信号処理装置において、照合する 9 ビットの同期パターンが 4 ビットのコードワード部と 5 ビットの誤り検出訂正符号から構成される誤り検出訂正符号であることを特徴とする信号処理装置。

【請求項 5】

請求項 4 に記載の信号処理装置において、誤り検出訂正のための 5 次の生成多項式として、 $(X^5 + X^2 + 1)$ 、 $(X^5 + X^3 + 1)$ 、 $(X^5 + X^3 + X + 1)$ 、 $(X^5 + X^3 + X^2 + X + 1)$ 、 $(X^5 + X^4 + X^2 + 1)$ 、 $(X^5 + X^4 + X^2 + X + 1)$ 、 $(X^5 + X^4 + X^3 + X + 1)$ 、 $(X^5 + X^4 + X^3 + X^2 + 1)$  のいずれかの生成多項式を使用したことを特徴とする信号処理装置。

【請求項 6】

請求項 5 に記載の信号処理装置において、前記照合する 9 ビットのパターン総数が 2 (照合するビット数が 18 ビット) であり、前記誤り検出訂正手段は前記 9 ビットのパターン内の 2 ビット連続誤りを検出訂正し、前記データ弁別手段の出力での出力ビット総数に対するエラーイベントの発生比率を  $B_e$  とし、データ同期信号要求回数に対するデータ同期信号検出の検出誤りの発生比率を  $S_e$  とした場合、 $B_e$  が 0.1 以下の範囲において前記  $S_e$  は、

$$S_e = 1.2 B_e^{1.42}$$

で表される特性で近似できることを特徴とする信号処理装置。

【請求項 7】

請求項 5 に記載の信号処理装置において、前記照合する 9 ビットのパターン総数が 2 (照合するビット数が 18 ビット) であり、前記誤り検出訂正手段は前記 9 ビットのパターン内の 2 ビット連続誤り (xx) および 1 ビット置ききの 2 ビット誤り (x0x) を検出訂正し、前記データ弁別手段の出力での出力ビット総数に対するエラーイベントの発生比率を  $B_e$  とし、データ同期信号検出要求回数に対するデータ同期信号検出の検出誤りの発生比率を  $S_e$  とした場合、 $B_e$  が 0.1 以下の範囲において前記  $S_e$  は、

$$S_e = 2.0 B_e^{1.64}$$

で表される特性で近似できることを特徴とする信号処理装置。

【請求項 8】

請求項 5 に記載の信号処理装置において、前記照合する 9 ビットのパターン総数が 4 (照合するビット数が 36 ビット) であり、前記誤り検出訂正手段は前記 9 ビットの照合パターン内の 2 ビット連続誤りを検出訂正し、前記データ弁別手段の出力での出力ビット総数に対するエラーイベントの発生比率を  $B_e$  とし、データ同期信号検出要求回数に対するデータ同期信号検出の検出誤りの発生比率を  $S_e$  とした場合、 $B_e$  が 0.1 以下の範囲において前記  $S_e$  は、

$$S_e = 160 B_e^{3.15}$$

で表される特性で近似できることを特徴とする信号処理装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号処理技術および磁気ディスク装置に係り、特に、データ同期信号部にデータ弁別誤りが有ってもデータ同期信号が検出できる様に、データ同期信号検出率を向上させた、データ同期信号検出技術およびそれを用いた磁気ディスク装置等に関する。

【背景技術】

【0002】

本発明の参考技術であるデータ同期信号検出装置の一例として、以下、図を用いて説明する。

20

【0003】

参考技術の方法について、磁気ディスク装置を例にして説明する。図 20 は、磁気ディスク装置の記録フォーマットの一例である。データは、単位記憶領域であるセクタ毎に ID 部と DATA 部がある。ID 部と DATA 部には、それぞれ PLL (Phase Locked Loop) の引き込みのための PLO SYNC 領域 91、ID (アドレス情報) または DATA の開始位置を検出して変調されたコードの復調タイミング信号を得るためのデータ同期信号 92、実際に ID 情報を記録再生する ID またはデータを記録再生する DATA 領域 93、さらに、エラー検出や訂正のための CRC 部または ECC 部 94 がある。また、ID 部と DATA 部の間、あるいはセクタとセクタの間には、各種の遅延時間を吸収するためのパターンである GAP 部 95 がある。

30

【0004】

ここで、上記したデータ同期信号 92 の正確な検出は、その後の ID や DATA 領域 93 のコード復調のために非常に重要であることは、良く知られている。つまり、ID や DATA 領域 93 でコード復調されたデータが非常に良いエラー率でも、通常数バイト程度であるデータ同期信号 92 の検出を誤ると、その後の数十から数百バイトの ID や DATA 領域 93 のコード復調が正しく行われぬ。具体的には、図 21 に示すような構成のデータ同期信号検出では、入力データ 511 をデータ弁別手段 501 によりデータ弁別し、そのデータ弁別出力 512 をポストコード手段 502 によって所定のポストコード処理 (ビット演算) を行う。このポストコード処理は、一般に図示していない記録時のプリコード処理に対応した処理を行う。これは、記録時のデータの符号化と再生時の符号復調を対

40

50

ータ517を得る処理が行われていた。

【0005】

データ同期信号検出手段503の構成としては、特開平10-125002号公報に示された構成のように、データ弁別された符号列を奇数系列と偶数系列に分けてグループ化し、グループ毎に同期パターンとの一致を取り、一致したグループの数が所定のしきい値515を越えた場合にデータ同期信号を検出したと判定するデータ同期信号検出処理を行うことで、高いデータ同期信号検出能力を得ることが知られている。また、特開平8-096312号公報には、データ反転が連続しないパターンをデータ同期信号とする方法が開示されている。

【0006】

さらに、再生性能を向上させるため、J.Moon、B.Bricknerによって書かれた文献「Maximum Transition Run Codes for Data Storage Systems」(IEEE. Trans. Mag. vol.32, No.5 Sep. 1996)により磁化反転の連続数を制限したMTR(Maximum Transition Run)コードが提案されている。このコードは、記録データが1で反転するコードなので、このようなコードを使用するときのプリコード処理は、 $(1/(1+D))$ 処理(入力値と所定時間遅延させた出力値とをモジュロ2加算して出力値とする処理)であり、それに対応するポストコード処理は、 $(1+D)$ 処理(入力値とその入力値を所定時間遅延させた値とをモジュロ2加算して出力値とする処理)である。MTRコードの使用により、データ再生性能は向上し、エラー長も短くなる。しかし、例えば、データ弁別手段501でのエラーが1ビットであるような場合にもポストコード手段502の $(1+D)$ 処理後では、2ビット連続のエラーとなり、符号列を奇数系列と偶数系列に分けても、上手くデータ同期信号検出ができなくなる。

【0007】

従って、このような構成において、データ同期信号92に1ビットのデータ誤りが生じると、データ同期信号検出を誤り、その後のIDやDATA領域93の全てが誤ることになる。(データ同期信号部に媒体の欠陥等により恒久的に生じるビット欠けが発生すれば、1セクタ分のデータを正しく再生することができなくなる。)

【特許文献1】特開平9-223365号公報

【特許文献2】特開平10-125002号公報

【非特許文献1】Maximum Transition Run Codes for Data Storage Systems (IEEE. Trans. Mag. vol.32, No.5 Sep. 1996)

【発明の開示】

【発明が解決しようとする課題】

【0008】

上述のように、データの先頭にあるデータ同期信号の検出を誤る(正しい位置で検出できない、あるいは誤った位置で検出する)と、データ同期信号の検出誤りだけではなく、その後の数百バイトの符号復調の全てが誤り、全体のエラー率を著しく劣化させる、という技術的課題がある。

【0009】

本発明の目的は、データ同期信号検出において、検出誤りを少なくすることが可能な信号処理技術を提供することにある。

【0010】

本発明の他の目的は、データ部の再生性能の向上に対応して、データ同期信号検出手段のデータ同期信号検出性能も向上させることが可能な信号処理技術を提供することにある。

【0011】

本発明の他の目的は、データ同期信号検出手段の構成が容易で、その回路規模を小さくすることが可能な信号処理技術を提供することにある。

【0012】

本発明の他の目的は、最尤復号等の信号処理系の採用による記録密度の向上と、データ

10

20

30

40

50

同期信号検出性能の向上によるエラーレートの低減とを両立させることが可能な磁気ディスク装置を提供することにある。

【0013】

本発明の他の目的は、データ同期信号の検出を行う信号処理系の回路規模の縮小による製造原価低減と、データ同期信号検出性能の向上によるエラーレートの低減とを両立させることが可能な磁気ディスク装置を提供することにある。

【課題を解決するための手段】

【0014】

本発明は、データ弁別手段から出力されたデータ同期信号を含むデータのビット列に対し、所定のポストコード処理（ビット演算処理）を施した符号を、前記データ同期信号の検出を契機として符号復調手段により符号復調してデータを再生する信号処理装置であって

10

、前記符号復調手段に入力される符号のビット列に対して、その入力値とその入力値を所定時間遅延させた値とをモジュロ2加算して出力値とする（ $1 + D$ ）処理を実行する（ $1 + D$ ）処理手段と、

データ同期信号を含む前記符号のビット列を奇数番目ビット列と偶数番目ビット列に分離し、さらに前記奇数番目ビット列と偶数番目ビット列をそれぞれのビット列の中で1個のグループ、または0ビット以上の任意のパターンのビット列によって区切られる2個以上のグループに分けて出力するデータ分離手段と、

前記分離したビット列のグループに対して各々誤りを検出し、訂正する誤り検出訂正手段と、

20

前記誤り検出訂正されたビット列を用いて前記データ同期信号の検出を実施するデータ同期信号検出手段を備え、

前記誤り検出訂正手段の毎に設けられ、個々の前記誤り検出訂正手段出力のグループをそれぞれ対応する所定の同期パターンと照合して一致するか否かを判定する照合手段と、

個々の前記照合手段の判定出力を所定時間遅延させる遅延手段と、

個々の前記遅延手段の出力を入力し、前記同期パターンと一致した前記グループの個数が所定のしきい値以上の場合に前記データ同期信号の検出信号を前記符号復調手段に出力する多数決手段と、を備えたことを特徴とする信号処理装置及び磁気ディスク装置を提供する。

30

【発明の効果】

【0015】

本発明によれば、データ同期信号検出において、検出誤りを少なくすることができる、という効果が得られる。

【0016】

また、本発明によれば、データ部の再生性能の向上に対応して、データ同期信号検出手段のデータ同期信号検出性能も向上させることができる、という効果が得られる。

【0017】

また、データ同期信号検出手段の構成が容易で、その回路規模を小さくすることができる、という効果が得られる。

40

【0018】

また、本発明によれば、最尤復号等の信号処理系の採用による記録密度の向上と、データ同期信号検出性能の向上によるエラーレートの低減とを両立させることができる、という効果が得られる。

【0019】

また、本発明によれば、データ同期信号の検出を行う信号処理系の回路規模の縮小による製造原価低減と、データ同期信号検出性能の向上によるエラーレートの低減とを両立させることができる、という効果が得られる。

【発明を実施するための最良の形態】

【0020】

50

以下、本発明の実施の形態を図面を参照しながら詳細に説明する。

【0021】

図1を用い、本発明の信号処理装置の第1の構成の一例について説明する。

【0022】

図1の第1の構成では、入力データ11をデータ弁別手段1に入力し、データ弁別手段1で弁別された符号ビット出力であるデータ弁別出力12がポストコード手段2に入力され、所定のポストコード処理がされる。さらに、ポストコード出力13が、符号復調手段4と $(1+D)$ 処理手段5に入力される。 $(1+D)$ 処理出力18は、データ同期信号検出手段3に入力され、所定の方法で同期パターン14とパターン照合され、パターン一致数がしきい値15の値以上のときに同期信号検出出力16が出力される。該同期信号検出出力16は、符号復調手段4に入力され、ポストコード出力13の符号列の復調タイミングを与え、それにより符号復調手段4からは、復調された出力データ17が出力される。

10

【0023】

データ再生系とは別に、データ弁別出力12に対してポストコード処理および $(1+D)$ 処理を施した符号列に対してデータ同期信号検出をする構成も可能である。つまり、符号復調手段4の入力になる符号列を使わないものである。しかし、これは単にポストコード処理を並列に設けることであり、上記の図1の構成に等価であることは、明らかである。

【0024】

図2を用い、本発明の信号処理装置の第2の構成の一例について説明する。

20

【0025】

図2の第2の構成では、入力データ11をデータ弁別手段1に入力し、データ弁別手段1で弁別された符号ビット出力であるデータ弁別出力12がポストコード手段2に入力され、所定のポストコード処理がされる。さらに、ポストコード手段2のポストコード出力13が、符号復調手段4と $(1+D)$ 処理手段5に入力される。 $(1+D)$ 処理手段5の $(1+D)$ 処理出力18は、誤り検出訂正手段6に入力される。誤り検出訂正手段6では、 $(1+D)$ 処理出力18を奇数系列と偶数系列に分離し、所定の方法によりグループ化されたビット列に対して、誤り検出をして誤りを訂正する。その誤り訂正された誤り検出訂正出力19は、データ同期信号検出手段3に入力され、所定の方法で同期パターン14とパターン照合され、パターン一致数がしきい値15以上のときに同期信号検出出力16が出力される。同期信号検出出力16は、符号復調手段4に入力され、ポストコード出力13の符号列の復調タイミングを与え、それにより符号復調手段4からは、復調された出力データ17が出力される。

30

【0026】

前記のように、データ同期信号検出の前に $(1+D)$ 処理を実施し、さらに奇数系列と偶数系列に分けることで、エラーパターンの種類を少なく、しかもエラーパターン長を短くすることができる。そのため、誤り検出訂正が、容易に実現できる。その結果、さらに正確なデータ同期信号検出ができる。

【0027】

図3により、上述の図1の第1の構成に対応した第1の実施の形態について、詳細で具体的に説明する。使用する同期パターンは、18ビットである。

40

【0028】

図3において、符号復調手段4は、1の連続数が3以下に制限されたMTRコードの復調手段である。

【0029】

データ弁別手段1は、E E P R M L (Extended Extended Partial Response with Maximum Likelihood detection)方式の最尤復号器である。このチャンネルレスポンスは、 $(1-D)(1+D)^3$ である。また、上記MTRコードに最適化してあるものとする。データ弁別出力12での同期パターンは、“00111111100011000”または、“110000000011100111”の2通りが可能である。

50

## 【0030】

ポストコード手段2は、 $(1+D)$ の特性を持つ。ポストコード出力13での同期パターンは、“001000000010010100”の1通りの18ビットパターンとなる。また、データ弁別手段1の状態遷移の出力の際にポストコード手段2の作用( $(1+D)$ 処理)を含めた構成とし、ポストコード手段2を設けず、データ弁別出力12として、“001000000010010100”を出力することも可能であるが、この様な場合にもポストコード手段2の機能を持つと考えることが可能である。

## 【0031】

データ同期信号検出手段3の前に設けられる $(1+D)$ 処理手段5は、単位時間遅延手段31と排他的論理和回路32で構成される。ポストコード出力13が単位時間遅延手段31と排他的論理和回路32に入力される。また、単位時間遅延手段31の出力は、排他的論理和回路32の別の残りの入力端子に入力される。排他的論理和回路32の出力が、 $(1+D)$ 処理出力18となる。 $(1+D)$ 処理出力18での同期パターンは、“001100000011011110”の18ビットパターンとなる。

## 【0032】

$(1+D)$ 処理出力18は、データ同期信号検出手段3の中のシフトレジスタ21に入力される。ここでのシフトレジスタ21は、17ビットの構成となっている。これは、同期パターンとして9ビットのパターンを選択し使用するためである。シフトレジスタ21の1ビットおきの9ビットをシフトレジスタ出力22として出力する。シフトレジスタ21の1ビットおきの値を使用することで、図示していない動作クロック毎に奇数系列と偶数系列に分けることが可能である。シフトレジスタ出力22での同期パターンは、“010001011”と“010001110”の2通りの9ビットパターンとなる。

## 【0033】

シフトレジスタ出力22は、パターン照合手段27iとパターン照合手段27jに入力され、同期パターン保持手段26iと同期パターン保持手段26jの同期パターンとそれぞれ照合される。各同期パターンは、同期パターン14として与えられ、同期パターン保持手段26iが“010001011”、同期パターン保持手段26jが“010001110”の各9ビットのパターンを保持する。パターン照合手段27iとパターン照合手段27jの各出力のタイミングを揃えるため、パターン照合手段27iの出力を単位時間遅延手段28bを通して遅らせて、多数決手段29に入力する。

## 【0034】

多数決手段29では、得られた2個のパターン照合結果の一致数としきい値15の値を比較して、パターン照合結果の一致数がしきい値15で与えられる値以上の場合に同期信号検出出力16を符号復調手段4に出力する。ここでは、しきい値15の値として1を与えるので、2入力の論理和回路により実現可能である。同期信号検出出力16は、MTRコードの符号復調手段4にコードの復調のタイミングを与える。これにより、正しいコード復調を実現し、出力データ17を得る。

## 【0035】

ここで図4を用いて、図3の第1の実施の形態の場合に発生するエラーパターンについて説明する。図4において、左端の欄はデータ弁別手段1(E E P R M L)のデータ弁別出力12でのエラーパターンである。ここで、xはエラーしたビットを表し、0はエラーしていないビットを表す。ここでは、x、x x、x x x、x 0 x、x 0 0 x、x 0 0 0 xの6個のパターンがあるが、誤りとして発生するのは、x x xを除く5個のパターンである。ここでのエラーパターンは、最尤復号器内の状態遷移のパスが、誤りによって本来のパスから外れてしまった後、もう一度正しいパスに一致する(戻る)までの間に生じ得るエラーパターンを1回のエラーパターン(エラーイベント)としている。

## 【0036】

左から2番目の欄は、各エラーパターンの符号の距離を表し、エラーの発生しやすさを表すものである。距離の値が小さい方がよりエラーが発生しやすい。

## 【0037】

10

20

30

40

50



を横軸として変換して書き換えたものである。特性曲線 176 は特性曲線 171 に対応し、特性曲線 177 は特性曲線 172 に対応し、特性曲線 178 は特性曲線 173 に対応する。データ弁別手段 1 の出力での出力ビット総数に対するエラーイベントの発生比率を  $B_e$  (横軸) とし、データ同期信号検出要求回数に対するデータ同期信号検出検出誤りの発生比率を  $S_e$  (縦軸) としたとき、 $B_e$  が 0.1 以下の範囲について特性曲線 178 は式 1 によって近似される。

【0045】

【数 1】

$$S_e = 7 B_e^{1.20}$$

10

【0046】

図 9 を用いて、図 2 に例示された本発明の第 2 の構成に対応する第 2 の実施の形態について説明する。

【0047】

図 9 のデータ弁別手段 1、ポストコード手段 2、符号復調手段 4、(1+D) 処理手段 5 の構成は、図 3 の第 1 の実施の形態の構成と同じである。また、使用する同期パターンも第 1 の実施の形態と同じ 18 ビットパターンである。従って、(1+D) 処理出力 18 までの各部での同期パターンも同じである。

20

【0048】

(1+D) 処理出力 18 は、誤り検出訂正手段 6 中のシフトレジスタ 21 に入力される。シフトレジスタ 21 の構成は、第 1 の実施の形態と同じである。従って、シフトレジスタ出力 22 での同期パターンは、“010001011” と “010001110” の 2 通りの 9 ビットパターンとなる。シフトレジスタ出力 22 は、シンドローム計算手段 23 a、シンドローム計算手段 23 b、誤り訂正手段 24 a、及び誤り訂正手段 24 b に入力される。

30

【0049】

ここでの 9 ビットの同期パターンの構成は、図 6 に示すように、4 ビットコードとそれに対応する 5 ビットの CRC C (Cyclic Redundancy Check Code) から構成される。CRC C は、コードを生成多項式で割ったときの余りとなる 5 ビットを付ける。従って、誤りが無ければこの 9 ビットの同期パターンの生成多項式による剰余は常に 0 であり、誤りが有ればこの 9 ビットの同期パターンの生成多項式による剰余は対応する値を示すことになる。この剰余の値をシンドローム値と呼ぶ。そして、そのシンドローム値が 0 でなければ、誤りが有ることがわかり、誤り検出ができる。そのシンドローム値によって、誤り位置を検出し、誤りを訂正 (1 は 0 に、0 は 1 に) することができる。

【0050】

ここで使用している同期パターンの “010001011” について見てみると、先頭から 4 ビットの “0100” が元のコードであり、それを 5 ビット左シフトした “010000000” を 5 次の生成多項式 ( $X^5 + X^4 + X^2 + 1$ ) で除算した余りが、CRC C の “01011” の 5 ビットとなる。同期パターンの “010001011” を 5 次の生成多項式 ( $X^5 + X^4 + X^2 + 1$ ) で除算した余りは、0 である。この生成多項式は、図 5 の e に対応している。

40

【0051】

シンドローム計算手段 23 a は、図 5 の e に表される 5 次の多項式 ( $X^5 + X^4 + X^2 + 1$ ) を生成多項式としている。シンドローム計算手段 23 a では、生成多項式 ( $X^5 + X^4 + X^2 + 1$ ) による割り算が行なわれ、その余りをシンドローム値 20 a として 5 ビ

50

ットで出力する。シンドローム計算手段 2 3 a の詳細の構成例を図 1 2 に示す。ここでは、シフトレジスタ出力 2 2 の 9 ビットの入力に対して、生成多項式の除算を 1 1 個の排他的論理和回路 3 0 1 ~ 3 1 1 により一気に演算し、5 ビットのシンドローム値 2 0 a を出力している。この演算は、筆算による算術演算の手法で求めることができる。これにより、図示していない動作クロック毎に奇数系列と偶数系列にグループ化されて出力されるシフトレジスタ出力 2 2 に対して、毎回、シンドローム値 2 0 a を出力できる。

#### 【 0 0 5 2 】

また、シンドローム計算手段 2 3 b も同様にして、同期パターン “ 0 1 0 0 0 1 1 1 0 ” に対応する図 5 の  $h ( X^5 + X^4 + X^3 + X^2 + 1 )$  を生成多項式として構成が可能である。

10

#### 【 0 0 5 3 】

次に、図 7 により、エラーパターンに対するシンドローム値 2 0 a の値について説明する。図 7 には、1 ~ 2 ビットの 1 0 個のエラーパターンが示されている。これは、シフトレジスタ出力 2 2 に現れる頻度の高い 2 ビット連続のエラーパターンであり、9 ビットグループの端部では、1 ビットのパターンとなるものを表している。この 1 0 個のエラーパターンに対するシンドローム値は、図 5 の多項式 e に対応する図 7 の生成多項式 e の欄のように 2 2、2 9、2 0、1 0、5、2 4、1 2、6、3、1 の 1 0 個の異なる値を示す。図 5 の多項式 a ~ h は、図 7 の生成多項式 a ~ h の欄におおの対する。従って、他の生成多項式 a ~ d、f ~ h においても、1 0 個のエラーパターンに対するシンドローム値は、同様にそれぞれに異なる 1 0 個の値を示すことから、図 5 の 8 個の生成多項式につ

20

#### 【 0 0 5 4 】

図 9 のシンドローム値 2 0 a とシンドローム値 2 0 b は、それぞれ誤り訂正手段 2 4 a と誤り訂正手段 2 4 b に入力される。誤り訂正手段 2 4 a では、シンドローム値 2 0 a の値によって、また、誤り訂正手段 2 4 b では、シンドローム値 2 0 b の値によってシフトレジスタ出力 2 2 の対応する誤りを訂正する。それぞれ、図 5 の e の生成多項式  $( X^5 + X^4 + X^2 + 1 )$  と図 5 の h の生成多項式  $( X^5 + X^4 + X^3 + X^2 + 1 )$  に対応する誤り検出を実施し、誤りが検出されたならば、それに対応する訂正を実施する。その結果を誤り検出訂正出力 1 9 a、誤り検出訂正出力 1 9 b として出力する。

#### 【 0 0 5 5 】

誤り訂正手段 2 4 a のより詳細な構成の一例を図 1 3 に示す。シンドローム値 2 0 a は、比較手段 3 1 2 ~ 比較手段 3 2 1 により、2 2、2 9、2 0、1 0、5、2 4、1 2、6、3、1 の 1 0 個の値と比較される。誤りが有って何れかの比較手段が一致すれば、その結果は論理和回路 3 2 2 ~ 論理和回路 3 3 0 の対応する回路を通して排他的論理和回路 3 3 1 ~ 排他的論理和回路 3 3 9 の対応する回路に来る。排他的論理和回路 3 3 1 ~ 排他的論理和回路 3 3 9 には、その誤り位置の情報とシフトレジスタ出力 2 2 が入力されるので、誤りに対応するビットを反転し、誤りを訂正する。その結果は、誤り検出訂正出力 1 9 a として出力される。

30

#### 【 0 0 5 6 】

誤り訂正の動作を詳しく見てみる。例えば、同期パターンの “ 0 1 0 0 0 1 0 1 1 ” の先頭から 2 ビットが誤り、“ 1 0 0 0 0 1 0 1 1 ” という値がシフトレジスタ出力 2 2 に現れたとする。図 7 のエラーパターン 2 の誤りである。この時のシンドローム値 2 0 a は、図 7 から 2 9 となる。このとき図 1 3 では、比較手段 3 1 3 の比較結果が一致し、1 ( 真値 ) を出力する。その値は、論理和回路 3 2 2 と論理和回路 3 2 3 に入力され、その出力も 1 ( 真値 ) となる。その結果、排他的論理和回路 3 3 1 と排他的論理和回路 3 3 2 の一方の入力に 1 が入力されているので、シフトレジスタ出力 2 2 の M S B 側 ( 同期パターンの先頭に相当 ) の 2 ビットがビット反転され、“ 1 0 0 0 0 1 0 1 1 ” が “ 0 1 0 0 0 1 0 1 1 ” と正しく訂正される。この正しく訂正されたパターンが、誤り検出訂正出力 1 9 a として出力される。

40

#### 【 0 0 5 7 】

50

誤り検出訂正出力 19 a と誤り検出訂正出力 19 b は、データ同期信号検出手段 3 のパターン照合手段 27 a とパターン照合手段 27 b に入力され、同期パターン保持手段 26 a と同期パターン保持手段 26 b の同期パターンとそれぞれ照合される。各同期パターンは、同期パターン 14 として与えられ、同期パターン保持手段 26 a が “ 0 1 0 0 0 1 0 1 1 ”、同期パターン保持手段 26 b が “ 0 1 0 0 0 1 1 1 0 ” の各 9 ビットのパターンを保持する。パターン照合手段 27 a とパターン照合手段 27 b の各出力のタイミングを揃えるため、パターン照合手段 27 a の出力を単位時間遅延手段 28 a を通して遅らせて、多数決手段 29 に入力する。

【 0 0 5 8 】

多数決手段 29 では、得られた 2 個のパターン照合結果の一致数としきい値 15 を比較して、パターン照合結果の一致数がしきい値 15 で与えられる値以上の場合に同期信号検出出力 16 を出力する。ここでは、しきい値 15 の値として 2 を与えるので、2 入力の論理積回路により実現可能である。誤り検出訂正手段 6 により誤り検出訂正を行なうとき、データ開始位置が未知であるため、同期パターンに誤って訂正する可能性が高くなる。従って、しきい値を 2 以上とする必要がある。

【 0 0 5 9 】

同期信号検出出力 16 は、M T R コードの符号復調手段 4 にコードの復調のタイミングを与える。これにより、正しいコード復調を実現し、出力データ 17 を得る。

【 0 0 6 0 】

ここでまた図 4 を用いて、図 9 の第 2 の実施の形態の構成の場合の性能について述べる。図 3 の第 1 の実施の形態では、エラーパターン x のみが救済できた。しかし、この第 2 の実施の形態では、さらに 2 ビット連続誤りについて誤り検出訂正が可能であるため、エラーパターン x x、x 0 0 x についても救済可能であることがわかる。つまり、( 1 + D ) 処理手段 5 を設け、奇数系列と偶数系列に分けた後の 2 ビット連続誤りを検出訂正することで、発生する誤りの 98.8 [ % ] 程度が救済できることになり、さらにデータ同期信号 92 の検出率が向上することが理解できる。

【 0 0 6 1 】

その性能について、既に一部参照した図 17 により説明する。ここで、特性曲線 174、特性曲線 179 は、本発明の第 2 の実施の形態での条件におけるデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。図 17 ( a ) からは、第 1 の実施の形態に比べて最尤復号器入力の信号対雑音比で約 0.5 [ d B ] の改善があることがわかる。また、データ弁別手段の出力での出力ビット総数に対するエラーイベントの発生比率を  $B_e$  ( 横軸 ) とし、データ同期信号検出要求回数に対するデータ同期信号検出検出誤りの発生比率を  $S_e$  ( 縦軸 ) としたとき、 $B_e$  が 0.1 以下の範囲について特性曲線 179 は、式 2 によって近似される。

【 0 0 6 2 】

【 数 2 】

$$S_e = 12 B_e^{1.42}$$

【 0 0 6 3 】

図 10 を用いて、本発明の信号処理装置の第 3 の実施の形態について説明する。図 10 の基本的な構成は、図 9 の第 2 の実施の形態の構成と同じである。異なる点についてののみ、詳しく説明する。異なる点は、使用する同期パターン 14、誤り検出訂正手段 6、及びそれらで使われる生成多項式である。

10

20

30

40

50

## 【 0 0 6 4 】

ここで使用する同期パターンは、ポストコード出力13で“000000100101010010”の18ビットパターンである。(1+D)処理出力18では、“00000011011111011”の18ビットパターンとなる。シフトレジスタ出力22では、“000101111”と“000111101”になる。これらのパターンの誤り検出訂正のための生成多項式は、図5のd( $X^5 + X^3 + X^2 + X^1 + 1$ )とh( $X^5 + X^4 + X^3 + X^2 + 1$ )である。

## 【 0 0 6 5 】

シンドローム計算手段23c、シンドローム計算手段23dは、第2の実施の形態のときと同様に排他的論理和回路で構成することができる。シンドローム計算手段23cは、生成多項式( $X^5 + X^3 + X^2 + X^1 + 1$ )に対応し、シンドローム計算手段23dは、生成多項式( $X^5 + X^4 + X^3 + X^2 + 1$ )に対応する。

10

## 【 0 0 6 6 】

次に、図8により、エラーパターンに対するシンドローム値20cの値について説明する。図8には、1~2ビットの19個のエラーパターンが示されている。これは、シフトレジスタ出力22に現れるエラーパターンで、第2の実施の形態でも説明した頻度の高い2ビット連続のエラーのパターンと、それが9ビットグループの端部で1ビットエラーパターンとなるもの、さらにその次に頻度の高いx0xのエラーパターンであり、それが9ビットグループの端部で端から2ビット目の1ビットエラーパターンとなるものを表している。これら19個のエラーパターンに対するシンドローム値は、図5の多項式dに対応する図8の生成多項式dの欄のように9、26、13、17、31、24、12、6、3、1、19、23、28、14、7、20、10、5、2の19個の異なる値を示す。また、他の生成多項式hにおいても、19個のエラーパターンに対するシンドローム値は、同様にそれぞれ異なる19個の値を示すことから、図5のdとhの2個の生成多項式について、2種類の誤り検出訂正の生成多項式として有効であることがわかる。

20

## 【 0 0 6 7 】

図10のシンドローム値20cとシンドローム値20dは、それぞれ誤り訂正手段25cと誤り訂正手段25dに入力される。誤り訂正手段25cでは、シンドローム値20cの値によって、また、誤り訂正手段25dでは、シンドローム値20dの値によってシフトレジスタ出力22の対応する誤りを訂正する。それぞれ、図5のdの生成多項式( $X^5 + X^3 + X^2 + X^1 + 1$ )と図5のhの生成多項式( $X^5 + X^4 + X^3 + X^2 + 1$ )に対応する誤り検出を実施し、誤りが検出されたならば、それに対応する訂正を実施する。その結果を誤り検出訂正出力19c、誤り検出訂正出力19dとして出力する。

30

## 【 0 0 6 8 】

誤り訂正手段25cの詳細の構成例を図14に示す。シンドローム値20cは、比較手段340~比較手段358により、19、9、23、26、28、13、14、17、7、31、20、24、10、12、5、6、2、3、1の19個の値と比較される。誤りが有って何れかの比較手段が一致すれば、その結果は論理和回路359~論理和回路383の対応する回路を通して排他的論理和回路384~排他的論理和回路392の対応する回路に来る。排他的論理和回路384~排他的論理和回路392には、その誤り位置の情報とシフトレジスタ出力22が入力されるので、誤りに対応するビットを反転し、誤りを訂正する。その結果は、誤り検出訂正出力19cとして出力される。

40

## 【 0 0 6 9 】

誤り訂正の動作を詳しく見てみる。例えば、同期パターンの“000101111”の先頭から2ビット目と4ビット目が誤り、“010001111”という値がシフトレジスタ出力22に現れたとする。図8のエラーパターン13の誤りである。このときのシンドローム値20cは、図8から28となる。このとき図14では、比較手段344の比較結果が一致し、1(真値)を出力する。その値は、論理和回路362と論理和回路36

50

7に入力され、さらに論理和回路363と論理和回路369を通して出力され、その出力も1(真値)となる。その結果、排他的論理和回路385と排他的論理和回路387の一方の入力に1が入力されるので、シフトレジスタ出力22のMSB側(同期パターンの先頭に相当)から2ビット目と4ビット目がビット反転され、“010001111”が“000101111”と正しく訂正される。この正しく訂正されたパターンが、誤り検出訂正出力19cとして出力される。

#### 【0070】

誤り検出訂正出力19cと誤り検出訂正出力19dは、データ同期信号検出手段3のパターン照合手段27cとパターン照合手段27dに入力され、同期パターン保持手段26cと同期パターン保持手段26dの同期パターンとそれぞれ照合される。各同期パターンは、同期パターン14として与えられ、同期パターン保持手段26cが“000101111”、同期パターン保持手段26dが“000111101”の各9ビットのパターンを保持する。パターン照合手段27cとパターン照合手段27dの各出力のタイミングを揃えるため、パターン照合手段27cの出力を単位時間遅延手段28cを通して遅らせて、多数決手段29に入力する。

10

#### 【0071】

多数決手段29では、得られた2個のパターン照合結果の一致数としきい値15を比較して、パターン照合結果の一致数がしきい値15で与えられる値以上の場合に同期信号検出出力16を出力する。ここでも第2の実施の形態と同様にしきい値15の値として2を与えるので、2入力の論理積回路により実現可能である。

20

#### 【0072】

同期信号検出出力16は、MTRコードの符号復調手段4にコードの復調のタイミングを与える。これにより、正しいコード復調を実現し、出力データ17を得る。

#### 【0073】

ここで再度、図4を用いて、図10の第3の実施の形態の構成の場合の性能について述べる。図9の第2の実施の形態では、エラーパターンx、エラーパターンxx、エラーパターンx0xが救済できた。この第3の実施の形態では、さらにエラーパターンx0xについても救済可能であることがわかる。つまり、(1+D)処理手段5を設け、奇数系列と偶数系列に分けた後の2ビット連続誤りとx0xの3ビット長の誤りを検出訂正することで、発生する誤りの99.9[%]程度が救済できることになり、さらにデータ同期信号92の検出率が向上することが理解できる。

30

#### 【0074】

その性能について、図18により説明する。図18は、おもに第3の実施の形態の性能を表すグラフであり、計算機シミュレーションによるものである。

#### 【0075】

図18(a)は、横軸が最尤復号器入力での信号対雑音比であり、縦軸はビットエラーレートとデータ同期信号検出エラーレートを表す。特性曲線185は、データ弁別出力12でのデータのビットエラーレートを表す。これは、データがランダムなものに見做したときの特性である。特性曲線181は、同期パターンの18ビット全てが一致する条件においてデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。特性曲線182は、データ同期信号検出用の(1+D)処理手段を含まない参考技術の方法によるもので、奇数系列と偶数系列に分けた各9ビットパターンの何れか一方が一致する条件におい

40

てデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。特性曲線183は、本発明の第1の実施の形態の条件((1+D)処理手段5を含み、誤り検出訂正をしない)におけるデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。特性曲線184は、本発明の第3の実施の形態の条件におけるデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。図18(a)からは、第1の実施の形態に比べて最尤復号器の入力での信号対雑音比で約1[dB](これは第2の実施の形態に比べて信号対雑音比で約0.5[dB])の改善が

50



生成多項式 e の欄、シンドローム値 20 h は生成多項式 h の欄となる。

【0082】

図11のシンドローム値20e～シンドローム値20hは、それぞれ誤り訂正手段24e～誤り訂正手段24hに入力される。誤り訂正手段24eでは、シンドローム値20eの値によって、また、誤り訂正手段24fでは、シンドローム値20fの値によって、また、誤り訂正手段24gでは、シンドローム値20gの値によって、また、誤り訂正手段24hでは、シンドローム値20hの値によって、シフトレジスタ出力22の対応する誤りを訂正する。それぞれ、図5のfの生成多項式( $X^5 + X^4 + X^2 + X^1 + 1$ )と図5のhの生成多項式( $X^5 + X^4 + X^3 + X^2 + 1$ )と図5のeの生成多項式( $X^5 + X^4 + X^2 + 1$ )と図5のhの生成多項式( $X^5 + X^4 + X^3 + X^2 + 1$ )に対応する誤り検出を実施し、誤りが検出されたならば、それに対応する訂正を実施する。その結果を誤り検出訂正出力19e～誤り検出訂正出力19hとして出力する。誤り訂正手段24e～誤り訂正手段24hの詳細な構成は、図13と同様な形で実現できる。ここでも、誤り訂正手段24fと誤り訂正手段24hは、同じ処理をするので共用してもよい。

10

【0083】

誤り検出訂正出力19e～誤り検出訂正出力19hは、データ同期信号検出手段3のパターン照合手段27e～パターン照合手段27hに入力され、同期パターン保持手段26e～同期パターン保持手段26hの同期パターンとそれぞれ照合される。各同期パターンは、同期パターン14として与えられ、同期パターン保持手段26eが“101010011”、同期パターン保持手段26fが“101100110”、同期パターン保持手段26gが“010001011”、同期パターン保持手段26hが“010001110”の各9ビットのパターンを保持する。パターン照合手段27e～パターン照合手段27hの各出力のタイミングを揃えるため、パターン照合手段27eの出力を遅延手段28eにより51[T](1[T]は1単位時間)、パターン照合手段27fの出力を遅延手段28fにより50[T]、パターン照合手段27gの出力を単位時間遅延手段28gにより1[T]をそれぞれ遅らせて、多数決手段29に入力する。

20

【0084】

多数決手段29では、得られた4個のパターン照合結果の一致数としきい値15を比較して、パターン照合結果の一致数がしきい値15で与えられる値以上の場合に同期信号検出出力16を出力する。ここでも第2の実施の形態と同様にしきい値15の値として2を

30

【0085】

同期信号検出出力16は、MTRコードの符号復調手段4にコードの復調のタイミングを与える。これにより、正しいコード復調を実現し、出力データ17を得る。

【0086】

図11の第4の実施の形態の構成の場合の性能について述べる。図9の第2の実施の形態では、エラーパターンx0xやエラーパターンx000xが1個発生すると検出できなかった。しかしこの構成では、図4に示した全てのエラーパターンについて、少なくともどのような2個以下の誤り発生に対してもデータ同期信号検出が可能である。エラーパターンxのみの発生であれば、5個以下の誤り発生に対してデータ同期信号検出が可能である。従って、飛躍的にデータ同期信号92の検出率が向上することが理解できる。

40

【0087】

その性能について、図19により説明する。図19は、第4の実施の形態の性能を表すグラフであり、計算機シミュレーションによるものである。

【0088】

図19(a)は、横軸が最尤復号器入力での信号対雑音比であり、縦軸はビットエラーレートとデータ同期信号検出エラーレートを表す。特性曲線195は、データ弁別出力12でのデータのビットエラーレートを表す。これは、データがランダムなものと見做したときの特性である。特性曲線191は、同期パターンの36ビット全てが一致する条件においてデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性であ

50

る。図17の特性曲線171や図18の特性曲線181に比較すると照合パターンのビット数が増加した分、検出性能が幾らか劣化していることがわかる。特性曲線192は、データ同期信号検出用の(1+D)処理手段5を含まない参考技術の方法によるもので、奇数系列と偶数系列に分けた4個の9ビットパターンの何れか1個が一致する条件においてデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。特性曲線193は、本発明の第1の実施の形態の条件((1+D)処理手段5を含み、誤り検出訂正をしない)におけるデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。特性曲線194は、本発明の第4の実施の形態の条件におけるデータ同期信号検出を実施した場合のデータ同期信号検出エラーレートの特性である。図19(a)からは、参考技術の構成に比べて信号対雑音比で約2~3[dB]の改善があることがわかる。

10

【0089】

図19(b)は、横軸がデータ弁別出力12でのビットエラーレートであり、縦軸はデータ同期信号検出エラーレートを表す。これは、図19(a)のグラフを特性曲線195を横軸として変換して書き換えたものである。特性曲線196は特性曲線191に対応し、特性曲線197は特性曲線192に対応し、特性曲線198は特性曲線193に対応し、特性曲線199は特性曲線194に対応する。データ弁別手段1の出力での出力ビット総数に対するエラーイベントの発生比率を $B_e$ (横軸)とし、データ同期信号検出要求回数に対するデータ同期信号検出検出誤りの発生比率を $S_e$ (縦軸)としたとき、 $B_e$ が0.1以下の範囲について特性曲線198は式4によって近似され、 $B_e$ が0.1以下の範囲について特性曲線199は式5によって近似される。

20

【0090】

【数4】

$$S_e = 90 B_e^{2.51}$$

【0091】

【数5】

$$S_e = 160 B_e^{3.15}$$

30

【0092】

以上の第1の実施の形態~第4の実施の形態で説明したように、同期パターンとして使用するパターンは、図4に示した生成多項式による除算の余りが0になることが必要であり、またそれらは、容易に他のパターンに誤らないことが必要である。そのような9ビットパターンを列挙したものが図16である。ここには44種類のパターンがある。第1の実施の形態、第2の実施の形態で使用したパターンは、図16のNo.15、No.17であり、第3の実施の形態で使用したパターンは、図16のNo.3、No.7であり、第4の実施の形態で使用したパターンは、図16のNo.15、No.17、No.33、No.37である。

40

【0093】

本発明の信号処理装置におけるデータ同期検出手段を集積回路で実現しようとするとき、回路規模としては、2入力NANDゲートを1ゲートとして換算すると、各実施の形態

50

について、第1の実施の形態が10ゲート程度、第2の実施の形態が200ゲート程度、第3の実施の形態が350ゲート程度、第4の実施の形態が400ゲート程度の回路が参考技術の方法より増加となる。これは、近年の集積回路技術の進歩を考えれば、容易に実現可能な範囲である。

【0094】

また、本発明のデータ同期信号検出手段をソフトウェアとして構成し、実現することも可能である。

【0095】

以上説明したように、本発明の信号処理装置では、データ同期信号検出の前に(1+D)処理を実施し、さらに奇数系列と偶数系列に分けることで、エラーパターンの種類を少なく、しかもエラーパターン長を短くすることができる。そのため、誤り検出訂正が、容易に実現できる。その結果、さらに正確なデータ同期信号検出ができる。

【0096】

図17～図19に示したように、参考技術の方法に比べ本発明の信号処理装置におけるデータ同期信号の検出方法では、最尤復号器入力での信号対雑音比で、約2～3[dB]の改善効果があり、従って、高精度のデータ同期情報を得ることが可能である。また、それを用いた信号処理回路、情報記録再生装置、情報伝送装置等のデータ同期情報が誤ることによるデータ誤りを、減少させることも可能となる。

【0097】

図15は、本発明の一実施の形態である磁気ディスク装置の構成の一例を示す概念図である。この図15の磁気ディスク装置では、上述のような本発明の信号処理装置を使用した磁気ディスク装置の例が示されている。

【0098】

磁気ディスク装置201は、データの記録媒体である磁気ディスク211と、この磁気ディスク211に対するデータの記録/再生動作を行う磁気ヘッド212と、記録/再生されるデータ信号の増幅を行うR/W AMP 213と、上位14と、上位装置202との間で授受されるデータが一時的に格納されるデータバッファ215と、磁気ディスク211に記録されているサーボ制御信号を処理するサーボ処理回路216と、サーボ処理回路216からの指令に基づいて磁気ヘッド212の位置決め動作を行うVCM 218や磁気ディスク211を回転駆動するモーター219の制御を行う機構系ドライバ217と、磁気ディスク211に対して記録されるデータの符号化や変調処理および磁気ディスク211から読出されるデータの符号復調処理等の信号処理を行う信号処理手段220等を持つ。

【0099】

信号処理手段220は、前述した第1の実施の形態～第4の実施の形態あるいは本発明による他の構成の信号処理装置で構成され、データ同期信号検出手段221(データ同期信号検出手段3、(1+D)処理手段5、誤り検出訂正手段6)を含む。この構成の磁気ディスク装置201は、データ同期信号検出誤りの少ない磁気ディスク装置を実現することができる。

【0100】

すなわち、最尤復号器等からなるデータ弁別手段1等の信号処理系の採用による磁気ディスク211における記録密度の向上と、データ同期信号検出手段221の採用によるデータ同期信号検出性能の向上によるエラーレートの低減とを両立させることが可能となる。

【0101】

また、データ同期信号検出手段221等のデータ同期信号の検出を行う信号処理系の回路規模の縮小による製造原価低減と、データ同期信号検出性能の向上によるエラーレートの低減とを両立させることが可能となる。

【0102】

以上本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明

10

20

30

40

50

は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0103】

たとえば上述の説明では、磁気ディスク装置を例にして、本発明の信号処理装置におけるデータ同期信号検出系について説明してきたが、他にも情報処理用の信号処理回路、集積回路、光磁気ディスク装置、光ディスク装置、フロッピー（登録商標）ディスク装置等にも用いることも可能である。

【0104】

特許請求の範囲に記載した以外の本発明の特徴を列挙すれば以下の通りである。

【0105】

(1) . 請求項1記載の信号処理装置において、前記データ弁別手段が最尤復号器（ビタビ復号器）であること、前記符号復調手段が、1の連続数が所定の数K（K = 1、2、3）以下に制限された符号の符号復調手段であることを特徴とした信号処理装置。

10

【0106】

(2) . 請求項1または請求項2記載の信号処理装置において、所定のしきい値を1とし、一致したグループの個数が1個以上の場合にデータ同期信号を検出する信号処理装置。

【0107】

(3) . 請求項2記載の信号処理装置において、前記照合手段で所定の同期パターンと照合する前に、前記各グループに対応して設けられ、前記グループの出力についてそれぞれ対応する所定の誤り検出と誤り訂正をする誤り検出訂正手段を備えることを特徴とする信号処理装置。

20

【0108】

(4) . (3)項記載の信号処理装置において、前記誤り検出訂正手段により、2ビット連続の誤りと、前記グループの両端の1ビット誤りについて誤り検出訂正することを特徴とする信号処理装置。

【0109】

(5) . (4)項記載の信号処理装置において、前記誤り検出訂正手段により、誤りパターンが「x0x」（xは誤りビットであり、0は誤っていないビットを表す）である2ビットの誤りと、前記グループの両端から2番目のビットの1ビット誤りについて、誤り検出訂正することを特徴とする信号処理装置。

30

【0110】

(6) . (3)～(5)項記載の信号処理装置において、所定のしきい値を2とし、一致したグループの個数が2個以上の場合にデータ同期信号を検出する信号処理装置。

【0111】

(7) . 請求項1～請求項2および(1)～(6)項に記載された信号処理装置を集積化した集積回路。

【0112】

(8) . 請求項1～請求項2および(1)～(6)項に記載された信号処理装置を信号処理系に用いた、磁気ディスク装置、光磁気ディスク装置、または、光ディスク装置。

40

【図面の簡単な説明】

【0113】

【図1】本発明の信号処理装置の第1の構成の一例を説明する概念図である。

【図2】本発明の信号処理装置の第2の構成の一例を説明する概念図である。

【図3】図1に例示された第1の構成に対応する本発明の信号処理装置の第1の実施の形態を説明する概念図である。

【図4】データ弁別手段の出力でのエラーパターンを説明する説明図である。

【図5】シンδροーム計算手段にて用いられる5次の多項式を表す説明図である。

【図6】9ビットの同期パターンの構成例を説明する説明図である。

【図7】エラー位置とシンδροーム値の関係を表す説明図である。

50

【図 8】エラー位置とシンドローム値の関係を表す説明図である。

【図 9】図 2 に例示された第 2 の構成に対応する本発明の第 2 の実施の形態を説明する概念図である。

【図 10】図 2 に例示された第 2 の構成に対応する本発明の第 3 の実施の形態を説明する概念図である。

【図 11】図 2 に例示された第 2 の構成に対応する本発明の第 4 の実施の形態を説明する概念図である。

【図 12】シンドローム計算手段の構成例を説明する概念図である。

【図 13】エラー訂正手段の構成例を説明する概念図である。

【図 14】エラー訂正手段の構成例を説明する概念図である。

【図 15】本発明の一実施の形態である磁気ディスク装置の構成の一例を示す概念図である。

【図 16】本発明の信号処理装置にて用いられる同期パターンの一例を示す説明図である。

【図 17】(a) および (b) は、本発明の第 1 の実施の形態および第 2 の実施の形態のデータ同期信号検出手段の特性の一例を表す線図である。

【図 18】(a) および (b) は、本発明の第 3 の実施の形態のデータ同期信号検出手段の特性の一例を表す線図である。

【図 19】(a) および (b) は、本発明の第 4 の実施の形態のデータ同期信号検出手段の特性の一例を表す線図である。

【図 20】磁気ディスク装置における記録データのフォーマットの一例を説明する説明図である。

【図 21】参考技術の信号処理装置の構成を説明する概念図である。

【符号の説明】

【0114】

1 ... データ弁別手段、2 ... ポストコード手段、3 ... データ同期信号検出手段、4 ... 符号復調手段、5 ... (1 + D) 処理手段、6 ... 誤り検出訂正手段、11 ... 入力データ、12 ... データ弁別出力、13 ... ポストコード出力、14 ... 同期パターン、15 ... しきい値、16 ... 同期信号検出出力、17 ... 出力データ、18 ... (1 + D) 処理出力、19 a ~ 19 h ... 誤り検出訂正出力、20 a ~ 20 h ... シンドローム値、21 ... 17 ビットシフトレジスタ、22 ... シフトレジスタの 1 ビットおきの 9 ビット出力、23 a ~ 23 h ... シンドローム計算手段、24 a, 24 b, 24 e ~ 24 h ... 誤り訂正手段 (1 エラーパターン対応)、25 c, 25 d ... 誤り訂正手段 (2 エラーパターン対応)、26 a ~ 26 j ... 同期パターン保持手段、27 a ~ 27 j ... パターン照合手段、28 a ~ 28 c, 28 g, 31 ... 単位時間遅延手段、28 e ~ 28 f ... 遅延手段、29 ... 多数決手段、91 ... P L O S Y N C、92 ... データ同期信号、93 ... I D 領域またはデータ領域、94 ... C R C 部または E C C 部、95 ... G A P 部、322 ~ 330, 359 ~ 383 ... 論理和回路、32, 301 ~ 311, 331 ~ 339, 384 ~ 392 ... 排他的論理和回路、312 ~ 321, 340 ~ 358 ... 比較手段、171, 172, 173, 174, 175, 176, 177, 178, 179, 181, 182, 183, 184, 185, 186, 187, 188, 189, 191, 192, 193, 194, 195, 196, 197, 198, 199 ... 特性曲線、201 ... 磁気ディスク装置、211 ... 磁気ディスク、212 ... 磁気ヘッド、213 ... R / W A M P、214 ... H D C マイコン、215 ... データバッファ、216 ... サーボ処理回路、217 ... 機構系ドライバ、218 ... V C M、219 ... モーター、220 ... 信号処理手段、221 ... データ同期信号検出手段、501 ... データ弁別手段、502 ... ポストコード手段、503 ... データ同期信号検出手段、504 ... 符号復調手段、511 ... 入力データ、512 ... データ弁別出力、513 ... ポストコード出力、514 ... 同期パターン、515 ... しきい値、516 ... 同期信号検出出力、517 ... 出力データ。

10

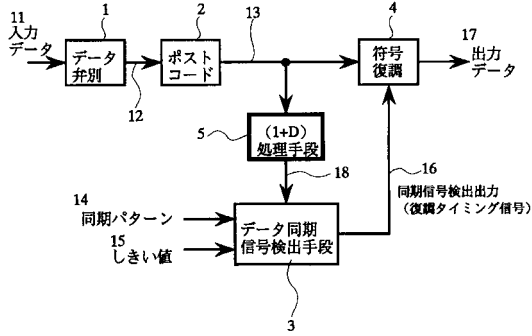
20

30

40

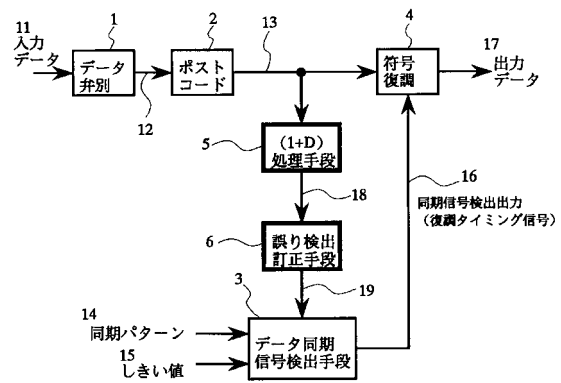
【 図 1 】

図 1  
本発明の第1の構成を説明する図



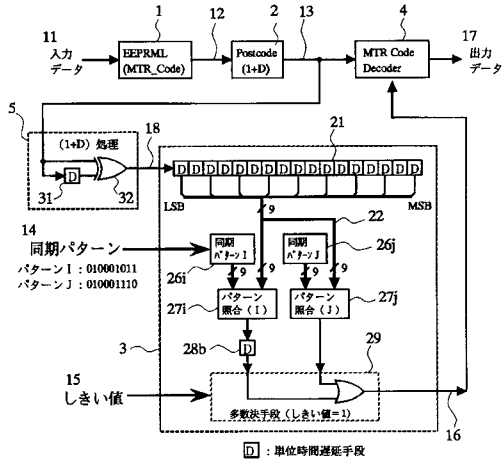
【 図 2 】

図 2  
本発明の第2の構成を説明する図



【 図 3 】

図 3  
第1の実施例を説明する図



【 図 4 】

図 4  
エラーパターンを説明する図

エラーパターン (ML内)	dmin <sup>2</sup>	エラー率 (%) (ber=4e-4)	(1+D)	(1+D) <sup>2</sup>	(1+D) <sup>2</sup> のインターリーブ後のエラーパターン	備考
x	10	87.816	xx	x0x	xx	
xx	12	0.843	x0x	xxxx	xx, xx	
xxx	6	0.000	x00x	xx0xx	xx, x0x	*1
x0x	12	1.125	xxxx	x000x	x0x	
x00x	12	10.122	xx0xx	x0xx0x	xx, xx	
x000x	18	0.094	xx00xx	x0xx00x	xxxx	

注) : xはエラーしたビットを表し、0はエラーしていないビットを表す。  
\*1: 連続するデータ反転パターンが無いため、エラーが発生しない。

【 図 5 】

図 5  
5次の多項式を表す図

項目	多項式
a	$X^5 + X^2 + 1$
b	$X^5 + X^3 + 1$
c	$X^5 + X^3 + X^1 + 1$
d	$X^5 + X^3 + X^2 + X^1 + 1$
e	$X^5 + X^4 + X^2 + 1$
f	$X^5 + X^4 + X^2 + X^1 + 1$
g	$X^5 + X^4 + X^3 + X^1 + 1$
h	$X^5 + X^4 + X^3 + X^2 + 1$

【 図 7 】

図 7

エラー位置とシンドローム値の関係を表す図

エラー パターン	エラー位置								シンドローム値												
	MSB	8	7	6	5	4	3	2	1	0	LSB	生成多項式	a	b	c	d	e	f	g	h	
1	x											13	26	14	9	22	10	15	28		
2	x	x										25	23	9	26	29	15	21	18		
3	x	x	x									30	31	17	13	20	28	23	9		
4			x	x								15	27	29	17	10	14	22	26		
5			x	x	x							21	25	27	31	5	7	11	13		
6				x	x	x						24	24	24	24	24	24	24	24		
7					x	x	x					12	12	12	12	12	12	12	12		
8						x	x					6	6	6	6	6	6	6	6		
9							x	x				3	3	3	3	3	3	3	3		
10								x	x			1	1	1	1	1	1	1	1		

【 図 8 】

図 8

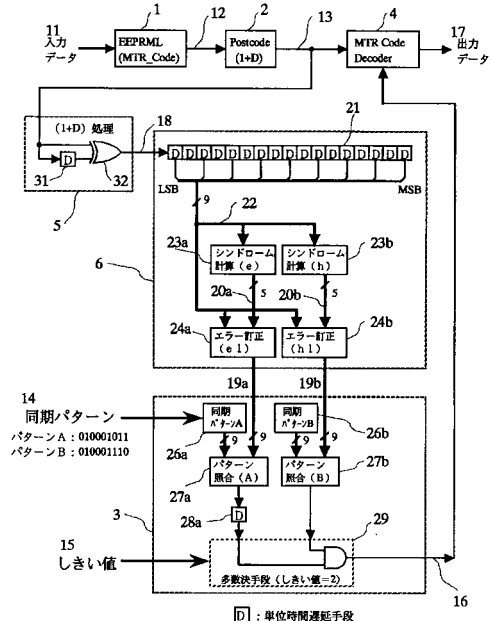
エラー位置とシンドローム値の関係を表す図

エラー パターン	エラー位置								シンドローム値											
	MSB	8	7	6	5	4	3	2	1	0	LSB	生成多項式	d	e	f	g	h			
1	x												9					28		
2	x	x											26					18		
3	x	x	x										13					9		
4			x	x									17					26		
5				x	x								31					13		
6					x	x							24					24		
7						x	x						12					12		
8							x	x					6					6		
9								x	x				3					3		
10									x	x			1					1		
11		x											19					14		
12	x		x										23					27		
13		x	x	x									28					19		
14			x	x	x								14					23		
15				x	x	x							7					21		
16					x	x	x						20					20		
17						x	x	x					10					10		
18							x	x	x				5					5		
19								x	x				2					2		

【 図 9 】

図 9

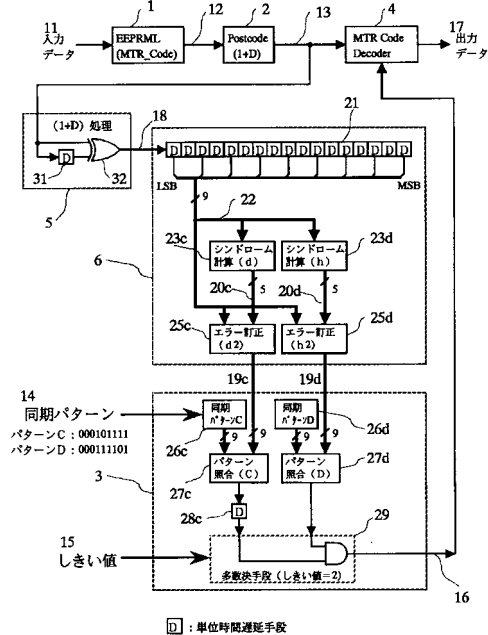
第 2 の実施例を説明する図



【 図 10 】

図 10

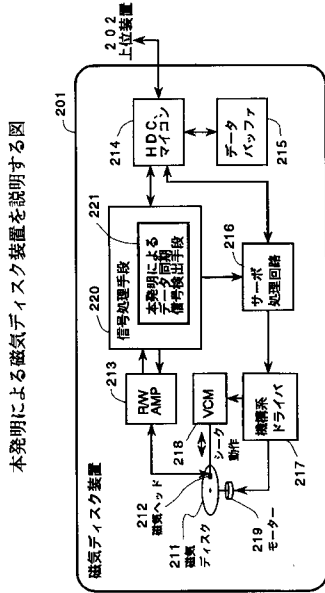
第 3 の実施例を説明する図





【 図 15 】

図 15



【 図 16 】

図 16

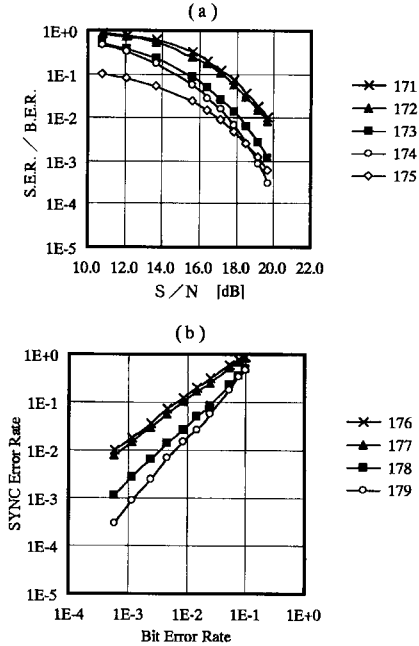
本発明に使用可能な同期パターン

No.	同期パターン	No.	同期パターン
1	0 0 0 1 0 1 0 0 1	23	0 1 1 1 0 0 0 0 1
2	0 0 0 1 0 1 0 1 1	24	0 1 1 1 0 1 0 1 1
3	0 0 0 1 0 1 1 1 1	25	0 1 1 1 0 1 1 0 0
4	0 0 0 1 1 0 1 0 1	26	1 0 0 0 0 1 1 0 1
5	0 0 0 1 1 0 1 1 1	27	1 0 0 0 1 0 1 1 0
6	0 0 0 1 1 1 0 1 1	28	1 0 0 0 1 1 0 1 0
7	0 0 0 1 1 1 1 0 1	29	1 0 0 0 1 1 1 0 0
8	0 0 1 0 0 0 1 1 1	30	1 0 0 1 0 0 0 1 1
9	0 0 1 0 0 1 1 0 1	31	1 0 1 0 0 0 1 1 1
10	0 0 1 0 1 1 1 1 0	32	1 0 1 0 0 1 0 0 1
11	0 0 1 1 0 1 1 1 0	33	1 0 1 0 1 0 0 1 1
12	0 0 1 1 1 0 1 1 0	34	1 0 1 0 1 0 1 1 1
13	0 1 0 0 0 0 1 0 1	35	1 0 1 0 1 1 0 0 0
14	0 1 0 0 0 0 1 1 1	36	1 0 1 0 1 1 0 1 1
15	0 1 0 0 0 1 0 1 1	37	1 0 1 1 0 0 1 1 0
16	0 1 0 0 0 1 1 0 1	38	1 0 1 1 1 0 0 1 1
17	0 1 0 0 0 1 1 1 0	39	1 1 0 0 1 0 1 1 1
18	0 1 0 1 1 0 0 0 1	40	1 1 0 1 0 1 1 1 0
19	0 1 0 1 1 0 0 1 0	41	1 1 0 1 1 1 0 0 0
20	0 1 0 1 1 0 0 1 1	42	1 1 0 1 1 1 1 0 0
21	0 1 0 1 1 1 1 0 0	43	1 1 1 0 1 0 0 1 1
22	0 1 1 0 1 0 0 0 1	44	1 1 1 0 1 0 1 1 0

【 図 17 】

図 17

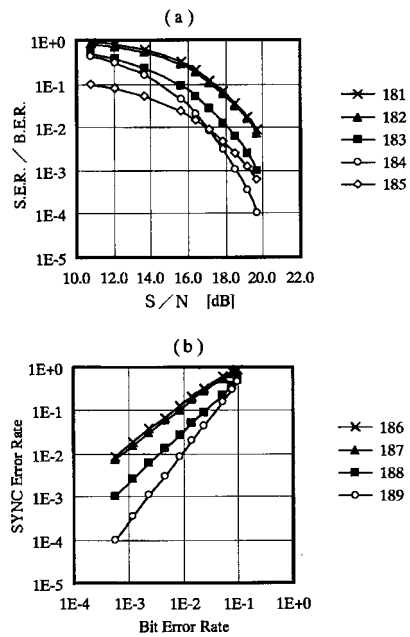
本発明の第1、第2の実施例の特性を表す図



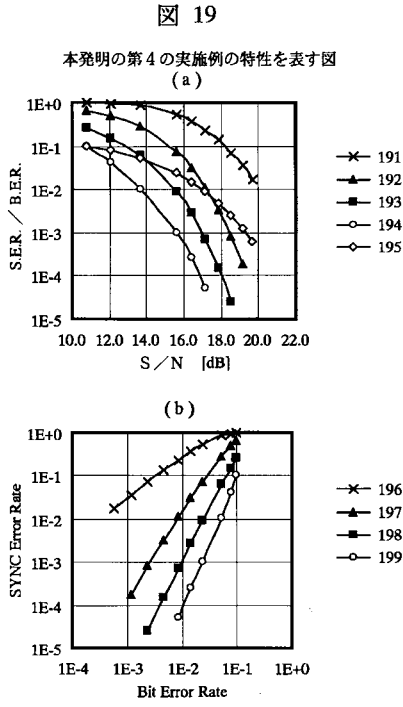
【 図 18 】

図 18

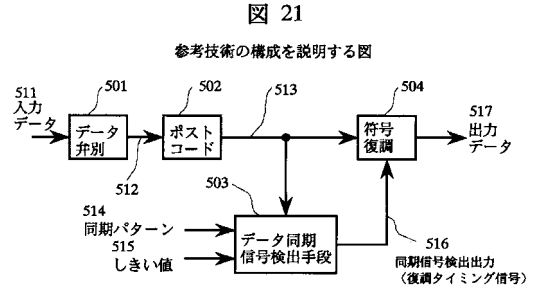
本発明の第3の実施例の特性を表す図



【 図 1 9 】



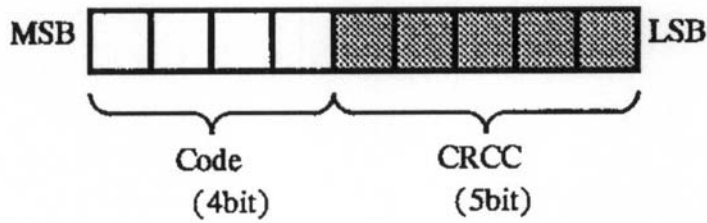
【 図 2 1 】



【 図 6 】

図 6

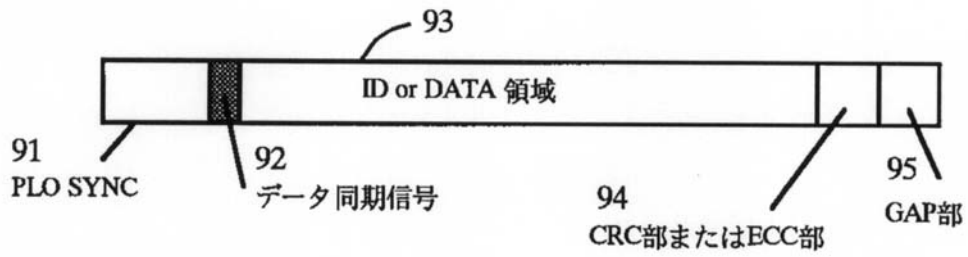
9ビットの同期パターンの構成例を説明する図



【 図 2 0 】

### 図 20

データのフォーマットを説明する図



---

フロントページの続き

(51) Int.Cl.

F I

G 1 1 B 20/18 5 7 2 F

G 1 1 B 20/18 5 7 4 G

H 0 3 M 13/09

審査官 小林 大介

(56) 参考文献 特開平 1 0 - 1 2 5 0 0 2 ( J P , A )

特開平 4 - 3 4 7 6 9 ( J P , A )

(58) 調査した分野(Int.Cl. , DB名)

G 1 1 B 2 0 / 1 0

G 1 1 B 2 0 / 1 4

G 1 1 B 2 0 / 1 8

H 0 3 M 1 3 / 0 9