(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0105296
(43) 공개일자 2019년09월17일

(51) 국제특허분류(Int. Cl.)
H02M 3/335 (2006.01) *H02M 1/08* (2006.01)
(52) CPC특허분류
H02M 3/33546 (2013.01)
H02M 1/08 (2013.01)
(21) 출원번호 10-2018-0025669
(22) 출원일자 2018년03월05일
심사청구일자 2018년03월05일

(71) 출원인
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
(72) 발명자
김재국
인천광역시 남동구 소래역남로 39, 501동 1802호 (논현동, 에코메트로5단지한화꿈에그린아파트)
이범석
경상북도 구미시 박정희로 599, 106동 1801호 (송정동, 푸르지오캐슬 A단지)
(74) 대리인
네이트특허법인

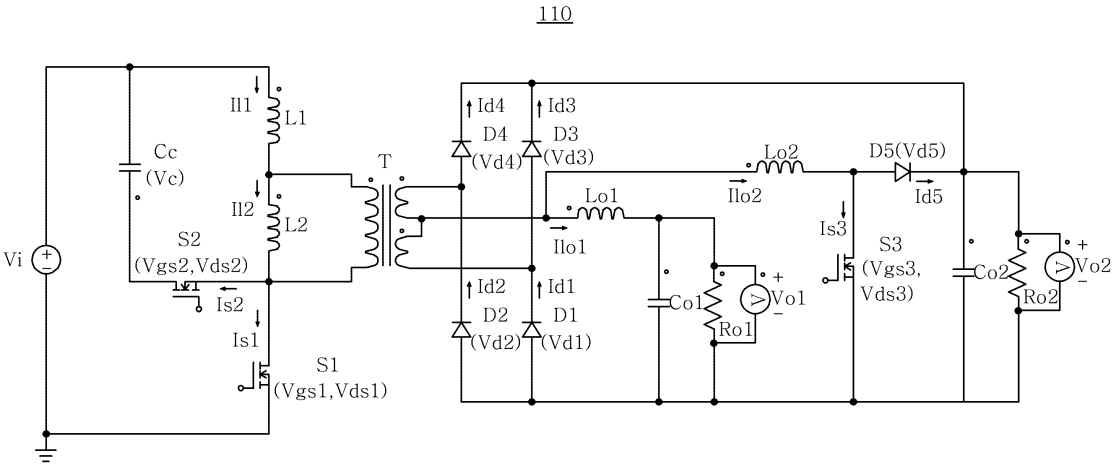
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 **액티브 클램프 포워드 컨버터 및 그 구동방법**

(57) 요 약

본 발명은, 입력전압의 고전위단자에 연결되는 클램핑커패시터 및 제1인덕터와; 상기 입력전압의 저전위단자에 연결되는 제1스위치와; 상기 클램핑커패시터와 상기 제1스위치 사이에 연결되는 제2스위치와; 상기 제1인덕터와 상기 제1스위치 사이에 연결되는 제2인덕터와; 상기 제2인덕터에 병렬 연결되는 변압기와; 상기 변압기에 연결되는 제1 내지 제4다이오드와; 상기 변압기에 연결되는 제1 및 제2출력인덕터와; 상기 제1출력인덕터에 연결되고 제1출력전압을 출력하는 제1출력커패시터 및 제1출력저항과; 상기 제2출력인덕터에 연결되는 제3스위치 및 제5다이오드와; 상기 제5다이오드에 연결되고 제2출력전압을 출력하는 제2출력커패시터 및 제2출력저항을 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터를 제공한다.

대 표 도 - 도3



(52) CPC특허분류
H02M 3/33592 (2013.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 1415151812
부처명 산업통상자원부
연구관리전문기관 한국에너지기술평가원
연구사업명 에너지인력양성(전력기금)
연구과제명 차세대 고분자전해질연료전지 부품소재 핵심기술 고급트랙
기 여 율 1/2
주관기관 인하대학교 산학협력단
연구기간 2017.04.01 ~ 2017.12.31
이 발명을 지원한 국가연구개발사업
과제고유번호 1711053264
부처명 과학기술정보통신부
연구관리전문기관 한국연구재단
연구사업명 신진연구
연구과제명 다양한 신재생 에너지를 입력으로 갖는 동시 전력 전달이 가능한 다중 입력 전력 변환 회로 연구
기 여 율 1/2
주관기관 인하대학교 산학협력단
연구기간 2017.06.01 ~ 2018.03.31

명 세 서

청구범위

청구항 1

입력전압의 고전위단자에 연결되는 클램핑커패시터 및 제1인덕터와;

상기 입력전압의 저전위단자에 연결되는 제1스위치와;

상기 클램핑커패시터와 상기 제1스위치 사이에 연결되는 제2스위치와;

상기 제1인덕터와 상기 제1스위치 사이에 연결되는 제2인덕터와;

상기 제2인덕터에 병렬 연결되는 변압기와;

상기 변압기에 연결되는 제1 내지 제4다이오드와;

상기 변압기에 연결되는 제1 및 제2출력인덕터와;

상기 제1출력인덕터에 연결되고 제1출력전압을 출력하는 제1출력커패시터 및 제1출력저항과;

상기 제2출력인덕터에 연결되는 제3스위치 및 제5다이오드와;

상기 제5다이오드에 연결되고 제2출력전압을 출력하는 제2출력커패시터 및 제2출력저항

을 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2출력인덕터는 상기 변압기의 중성점에 병렬로 연결되는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터.

청구항 3

제 1 항에 있어서,

상기 제3 및 제4다이오드는, 각각 상기 제1 및 제2다이오드에 연결되어 상기 제1 및 제2다이오드의 음극단자의 전압을 상기 제2출력전압 이하로 제한하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터.

청구항 4

제 1 항에 있어서,

상기 제1 및 제2다이오드의 양극단자는 상기 제1출력커패시터 및 상기 제1출력저항의 제2단자, 상기 제3스위치의 소스, 상기 제2출력커패시터 및 상기 제2출력저항의 제2단자에 연결되고,

상기 제1다이오드의 음극단자 및 상기 제3다이오드의 양극단자는 상기 변압기의 제2출력단자에 연결되고,

상기 제2다이오드의 음극단자 및 상기 제4다이오드의 양극단자는 상기 변압기의 제1출력단자에 연결되고,

상기 제3 및 제4다이오드의 음극단자는 상기 제5다이오드의 음극단자, 상기 제2출력커패시터 및 상기 제2출력저항의 제1단자에 연결되는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터.

청구항 5

제 4 항에 있어서,

상기 제1출력인덕터의 제1단자는 상기 변압기의 중성점에 연결되고, 상기 제1출력인덕터의 제2단자는 상기 제1출력커패시터 및 상기 제1출력저항의 제1단자에 연결되고,

상기 제2출력인덕터의 제2단자는 상기 변압기의 중성점에 연결되고, 상기 제2출력인덕터의 제2단자는 상기 제3스위치의 드레인 및 상기 제5다이오드의 양극단자에 연결되고,

상기 제5다이오드의 음극단자는 상기 제2출력커패시터 및 상기 제2출력저항의 제1단자에 연결되는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터.

청구항 6

제 1 항에 있어서,

상기 제1스위치는, 제1게이트-소스 전압에 따라 상기 입력전압과 상기 제2인덕터의 전기적 연결을 스위칭 하고,

상기 제2스위치는, 제2게이트-소스 전압에 따라 상기 클램핑커패시터와 상기 제2인덕터의 전기적 연결을 스위칭 하고,

상기 제3스위치는, 제3게이트-소스 전압에 따라 상기 제2출력인덕터와 상기 제1 및 제2다이오드의 전기적 연결을 스위칭 하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터.

청구항 7

제1 내지 제3스위치, 클램핑커패시터, 제1 및 제2인덕터, 변압기, 제1 내지 제5다이오드, 제1 및 제2출력인덕터, 제1 및 제2출력커패시터, 제1 및 제2출력저항을 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 구동방법에 있어서,

제1시간구간 동안, 상기 제1 및 제2스위치를 각각 턴-온(turn-on) 및 턴-오프(turn-off) 하여, 입력전압, 상기 변압기, 상기 제1스위치로 이어지는 전류경로를 형성하는 단계와;

제2시간구간 동안, 상기 제1 및 제2스위치를 각각 턴-오프 및 턴-온하여, 상기 클램핑커패시터의 커패시터전압, 상기 변압기, 상기 제2스위치로 이어지는 전류경로를 형성하는 단계와;

상기 제1시간구간 전체와 중첩하고 상기 제2시간구간의 선단 일부와 중첩하는 제3시간구간 동안, 상기 제3스위치를 턴-온 하여, 상기 변압기, 상기 제2출력인덕터, 상기 제3스위치, 상기 제1 및 제2다이오드로 이어지는 전류경로를 형성하는 단계와;

상기 제4시간구간의 후단 일부와 중첩하는 제4시간구간 동안, 상기 제3스위치를 턴-오프 하여, 상기 변압기, 상기 제2출력인덕터, 상기 제5다이오드, 상기 제2출력커패시터 및 상기 제2출력저항, 상기 제1 및 제2다이오드로 이어지는 전류경로를 형성하는 단계

를 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 구동방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 액티브 클램프 포워드 컨버터에 관한 것으로, 특히 변압기의 2차측을 병렬로 구성함으로써, 출력인덕터의 전류가 감소되고 출력다이오드의 전압이 제한되어 효율이 향상되는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터 및 그 구동방법에 관한 것이다.

배 경 기 술

[0002] 최근 차량안전과 자율주행기술의 발전으로 차량이 필요로 하는 전력은 해마다 증가하고 있다.

[0003] 또한, 이산화탄소 배출규제로 인하여 연비개선을 위한 마일드 하이브리드(mild hybrid) 차량 개발이 진행 중이다.

[0004] 이에 따라, 기존의 14V보다 높은 48V의 출력전압을 갖는 차량용 전기시스템이 연구 개발되고 있는데, 특히 저전압 DC-DC 컨버터(low voltage DC-DC converter: LDC)의 출력전압인 14V와 새롭게 요구되는 출력전압인 48V를 동시에 출력하는 DC-DC 컨버터가 주목 받고 있다.

[0005] 그리고, 높은 전력밀도를 요구하는 저전압 DC-DC 컨버터(LDC)로서, 영전압 스위칭(zero voltage switching: ZVS)이 가능하며 스위치의 개수와 출력 인덕터의 크기를 줄일 수 있는 더블 엔디드 액티브 클램프 포워드 컨버터(doubled-ended active clamp forward converter)가 널리 사용되고 있는데, 이를 도면을 참조하여 설명한다.

[0006] 도 1은 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터를 도시한 회로도이고, 도 2는 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 다수의 신호의 파형도이다.

[0007] 도 2에서, 입력전압(Vi)은 360V이고, 제1 및 제2출력전압(Vo1, Vo2)은 각각 14V(1.2kW) 및 48V(600W)이고, 제3게이트-소스 전압(Vgs3)과 제1 및 제2출력인덕터전류(Ilo1, Ilo2)는 알아보기 쉽도록 1/2 배율로 변경한 그래프이다.

[0008] 도 1 및 도 2에 도시한 바와 같이, 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(10)는 입력전압(Vi)을 이용하여 제1 및 제2출력전압(Vo1, Vo2)을 생성한다.

[0009] 이를 위하여, 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(10)는, 제1 내지 제3스위치(S1, S2, S3), 클램핑커패시터(Cc), 제1 및 제2인덕터(L1, L2), 변압기(T), 제1 내지 제3다이오드(D1, D2, D3), 제1 및 제2출력인덕터(Lo1, Lo2), 제1 및 제2출력커패시터(Co1, Co2), 제1 및 제2출력저항(Ro1, Ro2)을 포함하는데, 제1 및 제2스위치(S1, S2), 클램핑커패시터(Cc), 제1 및 제2인덕터(L1, L2)는 변압기(T)의 1차측을 구성하고, 제1 내지 제3다이오드(D1, D2, D3), 제1 및 제2출력인덕터(Lo1, Lo2), 제1 및 제2출력커패시터(Co1, Co2), 제1 및 제2출력저항(Ro1, Ro2), 제3스위치(S3)는 변압기(T)의 2차측을 구성한다.

[0010] 메인스위치인 제1스위치(S1)는, 입력전압(Vi)과 제2인덕터(L2) 사이에 연결되고, 제1게이트-소스 전압(Vgs1)에 따라 입력전압(Vi)과 제2인덕터(L2)의 전기적 연결을 스위칭 하며, 제1드레인-소스 전압(Vds1)이 인가되는 제1스위치(S1)의 채널에는 제1스위치전류(Is1)가 흐른다.

[0011] 여기서, 턴-오프 상태의 제1스위치(S1)의 제1드레인-소스 전압(Vds1)은 입력전압(Vi)과 커패시터전압(Vc)의 합(Vds1~(Vi+Vc))으로 유지(clamping)된다.

[0012] 보조스위치인 제2스위치(S2)는, 클램핑커패시터(Cc)와 제2인덕터(L2) 사이에 연결되고, 제2게이트-소스 전압(Vgs2)에 따라 클램핑커패시터(Cc)와 제2인덕터(L2)의 전기적 연결을 스위칭 하며, 제2드레인-소스 전압(Vds2)이 인가되는 제2스위치(S2)의 채널에는 제2스위치전류(Is2)가 흐른다.

[0013] 클램핑커패시터(Cc)는, 제1인덕터(L1)와 제2스위치(S2) 사이에 연결되고, 제1인덕터(L1)의 인덕터 에너지를 커패시터전압(Vc)으로 저장하고, 저장된 커패시터전압(Vc)에 대응되는 클램핑 에너지를 제2인덕터(L2)로 출력한다.

[0014] 누설인덕터인 제1인덕터(L1)는, 입력전압(Vi) 및 클램핑커패시터(Cc)와 제2인덕터(L2) 사이에 연결되는데, 변압기(T)의 1차측 일단에 연결되어 변압기(T)의 누설(leakage) 자속에 따른 누설 에너지를 저장하거나 출력한다.

[0015] 자화인덕터인 제2인덕터(L2)는, 제1 및 제2스위치(S1, S2)와 제1인덕터(L1) 사이에 연결되는데, 변압기(T)의 1차측 양단에 연결되어 변압기(T)의 상호(mutual) 자속에 따른 자화 에너지를 저장하거나 출력한다.

[0016] 변압기(T)는, 제2인덕터(L2)와 제1 및 제2다이오드(D1, D2) 사이에 연결되고, 제1 및 제2인덕터(L1, L2)에 저장된 누설 에너지 및 자화 에너지를 상이한 변압기전압으로 변환하여 출력한다.

[0017] 제1 및 제2다이오드(D1, D2)는, 각각 변압기(T)의 2차측 양단에 연결되고, 변압기(T)로부터 출력되는 변압기전압을 정류(rectifying) 하는데, 제1 및 제2다이오드(D1, D2)에는 각각 제1 및 제2다이오드전류(Id1, Id2)가 흐른다.

[0018] 제1출력인덕터(Lo1)의 일단은 제1 및 제2다이오드(D1, D2)의 음극단자에 연결되고, 제1출력커패시터(Co1) 및 제1출력저항(Ro1)은 제1출력인덕터(Lo1)의 타단과 변압기(T)의 2차측 중성점 사이에 연결되는데, 제1출력인덕터

(Lo1), 제1출력커패시터(Co1) 및 제1출력저항(Ro1)은 제1출력전압(Vo1)을 출력한다.

[0019] 제2출력인덕터(Lo2)의 일단은 제1출력인덕터(Lo1)의 타단에 연결되고, 제3다이오드(D3)는 제2출력인덕터(Lo2)의 타단에 연결되고, 제2출력커패시터(Co2) 및 제2출력저항(Ro2)은 제2출력인덕터(Lo2)의 타단에 연결되는데, 제2출력인덕터(Lo2), 제2출력커패시터(Co2) 및 제2출력저항(Ro2)은 제2출력전압(Vo2)을 출력한다.

[0020] 제3스위치(S3)는 제2출력인덕터(Lo2)의 타단과 변압기(T)의 2차측 중성점 사이에 연결되고, 제3게이트-소스 전압(Vgs3)에 따라 제2출력인덕터(Lo2)와 변압기(T)의 2차측 중성점의 전기적 연결을 스위칭 하며, 제3드레인-소스 전압(Vds3)이 인가되는 제3스위치(S3)의 채널에는 제3스위치전류(Is3)가 흐른다.

[0021] 이러한 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(10)에서는, 제1스위치(S1)가 턴-온(turn-on) 되고 제2스위치(S2)가 턴-오프(turn-off) 되는 제1시간구간(TP1) 동안, 변압기(T)의 1차측은 입력전압(Vi), 변압기(T), 제1스위치(S1)로 이어지는 전류경로를 형성하여 제1 및 제2인덕터(L1, L2)의 제1 및 제2인덕터전류(I11, I12)가 증가하고, 변압기(T)의 2차측은 제1다이오드(D1)에 제1다이오드전류(Id1)가 흐르는 파워링(powering) 모드로 동작한다.

[0022] 그리고, 제1스위치(S1)가 턴-오프 되고 제2스위치(S2)가 턴-온 되는 제2시간구간(TP2) 동안, 변압기(T)의 1차측은 커패시터전압(Vc), 변압기(T), 제2스위치(S2)로 이어지는 전류경로를 형성하여 제1 및 제2인덕터(L1, L2)의 제1 및 제2인덕터전류(I11, I12)가 감소하고, 변압기(T)는 리셋(reset) 되고, 변압기(T)의 2차측은 제2다이오드(D2)에 제2다이오드전류(Id2)가 흐르는 파워링 모드로 동작한다.

[0023] 또한, 제3스위치(S3)가 턴-온 되는 제3시간구간(TP3) 동안, 변압기(T)의 2차측의 제2출력인덕터(Lo2)는 빌드-업(build-up) 되고, 제3스위치(S3)가 턴-오프 되는 제4시간구간(TP4) 동안, 변압기(T)의 2차측은 제3다이오드(D3)에 제3다이오드전류(Id3)가 흐르는 파워링 모드로 동작한다.

[0024] 그런데, 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(10)에서는, 제1출력전압(Vo1)을 거쳐 제2출력전압(Vo2)이 출력되기 때문에 제1출력인덕터(Lo1)의 제1출력인덕터전류(Ilo1)는 제1 및 제2출력저항(Ro1, Ro2)의 제1 및 제2부하전류의 합이 되고, 그 결과 제2출력전압(Vo2)의 영향으로 제1출력인덕터(Lo1)의 부담이 증가하는 문제가 있다.

[0025] 그리고, 제1 및 제2다이오드(D1, D2)의 제1 및 제2다이오드전압(Vd1, Vd2)은 변압기(T)의 1차측 제2인덕터(L2)의 양단 전압과 변압기(T)의 권선비에 의하여 결정되는데, 제1 및 제2다이오드(D1, D2)에서는 기생커패시터의 존재에 의하여 공진이 크게 발생하고, 그 결과 제1 및 제2다이오드(D1, D2)의 제1 및 제2다이오드전압(Vd1, Vd2)이 증가하여 제1 및 제2다이오드(D1, D2)의 전압 스트레스(stress)가 증가하는 문제가 있다.

발명의 내용

해결하려는 과제

[0026] 본 발명은, 상기한 문제점을 해결하고자 안출된 것으로, 변압기의 2차측의 제1 및 제2출력인덕터를 병렬로 구성함으로써, 제1출력인덕터의 전류가 감소되어 제1출력인덕터의 부감이 감소되고 효율이 향상되는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터 및 그 구동방법을 제공하는 것을 목적으로 한다.

[0027] 그리고, 본 발명은, 변압기의 2차측의 제1 및 제2다이오드에 클램핑 다이오드인 제3 및 제4다이오드를 각각 연결함으로써, 제1 및 제2다이오드의 전압이 제한되어 제1 및 제2다이오드의 전압 스트레스가 감소되고 효율이 향상되는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터 및 그 구동방법을 제공하는 것을 다른 목적으로 한다.

과제의 해결 수단

[0028] 상기 목적을 달성하기 위하여, 본 발명은, 입력전압의 고전위단자에 연결되는 클램핑커패시터 및 제1인덕터와; 상기 입력전압의 저전위단자에 연결되는 제1스위치와; 상기 클램핑커패시터와 상기 제1스위치 사이에 연결되는 제2스위치와; 상기 제1인덕터와 상기 제1스위치 사이에 연결되는 제2인덕터와; 상기 제2인덕터에 병렬 연결되는 변압기와; 상기 변압기에 연결되는 제1 내지 제4다이오드와; 상기 변압기에 연결되는 제1 및 제2출력인덕터와; 상기 제1출력인덕터에 연결되고 제1출력전압을 출력하는 제1출력커패시터 및 제1출력저항과; 상기 제2출력인덕터에 연결되는 제3스위치 및 제5다이오드와; 상기 제5다이오드에 연결되고 제2출력전압을 출력하는 제2출력커패시터 및 제2출력저항을 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터를 제공한다.

[0029] 그리고, 상기 제1 및 제2출력인덕터는 상기 변압기의 중성점에 병렬로 연결될 수 있다.

[0030] 또한, 상기 제3 및 제4다이오드는, 각각 상기 제1 및 제2다이오드에 연결되어 상기 제1 및 제2다이오드의 음극단자의 전압을 상기 제2출력전압 이하로 제한할 수 있다.

[0031] 그리고, 상기 제1 및 제2다이오드의 양극단자는 상기 제1출력커패시터 및 상기 제1출력저항의 제2단자, 상기 제3스위치의 소스, 상기 제2출력커패시터 및 상기 제2출력저항의 제2단자에 연결되고, 상기 제1다이오드의 음극단자 및 상기 제3다이오드의 양극단자는 상기 변압기의 제2출력단자에 연결되고, 상기 제2다이오드의 음극단자 및 상기 제4다이오드의 양극단자는 상기 변압기의 제1출력단자에 연결되고, 상기 제3 및 제4다이오드의 음극단자는 상기 제5다이오드의 음극단자, 상기 제2출력커패시터 및 상기 제2출력저항의 제1단자에 연결될 수 있다.

[0032] 또한, 상기 제1출력인덕터의 제1단자는 상기 변압기의 중성점에 연결되고, 상기 제1출력인덕터의 제2단자는 상기 제1출력커패시터 및 상기 제1출력저항의 제1단자에 연결되고, 상기 제2출력인덕터의 제2단자는 상기 변압기의 중성점에 연결되고, 상기 제2출력인덕터의 제2단자는 상기 제3스위치의 드레인 및 상기 제5다이오드의 양극단자에 연결되고, 상기 제5다이오드의 음극단자는 상기 제2출력커패시터 및 상기 제2출력저항의 제1단자에 연결될 수 있다.

[0033] 그리고, 상기 제1스위치는, 제1게이트-소스 전압에 따라 상기 입력전압과 상기 제2인덕터의 전기적 연결을 스위칭 하고, 상기 제2스위치는, 제2게이트-소스 전압에 따라 상기 클램핑커패시터와 상기 제2인덕터의 전기적 연결을 스위칭 하고, 상기 제3스위치는, 제3게이트-소스 전압에 따라 상기 제2출력인덕터와 상기 제1 및 제2다이오드의 전기적 연결을 스위칭 할 수 있다.

[0034] 한편, 본 발명은, 제1 내지 제3스위치, 클램핑커패시터, 제1 및 제2인덕터, 변압기, 제1 내지 제5다이오드, 제1 및 제2출력인덕터, 제1 및 제2출력커패시터, 제1 및 제2출력저항을 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 구동방법에 있어서, 제1시간구간 동안, 상기 제1 및 제2스위치를 각각 턴-온(turn-on) 및 턴-오프(turn-off) 하여, 입력전압, 상기 변압기, 상기 제1스위치로 이어지는 전류경로를 형성하는 단계와; 제2시간구간 동안, 상기 제1 및 제2스위치를 각각 턴-오프 및 턴-온하여, 상기 클램핑커패시터의 커패시터전압, 상기 변압기, 상기 제2스위치로 이어지는 전류경로를 형성하는 단계와; 상기 제1시간구간 전체와 중첩하고 상기 제2시간구간의 선단 일부와 중첩하는 제3시간구간 동안, 상기 제3스위치를 턴-온 하여, 상기 변압기, 상기 제2출력인덕터, 상기 제3스위치, 상기 제1 및 제2다이오드로 이어지는 전류경로를 형성하는 단계와; 상기 제4시간구간의 후단 일부와 중첩하는 제4시간구간 동안, 상기 제3스위치를 턴-오프 하여, 상기 변압기, 상기 제2출력인덕터, 상기 제5다이오드, 상기 제2출력커패시터 및 상기 제2출력저항, 상기 제1 및 제2다이오드로 이어지는 전류경로를 형성하는 단계를 포함하는 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 구동방법을 제공한다.

발명의 효과

[0035] 본 발명은, 변압기의 2차측의 제1 및 제2출력인덕터를 병렬로 구성함으로써, 제1출력인덕터의 전류가 감소되어 제1출력인덕터의 부감이 감소되고 효율이 향상되는 효과를 갖는다.

[0036] 그리고, 본 발명은, 변압기의 2차측의 제1 및 제2다이오드에 클램핑 다이오드인 제3 및 제4다이오드를 각각 연결함으로써, 제1 및 제2다이오드의 전압이 제한되어 제1 및 제2다이오드의 전압 스트레스가 감소되고 효율이 향상되는 효과를 갖는다.

도면의 간단한 설명

[0037] 도 1은 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터를 도시한 회로도.

도 2는 종래의 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 다수의 신호의 파형도.

도 3은 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터를 도시한 회로도.

도 4는 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 다수의 신호의 파형도.

발명을 실시하기 위한 구체적인 내용

[0038] 이하, 본 발명의 구체적인 내용을 첨부된 도면을 참조하여 상세하게 설명한다.

[0039] 도 3은 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터를 도시한 회로도이다.

[0040] 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)는 입력전압(Vi)을 이용하여 제1 및 제2출력전압(Vo1, Vo2)을 생성한다.

[0041] 이를 위하여, 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)는, 제1 내지 제3스위치(S1, S2, S3), 클램핑커패시터(Cc), 제1 및 제2인덕터(L1, L2), 변압기(T), 제1 내지 제5다이오드(D1, D2, D3, D4, D5), 제1 및 제2출력인덕터(Lo1, Lo2), 제1 및 제2출력커패시터(Co1, Co2), 제1 및 제2출력저항(Ro1, Ro2)을 포함하는데, 제1 및 제2스위치(S1, S2), 클램핑커패시터(Cc), 제1 및 제2인덕터(L1, L2)는 변압기(T)의 1차측을 구성하고, 제1 내지 제5다이오드(D1, D2, D3, D4, D5), 제1 및 제2출력인덕터(Lo1, Lo2), 제1 및 제2출력커패시터(Co1, Co2), 제1 및 제2출력저항(Ro1, Ro2), 제3스위치(S3)는 변압기(T)의 2차측을 구성한다.

[0042] 제1 내지 제3스위치(S1, S2, S3)는 트랜지스터(transistor) 일 수 있다.

[0043] 메인스위치인 제1스위치(S1)는, 입력전압(Vi)과 제2인덕터(L2) 사이에 연결되고, 제1게이트-소스 전압(Vgs1)에 따라 입력전압(Vi)과 제2인덕터(L2)의 전기적 연결을 스위칭 하며, 제1드레인-소스 전압(Vds1)이 인가되는 제1스위치(S1)의 채널에는 제1스위치전류(Is1)가 흐른다.

[0044] 예를 들어, 제1스위치(S1)가 네거티브(N) 타입 트랜지스터인 경우, 제1스위치(S1)의 게이트는 제1게이트-소스 전압(Vgs1)에 연결되고, 제1스위치(S1)의 소스는 입력전압(Vi)의 저전위단자에 연결되고, 제1스위치(S1)의 드레인은 제2스위치(S2)의 소스, 제2인덕터(L2)의 제2단자, 변압기(T)의 제2입력단자에 연결된다.

[0045] 여기서, 턴-오프 상태의 제1스위치(S1)의 제1드레인-소스 전압(Vds1)은 입력전압(Vi)과 커패시터전압(Vc)의 합(Vds1~(Vi+Vc))으로 유지(clamping)된다.

[0046] 보조스위치인 제2스위치(S2)는, 클램핑커패시터(Cc)와 제2인덕터(L2) 사이에 연결되고, 제2게이트-소스 전압(Vgs2)에 따라 클램핑커패시터(Cc)와 제2인덕터(L2)의 전기적 연결을 스위칭 하며, 제2드레인-소스 전압(Vds2)이 인가되는 제2스위치(S2)의 채널에는 제2스위치전류(Is2)가 흐른다.

[0047] 예를 들어, 제2스위치(S2)가 네거티브(N) 타입 트랜지스터인 경우, 제2스위치(S2)의 게이트는 제2게이트-소스 전압(Vgs2)에 연결되고, 제2스위치(S2)의 소스는 제1스위치(S1)의 드레인, 제2인덕터(L2)의 제2단자, 변압기(T)의 제2입력단자에 연결되고, 제2스위치(S2)의 드레인은 클램핑커패시터(Cc)의 제2단자에 연결된다.

[0048] 클램핑커패시터(Cc)는, 제1인덕터(L1)와 제2스위치(S2) 사이에 연결되고, 제1인덕터(L1)의 인덕터 에너지를 커패시터전압(Vc)으로 저장하고, 저장된 커패시터전압(Vc)에 대응되는 클램핑 에너지를 제2인덕터(L2)로 출력한다.

[0049] 예를 들어, 클램핑커패시터(Cc)의 제1단자는 입력전압(Vi)의 고전위단자, 제1인덕터(L1)의 제1단자에 연결되고, 클램핑커패시터(Cc)의 제2단자는 제2스위치(S2)의 드레인에 연결된다.

[0050] 누설인덕터인 제1인덕터(L1)는, 입력전압(Vi) 및 클램핑커패시터(Cc)와 제2인덕터(L2) 사이에 연결되는데, 변압기(T)의 1차측 일단에 연결되어 변압기(T)의 누설(leakage) 자속에 따른 누설 에너지를 저장하거나 출력한다.

[0051] 예를 들어, 제1인덕터(L1)의 제1단자는 클램핑커패시터(Cc)의 제1단자에 연결되고, 제1인덕터(L1)의 제2단자는 제2인덕터(L2)의 제1단자, 변압기(T)의 제1입력단자에 연결된다.

[0052] 자화인덕터인 제2인덕터(L2)는, 제1 및 제2스위치(S1, S2)와 제1인덕터(L1) 사이에 연결되는데, 변압기(T)의 1차측 양단에 연결되어 변압기(T)의 상호(mutual) 자속에 따른 자화 에너지를 저장하거나 출력한다.

[0053] 예를 들어, 제2인덕터(L2)의 제1단자는 제1인덕터(L1)의 제2단자, 변압기(T)의 제1입력단자에 연결되고, 제2인덕터(L2)의 제2단자는 제1스위치(S1)의 드레인, 제2스위치(S2)의 소스, 변압기(T)의 제2입력단자에 연결된다.

[0054] 변압기(T)는, 제2인덕터(L2)와 제1 내지 제4다이오드(D1, D2, D3, D4) 사이에 연결되고, 제1 및 제2인덕터(L1, L2)에 저장된 누설 에너지 및 자화 에너지를 상이한 변압기전압으로 변환하여 출력한다.

[0055] 예를 들어, 변압기(T)의 제1입력단자는 제1인덕터(L1)의 제2단자, 제2인덕터(L2)의 제1단자에 연결되고, 변압기(T)의 제2입력단자는 제2인덕터(L2)의 제2단자, 제1스위치(S1)의 드레인, 제2스위치(S2)의 소스에 연결되고, 변압기(T)의 제1출력단자는 제2다이오드(D2)의 음극단자 및 제4다이오드(D4)의 양극단자에 연결되고, 변압기(T)의 제2출력단자는 제1다이오드(D1)의 음극단자 및 제3다이오드(D3)의 양극단자에 연결되고, 변압기(T)의 중성점은 제1 및 제2출력인덕터(Lo1, Lo2)의 제1단자에 연결된다.

[0056] 서로 직렬로 연결되는 제1 및 제3다이오드(D1, D3)는 변압기(T)의 2차측 일단에 연결되고, 서로 직렬로 연결되

는 제2 및 제4다이오드(D2, D4)는 변압기(T)의 2차측 타단에 연결되고, 제1 내지 제4다이오드(D1, D2, D3, D4)는 변압기(T)로부터 출력되는 변압기전압을 정류(rectifying) 하는데, 제1 내지 제4다이오드(D1, D2, D3, D4)에는 각각 제1 내지 제4다이오드전류(Id1, Id2, Id3, Id4)가 흐른다.

[0057] 예를 들어, 제1 및 제2다이오드(D1, D2)의 양극단자는 제1출력커패시터(Co1)의 제2단자, 제1출력저항(Ro1)의 제2단자, 제3스위치(S3)의 소스, 제2출력커패시터(Co2)의 제2단자, 제2출력저항(Ro2)의 제2단자에 연결되고, 제1다이오드(D1)의 음극단자 및 제3다이오드(D3)의 양극단자는 변압기(T)의 제2출력단자에 연결되고, 제2다이오드(D2)의 음극단자 및 제4다이오드(D4)의 양극단자는 변압기(T)의 제1출력단자에 연결되고, 제3 및 제4다이오드(D3, D4)의 음극단자는 제5다이오드(D5)의 음극단자, 제2출력커패시터(Co2) 및 제2출력저항(Ro2)의 제1단자에 연결된다.

[0058] 제1출력인덕터(Lo1)의 일단은 변압기(T)의 2차측 중성점에 연결되고, 제1출력커패시터(Co1) 및 제1출력저항(Ro1)은 제1출력인덕터(Lo1)의 타단과 제1 및 제2다이오드(D1, D2)의 양극단자 사이에 연결되는데, 제1출력인덕터(Lo1), 제1출력커패시터(Co1) 및 제1출력저항(Ro1)은 제1출력전압(Vo1)을 출력한다.

[0059] 예를 들어, 제1출력인덕터(Lo)의 제1단자는 변압기(T)의 2차측 중성점, 제2출력인덕터(Lo2)의 제1단자에 연결되고, 제1출력인덕터(Lo1)의 제2단자는 제1출력커패시터(Co1) 및 제1출력저항(Ro1)의 제1단자에 연결되고, 제1출력커패시터(Co1) 및 제1출력저항(Ro1)의 제2단자는 제1 및 제2다이오드(D1, D2)의 양극단자, 제3스위치(S3)의 드레인, 제2출력커패시터(Co2) 및 제2출력저항(Ro2)의 제2단자에 연결되고, 제1출력전압(Vo1)은 제1출력커패시터(Co1) 및 제1출력저항(Ro1)의 제1 및 제2단자 사이에서 출력된다.

[0060] 제2출력인덕터(Lo2)의 일단은 변압기(T)의 2차측 중성점에 연결되고, 제5다이오드(D5)의 양극단자는 제2출력인덕터(Lo2)의 타단에 연결되고, 제5다이오드(D5)의 음극단자는 제3 및 제4다이오드(D3, D4)의 음극단자에 연결되고, 제2출력커패시터(Co2) 및 제2출력저항(Ro2)은 제2출력인덕터(Lo2)의 타단에 연결되는데, 제2출력인덕터(Lo2), 제2출력커패시터(Co2) 및 제2출력저항(Ro2)은 제2출력전압(Vo2)을 출력한다.

[0061] 예를 들어, 제2출력인덕터(Lo2)의 제1단자는 변압기(T)의 2차측 중성점, 제1출력인덕터(Lo1)의 제1단자에 연결되고, 제2출력인덕터(Lo2)의 제2단자는 제3스위치(S3)의 드레인, 제5다이오드(D5)의 양극단자에 연결되고, 제5다이오드(D5)의 음극단자는 제2출력커패시터(Co2) 및 제2출력저항(Ro2)의 제1단자에 연결되고, 제2출력커패시터(Co1) 및 제2출력저항(Ro2)의 제2단자는 제1 및 제2다이오드(D1, D2)의 양극단자, 제1출력커패시터(Co1) 및 제1출력저항(Ro1)의 제2단자, 제3스위치(S3)의 소스에 연결되고, 제2출력전압(Vo2)은 제2출력커패시터(Co2) 및 제2출력저항(Ro2)의 제1 및 제2단자 사이에서 출력된다.

[0062] 제3스위치(S3)는 제2출력인덕터(Lo2)의 타단과 제1 및 제2다이오드(D1, D2)의 양극단자 사이에 연결되고, 제3게이트-소스 전압(Vgs3)에 따라 제2출력인덕터(Lo2)와 제1 및 제2다이오드(D1, D2)의 전기적 연결을 스위칭 하며, 제3드레인-소스 전압(Vds3)이 인가되는 제3스위치(S3)의 채널에는 제3스위치전류(Is3)가 흐른다.

[0063] 예를 들어, 제3스위치(S3)가 네거티브(N) 타입 트랜지스터인 경우, 제3스위치(S3)의 게이트는 제3게이트-소스 전압(Vgs3)에 연결되고, 제3스위치(S3)의 소스는 제1 및 제2다이오드(D1, D2)의 양극단자, 제1출력커패시터(Co1) 및 제1출력저항(Ro1)의 제2단자, 제2출력커패시터(Co2) 및 제2출력저항(Ro2)의 제2단자에 연결되고, 제3스위치(S3)의 드레인은 제2출력인덕터(Lo2)의 제2단자, 제5다이오드(D5)의 양극단자에 연결된다.

[0064] 이러한 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)에서는, 변압기(T)의 2차측의 제1 및 제2출력인덕터(Lo1, Lo2)가 병렬로 구성되며, 제1 및 제2출력전압(Vo1, Vo2)이 각각 제1 및 제2출력인덕터(Lo1, Lo2)를 통하여 독립적으로 출력된다.

[0065] 구체적으로, 제1출력전압(Vo1)은 제1 및 제2스위치(S1, S2)의 듀티비(duty ratio)에 의하여 결정되고, 제2출력전압(Vo2)은 제3스위치(S3)를 이용하여 제2출력인덕터(Lo2)를 빌드-업(build-up) 시켜 변압기(T)의 2차측 양단 사이의 전압보다 큰 값을 가질 수 있다.

[0066] 이와 같이, 제1 및 제2출력전압(Vo1, Vo2)이 서로 독립적으로 출력되기 때문에, 제1출력인덕터(Lo1)의 제1출력인덕터전류(Ilo1)는 제2출력저항(Ro2)의 제2부하전류와 무관한 제1출력저항(Ro1)의 제1부하전류가 되고, 그 결과 제1출력인덕터(Lo1)의 제1출력인덕터전류(Ilo1)가 감소되어 제1출력인덕터(Lo1)의 부담이 감소되고, 제1출력인덕터(Lo1)에서 발생하는 소비전력을 감소시키고 제1출력인덕터(Lo1)의 포화문제를 개선할 수 있다.

[0067] 그리고, 변압기(T)의 2차측의 제1 및 제2다이오드(D1, D2)에 클램핑 다이오드인 제3 및 제4다이오드(D3, D4)를 각각 연결함으로써, 변압기(T)의 제1 및 제2출력단자의 전압(즉, 제1 및 제2다이오드(D1, D2)의 음극단자의 전

압)이 제2출력전압(Vo2)을 초과할 경우 제3 및 제4다이오드(D3, D4)가 턴-온 되도록 할 수 있다.

[0068] 이에 따라, 제3 및 제4다이오드(D3, D4)에 의하여 제1 및 제2다이오드(D1, D2)의 음극단자의 전압을 제2출력전압(Vo2) 이하로 제한(clamping)할 수 있으며, 그 결과 제1 및 제2다이오드(D1, D2)의 제1 및 제2다이오드전압(Vd1, Vd2)이 감소되어 제1 및 제2다이오드(D1, D2)의 전압 스트레스(stress)를 감소시키고 컨버터(110)의 효율을 향상시킬 수 있다.

[0069] 이러한 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)는, 제1스위치(S1)가 턴-온(turn-on) 되고 제2스위치(S2)가 턴-오프(turn-off) 되는 제1시간구간(도 4의 TP1)과, 제1스위치(S1)가 턴-오프 되고 제2스위치(S2)가 턴-온 되는 제2시간구간(도 4의 TP2), 제3스위치(S3)가 턴-온 되는 제3시간구간(도 4의 TP3), 제3스위치(S3)가 턴-오프 되는 제4시간구간(도 4의 TP4)으로 구분 구동되어 일정한 직류전압인 제1 및 제2출력전압(Vo1, Vo2)을 출력하는데, 이를 도면을 참조하여 설명한다.

[0070] 도 4는 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터의 다수의 신호의 파형도로서, 도 3을 함께 참조하여 설명한다.

[0071] 도 4에서, 입력전압(Vi)은 360V이고, 제1 및 제2출력전압(Vo1, Vo2)은 각각 14V(1.2kW) 및 48V(600W)이고, 제3게이트-소스 전압(Vgs3)과 제1 및 제2출력인덕터전류(Ilo1, Ilo2)는 알아보기 쉽도록 1/2 배율로 변경한 그래프이다.

[0072] 도 4에 도시한 바와 같이, 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)의 제1시간구간(TP1) 동안, 제1게이트-소스 전압(Vgs1)이 하이레벨이 되어 제1스위치(S1)가 턴-온(turn-on) 되고, 제2게이트-소스 전압(Vgs2)이 로우레벨이 되어 제2스위치(S2)가 턴-오프(turn-off) 된다.

[0073] 즉, 턴-온 상태의 제1스위치(S1)에서는 제1드레인-소스 전압(Vds1)이 로우레벨이 되고 채널의 제1스위치전류(Is1)가 하이레벨이 되고(전류흐름), 턴-오프 상태의 제2스위치(S2)에서는 제2드레인-소스 전압(Vds2)이 하이레벨이 되고 채널의 제2스위치전류(Is2)가 로우레벨이 된다(전류차단).

[0074] 이에 따라, 변압기(T)의 1차측은 입력전압(Vi), 변압기(T), 제1스위치(S1)로 이어지는 전류경로를 형성하여 제1 및 제2인덕터(L1, L2)의 제1 및 제2인덕터전류(Il1, Il2)가 점차 증가하고, 변압기(T)의 2차측의 제1출력인덕터(Lo1)는 제1다이오드(D1)에 제1다이오드전류(Id1)가 흐르는 파워링(powering) 모드로 동작한다.

[0075] 예를 들어, 제1게이트-소스 전압(Vgs1) 및 제1드레인-소스 전압(Vds1)은 각각 제1스위치(S1)가 완전히 턴-온 된 상태가 되도록 하는 전압이고, 제2게이트-소스 전압(Vgs2) 및 제2드레인-소스 전압(Vds2)은 각각 약 0V 및 약 580V로 제2스위치(S2)는 완전히 턴-오프 된 상태이고, 제1인덕터전류(Il1)는 약 10A에서 약 20A로 증가하고, 제2인덕터전류(Il2)는 약 0A에서 약 12A로 증가할 수 있다.

[0076] 그리고, 제1다이오드전압(Vd1)은 약 0V이고, 제2다이오드전압(Vd2)의 평균값은 약 40V이고, 제1다이오드전류(Id1)는 약 110A에서 약 150A로 증가하고, 제2다이오드전류(Id2)는 약 0A이고, 제1출력인덕터전류(Ilo1)는 약 80A에서 약 100A로 증가할 수 있다.

[0077] 그리고, 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)의 제2시간구간(TP1) 동안, 제1게이트-소스 전압(Vgs1)이 로우레벨이 되어 제1스위치(S1)가 턴-오프 되고, 제2게이트-소스 전압(Vgs2)이 하이레벨이 되어 제2스위치(S2)가 턴-온 된다.

[0078] 즉, 턴-오프 상태의 제1스위치(S1)에서는 제1드레인-소스 전압(Vds1)이 하이레벨이 되고 채널의 제1스위치전류(Is1)가 로우레벨이 되고(전류차단), 턴-온 상태의 제2스위치(S2)에서는 제2드레인-소스 전압(Vds2)이 로우레벨이 되고 채널의 제2스위치전류(Is2)가 하이레벨이 된다(전류흐름).

[0079] 이에 따라, 변압기(T)의 1차측은 커패시터전압(Vc), 변압기(T), 제2스위치(S2)로 이어지는 전류경로를 형성하여 제1 및 제2인덕터(L1, L2)의 제1 및 제2인덕터전류(Il1, Il2)가 점차 감소하고, 변압기(T)는 리셋(reset) 되고, 변압기(T)의 2차측은 제2다이오드(D2)에 제2다이오드전류(Id2)가 흐르는 파워링 모드로 동작한다.

[0080] 예를 들어, 제1게이트-소스 전압(Vgs1) 및 제1드레인-소스 전압(Vds1)은 각각 약 0V 및 약 580V로 제1스위치(S1)는 완전히 턴-오프 된 상태이고, 제2게이트-소스 전압(Vgs2) 및 제2드레인-소스 전압(Vds2)은 각각 제2스위치(S2)가 완전히 턴-온 된 상태가 되도록 하는 전압이고, 제1인덕터전류(Il1)는 약 5A에서 약 -5A로 감소하고, 제2인덕터전류(Il2)는 약 12A에서 약 0A로 감소할 수 있다.

[0081] 그리고, 제1다이오드전압(Vd1)의 평균값은 약 25V이고, 제2다이오드전압(Vd2)은 약 0V이고, 제1다이오드전류

(Id1)는 약 0A이고, 제2다이오드전류(Id2)는 약 150A에서 약 110A로 감소하고, 제1출력인덕터전류(Ilo1)는 약 100A에서 약 80A로 감소할 수 있다.

[0082] 한편, 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)의 제3시간구간(TP3) 동안, 제3게이트-소스 전압(Vgs3)이 하이레벨이 되어 제3스위치(S3)가 턴-온 된다.

[0083] 즉, 턴-온 상태의 제3스위치(S3)에서는 제3드레인-소스 전압(Vds3)이 로우레벨이 되고 채널의 제3스위치전류(Is3)가 하이레벨이 된다(전류흐름).

[0084] 이에 따라, 변압기(T)의 2차측은 변압기(T), 제2출력인덕터(Lo2), 제3스위치(S3), 제1 및 제2다이오드(D1, D2)로 이어지는 전류경로를 형성하여 변압기(T)의 2차측의 제2출력인덕터(Lo2)는 빌드-업(build-up) 된다.

[0085] 예를 들어, 제3게이트-소스 전압(Vgs3)은 제3스위치(S3)가 완전히 턴-온 된 상태가 되도록 하는 전압이고, 제3스위치전류(Is3)는 약 40A에서 약 45A로 증가하고, 제5다이오드전류(Id5)는 약 0A이고, 제2출력인덕터전류(Ilo2)는 약 40A에서 약 44A로 증가할 수 있다.

[0086] 그리고, 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)의 제4시간구간(TP4) 동안, 제3게이트-소스 전압(Vgs3)이 로우레벨이 되어 제3스위치(S3)가 턴-온 된다.

[0087] 즉, 턴-오프 상태의 제3스위치(S3)에서는 제3드레인-소스 전압(Vds3)이 하이레벨이 되고 채널의 제3스위치전류(Is3)가 로우레벨이 된다(전류차단).

[0088] 이에 따라, 변압기(T)의 2차측은 변압기(T), 제2출력인덕터(Lo2), 제5다이오드(D5), 제2출력커패시터(Co2) 및 제2출력저항(Ro2), 제1 및 제2다이오드(D1, D2)로 이어지는 전류경로를 형성하여 변압기(T)의 2차측의 제2출력인덕터(Lo2)는 제5다이오드(D5)에 제5다이오드전류(Id5)가 흐르는 파워링 모드로 동작한다.

[0089] 예를 들어, 제3게이트-소스 전압(Vgs3)은 약 0V로 제3스위치(S3)는 완전히 턴-오프 된 상태이고, 제3스위치전류(Is3)는 0A이고, 제5다이오드전류(Id5)는 약 45A에서 약 40A로 감소하고, 제2출력인덕터전류(Ilo2)는 약 44A에서 약 40A로 감소할 수 있다.

[0090] 여기서, 제1시간구간(TP1)은 제3시간구간(TP3)의 선단 일부와 중첩하고, 제2시간구간(TP2)은 제4시간구간(TP4) 전체와 중첩하고 제3시간구간(TP3)의 후단 일부와 중첩하고, 제3시간구간(TP3)은 제1시간구간(TP1) 전체와 중첩하고 제2시간구간(TP2)의 선단 일부와 중첩하고, 제4시간구간(TP4)은 제2시간구간(TP2)의 후단 일부와 중첩한다.

[0091] 이와 같이, 본 발명의 실시예에 따른 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터(110)에서는, 병렬로 구성되는 변압기(T)의 2차측의 제1 및 제2출력인덕터(Lo1, Lo2)에 의하여 제1 및 제2출력전압(Vo1, Vo2)이 서로 독립적으로 출력되므로, 제1출력인덕터(Lo1)의 제1출력인덕터전류(Ilo1)는 제2출력저항(Ro2)의 제2부하전류와 무관한 제1출력저항(Ro1)의 제1부하전류가 되고, 그 결과 제1출력인덕터(Lo1)의 제1출력인덕터전류(Ilo1)는 전 시간구간(제1 및 제2시간구간(TP1, TP2) 또는 제3 및 제4시간구간(TP3, TP4)) 동안 약 80A 내지 약 100A로 유지된다.

[0092] 즉, 본 발명의 제1출력인덕터(Lo1)의 제1출력인덕터전류(Ilo1)는 종래의 제1출력인덕터(Lo1)의 제1출력인덕터전류(도 2의 Ilo1)(약 130A 내지 약 150A)보다 작은 값으로 유지되어 제1출력인덕터(Lo1)의 부담이 감소되고, 제1출력인덕터(Lo1)에서 발생하는 소비전력이 감소되고 제1출력인덕터(Lo1)의 포화문제가 개선된다.

[0093] 그리고, 클램핑 다이오드인 제3 및 제4다이오드(D3, D4)에 의하여 변압기(T)의 제1 및 제2출력단자의 전압(즉, 제1 및 제2다이오드(D1, D2)의 음극단자의 전압)이 제한되므로, 제1 및 제2다이오드(D1, D2)의 음극단자의 전압이 제1 및 제2시간구간(TP1, TP2) 또는 제3 및 제4시간구간(TP3, TP4) 동안 각각 약 50V 이하로 유지된다.

[0094] 즉, 본 발명의 제1 및 제2다이오드(D1, D2)의 음극단자의 전압은 종래의 제2다이오드(D2)의 음극단자의 전압(도 2의 Vd2)(약 80V 이하)보다 작은 값으로 제한되어 제1 및 제2다이오드(D1, D2)의 전압 스트레스(stress)가 감소되고 컨버터(110)의 효율이 향상된다.

[0095] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0096] 110: 다중 출력 더블 엔디드 액티브 클램프 포워드 컨버터

Vi: 입력전압 Vo1, Vo2: 제1, 제2출력전압

S1 내지 S3: 제1 내지 제3스위치

Cc: 클램핑커패시터 L1, L2: 제1, 제2인덕터

T: 변압기 D1 내지 D5: 제1 내지 제5다이오드

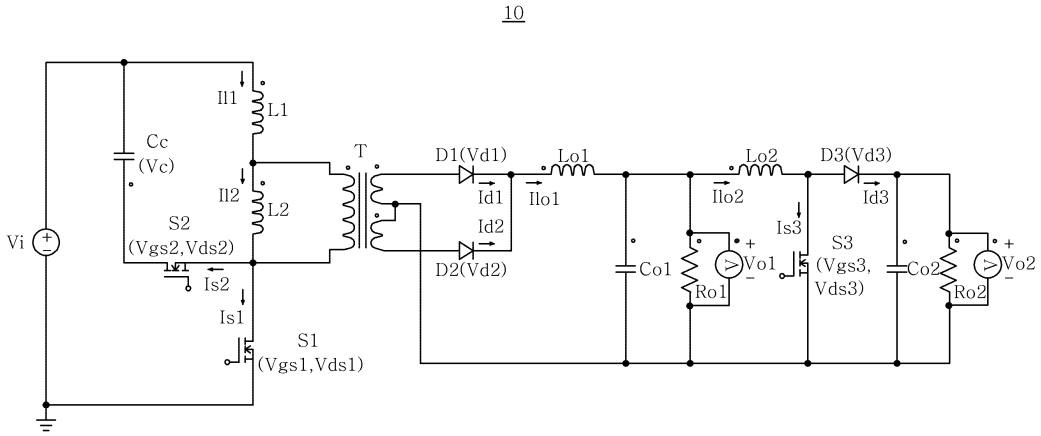
Lo1, Lo2: 제1, 제2출력인덕터

Co1, Co2: 제1, 제2출력커패시터

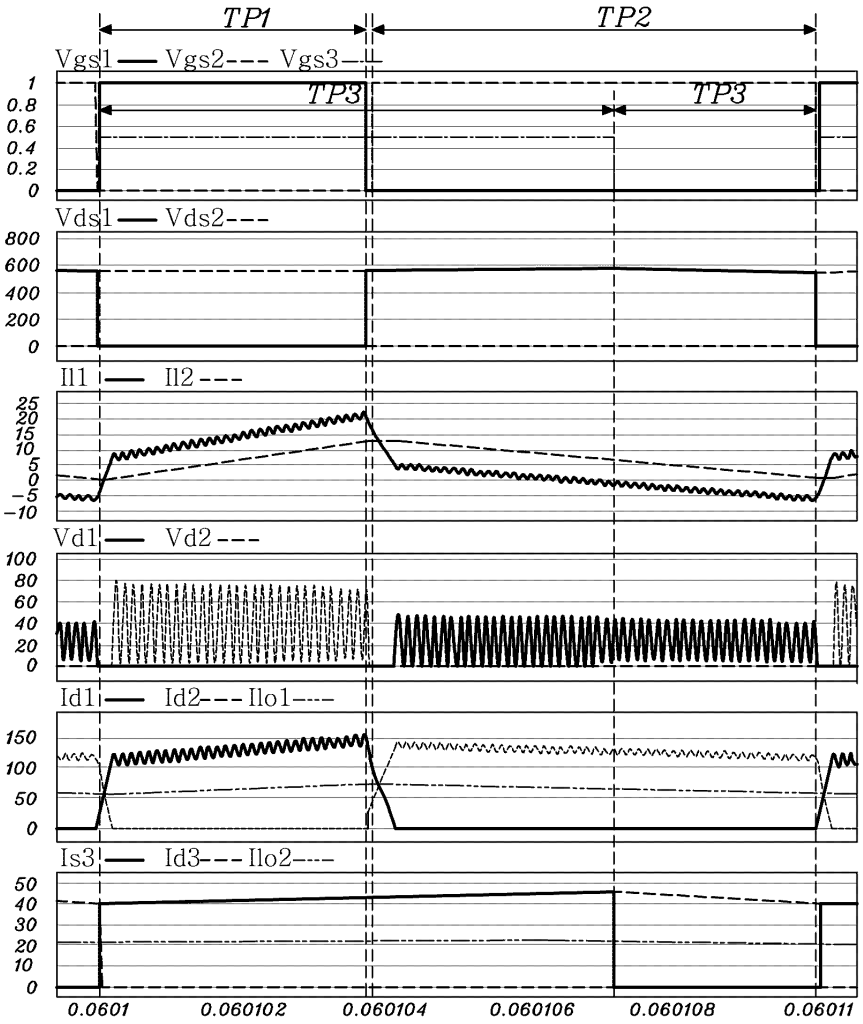
Ro1, Ro2: 제1, 제2출력저항

도면

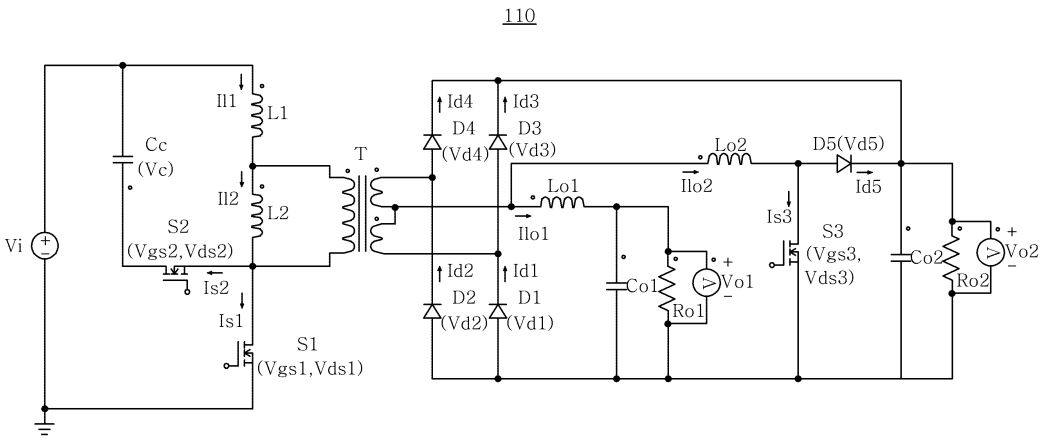
도면1



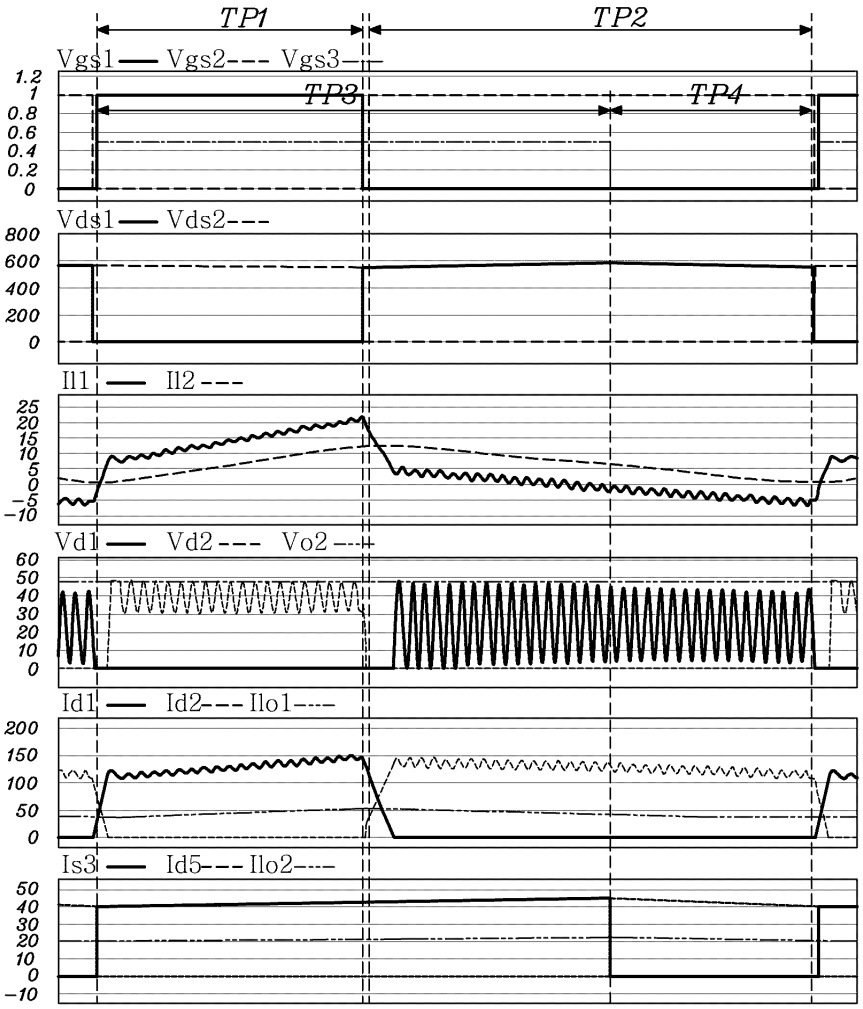
도면2


TP1
TP2
TP3
TP3
Vgs1 Vgs2 Vgs3
Vds1 Vds2
Il1 Il2
Vd1 Vd2
Id1 Id2 Ilo1
Is3 Id3 Ilo2
0.0601
0.060102
0.060104
0.060106
0.060108
0.06011

도면3


110
Vi
Cc
(Vc)
Il1
L1
Il2
L2
S2
(Vgs2,Vds2)
Is2
Is1
S1
(Vgs1,Vds1)
T
Id4
D4
(Vd4)
Id3
D3
(Vd3)
Id2
D2
(Vd2)
Id1
D1
(Vd1)
Lo1
Ilo1
Co1
Ro1
Vo1
Lo2
Ilo2
D5(Vd5)
Id5
Is3
S3
(Vgs3,
Vds3)
Co2
Ro2
Vo2

도면4


TP1
TP2
TP3
TP4
Vgs1 Vgs2 Vgs3
1.2
1
0.8
0.6
0.4
0.2
0
Vds1 Vds2
800
600
400
200
0
Il1 Il2
25
20
15
10
5
0
−5
−10
Vd1 Vd2 Vo2
60
50
40
30
20
10
0
Id1 Id2 Ilo1
200
150
100
50
0
Is3 Id5 Ilo2
50
40
30
20
10
0
−10