

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3825664号
(P3825664)

(45) 発行日 平成18年9月27日(2006.9.27)

(24) 登録日 平成18年7月7日(2006.7.7)

(51) Int. Cl.

F I

H O 1 L 21/60 (2006.01)

H O 1 L 21/60 3 1 1 W

請求項の数 11 (全 12 頁)

(21) 出願番号	特願2001-297041 (P2001-297041)	(73) 特許権者	000003078
(22) 出願日	平成13年9月27日(2001.9.27)		株式会社東芝
(65) 公開番号	特開2003-100813 (P2003-100813A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成15年4月4日(2003.4.4)	(74) 代理人	100058479
審査請求日	平成17年7月19日(2005.7.19)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100068814
			弁理士 坪井 淳
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠

最終頁に続く

(54) 【発明の名称】 フィルム基板、フィルム基板の製造方法及びフィルム基板付回路基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

将来分離される分離予定領域の外周に沿って部分的に形成された切り込みを有し、半導体デバイスチップが搭載される絶縁性シートと、

前記絶縁性シート上に前記切り込みを跨ぐように形成され、前記半導体デバイスチップの外部端子が接続される導電性パターンと、

を備えたことを特徴とするフィルム基板。

【請求項 2】

将来分離される分離予定領域の外周に沿って部分的に形成された切り込みを有する絶縁性シートと、

前記絶縁性シート上に前記切り込みを跨ぐように形成された導電性パターンと、

前記絶縁性シート上に搭載され、前記導電性パターンに外部端子が接続された半導体デバイスチップと、

を備えたことを特徴とするフィルム基板。

【請求項 3】

前記切り込みの長さは、前記分離予定領域の外周全体の長さの70%以上且つ100未満である

ことを特徴とする請求項1又は2に記載のフィルム基板。

【請求項 4】

前記導電性パターンは、第1の部分と、第2の部分と、前記第1の部分と第2の部分と

の間に位置し且つ前記切り込みを跨ぐ第3の部分とを有し、前記第3の部分は前記第1の部分及び第2の部分よりも線幅が狭くなっている

ことを特徴とする請求項1又は2に記載のフィルム基板。

【請求項5】

前記絶縁性シート上に前記切り込みを跨ぐように形成され、前記半導体デバイスチップの外部端子に接続されない付加的な導電性パターンをさらに備えた

ことを特徴とする請求項1又は2に記載のフィルム基板。

【請求項6】

半導体デバイスチップが搭載される絶縁性シートに将来分離される分離予定領域の外周に沿って部分的に切り込みを形成する工程と、

前記絶縁性シート上に前記半導体デバイスチップの外部端子が接続される導電性パターンを形成する工程と、

を備えたことを特徴とするフィルム基板の製造方法。

【請求項7】

絶縁性シートに将来分離される分離予定領域の外周に沿って部分的に切り込みを形成する工程と、

前記絶縁性シート上に導電性パターンを形成する工程と、

前記絶縁性シート上に半導体デバイスチップを搭載して、該半導体デバイスチップの外部端子を前記導電性パターンに接続する工程と、

を備えたことを特徴とするフィルム基板の製造方法。

【請求項8】

前記導電性パターンは前記切り込みを跨ぐように形成される

ことを特徴とする請求項6又は7に記載のフィルム基板の製造方法。

【請求項9】

前記導電性パターンは前記切り込みを跨ぐ領域で線幅が狭く形成される

ことを特徴とする請求項8に記載のフィルム基板の製造方法。

【請求項10】

前記導電性パターンを形成する際に、前記半導体デバイスチップの外部端子に接続されない付加的な導電性パターンを前記切り込みを跨ぐように形成する

ことを特徴とする請求項6乃至9のいずれかに記載のフィルム基板の製造方法。

【請求項11】

絶縁性シートに将来分離される分離予定領域の外周に沿って部分的に切り込みを形成する工程と、

前記絶縁性シート上に導電性パターンを形成する工程と、

前記絶縁性シート上に半導体デバイスチップを搭載して、該半導体デバイスチップの外部端子を前記導電性パターンに接続する工程と、

前記切り込みの内側の少なくとも一部分を回路基板に接着させて前記切り込みの外側の部分を切り離すことにより、前記半導体デバイスチップが搭載された絶縁性シートの前記切り込みの内側の部分を前記回路基板上に残置させる工程と、

を備えたことを特徴とするフィルム基板付回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フィルム基板（半導体デバイスチップが搭載される予定のフィルム基板、半導体デバイスチップがすでに搭載されたフィルム基板）、フィルム基板の製造方法及びフィルム基板付回路基板の製造方法に関する。

【0002】

【従来の技術】

半導体デバイスチップを導電性パターンが形成された絶縁性フィルム上に搭載する従来方法の一例について、図18～図22を参照して説明する。

10

20

30

40

50

【0003】

図18(a)は半導体デバイスチップ1(半導体集積回路デバイスチップ等)の外観を示した斜視図、図18(b)は図18(a)のB-Bに沿った断面図であり、半導体デバイスチップ1の表面には外部端子として複数のスタッドバンプ2が形成されている。

【0004】

図19(a)は導電性パターン(配線パターン)4が形成されたテープ状の絶縁性フィルム3を示した平面図、図19(b)は図19(a)のB-Bに沿った断面図である。図19に示した構造は、絶縁性フィルム3(厚さ25~75 μ m程度)上に接着剤5によって貼り付けられた導電性金属箔(例えば、厚さ35 μ m程度の銅箔やアルミ箔)を、リソグラフィ及びエッチングによってパターンニングすることで得られる。

10

【0005】

このようにして得られた導電性パターン4付き絶縁性フィルム3表面のチップ搭載領域に、図20に示すようにして、異方性導電樹脂6を貼り付ける。さらに、図21に示すようにして、フリップチップ方式により、異方性導電樹脂6上に半導体デバイスチップ1を搭載する。このようにして、テープ状のフィルム基板が得られる。

【0006】

その後、図22(a)に示すようにして、プレス装置等によりテープ状フィルム基板から所定の形状を打ち抜き、図22(b)に示すようなフィルム基板の個片(フィルム基板片)を分離する。

【0007】

このようにして得られたフィルム基板片は、以下のようにしてPCB(Printed Circuit Board)やFPC(Flexible Printed Circuit board)等の回路基板に2次実装される。

20

【0008】

まず、図23に示すように、受動部品7や接続端子9等が形成された回路基板8上に導電性接着剤10を貼り付ける。導電性接着剤10としては、異方性導電樹脂を用いることができる。

【0009】

続いて、図24に示すように、図22の工程で得られたフィルム基板片を吸着治具11等を用いて回路基板8上に載置し、フィルム基板片に形成されている導電性パターン4と回路基板8に形成されている接続端子9とを導電性接着剤によって接続する。接続に際しては、加熱圧着治具12によって加熱・圧着(200、20秒程度)を行う。

30

【0010】

しかしながら、上述した従来の方法では、テープ状フィルム基板からフィルム基板片を分離し、分離されたフィルム基板片を回路基板に搭載するため、以下のような問題があった。

【0011】

すなわち、フィルム基板片を個々に取り扱う必要があることから取り扱いが難しく、自動化による生産性の向上が困難である。また、フィルム基板片のサイズを小さくしようとすると、吸着治具11と加熱圧着治具12を併置することができなくなるため、図25に示すように、2段階の工程を行う必要があり、工程増につながる。さらに、図26に示すように、導電性接着剤10がフィルム基板片の周縁部から這い上がって、例えば加熱圧着治具12に付着してしまうおそれがあり、これを防止するためにはフィルム基板片を大きくしなければならず、小型化の要請に反することとなる。

40

【0012】

【発明が解決しようとする課題】

このように、従来技術では、テープ状フィルム基板からフィルム基板片を分離した後にフィルム基板片を回路基板に搭載する必要があるため、小型化が難しいといった問題や、生産性が悪いといった問題があった。

【0013】

本発明は、上記従来課題に対してなされたものであり、生産性の向上や小型化をはかる

50

ことが可能なフィルム基板、フィルム基板の製造方法及びフィルム基板付回路基板の製造方法を提供することを目的としている。

【 0 0 1 4 】

【課題を解決するための手段】

本発明に係るフィルム基板は、将来分離される分離予定領域の外周に沿って部分的に形成された切り込みを有し、半導体デバイスチップが搭載される絶縁性シートと、前記絶縁性シート上に形成され、前記半導体デバイスチップの外部端子が接続される導電性パターンと、を備えたことを特徴とする。

【 0 0 1 5 】

また、本発明に係るフィルム基板は、将来分離される分離予定領域の外周に沿って部分的に形成された切り込みを有する絶縁性シートと、前記絶縁性シート上に形成された導電性パターンと、前記絶縁性シート上に搭載され、前記導電性パターンに外部端子が接続された半導体デバイスチップと、を備えたことを特徴とする。

10

【 0 0 1 6 】

本発明に係るフィルム基板の製造方法は、半導体デバイスチップが搭載される絶縁性シートに将来分離される分離予定領域の外周に沿って部分的に切り込みを形成する工程と、前記絶縁性シート上に前記半導体デバイスチップの外部端子が接続される導電性パターンを形成する工程と、を備えたことを特徴とする。

【 0 0 1 7 】

また、本発明に係るフィルム基板の製造方法は、絶縁性シートに将来分離される分離予定領域の外周に沿って部分的に切り込みを形成する工程と、前記絶縁性シート上に導電性パターンを形成する工程と、前記絶縁性シート上に半導体デバイスチップを搭載して、該半導体デバイスチップの外部端子を前記導電性パターンに接続する工程と、を備えたことを特徴とする。

20

【 0 0 1 8 】

本発明に係るフィルム基板付回路基板の製造方法は、絶縁性シートに将来分離される分離予定領域の外周に沿って部分的に切り込みを形成する工程と、前記絶縁性シート上に導電性パターンを形成する工程と、前記絶縁性シート上に半導体デバイスチップを搭載して、該半導体デバイスチップの外部端子を前記導電性パターンに接続する工程と、前記切り込みの内側の少なくとも一部分を回路基板に接着させて前記切り込みの外側の部分を切り離すことにより、前記半導体デバイスチップが搭載された絶縁性シートの前記切り込みの内側の部分を前記回路基板上に残置させる工程と、を備えたことを特徴とする。

30

【 0 0 1 9 】

【発明の実施の形態】

以下、本発明の実施形態を図面を参照して説明する。

【 0 0 2 0 】

まず、図 1 ～ 図 1 3 を参照して、本実施形態に係る製造方法の一例について説する。

【 0 0 2 1 】

まず、図 1 (a) 及び図 1 (b) に示すように、ポリイミドや P E T (ポリエステルテレフタレート) 等のテープ状の絶縁性フィルム (絶縁性シート) 3 に、金属刃 (例えばトムソン刃) 1 3 を用いて、絶縁性フィルム 3 を貫通する切り込みを入れる。

40

【 0 0 2 2 】

図 2 (a) はこのようにして切り込み 1 5 が入れられた絶縁性フィルム 3 の平面図、図 2 (b) は図 2 (a) の B - B に沿った断面図、図 2 (c) は図 2 (a) の破線内を拡大した図である。切り込み 1 5 は、図 2 (a) に示すように、将来分離される分離予定領域 (最終的に必要な目的とする領域) の外周に沿って (外周に対応して) 部分的に形成される。すなわち、切り込み 1 5 は分離予定領域の外周全体にわたって形成されているわけではなく、図 2 (c) に示すように、外周に対応する部分のうち、切り込み 1 5 が形成されていない部分も存在している。この切り込み 1 5 は、後の工程において切り込み 1 5 の内側の部分を分離するためのものであるが、該分離工程において容易に分離を行えるようにし

50

、且つ該分離工程前に抜け落ちることがないようにするため、外周部分における切り込み 15 の長さは、外周全体の長さに対して 70 % 以上且つ 100 % 未満（好ましくは 99 % 以下）であることが好ましい。また、図に示した例では、抜け落ちを防止するため、切り込みが入っていない箇所を 4 箇所設けているが、当該箇所は 1 箇所以上、好ましくは 2 箇所以上設けるようにする。

【0023】

一方、図 3 に示すように、絶縁性フィルム 3 上に導電性パターン（配線パターン）を形成するための導電性金属箔 14 を用意し、この金属箔 14 上に接着剤 5 を塗布する。金属箔 15 には、例えば銅箔やアルミ箔を用いることができる。また、接着剤 5 には、例えば東レ製の #7100 や巴川製紙製の X 等を用いることが可能である。

10

【0024】

その後、図 4 に示すように、切り込み 15 が入った絶縁性フィルム 3 と金属箔 14 とを接着剤 5 によって貼り合わせる。

【0025】

次に、図 5 に示すように、リソグラフィ及びエッチングによって金属箔 14 をパターンニングして導電性パターン（配線パターン）4 を形成する。金属箔 14 として銅箔やアルミ箔を用いた場合には、塩化第二鉄等の薬液によってエッチングを行うことが可能である。このようにして、切り込み 15 を有する絶縁性シート 3 上に導電性パターン 4 が形成されたテープ状のフィルム基板が得られる。

【0026】

20

次に、図 6 に示すように、導電性パターン 4 が形成された絶縁性フィルム 3 表面のチップ搭載領域に接着性を有する異方性導電樹脂 6 を貼り付ける。さらに、フリップチップ方式によって、異方性導電樹脂 6 上に半導体デバイスチップ 1 を搭載する。半導体デバイスチップ 1 は、例えば図 18 の従来技術で示したものと同様であり、外部端子として複数のスタッドバンプが裏面側に形成されている。各スタッドバンプは、対応する導電性パターン 4 に異方性導電樹脂 6 を介して接続される。

【0027】

以上のようにして、半導体デバイスチップ 1 が搭載されたテープ状のフィルム基板が得られる。このようなテープ状フィルム基板は、リール状態或いはロール状態にて連続的に製造可能であり、図 6 に示した単位構造（破線で囲んだ部分）が連続的に形成される。

30

【0028】

次に、このようにして得られたテープ状のフィルム基板を用いて、以下のようにして PCB や FPC 等の回路基板に 2 次実装を行う。

【0029】

まず、図 7 に示すように、受動部品 7 や接続端子 9 等が形成された回路基板 8 を用意し、接続端子 9 が形成された領域上に導電性接着剤 10 を貼り付ける。導電性接着剤 10 としては、異方性導電樹脂（例えば、日立化成製の FC-262B）等を用いることができる。

【0030】

続いて、図 8 に示すように、図 6 に示したテープ状フィルム基板を、図 7 に示した回路基板 8 上に載置し、導電性接着剤 10 によって、テープ状フィルム基板に形成された導電性パターン 4 と、回路基板 8 に形成された接続端子 9 とを接続する。

40

【0031】

具体的には、図 9 に示すように、ローラー 16 及び 17 によって保持されたテープ状フィルム基板と回路基板 8 との位置決めを行った後、テープ状フィルム基板を回路基板 8 に接続する。接続に際しては、加熱圧着治具 12 によって加熱・圧着（200 、20 秒程度）を行う。これにより、半導体デバイスチップ 1 に設けられた各スタッドバンプ 2（外部端子）が、対応する導電性パターン 4 を介して、回路基板 8 に形成された対応する接続端子 9 と接続される。なお、図 9 では、紙面の都合上、接着剤 5 及び導電性接着剤 10 は省略して描いているが、図 5 ～図 7 等からわかるように実際にはそれらも形成されている（

50

以後の図も同様)。図10は、このようにしてテープ状フィルム基板と回路基板8とを接着した状態を示している。

【0032】

続いて、図11に示すように、ローラー16及び17を上方に移動させて、テープ状フィルム基板を引き上げるようにする。このとき、テープ状フィルム基板には先に説明した切り込み15が形成されているため、切り込みの内部のみがフィルム基板の個片(フィルム基板片)として分離され回路基板8上に残置する。それ以外の部分は、図12に示すような形状となって切り離される。

【0033】

このようにして、図13に示すように、半導体デバイスチップ1が接着されたフィルム基板片が搭載された回路基板が得られる。

10

【0034】

その後、一方のローラー(例えばローラー17)によってテープ状フィルム基板を図6に示した1単位構造分だけ巻き取る、すなわち図11においてテープ状フィルム基板を1単位構造分だけ移動させ、上述した工程と同様の工程を行うことで、他の回路基板上に同様にしてフィルム基板片を搭載する。以後、同様の工程を繰り返すことで、順次各フィルム基板片を各回路基板上に搭載することができる。

【0035】

以上述べたように、本実施形態によれば、絶縁フィルム3に予め切り込み15を形成しておくので、テープ状フィルム基板を回路基板8に接続した状態で容易にフィルム基板片を分離することができる。したがって、個々のフィルム基板片に分離せずにテープ状フィルム基板を取り扱うことができ、自動化による生産性の向上をはかることができる。また、従来技術で述べたような問題、すなわち吸着治具と加熱圧着治具とを併置することができない問題(図25参照)、導電性接着剤がフィルム基板片の周縁部から這い上がる問題(図26参照)等を防止することができるため、フィルム基板片を小さくすることができる。さらに、導電性パターン4が切り込み15を跨ぐように形成されているので(図5及び図6参照)、フィルム基板片を最終的に分離するまでの間、フィルム基板片を確実に保持することができる。

20

【0036】

なお、本実施形態は、以下に示すように種々変形して実施することが可能である。

30

【0037】

図14(a)~(d)は、切り込み15の形状について種々の変形例を示したものであり、これらの切り込み形状を採用した場合にも、上述した作用効果と同様の作用効果を奏することが可能である。

【0038】

図15は、導電性パターン4の形状の変形例を示したものである。本例では、図15(b)(図15(a)の破線内の拡大図)に示すように、導電性パターン4の線幅が切り込み15を跨ぐ領域で狭くなっている。このような構成にすることで、フィルム基板片を確実にかつ容易に分離することが可能となる。

【0039】

図16(a)及び(b)はいずれも、導電性パターン4とは別の付加的な導電性パターン18を、切り込み15を跨ぐようにして絶縁フィルム上に形成したものである。この導電性パターン18は、導電性パターン4のパターニング工程において同時にパターニングされるものであるが、半導体デバイスチップの外部端子(スタッドバンプ)とは電氣的に分離されている。このように、付加的な導電性パターン18を形成することにより、フィルム基板片を最終的に分離するまでの間、フィルム基板片を確実に保持することができる。

40

【0040】

図17(a)及び(b)は、導電性パターン4及びそれに対応する切り込み15のパターンの例を示したものである。図17(a)は、導電性パターン4が3方向に配置されている例である。図17(b)は、下側の導電性パターン4が上側の導電性パターン4よりも

50

本数が多く密度も高い場合の例である。いずれの例でも、上述した実施形態の場合（図5等参照）に比べて、導電性パターン4の配置形状に対応して切り込み15のパターンが複雑になっているが、このような場合にも、上述した実施形態の作用効果と同様の作用効果を奏することが可能である。

【0041】

以上、本発明の実施形態を説明したが、本発明は上記実施形態に限定されるものではなく、その趣旨を逸脱しない範囲内において種々変形して実施することが可能である。さらに、上記実施形態には種々の段階の発明が含まれており、開示された構成要件を適宜組み合わせることによって種々の発明が抽出され得る。例えば、開示された構成要件からいくつかの構成要件が削除されても、所定の効果が得られるものであれば発明として抽出され得る。

10

【0042】

【発明の効果】

本発明によれば、絶縁性フィルムに切り込みが形成されているため、フィルム基板片を容易に分離することができ、自動化による生産性の向上やフィルム基板片の小型化をはかることが可能となる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る製造方法例を説明するための図。

【図2】本発明の実施形態に係る製造方法例を説明するための図。

【図3】本発明の実施形態に係る製造方法例を説明するための図。

20

【図4】本発明の実施形態に係る製造方法例を説明するための図。

【図5】本発明の実施形態に係る製造方法例を説明するための図。

【図6】本発明の実施形態に係る製造方法例を説明するための図。

【図7】本発明の実施形態に係る製造方法例を説明するための図。

【図8】本発明の実施形態に係る製造方法例を説明するための図。

【図9】本発明の実施形態に係る製造方法例を説明するための図。

【図10】本発明の実施形態に係る製造方法例を説明するための図。

【図11】本発明の実施形態に係る製造方法例を説明するための図。

【図12】本発明の実施形態に係る製造方法例を説明するための図。

【図13】本発明の実施形態に係る製造方法例を説明するための図。

30

【図14】本発明の実施形態の変更例を説明するための図。

【図15】本発明の実施形態の他の変更例を説明するための図。

【図16】本発明の実施形態の他の変更例を説明するための図。

【図17】本発明の実施形態の他の変更例を説明するための図。

【図18】従来技術に係る製造方法例を説明するための図。

【図19】従来技術に係る製造方法例を説明するための図。

【図20】従来技術に係る製造方法例を説明するための図。

【図21】従来技術に係る製造方法例を説明するための図。

【図22】従来技術に係る製造方法例を説明するための図。

【図23】従来技術に係る製造方法例を説明するための図。

40

【図24】従来技術に係る製造方法例を説明するための図。

【図25】従来技術の問題点を説明するための図。

【図26】従来技術の問題点を説明するための図。

【符号の説明】

1 ... 半導体デバイスチップ

2 ... スタッドバンプ

3 ... 絶縁性フィルム

4 ... 導電性パターン

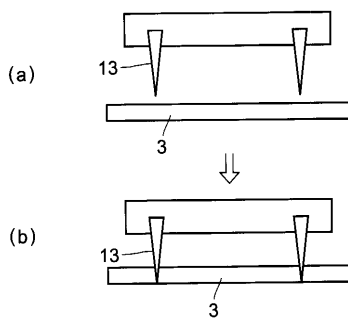
5 ... 接着剤

6 ... 異方性導電樹脂

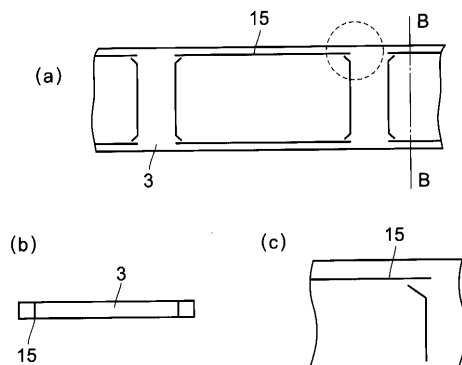
50

- 7 ... 受動部品
- 8 ... 回路基板
- 9 ... 接続端子
- 10 ... 導電性接着剤
- 11 ... 吸着治具
- 12 ... 加熱圧着治具
- 13 ... 金属刃
- 14 ... 金属箔
- 15 ... 切り込み
- 16、17 ... ロール
- 18 ... 付加的な導電性パターン

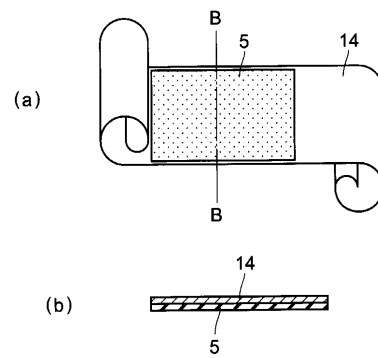
【図1】



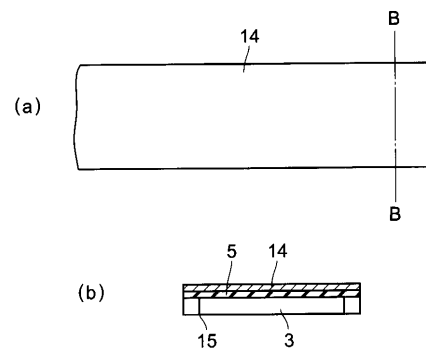
【図2】



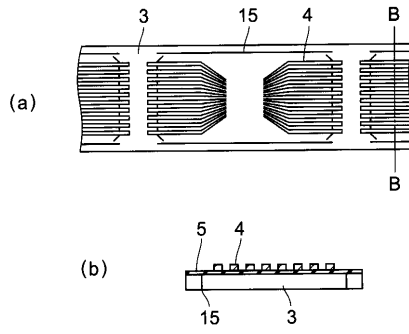
【図3】



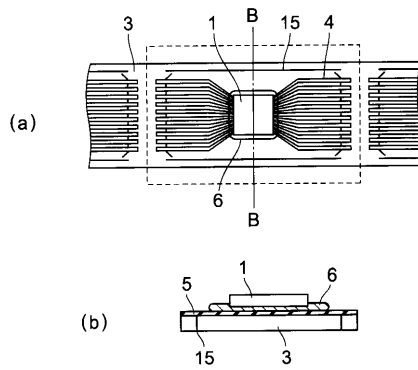
【図4】



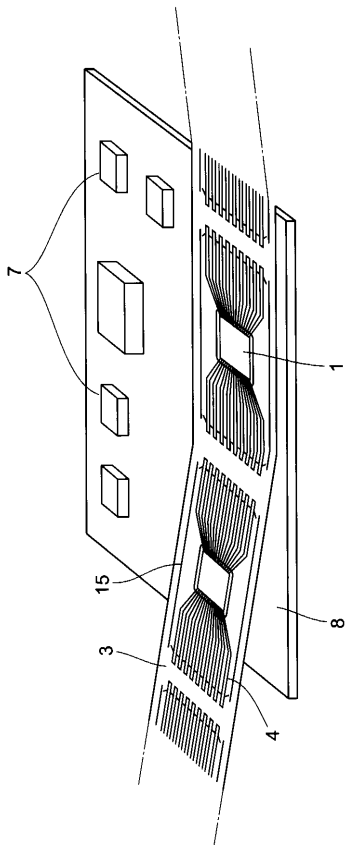
【図 5】



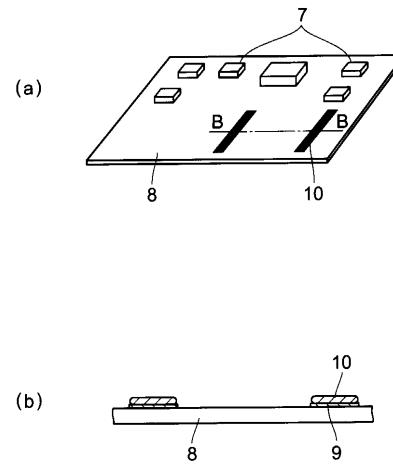
【図 6】



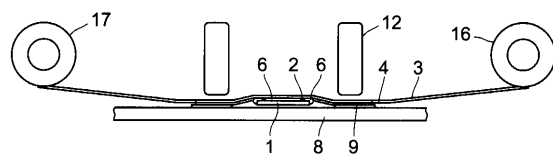
【図 8】



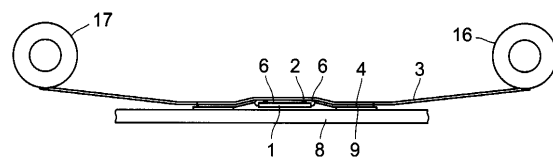
【図 7】



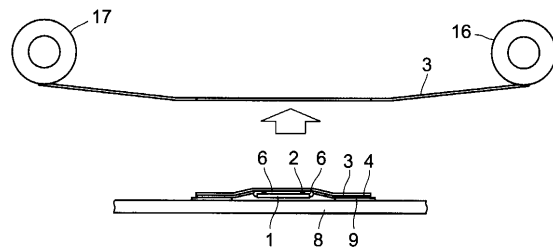
【図 9】



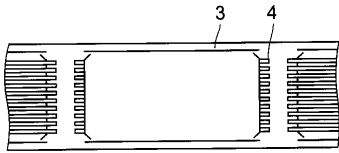
【図 10】



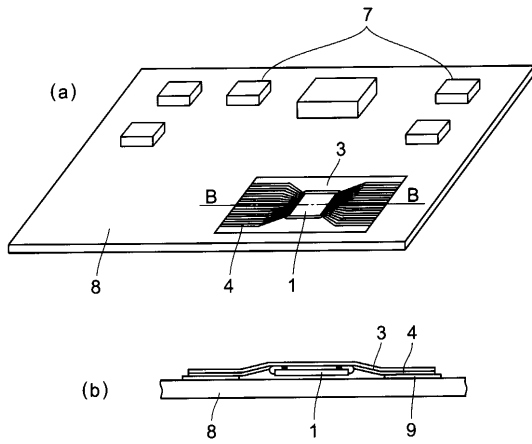
【図 11】



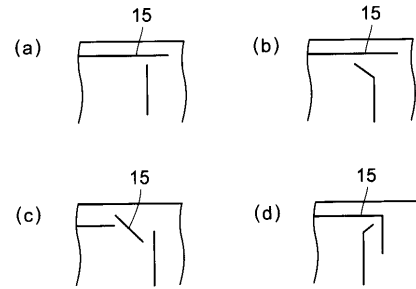
【図 1 2】



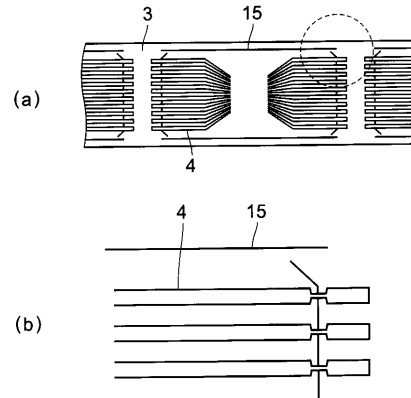
【図 1 3】



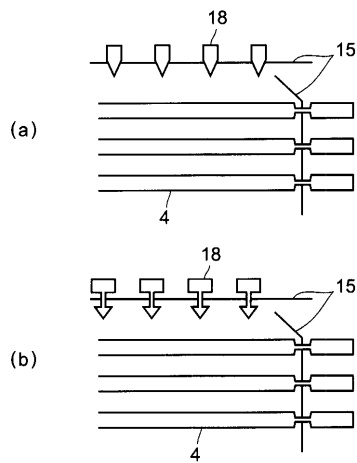
【図 1 4】



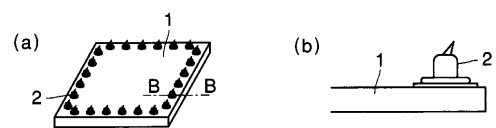
【図 1 5】



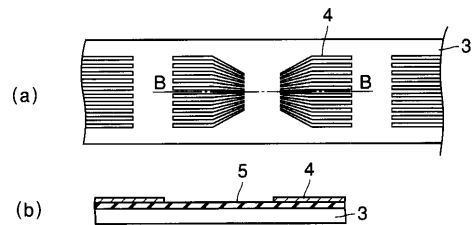
【図 1 6】



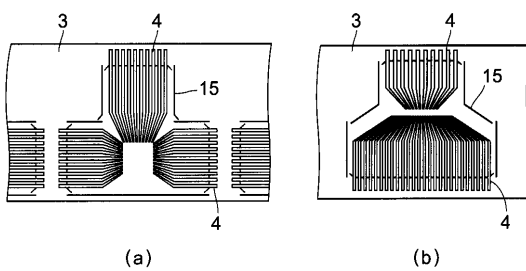
【図 1 8】



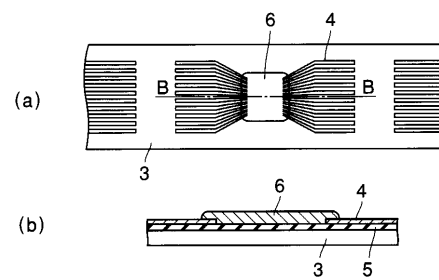
【図 1 9】



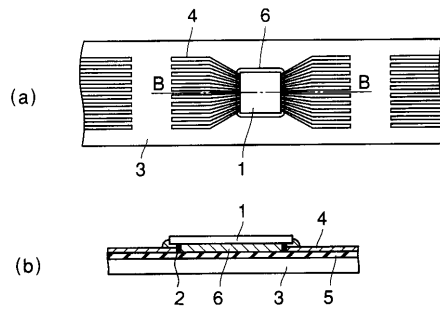
【図 1 7】



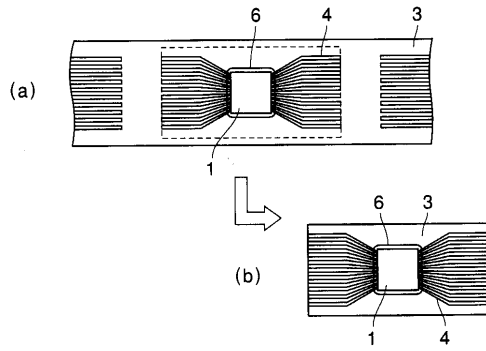
【図 2 0】



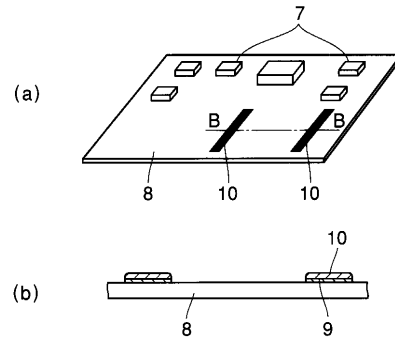
【図 2 1】



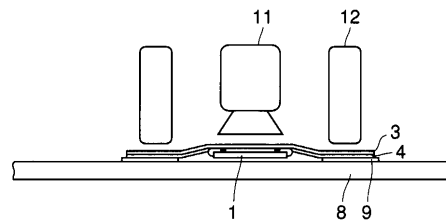
【図 2 2】



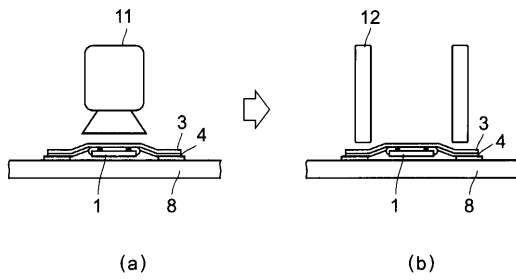
【図 2 3】



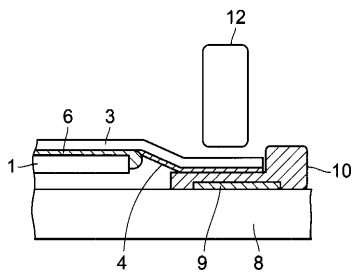
【図 2 4】



【図 2 5】



【図 2 6】



フロントページの続き

(74)代理人 100070437

弁理士 河井 将次

(72)発明者 横井 哲哉

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

審査官 市川 篤

(56)参考文献 特開平02-308545(JP,A)

実開平04-076039(JP,U)

(58)調査した分野(Int.Cl.,DB名)

H01L 21/60