

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-281597

(P2007-281597A)

(43) 公開日 平成19年10月25日(2007.10.25)

(51) Int.C1.		F 1	テーマコード (参考)			
HO3B	5/32	(2006.01)	HO3B	5/32	H	5J079
HO3H	9/02	(2006.01)	HO3H	9/02	A	5J108
HO3H	3/02	(2006.01)	HO3H	9/02	K	
HO1L	25/16	(2006.01)	HO3H	3/02	Z	
			HO1L	25/16	B	

審査請求 未請求 請求項の数 7 O L (全 16 頁)

(21) 出願番号	特願2006-102096 (P2006-102096)	(71) 出願人	000003104 エプソントヨコム株式会社 東京都日野市日野421-8
(22) 出願日	平成18年4月3日 (2006.4.3)	(74) 代理人	100096806 弁理士 岡▲崎▼ 信太郎
		(74) 代理人	100098796 弁理士 新井 全
		(74) 代理人	100121647 弁理士 野口 和孝
		(72) 発明者	小山 裕吾 神奈川県川崎市幸区塚越三丁目484番地 エプソントヨコム株式会社内
		(72) 発明者	下平 和彦 神奈川県川崎市幸区塚越三丁目484番地 エプソントヨコム株式会社内
			最終頁に続く

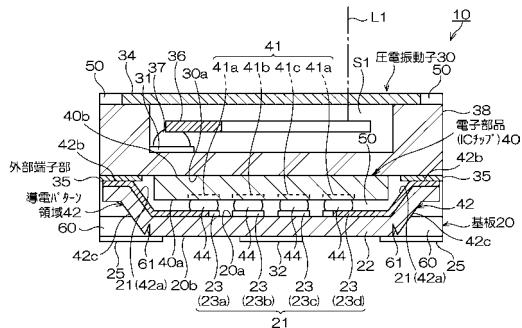
(54) 【発明の名称】圧電デバイス及びその製造方法

(57) 【要約】

【課題】実装面積を小さくし、かつ、低背化を可能とする圧電デバイス及びその製造方法を提供すること。

【解決手段】上面に電極端子部23を有する基板20と、この基板20の上側に配置された電子部品40と、この電子部品40の上側に配置された圧電振動子30とを備えた圧電デバイスであって、圧電振動子30の外部端子部35を有する下面と、電子部品40のパッド部41を有する面と反対側の面とが接合され、電子部品40のパッド部41を有する面が、基板20の上面にフェイスダウン実装されており、さらに、基板20の電子部品40と電気的に接続された導電パターン領域42が、圧電振動子30側に曲げられて、外部端子部35と接続されている。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

上面に電極端子部を有する基板と、前記基板の上側に配置された電子部品と、前記電子部品の上側に配置された圧電振動子とを備えた圧電デバイスであって、

前記圧電振動子の外部端子部を有する下面と、前記電子部品のパッド部を有する面と反対側の面とが接合され、

前記電子部品のパッド部を有する面が、前記基板の上面にフェイスダウン実装されており、

さらに、前記基板の前記電子部品と電気的に接続された導電パターン領域が、前記圧電振動子側に曲げられて、前記外部端子部と接続されている

ことを特徴とする圧電デバイス。

【請求項 2】

前記基板は、可撓性を有する部材から形成され、前記導電パターン領域のみが前記圧電振動子側に曲げられるように切り欠き部を有することを特徴とする請求項 1 に記載の圧電デバイス。

【請求項 3】

前記基板は、前記導電パターン領域の前記曲げられた根元部に、切り込み部を有することを特徴とする請求項 1 または 2 に記載の圧電デバイス。

【請求項 4】

前記基板は、絶縁性基材に導電性材料を配置して形成されており、前記導電パターン領域における前記絶縁性基材の部分が除去されていることを特徴とする請求項 1 に記載の圧電デバイス。

【請求項 5】

前記基板は、複数枚の基板を重ねて接合することで形成されており、

前記複数枚の基板のうち、一方の基板の上面には、前記フェイスダウン実装により前記電子部品と接続される電極端子部が設けられ、

他方の基板は、前記フェイスダウン実装により前記電子部品と接続される電極端子部が露出するように配置されて、前記導電パターン領域が形成されている

ことを特徴とする請求項 1 ないし 3 のいずれかに記載の圧電デバイス。

【請求項 6】

上面に電極端子部を有する基板と、前記基板の上側に配置された電子部品と、前記電子部品の上側に配置された圧電振動子とを備えた圧電デバイスの製造方法であって、

前記電子部品のパッド部を有する面を、前記基板の上面にフェイスダウン実装する工程と、

前記圧電振動子の外部端子部を有する下面に、前記電子部品のパッド部を有する面と反対側の面を接合する工程と、

前記基板の前記電子部品と電気的に接続された導電パターン領域を、前記圧電振動子側に曲げて、前記外部端子部と接続する工程とを備えた

ことを特徴とする圧電デバイスの製造方法。

【請求項 7】

前記フェイスダウン実装の際、前記基板の上面にアンダーフィル材を充填して、前記電子部品のパッド部側の角部付近に前記アンダーフィル材を付着させる工程を備えたことを特徴とする請求項 6 に記載の圧電デバイスの製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、基板上に電子部品と圧電振動子とを備えた圧電デバイス及びその製造方法に関する。

【背景技術】**【0002】**

10

20

30

40

50

HDD（ハード・ディスク・ドライブ）、モバイルコンピュータ、あるいはICカード等の小型の情報機器や、携帯電話、自動車電話、またはページングシステム等の移動体通信機器において、圧電デバイスが広く使用されている。

図11は、従来の圧電デバイス1の内部構造を示した断面図である（例えば、特許文献1参照）。

【0003】

この図に示される圧電デバイス1は、基板2と電子部品3と圧電振動子4とを有している。

基板2の上面には柱部材7が設けられており、この柱部材7の上に圧電振動子4を搭載して、圧電振動子4と基板2との間に空間Sを形成し、この空間S内に電子部品3を配置するようにしている。

【0004】

また、基板2は、その上面に、実装端子5と電気的に接続された電極端子部6を有しており、この電極端子部6と電子部品3とが電気的に接続されている。

そして、電子部品3と圧電振動子4とは、柱部材7に設けられた配線パターン8を通じて電気的に接続されている。

このようにして、圧電デバイス1は、圧電振動子4の下側に電子部品3を配置することで、圧電デバイス1の全体の幅が圧電振動子4の幅とほぼ等しくなるようにして、実装面積を小さくしている。

【0005】

【特許文献1】特開2002-64333特許公開公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところで、近年、情報機器などの電子機器ではその薄型化が急速に進んでおり、その電子機器に用いられる圧電デバイスについても、薄型化が要求されている。

これに対し、図11に示すような圧電デバイス1では、確かに実装面積を小さくすることはできるが、基板2と電子部品3と圧電振動子4とを高さ方向に並べているため、高さ方向の寸法が大きくならざるを得ず、薄型化の要求に応えることができない。

【0007】

本発明は、実装面積を小さくし、かつ、低背化を可能とする圧電デバイス及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0008】

上述の目的は、第1の発明によれば、上面に電極端子部を有する基板と、前記基板の上側に配置された電子部品と、前記電子部品の上側に配置された圧電振動子とを備えた圧電デバイスであって、前記圧電振動子の外部端子部を有する下面と、前記電子部品のパッド部を有する面と反対側の面とが接合され、前記電子部品のパッド部を有する面が、前記基板の上面にフェイスダウン実装されており、さらに、前記基板の前記電子部品と電気的に接続された導電パターン領域が、前記圧電振動子側に曲げられて、前記外部端子部と接続されている圧電デバイスにより達成される。

【0009】

第1の発明の構成によれば、圧電デバイスは、基板と、この基板の上側に配置された電子部品と、この電子部品の上側に配置された圧電振動子とを備えているため、圧電振動子と電子部品と基板とを垂直方向に重ねて、実装面積を小さくできる。

さらに、圧電振動子の外部端子部が設けられた下面に電子部品を接合しているため、圧電振動子と電子部品との間には、例えば接合用の接着剤が形成するスペースしかない。また、電子部品と基板とについて、電子部品を基板の上面にフェイスダウン実装しているため、電子部品と基板との間にも、例えばフェイスダウン実装用のバンプが形成するスペースしかない。

10

20

30

40

50

そして、このように圧電振動子と基板とで電子部品を挟み込むようにしても、電子部品は基板上にフェイスダウン実装されているので、電子部品と基板とは電気的に接続されている。さらに、基板の電子部品と電気的に接続された導電パターン領域が、圧電振動子側に曲げられて、外部端子部と接続されているので、電子部品と圧電振動子との導通も図ることができる。

したがって、本発明によれば、実装面積を小さくし、かつ、低背化を可能とする圧電デバイスを提供することができる。

【0010】

第2の発明は、第1の発明の構成において、前記基板は、可撓性を有する部材から形成され、前記導電パターン領域のみが前記圧電振動子側に曲げられるように切り欠き部を有することを特徴とする。10

第2の発明の構成によれば、基板は、可撓性を有する部材から形成され、導電パターン領域のみが圧電振動子側に曲げられるように切り欠き部を有する。このため、電子部品を基板上にフェイスダウン実装した後に、基板を圧電振動子側に曲げても、基板の可撓性や切り欠き部によって、曲げの応力が例えばフェイスダウン実装のバンプに及ぼす悪影響を有效地に防止できる。

【0011】

第3の発明は、第1または第2の発明の構成において、前記基板は、前記導電パターン領域の前記曲げられた根元部に、切り込み部を有することを特徴とする。

第3の発明の構成によれば、基板は、導電パターン領域の曲げられた根元部に切り込み部を有するため、基板を圧電振動子側に曲げても、その曲げの応力が例えばフェイスダウン実装のバンプに及ぼす悪影響を有效地に防止できる。20

【0012】

第4の発明は、第1の発明の構成において、前記基板は、絶縁性基材に導電性材料を配置して形成されており、前記導電パターン領域における前記絶縁性基材の部分が除去されていることを特徴とする。

第4の発明の構成によれば、導電パターン領域における絶縁性基材の部分が除去されているので、導電パターン領域を圧電振動子側に曲げても、その曲げ応力が、絶縁性基材を介して、導電パターン領域以外の領域に作用することがない。したがって、電子部品と基板との接続に悪影響を及ぼすことを、より有效地に防止できる。30

【0013】

第5の発明は、第1ないし第3のいずれかの発明の構成において、前記基板は、複数枚の基板を重ねて接合することで形成されており、前記複数枚の基板のうち、一方の基板の上面には、前記フェイスダウン実装により前記電子部品と接続される電極端子部が設けられ、他方の基板は、前記フェイスダウン実装により前記電子部品と接続される電極端子部が露出するように配置されて、前記導電パターン領域が形成されていることを特徴とする。30

【0014】

第5の発明の構成によれば、基板を構成する複数枚の基板のうち、一方の基板の上面には、フェイスダウン実装用の電極端子部が設けられ、他方の基板は、フェイスダウン実装用の電極端子部が露出するように配置されている。このため、複数枚の基板を重ね合わせても、電子部品を基板上にフェイスダウン実装できる。40

また、他方の基板には導電パターン領域が形成されているため、この他方の基板を曲げて圧電振動子に接続できる。この際、他方の基板と一方の基板とは重ねて接合されているので、強度が高くなっている。したがって、他方の基板を曲げても、例えばフェイスダウン実装用の電極端子部に及ぼす悪影響を有效地に防止できる。

さらに、導電パターン領域について、第4の発明のように絶縁性基材の部分を除去しなくてもよく、導電パターン領域の強度も向上できる。

【0015】

また、上記目的は、第6の発明によれば、上面に電極端子部を有する基板と、前記基板

50

の上側に配置された電子部品と、前記電子部品の上側に配置された圧電振動子とを備えた圧電デバイスの製造方法であって、前記電子部品のパッド部を有する面を、前記基板の上面にフェイスダウン実装する工程と、前記圧電振動子の外部端子部を有する下面に、前記電子部品のパッド部を有する面と反対側の面を接合する工程と、前記基板の前記電子部品と電気的に接続された導電パターン領域を、前記圧電振動子側に曲げて、前記外部端子部と接続する工程とを備えた圧電デバイスの製造方法により達成される。

【0016】

第6の発明の構成によれば、電子部品のパッド部を有する面を、基板の上面にフェイスダウン実装する工程を有するため、電子部品と基板とは、その間に例えばフェイスダウン実装用のバンプが形成するスペースしかつくりずに電気的機械的に接続できる。

また、圧電振動子の外部端子部を有する下面に、電子部品のパッド部を有する面と反対側の面を接合する工程を有するため、圧電振動子と電子部品についても、その間に例えば接合用の接着剤が形成するスペースしかつくりずに機械的に接続できる。

さらに、本第6の発明の場合、圧電振動子に電子部品を接合する前に、電子部品のパッド部を有する面を、基板の上面にフェイスダウン実装する。このため、圧電振動子を介すことなく、直接、電子部品の外形や位置を検出しながら基板上にフェイスダウン実装できるため、フェイスダウン実装の位置決めを正確にできる。

そして、このように、正確な位置決めをするためにフェイスダウン実装する工程を行なったとしても、基板の電子部品と電気的に接続された導電パターン領域を、圧電振動子側に曲げて、外部端子部と接続する工程を有するので、圧電振動子と電子部品との電気的な接続も可能となる。

かくして、本発明によれば、実装面積を小さくし、かつ、低背化を可能とする圧電デバイスの製造方法を提供することができる。

【0017】

第7の発明は、前記フェイスダウン実装の際、前記基板の上面にアンダーフィル材を充填して、前記電子部品のパッド部側の角部付近に前記アンダーフィル材を付着させる工程を備えたことを特徴とする。

第7の発明の構成によれば、フェイスダウン実装の際、基板の上面にアンダーフィル材を充填して、電子部品のパッド部側の角部付近にアンダーフィル材を付着させる工程を備えている。したがって、圧電振動子側に曲げられた導電パターン領域と電子部品との間にアンダーフィル材が介在して、導電パターン領域と電子部品との短絡を防止できる。

【発明を実施するための最良の形態】

【0018】

図1ないし図3は、本発明の第1の実施形態に係る圧電デバイスの例として圧電発振器10を示しており、図1(a)は圧電発振器10の概略平面図、(b)は圧電発振器10の概略底面図、図2は図1のA-A線の概略断面図、図3は圧電発振器10の部品である基板の概略平面図である。

なお、説明の便宜上、これらの図では、後述するモールド樹脂を透過して図示している。また、図3の平行斜線の部分は、説明の便宜のために図示するものであり、断面を表すものではない。

【0019】

圧電発振器10は、図2に示すように、基板20と、この基板20の上面20aに配置された電子部品40と、この電子部品40の上側に配置された圧電振動子30とを備えている。

圧電振動子30は、内部空間S1が形成された矩形状のパッケージ38を有する表面実装型の振動子である。なお、本実施形態のパッケージ38はセラミックから形成されており、このパッケージ38の内部空間S1に露出した内側底面には、図1(a)及び図2に示すように、例えば、タングステンメタライズ上にニッケルメッキ及び金メッキで形成した電極部31, 31が設けられている。

【0020】

10

20

30

40

50

電極部 3 1 , 3 1 は、圧電振動子 3 0 の下面（底部）3 0 a に設けられた外部端子部 3 5 , 3 5 と電気的に接続されている。なお、外部端子部 3 5 も電極部 3 1 と同様に、タンゲステンメタライズ上にニッケルメッキ及び金メッキで形成されている。そして、電極部 3 1 , 3 1 の上面には、導電性接着剤 3 7 , 3 7 が用いられて、水晶等の圧電材料により形成された圧電振動片 3 6 が接合固定され、これにより、外部端子部 3 5 と圧電振動片 3 6 とは電気的に接続されるようになっている。

【 0 0 2 1 】

また、パッケージ 3 8 の開放された上側の端面には、口ウ材（図示せず）を用いて蓋体 3 4 が接合され、内部空間 S 1 が密封されている。

蓋体 3 4 は、金属製にしてアース接地するようにしてもよいが、蓋体 3 4 を薄板ガラス等の光を透過する材料とし、図 2 に示されるように、蓋封止後であっても、外部からレーザ光 L 1 を圧電振動片 3 6 の金属被覆部（図示せず）に照射して、質量削減方式により周波数調整を行うようにしても良い。

【 0 0 2 2 】

電子部品 4 0 は、本実施形態の場合、少なくとも圧電振動子 3 0 を発振させる回路を有する半導体素子等から形成された発振回路素子（以下「 I C チップ」という）であり、好みしくは、圧電振動片 3 6 の特性に応じた温度補償用のデータが書き込まれている。

この I C チップ 4 0 は、図 1 (b) 及び図 2 に示すように、水平方向について圧電振動子 3 0 や基板 2 0 よりも小さな外形を有し（即ち、長手方向および幅方向の寸法について、圧電振動子 3 0 や基板 2 0 に比べて小さく）、圧電振動子 3 0 と基板 2 0 の間から突出しないように配置されている。

【 0 0 2 3 】

また、 I C チップ 4 0 は、図 2 に示すように、正面の片側の面（図 2 の下側の面）4 0 a にのみ複数のパッド部 4 1 , ・・・ が設けられている。パッド部 4 1 の数や種類は、 I C チップの種類により変わるのは勿論であるが、本実施形態のパッド部 4 1 は、圧電振動子 3 0 と電気的に接続された 2 つのゲート / ドレイン (G / D) 端子 4 1 a , 4 1 a 、実装端子 2 5 と電気的に接続された発振回路の入出力端子 4 1 b 、発振回路にデータを書き込むための制御端子 4 1 c 、グランド端子（図示せず）からなっている（なお、図 2 では、全てのパッド部 4 1 を図示していない）。

【 0 0 2 4 】

基板 2 0 は、リジット基板やフレキシブル基板などを採用することができ、その水平方向の全体の幅が圧電振動子 3 0 の水平方向の幅と略同じになるように形成されて、平面視において圧電振動子 3 0 と重なり合うように配置されている。

また、基板 2 0 の下面（底面）2 0 b には、図 1 (b) 及び図 2 に示されるように、 I C チップ 4 0 や圧電振動子 3 0 に対して、外部から信号や駆動電圧を与えること、検査したりするための実装端子 2 5 , 2 5 , 2 5 , 2 5 や調整端子 3 2 , 3 2 が設けられている。なお、複数の実装端子 2 5 のうち一つはグランド端子、一つはダミー端子であり、四隅に端子を形成することで、実装の際、バランスが取れるようになっている。また、調整端子 3 2 は、実装の際、短絡しないように、実装端子 2 5 から極力離して配置され、本実施形態の場合、長手方向の中央部であって幅方向の両端に設けられている。

【 0 0 2 5 】

そして、基板 2 0 は、本実施形態の場合、可撓性を有する部材から形成されており、具体的には、図 2 に示すように、可撓性を有する絶縁性基材 2 2 の上面に、可撓性を有する導電性材料 2 1 を配置して形成されている。

絶縁性基材 2 2 には、例えば耐熱性などを考慮してポリイミドやガラスエポキシ等で形成された絶縁性フィルムが用いられている。

導電性材料 2 1 には、銅箔などが用いられており、後述するフェイスダウン実装のための複数の電極端子部 2 3 , ・・・ と、後述する導電パターン領域 4 2 にある電極部 4 2 a とを備えている（導電パターン領域 4 2 については、後で説明する）。

また、複数の電極端子部 2 3 , ・・・ と、後述する導電パターン領域 4 2 の電極部 4 2

10

20

30

40

50

aのみが上側に露出するようにして、フォトリソグラフィー技術を用いて、上面に絶縁膜(図3の平行斜線の部分)が形成されている。

【0026】

なお、図3に示すように、複数の電極端子部23, . . . のうち、端子23aはICチップ40と圧電振動子30とを電気的に接続するための端子となる。また、端子23bは、図示しない配線パターンやビアホールを介して調整端子32と電気的に接続され、ICチップ40にデータを書き込む端子となる。また、端子23dは、実装端子25と電気的に接続され、入出力端子となる。また、端子23cはアース接地のための端子となる。

【0027】

ここで、圧電振動子30とICチップ40との関係については、図2に示すように、圧電振動子30の外部端子部35を有する下面30aと、ICチップ40のパッド部41を有する面40aと反対側の面40bとが接合されている。

具体的には、圧電振動子30の外部端子部35の近傍に、ICチップ40のパッド部41であるゲートノドレイン(G/D)端子41aが配置されるようにして、非導電性の接着剤(図示せず)をもって、ICチップ40を圧電振動子30の下面30aに接合固定している。

【0028】

また、ICチップ40と基板20との関係については、ICチップ40のパッド部41を有する面40aが、基板20の上面20aにフェイスダウン実装されて、接続するようになっている。

具体的には、ICチップ40と基板20とは、所定の各パッド部41と各電極端子部23とが夫々対向するように配置され、ICチップ40の各パッド部41にバンプ(突起電極)44を形成してフェイスダウンをし、バンプ44と電極端子部23を接続するフリップチップ接続が採用されている。このバンプ44は、好ましくは、後述する導電パターン領域42がICチップ40に接触しないような高さを有している。

なお、フリップチップ接続の方式としては、バンプ44及び基板20の電極端子部23の双方を金(Au)で形成して、荷重と超音波によりバンプ44と電極端子部23とを融着接合するAu-Au接合方式を採用しているが、本発明はこれに限らず、Au-Su接合方式等の他の金属接合、或いは、半田や異方性導電性ペーストを用いる熱圧着方式などを採用しても勿論よい。

【0029】

そして、本実施形態の圧電発振器10については、図2に示すように、基板20のICチップ40と電気的に接続された導電パターン領域42, 42が、圧電振動子30側に曲げられて、外部端子部35, 35と接続されている。

なお、図2及び図3において導電パターン領域42は左右2ヶ所に形成され、いずれも略同一の構成を有しているため、以下、特段の言及がない限り、図2及び図3において左側の導電パターン領域42のみについて説明する。

【0030】

導電パターン領域42は、ICチップ40と圧電振動子30とを電気的に接続するための電極部42aを有する領域である。すなわち、本実施形態の導電パターン領域42では、可撓性を有する絶縁性基材22の上面に、可撓性を有する電極部42aを配置して形成されている。このため、導電パターン領域42は、後述する製造方法のように、ICチップ40が基板20にフェイスダウン実装され、圧電振動子30とICチップ40とが接合された後、上述の可撓性を利用して曲げられて、その先端部42bが外部端子部35に接続されるようになっている。これにより、予め折り曲げ加工された基板を用いた場合に生ずる高さ寸法の誤差により、先端部42bが外部端子部35まで届かなかったり、或いは、バンプ44が剥がれてしまったりといった問題を解決することができる。

【0031】

なお、曲げられた導電パターン領域42は、図1(b)ないし図3に示されるように、水平方向について、実装端子25及び調整端子32が配置された領域以外の領域であって

10

20

30

40

50

、かつ、ICチップ40がフェイスダウンした領域（ICチップ40と対向する領域）以外に設けられ、本実施形態の場合、長手方向の両端部であって、幅方向の略中央部（即ち、幅方向の両端部の実装端子25, 25に挟まれた領域）に形成されている。そして、導電パターン領域42は、図2に示すように、外側の先端部42bが圧電振動子30の長手方向の両端部の外部端子部35に対向するように曲げられた際、外側に向かうに従って傾斜する傾斜部42cを有する。

【0032】

そして、導電パターン領域42を曲げても、他の領域に悪影響を及ぼさないように、導電パターン領域42のみが圧電振動子30側に曲げられるように、基板20は切り欠き部60および切り込み部61を有している。

切り欠き部60は、図3に示すように、基板20の幅方向（図3の上下方向）の他の領域と、導電パターン領域42とを区切るための切断部であり、具体的には、導電パターン領域42が曲げられた際の折り曲げ線あるいは稜線T1と直行する方向に沿って、一つの導電パターン領域42に対して2本形成されている。本実施形態の2本の切り欠き部60, 60は、実装面側の実装端子25, 25を避けるようにして、長手方向に沿って互いに平行に切り欠かれている。このため、導電パターン領域42を圧電振動子30側に曲げた際、曲げの応力が基板20の幅方向の他の領域に与える影響をなくす。

なお、切り欠き部60は、基板20の内側に向かって先端60aが、内側に向かってV字状に鋭角となり、この鋭角な部分に応力を集中させて、さらに導電パターン領域42を曲げ易くしている。

【0033】

切り込み部61は、図1(b)及び図2に示すように、基板20の長手方向（図3の左右方向）の他の領域と、導電パターン領域42とを区切るための溝あるいは切断部であり、導電パターン領域42の曲げられた根元部に、導電パターン領域42の曲げられるべき折り曲げ線あるいは稜線T1に沿って形成されている。これにより、導電パターン領域42を圧電振動子30側に曲げた際、曲げの応力が基板20の長手方向における他の領域（図3の場合、電極端子部23側の領域）に与える影響を抑制できる。

【0034】

なお、この切り込み部61は、基板20を厚み方向に完全に切断することによって形成することができる。このとき、導電パターン領域42の曲げられた根元部に十分な幅がないと、導電パターン領域42が切断されて他の領域から完全に分離してしまう。このため、切り込み部61を、図1(b)に示すように、導電パターン領域42の曲げられた根元部（2本の切り欠き部60, 60の間）に点在して形成している。あるいは、図2に示すように、導電パターン領域42の一部が切断されることのないよう、絶縁性基材22の厚み方向の途中まで切断して、切り込み部61, 61を形成するようにしても良い。

【0035】

そして、導電パターン領域42に形成されている電極部42aについては、図2及び図3に示すように、ICチップ40のパッド部41であるゲート/ドレイン（G/D）端子41aとバンプ44で接続された基板20上の端子23aが延伸するようにして形成されている。具体的には、電極部42aは、図3に示すように、端子23aが基板20の幅方向中央に向かって伸びた後、直角に曲がって長手方向の片側端部に向かって伸び、図2に示される傾斜部42cを通って、先端部42bに至るようにして形成されている。また、電極部42aの配線幅については、浮遊容量などを考慮して傾斜部42cの配線幅を細く形成し、先端部42bの配線幅を太く形成して外部端子部35との接続性を考慮している。

【0036】

また、図2に示すように、圧電発振器10は、圧電振動子30の上面（蓋体34）が外部に露出するようにして、少なくとも圧電振動子30の下面30aと基板20の上面20aとの間が樹脂50でモールドされている。これにより、圧電振動子30と基板20との間に配置された各部品または部分を保護すると共に、圧電振動子30、ICチップ40、

及び基板 20 の接合強度を向上させている。なお、樹脂 50 には、例えば熱硬化性の液体樹脂などを利用することができる。

また、樹脂 50 は、圧電振動子 30 の蓋体 34 の外側にも付着しており、これにより蓋体 34 の欠けや割れを防止している。

【0037】

なお、本実施形態の 2 つの外部端子部 35, 35 は、導電パターン領域 42, 42 の先端部 42b, 42b の位置に対応して形成されているため、図 1 (a) の点線、及び図 2 に示されるように、長手方向の両端部であって、幅方向の中央付近に配置されている。

また、本発明については、上述した切り込み部 61 は必ずしも設けなくてもよい。

【0038】

本第 1 の実施形態の圧電発振器 10 は以上のように構成されており、次に、この圧電発振器 10 の製造方法について、図 4 ないし図 7 を中心に参照しながら説明する。

図 4 は圧電発振器 10 の製造工程であり、図 5 は図 4 の下準備工程 (ST0) の基板に関する概念図であり、図 6 は図 4 の ST1 ~ ST3 を説明するための図、図 7 は図 4 の ST4 及び ST5 を説明するための図である。

なお、図 6 及び図 7 は、図 5 の B-B 線の位置で切断した場合の概略断面図である。また、図 6 及び図 7 は、図が煩雑にならないように、実装端子 25 や調整端子 32 を省略して図示している。また、図 5 ないし図 7 で、図 1 ないし図 3 で用いた符号と同一の符号を示した箇所は共通する構成である。

【0039】

圧電発振器 10 は、図 4 に示すように、上述した圧電振動子 30 と IC チップ 40 と基板 20 (図 1 及び図 3 参照) を、別々に用意して下準備をしておき (図 4 の ST0 : 下準備工程)、これらを後で接続する本工程を行なう (図 4 の ST1 ~ 6)。

ここで、下準備工程 (図 4 の ST0) の際、基板 20 については、図 5 に示すように、複数の圧電発振器を同時に形成できるように、複数の基板 20, ..., が一列につながって、複数の圧電発振器に対応した長さを有するフィルム状基板 26 を形成する。

【0040】

具体的には、フィルム状のポリイミド等を成分とする絶縁性フィルムからなる絶縁性基材 22 を形成する。この際、絶縁性基材 22 には、上述した切り欠き部 60、及び切り込み部 61 を形成するが、切り欠き部 60 については、所定の基板 20 に形成した切り欠き部 60 と、この所定の基板 20 に隣接する他の基板 20 に形成した切り欠き部 60 とを繋げて、後述するダイシング (図 4 の ST5) で圧電発振器毎に個片化する際の切断線 CL, CL を横断するように所定の幅をもって切り込む。また、所定の基板 20 に形成した導電パターン領域 42 の先端部 42b と、この所定の基板 20 に隣接する他の基板 20 に形成した導電パターン領域 42 の先端部 42b との間にも貫通孔 62 を形成する。そして、この貫通孔 62 と上述した切断線 CL, CL を横断するように形成した切り欠き部 60 とを繋げている。これにより、複数の基板 20 が一列につながった状態であっても、導電パターン領域 42 を圧電振動子側に曲げることができる。

【0041】

そして、絶縁性基材 22 の上面に、銅箔などの導電性材料 21 を用いて、エッティング、印刷、蒸着、メッキなどの技術により、上述した電極端子部 23 及び電極部 42a を設ける。そして、フィルム状基板 26 の上面全体にレジストを塗布してマスクをし、電極端子部 23、電極部 42a、切り欠き部 60、貫通孔 62 の箇所を露光し、これらの箇所のみが露出するようにした絶縁膜 27 を形成する。なお、絶縁膜 27 も可撓性がある程に薄く形成されている。

【0042】

そして、本工程 (図 4 の ST1 ~ 6) では、図 6 (a) に示すように、IC チップ 40 のパッド部 41 を有する面 40a を基板 20 に対応する部分の上面 20a にフェイスダウン実装する (図 4 の ST1)。

具体的には、IC チップ 40 のパッド部 41 を有する面 40a を上向きにして (図示せ

10

20

30

40

50

ず)、パッド部41にバンプ44を形成する。バンプ44には、めっきバンプや金属バンプ等、様々のものを用いることができるが、一例を上げると、金(Au)などで形成されたワイヤ先端をスパークさせてボール状にした後、パッド部41にそのボールを押し付けて接合させた後に、ワイヤを引きちぎって形成するスタッドバンプを用いることができる。そして、ボンディングヘッドBHでICチップ40を支持して、パッド部41を有する面40aを下向きにする。

【0043】

その後、圧電振動子30の上方に配置された画像認識カメラCAで圧電振動子30の外形や位置を判断しながら、複数のバンプ44、・・・の夫々が、フィルム状基板26の複数の電極端子部23、・・・の夫々に対向するように位置決めして、複数のバンプ44、・・・の夫々と複数の電極端子部23、・・・の夫々とを接触させる。そして、ボンディングヘッドBHで超音波を印加しながら圧着する。

このように、本実施形態では、ICチップ40を圧電振動子30に接合する前に、フェイスダウン実装しているので、画像認識カメラCAは、圧電振動子30を介してではなく、ICチップ40自体の外形や位置を判断することができる。したがって、圧電振動子30とICチップ40との接合位置の誤差を考慮することなく、ICチップ40をより正確に位置決めしたフリップチップ接続ができる。

【0044】

次いで、図6(b)に示すように、圧電振動子30の外部端子部35を有する下面30aに、ICチップ40のパッド部41を有する面40aと反対側の面40bを、図示しない接着剤を用いて接合固定する(図4のST2:機械的接合)。本実施形態では、圧電振動子30の長手方向の両端部に設けた外部端子部35、35に挟まれた領域に、ICチップ40を接合固定する。

【0045】

次いで、図6(c)に示すように、図6(b)の状態を反転させ、フィルム状基板26(基板20)のICチップ40と電気的に接続された導電パターン領域42を、圧電振動子30側に押して曲げ、外部端子部35と接続する(図4のST3:電気的接続)。すなわち、ICチップ40のパッド部41であるゲート/ドレイン(G/D)端子41aとバンプ44で接続されている基板20上の端子23aを延伸するようにして形成された電極部42aを有する導電パターン領域42を曲げて、その先端部42bを外部端子部35に接続する。なお、この接続は熱圧着で接続したり、或いは、バンプで接合したりしてもよい。

【0046】

この際、上述のように、フィルム上基板26(基板20)は可撓性を有し、さらに、基板形成時に切り欠き部60や切り込み部61(図5参照)を形成したため、導電パターン領域42を曲げても、その曲げ応力が他の領域に作用し難くなっている。したがって、この電気的接続(図4のST3)よりも前に、フェイスダウン実装(図4のST1)しても、バンプ44が電極端子部23やパッド部41から剥がれてしまう等の悪影響を排除できる。

【0047】

次いで、図7(d)に示すように、少なくとも圧電振動子30の下面30aとフィルム状基板26の上面20aとの間を樹脂モールドする(図4のST4)。本実施形態の場合、圧電振動子30の蓋体34の外側も樹脂モールドして、蓋体34の欠けや割れを防止している。なお、樹脂モールドは、金型を用いて、エポキシ樹脂などの絶縁部材でインジェクションモールドしてもよく、あるいは、スクリーン印刷等により樹脂を塗布してもよいが、ポッティングモールドする際は、上述した切り欠き部60や貫通孔62等から樹脂が漏れないように、図示しないフィルム状部材で、これらを塞ぐとよい。

また、樹脂50は圧電振動子30の上面(即ち、蓋体)34が外部に露出するようにして充填あるいは塗布することが好ましい。なお、圧電振動子30の上面34に樹脂50が付着した場合は、上面34に付着した樹脂を、プラスチックやラジカルをかけるなどして除去す

るとよい。

【0048】

次いで、図7(d)の切断線CL, CL, ...の位置でダイシングして(図4のST5)、個々の圧電発振器を形成する。

次いで、個々の圧電発振器の振動特性などの電気的特性を検査し、基板20の底面に設けられた調整端子32(図1及び図2参照)を用いて、圧電発振器の特性に応じた温度補償用データ等のデータをICチップに書き込んで周波数調整を行なう。また、所定の振動特性を得られないとき、図2に示されるようにレーザ光L1を透明な蓋体を透過させてパッケージ38内の圧電振動片36の金属被覆部に照射して、質量削減方式により周波数調整を行い(図4のST6:検査/調整)、圧電発振器を完成させる。

【0049】

本発明の第1の実施形態は以上の通り構成されており、圧電発振器10は、基板20と、この基板20の上面20aに配置されたICチップ40と、このICチップ40の上側に配置された圧電振動子30とを備えているため、圧電振動子30とICチップ40と基板20とを垂直方向に重ねて、実装面積を小さくできる。

さらに、圧電振動子30の外部端子部35が設けられた下面30aにICチップ40を接合しているため、圧電振動子30とICチップ40との間には接着剤しか介在していない。また、ICチップ40と基板20については、ICチップ40を基板20の上面にフェイスダウン実装しているため、この間にもバンプ44しか介在していない。従って、圧電発振器10全体を薄型化することができる。

そして、このように圧電振動子30と基板20とでICチップ40を挟み込んでも、ICチップ40は基板20上にフェイスダウン実装されているので、ICチップ40と基板とを電気的に接続することができる。さらに、基板20のICチップ40と電気的に接続された導電パターン領域42が、圧電振動子30側に曲げられて、外部端子部35と接続されているので、ICチップ40と圧電振動子30との導通も図ることができる。

【0050】

図8は、本発明の第2の実施形態に係る圧電デバイスの例として圧電発振器12を示しており、図2に対応した概略断面図である。

この図において、図1ないし図7の実施形態で用いた符号と同一の符号を付した箇所は共通する構成であるから、重複した説明は省略し、以下、相違点を中心に説明する。

この圧電発振器12が、図1ないし図7の圧電発振器10と主に異なるのは、導電パターン領域42についてである。

【0051】

すなわち、本第2の実施形態の圧電発振器12は、導電パターン領域42における絶縁性基材22の部分が除去されている。

具体的には、第1の実施形態の基板20は、全体的に絶縁性基材22を有し、この絶縁性基材22の上に導電性材料21が形成されていたが、本第2の実施形態では、導電パターン領域42は、図8に示すように、曲げられた根元部から外部端子部35と接続される先端部42bまでについて、絶縁性基材22をエッチング液に浸漬するなどして除去している。このため、曲げられた導電パターン領域42は、導電性材料21である電極部42aのみで形成されている。

【0052】

また、この圧電発振器12は、ICチップ40のパッド部41側の面40a及び角部付近40cにアンダーフィル材65を付着させている。このため、導電パターン領域42(電極部42a)を曲げた際、電極部42aがICチップ40に接触して、短絡や損傷を防止できる。特に、本第2の実施形態の場合、導電パターン領域42は電極部42aのみからなり、曲がり易く損傷し易いため、この効果は大きい。

なお、アンダーフィル材65は、図4のST1のフェイスダウン実装の際に、基板20の上面20aに充填して、ICチップ40のパッド部41側の角部付近にアンダーフィル材を付着せらるようすればよい。

10

20

30

40

50

【0053】

本発明の第2の実施形態は以上のように構成されており、第1の実施形態と同様の作用効果を発揮する。さらに、導電パターン領域42における絶縁性基材22の部分が除去されているので、導電パターン領域42は第1の実施形態に比べて曲がり易くなる。したがって、導電パターン領域42を圧電振動子35側に曲げても、その曲げ応力が導電パターン領域42以外の領域に与える影響を軽減し、例えばフリップチップ接続に与える悪影響を回避できる。

【0054】

図9及び図10は、本発明の第3の実施形態に係る圧電デバイスの例として圧電発振器14を示しており、図9は図2に対応した概略断面図（即ち、図10のC-C線の位置で切断した場合の概略断面図）、図10は圧電発振器14に用いられる基板20の概略平面図である。

これらの図において、図1ないし図8の実施形態で用いた符号と同一の符号を付した箇所は共通する構成であるから、重複した説明は省略し、以下、相違点を中心に説明する。

この圧電発振器14が、図1ないし図8の圧電発振器10, 12と異なるのは、基板の構成のみについてである。

【0055】

すなわち、本第3の実施形態の圧電発振器14は、基板20は、2枚の基板70, 71を重ね合わせて接合することで形成されている。本実施形態の場合、基板20は、2枚の基板70, 71のうち一方の基板70の上に他方の基板71を重ねて接合するようになっている。

そして、一方の基板（ICチップ40のパッド部と対向する基板であって、下側の基板）70は、絶縁性基材70aの上面に複数の電極端子部23, …が形成され、この複数の電極端子部23, …が露出するようにして絶縁膜70bが形成されている。

複数の電極端子部23, …のうち、フェイスダウン実装によりICチップ40と接続される電極端子部23は、幅方向について、中央部よりも外側にまとまって配置されている。なお、複数の電極端子部23, …のうち、圧電振動子35と電気的に接続するための端子23aのみが、フェイスダウン実装によりバンプ44と接続される電極端子部23とは異なった位置に設けられ、他方の基板71の下に配置されている。

【0056】

これに対して、他方の基板（ICチップ40のパッド部と対向する基板を除く基板であって、上側の基板）71は、フェイスダウン実装によりICチップ40と接続される電極端子部23が、ICチップ40側に露出するように配置されている。具体的には、フェイスダウン実装によりICチップ40と接続される基板70の複数の電極端子部23, …は、上述のように、幅方向について中央部よりも外側にまとまって配置されているので、他方の基板71は、幅方向の中央部に、長手方向の一方の端部から他方の端部まで、帯状になって配置されている。このため、一方の基板70と他方の基板71とを重ねても、ICチップ40を基板20上にフェイスダウン実装できる。

【0057】

そして、この他方の基板71に、導電パターン領域42が形成されている。すなわち、絶縁性基材71aの上面であって、長手方向の両端部に、電極部42aを設けることで、導電パターン領域42が形成されている。したがって、この他方の基板71の両端側を曲げることで、圧電振動子30の外部端子部35に接続できる。なお、絶縁性基材71aの上には、電極部42aが露出するようにして絶縁膜71bが形成されている。

また、導電パターン領域42の中央寄りの下側には、上述した基板70の端子23aが配置されており、この端子23aと基板71の電極部42aとは、図9に示すように、ピアホール77を介して電気的に接続されている。

【0058】

本発明の第3の実施形態は以上のように構成されており、このため、第1の実施形態と同様の作用効果を発揮する。さらに、第3の実施形態は、他方の基板71を曲げても、こ

の他方の基板 7 1 と一方の基板 7 0 とは重ねて接合されているので、強度が強くなっている。したがって、他方の基板 7 1 を曲げた力が、フェイスダウン実装用の電極端子部 2 3 に作用することを有效地に防止できる。

また、導電パターン領域 4 2 についても、図 8 で示した第 2 の実施形態のように絶縁性基材 2 2 の部分を除去しなくてもよく、導電パターン領域 4 2 の強度も向上する。

【0059】

なお、本第 3 の実施形態では、一方の基板 7 0 の上に他方の基板 7 1 を重ねたが、その逆に、他方の基板 7 1 の上に一方の基板 7 0 を重ねるようにしてよい。また、基板を重ねる枚数を 3 枚以上にしもよいが、製造コストと薄型化を考慮すると 2 枚以内とするのが好ましいであろう。

また、一方の基板 7 0 は可撓性がある必要はなく、強度を高めるために、その硬度を上げるようにしてもよい。

【0060】

本発明は上述の実施形態に限定されない。実施形態や各変形例の各構成はこれらを適宜組み合わせたり、省略し、図示しない他の構成と組み合わせることができる。

【図面の簡単な説明】

【0061】

【図 1】本発明の第 1 の実施形態に係る圧電デバイスの例として圧電発振器を示しており、図 1 (a) は圧電発振器の概略平面図、(b) は圧電発振器の概略底面図。

【図 2】図 1 の A - A 線概略切断断面図。

【図 3】本発明の第 1 の実施形態に係る圧電発振器の基板の概略平面図。

【図 4】本発明の第 1 の実施形態に係る圧電発振器の製造工程図。

【図 5】図 4 の下準備工程の基板に関する概念図。

【図 6】図 4 の ST 1 ~ ST 3 に対応した図。

【図 7】図 4 の ST 4 及び ST 5 に対応した図。

【図 8】本発明の第 2 の実施形態に係る圧電デバイスの例として圧電発振器を示しており、図 2 に対応した概略切断断面図。

【図 9】本発明の第 3 の実施形態に係る圧電デバイスの例として圧電発振器を示しており、図 2 に対応した概略切断断面図。

【図 10】本発明の第 3 の実施形態に係る圧電発振器の基板の概略平面図。

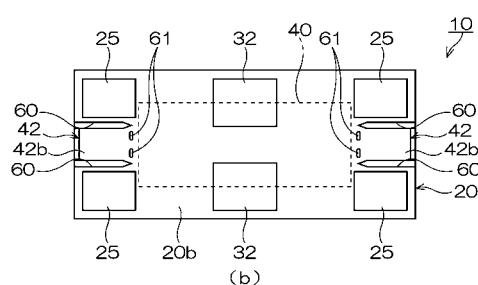
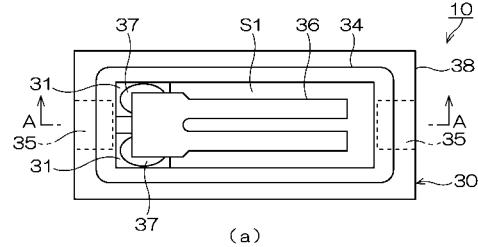
【図 11】従来の圧電デバイスの一部を切り欠いて内部構造を示した側面図。

【符号の説明】

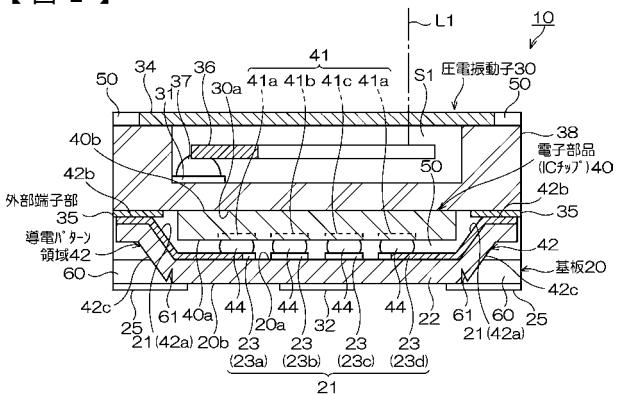
【0062】

10, 12, 14 . . . 圧電デバイス(圧電発振器)、20 . . . 基板、23 . . . 電極端子部、30 . . . 圧電振動子、34 . . . 蓋体、35 . . . 外部端子部、40 . . . 電子部品(I C チップ)、41 . . . パッド部、42 . . . 導電パターン領域、44 . . . バンプ、50 . . . 樹脂

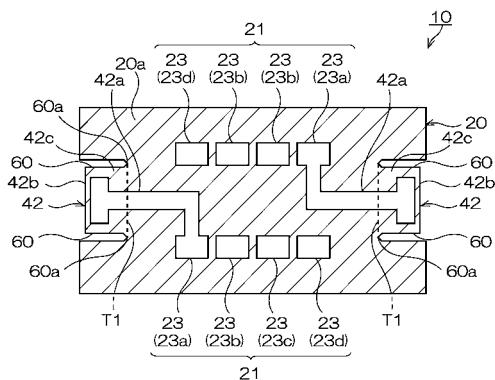
【 図 1 】



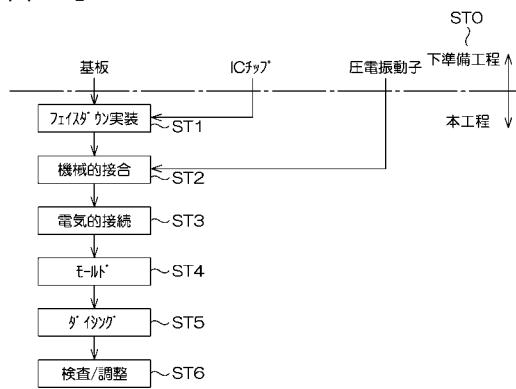
【 図 2 】



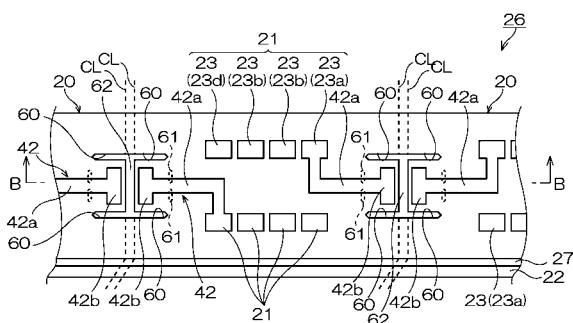
【 図 3 】



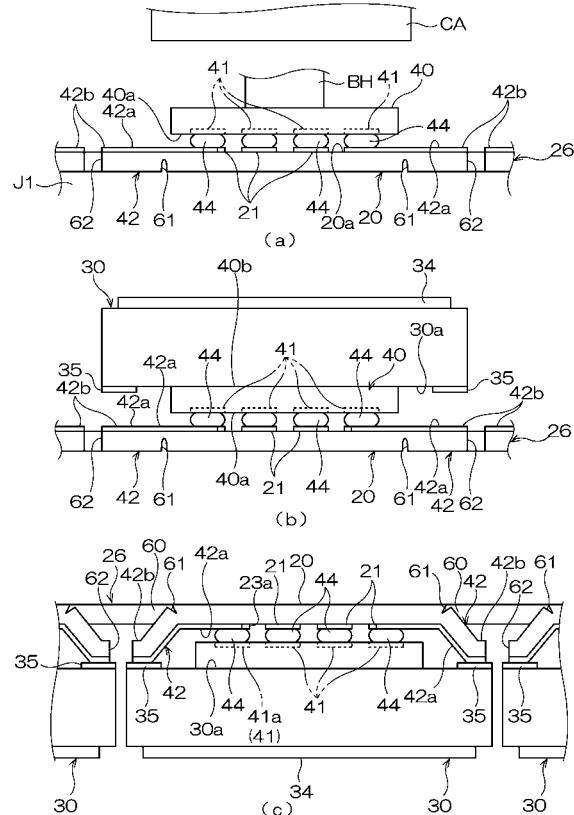
【 図 4 】



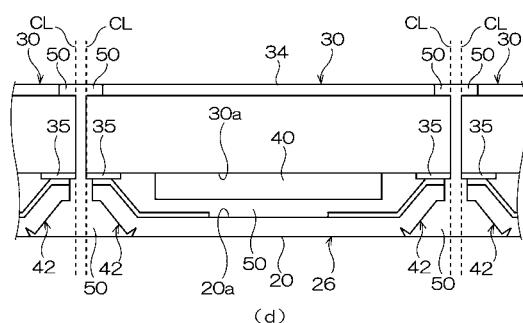
【 図 5 】



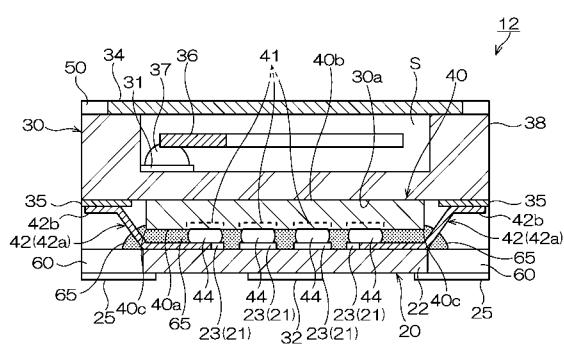
【 义 6 】



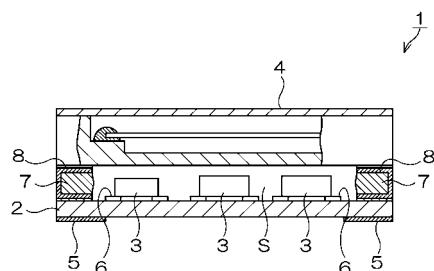
【図7】



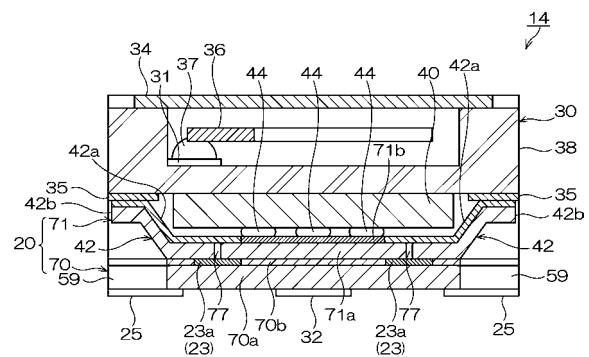
【 図 8 】



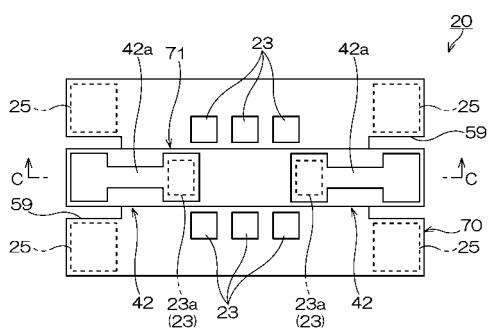
【 図 1 1 】



【 図 9 】



【 10 】



フロントページの続き

F ターム(参考) 5J079 AA04 BA02 BA11 BA43 BA44 DA01 DB04 FA01 HA03 HA07
HA09 HA14 HA25 HA26 HA28 HA29
5J108 AA02 AA06 CC04 CC06 EE03 EE04 EE07 EE13 EE14 EE18
GG03 GG07 GG16 GG17 JJ01 JJ04 KK03 KK04 KK06 MM01