

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2012-156253
(P2012-156253A)

(43) 公開日 平成24年8月16日 (2012.8.16)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/812 (2006.01)	HO 1 L 29/80 V	5 F 0 0 3
HO 1 L 29/808 (2006.01)	HO 1 L 29/80 H	5 F 0 4 5
HO 1 L 21/338 (2006.01)	HO 1 L 29/72 H	5 F 1 0 2
HO 1 L 21/337 (2006.01)	HO 1 L 21/205	
HO 1 L 29/778 (2006.01)		
審査請求 未請求 請求項の数 9 O L (全 19 頁) 最終頁に続く		

(21) 出願番号	特願2011-13210 (P2011-13210)	(71) 出願人	000002130
(22) 出願日	平成23年1月25日 (2011.1.25)		住友電気工業株式会社
			大阪府大阪市中央区北浜四丁目5番33号
		(74) 代理人	100088155
			弁理士 長谷川 芳樹
		(74) 代理人	100113435
			弁理士 黒木 義樹
		(74) 代理人	100108257
			弁理士 近藤 伊知良
		(74) 代理人	100160897
			弁理士 古下 智也
		(72) 発明者	斎藤 雄
			兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内
		最終頁に続く	

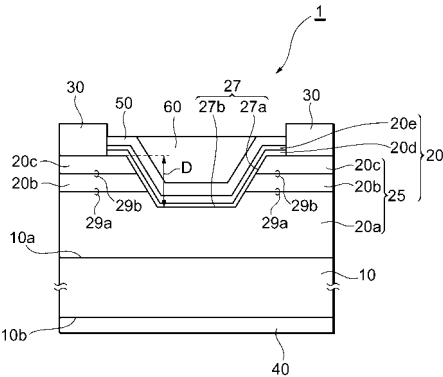
(54) 【発明の名称】 窒化物半導体素子の製造方法

(57) 【要約】

【課題】ドレインリーク電流を低減することが可能な窒化物半導体素子の製造方法を提供する。

【解決手段】ヘテロ電界効果トランジスタ1の製造方法は、ドリフト層20aを支持基板10上にエピタキシャル成長させる工程と、水素ガスをキャリアガスとして用いて、p型半導体層である電流ブロック層20bをドリフト層20a上に1000 以上でエピタキシャル成長させる工程と、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種のガスをキャリアガスとして用いて、コンタクト層20cを電流ブロック層20b上にエピタキシャル成長させる工程と、を備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 窒化ガリウム系半導体層を自立 I I I 族窒化物基板上にエピタキシャル成長させる工程と、

水素ガスをキャリアガスとして用いて、p 型半導体層である第 2 窒化ガリウム系半導体層を前記第 1 窒化ガリウム系半導体層上に 1 0 0 0 以上でエピタキシャル成長させる工程と、

窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種のガスをキャリアガスとして用いて、第 3 窒化ガリウム系半導体層を前記第 2 窒化ガリウム系半導体層上にエピタキシャル成長させる工程と、を備える、窒化物半導体素子の製造方法。

10

【請求項 2】

前記第 3 窒化ガリウム系半導体層が n 型半導体層である、請求項 1 に記載の窒化物半導体素子の製造方法。

【請求項 3】

前記第 1 窒化ガリウム系半導体層が n 型半導体層である、請求項 1 又は 2 に記載の窒化物半導体素子の製造方法。

【請求項 4】

前記第 2 窒化ガリウム系半導体層が、マグネシウム及び亜鉛からなる群より選ばれる少なくとも一種の元素をドーパントとして含有する、請求項 1 ~ 3 のいずれか一項に記載の窒化物半導体素子の製造方法。

20

【請求項 5】

前記第 2 窒化ガリウム系半導体層におけるアクセプタ濃度に対する水素濃度の比が 0 . 8 未満である、請求項 1 ~ 4 のいずれか一項に記載の窒化物半導体素子の製造方法。

【請求項 6】

前記第 3 窒化ガリウム系半導体層の厚さが 5 0 ~ 5 0 0 n m である、請求項 1 ~ 5 のいずれか一項に記載の窒化物半導体素子の製造方法。

【請求項 7】

前記第 1 ~ 第 3 窒化ガリウム系半導体層の材料の組み合わせが、前記第 3 窒化ガリウム系半導体層 / 前記第 2 窒化ガリウム系半導体層 / 前記第 1 窒化ガリウム系半導体層として記載したときに、n⁺型 GaN / p 型 GaN / n 型 GaN、n⁺型 GaN / p 型 Al GaN / n 型 GaN、n⁺型 In GaN / p 型 GaN / n 型 GaN 又は n⁺型 In GaN / p 型 Al GaN / n 型 GaN である、請求項 1 ~ 6 のいずれか一項に記載の窒化物半導体素子の製造方法。

30

【請求項 8】

ドリフト層のための前記第 1 窒化ガリウム系半導体層、電流ブロック層のための前記第 2 窒化ガリウム系半導体層、及び、コンタクト層のための前記第 3 窒化ガリウム系半導体層に、前記第 3 窒化ガリウム系半導体層から前記第 2 窒化ガリウム系半導体層を介して前記第 1 窒化ガリウム系半導体層に至る開口部を形成して、前記ドリフト層、前記電流ブロック層及び前記コンタクト層並びに前記開口部を有する積層体を得る工程と、

40

窒化ガリウム系半導体からなるチャンネル層を前記開口部の側面上にエピタキシャル成長させる工程と、

I I I 族窒化物半導体からなるキャリア供給層を前記チャンネル層上にエピタキシャル成長させる工程と、

絶縁膜を前記キャリア供給層上に形成する工程と、

ゲート電極を前記絶縁膜上に形成し、ソース電極を前記積層体上に形成し、前記自立 I I I 族窒化物基板又は前記積層体上にドレイン電極を形成する工程と、を更に備え、

前記キャリア供給層のバンドギャップが前記チャンネル層のバンドギャップよりも大きい、請求項 1 ~ 7 のいずれか一項に記載の窒化物半導体素子の製造方法。

【請求項 9】

50

当該窒化物半導体素子が、コレクタ層、ベース層及びエミッタ層を備えるバイポーラトランジスタであり、

前記コレクタ層が、前記第 1 窒化ガリウム系半導体層であり、

前記ベース層が、インジウムを含有する前記第 2 窒化ガリウム系半導体層であり、

前記エミッタ層が、前記第 3 窒化ガリウム系半導体層である、請求項 1 ~ 6 のいずれか一項に記載の窒化物半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化物半導体素子の製造方法に関する。

10

【背景技術】

【0002】

特許文献 1 には、導電性基板上に n 型 GaN ドリフト層、p 型 GaN バリア層、n 型 GaN キャップ層が順に形成された縦型トランジスタ構造を有するヘテロ電界効果トランジスタ (H F E T) が開示されている。特許文献 1 に記載のトランジスタでは、n 型 GaN キャップ層から p 型 GaN バリア層を介して n 型 GaN ドリフト層に至る開口部が形成されており、開口部の側面上に電子走行層と電子供給層とが順に積層されている。

【0003】

特許文献 1 に記載のトランジスタは、M O C V D 法等により導電性基板上に n 型 GaN ドリフト層、p 型 GaN バリア層、n 型 GaN キャップ層を順に形成した後に、n 型 GaN

20

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2 0 0 6 - 2 8 6 9 4 2 号公報

【非特許文献】

【0005】

【非特許文献 1】A p p l . P h y s . L e t t . , V o l . 7 2 , N o . 1 4 , 6
A p r i l 1 9 9 8

30

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、半導体層の形成に際しては、半導体結晶の分解を抑制するために用いられるアンモニア (NH_3) ガスや、キャリアガスとして用いられる水素 (H_2) ガスのように、水素原子を含有するガスが成長炉内に導入されることがある。p 型半導体層が外部に露出した素子形成に際しては、p 型半導体層を高温下で形成した後の降温時にアンモニアガスや水素ガスが成長炉内に残存していると、アンモニアガスや水素ガスに由来する水素原子が p 型半導体層に取り込まれ、当該水素原子がドーパント (例えば Mg) に結合 (パッシベーション) して p 型半導体層のアクセプタ濃度が不足することがある (例えば、上記非特許文献 1 参照)。これに対し、p 型半導体層を形成した後に窒素雰囲気等で活性化アニールを行うことにより、p 型半導体層中の水素原子がドーパントから解離すると共に素子外部に放出されるため、ドーパントを活性化させることができる。

40

【0007】

特許文献 1 に記載のトランジスタのような窒化物半導体素子に対しては、p 型半導体層中のドーパントの活性度を向上させて、pn 界面の電流ブロックを機能させてドレインリークを抑制することが求められており、半導体積層を形成した後に活性化アニールを行うことが考えられる。しかしながら、本発明者の知見によれば、特許文献 1 に記載のトランジスタに対して活性化アニールを行って水素原子をドーパントから解離させたとしても、

50

p 型 G a N バリア層上に n 型 G a N キャップ層が積層された状態でアニールが行われるため、n 型 G a N キャップ層が水素原子に対して障壁として働いてしまう。そのため、水素原子が p 型 G a N バリア層から素子外部へ放出されることが阻害されてしまい、ドレインリークを抑制するための p 型 G a N バリア層を十分に機能させることが困難である。

【 0 0 0 8 】

このように p 型 G a N バリア層中のドーパントが十分に活性化されていない場合、n 型 G a N ドリフト層及び p 型 G a N バリア層の界面が十分に電氣的に機能せず、ドレインリーク（電流リーク）が発生してしまいピンチオフ特性が低下することとなる。

【 0 0 0 9 】

本発明はこのような課題に鑑みてなされたものであり、ドレインリーク電流を低減することが可能な窒化物半導体素子の製造方法を提供することを目的とする。

10

【課題を解決するための手段】

【 0 0 1 0 】

上記課題を解決するために鋭意検討した結果、本発明者は以下の知見を見出した。すなわち、上記課題を解決する方法として、p 型半導体層に水素原子が混入することを抑制する観点から、p 型半導体層を形成する工程において、水素ガスとは異なる不活性ガス（例えば窒素ガス）をキャリアガスとして用いることが考えられる。しかしながら、p 型半導体層を形成する工程において窒素ガス等の不活性ガスをを用いると、酸素等の補償不純物が p 型半導体層へ混入してしまい易い。そして、混入した補償不純物によって p 型半導体層中のドーパントが補償されると、p 型半導体層のアクセプタ濃度が低下してドレインリーク不良の発生が促進されることとなる。

20

【 0 0 1 1 】

一方、p 型半導体層を形成する工程において水素ガスをキャリアガスとして用いた場合には、補償不純物が p 型半導体層へ混入することを十分に抑制することが可能であり、窒素ガス等の不活性ガスをを用いた場合に比してドレインリーク電流を低減することができる。また、水素ガスは水素原子の供給源となり得るものの、p 型半導体層を高温下で形成することにより、p 型半導体層の水素濃度を低減しつつ p 型半導体層中のドーパントが水素原子と結合することを抑制することができる。したがって、水素ガスをキャリアガスとして用いて p 型半導体層を高温下で形成することで、p 型半導体層に補償不純物が混入することを抑制した上で、p 型半導体層の水素濃度を低減しつつ p 型半導体層中のドーパントが水素原子と結合することを抑制することができる。

30

【 0 0 1 2 】

すなわち、本発明に係る窒化物半導体素子の製造方法は、第 1 窒化ガリウム系半導体層を自立 I I I 族窒化物基板上にエピタキシャル成長させる工程と、水素ガスをキャリアガスとして用いて、p 型半導体層である第 2 窒化ガリウム系半導体層を第 1 窒化ガリウム系半導体層上に 1 0 0 0 以上でエピタキシャル成長させる工程と、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種のガスをキャリアガスとして用いて、第 3 窒化ガリウム系半導体層を第 2 窒化ガリウム系半導体層上にエピタキシャル成長させる工程と、を備える。

【 0 0 1 3 】

40

本発明では、水素ガスをキャリアガスとして用いて、p 型半導体層である第 2 窒化ガリウム系半導体層を 1 0 0 0 以上でエピタキシャル成長させている。これにより、第 2 窒化ガリウム系半導体層に補償不純物が混入することを抑制した上で、第 2 窒化ガリウム系半導体層に混入する水素原子量を低減しつつ第 2 窒化ガリウム系半導体層中のドーパントが水素原子と結合することを抑制することができる。また、本発明では、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種のガスをキャリアガスとして用いて第 3 窒化ガリウム系半導体層をエピタキシャル成長させている。これらのガスは水素原子の供給源となり難いため、これらのガスをキャリアガスとして用いることにより、第 3 窒化ガリウム系半導体層をエピタキシャル成長させる工程において水素原子が第 2 窒化ガリウム系半導体層に取り込まれることを抑制することができる。

50

さらに、本発明では、第3窒化ガリウム系半導体層を第2窒化ガリウム系半導体層上にエピタキシャル成長させている。これにより、第2窒化ガリウム系半導体層が外部に露出することが抑制されるため、第2窒化ガリウム系半導体層に水素原子が取り込まれてドーパントが失活することを抑制することができる。以上のような本発明では、第2窒化ガリウム系半導体層のアクセプタ濃度が不足することが抑制されるため、第1窒化ガリウム系半導体層及び第2窒化ガリウム系半導体層の界面が十分に電氣的に機能する。したがって、窒化物半導体素子におけるドレインリーク電流を低減することができる。

【0014】

第3窒化ガリウム系半導体層は、n型半導体層であることが好ましい。この場合、水素原子が第3窒化ガリウム系半導体層を通過して第2窒化ガリウム系半導体層に至ることが更に抑制されるため、ドレインリーク電流を更に低減することができる。

10

【0015】

第1窒化ガリウム系半導体層は、n型半導体層であってもよい。この場合、第1窒化ガリウム系半導体層及び第2窒化ガリウム系半導体層の界面にpn接合を形成することができる。

【0016】

第2窒化ガリウム系半導体層は、マグネシウム及び亜鉛からなる群より選ばれる少なくとも一種の元素をドーパントとして含有していてもよい。この場合、第2窒化ガリウム系半導体層を効率的に形成することができる。また、マグネシウム及び亜鉛は、水素原子と結合して失活し易い傾向があるものの、本発明によれば、ドーパントとしてマグネシウム及び亜鉛を用いた場合であってもドレインリーク電流を低減することができる。

20

【0017】

第2窒化ガリウム系半導体層におけるアクセプタ濃度に対する水素濃度の比は、0.8未満であることが好ましい。この場合、第2窒化ガリウム系半導体層中のドーパントが失活することが十分に抑制されるため、第2窒化ガリウム系半導体層が電氣的に更に良好に機能することとなり、ドレインリーク電流を更に低減することができる。

【0018】

第3窒化ガリウム系半導体層の厚さは、50～500nmであることが好ましい。この場合、第3窒化ガリウム系半導体層の表面の平坦性を維持しつつ、第3窒化ガリウム系半導体層を電氣的に更に良好に機能させることができる。

30

【0019】

第1～第3窒化ガリウム系半導体層の材料の組み合わせは、第3窒化ガリウム系半導体層/第2窒化ガリウム系半導体層/第1窒化ガリウム系半導体層として記載したときに、n⁺型Ga₂N/p型Ga₂N/n型Ga₂N、n⁺型Ga₂N/p型AlGa₂N/n型Ga₂N、n⁺型InGa₂N/p型Ga₂N/n型Ga₂N又はn⁺型InGa₂N/p型AlGa₂N/n型Ga₂Nであることが好ましい。これらの組み合わせによれば、良好なpn接合が提供され、ドレインリーク電流を更に低減することができる。

【0020】

本発明に係る窒化物半導体素子の製造方法は、ドリフト層のための第1窒化ガリウム系半導体層、電流ブロック層のための第2窒化ガリウム系半導体層、及び、コンタクト層のための第3窒化ガリウム系半導体層に、第3窒化ガリウム系半導体層から第2窒化ガリウム系半導体層を介して第1窒化ガリウム系半導体層に至る開口部を形成して、ドリフト層、電流ブロック層及びコンタクト層並びに開口部を有する積層体を得る工程と、窒化ガリウム系半導体からなるチャネル層を開口部の側面上にエピタキシャル成長させる工程と、III族窒化物半導体からなるキャリア供給層をチャネル層上にエピタキシャル成長させる工程と、絶縁膜をキャリア供給層上に形成する工程と、ゲート電極を絶縁膜上に形成し、ソース電極を積層体上に形成し、自立III族窒化物基板又は積層体上にドレイン電極を形成する工程と、を更に備え、キャリア供給層のバンドギャップがチャネル層のバンドギャップよりも大きい態様であってもよい。

40

【0021】

50

本発明に係る窒化物半導体素子の製造方法は、当該窒化物半導体素子が、コレクタ層、ベース層及びエミッタ層を備えるバイポーラトランジスタであり、コレクタ層が、第１窒化ガリウム系半導体層であり、ベース層が、インジウムを含有する第２窒化ガリウム系半導体層であり、エミッタ層が、第３窒化ガリウム系半導体層である態様であってもよい。

【発明の効果】

【００２２】

本発明によれば、ドレインリーク電流を低減することが可能な窒化物半導体素子の製造方法を提供することができる。特に、本発明によれば、ドーパントを活性化させるための熱処理を要することなくドレインリーク電流を低減することが可能な窒化物半導体素子の製造方法を提供することができる。また、本発明によれば、縦型構造を有する電力制御用トランジスタの製造方法を提供することもできる。

10

【図面の簡単な説明】

【００２３】

【図１】本発明の一実施形態に係る製造方法によって製造される窒化物半導体素子を模式的に示す断面図である。

【図２】本発明の一実施形態に係る窒化物半導体素子の製造方法の工程を模式的に示す断面図である。

【図３】本発明の一実施形態に係る窒化物半導体素子の製造方法の工程を模式的に示す断面図である。

【図４】本発明の一実施形態に係る窒化物半導体素子の製造方法の工程を模式的に示す断面図である。

20

【図５】本発明の他の実施形態に係る製造方法によって製造される窒化物半導体素子を模式的に示す断面図である。

【図６】本発明の他の実施形態に係る製造方法によって製造される窒化物半導体素子を模式的に示す断面図である。

【図７】ＥＣＶ測定の結果を示す図面である。

【発明を実施するための形態】

【００２４】

以下、本発明の一実施形態に係る窒化物半導体素子の製造方法について、添付図面を参照しながら詳細に説明する。なお、各図面において、可能な場合には同一要素には同一符号を用いる。また、図面中の構成要素内及び構成要素間の寸法比は、図面の見易さのため、それぞれ任意となっている。

30

【００２５】

図１は、本実施形態に係る製造方法によって製造される窒化物半導体素子を模式的に示す断面図である。図１に示すように、ヘテロ電界効果トランジスタ１は、縦型トランジスタ構造を有しており、支持基板１０、半導体領域２０、ソース電極３０、ドレイン電極４０、絶縁膜５０及びゲート電極６０を備えている。

【００２６】

支持基板１０は、導電性の自立Ⅲ族窒化物基板であり、ＧaN基板等の窒化ガリウム系半導体基板である。支持基板１０は、互いに対向する表面（主面）１０aと裏面１０bとを有している。

40

【００２７】

半導体領域２０は、支持基板１０の表面１０a上に配置されている。半導体領域２０は、ドリフト層２０a、電流ブロック層２０b、コンタクト層２０c、チャネル層２０d及びキャリア供給層２０eを有している。

【００２８】

ドリフト層２０a、電流ブロック層２０b及びコンタクト層２０cは、支持基板１０の表面１０a上に順に積層されて積層体（半導体積層）２５を形成しており、積層体２５の表面側には、コンタクト層２０cから電流ブロック層２０bを介してドリフト層２０aに至る開口部２７が形成されている。開口部２７は、支持基板１０の表面１０aに沿った所

50

定方向に延びており、図 1 は、この所定方向と直交する方向の切断面を示している。

【0029】

開口部 27 は、側面 27a 及び底面 27b を有している。側面 27a は、ドリフト層 20a、電流ブロック層 20b 及びコンタクト層 20c の側面から構成されており、底面 27b 側に向かって傾斜している。開口部 27 の底面 27b は、ドリフト層 20a から構成されており、側面 27a に接続されている。

【0030】

ドリフト層 20a は、支持基板 10 の表面 10a の全面を覆うように表面 10a 上に配置されている。ドリフト層 20a の表面側には、開口部 27 の底部を構成する凹部が形成されている。ドリフト層 20a は、GaN、AlGa_N、InGa_N 又は InAlGa_N 等からなる窒化ガリウム系半導体層であり、例えば n 型ドーパント (Si 等) を含有する n 型半導体層である。ドリフト層 20a のドナー濃度は、例えば $5 \times 10^{15} \sim 2 \times 10^{16} \text{ cm}^{-3}$ である。ドリフト層 20a の厚さは、凹部が形成されていない領域において例えば $3 \sim 12 \mu\text{m}$ である。

10

【0031】

電流ブロック層 (バリア層) 20b は、ドリフト層 20a における凹部が形成されていない領域上に配置されており、ドリフト層 20a に接している。電流ブロック層 20b は、GaN、AlGa_N、InGa_N 又は InAlGa_N 等からなる窒化ガリウム系半導体層であり、AlGa_N からなる場合には、電流ブロック層 20b からコンタクト層 20c あるいはチャネル層 20d へドーパントが拡散することを十分に抑制することができる。

20

【0032】

電流ブロック層 20b は、マグネシウム (Mg) 及び亜鉛 (Zn) からなる群より選ばれる少なくとも一種の元素を p 型ドーパントとして含有する p 型半導体層である。電流ブロック層 20b 及びドリフト層 20a の間には、例えば pn 接合 29a が形成されている。電流ブロック層 20b のアクセプタ濃度は、pn 接合 29a が有効に機能し、ドレイン耐圧を保持する観点から、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上が好ましく、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上がより好ましい。電流ブロック層 20b のアクセプタ濃度は、電流ブロック層 20b からチャネル層 20d へのドーパント拡散によるオン抵抗の増加を抑制する観点から、 $5 \times 10^{18} \text{ cm}^{-3}$ 以下が好ましい。

30

【0033】

電流ブロック層 20b における水素濃度が高いと、水素原子がドーパントに結合してドーパントの活性度が低下し易くなる。そのため、電流ブロック層 20b におけるアクセプタ濃度に対する水素濃度の比 (水素濃度 / アクセプタ濃度) は、ドーパントの活性度が低下することを更に抑制する観点から、0.8 未満が好ましく、0.7 以下がより好ましい。なお、水素濃度は、雰囲気ガスの種類や成長温度によって調整可能であり、二次イオン質量分析 (SIMS) 等により測定することができる。

【0034】

電流ブロック層 20b の厚さは、pn 接合 29a が有効に機能し、ドレイン耐圧を保持する観点から、 $0.5 \mu\text{m}$ 以上が好ましい。電流ブロック層 20b の厚さは、電流ブロック層 20b の膜厚に比例してトランジスタのオン抵抗が増加する観点から、 $2 \mu\text{m}$ 以下が好ましく、 $1 \mu\text{m}$ 以下がより好ましい。

40

【0035】

コンタクト層 20c は、電流ブロック層 20b 上に配置されており、電流ブロック層 20b に接している。コンタクト層 20c は、GaN、AlGa_N、InGa_N 又は InAlGa_N 等からなる窒化ガリウム系半導体層であり、バンドギャップが小さい InGa_N からなる場合には、電流ブロック層 20b 中の水素原子の拡散を促進させることができる。

【0036】

コンタクト層 20c は、例えば、n 型ドーパント (Si 等) を含有する n 型半導体層である。コンタクト層 20c 及び電流ブロック層 20b の間には、例えば pn 接合 29b が

50

形成されている。コンタクト層 20c のドナー濃度は、ソース電極 30 - チャネル層 20d 間の直列抵抗を低減させる観点から、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上が好ましい。コンタクト層 20c のドナー濃度は、ドナー過剰による補償型欠陥導入を抑制する観点から、 $1 \times 10^{19} \text{ cm}^{-3}$ 以下が好ましく、 $5 \times 10^{18} \text{ cm}^{-3}$ 以下がより好ましい。コンタクト層 20c が n 型半導体層である場合には、酸素等の補償不純物が混入するとキャリア増加に寄与することとなり、このような補償不純物を含有するキャリアガスをコンタクト層 20c の形成に際して用いることができる。

【0037】

コンタクト層 20c の厚さは、電流ブロック層 20b からコンタクト層 20c ヘドープントが拡散する場合であってもコンタクト層 20c が電氣的に十分に機能する観点から、 $0.05 \mu\text{m}$ 以上が好ましく、 $0.2 \mu\text{m}$ 以上がより好ましい。コンタクト層 20c の厚さは、コンタクト層 20c の表面の平坦性を維持する観点から、 $0.5 \mu\text{m}$ 以下が好ましく、 $0.3 \mu\text{m}$ 以下がより好ましい。

【0038】

ドリフト層 20a、電流ブロック層 20b 及びコンタクト層 20c の材料の組み合わせは、コンタクト層 20c / 電流ブロック層 20b / ドリフト層 20a として記載したときに、n⁺ 型 GaN / p 型 GaN / n 型 GaN、n⁺ 型 GaN / p 型 AlGa_{0.3}N / n 型 GaN、n⁺ 型 InGa_{0.5}N / p 型 GaN / n 型 GaN 又は n⁺ 型 InGa_{0.5}N / p 型 AlGa_{0.3}N / n 型 GaN であることが好ましい。これらの組み合わせによれば、良好な pn 接合が提供され、ドレインリーク電流を更に低減することができる。

【0039】

チャネル層 20d は、開口部 27 の形状に沿って開口部 27 の側面 27a 及び底面 27b 上に配置されており、開口部 27 に露出したドリフト層 20a、電流ブロック層 20b 及びコンタクト層 20c のそれぞれの側面に接している。また、チャネル層 20d は、コンタクト層 20c の主面における開口部 27 近傍の領域を覆っている。チャネル層 20d は、GaN、AlGa_{0.3}N、InGa_{0.5}N 又は InAlGa_{0.3}N 等からなる窒化ガリウム系半導体層であり、例えばノンドープである。チャネル層 20d の厚さは、例えば $50 \sim 200 \text{ nm}$ である。

【0040】

キャリア供給層 (バリア層) 20e は、開口部 27 の形状に沿ってチャネル層 20d 上に配置されており、チャネル層 20d に接している。キャリア供給層 20e は、AlN、GaN、AlGa_{0.3}N、InGa_{0.5}N 又は InAlGa_{0.3}N 等からなる III 族窒化物半導体層であり、例えばノンドープである。キャリア供給層 20e の厚さは、例えば $5 \sim 30 \text{ nm}$ である。キャリア供給層 20e のバンドギャップは、キャリア供給層 20e とチャネル層 20d との界面に井戸型ポテンシャルを形成し二次元電子ガスを閉じ込める機能の観点から、チャネル層 20d のバンドギャップよりも大きいことが好ましい。

【0041】

チャネル層 20d 及びキャリア供給層 20e の材料の組み合わせは、チャネル層 20d / キャリア供給層 20e として記載したときに、InGa_{0.5}N / AlGa_{0.3}N、GaN / AlGa_{0.3}N 又は AlGa_{0.3}N / AlN であることが好ましい。これらの組み合わせによれば、良好なキャリア生成及び良好なチャネル形成が提供される。

【0042】

ソース電極 30 は、コンタクト層 20c の主面におけるチャネル層 20d に覆われていない領域上に形成されており、ソース電極 30 の側面は、チャネル層 20d 及びキャリア供給層 20e の端部に接している。ソース電極 30 としては、例えば Ti / Al を用いることができる。

【0043】

ドレイン電極 40 は、支持基板 10 又は積層体 25 上に配置される。本実施形態では、ドレイン電極 40 は、支持基板 10 の裏面 10b の全面を覆うように配置されている。ドレイン電極 40 としては、例えば Ti / Al を用いることができる。

【 0 0 4 4 】

絶縁膜 5 0 は、開口部 2 7 の形状に沿ってキャリア供給層 2 0 e 上に配置されており、開口部 2 7 の形状に沿った凹部を形成している。絶縁膜 5 0 は、例えばシリコン酸化物膜であり、絶縁膜 5 0 の厚さは、例えば 1 0 n m 程度である。絶縁膜 5 0 を配置することにより、積層体 2 5 に対するゲート電極 6 0 の障壁を高めることができる。

【 0 0 4 5 】

ゲート電極 6 0 は、絶縁膜 5 0 によって形成された凹部内に配置されている。ゲート電極 6 0 としては、例えば N i / A u 、 P t / A u 、 P d / A u 又は M o / A u を用いることができる。

【 0 0 4 6 】

ヘテロ電界効果トランジスタ 1 は、キャリアが電子であるとき、ソース電極 3 0 からのキャリアが二次元キャリアガスとしてチャネル層 2 0 d 内を伝搬する。ヘテロ電界効果トランジスタ 1 のゲート電極 6 0 の電圧が閾値を越えると、キャリアは、ゲート電極 6 0 直下のチャネル層 2 0 d を通過した後にドリフト層 2 0 a に到達し、支持基板 1 0 の裏面 1 0 b を介してドレイン電極 4 0 に到達する。このようなキャリアの移動を可能とするため、ヘテロ電界効果トランジスタ 1 は縦型構造を有している。

【 0 0 4 7 】

次に、図 2 ~ 図 4 を参照しながら、本実施形態に係る窒化物半導体素子の製造方法について説明する。図 2 ~ 図 4 は、本実施形態に係る窒化物半導体素子の製造方法の工程を模式的に示す断面図である。

【 0 0 4 8 】

ヘテロ電界効果トランジスタ 1 の製造方法は、例えば、第 1 半導体層形成工程、第 2 半導体層形成工程、第 3 半導体層形成工程、開口部形成工程、再成長工程、絶縁膜形成工程及び電極形成工程をこの順に備えている。ヘテロ電界効果トランジスタ 1 の製造方法は、第 3 半導体層形成工程の後に、サンプルを例えば室温 (2 5) まで降温させる工程を備えていてもよく、例えば第 3 半導体層形成工程から開口部形成工程へ移行する際に、第 3 半導体層形成工程で用いた成長炉内からサンプルを取り出して降温させた後、開口部形成工程で使用するチャンバ内にサンプルを収容してもよい。

【 0 0 4 9 】

第 1 半導体層形成工程、第 2 半導体層形成工程、第 3 半導体層形成工程及び再成長工程では、例えば M O C V D 法により半導体層をエピタキシャル成長させることができる。原料ガスとしては、例えば、トリメチルガリウム (ガリウム原料) 、アンモニア (窒素原料) 、トリメチルアルミニウム (アルミニウム原料) 、トリメチルインジウム (インジウム原料) が挙げられる。n 型ドーパントガスとしては、例えばシランが挙げられる。p 型ドーパントガスとしては、例えばビスシクロペンタジエニルマグネシウムやジエチルジンクが挙げられる。

【 0 0 5 0 】

第 1 半導体層形成工程では、まず、図 2 に示すような成長炉 8 0 a 内に支持基板 1 0 を配置する。第 1 半導体層形成工程では、支持基板 1 0 上に半導体層をエピタキシャル成長させる前に、アンモニアガス (例えば流量 1 6 s l m (s l m = 標準リットル / 分)) 及び水素ガス (例えば流量 4 s l m) を含む雰囲気中、支持基板 1 0 に対して熱処理を行って支持基板 1 0 の表面 1 0 a をクリーニングしてもよい。熱処理温度は、例えば 1 0 0 0 ~ 1 1 0 0 である。炉内圧力は、例えば 5 0 ~ 7 6 0 T o r r (1 T o r r = 1 3 3 P a) である。熱処理時間は、例えば 5 分である。この熱処理により、支持基板 1 0 の表面 1 0 a における水分や酸素等を水蒸気等として脱離させることができる。

【 0 0 5 1 】

次に、成長炉 8 0 a 内にキャリアガスと共に原料ガスを供給して、ドリフト層 2 0 a のための窒化ガリウム系半導体層として半導体層 (第 1 窒化ガリウム系半導体層) 7 0 a を支持基板 1 0 の表面 1 0 a 上に表面 1 0 a の法線方向にエピタキシャル成長させる。キャリアガスとしては、例えば水素ガスを用いる。

10

20

30

40

50

【 0 0 5 2 】

第 2 半導体層形成工程では、成長炉 8 0 a 内にキャリアガスと共に原料ガスを供給して、電流ブロック層 2 0 b のための窒化ガリウム系半導体層として半導体層（第 2 窒化ガリウム系半導体層）7 0 b を半導体層 7 0 a 上に表面 1 0 a の法線方向にエピタキシャル成長させる。第 2 半導体層形成工程では、キャリアガスとして水素ガスを用いる。パラジウム透過膜を用いることにより、高純度な水素ガスを容易に成長炉 8 0 a 内に導入することができる。

【 0 0 5 3 】

第 2 半導体層形成工程における成長温度は、半導体層 7 0 b の水素濃度を低減しつつ半導体層 7 0 b 中のドーパントが水素原子と結合することを抑制する観点から、1 0 0 0 以上であり、1 0 4 0 以上が好ましく、1 0 5 0 以上がより好ましい。成長温度の上限値は例えば 1 1 0 0 である。成長圧力は 5 0 ~ 7 6 0 T o r r が好ましく、2 0 0 ~ 7 6 0 T o r r がより好ましい。供給モル比（V / I I I）は（アンモニアの供給モル量） / （有機ガリウム原料の供給モル量）で例えば 5 0 0 ~ 1 0 0 0 0 が好ましい。

10

【 0 0 5 4 】

第 3 半導体層形成工程では、成長炉 8 0 a 内にキャリアガスと共に原料ガスを供給して、コンタクト層 2 0 c のための窒化ガリウム系半導体層として半導体層（第 3 窒化ガリウム系半導体層）7 0 c を半導体層 7 0 b 上に表面 1 0 a の法線方向にエピタキシャル成長させる。これにより、図 2 に示すように積層体 9 0 a が得られる。第 3 半導体層形成工程では、キャリアガスを第 2 半導体層形成工程の水素ガスから切り替えて、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種の不活性ガスを用いる。

20

【 0 0 5 5 】

第 3 半導体層形成工程における成長温度は、1 0 0 0 ~ 1 1 0 0 が好ましく、1 0 5 0 ~ 1 1 0 0 がより好ましい。本実施形態では、第 2 半導体層形成工程及び第 3 半導体層形成工程を連続して行うことが好ましい。また、第 2 半導体層形成工程及び第 3 半導体層形成工程の一連の過程において半導体層 7 0 b が 1 0 0 0 以上に保持されていることが好ましく、この場合、電流ブロック層 2 0 b においてドーパントが水素原子から解離した状態を維持することができる。成長圧力は 5 0 ~ 7 6 0 T o r r が好ましく、2 0 0 ~ 7 6 0 T o r r がより好ましい。供給モル比（V / I I I）は（アンモニアの供給モル量） / （有機ガリウム原料の供給モル量）で例えば 5 0 0 ~ 1 0 0 0 0 が好ましい。

30

【 0 0 5 6 】

本実施形態では、キャリアガスとして、第 2 半導体層形成工程において水素ガスを用い、第 3 半導体層形成工程において窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種の不活性ガスを用いている。ここで、電流ブロック層 2 0 b に水素原子が混入することを抑制する観点から、第 2 半導体層形成工程において、水素ガスに代えて窒素ガス等の不活性ガスを用いることが考えられる。しかしながら、第 2 半導体層形成工程において窒素ガス等の不活性ガスを用いると、酸素等の補償不純物が電流ブロック層 2 0 b へ混入してしまい易い。そして、混入した補償不純物によって電流ブロック層 2 0 b 中のドーパントが補償されると、電流ブロック層 2 0 b のアクセプタ濃度が低下してドレインリーク不良の発生が促進されることとなる。

40

【 0 0 5 7 】

一方、第 2 半導体層形成工程において水素ガスをキャリアガスとして用いた場合には、補償不純物が電流ブロック層 2 0 b へ混入することを十分に抑制することが可能であり、窒素ガス等の不活性ガスを用いた場合に比してドレインリーク電流を低減することができる。また、水素ガスは水素原子の供給源となり得るものの、電流ブロック層 2 0 b を 1 0 0 0 以上の高温下で形成することにより、電流ブロック層 2 0 b の水素濃度を低減しつつ電流ブロック層 2 0 b 中のドーパントが水素原子と結合することを抑制することができる。したがって、水素ガスをキャリアガスとして用いて電流ブロック層 2 0 b を高温下で形成することで、電流ブロック層 2 0 b に補償不純物が混入することを抑制した上で、電

50

流ブロック層 20b の水素濃度を低減しつつ電流ブロック層 20b 中のドーパントが水素原子と結合することを抑制することができる。

【0058】

また、水素ガスを用いた場合には、窒素ガス等の不活性ガスを用いた場合に比して、原料を効率的に拡散させることができるため、成長速度・膜厚分布の均一性、ドーパントの面内均一性を更に向上させることもできる。

【0059】

開口部形成工程では、積層体 90a を成長炉 80a から取り出した後、図 3 に示すようなエッチング装置のチャンバ 80b 内に積層体 90a を配置する。次に、半導体層 70a、半導体層 70b 及び半導体層 70c から構成される積層体 90a の表面側に、半導体層 70c から半導体層 70b を介して半導体層 70a に至る開口部 27 を形成して、ドリフト層 20a、電流ブロック層 20b 及びコンタクト層 20c 並びに開口部 27 を有する積層体 90b を得る。

【0060】

開口部形成工程では、例えば、半導体層 70c 上にスパッタ法により酸化シリコン膜を形成した後、酸化シリコン膜をパターニングして、開口部 27 を形成する領域が露出するパターンを有するマスク層（図示せず）を形成する。次に、マスク層を介して反応性イオンエッチング等を行い、半導体層 70c、半導体層 70b 及び半導体層 70a の一部を順に除去して開口部 27 を形成する。マスク層は、ウェットエッチングにより除去することができる。

【0061】

再成長工程は、チャンネル層形成工程と、キャリア供給層形成工程とを有している。再成長工程では、チャンネル層形成工程においてコンタクト層 20c 上にチャンネル層 20d をエピタキシャル成長させる前に、アンモニアガス（例えば流量 16 s l m）及び水素ガス（例えば流量 4 s l m）を含む雰囲気中、積層体 90b に対して熱処理を行ってもよい。これにより、チャンネル層 20d の下地となる積層体 90b の表面において原子の再配列が可能になる。熱処理温度は、例えば 1000 ~ 1100 である。炉内圧力は、例えば 50 ~ 760 Torr である。熱処理時間は、例えば 5 分である。

【0062】

チャンネル層形成工程では、まず、積層体 90b をチャンバ 80b から取り出した後、積層体 90b を成長炉 80a 内に再び配置する。次に、図 4 に示すように、開口部 27 の形状に沿って開口部 27 の側面 27a 及び底面 27b 並びにコンタクト層 20c の主面に接するようにチャンネル層 20d を形成する。キャリアガスとしては例えば水素ガスを用いる。成長温度は例えば 950 ~ 1050 であり、成長圧力は例えば 50 ~ 760 Torr であり、供給モル比（V / I I I）は例えば 500 ~ 10000 である。

【0063】

キャリア供給層形成工程では、開口部 27 の形状に沿ってチャンネル層 20d を覆うように、キャリア供給層 20e をチャンネル層 20d 上に形成する。キャリアガスとしては例えば水素ガスを用いる。成長温度は例えば 1000 ~ 1150 であり、成長圧力は例えば 50 ~ 200 Torr であり、供給モル比（V / I I I）は例えば 500 ~ 10000 である。

【0064】

絶縁膜形成工程では、開口部 27 の形状に沿ってキャリア供給層 20e の全面を覆うように、絶縁膜 50 をキャリア供給層 20e 上に形成する。これにより、開口部 27 の形状に沿った凹部が絶縁膜 50 によって形成される。

【0065】

電極形成工程では、コンタクト層 20c の主面における外縁部上に位置するチャンネル層 20d 及びキャリア供給層 20e を除去した後、当該外縁部上にソース電極 30 を形成する。また、支持基板 10 又は積層体 25 上にドレイン電極 40 を形成する。本実施形態では、支持基板 10 の表面 10a とは反対側の裏面 10b にドレイン電極 40 を形成する。

さらに、絶縁膜 50 によって形成された凹部を満たすようにゲート電極 60 を開口部 27 の側面 27a 及び底面 27b 上に形成する。

【0066】

以上により、図 1 に示すようなヘテロ電界効果トランジスタ 1 が得られる。

【0067】

本実施形態では、第 2 半導体層形成工程において、水素ガスをキャリアガスとして用いて、p 型半導体層である電流ブロック層 20b を 1000 以上でエピタキシャル成長させている。これにより、電流ブロック層 20b に補償不純物が混入することを抑制した上で、電流ブロック層 20b の水素濃度を低減しつつ電流ブロック層 20b 中のドーパントが水素原子と結合することを抑制することができる。

10

【0068】

また、本実施形態では、第 3 半導体層形成工程において、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種の不活性ガスをキャリアガスとして用いてコンタクト層 20c をエピタキシャル成長させている。これらのガスは水素原子の供給源となり難いため、これらのガスをキャリアガスとして用いることにより、第 3 半導体層形成工程において水素原子が電流ブロック層 20b に取り込まれることを抑制することができる。

【0069】

ここで、p 型半導体層が外部に露出した素子形成の場合には、p 型半導体層を高温下で形成した後の降温時にアンモニアガスや水素ガスが成長炉内に残存していると、アンモニアガスや水素ガスに由来する水素原子が p 型半導体層に取り込まれ、成長炉からのサンプル取り出し時等の室温下ではドーパントの多くが水素原子によって失活してしまう。一方、本実施形態では、コンタクト層 20c を電流ブロック層 20b 上にエピタキシャル成長させている。これにより、ドーパントが水素原子と結合することを抑制しつつ形成された電流ブロック層 20b が外部に露出することが抑制されるため、電流ブロック層 20b に水素原子が取り込まれてドーパントが失活することを抑制することができる。

20

【0070】

以上のような本実施形態では、電流ブロック層 20b のアクセプタ濃度が不足することが抑制されるため、ドリフト層 20a 及び電流ブロック層 20b の pn 接合 29a が充分に電氣的に機能する。したがって、ヘテロ電界効果トランジスタ 1 におけるドレインリーク電流を低減することができる。

30

【0071】

また、従来、p 型半導体層がキャップ層に被覆されている場合には、活性化アニールを行って水素原子をドーパントから解離させたとしても、キャップ層が水素原子に対して障壁として働いてしまう。そのため、水素原子が p 型半導体層から素子外部へ放出されることが阻害されてしまい、ドレインリークを抑制するための電流ブロック層 20b を十分に機能させることが困難である。特に、キャップ層が n 型半導体層又はノンドープ半導体層である場合には、このような現象が顕著に確認される。このような現象は、熱処理が加えられた半導体（例えば GaN）内において、フェルミ準位に依存して変化する最安定な配置位置間を水素原子がホッピングしながら拡散するところ、p 型半導体と比較して n 型半導体又はノンドープ半導体では、水素原子があまり拡散しないことに起因していると考えられる。一方、本実施形態では、ドーパントが水素原子と結合することが抑制された状態で電流ブロック層 20b がコンタクト層 20c にキャップされているため、活性化アニール等の熱処理を要することなく電流ブロック層 20b 中のドーパントが失活することを抑制することができる。

40

【0072】

また、本実施形態では、開口部 27 の側面 27a 上に形成されたチャネル層 20d / キャリア供給層 20e の界面に、格子歪みに伴うピエゾ分極により二次元電子ガスが生じており、この二次元電子ガスがコンタクト層 20c からドリフト層 20a に至るまでの電流を担っている。ここで、電流ブロック層 20b 中のドーパントが充分に活性化されてい

50

い場合には、チャネル層 2 0 d / キャリア供給層 2 0 e の界面における二次元電子ガスが電流ブロック層 2 0 b のポテンシャルの持ち上がりの不足で枯渇しないこととなる。これにより、トランジスタ動作においてドレインリーク不良が発生してしまい、ピンチオフ特性が低下することとなる。しかしながら、本実施形態では、電流ブロック層 2 0 b のアクセプタ濃度が不足することが抑制されているため、ドレインリーク電流を低減することが可能であり、ピンチオフ特性の低下を抑制することができる。

【 0 0 7 3 】

また、電流ブロック層 2 0 b 中のドーパントが失活している場合には、アクセプタ濃度を増加させる観点から、電流ブロック層 2 0 b におけるドーパントのドーブ量を増やすことが考えられる。しかしながら、この場合、ドーパントが電流ブロック層 2 0 b からチャネル層 2 0 d / キャリア供給層 2 0 e の界面へ拡散し易くなり、当該界面における二次元電子ガスの存在量が低下し、トランジスタのオン動作時におけるオン抵抗が増加することとなる。一方、本実施形態では、電流ブロック層 2 0 b 中のドーパントが失活することが抑制されているため、ドーパントのドーブ量を可及的少量に留めることが可能である。したがって、本実施形態では、トランジスタのオン動作時において、オン抵抗の増加を抑制しつつドレインリーク電流を低減することができる。

10

【 0 0 7 4 】

本発明は上述の実施形態に限定されず、様々な変形態様が可能である。例えば、窒化物半導体素子は上記のトランジスタに限られず、図 5 ~ 図 6 に示すような n p n 型バイポーラトランジスタであってもよい。

20

【 0 0 7 5 】

図 5 に示すバイポーラトランジスタ 1 0 0 は、支持基板 1 1 0、バッファ層 1 2 0、コレクタ層 (第 1 窒化ガリウム系半導体層) 1 3 0、ベース層 (第 2 窒化ガリウム系半導体層) 1 4 0、エミッタ層 (第 3 窒化ガリウム系半導体層) 1 5 0、コレクタ電極 1 6 0、ベース電極 1 7 0 及びエミッタ電極 1 8 0 を備えている。

【 0 0 7 6 】

支持基板 1 1 0 は、Ga N 基板等の自立 III 族窒化物基板である。バッファ層 1 2 0 は、支持基板 1 1 0 の表面 1 1 0 a 上に配置されている。バッファ層 1 2 0 は、Si 等の n 型ドーパントを含有する窒化ガリウム系半導体層であり、例えば n 型 Ga N 層である。

【 0 0 7 7 】

コレクタ層 1 3 0 は、バッファ層 1 2 0 の主面上に配置されている。コレクタ層 1 3 0 は、Si 等の n 型ドーパントを含有する窒化ガリウム系半導体層であり、例えば n 型 Ga N 層である。

30

【 0 0 7 8 】

ベース層 1 4 0 は、コレクタ層 1 3 0 の主面上に配置されている。ベース層 1 4 0 は、インジウムを含む窒化ガリウム系半導体層であり、Mg、Zn 等の p 型ドーパントを含有する p 型半導体層である。ベース層 1 4 0 は、例えば p 型 In Ga N 層である。

【 0 0 7 9 】

エミッタ層 1 5 0 は、ベース層 1 4 0 の主面上に配置されている。エミッタ層 1 5 0 は、Si 等の n 型ドーパントを含有する窒化ガリウム系半導体層であり、例えば n⁺ 型 Ga N 層である。

40

【 0 0 8 0 】

コレクタ電極 1 6 0 は、支持基板 1 1 0 の裏面 1 1 0 b 上に配置されている。ベース電極 1 7 0 は、エミッタ層 1 5 0 から離隔してベース層 1 4 0 の主面上に配置されている。エミッタ電極 1 8 0 は、エミッタ層 1 5 0 の主面上に配置されている。

【 0 0 8 1 】

バイポーラトランジスタ 1 0 0 の製造方法は、バッファ層 1 2 0 を介してコレクタ層 1 3 0 を支持基板 1 1 0 上にエピタキシャル成長させる工程と、水素ガスをキャリアガスとして用いて、ベース層 1 4 0 をコレクタ層 1 3 0 上に 1 0 0 0 以上でエピタキシャル成長させる工程と、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より

50

選ばれる少なくとも一種の不活性ガスをキャリアガスとして用いて、エミッタ層 150 をベース層 140 上にエピタキシャル成長させる工程と、を備える。このような製造方法により製造されるバイポーラトランジスタ 100 によれば、ヘテロ電界効果トランジスタ 1 と同様に、ドレインリーク電流を低減することができる。

【0082】

図 6 に示すバイポーラトランジスタ 200 は、支持基板 210 の主面上にバッファ層 220、コレクタ層（第 1 窒化ガリウム系半導体層）230、ベース層（第 2 窒化ガリウム系半導体層）240、エミッタ層（第 3 窒化ガリウム系半導体層）250 及びエミッタキャップ層 260 がこの順に積層されて形成されている。

【0083】

支持基板 210 は、GaN 基板等の自立 III 族窒化物基板である。バッファ層 220 は、GaN 等からなる窒化ガリウム系半導体層である。バッファ層 220 の厚さは、例えば $2.0 \mu\text{m}$ である。

【0084】

コレクタ層 230 は、支持基板 210 の主面上にサブコレクタ層 230a、コレクタ層 230b 及びコレクタ層 230c がこの順に積層されて形成されている。サブコレクタ層 230a は、GaN 等からなる窒化ガリウム系半導体層であり、例えば n 型ドーパント（Si 等）を含有する。サブコレクタ層 230a のドナー濃度は、例えば $2.0 \times 10^{18} \text{ cm}^{-3}$ である。サブコレクタ層 230a の厚さは、例えば 500 nm である。

【0085】

コレクタ層 230b は、GaN 等からなる窒化ガリウム系半導体層であり、例えば n 型ドーパント（Si 等）を含有する。コレクタ層 230b のドナー濃度は、例えば $2.0 \times 10^{17} \text{ cm}^{-3}$ である。コレクタ層 230b の厚さは、例えば 200 nm である。

【0086】

コレクタ層 230c は、インジウム組成が傾斜した組成傾斜層であり、例えば、コレクタ層 230b 側の $\text{In}_{0.03}\text{Ga}_{0.97}\text{N}$ にインジウム組成が傾斜する窒化ガリウム系半導体層である。コレクタ層 230c は、例えば n 型ドーパント（Si 等）を含有しており、コレクタ層 230c のドナー濃度は、例えば $2.0 \times 10^{18} \text{ cm}^{-3}$ である。コレクタ層 230c の厚さは、例えば 30 nm である。

【0087】

ベース層 240 は、インジウム組成が傾斜した組成傾斜層であり、例えば、コレクタ層 230 側の $\text{In}_{0.03}\text{Ga}_{0.97}\text{N}$ からエミッタ層 250 側の $\text{In}_{0.06}\text{Ga}_{0.94}\text{N}$ にインジウム組成が傾斜する窒化ガリウム系半導体層である。ベース層 240 は、p 型ドーパント（Mg、Zn 等）を含有する p 型半導体層であり、ベース層 240 のアクセプタ濃度は、例えば $2.5 \times 10^{18} \text{ cm}^{-3}$ である。ベース層 240 の厚さは、例えば 100 nm である。

【0088】

エミッタ層 250 は、インジウム組成が傾斜した組成傾斜層であり、例えば、ベース層 240 側の $\text{In}_{0.06}\text{Ga}_{0.94}\text{N}$ からエミッタキャップ層 260 側の GaN にインジウム組成が傾斜する窒化ガリウム系半導体層である。エミッタ層 250 は、例えば n 型ドーパント（Si 等）を含有しており、エミッタ層 250 のドナー濃度は、例えば $1.0 \times 10^{19} \text{ cm}^{-3}$ である。エミッタ層 250 の厚さは、例えば 30 nm である。

【0089】

エミッタキャップ層 260 は、GaN 等からなる窒化ガリウム系半導体層であり、例えば n 型ドーパント（Si 等）を含有する。エミッタキャップ層 260 のドナー濃度は、例えば $1.0 \times 10^{19} \text{ cm}^{-3}$ である。エミッタキャップ層 260 の厚さは、例えば 70 nm である。

【0090】

バイポーラトランジスタ 200 の製造方法は、バッファ層 220 を介してコレクタ層 230 を支持基板 210 上にエピタキシャル成長させる工程と、水素ガスをキャリアガスと

10

20

30

40

50

して用いて、ベース層 240 をコレクタ層 230 上に 1000 以上でエピタキシャル成長させる工程と、窒素ガス、アルゴンガス、ヘリウムガス及びネオンガスからなる群より選ばれる少なくとも一種の不活性ガスをキャリアガスとして用いて、エミッタ層 250 をベース層 240 上にエピタキシャル成長させる工程と、を備える。このような製造方法により製造されるバイポーラトランジスタ 200 によれば、ヘテロ電界効果トランジスタ 1 と同様に、ドレインリーク電流を低減することができる。

【実施例】

【0091】

以下、本発明に関して実施例を挙げて具体的に説明するが、本発明はこれらに限定されるものではない。

【0092】

(比較例 1)

まず、2 インチ角の導電性の窒化ガリウム基板 (GaN 基板) を成長炉内に設置した後、1030、100 Torr、アンモニア及び水素雰囲気中で基板クリーニングを実施した。

【0093】

次に、n 型 GaN 層 (ドリフト層、厚さ: $5\ \mu\text{m}$ 、Si ドープ量: $1 \times 10^{16}\ \text{cm}^{-3}$)、p 型 GaN 層 (電流ブロック層、厚さ: $0.5\ \mu\text{m}$ 、Mg ドープ量: $5 \times 10^{18}\ \text{cm}^{-3}$) 及び n⁺ 型 GaN 層 (コンタクト層、厚さ: $0.2\ \mu\text{m}$ 、Si ドープ量: $1 \times 10^{18}\ \text{cm}^{-3}$) から構成される積層体を以下のとおり窒化ガリウム基板上に形成した。なお、ドーパントの種類、ドーパントのドーピング量、成膜時間等を除いて各半導体層の成長条件は同一とし、各半導体層を連続して成膜し積層体を形成した後に積層体を室温に降温させた。積層体形成後に熱処理 (活性化アニール) は行わなかった。

【0094】

まず、成長温度 1050、成長圧力 200 Torr、供給モル比 (V/III) = 1500 の条件で n 型 GaN 層、p 型 GaN 層及び n⁺ 型 GaN 層を窒化ガリウム基板上にこの順に MOCVD 法により成膜して積層体を得た。ガリウム原料としてトリメチルガリウムを用い、窒素原料として高純度アンモニアを用い、キャリアガスとして純化水素を用いた。高純度アンモニアの純度は、99.999% 以上であり、純化水素の純度は 99.999995% 以上であった。n 型ドーパントガスとして水素ベースのシランを用い、p 型ドーパントガスとしてビスシクロペンタジエニルマグネシウムを用いた。

【0095】

(実施例 1)

キャリアガスとして純化水素を用いて n 型 GaN 層及び p 型 GaN 層を窒化ガリウム基板上にこの順に成膜した後、キャリアガスとして窒素ガスを用いて n⁺ 型 GaN 層を p 型 GaN 層上に成膜したことを除き比較例 1 と同様にして積層体を得た。当該積層体におけるアクセプタ濃度に対する水素濃度の比は、0.7 であった。

【0096】

Electrochemical CV (ECV) 測定により、比較例 1 及び実施例 1 のそれぞれの積層体について、表面の n⁺ 型 GaN 層から p 型 GaN 層にかけて KOH 溶液でエッチングしつつ電気容量測定を行い、深さ方向のドナー・アクセプタ濃度を測定した。図 7 に ECV 測定の測定結果を示す。図 7 (a) は比較例 1 の測定結果であり、図 7 (b) は実施例 1 の測定結果である。縦軸は、「アクセプタ濃度 (N_a) - ドナー濃度 (N_d)」 (cm^{-3}) を示し、横軸は、積層体表面からの測定深さ (μm) を示す。縦軸において例えば「 $2.0\text{E}+18$ 」とは、 2.0×10^{18} を表す。

【0097】

比較例 1 の測定結果 (図 7 (a)) では、n⁺ 型 GaN 層の表面付近 (図中左側) では $2.0 \times 10^{18}\ \text{cm}^{-3}$ 程度のドナーが認められ、p 型 GaN 層との界面に近づくにつれてドナー濃度が低減する傾向が見られる。これは p 型 GaN 層から n⁺ 型 GaN 層にエピタキシャル成長が移行する際に p 型 GaN 層から Mg が n⁺ 型 GaN 層へ拡散し、pn

10

20

30

40

50

界面付近の S_i を補償している状況を示していると推測される。

【 0 0 9 8 】

また、 p 型 GaN 層では、熱処理を加えていない状態において一定量 ($1.5 \times 10^{18} \text{ cm}^{-3}$ 程度) のアクセプタが認められる。これに対し、上記 ECV 測定とは別に、比較例 1 と同様に作製した積層体を窒素雰囲気中、及び、窒素に一定量 (流量比 1 ~ 20 %) の酸素を添加した雰囲気中のそれぞれで 700 °C において熱処理を行った後、上記と同様に ECV 測定を行った。その結果、 p 型 GaN 層のアクセプタ濃度は熱処理前と比較してほとんど変化していないことが確認された。このような現象は、 p 型 GaN 層が n^+ 型 GaN 層にキャップされた状態であるため、熱処理を行ったものの、 p 型 GaN 層中の水素原子が n^+ 型 GaN 層にブロックされて積層体の外部へ放出されなかったことによるものと推測される。

10

【 0 0 9 9 】

さらに、上記 ECV 測定とは別に、 n 型 GaN 層及び p 型 GaN 層を窒化ガリウム基板上にこの順に成膜した後に n^+ 型 GaN 層を成膜しなかったことを除き比較例 1 と同様に得られた積層体について上記と同様に ECV 測定を行った。その結果、積層体の表面に露出した p 型 GaN 層では、熱処理を加えていない状態においてアクセプタ濃度は $2.0 \times 10^{17} \text{ cm}^{-3}$ 程度であり、 Mg ドープ量の 1 / 10 以下であった。このような現象は、 p 型 GaN 層中の Mg のほとんどが水素原子によりパッシベーションされていることによるものと推測される。

20

【 0 1 0 0 】

また、表面に p 型 GaN 層が露出した上記積層体に対して、窒素雰囲気中、及び、窒素に一定量 (流量比 1 ~ 20 %) の酸素を添加した雰囲気中のそれぞれで 700 °C において熱処理を行った後、上記と同様に ECV 測定を行った。その結果、アクセプタ濃度は $4.5 \times 10^{18} \text{ cm}^{-3}$ 程度であり、 Mg ドープ量と同等であった。このような現象は、熱処理によって p 型 GaN 層中の Mg が水素原子から解離して積層体外部に放出されたことによるものと推測される。

【 0 1 0 1 】

実施例 1 の測定結果 (図 7 (b)) では、 n^+ 型 GaN 層のドナーのプロファイルは比較例 1 と同様に振る舞っているが、 p 型 GaN 層のアクセプタ濃度は $4.0 \times 10^{18} \text{ cm}^{-3}$ 程度であり、比較例 1 のアクセプタ濃度 $1.5 \times 10^{18} \text{ cm}^{-3}$ よりも高いことが確認された。このような現象は、実施例 1 の積層体では、水素濃度が低減されつつ Mg が水素原子から解離した状態で p 型 GaN 層が n^+ 型 GaN 層にキャップされていると共に、その後の工程における降温時に水素原子が p 型 GaN 層に取り込まれることが抑制されていることにより、 p 型 GaN 層中の Mg の活性度が高く維持されていることによるものと推測される。

30

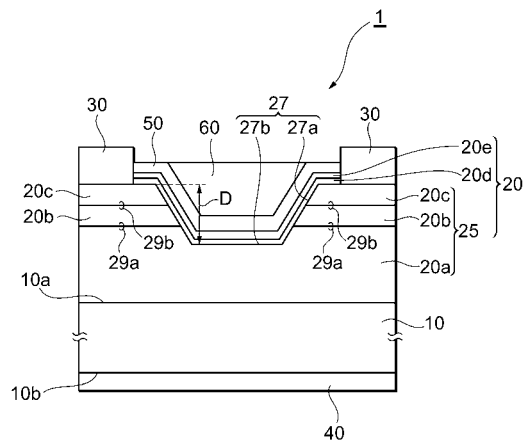
【 符号の説明 】

【 0 1 0 2 】

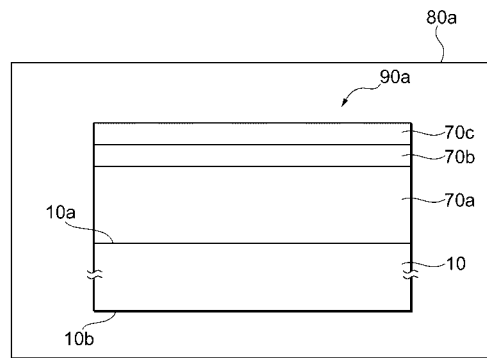
1 ... ヘテロ電界効果トランジスタ (窒化物半導体素子)、10, 110, 210 ... 支持基板 (III 族窒化物基板)、20a ... ドリフト層、20b ... 電流ブロック層、20c ... コンタクト層、20d ... チャネル層、20e ... キャリア供給層、25 ... 積層体、27 ... 開口部、27a ... 側面、30 ... ソース電極、40 ... ドレイン電極、50 ... 絶縁膜、60 ... ゲート電極、70a ... 半導体層 (第 1 窒化ガリウム系半導体層)、70b ... 半導体層 (第 2 窒化ガリウム系半導体層)、70c ... 半導体層 (第 3 窒化ガリウム系半導体層)、100, 200 ... バイポーラトランジスタ (窒化物半導体素子)、130, 230 ... コレクタ層 (第 1 窒化ガリウム系半導体層)、140, 240 ... ベース層 (第 2 窒化ガリウム系半導体層)、150, 250 ... エミッタ層 (第 3 窒化ガリウム系半導体層)。

40

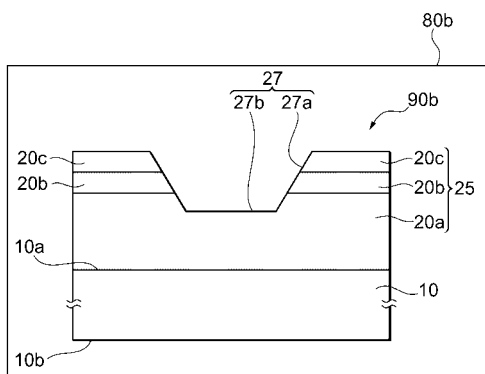
【 図 1 】



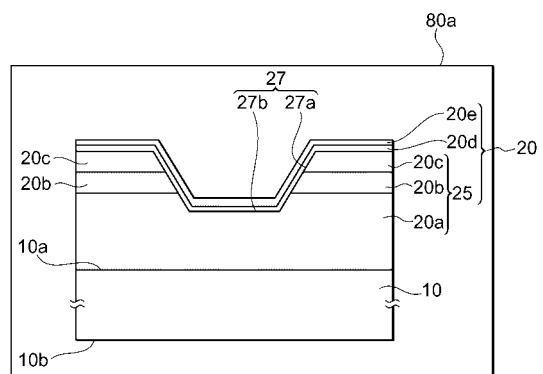
【 図 2 】



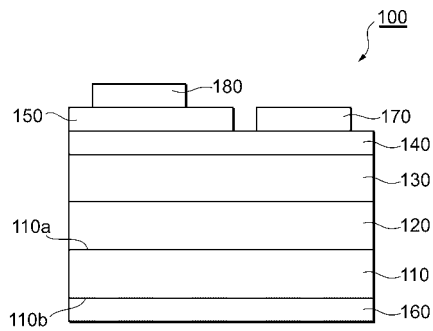
【 図 3 】



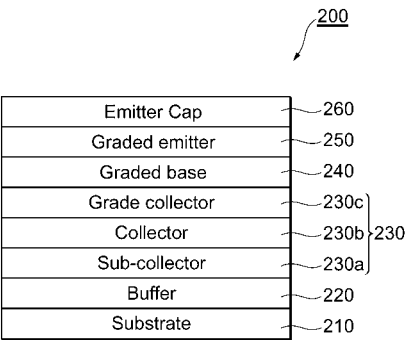
【 図 4 】



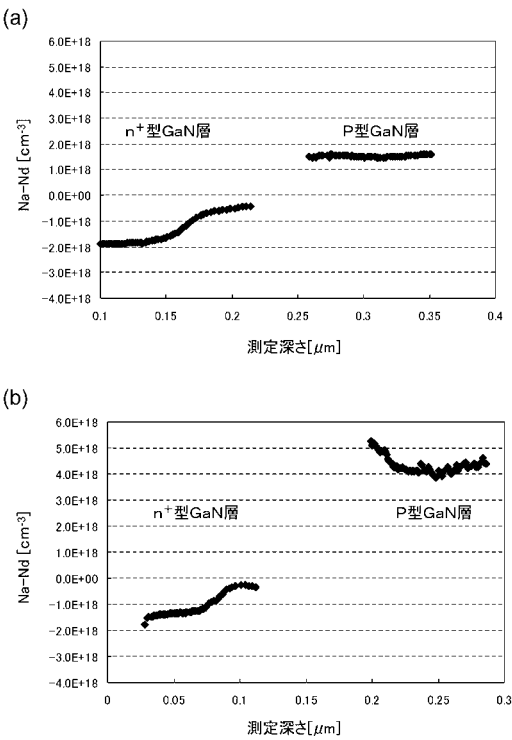
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

H 0 1 L 29/737 (2006.01)
H 0 1 L 21/331 (2006.01)
H 0 1 L 21/205 (2006.01)

(72)発明者 岡田 政也
 大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内

(72)発明者 上野 昌紀
 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内

(72)発明者 木山 誠
 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内

F ターム(参考) 5F003 BA92 BB04 BC08 BE04 BF06 BM02 BM03 BP11 BP32 BZ03
 5F045 AA04 AB14 AB17 AB18 AC08 AC12 AC15 AC16 AC17 AC18
 AC19 AD14 AE23 AE25 AF04 BB16 CA01 CA07 DA52 DA58
 DA68 EE13
 5F102 GB04 GC07 GC09 GD10 GJ04 GK04 GL04 GM04 GQ01 GR04
 GR11 GS01 GT03 HC01 HC15