(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 115274465 A
(43)申请公布日 2022.11.01

(21)申请号 202210947454.4

(22)申请日 2017.06.12

(30)优先权数据
2016-118177 2016.06.14 JP

(62)分案原申请数据
201780035418.8 2017.06.12

(71)申请人 三菱电机株式会社
地址 日本东京

(72)发明人 柳本辰则 浅田晋助 东久保耕一

(74)专利代理机构 中国贸促会专利商标事务所有限公司 11038
专利代理师 金春实

(51)Int.Cl.
H01L 21/52(2006.01)
H01L 21/60(2006.01)
H01L 23/367(2006.01)
H01L 23/40(2006.01)
H01L 25/07(2006.01)
H01L 25/18(2006.01)

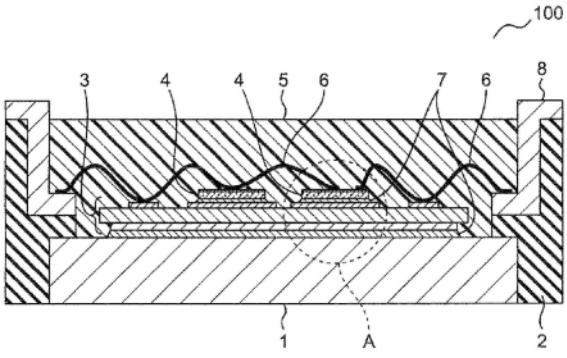
权利要求书2页 说明书7页 附图5页

(54)发明名称

电力用半导体装置

(57)摘要

提供一种电力用半导体装置，包括至少在表面具有导体层的绝缘基板、设置于导体层上的线材凸块、载置于线材凸块上的半导体元件以及在导体层上将半导体元件进行接合的焊料层，以及/或者包括底板、设置于底板上的多个线材凸块、载置于线材凸块上且至少在背面具有导体层的绝缘基板以及在底板上接合绝缘基板的导体层的焊料层，在线材凸块与焊料层的界面具有包括线材凸块的材料和焊料层的材料的合金。



CN 115274465 A

1.一种电力用半导体装置,包括:

金属层;

半导体元件,经由焊料层接合到所述金属层;以及

线材凸块,在所述焊料层的面内方向上延伸而设置,与所述金属层接合,

在所述线材凸块与所述焊料层的界面具有所述线材凸块的材料和所述焊料层的材料的合金,

所述线材凸块仅通过一个楔焊接合部与所述金属层接合。

2.一种电力用半导体装置,包括:

金属层;

半导体元件,经由焊料层接合到所述金属层;以及

线材凸块,在所述焊料层的面内方向上延伸而设置,不具有与所述金属层的接合部而载置于所述金属层的上方,

在所述线材凸块与所述焊料层的界面具有所述线材凸块的材料和所述焊料层的材料的合金。

3.一种电力用半导体装置,包括:

金属层;

半导体元件,经由焊料层接合到所述金属层;以及

线材凸块,在所述焊料层的面内方向上延伸而设置,与所述金属层接合,

在所述线材凸块与所述焊料层的界面具有所述线材凸块的材料和所述焊料层的材料的合金,

所述线材凸块是在其两端具有与所述金属层的楔焊接合部的接合线。

4.根据权利要求1～3中的任一项所述的电力用半导体装置,其中,

所述线材凸块抑制所述焊料层的龟裂的扩展。

5.根据权利要求3所述的电力用半导体装置,其中,

所述楔焊接合部的间隔为2.0mm以下。

6.根据权利要求3所述的电力用半导体装置,其中,

在楔焊接合部之间,所述接合线在所述金属层还具有多个缝焊接合部。

7.根据权利要求6所述的电力用半导体装置,其中,

所述楔焊接合部与所述缝焊接合部的间隔以及相邻的所述缝焊接合部的间隔分别为2mm以下。

8.根据权利要求1～7中的任一项所述的电力用半导体装置,其中,

所述线材凸块的热导率大于所述焊料层的热导率。

9.根据权利要求1～8中的任一项所述的电力用半导体装置,其中,

所述线材凸块是Cu或Cu合金。

10.根据权利要求9所述的电力用半导体装置,其特征在于,

包括所述线材凸块的材料和所述焊料层的材料的合金是Cu_6Sn_5或Cu_3Sn。

11.根据权利要求1～10中的任一项所述的电力用半导体装置,其中,

所述线材凸块的线材的直径为50μm以上。

12.根据权利要求1～10中的任一项所述的电力用半导体装置,其中,

所述线材凸块的线材的直径为100μm以上。

电力用半导体装置

[0001] 本申请是申请号为201780035418.8,申请日为2017年6月12日,发明名称为“电力用半导体装置”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及一种电力用半导体装置,特别涉及一种将包括能够与焊料层的材料形成合金的材料的线材凸块(wire bump)配置于规定的位置的电力用半导体装置。

背景技术

[0003] 在以往的电力用半导体装置中,例如在将底板与绝缘基板进行焊料接合时,将以Al、Cu为主材料的线材楔焊在铜板上来形成线材凸块,使焊料层的厚度均匀(例如专利文献1、2)。

[0004] 专利文献1:日本特开平11-186331号公报

[0005] 专利文献2:日本专利第5542567号公报

发明内容

[0006] 发明要解决的问题

[0007] 近年,在电力用半导体装置中,根据小型化、高输出化的要求,电力用半导体装置内部的电流密度变高,需要高温下的动作。因此,需要将在半导体元件中产生的热更高效地传到底板来进行散热。另外,在对半导体元件和绝缘基板、绝缘基板与底板进行接合的焊料层中出现龟裂的情况下,也需要抑制龟裂的扩展。

[0008] 因此,本发明的目的在于提供一种即使在高温动作中也具有高可靠性且高导热性的电力用半导体装置。

[0009] 用于解决问题的方案

[0010] 本发明是一种电力用半导体装置,其特征在于,包括:绝缘基板,至少在表面具有导体层;线材凸块,设置于导体层上;半导体元件,载置于线材凸块上;以及焊料层,在导体层上将导体层与半导体元件进行接合,其中,在线材凸块与焊料层的界面具有包括线材凸块的材料和焊料层的材料的合金。

[0011] 另外,本发明是一种电力用半导体装置,其特征在于,包括:底板;多个线材凸块,设置于底板上;绝缘基板,载置于线材凸块上,至少在背面具有导体层;以及焊料层,将绝缘基板的导体层接合到底板上,其中,在线材凸块与焊料层的界面形成有包括线材凸块的材料和焊料层的材料的合金。

[0012] 发明的效果

[0013] 如上所述,在本发明所涉及的电力用半导体装置中,能够利用线材凸块来使焊料层的膜厚均匀,并且防止焊料层中的空隙(void)的产生,进而能够使焊料层的龟裂的扩展停止或延缓,能够提供具有高可靠性且高导热性的电力用半导体装置。

附图说明

[0014] 图1是本发明的实施方式1所涉及的电力用半导体装置的截面图。

[0015] 图2是图1的电力用半导体装置的A部分的放大截面图。

[0016] 图3A是图2的电力用半导体装置的一部分的放大截面图。

[0017] 图3B是图2的电力用半导体装置的一部分的放大截面图。

[0018] 图4A是表示本发明的实施方式1所涉及的电力用半导体装置的线材凸块的配置的俯视图。

[0019] 图4B是表示本发明的实施方式1所涉及的电力用半导体装置的线材凸块的其它配置的俯视图。

[0020] 图4C是表示本发明的实施方式1所涉及的电力用半导体装置的线材凸块的其它配置的俯视图。

[0021] 图5是本发明的实施方式2所涉及的电力用半导体装置的部分截面图。

[0022] 图6A是表示本发明的实施方式2所涉及的电力用半导体装置的线材凸块的配置的俯视图。

[0023] 图6B是从A-A方向观察图6A的情况下的截面图。

[0024] (附图标记说明)

[0025] 1:底板;2:壳体;3:绝缘基板;4:半导体元件;5:密封材料;6:接合线;7:焊料层;8:端子;9:线材凸块;10:半导体元件搭载区域;11:光致抗蚀剂;20:焊料层形成区域;100、200:电力用半导体装置。

具体实施方式

[0026] 实施方式1.

[0027] 图1是用100表示整体的、本发明的实施方式1所涉及的电力用半导体装置的截面图。另外,图2是图1的用虚线包围的部分A的放大截面图。

[0028] 电力用半导体装置100包括底板1。底板1例如包括Cu。在底板1的上表面,利用焊料层7固定有绝缘基板3。焊料层7例如包括Sn。

[0029] 如图2所示,绝缘基板3包括绝缘构件3b以及分别设置于绝缘构件3b的表面和背面的导体层3a、3c。绝缘构件3b例如包括氮化铝,导体层3a、3c例如包括如铜那样的金属。

[0030] 在绝缘基板3的导体层3a上,利用焊料层7固定有半导体元件4。半导体元件4是MOSFET、IGBT等电力用的半导体元件(功率器件)。此外,如图1所示,在其它导体层3a上固定有例如包括肖特基势垒二极管的半导体元件4。

[0031] 底板1的周围被例如包括聚苯硫醚树脂(PPS)或聚对苯二甲酸丁二醇酯树脂(PBT)的壳体2包围。在壳体2的外周设置有引出用的端子8。端子8例如包括铜、铝。

[0032] 半导体元件4的电极(未图示)与端子8利用接合线(bonding wire)6被电连接。接合线6例如包括铜、铝。并且,在壳体2的内侧,以掩埋半导体元件4、接合线6的方式填充有密封材料5。密封材料5例如包括硅凝胶。

[0033] 如图2所示,在将导体层3a与半导体元件4连接的焊料层7中,设置有线材凸块9来作为隔离物。线材凸块9包括在焊料层7的接合条件下能够与焊料层7的材料形成合金的材料。线材凸块9只要载置于将导体层3a与半导体元件4连接的焊料层7中即可,但是,如果例

如图3A所示那样线材弯曲部(wire loop)9d的两端的接合部9a、9b通过楔焊(wedge bonding)来与导体层3a接合，则不产生位置偏移，因此优选。

[0034] 如上所述，线材凸块9是在绝缘基板3的导体层3a上将接合线通过楔焊进行固相接合来形成的。图3B是线材凸块9的、从接合部9a朝向接合部9b的方向(以下称为“长度方向”。)的截面图。从图3B可知，线材凸块9优选包括将两端的接合部9a、9b接合于导体层3a的接合线，更优选的是，被接合部9a、9b夹着的线材弯曲部9c也与导体层3a相接，以使线材凸块9的高度均匀。

[0035] 两个楔焊接合部9a、9b的间隔优选为2.0mm以下。这是因为，如果该间隔比2.0mm长，则在将接合线的一端楔焊到导体层3a之后将另一端进行楔焊时，由于接合线的张力而难以将线材弯曲部9c以接触导体层3a的方式配置。

[0036] 另外，在一根线材凸块9的两端被楔焊接合、进而在其间也具有多个缝焊(stitch bond)接合部的情况下也同样地，由于线材的张力而形成线材弯曲部从而难以控制凸块高度，因此楔焊接合部与缝焊接合部的间隔、以及相邻的缝焊接合部的间隔优选为分别小于2.0mm。

[0037] 此外，也可以将线材凸块9仅利用一个接合部9a(或9b)来接合于导体层3a。

[0038] 线材凸块9的上部与半导体元件4的背面接触，线材凸块9支撑半导体元件4。

[0039] 图4A～图4C表示导体层3a上的线材凸块9的配置。图4A～图4C是在导体层3a上接合了线材凸块9的状态的顶视图，省略了比焊料层7靠上方的部分。另外，虚线10是将半导体元件4垂直投影到导体层3a上而得到的半导体元件搭载区域，在该区域上载置半导体元件4。

[0040] 如图4A所示，线材凸块9在半导体元件搭载区域10的四角被配置成长度方向成为半导体元件搭载区域10的对角线方向。线材凸块9既可以配置于半导体元件搭载区域10的对角线上，也可以不配置于对角线上而是配置成与对角线平行。

[0041] 这样，在半导体元件搭载区域10的四角或四角附近配置线材凸块9，并支撑半导体元件，由此能够使焊料层7的膜厚更均匀。

[0042] 另外，以往是利用不与焊料7a形成合金的Al线等形成了线材凸块，因此在线材凸块的周围，焊料材料不润湿扩展，在焊料层7内产生空隙(void)。与此相对，在本发明的实施方式1所涉及的电力用半导体装置100中，如上所述，线材凸块9包括在焊料层7的形成条件下能够与焊料层7的焊料材料形成合金的材料。因此，焊料材料在线材凸块9的周围也润湿扩展，能够防止空隙的产生。另外，能够在线材凸块9与焊料层7的界面形成合金。

[0043] 在线材凸块9中使用的线材的直径优选为100μm左右，但是为了使绝缘基板3与半导体元件4之间的焊料层7更厚来提高接合部的寿命，例如也可以使用直径为150μm的线材。

[0044] 另一方面，为了将从半导体元件4发出的热高效地从底板1散热到外部，优先的是焊料层7的膜厚薄，例如为了使焊料层7的膜厚为50μm左右，在线材凸块9中使用的线材的直径也可以设为50μm左右。

[0045] 这样，在本发明的实施方式1中，通过如图4A所示那样在半导体元件搭载区域10的四角或四角附近的位置配置线材凸块9，来防止半导体元件4的倾斜，能够使将绝缘基板3的导体层3a与半导体元件4连接的焊料层7的膜厚更均匀。

[0046] 另外，也可以如图4B所示那样在图4A的配置的基础上，在半导体元件搭载区域10

的对角线上设置4个线材凸块19。4个线材凸块19优选设置成与对角线的交点是等距离。在图4B中，将线材凸块19的长度方向设为与半导体元件搭载区域10的一边平行的方向，但是也可以是其它方向。另外，线材凸块19的个数不限于4个，优选的是在对角线上等间隔地配置。

[0047] 例如，在将半导体元件4管芯接合(die-bond)到导体层3a上的情况下，有时由于被施加的热而半导体元件4翘曲，但是通过设置线材凸块19，能够抑制这样的半导体元件4的翘曲来使焊料层7的膜厚均匀。

[0048] 此外，线材凸块19只要比较均匀地配置于半导体元件搭载区域10内即可，对其位置、个数、配置方向不特别进行限制。

[0049] 另外，也可以如图4C所示那样将图4B的线材凸块9配置成长度方向与半导体元件搭载区域10的对角线垂直。

[0050] 一般来说，在半导体元件4动作时，由于半导体元件4与绝缘基板3的线膨胀系数的差而在焊料层7中产生的应力集中于半导体元件搭载区域10的焊料层7的四角附近，从此处开始龟裂在焊料层7中扩展。

[0051] 在本发明的实施方式1中，线材凸块9包括能够与焊料层7的焊料材料形成合金的材料。而且，在通常的焊料接合工艺中，在焊料层7与线材凸块9的界面形成如Cu_6Sn_5、Cu_3Sn那样的合金。这些合金相比于焊料层7而言机械强度大，耐疲劳性高。此外，也可以在界面形成有这些合金的线材凸块9的中心部残留有Cu。

[0052] 因而，通过将在表面形成有这样的机械强度大的合金的线材凸块9设置于半导体元件搭载区域10的四角，能够通过线材凸块9使在焊料层7的四角处产生的龟裂的扩展停止。特别是，通过以使线材凸块9的长度方向与半导体元件搭载区域10的对角线垂直的方式进行配置，能够增大使龟裂停止的效果。

[0053] 关于线材凸块9的配置，能够在从线材凸块9的长度方向与半导体元件搭载区域10的对角线平行的配置(参照图4A)到垂直的配置(参照图4C)之间适当选择。

[0054] 此外，到达线材凸块9并停止的龟裂还有时沿着线材凸块9扩展，而在焊料层7中产生的应力从四角向中心方向产生，因此通过如图4C那样相对于对角线具有角度地配置，能够使龟裂扩展路径变长，使焊料层7的破坏延缓，结果能够使半导体元件4的破坏延缓。

[0055] 在此，在半导体元件4是正方形的情况下，最有效的是如前述那样设置成线材凸块9的长度方向相对于半导体元件搭载区域10的对角线垂直。另一方面，在半导体元件4不是正方形的情况下，以使线材凸块9的长度方向相对于半导体元件搭载区域10的对角线具有固定的角度的方式、即具有大于0°且90°以下的角度的方式配置线材凸块9即可。

[0056] 另外，也可以将多个线材凸块9以使线材凸块9的长度方向相对于半导体元件搭载区域10的对角线具有固定的角度的方式配置于半导体元件搭载区域10的整体。在该情况下，相邻的线材凸块9之间的中心间的距离优选为线材凸块9的直径的2倍左右。这考虑了线材凸块9的接合部的宽度通过超声波接合而扩展至线材凸块9的直径的约2倍左右这一点。

[0057] 接着，说明能够形成合金的焊料层7和线材凸块9的材料。如上所述，通过将线材凸块9由能够与焊料层7的焊料材料形成合金的材料形成，能够防止焊料层7中的空隙(void)的产生，能够将在半导体元件4中产生的热经由焊料层7高效地从底板1散热。在焊料层7的焊接时，在还原气氛下，例如在氢气氛、甲酸气氛下使线材凸块9还原后使焊料层7熔融。

[0058] 焊料层7中使用Sn系焊料、例如纯Sn焊料、Sn-Ag-Cu系焊料、Sn-Cu系焊料、还有以Sn为主成分并添加有Ni、Sb的焊料。

[0059] 在该情况下，在线材凸块9的材料中，作为在通常的焊接条件下能够与Sn系的焊料材料形成合金的材料，使用Cu、Cu合金。在焊料层7与线材凸块9的界面形成的合金例如为Cu_6Sn_5、Cu_3Sn。

[0060] 表1中示出Sn、Cu、Sn-0.7Cu、Cu_6Sn_5以及Cu_3Sn的熔点、杨氏模量、拉伸强度、线膨胀系数以及热导率。

[0061] [表1]

[0062]

	Sn	Cu	Sn-0.7Cu	Cu_6Sn_5	Cu_3Sn
熔点 [°C]	232	1083	227	415	676
杨氏模量 [GPa]	53.0	110	34.0	110	140
拉伸强度 [MPa]	28.0	195	32.2	310	507
维氏硬度 [Hv]	—	55~120	12.9	378	343
线膨胀系数 [$\times 10^{-6}$/K]	22.3	16.5	22.6	16.3	19.0
热导率 [W/m·K]	66.8	401	62.9	34.1	70

[0063] 从表1可知，Cu_6Sn_5和Cu_3Sn的熔点比作为焊料层7的母材的Sn的熔点232℃高，分别是415℃和676℃。另外，关于机械强度，Sn、Cu_6Sn_5以及Cu_3Sn的杨氏模量分别为53.0GPa、110GPa、140GPa，Sn、Cu_6Sn_5以及Cu_3Sn的拉伸强度分别为28.0MPa、310MPa、507MPa。

[0064] 这样，形成于焊料层7与线材凸块9的界面的合金Cu_6Sn_5和Cu_3Sn是与作为焊料层7的母材的Sn、Sn-0.7Cu焊料相比，熔点高、机械强度也大、高耐热性且高可靠性的合金。

[0065] 此外，作为焊料层7与线材凸块9的材料的组合，也可以将作为焊料层7的材料的Zn系焊料材料、作为线材凸块9的材料的Al或Al合金进行组合。

[0066] 绝缘基板3的绝缘构件3b中不仅可以使用Al_2O_3、AlN、Si_3N_4等陶瓷，还可以使用对环氧、液晶聚合物等粘合剂材料混制了二氧化硅、氧化铝、BN等填料的有机绝缘材料。

[0067] 另外，绝缘基板3的导体层3a、3c的材料优选为Cu，但是也可以是在Cu实施有Ni镀敷的材料。另外，也可以是对Al实施有Ni镀敷的材料。

[0068] 底板1中例如使用Cu板、AlSiC板，但是只要是在使用时使电力用半导体装置100具有足够的强度，也可以是无底板1的构造、即露出绝缘基板3的背面侧的导体层3c的构造。

[0069] 在半导体元件4中使用能够进行高温动作的以SiC为基材的SiC-MOSFET(Metal Oxide Semiconductor Field Effect Transistor:金属氧化物半导体场效应晶体管)、SiC-SBD(Schottky Barrier Diode:肖特基势垒二极管)、以Si为基材的Si-IGBT(Insulated Gate Bipolar Transistor:绝缘栅双极型晶体管)、Si-FWD(Free Wheeling Diode:续流二极管)。

[0070] 接合线6例如是Al线，通过楔焊而被接合于半导体元件4的表面。接合线6例如也可

以是Cu线。另外，也可以代替接合线6而使用板状的导体。在使用板状的导体的情况下，与半导体元件4的接合不是楔焊，在半导体元件4的上表面实施例如Ni/Au镀敷，在其上利用焊料、Ag烧结材料来接合板状的导体。

[0071] 密封材料5例如是硅凝胶，但是只要在使用时具有足够的绝缘性即可，也可以是混制了填料的环氧材料。

[0072] 实施方式2.

[0073] 图5是本发明的实施方式2所涉及的电力用半导体装置200的一部分的放大截面图，与图1相同的符号表示相同或相当的部位。在电力用半导体装置200中，在底板1与绝缘基板3的导体层3c之间设置有能够与焊料层7的材料形成合金的线材凸块29。

[0074] 线材凸块29在原则上与实施方式1的配置相同，例如也可以在绝缘基板3的导体层3c的正下方、即把导体层3c垂直投影到底板1上得到的矩形形状的导体层搭载区域(与实施方式1的半导体元件搭载区域对应)的例如四角，与导体层搭载区域的对角线并行地设置。通过这样形成线材凸块29，能够使焊料层7的膜厚均匀。线材凸块29例如也可以如图4B那样设置有多个。

[0075] 另外，线材凸块29也可以例如实施方式1的图4C那样在导体层搭载区域的四角或四角附近以相对于导体层搭载区域的对角线具有大于0°且90°以下的角度、特别是具有90°的方式设置。由此，即使在由于底板1与绝缘基板3的线膨胀系数的差而从四角附近起龟裂在焊料层7中扩展的情况下，也能够利用线材凸块29来使龟裂的扩展停止。

[0076] 另外，通过将线材凸块29由能够与焊料层7形成合金的材料形成，能够防止焊料层7中的空隙(void)的产生，能够将在半导体元件4中产生的热经由焊料层7高效地从底板1散热。

[0077] 此外，线材凸块29与焊料层7的材料的组合与实施方式1的组合同样。

[0078] 在此，线材凸块9的直径优选为200μm左右，但是，如果将绝缘基板3与底板1之间的焊料层7的膜厚设为300μm以上来谋求提高接合部寿命构造，则线材凸块9的直径也可以是300μm左右。另外，如果为了将来自半导体元件4的热高效地从底板1散热而使焊料层7薄至100μm左右，则线材凸块9的直径也可以是100μm左右。

[0079] 图6A是对绝缘基板3进行焊接之前的底板1的顶视图。另外，图6B是从A-A方向观察图6A的情况下的截面图。

[0080] 如图6A、图6B所示，在底板1上的焊料层形成区域20中设置有多个线材凸块39。线材凸块39被设置成与焊料层形成区域20的对角线形成规定的角度。优选的是，配置于一个对角线上的线材凸块39彼此平行、且等间隔地配置。另外，在图6A、图6B中，为了防止在焊接时焊料润湿扩展到焊料层形成区域20之外，用光致抗蚀剂11包围了焊料层形成区域20。另外，在图6A、图6B中，为了利用4根线材来划分区域，以包围4边的方式载置了线材凸块，但是其也可以利用一根线材并使用缝焊以包围4边的方式载置，由于焊料会润湿扩展到不载置线材的区域，因此必须避免各线材在端部接触。

[0081] 通过这样设置线材凸块39，使焊料层7的膜厚均匀，并且通过将线材凸块39的材料由能够与焊料层7的材料形成合金的材料形成，能够防止焊料层7中的空隙(void)的产生。

[0082] 特别是，通过将线材凸块39设为如图6A那样的配置，即使在由于底板1与绝缘基板3的线膨胀系数的差而在焊料层7的四角形成了龟裂的情况下，也能够利用线材凸块39来使

龟裂的扩展停止。特别是，通过设置多个线材凸块39，龟裂的扩展路径变长，焊料层7的寿命提高。

[0083] 在此，例如在将Sn-0.7Cu焊料用作焊料层7的材料、将Cu用作线材凸块39的材料的情况下，从Cu-Sn的状态图可知，Cu在室温下只有0.7wt％能够固溶于Sn。因此，在焊接时使Sn-0.7Cu熔融之后，当冷却至室温时，无法固溶的Cu在包括Cu的线材凸块39的周围析出而形成合金。在焊接后，Cu线材凸块39按原样作为Cu材料存在。

[0084] Cu的热导率为401W/m·K，比热导率为66.8W/m·K的Sn和Sn-Cu合金大。因此，包括焊料层7和线材凸块39的接合部的表观上的热导率变大，与不存在线材凸块39的只有焊料层7的情况相比，能够提高散热性。

[0085] 另外，焊料在从液相凝固成固相时发生体积收缩。因此，在焊接后的冷却过程中，随着底板1的温度分布，有时在焊料层7中产生所谓的缩孔。对此，通过如图6A、6B所示那样配置线材凸块39，通过线材凸块39而焊料收缩的区域被划分，能够抑制缩孔的产生来降低焊料不良。

[0086] 另外，关于图6A所示的线材凸块39，例如也可以将包括直径为200μm的Cu线的线材凸块39按400μm的间隔进行接合来形成。这是因为，如果使线材凸块39的间隔变窄，则在接合时导致楔形工具与相邻的线材凸块39接触，无法得到期望的接合。因此，相邻的线材凸块39的间隔优选为线材凸块39的直径的1.5倍以上。

[0087] 另外，在一根线材凸块39的两端被楔焊接合于底板1、进而在其间也具有多个缝焊接合部的情况下，由于线材的张力而形成线材弯曲部从而难以控制凸块高度。因此，为了不形成线材弯曲部，楔焊接合部与缝焊接合部的间隔、以及相邻的缝焊接合部的间隔优选为分别小于2.0mm。

[0088] 在实施方式1中，说明了在绝缘基板3与半导体元件4之间的焊料层7中设置有线材凸块的电力用半导体装置100，在实施方式2中，说明了在底板1与绝缘基板3之间的焊料层7中设置有线材凸块的电力用半导体装置200，但是也可以是一个电力用半导体装置具备这双方的线材凸块。此外，在焊接面积大而焊接时的体积收缩量大的底板1与绝缘基板3之间的焊料层7中载置线材凸块9的情况下缩孔抑制效果更大。

[0089] 另外，在实施方式1中记载的底板1与绝缘基板3之间的焊料层7以及在实施方式2中记载的绝缘基板3与半导体元件4之间的焊料层7既可以是相同的材料，也可以是不同的材料。

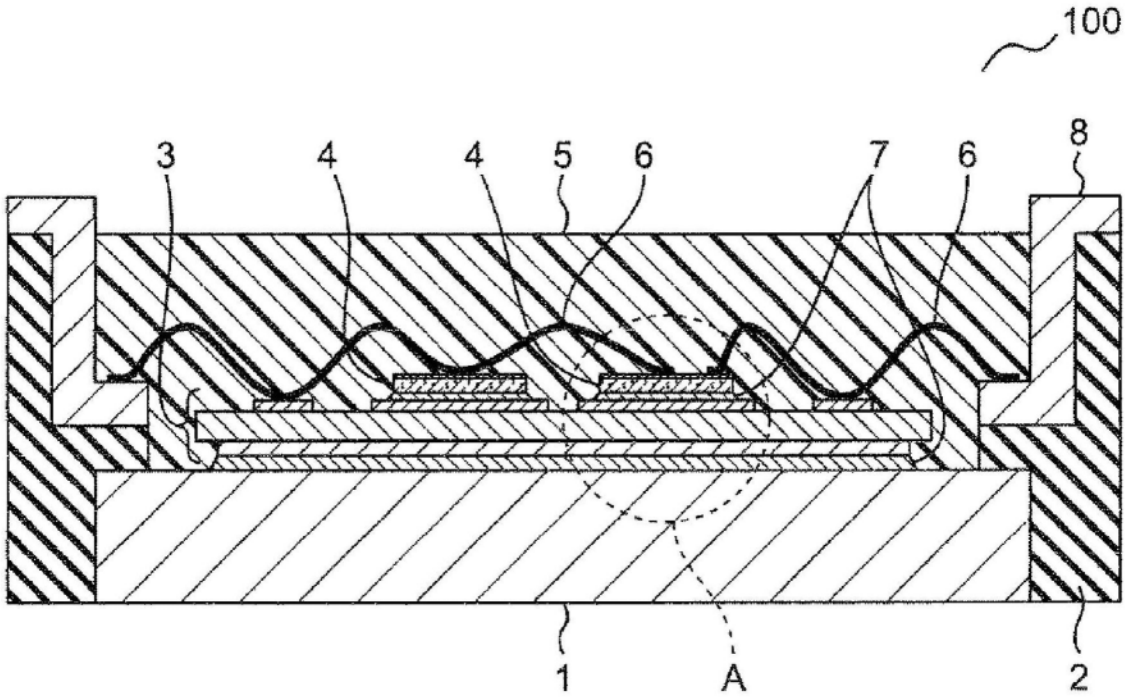


图1

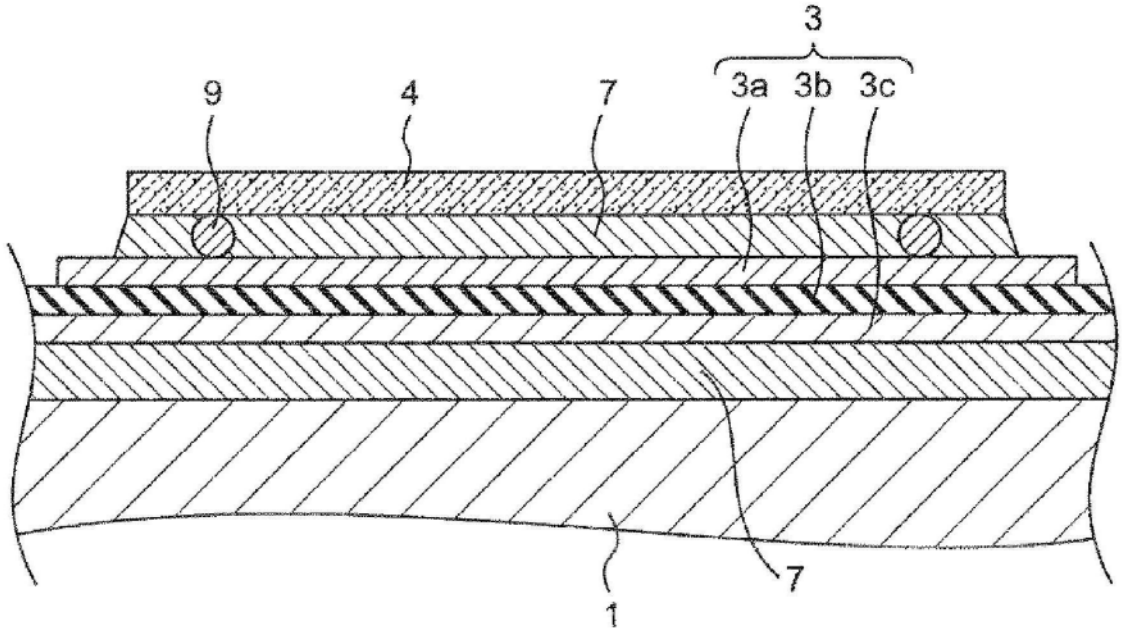


图2

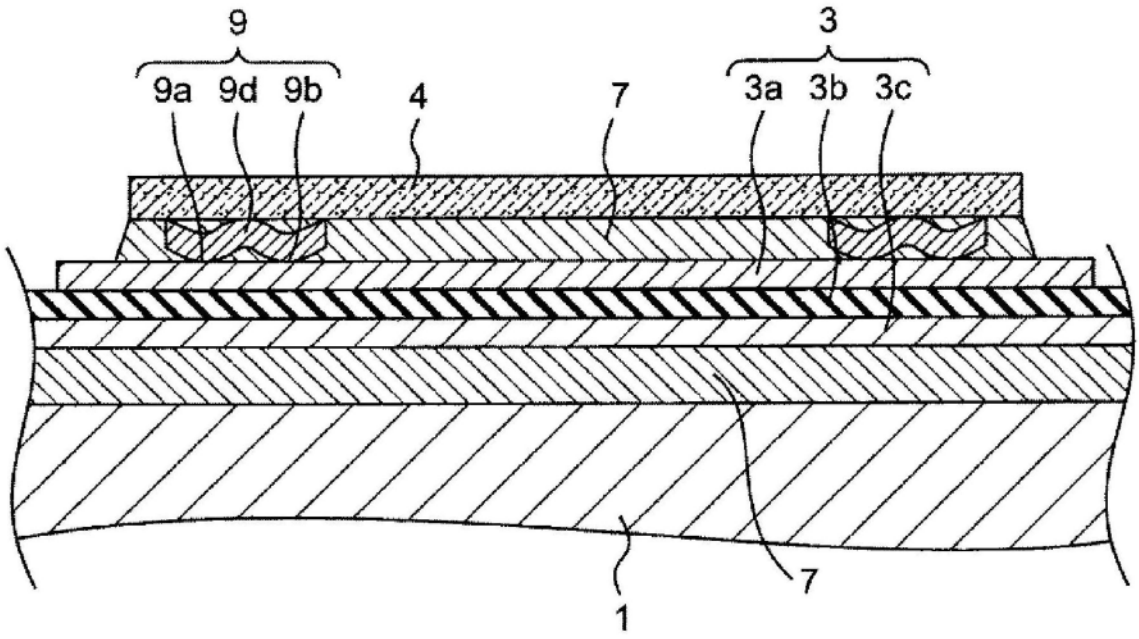


图3A

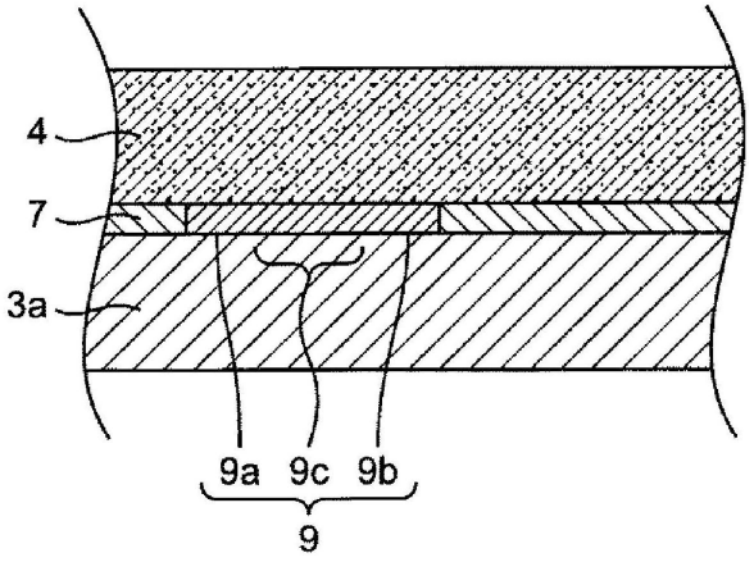


图3B

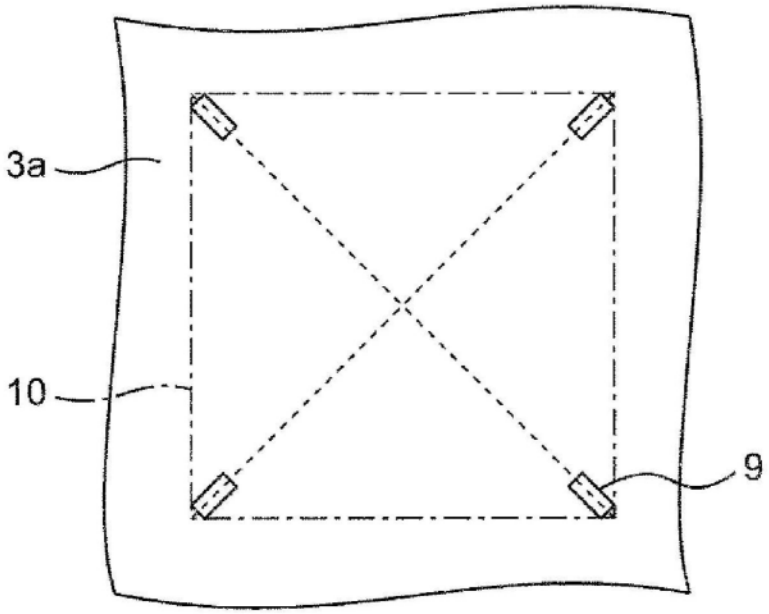


图4A

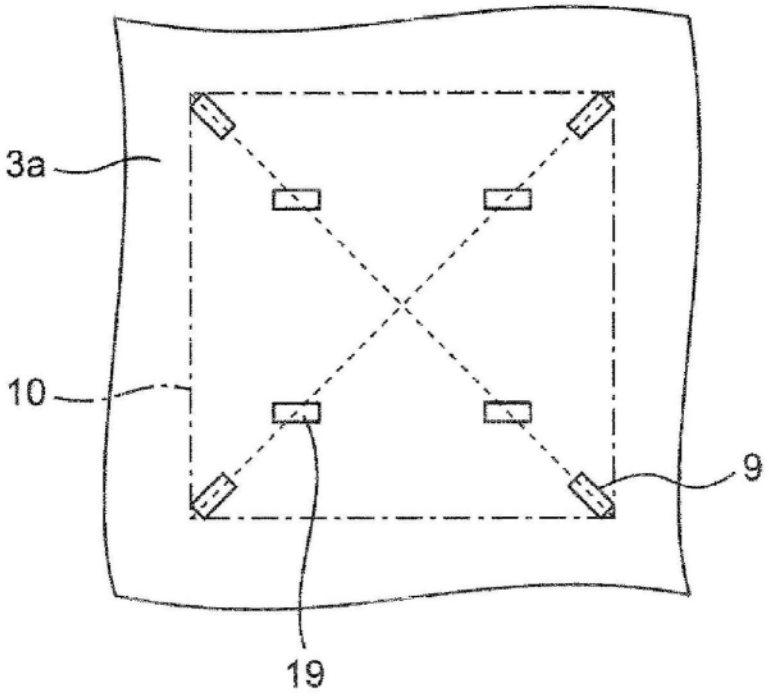


图4B

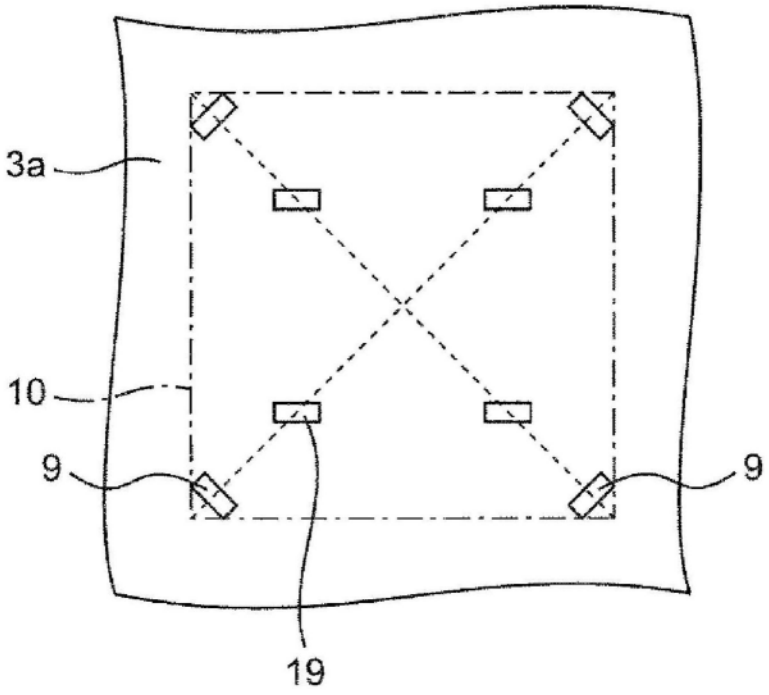


图4C

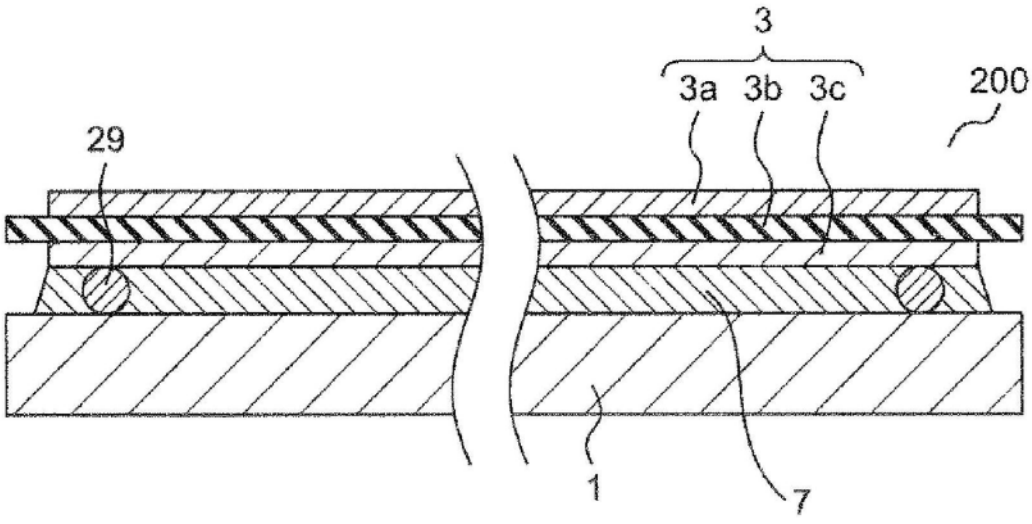


图5

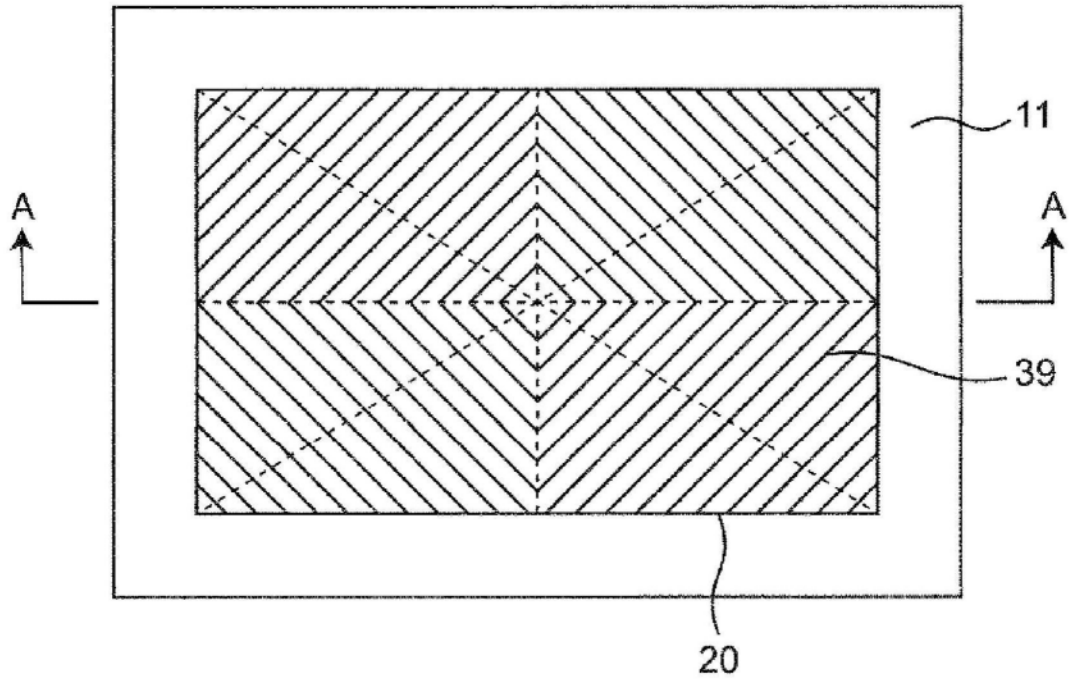


图6A

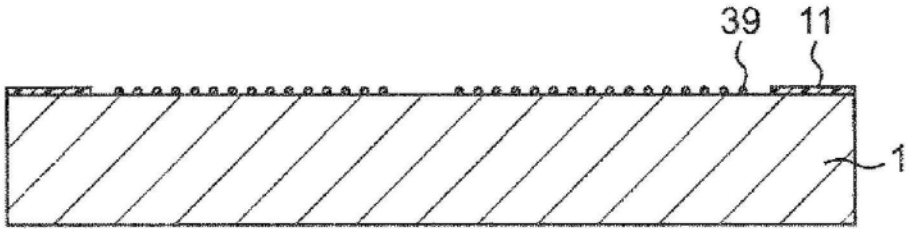


图6B